



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU 226499

K AUTORSKÉMU OSVĚDČENÍ

(61)

(23) Výstavní priorita
(22) Přihlášeno 14 12 82
(21) PV 9129-82

(11)

(B1)

(51) Int. Cl.³
H 03 K 23/26

(40) Zveřejněno 29 07 83
(45) Vydáno 15 11 85

(75)
Autor vynálezu

MAŠEK MILOŠ ing., PRAHA

(54) Dvoufázový binární čítač

1

Vynález se týká binárních čítačů, používaných pro měření časových intervalů, například cyklů pamětí. Binární čítač je přitom ve funkci čítače impulsů z generátoru o definované frekvenci po dobu měřeného cyklu.

Dosud používané čítače na měření časového intervalu mají přesnost omezenou dynamickými vlastnostmi použitých klopných obvodů. Frekvence generátoru impulsů nemůže být vyšší, než dovolují dynamické parametry klopných obvodů, to jest než dovoluje zpoždění signálu při přechodu z jedné logické úrovně do druhé logické úrovně na vstupu a výstupu klopného obvodu. Tím je omezena přesnost měření, která je v podstatě dána délkou jedné periody signálu z generátoru impulsů.

Uvedenou nevýhodu odstraňuje dvoufázový binární čítač podle vynálezu, jehož podstata spočívá v tom, že signál z generátoru impulsů prochází budičem a prvním hradlem na hodinový vstup CL prvního klopného obvodu, zatímco výstup Q prvního klopného obvodu je spojen s hodinovým vstupem CL třetího klopného obvodu a podobně výstup Q třetího klopného obvodu je spojen s hodinovým vstupem CL pátého klopného obvodu, takže výstup Q n-tého klopného obvodu je spojen s hodinovým vstupem CL (n + 2)ho klopného obvodu, zatímco signál z generátoru impulsů, procházející invertorem a druhým hradlem je přiveden na hodinový vstup CL druhého klopného obvodu, jehož výstup Q je spojen s hodinovým vstupem CL čtvrtého klopného obvodu, přičemž výstup Q čtvrtého klopného obvodu je spojen s hodinovým vstupem šestého klopného obvodu, takže výstup Q (n + 1)ho klopného obvodu je spojen s hodinovým vstupem CL (n + 3)ho klopného obvodu.

Řada lichých klopných obvodů je tedy buzena neinvertovaným signálem z generátoru impulsů, řada sudých klopných obvodů je buzena invertovaným signálem z generátoru impulsů, přičemž vždy jeden výstup Q lichého klopného obvodu a jeden výstup Q sudého klopného obvodu

jsou spojeny se vstupy jedné binární sčítačky. Výstup C pro přenos z první sčítačky je spojen se vstupem Co pro přenos druhé sčítačky, výstup pro přenos druhé sčítačky je spojen se vstupem Co pro přenos třetí sčítačky, výstup pro přenos předposlední sčítačky je spojen se vstupem Co pro přenos poslední sčítačky, zatímco výstupy S pro součet z první, druhé až poslední sčítačky jsou připojeny na vstupy dekodéru, jehož výstup je spojen se vstupem zobrazovací jednotky.

Výhoda vynálezu spočívá především v tom, že při daných parametrech klopných obvodů umožňuje měřit časové intervaly s dvojnásobnou přesností, tedy s přesností poloviční délky periody signálu z generátoru impulsů.

Na připojeném výkresu je znázorněno příkladné zapojení dvoufázového binárního čítače podle vynálezu s osmi klopnými obvody 1, 2, 3, 4, 5, 6, 7, 8, čtyřmi sčítačkami 9, 10, 11, 12, dvěma hradly 15, 16, jedním budičem 13, jedním invertorem 14, jedním dekodérem 17 a zobrazovací jednotkou 18. Signál z generátoru impulsů je přiveden na první vstup 001 dvoufázového binárního čítače, který je spojen se vstupem 1301 budiče 13 a se vstupem 1401 invertoru 14, zatímco výstup 1302 budiče 13 je spojen s prvním vstupem 1501 prvního hradla 15 a výstup 1402 invertoru 14 je spojen s prvním vstupem 1601 druhého hradla 16, jehož výstup 1604 je spojen s hodinovým vstupem CL 201 druhého klopného obvodu 2, jehož výstup Q 203 je spojen jednak se vstupem B 902 první sčítačky 9 a současně s hodinovým vstupem CL 401 čtvrtého klopného obvodu 4, jehož výstup Q 403 je spojen se vstupem B 1002 druhé sčítačky 10 a současně s hodinovým vstupem CL 601 šestého klopného obvodu 6, jehož výstup Q 603 je spojen jednak se vstupem B 1102 třetí sčítačky 11 a současně s hodinovým vstupem CL 801 osmého klopného obvodu 8, jehož výstup Q 803 je spojen se vstupem B 1202 čtvrté sčítačky 12, přičemž výstupy S 905, 1005, 1105, 1205 pro součet jsou připojeny ke vstupům A, B, C, D 1701, 1702, 1703, 1704 dekodéru 17, jehož výstup 1705 je spojen se vstupem 1801 zobrazovací jednotky 18.

Vstup Co 903 pro přenos první sčítačky 9 je uzemněn, zatímco výstup C 904 pro přenos první sčítačky 9 je spojen se vstupem Co 1003 pro přenos druhé sčítačky 10 a výstup C 1004 pro přenos druhé sčítačky 10 je spojen se vstupem Co 1103 třetí sčítačky 11, jejíž výstup C 1104 pro přenos je spojen se vstupem Co 1203 čtvrté sčítačky 12.

Kromě toho jsou vstupy R 102, 202, 302, 402, 502, 602, 702, 802 pro nulování všech klopných obvodů 1, 2, 3, 4, 5, 6, 7, 8 vzájemně propojeny a vyvedeny na vstup 003 pro nulování dvoufázového binárního čítače.

Druhé vstupy 1502, 1602 prvního a druhého hradla 15, 16 jsou vzájemně propojeny a vyvedeny na druhý vstup 002 dvoufázového binárního čítače. Výstup 1503 prvního hradla 15 je spojen s hodinovým vstupem CL 101 prvního klopného obvodu 1, zatímco výstup Q 103 prvního klopného obvodu 1 je spojen se vstupem A 901 první sčítačky 9 a současně s hodinovým vstupem CL 301 třetího klopného obvodu 3, jehož výstup Q 303 je spojen se vstupem A 1001 druhé sčítačky 10 a současně s hodinovým vstupem CL 501 pátého klopného obvodu 5, jehož výstup Q 503 je spojen se vstupem A 1101 třetí sčítačky 11 a současně s hodinovým vstupem CL 701 sedmého klopného obvodu 7, jehož výstup Q 703 je spojen se vstupem A 1201 čtvrté sčítačky 12.

Popsané příkladné zapojení dvoufázového binárního čítače může být rozšířeno o libovolný počet klopných obvodů v liché řadě, o stejný počet obvodů v sudé řadě a o stejný počet sčítaček za účelem zvětšení kapacity dvoufázového binárního čítače podle vynálezu.

Z popisu vynálezu vyplývá, že dvoufázový binární čítač sestává ze dvou asynchronních binárních čítačů, sestavených z lichých klopných obvodů 1, 3, 5, 7 a sudých klopných obvodů 2, 4, 6, 8, z nichž jeden binární čítač má hodinový vstup CL 101 připojen na invertovaný signál z generátoru hodinových impulsů, nebo z jiného zdroje čítaných impulsů a druhý má hodinový vstup CL 201 připojen na neinvertovaný signál z téhož zdroje impulsů.

Klopné obvody obou zmíněných čítačů se překlápějí stejnou rychlostí, ale s posunutou fází o polovinu periody. Dvojková čísla, vyjádřená stavy klopných obvodů lichého a sudého binárního čítače se při čítání impulsů ve sledovaném časovém intervalu sečtou ve sčítačkách 2, 10, 11, 12 a výsledek se po dekodování v dekodéru 17 objeví na zobrazovací jednotce 18. Je patrné, že přesnost měření časového intervalu se při dané frekvenci generátoru zdvojnásobí.

Popsaný dvoufázový binární čítač podle vynálezu se využívá při číslicovém měření krátkých časových intervalů, například cyklů pamětí nebo jiných opakovaných dějů, kde až dosud byla přesnost měření omezoována dynamickými parametry dostupných obvodů.

PŘEDMĚT VYNÁLEZU

Dvoufázový binární čítač, sestávající z řady lichých klopných obvodů, z řady sudých klopných obvodů a z řady sčítaček, vyznačený tím, že výstup (1503) z prvního hradla (15) je spojen s hodinovým vstupem CL (101) prvního klopného obvodu (1), jehož výstup je spojen s hodinovým vstupem CL (301) třetího klopného obvodu (3) a současně se vstupem A (901) první sčítačky (9), zatímco výstup Q (303) třetího klopného obvodu (3) je spojen s hodinovým vstupem CL (501) pátého klopného obvodu (5) a současně se vstupem A (1001) druhé sčítačky (10), zatímco výstup Q (503) pátého klopného obvodu (5) je spojen s hodinovým vstupem CL (701) sedmého klopného obvodu (7) a současně se vstupem A (1101) třetí sčítačky (11), zatímco výstup Q (703) sedmého klopného obvodu (7) je zakončen na vstupu A (1201) čtvrté sčítačky (12) přičemž výstup (1603) druhého hradla (16) je spojen s hodinovým vstupem CL (201) druhého klopného obvodu (2) jehož výstup Q (203) je spojen jednak s hodinovým vstupem CL (401) čtvrtého klopného obvodu (4) a současně se vstupem B (902) první sčítačky (9), zatímco výstup Q (403) čtvrtého klopného obvodu (4) je spojen se vstupem B (1002) druhé sčítačky (10) a současně s hodinovým vstupem CL (601) šestého klopného obvodu (6), jehož výstup Q (603) je spojen se vstupem B (1102) třetí sčítačky (11) a současně s hodinovým vstupem CL (801) osmého klopného obvodu (8), jehož výstup Q (803) je spojen se vstupem B (1202) čtvrté sčítačky (12), jejíž výstup S (1205) pro součet, jakož i výstupy S (1105, 1005, 905) pro součet všech zbývajících sčítaček (11, 10, 9) jsou spojeny se vstupy A, B, C, D (1701, 1702, 1703, 1704) dekodéru (17), jehož výstup (1705) je spojen se vstupem (1801) zobrazovací jednotky (18), přičemž vstup Co (903) pro přenos první sčítačky (9) je spojen se zemí, zatímco výstup C (904) pro přenos první sčítačky (9) je spojen se vstupem Co (1003) pro přenos druhé sčítačky (10), jejíž výstup C (1004) pro přenos je spojen se vstupem Co (1103) třetí sčítačky (11), jejíž výstup C (1104) pro přenos je spojen se vstupem Co (1203) pro přenos čtvrté sčítačky (12), zatímco první vstup (001) dvoufázového binárního čítače je spojen se vstupem (1301) budiče (13) i se vstupem (1401) invertoru (14), zatímco výstup (1302) budiče (13) je spojen s prvním vstupem (1501) prvního hradla (15) a výstup (1402) invertoru (14) je spojen s prvním vstupem (1601) druhého hradla (16), přičemž druhé vstupy (1502, 1602) prvního a druhého hradla (15, 16) jsou vzájemně propojeny a spojeny s druhým vstupem (002) dvoufázového binárního čítače, zatímco vstup (003) pro nulování dvoufázového binárního čítače je spojen se všemi nulovacími vstupy R (102, 202, 302, 402, 502, 602, 702, 802) klopných obvodů (1, 2, 3, 4, 5, 6, 7, 8).

