



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I804466 B

(45)公告日：中華民國 112 (2023) 年 06 月 11 日

(21)申請案號：106116633

(22)申請日：中華民國 106 (2017) 年 05 月 19 日

(51)Int. Cl. : **G06F12/02 (2006.01)**

(30)優先權：	2016/05/20	美國	15/161,136
	2016/05/23	美國	15/162,517
	2016/07/29	美國	62/368,775
	2017/01/25	美國	62/450,502
	2017/01/27	美國	62/451,157
	2017/02/01	美國	62/453,461
	2017/03/31	美國	15/476,757

(71)申請人：南韓商三星電子股份有限公司 (南韓) SAMSUNG ELECTRONICS CO., LTD. (KR)
南韓

(72)發明人：姜 冬岩 JIANG, DONGYAN (US)；林常惠 LIN, CHANGHUI (CN)；馬拉迪 克里希納 MALLADI, KRISHNA (IN)；金鍾民 GIM, JONGMIN (KR)；鄭宏忠 ZHENG, HONGZHONG (CN)

(74)代理人：林孟閱；盧佩君；陳怡如

(56)參考文獻：

TW	I533219B	US	9069782B2
US	2011/0258404A1	US	2012/0102260A1
US	2013/0024645A1	WO	2015/108931A1

審查人員：陳澤安

申請專利範圍項數：22 項 圖式數：11 共 55 頁

(54)名稱

擷取記憶體中儲存的資料的方法與去重複模組

(57)摘要

提供一種擷取在與去重複模組相關聯的記憶體中儲存的資料的方法。所述方法包括：辨識資料的邏輯位址；藉由在轉譯表中查找所述邏輯位址的至少一部分來根據邏輯位址辨識資料的實體線 ID；對相應實體線進行定位，所述相應實體線對應於實體線 ID；以及自相應實體線擷取資料，所述擷取包括將相應雜湊圓柱體拷貝至讀取快取，所述相應雜湊圓柱體包括：相應雜湊桶，所述相應雜湊桶包括所述相應實體線；以及相應參考計數器桶，所述相應參考計數器桶包括與所述相應實體線相關聯的相應參考計數器。

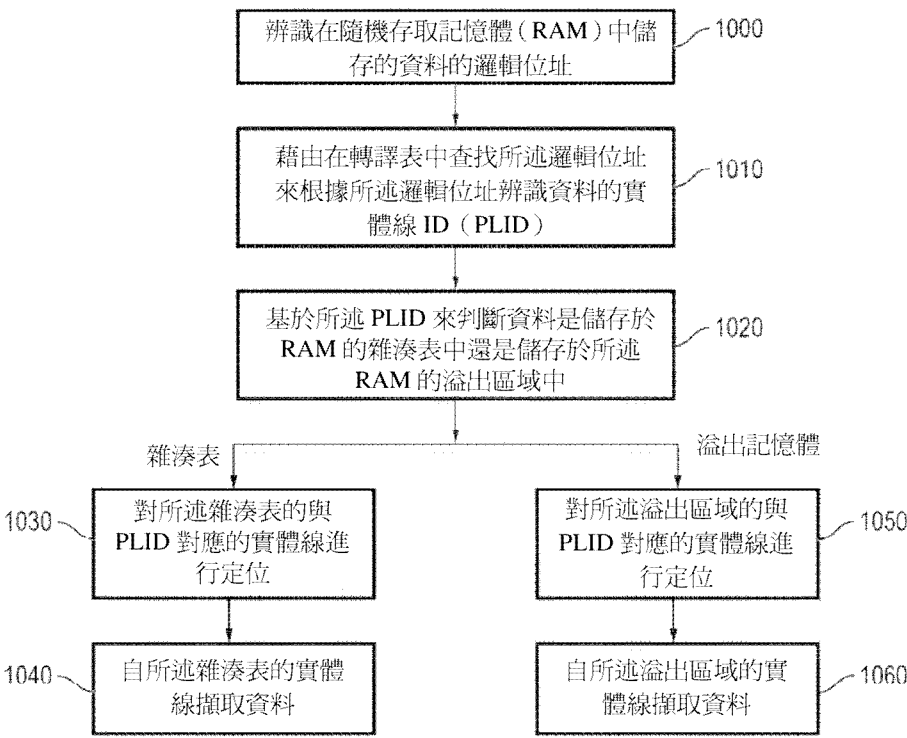
A method of retrieving data stored in a memory associated with a dedupe module is provided. The method includes: identifying a logical address of the data; identifying a physical line ID of the data in accordance with the logical address by looking up at least a portion of the logical address in a translation table; locating a respective physical line, the respective physical line corresponding to the PLID; and retrieving the data from the respective physical line, the retrieving including copying a respective hash cylinder to the read cache, the respective hash cylinder including: a respective hash bucket, the respective hash bucket including the respective physical line; and a respective reference counter bucket, the respective

reference counter bucket including a respective reference counter associated with the respective physical line.

指定代表圖：

符號簡單說明：

1000、1010、1020、
1030、1040、1050、
1060: 步驟



【圖10】

**公告本**

I804466

【發明摘要】**【中文發明名稱】**擷取記憶體中儲存的資料的方法與去重複模組**【英文發明名稱】** METHOD OF RETRIEVING DATA STORED IN
MEMORY AND DEDUPE MODULE

【中文】 提供一種擷取在與去重複模組相關聯的記憶體中儲存的資料的方法。所述方法包括：辨識資料的邏輯位址；藉由在轉譯表中查找所述邏輯位址的至少一部分來根據邏輯位址辨識資料的實體線 ID；對相應實體線進行定位，所述相應實體線對應於實體線 ID；以及自相應實體線擷取資料，所述擷取包括將相應雜湊圓柱體拷貝至讀取快取，所述相應雜湊圓柱體包括：相應雜湊桶，所述相應雜湊桶包括所述相應實體線；以及相應參考計數器桶，所述相應參考計數器桶包括與所述相應實體線相關聯的相應參考計數器。

【英文】 A method of retrieving data stored in a memory associated with a dedupe module is provided. The method includes: identifying a logical address of the data; identifying a physical line ID of the data in accordance with the logical address by looking up at least a portion of the logical address in a translation table; locating a respective physical line, the respective physical line corresponding to the PLID; and retrieving the data from the respective physical line, the retrieving including copying a respective hash cylinder to

the read cache, the respective hash cylinder including: a respective hash bucket, the respective hash bucket including the respective physical line; and a respective reference counter bucket, the respective reference counter bucket including a respective reference counter associated with the respective physical line.

【指定代表圖】圖10。

【代表圖之符號簡單說明】

1000、1010、1020、1030、1040、1050、1060：步驟

【特徵化學式】

無

【發明說明書】

【中文發明名稱】擷取記憶體中儲存的資料的方法與去重複模組

【英文發明名稱】METHOD OF RETRIEVING DATA STORED IN
MEMORY AND DEDUPE MODULE

[相關申請案的交叉參考]

【0001】 本申請案是於 2016 年 5 月 20 日提出申請的美國非臨時專利申請案第 15/161,136 號的部分接續案，且亦是於 2016 年 5 月 23 日提出申請的美國非臨時專利申請案第 15/162,517 號的部分接續案，美國非臨時專利申請案第 15/161,136 號主張於 2016 年 3 月 29 日提出申請的美國臨時專利申請案第 62/314,918 號的優先權及權利，美國非臨時專利申請案第 15/162,517 號主張於 2016 年 3 月 31 日提出申請的美國臨時專利申請案第 62/316,397 號的優先權及權利，並且本申請案更主張於 2017 年 2 月 1 日提出申請的美國臨時專利申請案第 62/453,461 號、於 2016 年 7 月 29 日提出申請的美國臨時專利申請案第 62/368,775 號、於 2017 年 1 月 27 日提出申請的美國臨時專利申請案第 62/451,157 號、於 2016 年 3 月 31 日提出申請的美國臨時專利申請案第 62/316,402 號、及於 2017 年 1 月 25 號提出申請的 62/450,502 號的優先權及權利，該些專利申請案的全部內容皆併入本案供參考。

【技術領域】

【0002】 根據本發明的實施例的一或多個態樣是有關於系統記憶

體及儲存器，且更具體而言是有關於高容量低潛時記憶體及儲存器。

【先前技術】

【0003】 例如資料庫（database）、虛擬桌上架構（virtual desktop infrastructure）、及資料分析（data analytics）等典型現代電腦應用程式需要大的主記憶體。隨著電腦系統按比例減小以執行更複雜的資料及儲存密集型應用程式，對較大記憶體容量的需求成比例地增長。

【0004】 通常，隨機存取記憶體（random-access memory，RAM）在所述隨機存取記憶體的實體設計可儲存的資料數量方面受限。舉例而言，8 吉位元組（GB）的動態隨機存取記憶體（dynamic random access memory，DRAM）可通常最大容納 8 吉位元組的資料。此外，未來的資料中心應用程式將使用高容量低潛時記憶體。

【0005】 在此先前技術章節中揭露的以上資訊僅用於增強對本發明的背景的理解，且因此其可能含有不構成先前技術的資訊。

【發明內容】

【0006】 本發明的實施例的各態樣是有關於能使隨機存取記憶體（RAM）內的記憶體容量較所述隨機存取記憶體的實體記憶體大小大的方法及相關聯結構。根據本發明的實施例，使用去重複演算法來達成資料記憶體減小（data memory reduction）及上下文定址（context addressing）。根據本發明的實施例，將使用者資料儲存於藉由所述使用者資料的雜湊值來進行索引的雜湊表中。

【0007】 根據本發明的實施例，提供一種擷取在與去重複模組相關聯的記憶體中儲存的資料的方法，所述去重複模組包括讀取快取，所述記憶體包括轉譯表及組合資料結構，所述組合資料結構包括雜湊表及參考計數器表，所述雜湊表及所述參考計數器表各自儲存於所述組合資料結構的多個雜湊圓柱體中，所述雜湊表包括多個雜湊桶，所述多個雜湊桶各自包括多個實體線，每一所述實體線儲存資料，所述參考計數器表包括多個參考計數器桶，所述多個參考計數器桶各自包括多個參考計數器。所述方法包括：辨識所述資料的邏輯位址；藉由在轉譯表中查找所述邏輯位址的至少一部分來根據所述邏輯位址辨識所述資料的實體線 ID (physical line ID, PLID)；對所述多個實體線中的相應實體線進行定位，所述相應實體線對應於所述實體線 ID；以及自所述相應實體線擷取所述資料，所述擷取包括將所述多個雜湊圓柱體中的相應雜湊圓柱體拷貝至所述讀取快取，所述相應雜湊圓柱體包括：所述多個雜湊桶中的相應雜湊桶，所述相應雜湊桶包括所述相應實體線；以及所述多個參考計數器桶中的相應參考計數器桶，所述相應參考計數器桶包括與所述相應實體線相關聯的相應參考計數器。

【0008】 所述方法可更包括基於所述實體線 ID 來確定所述資料儲存於所述雜湊表中。

【0009】 所述實體線 ID 可利用應用於所述資料的第一雜湊函數來產生。所述實體線 ID 可包括指向所述雜湊表中的位置的位址。

【0010】 所述實體線 ID 可包括：第一辨識符，表示所述資料是儲存於所述雜湊表中還是儲存於溢出記憶體區中；第二辨識符，表示儲存有所述資料的列；以及第三辨識符，表示儲存有所述資料的行（或路線（way））。

【0011】 所述組合資料結構可更包括簽名表，所述簽名表包括多個簽名桶，每一所述簽名桶包括多個簽名。所述相應雜湊圓柱體可更包括所述多個簽名桶中的相應簽名桶，所述相應簽名桶包括與所述相應實體線相關聯的相應簽名。

【0012】 所述實體線 ID 可利用應用於所述資料的第一雜湊函數來產生。所述實體線 ID 可包括指向所述雜湊表中的位置的位址。所述多個簽名可利用較所述第一雜湊函數小的第二雜湊函數來產生。

【0013】 每一參考計數器可追蹤針對儲存於所述雜湊表中的對應資料進行的去重複次數。

【0014】 根據本發明的實施例，提供一種將資料儲存於與去重複引擎相關聯的記憶體中的方法。所述方法包括：辨識將被儲存的所述資料；利用第一雜湊函數來確定與在所述記憶體中的雜湊表中所述資料所應儲存之處對應的第一雜湊值；將所述資料儲存於所述雜湊表中與所述第一雜湊值對應的位置；利用較所述第一雜湊函數小的第二雜湊函數來確定亦與所述資料所應儲存之處對應的第二雜湊值；將所述第一雜湊值儲存於所述記憶體中的轉譯表中；以及將所述第二雜湊值儲存於所述記憶體中的簽名表中。

【0015】 所述方法可更包括使參考計數器表中與所述資料對應的參考計數器遞增。

【0016】 所述記憶體可包括：所述雜湊表，儲存多個資料；所述轉譯表，儲存利用所述第一雜湊函數產生的多個實體線 ID (PLID)；所述簽名表，儲存利用所述第二雜湊函數產生的多個簽名；參考計數器表，儲存多個參考計數器，每一所述參考計數器追蹤針對儲存於所述雜湊表中的對應資料進行的去重複次數；以及溢出記憶體區。

【0017】 所述實體線 ID 中的每一者可包括：第一辨識符，表示所述資料是儲存於所述雜湊表中還是儲存於所述溢出記憶體區中；第二辨識符，表示儲存有所述資料的列；以及第三辨識符，表示儲存有所述資料的行。

【0018】 所述雜湊表、所述簽名表、及所述參考計數器表可被整合至組合資料結構中。所述組合資料結構可包括多個雜湊圓柱體，每一所述雜湊圓柱體包括：雜湊桶，包括多個實體線；簽名桶，包括與所述多個實體線對應的相應簽名；以及參考計數器桶，包括與所述多個實體線對應的相應參考計數器。

【0019】 所述將所述資料儲存於所述雜湊表中與所述第一雜湊值對應的位置可包括將所述資料儲存於與所述第一雜湊值對應的所述雜湊桶中。所述將所述第二雜湊值儲存於所述簽名表中可包括將所述第二雜湊值儲存於與儲存所述資料的所述雜湊桶對應的所述簽名桶中。

【0020】 根據本發明的實施例，提供一種去重複模組，所述去重複模組包括：讀取快取；去重複引擎，自主機系統接收資料擷取請求；以及記憶體，所述記憶體包括轉譯表以及組合資料結構，所述組合資料結構包括：雜湊表，包括多個雜湊桶，每一所述雜湊桶包括多個實體線，每一所述實體線均儲存資料；參考計數器表，包括多個參考計數器桶，每一所述參考計數器桶包括多個參考計數器；以及多個雜湊圓柱體，每一所述雜湊圓柱體包括所述雜湊桶中的一者及所述參考計數器桶中的一者。所述資料擷取請求使所述去重複引擎：辨識所述資料的邏輯位址；藉由在轉譯表中查找所述邏輯位址的至少一部分來根據所述邏輯位址辨識所述資料的實體線 ID (PLID)；對所述多個實體線中的相應實體線進行定位，所述相應實體線對應於所述實體線 ID；以及自所述實體線擷取所述資料，所述擷取所述資料包括將所述多個雜湊圓柱體中的相應雜湊圓柱體拷貝至所述讀取快取，所述相應雜湊圓柱體包括：所述多個雜湊桶中的相應雜湊桶，所述相應雜湊桶包括所述相應實體線；以及所述多個參考計數器桶中的相應參考計數器桶，所述相應參考計數器桶包括與所述相應實體線相關聯的相應參考計數器。

【0021】 所述資料擷取請求可更使所述去重複引擎基於所述實體線 ID 來確定所述資料儲存於所述雜湊表中。

【0022】 所述實體線 ID 可利用應用於所述資料的第一雜湊函數來產生。所述實體線 ID 可包括指向所述雜湊表中的位置的位址。

【0023】 所述實體線 ID 可包括：第一辨識符，表示所述資料是儲存於所述雜湊表中還是儲存於溢出記憶體區中；第二辨識符，表示儲存有所述資料的列；以及第三辨識符，表示儲存有所述資料的行。

【0024】 所述組合資料結構可更包括簽名表，所述簽名表包括多個簽名桶，每一所述簽名桶包括多個簽名。所述相應雜湊圓柱體可更包括所述多個簽名桶中的相應簽名桶，所述相應簽名桶包括與所述相應實體線相關聯的相應簽名。

【0025】 所述實體線 ID 可利用應用於所述資料的第一雜湊函數來產生。所述實體線 ID 可包括指向所述雜湊表中的位置的位址。所述多個簽名可利用較所述第一雜湊函數小的第二雜湊函數來產生。

【0026】 每一所述參考計數器可追蹤針對儲存於所述雜湊表中的對應資料進行的去重複次數。

【0027】 根據本發明的實施例，提供一種去重複模組，所述去重複模組包括：主機介面；傳送管理器，經由所述主機介面自主機系統接收資料傳送請求；以及多個分區，每一所述分區包括：去重複引擎，自所述傳送管理器接收分區資料請求；多個記憶體控制器；記憶體管理器，位於所述去重複引擎與所述記憶體控制器之間；以及多個記憶體模組，每一所述記憶體模組耦合至所述記憶體控制器中的一者。

【0028】 根據本發明的實施例，提供一種去重複模組，所述去重

複模組包括讀取快取、記憶體、及去重複引擎。所述記憶體包括：轉譯表；雜湊表，包括多個雜湊桶，每一所述雜湊桶包括多個實體線，每一所述實體線均儲存資料；以及參考計數器表，包括多個參考計數器桶，每一所述參考計數器桶包括多個參考計數器。所述去重複引擎辨識所述多個雜湊桶中的第一雜湊桶的 V 個虛擬桶，所述虛擬桶是所述多個雜湊桶中的位於所述第一雜湊桶附近的桶，所述虛擬桶將在所述第一雜湊桶已滿時儲存所述第一雜湊桶的資料中的一些資料， V 是整數且基於所述第一雜湊桶的虛擬桶有多滿來動態地設定。

【圖式簡單說明】

【0029】 參照本說明書、申請專利範圍、及附圖將領會及理解本發明的該些及其他特徵及態樣，在附圖中：

【0030】

圖 1 是根據本發明實施例的去重複模組的方塊圖。

圖 2 是根據本發明另一實施例的去重複模組的方塊圖。

圖 3 是根據本發明實施例的去重複引擎的邏輯概念的方塊圖。

圖 4 是根據本發明實施例的包括單層式轉譯表的去重複引擎的邏輯概念的方塊圖。

圖 5 是根據本發明實施例的包括兩層式轉譯表的去重複引擎的邏輯概念的方塊圖。

圖 6 是根據本發明實施例的包括具有動態第 2 層 (level two，

L2) 映射表、簽名及參考計數器表、以及溢出記憶體區的兩層式轉譯表的去重複引擎的邏輯概念的方塊圖。

圖 7 是根據本發明實施例的雜湊圓柱體的邏輯概念的方塊圖。

圖 8 是根據本發明實施例的組合資料結構的邏輯概念的方塊圖。

圖 9 是根據本發明實施例的與虛擬桶相關聯的雜湊桶及對應的參考計數器桶的邏輯概念的方塊圖。

圖 10 是說明根據本發明實施例的擷取在隨機存取記憶體 (RAM) 中儲存的資料的方法的流程圖。

圖 11 是說明根據本發明實施例的將資料儲存於隨機存取記憶體中的方法的流程圖。

【實施方式】

【0031】 本發明的實施例是有關於能使記憶體 (例如, 隨機存取記憶體 (RAM)) 內的記憶體容量較實體記憶體大小大的方法及相關聯結構。根據本發明的實施例, 使用去重複演算法來達成資料記憶體減小及上下文定址。根據本發明的實施例, 使用者資料儲存於藉由所述使用者資料的雜湊值來進行索引的雜湊表中。

【0032】 儘管動態隨機存取記憶體 (DRAM) 技術急劇地按比例減小以超越 20 奈米 (nm) 製程技術來滿足對記憶體容量的此增長需求, 然而可應用例如去重複等技術來將系統記憶體的虛擬記憶體容量相較於所述系統記憶體的實體記憶體容量提高多達 2 至 3

倍或更多。另外，本發明的實施例可利用其他類型的記憶體（例如，快閃記憶體）。

【0033】 使用輔助壓縮方法，本發明的實施例可提供先進的經去重複記憶體及資料結構以藉由充分利用所有記憶體資源來持續達成高的去重複比率。

【0034】 資料中心應用程式非常需要具有高容量及低潛時的記憶體裝置。此記憶體裝置可採用去重複方案及資料壓縮方案來提供較其實體記憶體大小大的記憶體容量。經去重複記憶體裝置可藉由減小重複使用者資料及充分利用可用的記憶體資源而持續地達成高的去重複比率。另外，由經去重複記憶體裝置所採用的去重複方案可達成對經去重複資料的高效定址。

【0035】 資料去重複（或資料重複去除（data duplication elimination））指代減少記憶體裝置中的冗餘資料，以由此降低記憶體裝置的容量成本（capacity cost）。在資料去重複中，資料物件/項（例如，資料檔案）被分割成一或多個資料線/塊/區塊。藉由將由相同的資料組成的多個資料區塊與所儲存的單一資料區塊相關聯，資料區塊的重複拷貝可藉由電腦記憶體而得到減少或去除，由此減少記憶體裝置中的冗餘資料拷貝的總數量。冗餘資料拷貝的減少可提高讀取潛時及記憶體頻寬，且可潛在地使電力得到節省。

【0036】 因此，若重複的資料拷貝可減少至單個資料拷貝，則在使用相同數量的實體資源的同時記憶體裝置的總可用容量會增

大。由於記憶體裝置的所得縮減（**resultant economization**）使得能夠減少資料重寫計數、且由於可捨棄對已儲存於記憶體中的重複資料區塊的寫入請求，因此可藉由有效地提高寫入持久性（**write endurance**）來延長實作資料去重複的記憶體裝置的壽命。

【0037】 相關技術的資料去重複方法可能使用記憶體中去重複技術（**in-memory deduplication technology**），藉此將去重複引擎與中央處理單元（**central processing unit, CPU**）或記憶體控制器（**memory controller, MC**）按以中央處理單元為中心的方式進行整合。此類方法通常實作經去重複快取（**deduplicated cache, DDC**），所述經去重複快取與所述記憶體控制器運作進而使得中央處理單元處理器能夠察覺到複本，並嘗試根據所述記憶體控制器的控制來提供經去重複記憶體操作（例如，內容查找、參考計數更新等）。去重複方法亦可實作直接轉譯緩衝器（**direct translation buffer, DTB**），所述直接轉譯緩衝器是用於對轉譯線進行快取以藉由自關鍵路徑移除轉譯提取（**translation fetch**）來提高資料讀取的快取，且直接轉譯緩衝器可相似於旁視緩衝器（**lookaside buffer**）。

【0038】 去重複已被最普遍地用於硬驅動機。然而，對於在例如動態隨機存取記憶體（**DRAM**）等揮發性記憶體的區域中提供微粒去重複（**fine grain deduplication**）亦存在關注。

【0039】 以下結合附圖闡述的詳細說明旨在說明根據本發明而提供的能使隨機存取記憶體（或其他記憶體儲存器）內的記憶體容

量較所述隨機存取記憶體（或其他記憶體儲存器）的實體記憶體大小大的方法及相關聯結構的示例性實施例，且並非旨在代表可用以構造或利用本發明的僅有形式。本說明結合所示實施例闡述本發明的特徵。然而應理解，相同的或等效的功能及結構亦可藉由亦旨在被囊括於本發明的精神及範圍內的不同實施例來達成。如本文他處所示，相同的元件編號旨在表示相同的元件或特徵。

【0040】 圖 1 是根據本發明實施例的去重複模組的方塊圖。參照圖 1，根據本發明實施例的去重複模組 100 包括橋接器 130、記憶體控制器 140、主機介面（host interface，host I/F）160、讀取快取 170、一或多個記憶體模組 180、及去重複引擎 200。

【0041】 橋接器 130 可提供用於使去重複引擎 200 及讀取快取 170 能夠與記憶體控制器 140 通訊的介面。記憶體控制器 140 可提供用於使橋接器 130 與記憶體模組 180 通訊的介面。讀取快取 170 可為記憶體模組 180 的一部分。

【0042】 在一些實施例中，橋接器 130 可不存在。在此種情形中，記憶體控制器 140 可直接與去重複引擎 200 及讀取快取 170 通訊。

【0043】 去重複引擎 200 經由主機介面 160 與主機系統通訊以在記憶體模組 180 中儲存或存取資料。去重複引擎 200 可進一步經由主機介面 160 與主機系統的其他組件通訊。

【0044】 記憶體模組 180 可為用於連接動態隨機存取記憶體的雙列直插記憶體模組（dual in-line memory module，DIMM）槽，或者其可為快閃記憶體（用於連接其他類型的記憶體的槽）等。

【0045】 圖 2 是根據本發明另一實施例的去重複模組的方塊圖。參照圖 2，去重複模組 150 可包括一或多個分區 250（例如，分區 0 205-0、分區 1 205-1 等）、傳送管理器 230、及主機介面（I/F）162。每一分區 250 可包括去重複引擎 202、記憶體管理器 210、一或多個記憶體控制器（例如，記憶體控制器（MC0） 142、記憶體控制器（MC1） 144 等）、以及一或多個記憶體模組（例如，DIMM/快閃記憶體 0 182、DIMM/快閃記憶體 1 184 等）。

【0046】 去重複引擎 202 中的每一者可直接與傳送管理器 230 通訊或經由主機介面 162 與主機系統通訊。傳送管理器 230 可經由主機介面 162 與主機系統通訊。

【0047】 傳送管理器 230 可經由主機介面 162 自主機系統接收資料傳送請求。傳送管理器 230 可進一步管理往來於去重複模組的所述一或多個分區 250 進行的資料傳送。在一些實施例中，傳送管理器 230 可確定在哪一分區 250 上儲存將被儲存的（例如，儲存於隨機存取記憶體中的）資料。在其他實施例中，傳送管理器自主機系統接收關於應在哪一分區 250 上儲存資料的指令。在一些實施例中，傳送管理器 230 可對自主機系統接收的資料進行拆分並將其發送至所述分區中的兩者或更多者。

【0048】 去重複模組 150 可經由主機介面 162 與主機系統的各組件通訊。

【0049】 去重複引擎 202 可為其相應分區 250 而自傳送管理器 230 接收分區資料請求。去重複引擎 202 可進一步控制資料在記憶體

模組中的存取及儲存。記憶體管理器 210 可確定在所述一或多個記憶體模組中的哪一記憶體模組上儲存所述資料或者應在所述一或多個記憶體模組中的哪一記憶體模組上儲存所述資料。所述一或多個記憶體控制器可控制資料在其相應記憶體模組上的儲存或存取。

【0050】 在一些實施例中，去重複引擎 202 及記憶體管理器 210 可被實作成能夠執行記憶體管理器的功能與去重複引擎的功能二者的單一的記憶體管理器。

【0051】 所述一或多個記憶體控制器、記憶體管理器 210、及去重複引擎可各自利用任何適合的硬體（例如，應用專用積體電路（application-specific integrated circuit，ASIC）、韌體（例如，數位訊號處理器（digital signal processor，DSP）或現場可程式化閘陣列（field programmable gate array，FPGA））、軟體、或者軟體、韌體、及硬體的適合組合來實作。此外，在下文中，可更詳細地闡述去重複引擎。

【0052】 根據一些實施例，當記憶體具有大的容量時，可使用分區來減小轉譯表大小。

【0053】 圖 3 是根據本發明實施例的去重複引擎的邏輯概念的方塊圖。參照圖 3，去重複引擎 200 可包括多個表。去重複引擎 200 可包括雜湊表 220、轉譯表 240、簽名及參考計數器表 260、以及溢出記憶體區 280。

【0054】 雜湊表 220 可包括多個實體線（physical line，PL）。每

一實體線可包括資料（例如，使用者資料）。雜湊表 220 內的資料被去重複（即，重複資料已合併至單一位置中以減少儲存空間使用）。

【0055】 轉譯表 240 包括儲存於轉譯表 240 中的多個實體線 ID。雜湊表的每一實體線具有儲存於轉譯表 240 中的相關聯實體線 ID（PLID）。儲存於轉譯表 240 中的實體線 ID 是邏輯位址到實體位址的轉譯。舉例而言，當去重複引擎 200 需要對與特定邏輯位址相關聯的資料進行定位時，去重複引擎 200 可利用轉譯表 240 來查詢儲存於所述邏輯位址處的資料並接收與儲存有所述資料的雜湊表 220 的實體線對應的所述資料的實體線 ID。去重複引擎 200 可接著存取儲存於雜湊表 220 中的對應實體線處的資料。

【0056】 實體線 ID 可使用第一雜湊函數來產生。舉例而言，當需要將資料保存於雜湊表內時，對所述資料運行第一雜湊函數以確定與應儲存所述資料的實體線對應的第一雜湊值。第一雜湊值被保存作為所述資料的實體線 ID。

【0057】 每一實體線 ID 表示目標資料線的實體位置。由於資料線可位於雜湊表 220 中或溢出記憶體區 280 中，因此實體線 ID 可為雜湊表 220 中的或溢出記憶體區 280 中的位置。

【0058】 雜湊表 220 可被視作具有列行結構的表。在此種情形中，實體線 ID 是由區位元、列位元、及行位元組成（例如，參見圖 4 及其說明）。第一雜湊函數可產生列位元作為起點來尋找可在其中儲存資料的可用實體線。當找到可用實體線時可確定其他位元。

【0059】 若在以上步驟中在雜湊表 220 中未找到可用實體線，則可將資料寫入至溢出記憶體區 280。在此種情形中，實體線 ID 將為溢出記憶體區表項的實體位置。

【0060】 使用第二雜湊函數計算出的資料的第二雜湊值（例如，簽名）被儲存於簽名表中。第二雜湊函數可較第一雜湊函數小。第一雜湊函數與第二雜湊函數可為任何適合的雜湊函數且其可為不同的雜湊函數。

【0061】 可使用簽名來對兩個資料線進行快速比較。當有新資料線即將被寫入至雜湊表 220 時，可進行檢查以查看在所述雜湊表中是否已存在相同的資料線。執行此檢查可避免多次儲存相同的資料。

【0062】 若不使用簽名來進行所述檢查，則對記憶體的特定區（整個桶或整個虛擬桶）中的所有資料進行讀取以偵測重複。當使用簽名來進行所述檢查時，僅自記憶體讀取用於所述特定區的資料的簽名，此可節省頻寬。

【0063】 當不存在匹配簽名時，不存在與新資料線匹配的資料線。否則，當找到匹配簽名時，由於簽名比較可能為誤報（false positive），因此自記憶體讀取具有匹配簽名的資料線以進行進一步比較。

【0064】 雜湊表中的每一資料線在簽名表中具有對應簽名且每一資料線在參考計數器表中具有對應參考計數器。

【0065】 參考計數器表追蹤針對雜湊表 220 中的實體線中的每一

者進行的去重複次數（例如，資料已重複的次數）。當將經去重複資料的實例增添至雜湊表時，可使參考計數器表中的對應參考計數器遞增，而不是增添與前面所儲存的使用者資料相同的新使用者資料，且當自雜湊表刪除經去重複資料的實例時，可將參考計數器表中的對應參考計數器減小一。

【0066】 此外，經去重複記憶體（即，雜湊表）是由實體線（PL）構成，其是具有固定位元寬度的使用者資料 C 。預設實體線長度可為 64 位元組，但本發明並非僅限於此。實體線長度可被配置成其他大小，舉例而言，實體線大小可大於或小於 64 位元組。舉例而言，實體線大小可為 32 位元組。

【0067】 較大的實體線大小可減小轉譯表的大小而且亦可減少重複資料的數量（即，減少因需要匹配大得多的位元圖案而進行的去重複次數）。較小的實體線大小可增大轉譯表的大小且亦可增大重複資料的數量（即，增大去重複次數）。

【0068】 轉譯表儲存被稱作實體線 ID（PLID）的邏輯位址到實體位址的轉譯。實體線 ID 是藉由雜湊函數 $h_1(C)$ 而產生。另外，對於每一實體線，在簽名表中儲存有與所述實體線相關聯的簽名。所述簽名較藉由雜湊函數 $h_2(C)$ 而產生的使用者資料的雜湊結果小得多。在參考計數器表中儲存有亦與所述實體線相關聯的參考計數器。所述參考計數器對使用者資料匹配實體線內容的次數（即，去重複比率）進行計數。

【0069】 雜湊表、簽名表、及參考計數器表皆可具有相同的資料

結構但具有不同的粒度 (granularity)。

【0070】 儘管所述多個表被示作去重複模組的一部分，然而本發明並非僅限於此。根據本發明的一些實施例，所述多個表可儲存於位於去重複模組內的記憶體（例如，隨機存取記憶體）中，且根據其他實施例，所述多個表儲存於位於去重複模組外部的記憶體（例如，隨機存取記憶體）中且由所述去重複模組以本文所述方式進行控制。

【0071】 對本發明的以上特徵的其他說明可在美國專利申請案第 15/473,311 號中找到，所述美國專利申請案的全部內容併入本案供參考。

【0072】 圖 4 是根據本發明實施例的包括單層式轉譯表的去重複引擎的邏輯概念的方塊圖。轉譯表是主要元資料表，其可因自身的大小及在使用時所耗用的時間而對去重複比率、系統容量、及/或系統潛時造成影響。參照圖 4，邏輯位址 (LA) 310 可作為資料在系統記憶體（例如，動態隨機存取記憶體）中所儲存的位置而被電腦系統使用。

【0073】 邏輯位址 310 可為 x 位元長，其中 x 是整數。邏輯位址 310 可包括為 g 位元長的粒度 314，其中 g 是整數。粒度 314 可定位於邏輯位址 310 的位元 0 至位元 $g-1$ 處。邏輯位址 310 可更包括轉譯表索引 312。轉譯表索引 312 可為 $x-g$ 位元長且可定位於邏輯位址 310 的位元 g 至位元 $x-1$ 處。在一些實施例中，當實體線 400 為 32 位元組長時， g 為 5 ($2^5 = 32$)，且當實體線 400 為 64 位

元組長時， g 為 6 ($2^6 = 64$)。在一些實施例中，當支援 1 太位元組 (terabyte) (1TB) 的虛擬容量時， x 為 40 (2^{40} 為 1 太位元組)。

【0074】轉譯表索引 312 對應於轉譯表 240 內的實體位址 320。實體位址 320 可包括區位元 (RGN) 322、列索引 (R_INDX) 326、及行索引 (COL_INDX) 328。區位元 (RGN) 322 可為單一位元且可表示雜湊表 220 中或溢出記憶體區 280 中是否儲存有資料。列索引 (R_INDX) 326 可為 m 個位元且對應於雜湊表 220 中的 M 個列 (0 至 $M-1$ 或 0 至 2^m-1)。行索引 (COL_INDX) 328 可為 n 個位元且對應於雜湊表 220 中的 N 個行 (0 至 $N-1$ 或 0 至 2^n-1)。 M 、 N 、 m 、及 n 是整數。根據一些實施例，當雜湊表為 128 吉位元組 (2^{37}) 且 $g = 6$ 時， $m = 26$ ， $n = 5$ ， $M = 2^{26}$ ，且 $N = 2^5$ 。

【0075】此外，溢出記憶體區 280 儲存未放置在雜湊表中的資料。

【0076】圖 5 是根據本發明實施例的包括兩層式轉譯表的去重複引擎的邏輯概念的方塊圖。轉譯表是主要元資料表，其可對去重複比率、系統容量、及系統潛時造成影響。在圖 5 所示去重複引擎中，轉譯表包括兩層，即頁面索引表 242 及第 2 層 (L2) 映射表 244。

【0077】邏輯位址 310' 可作為資料在記憶體 (例如，隨機存取記憶體) 中所儲存的位置被電腦系統使用。邏輯位址 310' 可為 x 位元長，其中 x 是整數。邏輯位址 310' 可包括為 g 位元長的粒度 314'，其中 g 是整數。粒度 314' 可定位於邏輯位址 310' 的位元 0 至位元 $g-1$ 處。邏輯位址 310' 可更包括頁面表項 318 及頁面索引

316。頁面表項 318 可為 $12-g$ 位元長且可定位於邏輯位址 310' 的位元 g 至位元 11 處。頁面索引可為 $x-12$ 位元長且可定位於邏輯位址 310' 的位元 12 至位元 $x-1$ 處。在一些實施例中，當實體線 400' 為 32 位元組長時， g 為 5 ($2^5 = 32$)，且當實體線 400' 為 64 位元長時， g 為 6 ($2^6 = 64$)。在一些實施例中，當支援 1 太位元組 (1TB) 的虛擬容量時， x 為 40 (2^{40} 為 1 太位元組)。

【0078】 頁面索引 316 對應於頁面索引表 242 內的頁面。頁面索引表 242 內的頁面對應於第 2 層映射表 244 內的表項 0 位置。頁面表項 318 表示哪一表項會在表項 0 之後儲存所儲存資料的與邏輯位址 310' 對應的實體位址 320'。

【0079】 換言之，頁面索引 316 與一組第 2 層映射表項相關聯且頁面表項 318 指定所述組中的表項。頁面索引 316 引向所述組中的第一表項，且頁面表項 318 示出此表項組中的哪一特定表項含有實體位址 320'。頁面索引表 242 中的每一頁面可包括區位元 (RGN)。區位元 (RGN) 322' 可為單一位元且可表示雜湊表 220' 中或溢出記憶體區 280' 中是否儲存有資料。

【0080】 實體位址 320' 可包括列索引 (R_INDIX) 326' 及行索引 (COL_INDIX) 328'。列索引 (R_INDIX) 326' 可為 m 個位元且對應於雜湊表 220' 中的 M 個列 (0 至 $M-1$ 或 0 至 2^m-1)。行索引 (COL_INDIX) 328' 可為 n 個位元且對應於雜湊表 220' 中的 N 個行 (0 至 $N-1$ 或 0 至 2^n-1)。 M 、 N 、 m 、及 n 是整數。根據一些實施例，當雜湊表為 128 吉位元組 (2^{37}) 且 $g = 6$ 時， $m = 26$ ， $n = 5$ ，

$M = 2^{26}$ ，且 $N = 2^5$ 。

【0081】此外，溢出記憶體區 280 儲存未放置在雜湊表中的資料。

【0082】圖 6 是根據本發明實施例的包括具有動態第 2 層映射表及溢出記憶體區的兩層式轉譯表的去重複引擎的邏輯概念的方塊圖。參照圖 6，兩層式轉譯表可為溢出記憶體區騰出額外空間。

【0083】根據一些實施例，簽名及參考計數器表 260' 的大小以及頁面索引表 242' 的大小是固定的，但第 2 層映射表 244' 及溢出記憶體區 280'' 的大小是動態的。

【0084】隨著第 2 層映射表 244' 及溢出記憶體區 280'' 的大小增大，其會朝彼此擴展。如此一來，儲存空間可藉由容許第 2 層映射表 244' 或溢出記憶體區 280'' 向未使用空間中擴展而得到高效使用。

【0085】圖 7 是根據本發明實施例的雜湊圓柱體的邏輯概念的方塊圖。圖 8 是根據本發明實施例的組合資料結構的邏輯概念的方塊圖。參照圖 7 及圖 8，簽名表、參考計數器表、及雜湊表被劃分開且排列於組合資料結構 600 (例如，組合結構 600 或組合表 600) 的雜湊圓柱體 500 (例如，雜湊圓柱體 500-i) 內的桶 (例如，雜湊桶 i) 中。每一雜湊圓柱體 500 包括雜湊表的雜湊桶 560 (例如，雜湊桶 560-i)、簽名表的簽名桶 520 (例如，簽名桶 520-i)、及參考計數器表的參考計數器桶 540 (例如，參考計數器桶 i)。

【0086】雜湊桶 560 包括多個表項或實體線 (例如，表項 0 至表項 N-1)。

【0087】 簽名桶 520 包括多個簽名，所述多個簽名對應於儲存於同一雜湊圓柱體 500 的雜湊桶 560 內的實體線中的資料。

【0088】 參考計數器桶 540 包括多個參考計數器，所述多個參考計數器對應於儲存於同一雜湊圓柱體 500 的雜湊桶 560 內的實體線中的資料已被去重複的次數。

【0089】 換言之，雜湊表被劃分成多個雜湊桶 560，每一雜湊桶 560 包括多個表項。簽名表被劃分成多個簽名桶 520，每一簽名桶 520 包括多個簽名。參考計數器表被劃分成多個參考計數器桶 540，每一參考計數器桶 540 包括多個參考計數器。

【0090】 組合資料結構 600 被組織成將一個雜湊桶 560、一個簽名桶 520、及一個參考計數器桶 540 一起放置於雜湊圓柱體 500 中。根據本發明的一些實施例，各所述桶以下次序進行排列：第一簽名桶 520-0、第一參考計數器桶 540-0、第一雜湊桶 560-0、第二簽名桶 520-1、第二參考計數器桶 540-1、第二雜湊桶 560-1 等。

【0091】 在此排列中，第一簽名桶 520-0 包括與儲存於第一雜湊桶 560-0 中的資料相關聯的簽名，且第一參考計數器桶 540-0 包括與儲存於第一雜湊桶 560-0 中的資料相關聯的參考計數器。此外，第二簽名桶 520-1 包括與儲存於第二雜湊桶 560-1 中的資料相關聯的簽名，且第二參考計數器桶 540-1 包括與儲存於第二雜湊桶 560-1 中的資料相關聯的參考計數器。此外，第一圓柱體 500-0 包括第一簽名桶 520-0、第一參考計數器桶 540-0、及第一雜湊桶 560-0，且第二圓柱體 500-1 包括第二簽名桶 520-1、第二參考計數

器桶 540-1、及第二雜湊桶 560-1。

【0092】 如此一來，每一雜湊圓柱體 500 包括資料以及與儲存於同一雜湊圓柱體 500 內的所述資料相關聯的簽名及參考計數器。

【0093】 當對儲存於組合資料結構 600 的雜湊圓柱體 500-i 內的資料作出請求時，整個雜湊圓柱體 500-i 被拷貝至讀取快取 170' 中。由於整個雜湊圓柱體 500-i 被拷貝至讀取快取 170' 中，因此擷取所請求資料、對應簽名（或相應簽名）、及對應參考計數器（或相應參考計數器）中的所有者所需的時間可減少。

【0094】 根據一些實施例，讀取資料快取可與雜湊圓柱體為相同大小。

【0095】 此外，當去重複引擎判斷雜湊表內是否已存在資料（以避免重複）時，整個雜湊圓柱體 500 可被拷貝至讀取快取 170' 中。由於去重複引擎在判斷是否可進行去重複時且在儲存資料時存取簽名、參考計數器、及資料，因此使讀取快取拷貝整個讀取圓柱體可減少存取時間及提高總計算速度。

【0096】 換言之，為改善潛時及效能，可創建雜湊圓柱體 500 作為雜湊表項、簽名、及參考計數器表項的整合單元。整合雜湊圓柱體 500 可藉由減少系統記憶體存取循環來改善系統潛時。所述密實的資料結構可減少記憶體存取時間。每一雜湊圓柱體 500 包括去重複引擎執行計算所需的所有資訊。組合資料結構 600 亦可使快取更容易。

【0097】 圖 9 是根據本發明實施例的與虛擬桶相關聯的雜湊桶及

對應的參考計數器桶的邏輯概念的方塊圖。參照圖 9，每一雜湊桶 560'可與一或多個虛擬桶 VB（例如，VB-0 至 VB-V-1）相關聯。每一雜湊桶 560'可包括 N 個路線（例如，WAY0 至 WAYN-1）。

【0098】 與相關技術的雜湊表不同，本實施例的雜湊表各自包括多個虛擬雜湊桶或虛擬桶，所述虛擬桶是由多個實體雜湊桶或實體桶構成。在下文中，用語「實體桶」將指代前面所論述的雜湊桶，且將用於將前面所論述的所述雜湊桶與所述虛擬桶加以區別。

【0099】 每一虛擬桶可包括雜湊表的實體桶中的部分實體桶。然而，應注意，所述虛擬桶中的不同虛擬桶可共享一或多個實體桶。如以下將闡述，使用根據本發明實施例的虛擬桶，額外的維數被增添至雜湊表。因此，可在排列及放置資料方面提供更大的撓性，由此提高效率且提高去重複動態隨機存取記憶體系統的壓縮比率（compression ratio）。

【0100】 本實施例使用虛擬桶來將資料放置撓性提高另一程度以釋放由其他虛擬桶所共享的其他實體桶，乃因儲存於雜湊桶中的一者中的資料區塊可在對應虛擬桶內移動、或移動至不同的實體桶。藉由釋放雜湊表內的空間，可藉由移除陳舊的/重複的資料來達成去重複。亦即，藉由使用根據本發明的實施例的虛擬桶，使用雜湊函數對資料線進行雜湊不會對受約束的對應位置造成嚴格限制，且資料能夠被放置於附近/「附近位置（near-location）」實體桶中，附近/「附近位置」實體桶指代位於包括最初意圖（但被佔用）實體雜湊桶的同一虛擬桶內的實體桶。

【0101】 作為例子，內容（例如，資料線）將被放置於實體桶中的一者中。若資料線將被放置於第一實體桶中，則作為對需要將資料線放置於實體桶中的替代，本實施例容許使用較單一的實體桶大且包括所述實體桶、但亦包括其他實體桶的虛擬桶。亦即，虛擬桶含有對齊於雜湊表內的毗鄰的、或相鄰的實體桶的集合。

【0102】 因此，虛擬桶容許資料區塊在雜湊表內移動以為未來的寫入操作釋放空間。

【0103】 對虛擬桶的其他說明請參見於 2016 年 5 月 23 日提出申請的美國專利申請案第 15/162,512 號及於 2016 年 5 月 23 日提出申請的美國專利申請案 15/162,517 號，該些美國專利申請案的全部內容皆併入本案供參考。

【0104】 此外，虛擬桶可具有動態高度或大小。具有動態虛擬桶高度（virtual bucket height，VBH）可使得在限制潛時影響的同時提高記憶體利用率。

【0105】 與實體桶相關聯的虛擬桶的數目是由虛擬桶（virtual bucket，VB）高度索引來表示。虛擬桶高度資訊被儲存於與雜湊桶 560'相關聯的參考計數器桶 540'中的最末參考計數器中。參考計數器的位元的一部分被用作虛擬桶高度索引（例如，VBH[1:0]）。

【0106】 使用雜湊桶 i 作為例子，若虛擬桶高度為 V ，則雜湊桶 i 的虛擬桶可指代雜湊桶 $i+1$ 至雜湊桶 $i+V$ 。當雜湊桶 i 已滿時，去重複引擎將會將使用者資料放入虛擬桶中。

【0107】 旗標（flag）（一個參考計數器（RC）位元的一部分，例

如雜湊桶 M 中的最末 RC 位元) 表示當前雜湊桶 i 正使用多少虛擬桶。如此一來，由於無需搜索多於所需數量的虛擬桶，因此潛時可減少。相關技術的虛擬桶使用固定的虛擬桶高度。使用固定的虛擬桶高度使得搜索邏輯將搜索所有虛擬桶而無論雜湊桶 i 實際使用多少虛擬桶，此可能增大潛時。

【0108】 虛擬桶不需要其他記憶體空間。其使用附近雜湊桶中的未使用表項。舉例而言，對於雜湊桶 $i+1$ ，其虛擬桶可指代雜湊桶 $i+2$ 至雜湊桶 $i+V'+1$ 。

【0109】 此外，當雜湊桶 i 的虛擬桶（例如，雜湊桶 $i+1$ 至雜湊桶 $i+V$ ）已滿時，根據本發明實施例的去重複引擎會增加所述虛擬桶的高度 V 以利用更多附近的雜湊桶中的可用空間。由於相關技術的虛擬桶高度是預先設定的（而非動態的），因此其無法增大。如此一來，當雜湊桶 i 的虛擬桶（例如，雜湊桶 $i+1$ 至雜湊桶 $i+V$ ）已滿時，相關技術的去重複引擎無法使高度 V 增大。

【0110】 另外，藉由動態地調整虛擬桶的高度，當去重複引擎判斷雜湊表內是否已存在資料（以避免重複）時，所述去重複引擎將僅需檢查正被使用的虛擬桶而不是檢查為預先設定數目的虛擬桶。此可減少存取時間且提高總計算速度。

【0111】 圖 10 是說明根據本發明實施例的擷取在隨機存取記憶體中儲存的資料的方法的流程圖。儘管圖 10 示出使用隨機存取記憶體，然而本發明並非僅限於此且可將任何其他適合的記憶體類型與本文中的方法一起使用。

【0112】 參照圖 10，電腦系統的中央處理單元可請求儲存於隨機存取記憶體中的資料。所述中央處理單元可提供隨機存取記憶體內的資料的位置的位址。本發明並非僅限於此且舉例而言，其他組件亦可自隨機存取記憶體請求資料並提供邏輯位址。

【0113】 根據本發明實施例的擷取在隨機存取記憶體內儲存的資料的方法包括辨識在隨機存取記憶體中儲存的資料的邏輯位址（1000）。邏輯位址可對應於轉譯表中的位置。

【0114】 所述方法更包括藉由在轉譯表中查找所述邏輯位址來根據所述邏輯位址辨識資料的實體線 ID（PLID）（1010）。

【0115】 所述方法更包括基於所述實體線 ID 來判斷資料是儲存於隨機存取記憶體的雜湊表中還是儲存於所述隨機存取記憶體的溢出記憶體區中（1020）。

【0116】 當資料儲存於雜湊表中時，所述方法更包括對所述雜湊表的與實體線 ID 對應的實體線進行定位（1030）及自所述雜湊表的實體線擷取資料（1040）。擷取資料可包括自簽名表及參考計數器表擷取對應資料。

【0117】 當資料儲存於溢出記憶體區中時，所述方法更包括對所述溢出記憶體區的與實體線 ID 對應的實體線進行定位（1050）及自所述溢出記憶體區的實體線擷取資料（1060）。

【0118】 可使用應用於所述資料的第一雜湊函數來產生實體線 ID。所述實體線 ID 可包括指向隨機存取記憶體的雜湊表中的或所述隨機存取記憶體的溢出記憶體區中的位置的位址。

【0119】實體線 ID 可包括：第一辨識符（例如，參見圖 4 中的 RGN），表示資料是儲存於雜湊表中還是儲存於溢出記憶體區中；第二辨識符（例如，參見圖 4 中的 R_INDX），表示儲存有所述資料的列；以及第三辨識符（例如，參見圖 4 中的 COL_INDX），表示儲存有所述資料的行。

【0120】所述方法可更包括自簽名表擷取與所述資料相關聯的簽名。

【0121】所述隨機存取記憶體可包括：所述雜湊表，儲存多個資料；所述轉譯表，儲存使用第一雜湊函數產生的多個實體線 ID；簽名表，儲存使用較第一雜湊函數小的第二雜湊函數產生的多個簽名；參考計數器表，儲存多個參考計數器，每一所述參考計數器追蹤針對儲存於雜湊表中的對應資料進行的去重複次數；以及所述溢出記憶體區。

【0122】雜湊表、簽名表、及參考計數器表可被整合至組合資料結構中。所述組合資料結構可包括多個雜湊圓柱體，且每一雜湊圓柱體可包括：雜湊桶，包括多個實體線；簽名桶，包括與所述多個實體線對應的相應簽名；以及參考計數器桶，包括與所述多個實體線對應的相應參考計數器。

【0123】自實體線或溢出記憶體區擷取資料可包括將包括實體線、對應簽名、及對應參考計數器在內的整個雜湊圓柱體拷貝至讀取快取。

【0124】圖 11 是說明根據本發明實施例的將資料儲存於隨機存取

記憶體中的方法的流程圖。儘管圖 11 示出使用隨機存取記憶體，然而本發明並非僅限於此且可將任何其他適合的記憶體類型與本文中的方法一起使用。

【0125】 參照圖 11，電腦系統的中央處理單元可請求將資料儲存於隨機存取記憶體中。所述中央處理單元可提供將被儲存於隨機存取記憶體內的資料。本發明並非僅限於此且舉例而言，其他組件亦可請求將資料儲存於隨機存取記憶體中並提供所述資料。

【0126】 根據本發明實施例的將資料儲存於隨機存取記憶體內的方法包括辨識將被儲存於隨機存取記憶體中的資料（1100）。

【0127】 所述方法更包括利用第一雜湊函數來確定與所述資料所應在隨機存取記憶體的雜湊表中儲存之處對應的第一雜湊值（1110）。

【0128】 所述方法更包括將資料儲存於雜湊表中與第一雜湊值對應的位置（1120）。

【0129】 所述方法更包括利用第二雜湊函數來確定亦與所述資料所應儲存之處對應的第二雜湊值（1130）。第二雜湊函數可小於第一雜湊函數。

【0130】 所述方法更包括將第一雜湊值儲存於轉譯表中（1140）。

【0131】 所述方法更包括將第二雜湊表儲存於簽名表中（1150）。

【0132】 所述方法可更包括使參考計數器表中與所述資料對應的參考計數器遞增。

【0133】 所述隨機存取記憶體可包括：所述雜湊表，儲存多個資

料；所述轉譯表，儲存使用第一雜湊函數產生的多個實體線 ID (PLID)；所述簽名表，儲存使用第二雜湊函數產生的多個簽名；參考計數器表，儲存多個參考計數器，每一所述參考計數器追蹤針對儲存於雜湊表中的對應資料進行的去重複次數；以及溢出記憶體區。

【0134】實體線 ID 中的每一者可包括：第一辨識符（例如，參見圖 4 中的 RGN），表示所述資料是儲存於雜湊表中還是儲存於溢出記憶體區中；第二辨識符（例如，參見圖 4 中的 R_INDX），表示儲存有所述資料的列；以及第三辨識符（例如，參見圖 4 中的 COL_INDX），表示儲存有所述資料的行。

【0135】雜湊表、簽名表、及參考計數器表可被整合至組合資料結構中。所述組合資料結構可包括多個雜湊圓柱體。每一雜湊圓柱體可包括：雜湊桶，包括多個實體線；簽名桶，包括與所述多個實體線對應的相應簽名；以及參考計數器桶，包括與所述多個實體線對應的相應參考計數器。

【0136】將資料儲存於雜湊表中與第一雜湊值對應的位置可包括將所述資料儲存於與所述第一雜湊值對應的雜湊桶中。將第二雜湊值儲存於簽名表中可包括將所述第二雜湊值儲存於與儲存有所述資料的雜湊桶對應的簽名桶中。

【0137】因此，本發明的實施例是有關於能使記憶體（例如，隨機存取記憶體）內的記憶體容量較實體記憶體大小大的方法及相關聯結構。根據本發明的實施例，使用去重複來達成資料記憶體

減小及上下文定址。根據本發明的實施例，將使用者資料儲存於藉由所述使用者資料的雜湊值來進行索引的雜湊表中。

【0138】 應理解，儘管本文中可能使用用語「第一 (first)」、「第二 (second)」、「第三 (third)」等來闡述各種元件、組件、區、層、及/或區段，然而該些元件、組件、區、層、及/或區段不應受該些用語限制。該些用語用於區分一元件、組件、區、層、或區段自其他元件、組件、區、層、或區段。因此，在不背離本發明的精神及範圍的條件下，可將以下所論述的第一元件、組件、區、層、或區段稱為第二元件、組件、區、層、或區段。

【0139】 根據本文所述本發明的實施例的一（或多個）相關裝置或組件（例如，去重複引擎）可利用任何適合的硬體（例如，應用專用積體電路）、韌體（例如，數位訊號處理器（DSP）或現場可程式化閘陣列（FPGA））、軟體、或者軟體、韌體、及硬體的適合組合來實作。舉例而言，可將相關裝置的各種組件形成於一個積體電路（integrated circuit，IC）晶片上或單獨的積體電路晶片上。此外，可將相關裝置的各種組件實作於撓性印刷電路膜、膠帶載體封裝（tape carrier package，TCP）、印刷電路板（printed circuit board，PCB）上、或與一或多個電路及/或其他裝置形成於相同的基板上。此外，相關裝置的各種組件可為在一或多個計算裝置中由一或多個處理器運行、執行電腦程式指令並與用於執行本文所述各種功能性的其他系統組件進行交互的過程或執行緒。電腦程式指令儲存於可在使用的例如（舉例而言，隨機存取記憶體

(RAM))等標準記憶體裝置的計算裝置中實作的記憶體中。電腦程式指令亦可儲存於例如(舉例而言,光碟唯讀記憶體(CD-ROM)、快閃驅動機、或類似元件)等其他非暫時性電腦可讀媒體中。此外,熟習此項技術者應知,在不背離本發明示例性實施例的精神及範圍的條件下,可將各種計算裝置的功能性組合或整合成單一的計算裝置,或者可使一特定計算裝置的功能性跨越一或多個其他計算裝置來分佈。

【0140】此外,亦應理解,當稱一個元件、組件、區、層、及/或區段位於兩個元件、組件、區、層、及/或區段「之間(between)」時,所述元件、組件、區、層、及/或區段可為所述兩個元件、組件、區、層、及/或區段之間的唯一元件、組件、區、層、及/或區段,抑或亦可存在一或多個中間元件、組件、區、層、及/或區段。

【0141】本文中所用的術語僅是為闡述具體實施例,而非旨在限制本發明。除非上下文中清楚地另外指明,否則本文所用的單數形式「一(a及an)」旨在亦包含複數形式。更應理解,當在本說明書中使用用語「包括(comprise/comprises/comprising)」、及「包含(includes/including/include)」時,是指明所陳述特徵、整數、步驟、操作、元件、及/或組件的存在,但不排除一或多個其他特徵、整數、步驟、操作、元件、組件及/或其群組的存在或增添。

【0142】本文中使用的用語「及/或(and/or)」包括相關所列項其中一或多個項的任意及所有組合。當例如「…中的至少一者(at least one of)」、「…中的一者(one of)」、及「選自…的(selected

from)」等表達位於一系列元件之前時，是修飾整個系列的元件，而並非修飾所述系列中的各別元件。此外，在闡述本發明的實施例時使用「可 (may)」是指代「本發明的一或多個實施例」。此外，用語「示例性 (exemplary)」旨在指代例子或說明。

【0143】 本文所用用語「使用 (use)」、「正使用 (using)」、及「被使用 (used)」可視為分別與用語「利用 (utilize)」、「正利用 (utilizing)」、及「被利用 (utilized)」同義。

【0144】 針對本發明的一或多個實施例闡述的特徵可結合本發明的其他實施例的特徵來加以使用。舉例而言，在第一實施例中闡述的特徵可與在第二實施例中闡述的特徵加以組合以形成第三實施例，儘管所述第三實施例可能未在本文中具體闡述。

【0145】 熟習此項技術者亦應知，可藉由硬體、韌體（例如，藉由應用專用積體電路）、或以軟體、韌體、及/或硬體的任何組合來執行所述過程。此外，所述過程的步驟的順序不是固定的，而是可更改成如熟習此項技術者所知的任何所期望順序。所更改順序可包括所述步驟中的所有者或所述步驟的一部分。

【0146】 儘管已針對一些具體實施例闡述了本發明，然而熟習此項技術者將不費力地構想出所述實施例的變型，此決不背離本發明的範圍及精神。此外，對於熟習各種技術者，本文所述發明自身將提出針對其他任務的解決方案及針對其他應用程式的修改形式。申請者意圖使申請專利範圍涵蓋本發明的所有此種用途以及在不背離本發明的精神及範圍的條件下可對出於揭露目的而選擇

的本發明實施例作出的變化及潤飾。因此，本發明的當前實施例應被視作說明性的而非約束性的，本發明的範圍將由隨附申請專利範圍及其等效範圍來表示。

【符號說明】

【0147】

100、150：去重複模組
130：橋接器
140：記憶體控制器
142：記憶體控制器 0
144：記憶體控制器
1160、162：主機介面
170、170'：讀取快取
180：記憶體模組
182：雙列直插記憶體模組/快閃記憶體 0
184：雙列直插記憶體模組/快閃記憶體 1
200、202：去重複引擎
210：記憶體管理器
220、220'：雜湊表
230：傳送管理器
240：轉譯表
242、242'：頁面索引表
244、244'：第 2 層映射表

260、260'：簽名及參考計數器表

280、280'、280''：溢出記憶體區

310、310'：邏輯位址

312：轉譯表索引

314、314'：粒度

316：頁面索引

318：頁面表項

320、320'：實體位址

322：區位元

326、326'：列索引

328、328'：行索引

400、400'：實體線

500、500-i、500-M-1：雜湊圓柱體

500-0：第一圓柱體

520、520-i、520-M-1：簽名桶

520-0：第一簽名桶

540、540'、540-i、540-M-1：參考計數器桶

540-0：第一參考計數器桶

560、560'、560-i、560-M-1：雜湊桶

560-0：第一雜湊桶

600：組合資料結構/組合結構/組合表

1000、1010、1020、1030、1040、1050、1060、1100、1110、

1120、1130、1140、1150：步驟

COL_INDEX：行索引

LA：邏輯位址

R_INDEX：列索引

RGN：區位元

V：高度

VBH：虛擬桶高度索引

【發明申請專利範圍】

【第1項】一種擷取在與去重複模組相關聯的記憶體中儲存的資料的方法，所述去重複模組包括讀取快取，所述記憶體包括轉譯表及組合資料結構，所述組合資料結構包括雜湊表及參考計數器表，所述雜湊表及所述參考計數器表各自儲存於所述組合資料結構的多個雜湊圓柱體中，所述雜湊表包括多個雜湊桶，所述多個雜湊桶各自包括多個實體線，每一所述實體線儲存資料，所述參考計數器表包括多個參考計數器桶，所述多個參考計數器桶各自包括多個參考計數器，所述方法包括：

辨識所述資料的邏輯位址；

藉由在所述轉譯表中查找所述邏輯位址的至少一部分來根據所述邏輯位址辨識所述資料的實體線 ID (PLID)；

對所述多個實體線中的相應實體線進行定位，所述相應實體線對應於所述實體線 ID；以及

自所述相應實體線擷取所述資料，所述擷取包括將所述多個雜湊圓柱體中的相應雜湊圓柱體拷貝至所述讀取快取，所述相應雜湊圓柱體包括：

所述多個雜湊桶中的相應雜湊桶，所述相應雜湊桶包括所述相應實體線；以及

所述多個參考計數器桶中的相應參考計數器桶，所述相應參考計數器桶包括與所述相應實體線相關聯的相應參考計數器，

其中所述實體線 ID 是利用應用於所述資料的第一雜湊函數來產生。

【第2項】 如申請專利範圍第1項所述的方法，更包括基於所述實體線ID來確定所述資料儲存於所述雜湊表中。

【第3項】 如申請專利範圍第1項所述的方法，

其中所述實體線 ID 包括指向所述雜湊表中的位置的位址。

【第4項】 如申請專利範圍第3項所述的方法，其中所述實體線ID包括：

第一辨識符，表示所述資料是儲存於所述雜湊表中還是儲存於溢出記憶體區中；

第二辨識符，表示儲存有所述資料的列；以及

第三辨識符，表示儲存有所述資料的行。

【第5項】 如申請專利範圍第1項所述的方法，

其中所述組合資料結構更包括簽名表，所述簽名表包括多個簽名桶，每一所述簽名桶包括多個簽名，且

其中所述相應雜湊圓柱體更包括所述多個簽名桶中的相應簽名桶，所述相應簽名桶包括與所述相應實體線相關聯的相應簽名。

【第6項】 如申請專利範圍第5項所述的方法，

其中所述實體線 ID 包括指向所述雜湊表中的位置的位址，且

其中所述多個簽名是利用較所述第一雜湊函數小的第二雜湊函數來產生。

【第7項】 如申請專利範圍第1項所述的方法，其中每一所述參考

計數器追蹤針對儲存於所述雜湊表中的對應資料進行的去重複次數。

【第8項】 一種將資料儲存於與去重複引擎相關聯的記憶體中的方法，所述方法包括：

辨識將被儲存的所述資料；

利用第一雜湊函數來確定與所述資料所應在所述記憶體中的雜湊表中儲存之處對應的第一雜湊值作為實體線 ID；

將所述資料儲存於所述雜湊表中與所述第一雜湊值對應的位置；

利用較所述第一雜湊函數小的第二雜湊函數來確定亦與所述資料所應儲存之處對應的第二雜湊值；

將所述第一雜湊值儲存於所述記憶體中的轉譯表中；以及

將所述第二雜湊值儲存於所述記憶體中的簽名表中。

【第9項】 如申請專利範圍第8項所述的方法，更包括使參考計數器表中與所述資料對應的參考計數器遞增。

【第10項】 如申請專利範圍第8項所述的方法，其中所述記憶體包括：

所述雜湊表，儲存多個所述資料；

所述轉譯表，儲存利用所述第一雜湊函數產生的多個實體線 ID (PLID)；

所述簽名表，儲存利用所述第二雜湊函數產生的多個簽名；

參考計數器表，儲存多個參考計數器，每一所述參考計數器

追蹤針對儲存於所述雜湊表中的對應資料進行的去重複次數；以及

溢出記憶體區。

【第11項】 如申請專利範圍第10項所述的方法，其中所述多個實體線ID中的每一者包括：

第一辨識符，表示所述資料是儲存於所述雜湊表中還是儲存於所述溢出記憶體區中；

第二辨識符，表示儲存有所述資料的列；以及

第三辨識符，表示儲存有所述資料的行。

【第12項】 如申請專利範圍第10項所述的方法，

其中所述雜湊表、所述簽名表、及所述參考計數器表被整合至組合資料結構中，且

其中所述組合資料結構包括多個雜湊圓柱體，每一所述雜湊圓柱體包括：

雜湊桶，包括多個實體線；

簽名桶，包括與所述多個實體線對應的相應簽名；以及

參考計數器桶，包括與所述多個實體線對應的相應參考計數器。

【第13項】 如申請專利範圍第12項所述的方法，

其中所述將所述資料儲存於所述雜湊表中與所述第一雜湊值對應的位置包括將所述資料儲存於與所述第一雜湊值對應的所述雜湊桶中，且

其中所述將所述第二雜湊值儲存於所述簽名表中包括將所述第二雜湊值儲存於與儲存所述資料的所述雜湊桶對應的所述簽名桶中。

【第14項】一種去重複模組，包括：

讀取快取；

去重複引擎，自主機系統接收資料擷取請求；以及

記憶體，所述記憶體包括：

轉譯表；以及

組合資料結構，包括：

雜湊表，包括多個雜湊桶，每一所述雜湊桶包括多個實體線，每一所述實體線均儲存資料；

參考計數器表，包括多個參考計數器桶，每一所述參考計數器桶包括多個參考計數器；以及

多個雜湊圓柱體，每一所述雜湊圓柱體包括所述雜湊桶中的一者及所述參考計數器桶中的一者，其中所述資料擷取請求使所述去重複引擎：

辨識所述資料的邏輯位址；

藉由在所述轉譯表中查找所述邏輯位址的至少一部分來根據所述邏輯位址辨識所述資料的實體線 ID (PLID)；

對所述多個實體線中的相應實體線進行定位，所述相應實體線對應於所述實體線 ID；以及

自所述相應實體線擷取所述資料，所述擷取所述資料包括

將所述多個雜湊圓柱體中的相應雜湊圓柱體拷貝至所述讀取快取，所述相應雜湊圓柱體包括：

所述多個雜湊桶中的相應雜湊桶，所述相應雜湊桶包括所述相應實體線；以及

所述多個參考計數器桶中的相應參考計數器桶，所述相應參考計數器桶包括與所述相應實體線相關聯的相應參考計數器，

其中所述實體線 ID 是利用應用於所述資料的第一雜湊函數來產生。

【第15項】 如申請專利範圍第14項所述的去重複模組，其中所述資料擷取請求更使所述去重複引擎基於所述實體線ID來確定所述資料儲存於所述雜湊表中。

【第16項】 如申請專利範圍第14項所述的去重複模組，

其中所述實體線 ID 包括指向所述雜湊表中的位置的位址。

【第17項】 如申請專利範圍第16項所述的去重複模組，其中所述實體線ID包括：

第一辨識符，表示所述資料是儲存於所述雜湊表中還是儲存於溢出記憶體區中；

第二辨識符，表示儲存有所述資料的列；以及

第三辨識符，表示儲存有所述資料的行。

【第18項】 如申請專利範圍第14項所述的去重複模組，

其中所述組合資料結構更包括簽名表，所述簽名表包括多個

簽名桶，每一所述簽名桶包括多個簽名，且

其中所述相應雜湊圓柱體更包括所述多個簽名桶中的相應簽名桶，所述相應簽名桶包括與所述相應實體線相關聯的相應簽名。

【第19項】 如申請專利範圍第18項所述的去重複模組，

其中所述實體線 ID 包括指向所述雜湊表中的位置的位址，且

其中所述多個簽名是利用較所述第一雜湊函數小的第二雜湊函數來產生。

【第20項】 如申請專利範圍第14項所述的去重複模組，其中每一所述參考計數器追蹤針對儲存於所述雜湊表中的對應資料進行的去重複次數。

【第21項】 一種去重複模組，包括：

主機介面；

傳送管理器，經由所述主機介面自主機系統接收資料傳送請求；以及

多個分區，每一所述分區包括：

去重複引擎，自所述傳送管理器接收分區資料請求；

多個記憶體控制器；

記憶體管理器，位於所述去重複引擎與所述記憶體控制器之間；以及

多個記憶體模組，每一所述記憶體模組耦合至所述記憶體控制器中的一者，

其中所述去重複引擎將第一雜湊函數應用於資料以產生實體

線 ID，所述實體線 ID 指向所述記憶體模組中儲存所述資料的位置。

【第22項】一種去重複模組，包括：

讀取快取；

記憶體，所述記憶體包括：

轉譯表；以及

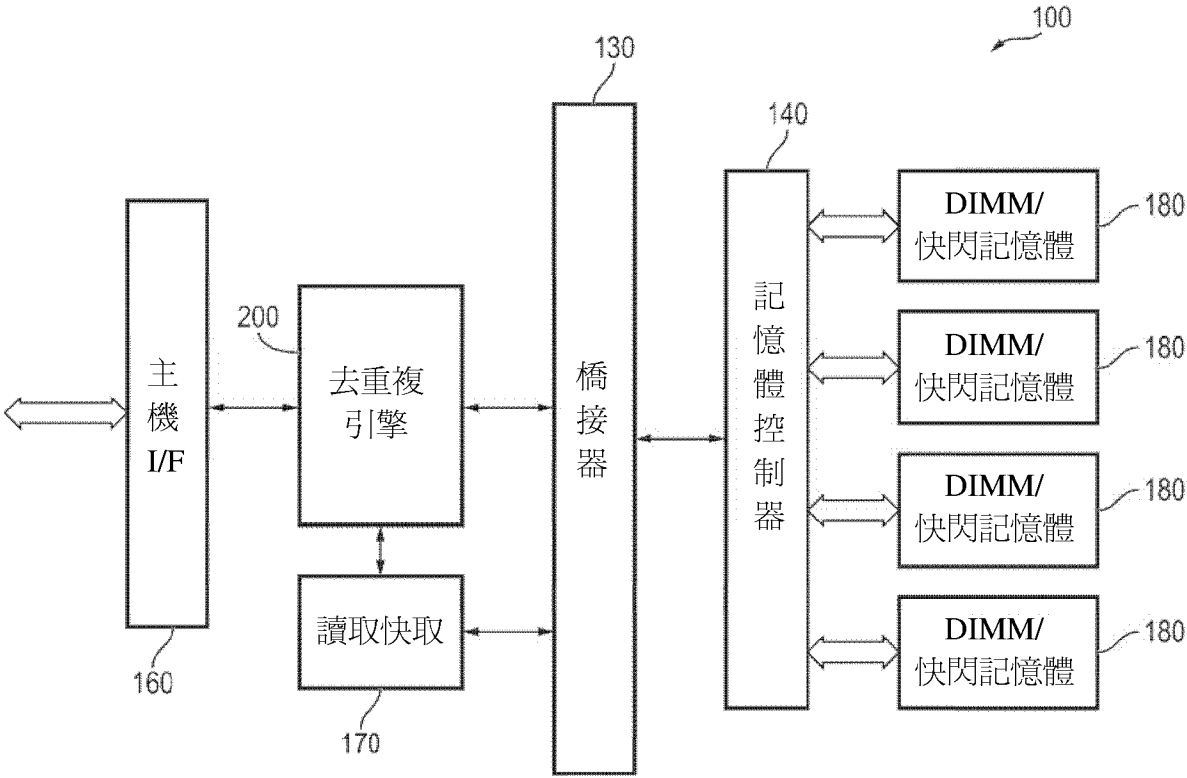
雜湊表，包括多個雜湊桶，每一所述雜湊桶包括多個實體線，每一所述實體線均儲存資料；

參考計數器表，包括多個參考計數器桶，每一所述參考計數器桶包括多個參考計數器；以及

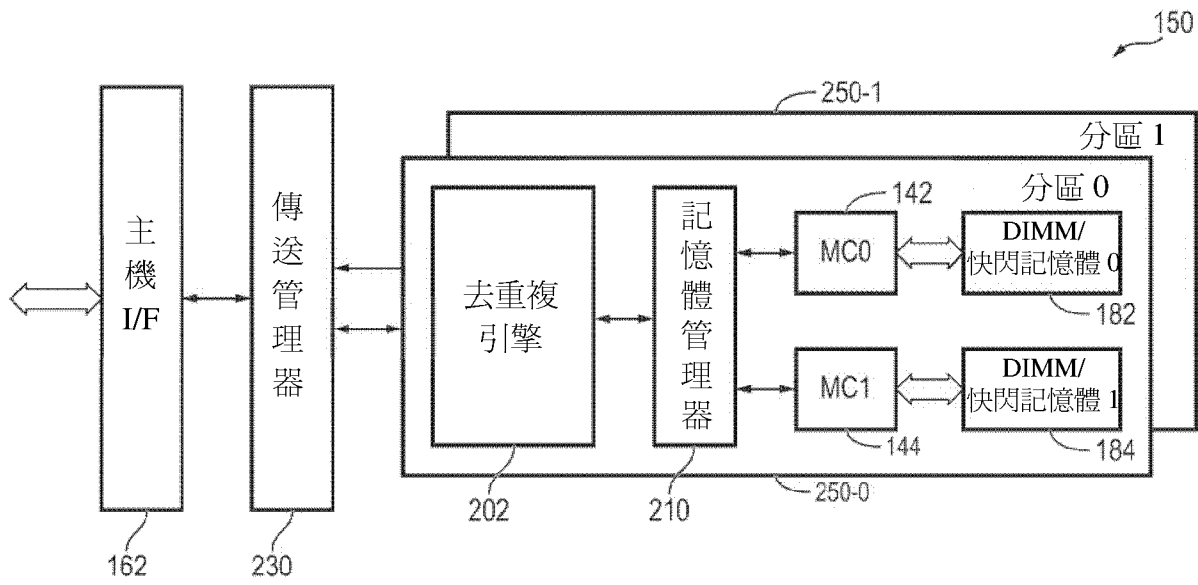
去重複引擎，存取所述讀取快取，且辨識所述多個雜湊桶中的第一雜湊桶的 V 個虛擬桶，所述虛擬桶是所述多個雜湊桶中的位於所述第一雜湊桶附近的其他雜湊桶，所述虛擬桶將在所述第一雜湊桶已滿時儲存所述第一雜湊桶的資料中的部分資料， V 是整數且基於所述第一雜湊桶的虛擬桶有多滿來動態地設定，

其中所述去重複引擎將第一雜湊函數應用於第一資料以產生實體線 ID，所述實體線 ID 指向儲存所述第一資料的對應的所述實體線。

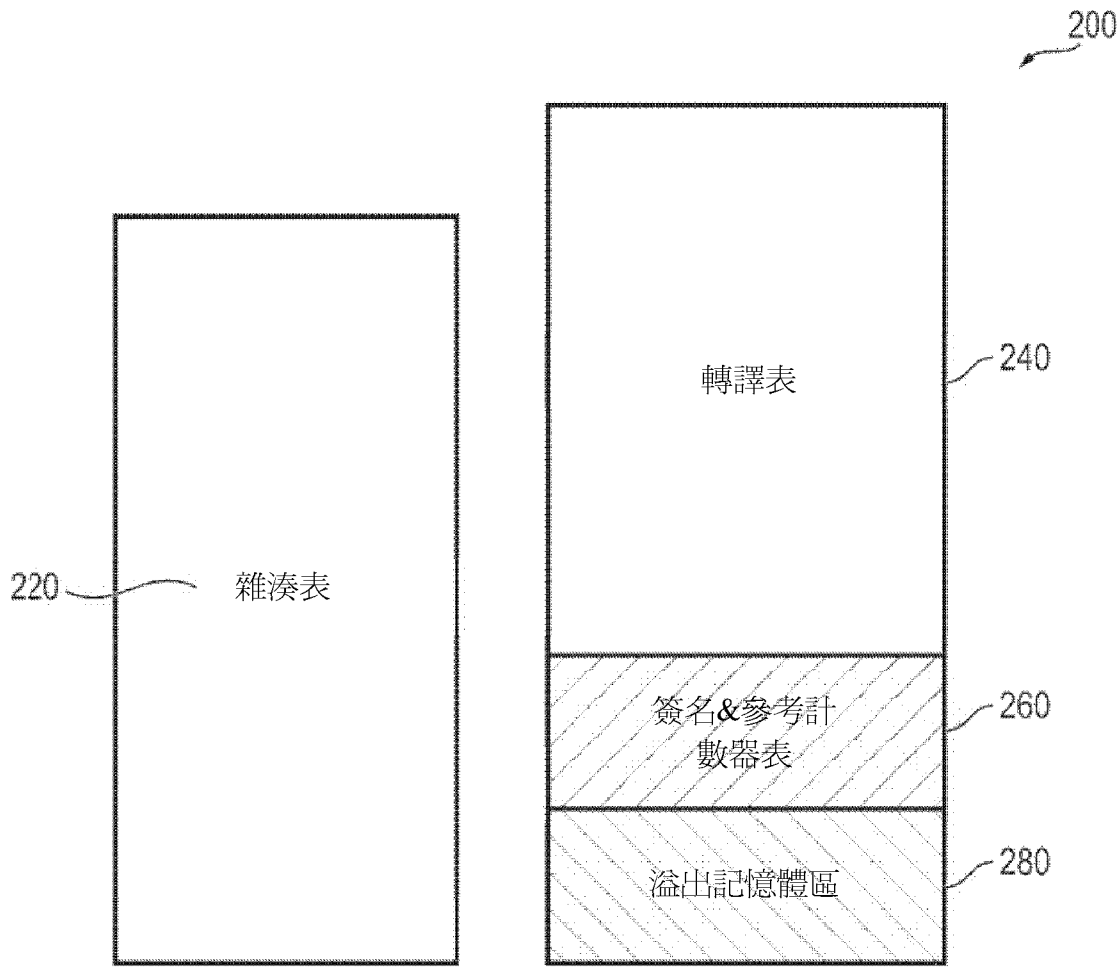
【發明圖式】



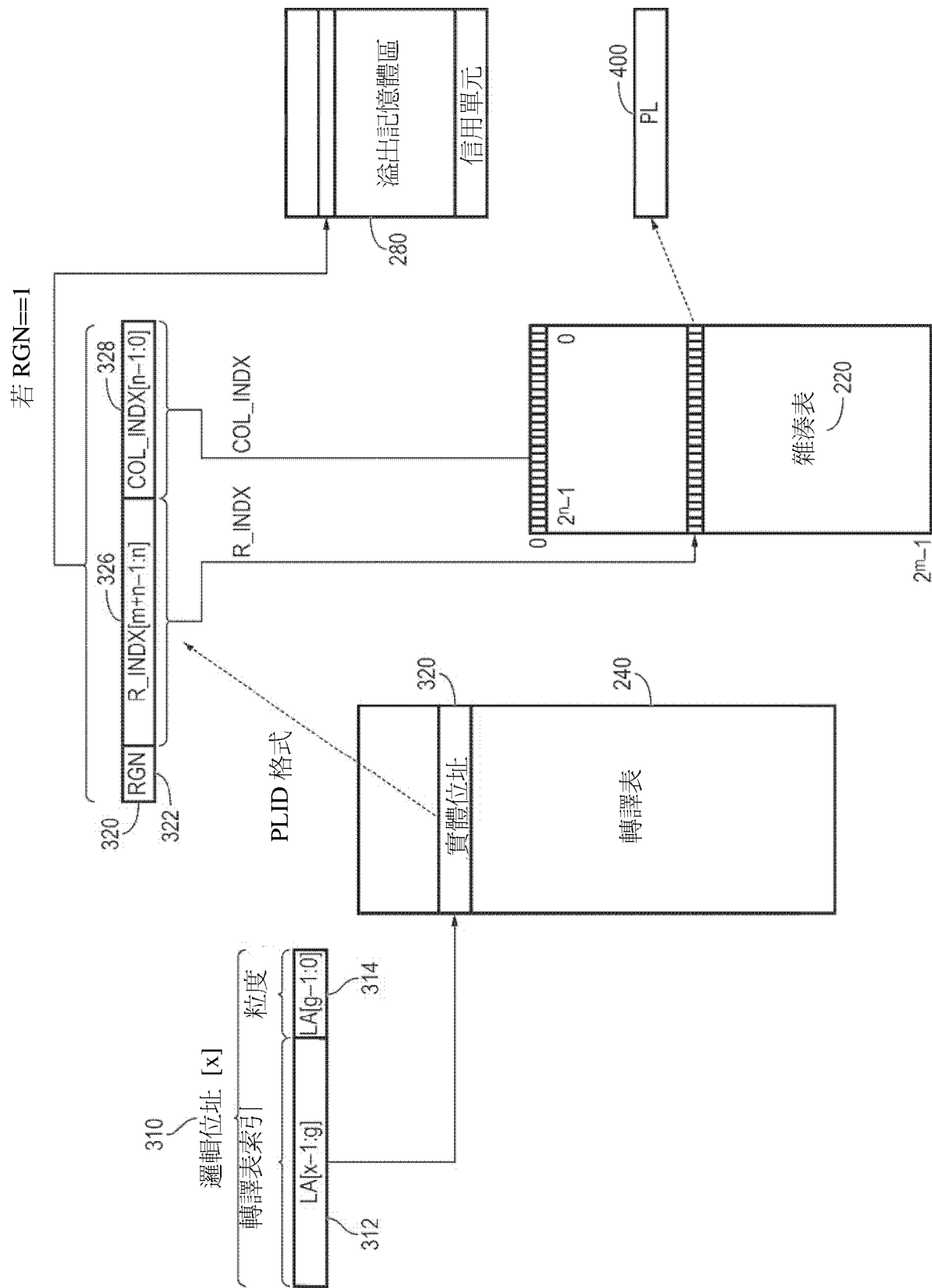
【圖1】



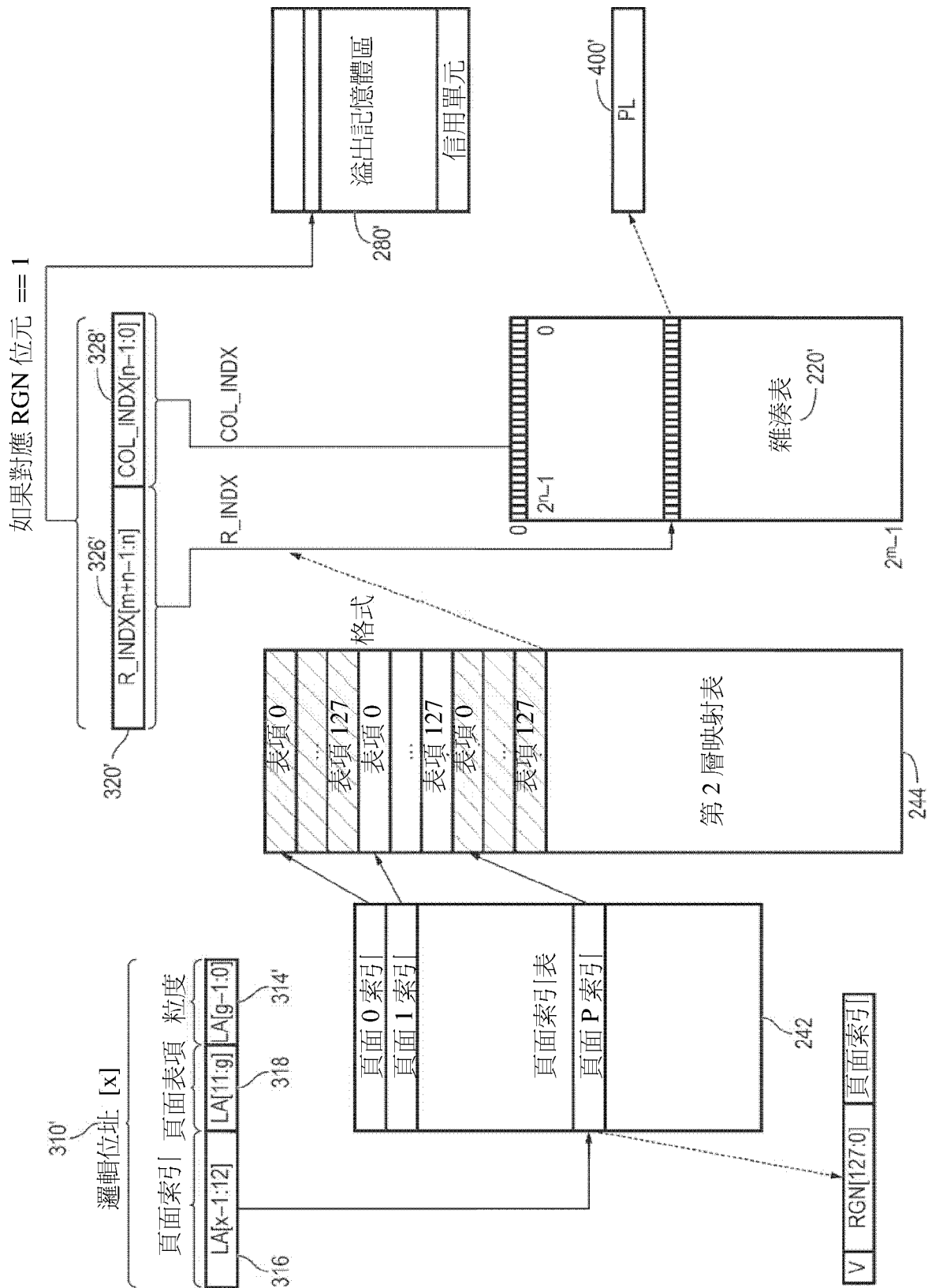
【圖2】



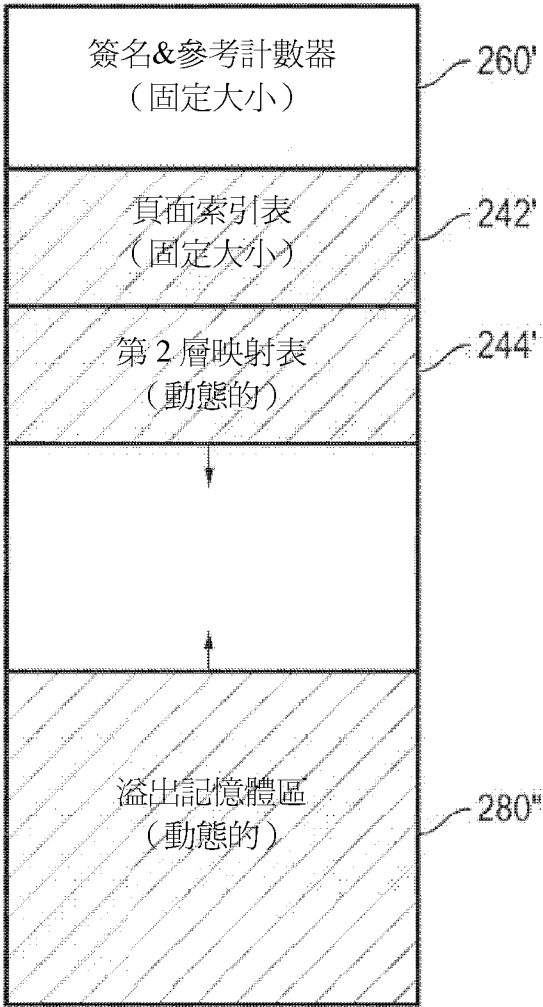
【圖3】



【圖4】



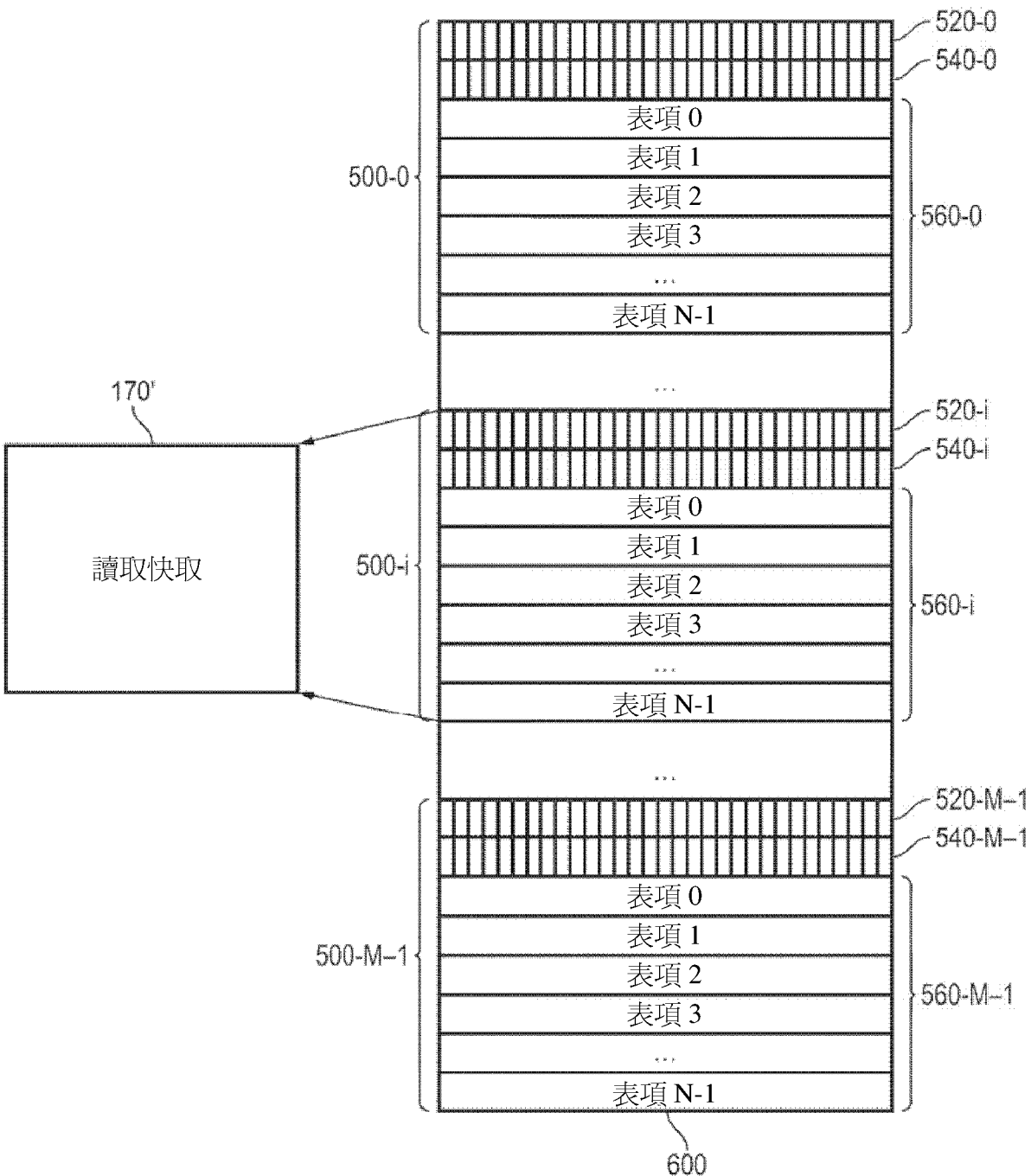
【圖5】



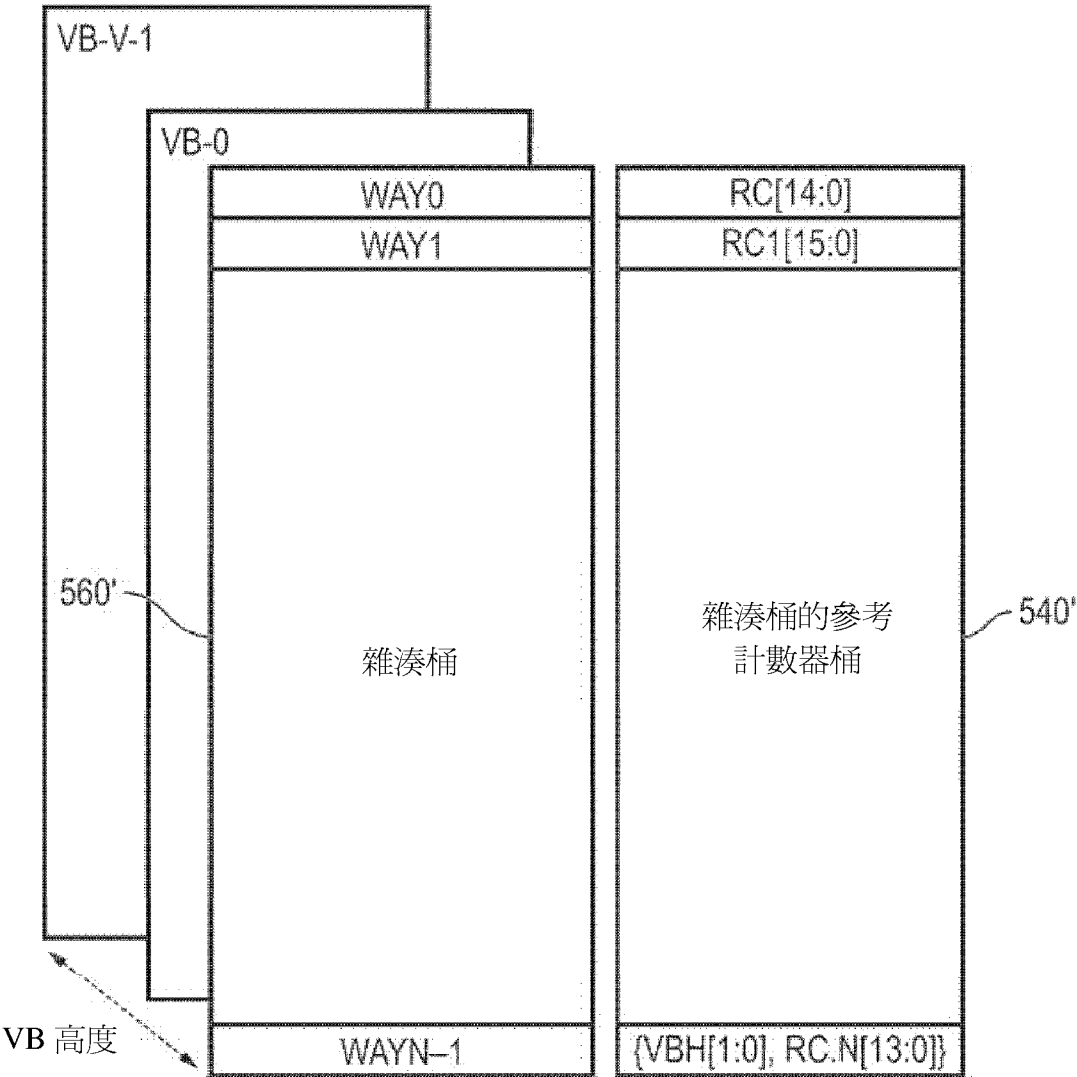
【圖6】



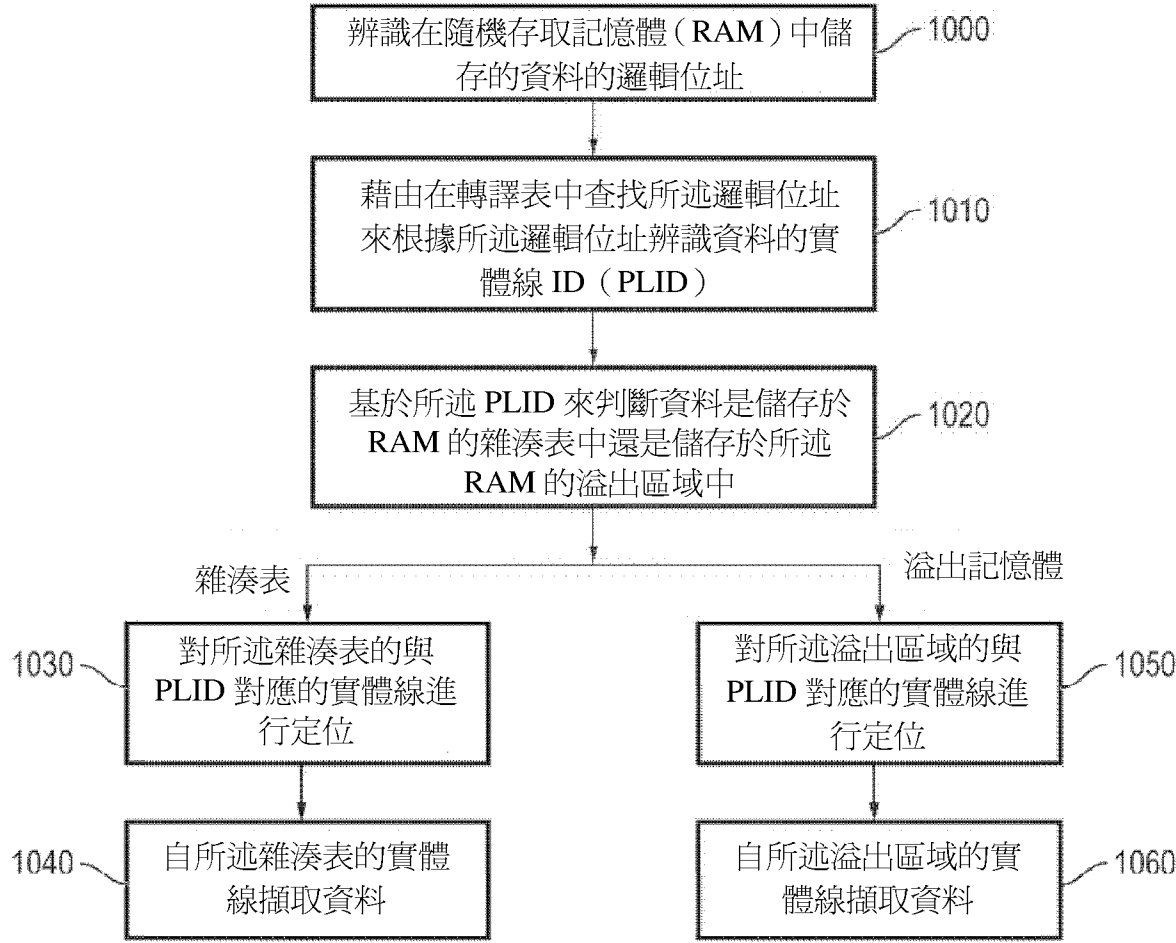
【圖7】



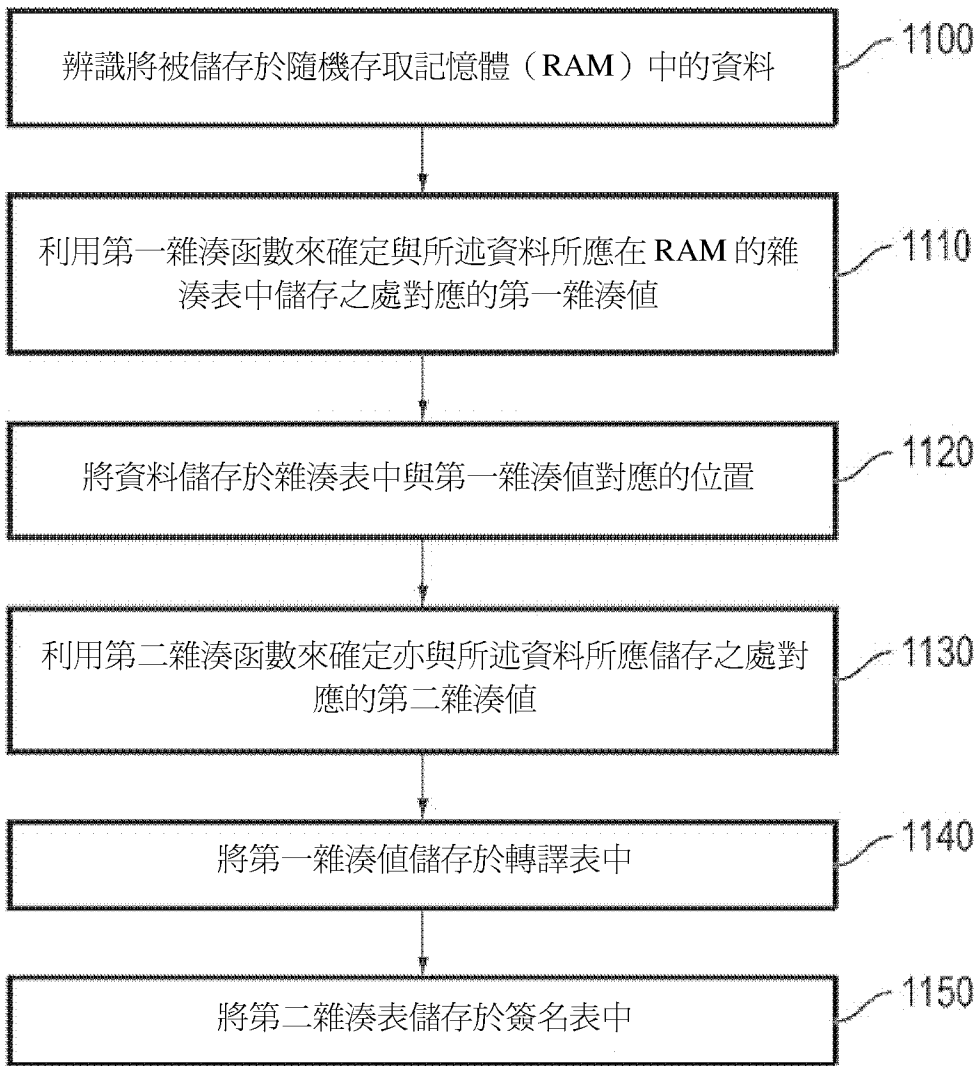
【圖8】



【圖9】



【圖10】



【圖11】