



(12) 发明专利申请

(10) 申请公布号 CN 120127092 A

(43) 申请公布日 2025. 06. 10

(21) 申请号 202411788636.7

(51) Int. Cl.

(22) 申请日 2024.12.06

H01L 25/16 (2023.01)

(30) 优先权数据

H01L 23/498 (2006.01)

23386131.9 2023.12.07 EP

H01L 23/58 (2006.01)

24158788.0 2024.02.21 EP

(71) 申请人 恩智浦有限公司

地址 荷兰

(72) 发明人 瓦卡斯·哈桑·赛义德

拉尔夫·马蒂斯·范谢尔文

哈里什·南达戈帕尔

埃尔温·E·杨森

康斯坦丁诺斯·多丽丝

(74) 专利代理机构 中科专利商标代理有限责任

公司 11021

专利代理师 纪雯 余婧娜

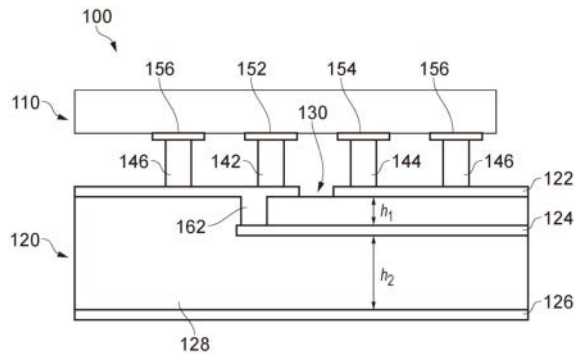
权利要求书2页 说明书7页 附图8页

(54) 发明名称

狭槽配置管芯到封装平衡-不平衡转换耦合器

(57) 摘要

公开了一种封装半导体装置,其包括:半导体管芯,其包括MMIC,所述MMIC具有差分输出;封装基板,其包括第一金属层、第二金属层和第三金属层,且通过所述半导体管芯与所述第一金属层之间的多个支柱电连接到所述半导体管芯,其中所述第一金属层和所述第三金属层包括接地平面,且其间的所述第二金属层包括单端带状线;其中所述差分输出通过沿着第一轴线对准的一对支柱电流性地连接到所述第一金属层;其中所述封装半导体装置包括所述差分输出与沿着第二轴线对准的所述单端带状线之间的平衡-不平衡转换耦合器;其中所述平衡-不平衡转换耦合器包括所述第一金属层中的开口,所述开口包括在平行于所述第二轴线的第一方向上延伸的两个臂。



1. 一种封装半导体装置,其特征在于,包括:
半导体管芯,其包括单片微波集成电路MMIC,其中所述MMIC具有差分输出;
封装基板,其至少包括第一金属层、第二金属层和第三金属层,且通过所述半导体管芯与所述第一金属层之间的多个支柱电连接到所述半导体管芯,其中所述第一金属层和所述第三金属层包括接地平面,且其间的所述第二金属层包括单端带状线;
其中所述差分输出通过所述多个支柱中沿着第一轴线对准的一对支柱电流性地连接到所述第一金属层;
其中所述封装半导体装置包括所述差分输出与沿着第二轴线对准的所述单端带状线之间的平衡-不平衡转换耦合器;并且
其中所述平衡-不平衡转换耦合器包括所述第一金属层中的开口,所述开口包括在平行于所述第二轴线的第一方向上延伸的两个臂。
2. 根据权利要求1所述的封装半导体装置,
其特征在于,所述第一轴线平行于所述第二轴线。
3. 根据权利要求2所述的封装半导体装置,
其特征在于,所述开口具有“H”配置,所述“H”配置包括长的所述两个臂和其间的桥区段。
4. 根据权利要求3所述的封装半导体装置,
其特征在于,所述一对支柱位于所述两个长臂之间且所述桥区段的任一侧上都具有一个支柱。
5. 根据权利要求4所述的封装半导体装置,其特征在于,
进一步包括在所述长臂之间且在所述一对支柱的任一侧的至少两个接地支柱。
6. 根据权利要求1所述的封装半导体装置,
其特征在于,所述第一轴线与所述第二轴线正交地对准。
7. 根据权利要求6所述的封装半导体装置,其特征在于,所述两个臂为第一臂和第二臂,
其中所述开口另外包括在正交于所述第一臂和所述第二臂的方向上延伸的第三臂和第四臂。
8. 根据权利要求7所述的封装半导体装置,
其特征在于,所述开口形成不完整环圈,在所述不完整环圈中,所述第三臂连接所述第一臂和所述第二臂,且所述第四臂连接到所述第二臂。
9. 根据权利要求8所述的封装半导体装置,
其特征在于,一对凸块位于所述第三臂的任一侧上,使所述一对支柱中的一者在所述不完整环圈内且所述一对支柱中的另一者在所述不完整环圈外。
10. 一种封装半导体装置,其特征在于,包括:
半导体管芯,其包括单片微波集成电路MMIC,其中所述MMIC具有差分输出;以及
封装基板,其包括平衡-不平衡转换耦合器,和形成于第二金属层中的带状传输线,所述第二金属层在通过多个支柱电连接到所述半导体管芯的第一金属层与第三金属层之间,其中所述第一金属层和所述第三金属层各自包括参考平面;
其中所述差分输出通过所述多个支柱中沿着第一轴线对准的一对支柱电流性地连接

到所述第一金属层；

其中所述带状传输线沿着第二轴线对准；

并且其中所述平衡-不平衡转换耦合器包括所述第一金属层中的开口,所述开口包括在平行于所述第二轴线的第二方向上延伸的两个臂。

狭槽配置管芯到封装平衡-不平衡转换耦合器

技术领域

[0001] 本公开涉及在半导体管芯与封装基板之间具有信号耦合器的封装毫米或微波频率半导体装置。

背景技术

[0002] 高性能毫米波(“mm波”)或微波接口对于最大化单片微波集成电路(MMIC)的性能是至关重要的。将MMIC IO连接到PCB的具成本效益的且性能驱动的封装技术可以通过使用基于球栅阵列的(BGA)封装结构来实现。这些封装的例子是嵌入式晶片级球栅阵列(eWLB)、倒装芯片晶片级封装(FCCSP)以及倒装芯片球栅阵列(FCBGA)。

[0003] 接着获得从硅管芯(MMIC)到PCB板的电流性连接,所述电流性连接包括两个中间过渡:首先是管芯到封装过渡,其将管芯连接到封装层压金属和电介质层,或将管芯连接到电介质层的顶部上的金属化层。硅电路系统的差分实施方案通常是优选的,因为此降低了有源电路系统对存在于例如PCB线路上的外部(共模)信号的敏感度。并且因此,从管芯到封装的过渡也将是差分的。第二过渡是封装到PCB接口,其使用(焊球)球栅阵列将封装连接到PCB。此接口可设计成差分或单端的。一般来说,在PCB上,通常优选使用单端信号例如为单端天线馈电,且由于单端传输线的路由可比平衡差分传输线的路由更容易实现。

[0004] 在所有mm波接口在管芯到封装处和封装到PCB接口处为差分的此类实施方案中,必须在PCB上添加从平衡信号转换成单端(不平衡)信号的额外功能。这通常被称作BALUN功能。

[0005] 近期为减少PCB互连损耗所做的努力催生了封装内发射器概念,特别是在毫米波汽车雷达领域。在此概念中,使用例如贴片天线将mm波信号从封装直接发射到低损耗空气填充波导中;这可避免使用PCB互连件。

[0006] 如所提及,通常需要具有差分的mm波接口。然而,用于汽车雷达的大部分PCB天线解决方案基于使用特性阻抗约为 50Ω 的带状线馈电的贴片阵列。为了优化PCB占用面积,优选的是使封装-球连接为单端的,因此需要管芯上或封装内集成BALUN。管芯上BALUN通常具有高损耗,因为传统CMOS工艺的金属厚度最大限制为 $1\sim 2\mu\text{m}$,而相对昂贵的“超厚金属(UTM)”工艺则可扩大到 $3\sim 4\mu\text{m}$ 。

[0007] 为了减少管芯上BALUN的区域占用率且同时减少mm波损耗,可利用可在例如FCCSP/FCBGA等封装上获得的封装上厚金属,例如通过实施基于封装内微带的BALUN结构。然而,此低损耗BALUN实施方案通常需要最小半波长(“ $\lambda/2$ ”)额外长度来将差分信号变换到接地共面波导模式(GCPW),并且还通常需要邻近接收(RX)信道与发送(TX)信道之间具有至少 1.5mm 的球间距。

[0008] 使用基于微带的平衡-不平衡转换器的另外的限制为向管芯提供可调谐阻抗范围的挑战。此限制由限制封装上的可实现阻抗的范围的封装技术的设计规则(例如线宽、间隙和堆叠高度)规定。

发明内容

[0009] 根据本公开的第一方面,提供一种封装半导体装置,其包括:半导体管芯,其包括单片微波集成电路MMIC,其中所述MMIC具有差分输出;封装基板,其至少包括第一金属层、第二金属层和第三金属层,且通过半导体管芯与第一金属层之间的多个支柱电连接到半导体管芯,其中第一金属层和第三金属层包括接地平面,且其间的第二金属层包括单端带状线;其中差分输出通过沿着第一轴线对准的一对支柱电流性地连接到第一金属层;其中封装半导体装置包括差分输出与沿着第二轴线对准的单端带状线之间的平衡-不平衡转换耦合器;其中平衡-不平衡转换耦合器包括第一金属层中的开口,所述开口包括在平行于第二轴线的第一方向上延伸的两个臂。提供从管芯到封装与耦合器集成的平衡-不平衡转换器可用于节省空间,且可提供良好的静电放电(ESD)保护,因为地面和信号引脚可通过在通常较厚的接地平面上短路而电流性地连接。在ESD事件的情况下,有源组件由于此短路而受到保护。此外,配置可提供高达25-30dB的高共模抑制比。此外,此布置允许若干自由度,这可为有用的,例如以能够匹配一定范围的阻抗。

[0010] 在一个或多个实施例中,第一轴线平行于第二轴线。

[0011] 在一个或多个实施例中,开口具有“H”配置,所述“H”配置包括细长的两个臂和其间的桥区段。H配置具有高度的对称性,这在允许VSWR较低,特别是低于二的宽带宽可能是有益的。高度对称性还可特别有效地抵消例如“H”的不同臂上的电场。反过来,这可产生极少辐射和有效的低损耗耦合。

[0012] 在一个或多个实施例中,一对支柱位于两个细长臂之间且桥区段的任一侧上都具有一个支柱。支柱可对称地布置在桥区段的任一侧,也就是说,支柱可与桥区段等距,且可在两个细长臂之间的中间位置;此可增强装置的对称性,从而改进场和无用辐射的抵消。

[0013] 在一个或多个实施例中,封装半导体装置另外包括在细长臂与一对支柱的任一侧之间的至少两个接地凸块。这可改进对信号的屏蔽。

[0014] 在一个或多个实施例中,封装基板另外包括第四金属层。

[0015] 在一个或多个实施例中,第一轴线与第二轴线正交地对准。这可产生其中传入差分信号与传出单端信号在同一方向上传播的装置。

[0016] 在一个或多个此类实施例中,两个臂为第一臂和第二臂,其中开口另外包括在与第一臂和第二臂正交的方向上延伸的第三臂和第四臂。这可产生开口的不完整环圈。所述一对平行臂中的每一者可具有方向相反的电场,且此可引起场的抵消或部分抵消。

[0017] 在一个或多个实施例中,开口形成不完整环圈,在所述不完整环圈中,第三臂连接第一臂和第二臂,且第四臂连接到第二臂。在一个或多个此类实施例中,一对支柱位于第三臂的任一侧上,使得所述一对支柱中的一者在不完整环圈内且所述一对支柱中的另一者在不完整环圈外。

[0018] 根据本公开的另一方面,封装半导体装置可另外包括或安装在印刷电路板上,所述印刷电路板通过球栅阵列电连接到封装基板。

[0019] 在一个或多个实施例中,MMIC包括用于雷达装置的发送器电路。雷达装置可为汽车雷达装置。然而,本公开不限于雷达装置。

[0020] MMIC可包括用于汽车雷达装置的多个发送器电路。封装半导体装置可在77GHz频率范围内操作。

[0021] 根据第二方面,提供一种封装半导体装置,其包括:半导体管芯,其包括单片微波集成电路MMIC,其中所述MMIC具有差分输出;以及封装基板,其包括平衡-不平衡转换耦合器,和形成于第二金属层中的带状传输线,所述第二金属层在通过多个支柱电连接到半导体管芯的第一金属层与第三金属层之间,其中第一金属层和第三金属层各自包括参考平面;其中差分输出通过多个支柱中沿着第一轴线对准的一对支柱电流性地连接到第一金属层;其中带状传输线沿着第二轴线对准;并且其中平衡-不平衡转换耦合器包括第一金属层中的开口,所述开口包括在平行于第二轴线的第二方向上延伸的两个臂。

[0022] 本发明的这些以及其它方面将通过下文所描述的实施例而显而易见,并且将参考下文所描述的实施例阐明本发明的这些以及其它方面。

附图说明

[0023] 将参考图式仅借助于例子描述实施例,在图式中:

[0024] 图1A示意性地示出根据本公开的实施例的封装半导体装置100的剖面;

[0025] 图1B示出图1A的封装半导体装置的示意性部分平面视图;

[0026] 图2A示意性地示出根据本公开的其它实施例的封装半导体装置100的剖面;

[0027] 图2B示出图2A的封装半导体装置的示意性部分平面视图;

[0028] 图3示出其中具有常规“笔直狭槽”的金属层(例如,封装基板的第一主表面上的第一金属层122);

[0029] 图4示出根据本公开的实施例的其中具有“H”配置狭槽的金属层;

[0030] 图5A示出根据一个或多个实施例的封装半导体装置;

[0031] 图5B示出图5A的装置的基于模型的模拟;

[0032] 图6A示意性地示出根据本公开的其它实施例的封装半导体装置100的剖面;

[0033] 图6B示出图6A的装置的基于模型的模拟;

[0034] 图7A示意性地示出借助于焊球安装在PCB上的封装半导体装置的侧视图;

[0035] 图7B为图7A的装置的平面视图;以及

[0036] 图7C为图7A和图7B的装置的透视图。

[0037] 应注意,各图为图解性的且未按比例绘制。为在图式中清楚和方便起见,这些图的各部分的相对尺寸和比例已通过在大小上放大或缩小而示出。相同的附图标记一般用于指代修改后且不同的实施例中的相应的或相似的特征。

具体实施方式

[0038] 图1A示意性地示出根据本公开的实施例的封装半导体装置100的剖面。封装半导体装置100包括半导体管芯110和封装基板120。半导体管芯110在其上和其中包括MMIC,但这在示意图中未示出。封装基板120可被描述为多层层压基板。封装基板包括至少三个金属层。第一金属层122位于封装基板的第一主要或顶部表面上,第二金属层124埋入在封装基板内,且第三金属层126位于封装基板120的第二主要或底部表面上。第一金属层122和第三金属层126形成用于传输毫米波信号的接地平面;第二金属层经图案化以形成一个或多个带状传输线;所述一个或多个带状传输线可在其间包括额外金属。技术人员将了解,带状传输线为微带传输线的变型,其中初级导体或传输线位于通过电介质隔开的两个参考或接地

平面之间(而在常规微带传输线中,初级导体或传输线通常位于表面上,并且通过电介质与单个参考或接地平面隔开),带状线可通常被称作微带或微带传输线。第一金属层中包括开口或狭槽130,如下文中将更详细地论述。开口被金属大体上完全包围,且因此可被认为是“有限的”。金属层通过由包括低损耗电介质的绝缘材料128形成的电介质层隔开,如技术人员将熟悉的。封装基板120支持包括信号功率分配、散热和保护的功能。在一些应用中,例如在FCCSP布置中,半导体管芯110通过焊球或支柱的矩阵连接到封装基板120,所述焊球或支柱可替换地描述为通常由铜形成的“凸块”,或“C4(可控塌陷芯片连接件)”。图1A示出支柱的两个示例群组。第一群组包括为第一支柱142和第二支柱144的一对支柱。支柱通过承载高频信号,即毫米波或微波信号的金属轨道或迹线152a、154a连接到半导体管芯110中的MMIC电路。图1B中示出一对信号轨道152a和154a,其间承载到连接到相应支柱142和144的接触衬垫152、154的差分或平衡毫米波信号。还示出支柱146的第二群组。这些支柱可通常称为接地支柱,且连接到半导体管芯上的接地的金属区156。支柱可以规则或不规则阵列布置,如下文中将更详细地例示。一般来说,可存在比差分信号支柱更多的接地支柱,但出于说明目的而在图1A中仅示出两个接地支柱。

[0039] 如图1A中所示,可在第一金属层122与包括带状传输线124的第二金属层之间提供电流性连接,所述电流性连接通常借助于由例如铜等金属形成的竖直短接通孔(shorting via)提供。图1A中示出的例子包括位于带状传输线的末端处的一个此类通孔162。

[0040] 图1B示出图1A的封装半导体装置的示意性部分平面视图。具体地说,未示出半导体管芯110和其上的MMIC电路,但差分金属轨道或迹线152a和154b除外,所述差分金属轨道或迹线在使用中将差分信号S+和S-载送到接触衬垫152和154,所述接触衬垫连接到以用于差分信号支柱142和144以及连接到一对接触垫衬156以用于接地支柱146。图1B示出第一金属层122,其中具有开口或狭槽130。开口或狭槽包括在平行于差分信号支柱142与144之间的轴线的第一方向上延伸的两个臂132和134。在图1A和图1B中所描绘的实施例中,开口狭槽130具有“H”的几何形式,其中两个臂是细长的,并且通过桥区136连接。同样在图1B中示出带状传输线124。在所示实施例中,带状传输线平行于开口或狭槽130的“H”配置的细长臂。应注意,在示意图中,在此图1B(和图2B)中示出为电介质被隐藏,因此带状线172通过狭槽可见。如从图1B和图1A中可以看出,在封装基板120的表面处的第一金属层中的狭槽的布置充当平衡-不平衡转换器,这在于其将线或轨道152a和154a上的差分,即平衡信号转换成带状传输线124上的单端,即不平衡信号。狭槽因此充当平衡-不平衡转换耦合器,这在于其既将来自半导体管芯110的信号耦合到封装基板120,又将信号从差分的转换成单端的。

[0041] 图1A和图1B中所描绘的实施例包括通过适当地定位的通孔162到带状传输线的电流性耦合。图2A和图2B示出根据本公开的替代性实施例,其中耦合为非电流性的。图2A和图2B分别大体类似于图1A和图1B,且描绘包括半导体管芯110的封装半导体装置200,所述半导体管芯具有连接到信号轨道152a和154a的信号接触衬垫152和154,以及接地衬垫156。信号接触衬垫152和154以及接地衬垫156分别借助于金属支柱142和144和146连接到封装基板220。封装基板220包括在其第一主表面上的第一金属层222、在其主体内的包括带状传输线的第二金属层224,以及在其第二主表面上的第三金属层226。在此实施例中,开口或狭槽230采用具有通过桥区段236连接的第一细长臂232和第二细长臂234的“H”的几何形式。然而,在此实施例中,在第一金属层中不存在连接到带状传输线224的通孔162。也就是说,在

形成闭合电路耦合的第一金属层与第二金属层之间不存在电流性连接。替代地,传输线的末端远离狭槽延伸大约“四分之一波长”即 $\lambda/4$ 的距离,以形成开路短截线224a,如技术人员将熟悉的。

[0042] 现在转向图3,这示出金属层(例如,封装基板的第一主表面上的第一金属层122),其中具有由馈电点352和354,例如支柱142和144馈电的常规“笔直狭槽”330。狭槽具有在大约二分之一 λ 与 λ 之间的长度 l ,其中 λ 为信号的波长,即 $\lambda/2 < l < \lambda$ 。与波长相比,狭槽的宽度较小,通常 $w < \lambda/20$,且因此通常为约 $50\mu\text{m}$ 。由于同相电场(E场)分布340的性质,常规笔直狭槽可在许多应用中用作天线,其被描绘为狭槽的左臂和右臂上的个别场向量342、344等的包络,如图3中所示。具体地说,常规笔直狭槽为用于辐射信号的有效天线(如所示出在纸内和纸外,并且还沿着接地平面向上和向下,如所示出)。

[0043] 现在转向图4,其示出根据本公开的实施例的其中具有“H”配置狭槽430的金属层。狭槽430包括具有左侧分支432a和右侧分支432b的第一细长臂432,以及具有左侧分支434a和右侧分支434b的第二细长臂434。细长臂通过桥区段436连接。馈电点452和454被定位成邻近或接近桥区段436的任一侧且在其上。与信号的波长相比,细长臂隔开相对小的距离 $l \sim \lambda_0/10$,且细长臂中的每一者的长度至少为目标波长 λ_0 的四分之一,即 $l > \lambda_0/4$ 。E场线弯曲以遵循狭槽几何形状(也就是说,其从正馈电点452指向负馈电点454),使得两侧(左侧和右侧)异相激发 180° ,由此抑制或甚至抵消来自每一臂的任何辐射。由于顶部狭槽区段与底部狭槽区段之间具有 180° 相位差,因此进一步抑制辐射。这可导致相邻通道之间的隔离度较高且损耗较低,所述相邻通道可或可不由狭槽几何形状组成。

[0044] 图5A示出根据一个或多个实施例的封装半导体装置500。装置500类似于上文所论述的图2A和图2B中所示出的装置,且包括半导体管芯110和封装基板520。封装基板布置有四分之一 λ 的短截线以提供到封装基板520中的带状传输线224中的开路非电流性耦合。第一金属层222和第三金属层226经由所谓的“通孔栅栏”电耦合在一起。通孔栅栏为直接耦合第一金属层222和第三金属层226的多个通孔。为清楚起见,在图5A中仅示出单个通孔552。通孔栅栏可布置有大体上包围末端部分且具体来说是带状传输线的开端的通孔。

[0045] 图5B在560处示出电磁(EM)插入损耗的基于模型的模拟,且示出在接近过渡的参考平面处在管芯处(以曲线图562形式)和在带状线处(以曲线图564形式)的返回损耗,图5B是针对在70到90GHz频率范围内的频率绘制。参考图2B,用于模拟的狭槽尺寸对于 l_1 在100-250 μm 的范围内,对于 l_2 在1000-1500 μm 的范围内,对于 w_1 和 w_2 在50-75 μm 的范围内,带状线宽度在50-75 μm 的范围内,且开放短截线长度在250-300 μm 的范围内。如根据图5B和上文所提到的阻抗值显而易见的是,除执行紧凑的管芯到封装过渡和平衡-不平衡转换功能之外,过渡还允许管芯到封装接口上的阻抗变换。

[0046] 图1B中所描绘的狭槽的几何配置包括高度对称性,且因此在提供低损耗耦合并避免寄生辐射到相邻通道中时尤其有效。然而,狭槽的其它几何配置也是可能的。图6A示出一个此类几何配置。类似于图2A,此图6A描绘封装半导体装置的部分平面视图,其中封装基板的顶部表面上的第一金属层622包括开口或狭槽630。两个馈电点652和654将差分馈电提供给开口或狭槽630。开口或狭槽630包括在平行于接合两个馈电点652和654的轴线的第一方向上延伸的两个臂632和634。在示出的实施例中,开口或狭槽630包括大体上正交于臂632和634的两个额外臂636和638。臂被布置成形成连续连接的狭槽,其中臂636与634之间、臂

634与638之间以及臂638与632之间大体上成直角。馈电点位于其中一个臂的任一侧,在此情况下为臂636。示出带状传输线624,且在此实施例中,其在正交于接合馈电点的轴线的方向上延伸。由于半导体管芯上的差分信号通常在正交于接合馈电点的轴线的方向上被路由到馈电点,此实施例产生封装基板中的单端或不平衡传输线,所述传输线被对准到-也就是说其具有平行于将信号供应到馈电点的轨道的方向的轴线。这与图1B和图2B中示出的实施例形成对比,其中带状传输线平行于接合馈电点的轴线,且因此大体上正交于将信号供应到馈电点的轨道的方向。换句话说,在图1B和图2B中示出的实施例中,信号在平衡-不平衡转换耦合器内经历90°或直角转弯,而在图6A中示出的实施例中,信号在大体相同的方向上继续行进,因为信号从其在半导体管芯中的差分形式耦合到其在封装基板中的带状传输线中的单端形式。

[0047] 一般来说,开口或带狭槽的总长度可为二分之一 λ ,也就是说,所耦合的信号的波长的一半。一对相对臂634和632中的信号之间的相位差因此通常小于90°,并且可从电场线632a、632b、……和634a、634b看出。两个臂中的场往往会彼此抵消以抑制辐射。类似地,一对相对臂636和638中的信号之间的相位差通常小于90°,并且两个臂中的电场往往会彼此抵消以抑制辐射。当然,技术人员将了解,由于相对于图1B和图2B的实施例在此图6A中示出的实施例的对称性较低,相对臂中的辐射抑制和抵消相比于图6A中所示出的实施例在“H”配置中通常更有效且更完整。

[0048] 图6B在660处示出针对图6A中示出的配置的电磁(EM)插入损耗的基于模型的模拟,且示出在接近过渡的参考平面处在管芯处(以曲线图662形式)和在带状线处(以曲线图664形式)的返回损耗,图6B是针对在70到90GHz频率范围内的频率绘制。比较此图6B与图5B的曲线图,应了解,相比于“H”配置,显而易见的是,图6A中示出的实施例使得插入损耗随着频率移动远离设计频率而增加,并且返回损耗较高。另一方面,能够在与差分信号相同的方向上路由单端带状传输线可产生用于一些应用的更紧凑的装置设计。

[0049] 图7A示意性地示出借助于焊球710安装在电路板或PCB 730上的封装半导体装置100的侧视图。封装半导体装置100包括半导体管芯110和封装基板220。半导体管芯110借助于焊料支柱等支柱电连接到封装基板220,所述支柱包括接地支柱146和一对差分信号支柱142和144。如上文所描述,支柱142和144定位在开口或狭槽230的桥区段236的任一侧上,所述开口或狭槽在封装基板220的第一或顶部表面处的第一金属层222中具有两个细长臂232和234。同样如上文所描述,封装基板220在其第二主要或底部表面上包括第三金属层226。狭槽充当针对包括于封装基板220内的第二金属层224中的带状传输线的平衡-不平衡转换耦合器。图7A还示出也在封装基板220内的第四金属层728,所述第四金属层通过多个导电通孔554连接到第二金属层的不形成带状传输线的部分。(应注意,从基板的顶部开始计数,第四金属层可替换地被称作M3,且将第三金属层被称作M4)。技术人员将了解,第二金属的非信号部分以及其它金属层将大体上全部接地以辅助隔离。此外,尽管在此图中仅示出四个金属层,但基板可包括在低损耗电介质之间和/或周围交错的更多金属层。

[0050] 图7B示意性地示出安装在电路板730上的图7A的装置100的平面视图。如形成平衡-不平衡转换耦合器的第一金属层222中的开口或狭槽的配置一样,围绕带状传输线224的接地通孔552的“栅栏”在此视图中是显而易见的。可以看出,连接第二金属层和第四金属层中除带状传输线外的部分的导电通孔554也以栅栏配置布置,所述栅栏充当同轴电缆的

外部屏蔽。提供此类通孔栅栏且连接所述通孔以高得多的截止频率模拟波导,这有助于限制由于基板中的辐射引起的任何损失。图7B还示出封装内的同轴连接件560,所述同轴连接件用于将信号从第二金属层中的带状线穿过第四金属层(728)路由到第三金属层226(在封装的底部)。借助于信号球(不可见)将信号传送到PCB,所述信号球在同轴电缆下方且由焊球710包围并接地且因此提供额外屏蔽。

[0051] 图7C示出图7A和图7B中所示出的装置100和电路板730的透视图。管芯上的差分信号线被示出为752。形成栅栏的通孔552和554更清楚可见。还更显而易见的是,带状传输线224通过间隙726与同一金属层内的其它金属区724分离。

[0052] 通过阅读本公开,其它变化和修改对于技术人员来说将是显而易见的。此类变化和修改可涉及在MMIC耦合器的领域中已知且可用作本文已描述的特征的替代或补充的等同物和其它特征。

[0053] 尽管所附权利要求书是针对特定的特征组合,但是应理解,本发明的公开内容的范围还包括本文中明确地或隐含地公开的任何新颖特征或任何新颖特征的组合或所述新颖特征的任何概括,而不管所述新颖特征是否涉及与当前在任何权利要求中要求保护的本发明相同的发明或所述新颖特征是否缓和与本发明所缓和的技术问题相同的任一或全部技术问题。

[0054] 应注意,已参考不同的主题描述了以上一个或多个实施例。具体地说,一些实施例可能是已参考方法类的权利要求来描述的,而其它实施例可能是已参考设备类的权利要求来描述的。然而,本领域的技术人员将从上述内容了解到,除非另有说明,否则除属于一种类型主题的特征的任意组合外,与不同主题相关的特征的任意组合,具体地说方法类的权利要求的特征和设备类的权利要求的特征的组合,也视为与此文件一起公开。

[0055] 在单独的实施例的上下文中描述的特征也可在单个实施例中以组合形式提供。相反地,为了简洁起见,在单个实施例的情形中所描述的各种特征也可以单独地或以任何合适的子组合形式提供。

[0056] 为完整性起见,还规定术语“包括(comprising)”不排除其它元件或步骤,术语“一个(a或an)”不排除多个,单个处理器或其它单元可以满足权利要求书中叙述的若干构件的功能[如果不相关则删除],并且权利要求书中的附图标记不应被解释为限制权利要求书的范围。此外,词语“可”以容许性意义(即,意味着具有……的可能)而非强制性意义(即,意味着必须)来使用。类似地,词语“包括(include、including和includes)”意味着包括但不限于。

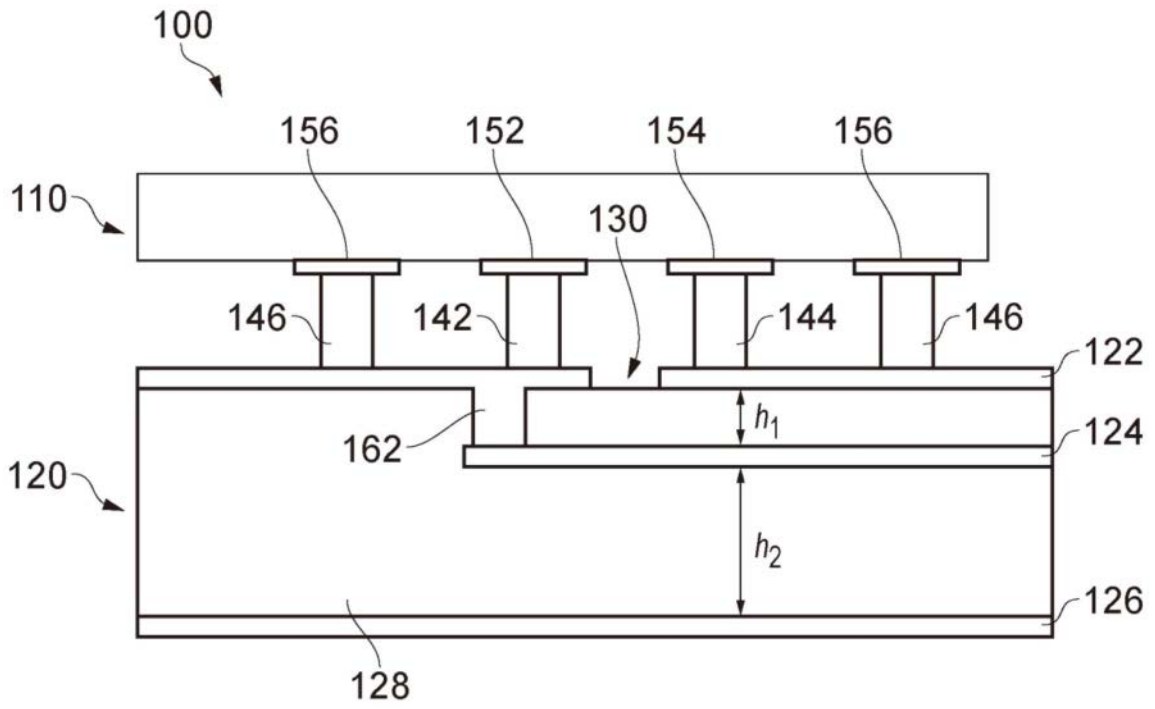


图1A

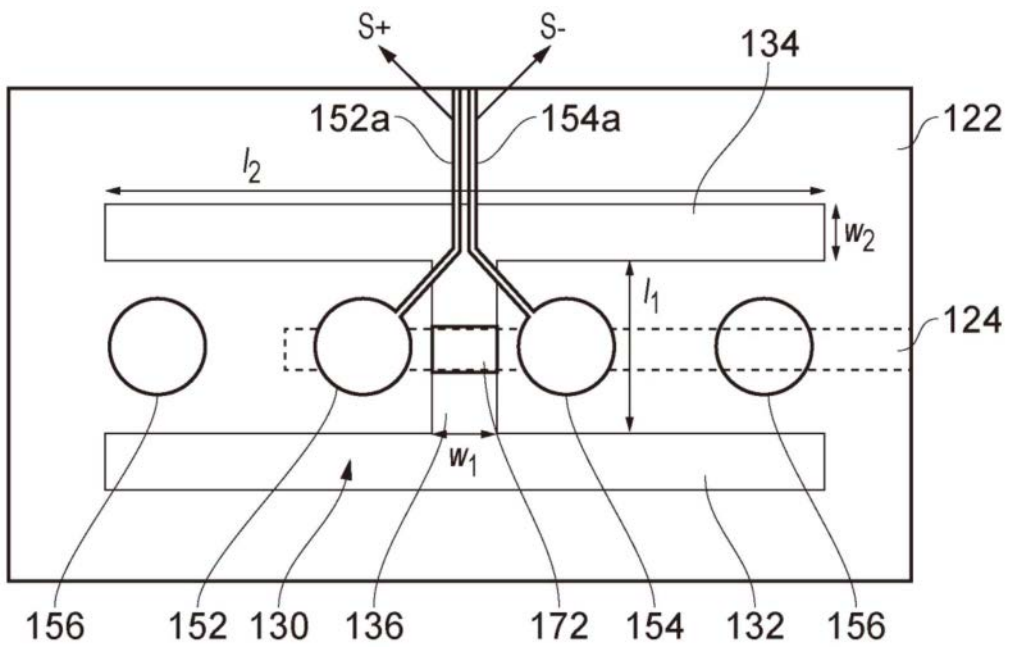


图1B

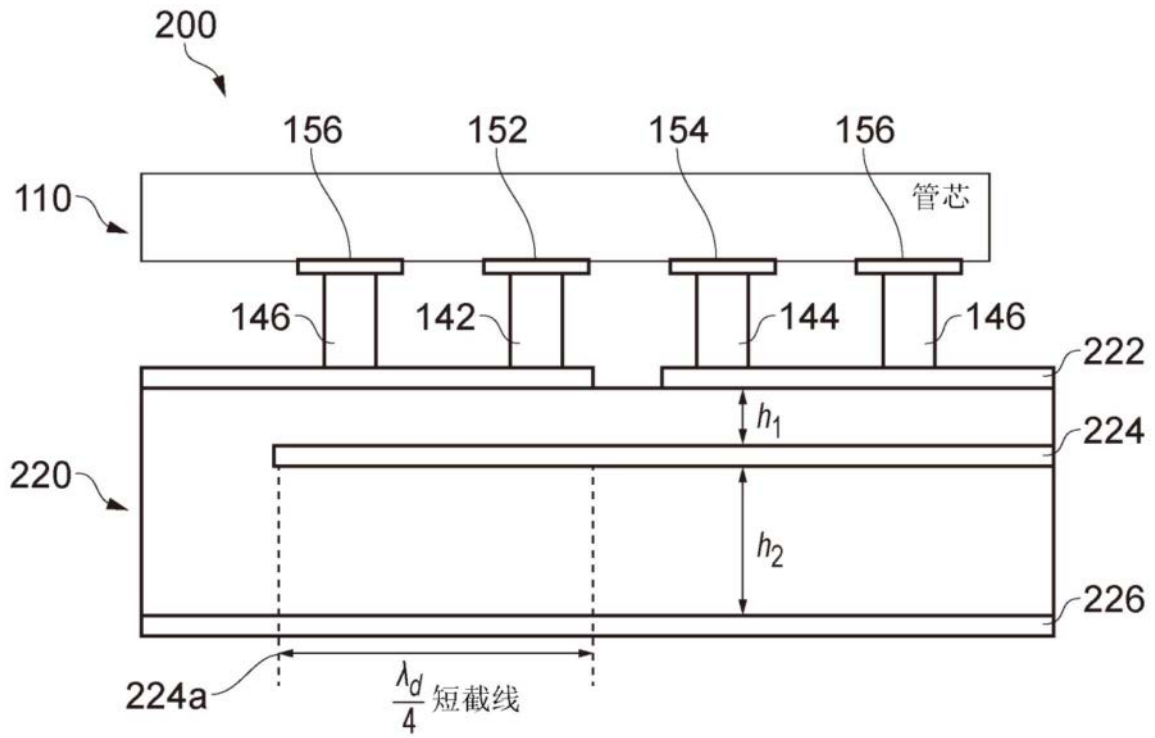


图2A

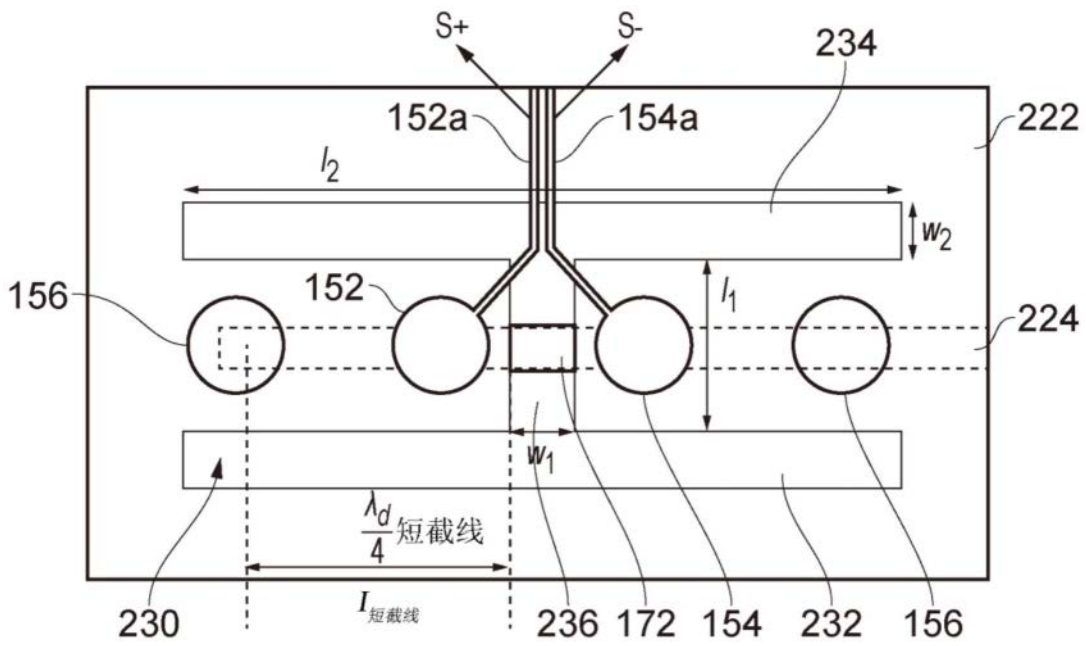


图2B

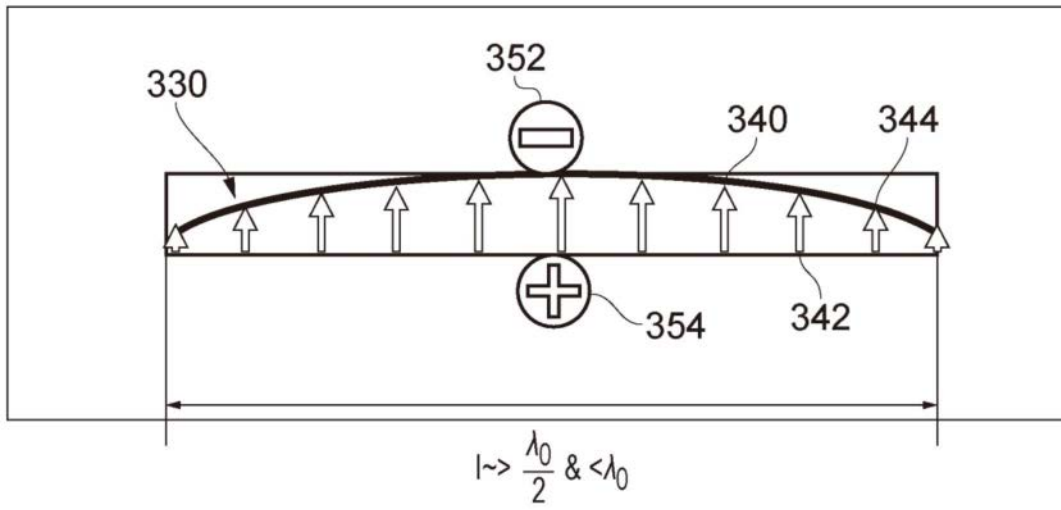


图3

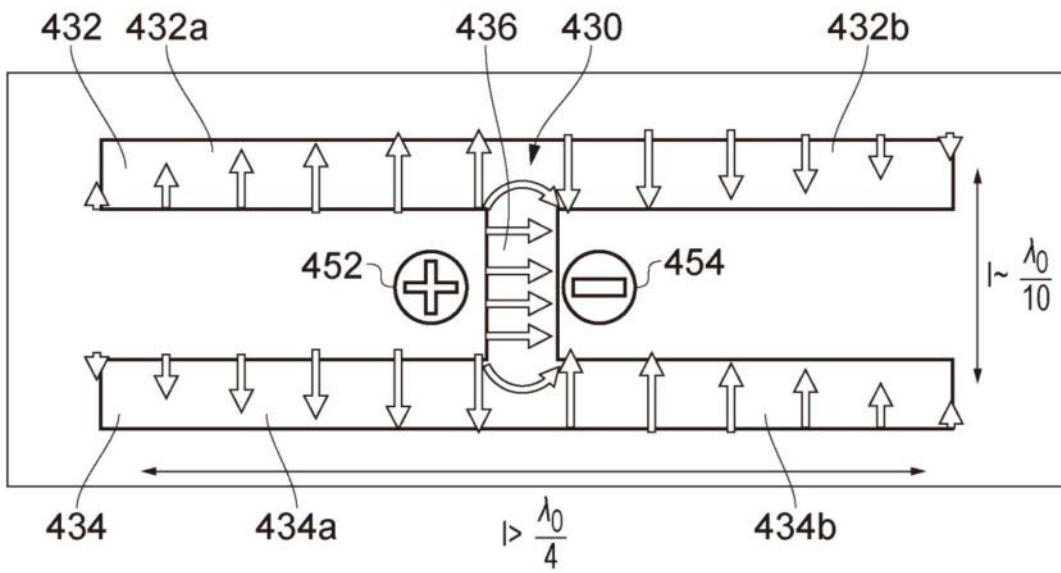


图4

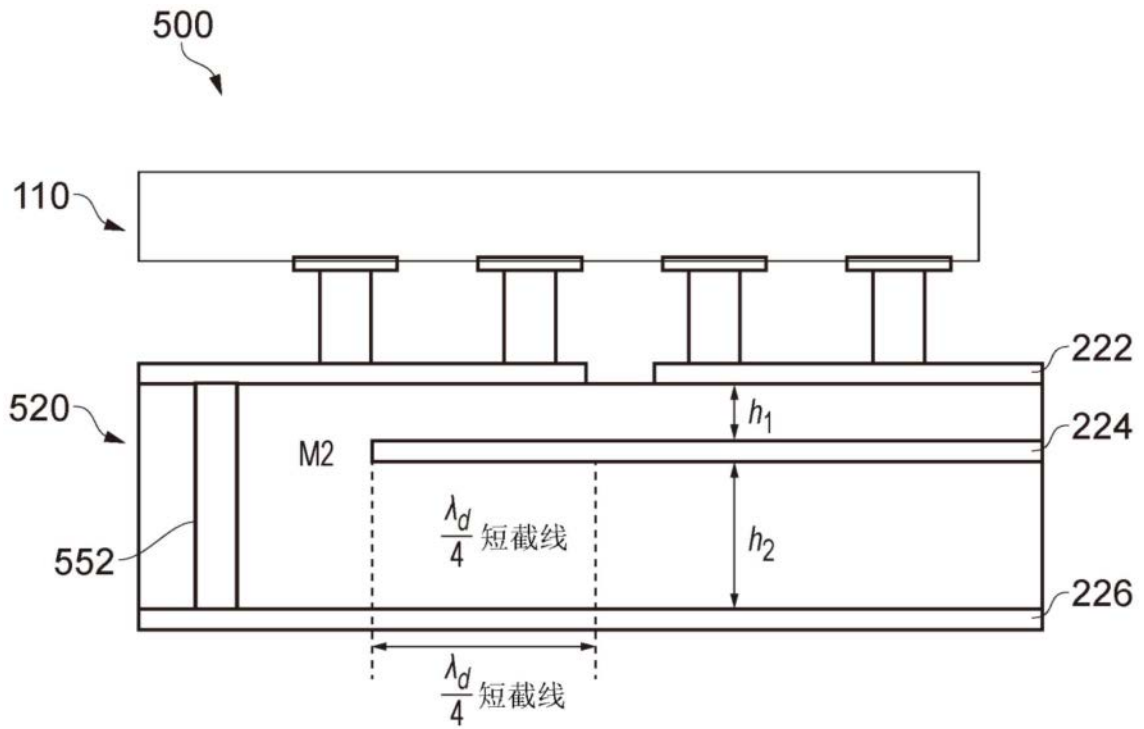


图5A

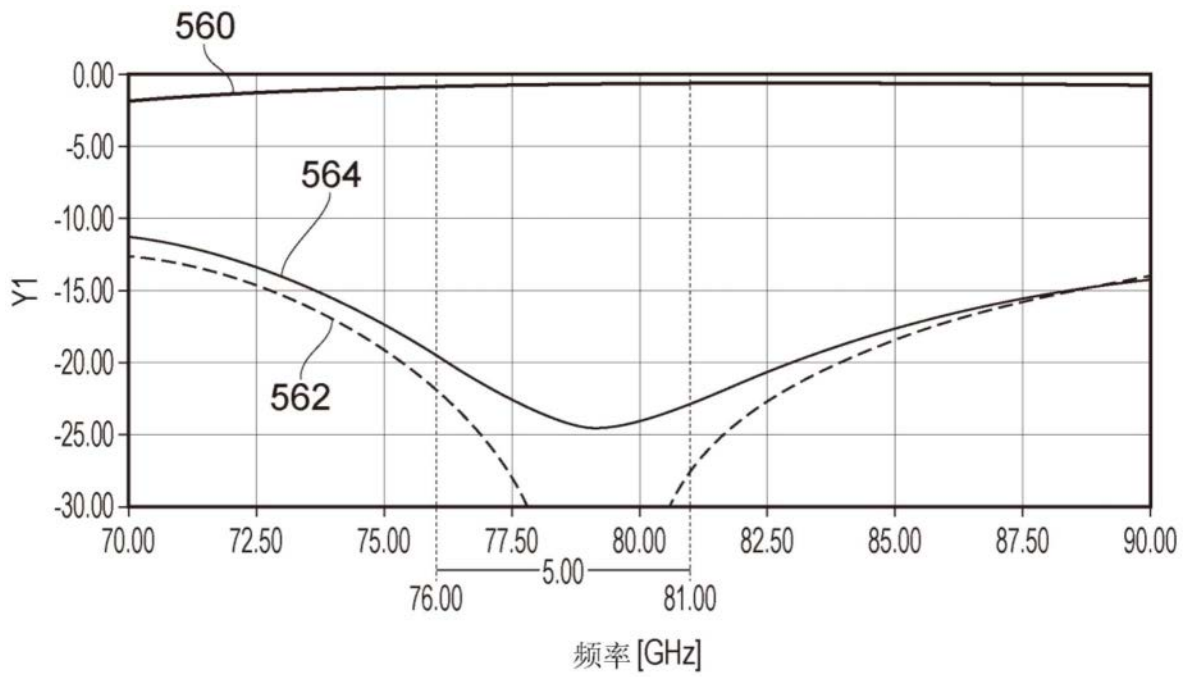


图5B

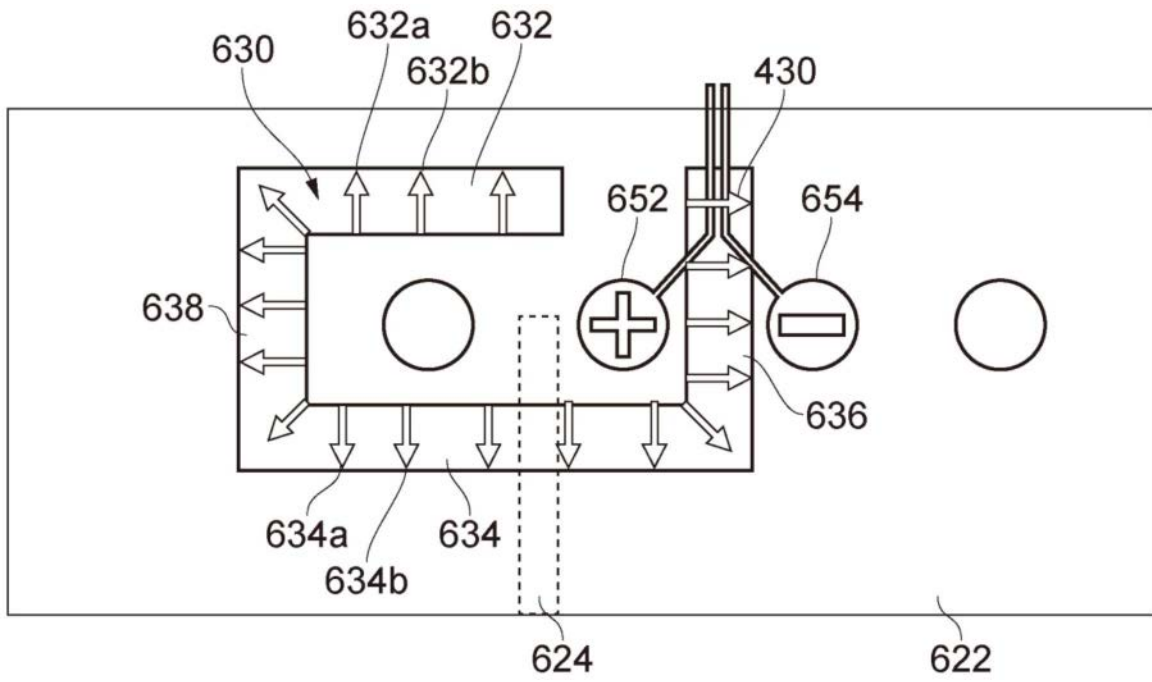


图6A

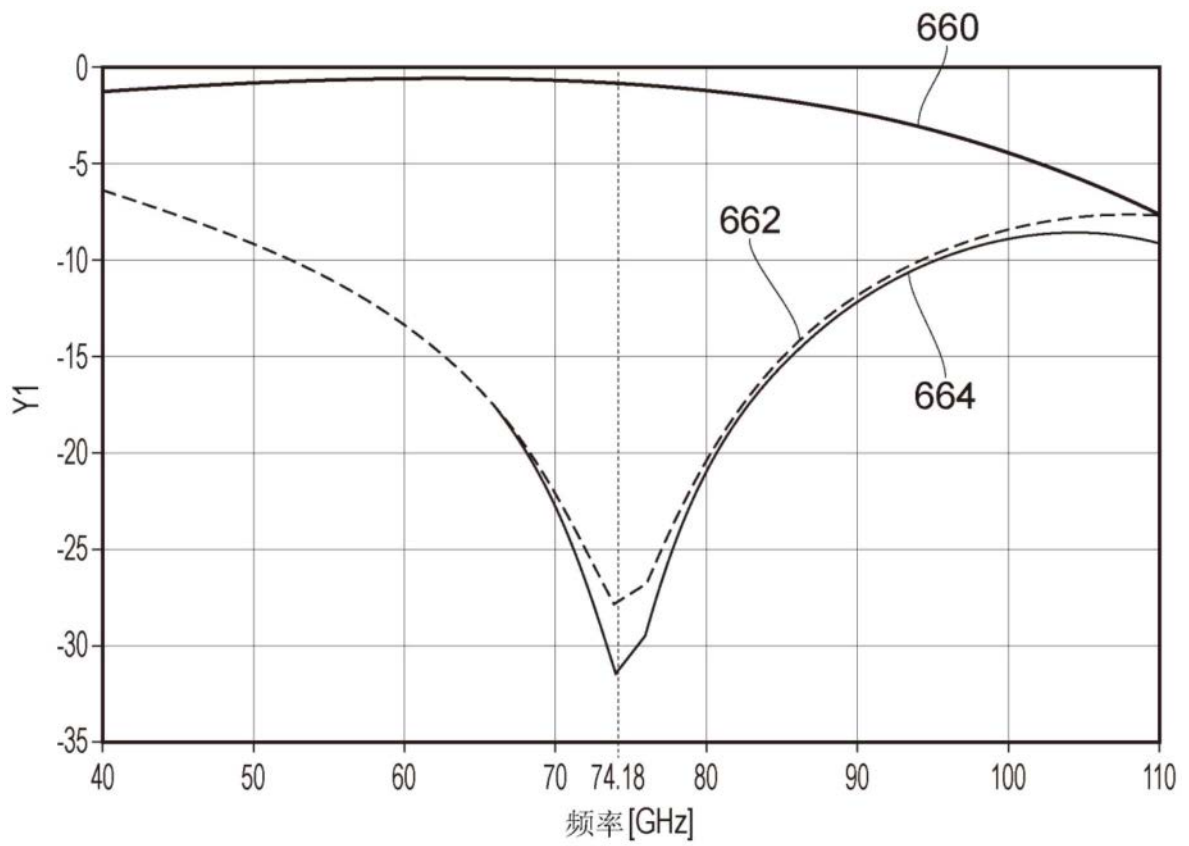


图6B

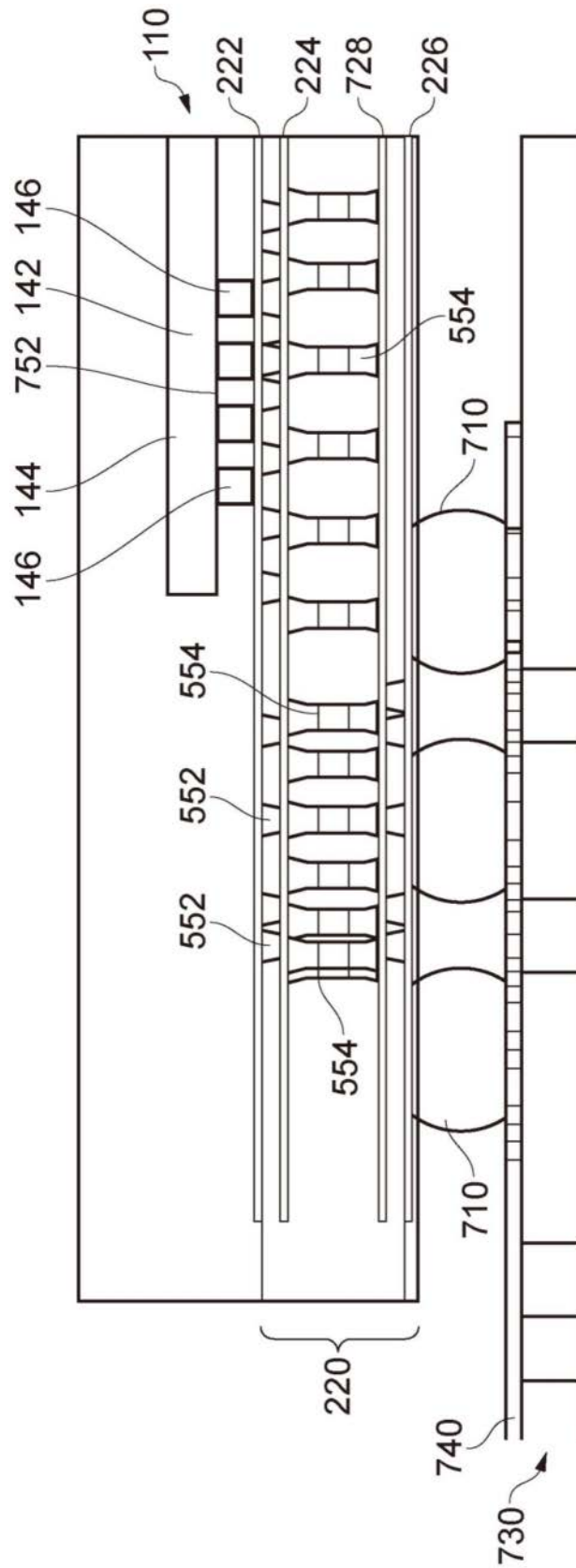


图7A

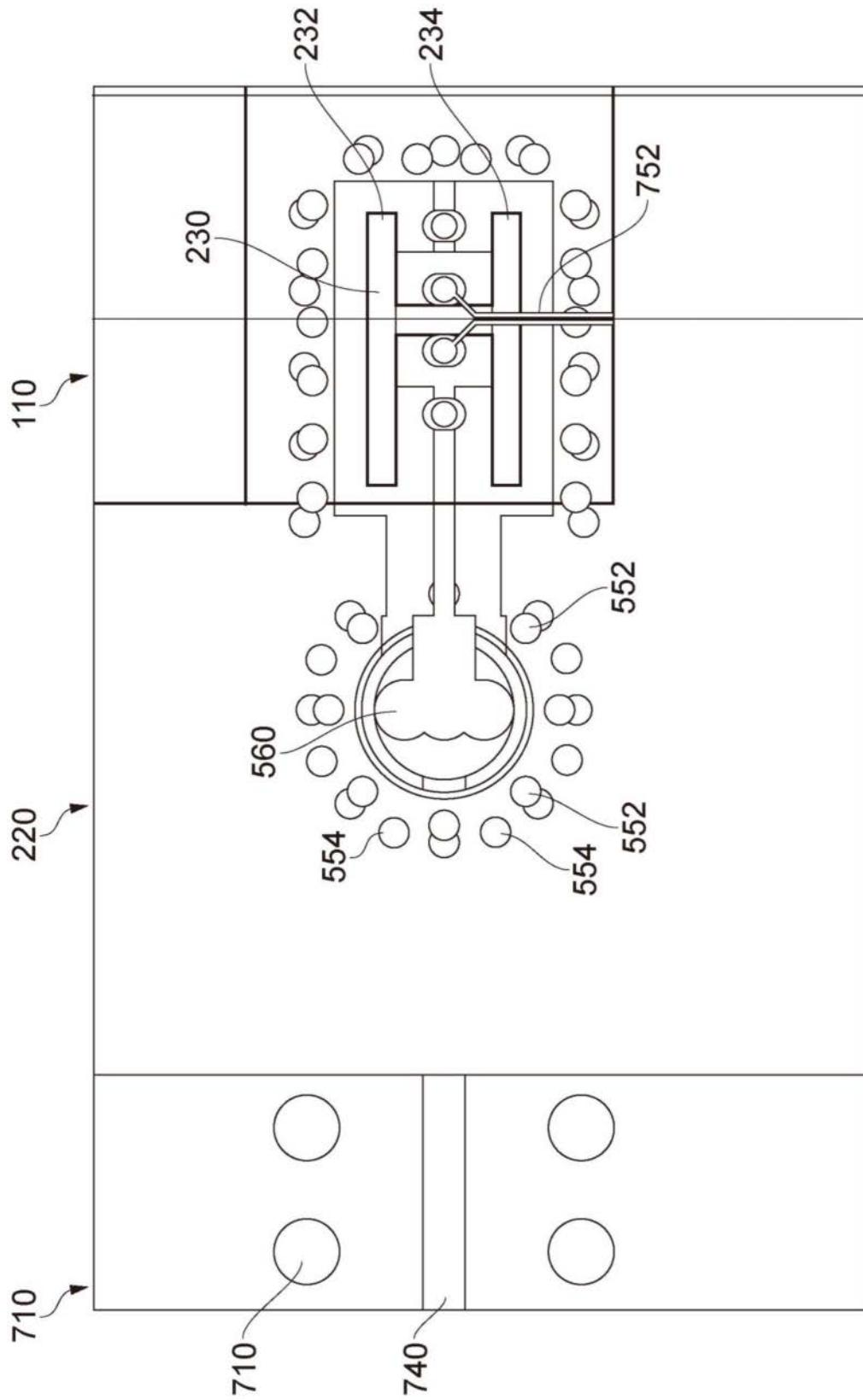


图7B

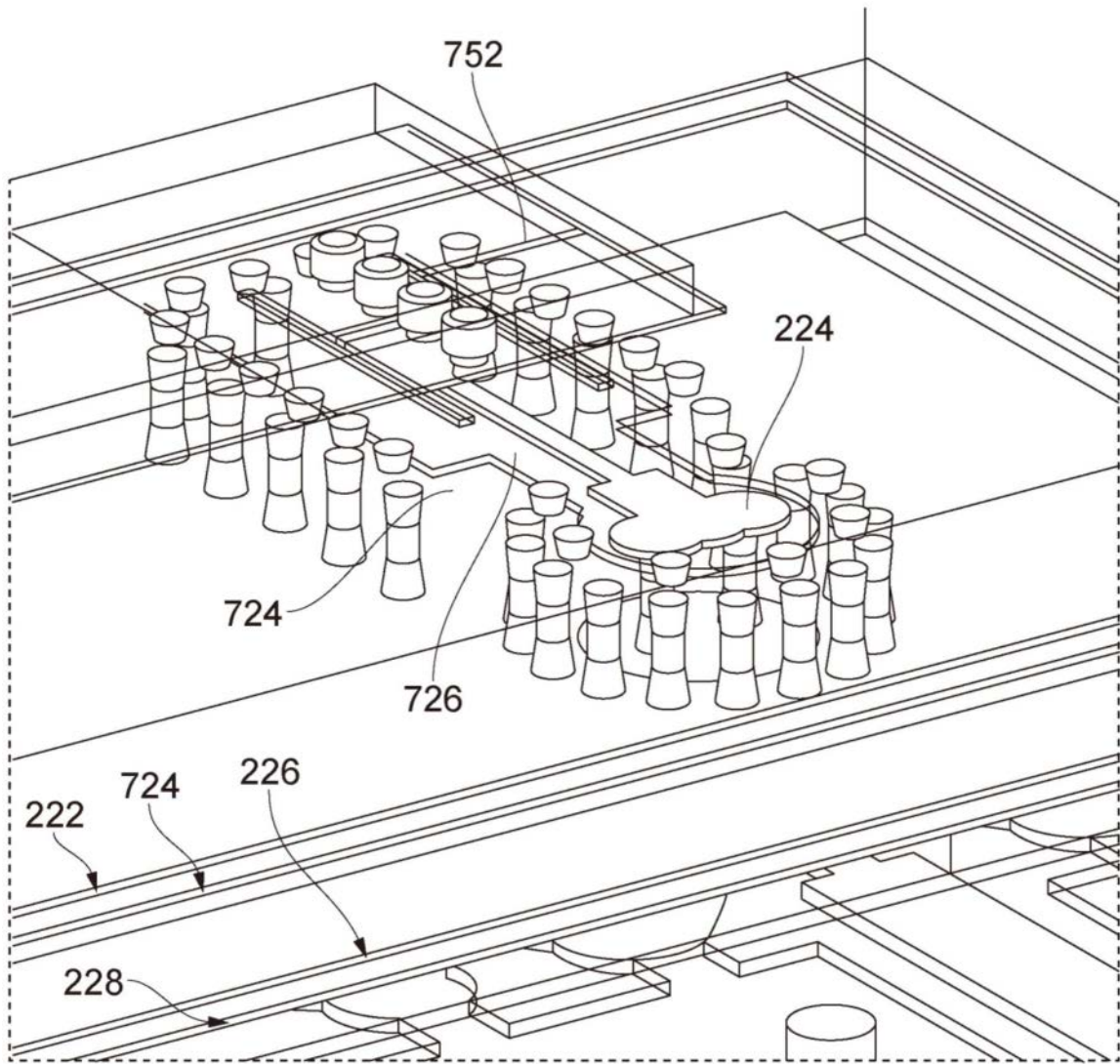


图7C