

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成23年6月23日(2011.6.23)

【公開番号】特開2009-4741(P2009-4741A)

【公開日】平成21年1月8日(2009.1.8)

【年通号数】公開・登録公報2009-001

【出願番号】特願2008-107747(P2008-107747)

【国際特許分類】

H 01 L 27/12 (2006.01)

H 01 L 21/02 (2006.01)

H 01 L 21/762 (2006.01)

H 01 L 21/336 (2006.01)

H 01 L 29/786 (2006.01)

【F I】

H 01 L 27/12 B

H 01 L 21/76 D

H 01 L 29/78 6 2 7 D

H 01 L 29/78 6 2 6 C

【手続補正書】

【提出日】平成23年5月5日(2011.5.5)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

厚さ50μm以下の単結晶半導体基板の所定の深さに脆化層を形成し、

表面に絶縁層を有する支持基板を作製し、

前記単結晶半導体基板と前記支持基板とを、前記絶縁層を介して貼り合わせ、

前記単結晶半導体基板を前記脆化層において分断して、前記支持基板上に前記絶縁層を介して薄膜の単結晶半導体層を形成するSOI基板の作製方法。

【請求項2】

厚さ50μm以下の単結晶半導体基板の所定の深さに脆化層を形成し、

表面に絶縁層を有する支持基板を作製し、

前記単結晶半導体基板又は前記絶縁層の少なくとも一方の表面をプラズマ雰囲気若しくはイオン雰囲気に晒して活性化し、

前記単結晶半導体基板と前記支持基板とを、前記絶縁層を介して貼り合わせ、

前記単結晶半導体基板を前記脆化層において分断して、前記支持基板上に前記絶縁層を介して薄膜の単結晶半導体層を形成するSOI基板の作製方法。

【請求項3】

請求項1又は請求項2において、

前記単結晶半導体基板に補強基板を貼りあわせる工程を有し、

前記単結晶半導体基板と前記支持基板とを前記絶縁層を介して貼り合わせた後に、前記補強基板と前記単結晶半導体基板とを分離する工程を有するSOI基板の作製方法。

【請求項4】

請求項1又は請求項2において、

前記単結晶半導体基板に補強基板を貼りあわせる工程を有し、

前記単結晶半導体層を形成した後に、前記補強基板と前記単結晶半導体基板とを分離する工程を有するS O I基板の作製方法。

【請求項 5】

単結晶半導体基板の所定の深さに脆化層を形成し、
前記単結晶半導体基板上に絶縁層を形成し、
前記単結晶半導体基板を厚さ 50 μm 以下に薄膜化し、
前記単結晶半導体基板と支持基板とを、前記絶縁層を介して貼り合わせ、
前記単結晶半導体基板を前記脆化層において分断して、前記支持基板上に前記絶縁層を介して薄膜の単結晶半導体層を形成するS O I基板の作製方法。

【請求項 6】

単結晶半導体基板の所定の深さに脆化層を形成し、
前記単結晶半導体基板上に絶縁層を形成し、
前記単結晶半導体基板を厚さ 50 μm 以下に薄膜化し、
前記絶縁層又は支持基板の少なくとも一方の表面をプラズマ雰囲気若しくはイオン雰囲気に晒して活性化し、
前記単結晶半導体基板と前記支持基板とを、前記絶縁層を介して貼り合わせ、
前記単結晶半導体基板を前記脆化層において分断して、前記支持基板上に前記絶縁層を介して薄膜の単結晶半導体層を形成するS O I基板の作製方法。

【請求項 7】

請求項 5 又は請求項 6 において、
前記単結晶半導体基板を厚さ 50 μm 以下に薄膜化した後、前記単結晶半導体基板に補強基板を貼りあわせる工程を有し、
前記単結晶半導体基板と前記支持基板とを前記絶縁層を介して貼り合わせた後に、前記補強基板と前記単結晶半導体基板とを分離する工程を有するS O I基板の作製方法。

【請求項 8】

請求項 5 又は請求項 6 において、
前記単結晶半導体基板を厚さ 50 μm 以下に薄膜化した後、前記単結晶半導体基板に補強基板を貼りあわせる工程を有し、
前記単結晶半導体層を形成した後に、前記補強基板と前記単結晶半導体基板とを分離する工程を有するS O I基板の作製方法。

【請求項 9】

請求項 1 乃至 請求項 8 のいずれか一項において、
前記絶縁層は、シラン系ガスを用いて C V D 法により形成された酸化珪素層であるS O I基板の作製方法。

【請求項 10】

請求項 1 乃至 請求項 8 のいずれか一項において、
前記絶縁層は、シラン系ガスを用いて C V D 法により形成された酸化珪素層と窒素含有絶縁層との積層膜であるS O I基板の作製方法。

【請求項 11】

単結晶半導体基板の所定の深さに脆化層を形成し、
前記単結晶半導体基板上に第 1 の絶縁層を形成し、
前記単結晶半導体基板を厚さ 50 μm 以下に薄膜化し、
表面に第 2 の絶縁層を有する支持基板を作製し、
前記単結晶半導体基板と前記支持基板とを、前記第 1 の絶縁層及び前記第 2 の絶縁層を介して貼り合わせ、
前記単結晶半導体基板を前記脆化層において分断して、前記支持基板上に前記第 1 の絶縁層及び前記第 2 の絶縁層を介して薄膜の単結晶半導体層を形成するS O I基板の作製方法。

【請求項 12】

単結晶半導体基板の所定の深さに脆化層を形成し、

前記単結晶半導体基板上に第1の絶縁層を形成し、
前記単結晶半導体基板を厚さ50μm以下に薄膜化し、
表面に第2の絶縁層を有する支持基板を作製し、
前記第1の絶縁層又は前記第2の絶縁層の少なくとも一方の表面をプラズマ雰囲気若しくはイオン雰囲気に晒して活性化し、
前記単結晶半導体基板と前記支持基板とを、前記第1の絶縁層及び前記第2の絶縁層を介して貼り合わせ、
前記単結晶半導体基板を前記脆化層において分断して、前記支持基板上に前記第1の絶縁層及び前記第2の絶縁層を介して薄膜の単結晶半導体層を形成するSOI基板の作製方法。

【請求項13】

請求項11又は請求項12において、
前記単結晶半導体基板を厚さ50μm以下に薄膜化した後、前記単結晶半導体基板に補強基板を貼りあわせる工程を有し、
前記単結晶半導体基板と前記支持基板とを前記第1の絶縁層及び前記第2の絶縁層を介して貼り合わせた後に、前記補強基板と前記単結晶半導体基板とを分離する工程を有するSOI基板の作製方法。

【請求項14】

請求項11又は請求項12において、
前記単結晶半導体基板を厚さ50μm以下に薄膜化した後、前記単結晶半導体基板に補強基板を貼りあわせる工程を有し、
前記単結晶半導体層を形成した後に、前記補強基板と前記単結晶半導体基板とを分離する工程を有するSOI基板の作製方法。

【請求項15】

請求項11乃至請求項14のいずれか一項において、
前記第1の絶縁層又は前記第2の絶縁層は、シラン系ガスを用いてCVD法により形成された酸化珪素層であるSOI基板の作製方法。

【請求項16】

請求項11乃至請求項14のいずれか一項において、
前記第1の絶縁層又は前記第2の絶縁層は、シラン系ガスを用いてCVD法により形成された酸化珪素層と窒素含有絶縁層との積層膜であるSOI基板の作製方法。

【請求項17】

請求項10又は請求項16において、
前記窒素含有絶縁層は、窒化珪素層、窒化酸化珪素層若しくは酸化窒化珪素層から選ばれた一の層又は複数の層を積層したものであるSOI基板の作製方法。

【請求項18】

請求項9、10、15、16のいずれか一項において、
前記シラン系ガスは、モノシラン、ジシラン、トリシラン、珪酸エチル、テトラメチルシラン、テトラメチルシクロテトラシロキサン、オクタメチルシクロテトラシロキサン、ヘキサメチルジシラザン、トリエトキシシラン、トリスジメチルアミノシラン、テトラエチルオルソシリケートから選ばれた一であるSOI基板の作製方法。

【請求項19】

請求項2、6、12のいずれか一項において、
前記プラズマ雰囲気に晒すときに用いるガスは、酸素、窒素、水素、ハロゲンガス、希ガスの単元素系ガス、シラン系を除く化合物ガス、又はこれらの混合ガスであるSOI基板の作製方法。

【請求項20】

請求項2、6、12のいずれか一項において、
前記イオン雰囲気において、イオンエネルギーが20eV以上であるSOI基板の作製方法。

【請求項 2 1】

請求項 1 乃至 請求項 2 0 のいずれか一項において、
前記脆化層は、水素又は希ガスをイオンドープ法又はイオン注入法を用いて照射することにより形成される S O I 基板の作製方法。

【請求項 2 2】

厚さ 50 μm 以下の単結晶半導体基板の所定の深さに脆化層を形成し、
表面に第 1 の絶縁層を有する支持基板を作製し、
前記単結晶半導体基板と前記支持基板とを、前記第 1 の絶縁層を介して貼り合わせ、
前記単結晶半導体基板を前記脆化層において分断して、前記支持基板上に前記第 1 の絶縁層を介して薄膜の単結晶半導体層を形成し、
前記単結晶半導体層上に第 2 の絶縁層を形成し、
前記第 2 の絶縁層上にゲート電極を形成し、
前記ゲート電極をマスクとして前記単結晶半導体層に不純物を導入し、
前記ゲート電極及び前記単結晶半導体層上に第 3 の絶縁層を形成し、
前記第 3 の絶縁層に前記単結晶半導体層に達するコンタクトホールを形成し、
前記コンタクトホールを介して前記第 3 の絶縁層上に前記単結晶半導体層と電気的に接続する導電層を形成する半導体装置の作製方法。

【請求項 2 3】

請求項 2 2 において、
前記単結晶半導体基板に補強基板を貼りあわせる工程を有し、
前記単結晶半導体基板と前記支持基板とを前記第 1 の絶縁層を介して貼り合わせた後に、前記補強基板と前記単結晶半導体基板とを分離する工程を有する半導体装置の作製方法。
。

【請求項 2 4】

請求項 2 2 において、
前記単結晶半導体基板に補強基板を貼りあわせる工程を有し、
前記単結晶半導体層を形成した後に、前記補強基板と前記単結晶半導体基板とを分離する工程を有する半導体装置の作製方法。

【請求項 2 5】

単結晶半導体基板の所定の深さに脆化層を形成し、
前記単結晶半導体層上に第 1 の絶縁層を形成し、
前記単結晶半導体基板を厚さ 50 μm 以下に薄膜化し、
前記単結晶半導体基板と支持基板とを、前記第 1 の絶縁層を介して貼り合わせ、
前記単結晶半導体基板を前記脆化層において分断して、前記支持基板上に前記第 1 の絶縁層を介して薄膜の単結晶半導体層を形成し、
前記単結晶半導体層上に第 2 の絶縁層を形成し、
前記第 2 の絶縁層上にゲート電極を形成し、
前記ゲート電極をマスクとして前記単結晶半導体層に不純物を導入し、
前記ゲート電極及び前記単結晶半導体層上に第 3 の絶縁層を形成し、
前記第 3 の絶縁層に前記単結晶半導体層に達するコンタクトホールを形成し、
前記コンタクトホールを介して前記第 3 の絶縁層上に前記単結晶半導体層と電気的に接続する導電層を形成する半導体装置の作製方法。

【請求項 2 6】

請求項 2 5 において、
前記単結晶半導体基板を厚さ 50 μm 以下に薄膜化した後、前記単結晶半導体基板に補強基板を貼りあわせる工程を有し、
前記単結晶半導体基板と前記支持基板とを前記第 1 の絶縁層を介して貼り合わせた後に、前記補強基板と前記単結晶半導体基板とを分離する工程を有する半導体装置の作製方法。
。

【請求項 2 7】

請求項 2 5 において、

前記単結晶半導体基板を厚さ 50 μm 以下に薄膜化した後、前記単結晶半導体基板に補強基板を貼りあわせる工程を有し、

前記単結晶半導体層を形成した後に、前記補強基板と前記単結晶半導体基板とを分離する工程を有する半導体装置の作製方法。

【請求項 2 8】

請求項 2 2 乃至請求項 2 7 のいずれか一項において、

前記第 1 の絶縁層は、シラン系ガスを用いて CVD 法により形成された酸化珪素層である半導体装置の作製方法。

【請求項 2 9】

請求項 2 2 乃至請求項 2 7 のいずれか一項において、

前記第 1 の絶縁層は、シラン系ガスを用いて CVD 法により形成された酸化珪素層と、窒素含有絶縁層との積層膜である半導体装置の作製方法。

【請求項 3 0】

単結晶半導体基板の所定の深さに脆化層を形成し、

前記単結晶半導体層上に第 1 の絶縁層を形成し、

前記単結晶半導体基板を厚さ 50 μm 以下に薄膜化し、

表面に第 2 の絶縁層を有する支持基板を作製し、

前記単結晶半導体基板と前記支持基板とを、前記第 1 の絶縁層及び前記第 2 の絶縁層を介して貼り合わせ、

前記単結晶半導体基板を前記脆化層において分断して、前記支持基板上に前記第 1 の絶縁層及び前記第 2 の絶縁層を介して薄膜の単結晶半導体層を形成し、

前記単結晶半導体層上に第 3 の絶縁層を形成し、

前記第 3 の絶縁層上にゲート電極を形成し、

前記ゲート電極をマスクとして前記単結晶半導体層に不純物を導入し、

前記ゲート電極及び前記単結晶半導体層上に第 4 の絶縁層を形成し、

前記第 4 の絶縁層に前記単結晶半導体層に達するコンタクトホールを形成し、

前記コンタクトホールを介して前記第 4 の絶縁層上に前記単結晶半導体層と電気的に接続する導電層を形成する半導体装置の作製方法。

【請求項 3 1】

請求項 3 0 において、

前記単結晶半導体基板を厚さ 50 μm 以下に薄膜化した後、前記単結晶半導体基板に補強基板を貼りあわせる工程を有し、

前記単結晶半導体基板と前記支持基板とを前記第 1 の絶縁層及び前記第 2 の絶縁層を介して貼り合わせた後に、前記補強基板と前記単結晶半導体基板とを分離する工程を有する半導体装置の作製方法。

【請求項 3 2】

請求項 3 0 において、

前記単結晶半導体基板を厚さ 50 μm 以下に薄膜化した後、前記単結晶半導体基板に補強基板を貼りあわせる工程を有し、

前記単結晶半導体層を形成した後に、前記補強基板と前記単結晶半導体基板とを分離する工程を有する半導体装置の作製方法。

【請求項 3 3】

請求項 3 0 乃至請求項 3 2 のいずれか一項において、

前記第 1 の絶縁層又は前記第 2 の絶縁層は、シラン系ガスを用いて CVD 法により形成された酸化珪素層である半導体装置の作製方法。

【請求項 3 4】

請求項 3 0 乃至請求項 3 2 のいずれか一項において、

前記第 1 の絶縁層又は前記第 2 の絶縁層は、シラン系ガスを用いて CVD 法により形成された酸化珪素層と窒素含有絶縁層との積層膜である半導体装置の作製方法。

【請求項 3 5】

請求項2 9又は請求項3 4において、

前記窒素含有絶縁層は、窒化珪素層、窒化酸化珪素層若しくは酸化窒化珪素層から選ばれた一の層又は複数の層を積層したものである半導体装置の作製方法。

【請求項 3 6】

請求項2 8、2 9、3 3、3 4のいずれか一項において、

前記シラン系ガスは、モノシラン、ジシラン、トリシラン、珪酸エチル、テトラメチルシラン、テトラメチルシクロテトラシロキサン、オクタメチルシクロテトラシロキサン、ヘキサメチルジシラザン、トリエトキシシラン、トリスジメチルアミノシラン、テトラエチルオルソシリケートから選ばれた一である半導体装置の作製方法。

【請求項 3 7】

請求項2 2 乃至 請求項 3 6のいずれか一項において、

前記脆化層は水素又は希ガスをイオンドープ法またはイオン注入法を用いて照射することにより形成される半導体装置の作製方法。