



**(19) 대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

(45) 공고일자 2008년08월19일  
(11) 등록번호 10-0853070  
(24) 등록일자 2008년08월12일

(51) Int. Cl.  
*G02F 1/133* (2006.01) *G02F 1/1343* (2006.01)  
(21) 출원번호 10-2007-0022602  
(22) 출원일자 2007년03월07일  
심사청구일자 2007년03월07일  
(65) 공개번호 10-2007-0097308  
(43) 공개일자 2007년10월04일  
(30) 우선권주장  
JP-P-2006-00088208 2006년03월28일 일본(JP)  
(56) 선행기술조사문헌  
KR1020050004410 A

(73) 특허권자  
**엡슨 이미징 디바이스 가부시키키가이샤**  
일본국 나가노켄 아즈미노시 도요시나 다자와 6925  
(72) 발명자  
**가네코 히데키**  
일본국 나가노켄 아즈미노시 도요시나 다자와 6925  
**엡슨 이미징디바이스 가부시키키가이샤 내 호리구치 마사히로**  
일본국 나가노켄 아즈미노시 도요시나 다자와 6925  
**엡슨 이미징디바이스 가부시키키가이샤 내**  
(74) 대리인  
**특허법인태평양**

전체 청구항 수 : 총 4 항

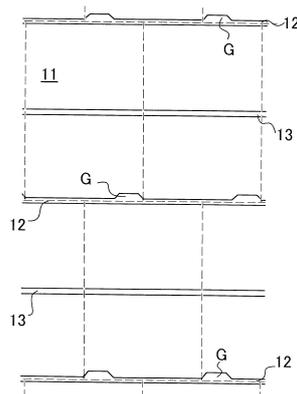
심사관 : 하정균

**(54) FFS 모드의 액정 표시 패널**

**(57) 요약**

본 발명은 평행하게 설치된 복수의 주사선(12) 및 커먼(common) 배선(13)과, 상기 주사선(12)과 직교하는 방향에 크랭크(crank) 형상으로 설치된 복수의 신호선(14)과, 복수의 상기 주사선(12) 및 신호선(14)의 사이에 각각 형성된 화소 전극(18<sub>1</sub>, 18<sub>2</sub>)을 가지고, 상기 복수의 화소 전극(18<sub>1</sub>, 18<sub>2</sub>)을 델타(delta) 배치한 FFS 모드의 액정 표시 패널에 있어서, 상기 복수의 화소 전극(18<sub>1</sub>, 18<sub>2</sub>)의 각각은 서로 이웃이 되는 상기 주사선(12)의 사이에 위치하는 상기 주사선(12)에 평행한 축 x에 대하여 서로 다른 방향으로 기운 복수의 슬릿(slit)(17<sub>1</sub>, 17<sub>2</sub>)을 가지고, 상기 화소 전극은 홀수행의 화소 전극(18<sub>1</sub>)과 짝수행의 화소 전극(18<sub>2</sub>)이 상기 축 x에 수직인 축에 대하여 서로 반전한 구조를 구비하고 있다. 이와 같은 구성에 의해, 시각 대칭성을 가지고, 가로 방향의 얼룩(斑, spot)의 발생이 없고, 또한 시야각이 넓으며 투과율이 높고 밝은 표시가 가능하며, 표시 화질이 양호한 FFS 모드의 액정 표시 패널을 제공할 수 있다.

**대표도** - 도1



**특허청구의 범위**

**청구항 1**

평행하게 설치된 복수의 주사선 및 커먼 배선과, 상기 주사선과 직교하는 방향에 크랭크(crank) 형상으로 설치된 복수의 신호선과, 복수의 상기 주사선 및 신호선의 사이에 각각 형성된 화소 전극을 가지고, 복수의 상기 화소 전극을 델타(delta) 배치한 프린지·필드·스위칭(Fringe Field Switching) 모드의 액정 표시 패널에 있어서,

상기 복수의 화소 전극의 각각은 서로 이웃이 되는 상기 주사선의 사이에 위치하는 상기 주사선에 평행한 축에 대하여 서로 다른 방향으로 기운 복수의 슬릿(slit)을 가지고,

상기 화소 전극에 형성된 슬릿의 패턴은 홀수행의 화소 전극과 짝수행의 화소 전극에서 서로 좌우 반전한 구조를 구비하고 있는 것을 특징으로 하는 프린지·필드·스위칭 모드의 액정 표시 패널.

**청구항 2**

제1항에 있어서,

상기 주사선에 평행한 축의 양 측에 설치된 슬릿의 수는 각각의 측에서 동일 수인 것을 특징으로 하는 프린지·필드·스위칭 모드의 액정 표시 패널.

**청구항 3**

제1항에 있어서,

상기 주사선에 평행한 축의 상기 화소 전극의 하부에는 상기 커먼 배선이 설치되어 있는 것을 특징으로 하는 프린지·필드·스위칭 모드의 액정 표시 패널.

**청구항 4**

제1항 내지 제3항 중 어느 한 항에 있어서,

상기 주사선에 평행한 축에 가장 근접하는 양 측의 슬릿의 단부는 상기 주사선에 평행한 축상에서 결합되어 있는 것을 특징으로 하는 프린지·필드·스위칭 모드의 액정 표시 패널.

**명세서**

**발명의 상세한 설명**

**발명의 목적**

**발명이 속하는 기술 및 그 분야의 종래기술**

- <31> 본 발명은 프린지·필드·스위칭(Fringe Field Switching : 이하, 「FFS」라고 함) 모드의 액정 표시 패널에 관한 것으로, 특히 화소의 배열을 델타 배치로 한 듀얼 도메인 구조의 FFS 모드의 액정 표시 패널에 관한 것이다.
- <32> 최근, 정보 통신 기기뿐만 아니라 일반적인 전기 기기에 있어서도 액정 표시 패널이 많이 이용되고 있다. 종래부터 많이 이용되고 있는 액정 표시 패널은 표면에 전극 등이 형성된 한 쌍의 유리 등으로 이루어지는 기판과, 이 한 쌍의 기판 사이에 형성된 액정층으로 이루어지고, 양 기판상의 전극에 전압이 인가되는 것에 의해, 액정 분자를 재배열시켜서 광의 투과율을 바꿔서 여러 가지의 영상을 표시하는, 이른바 세로 방향 전계 모드라고도 하는 것이다. 이와 같은 세로 방향 전계 모드의 액정 표시 패널은 TN(Twisted Nematic) 모드나 VA(Vertical Alignment) 모드인 것이 존재하지만, 시야각이 좁다고 하는 문제점이 존재하기 때문에, MVA(Multidomain Vertical Alignment) 모드 등 여러 가지의 개량된 세로 방향 전계 모드의 액정 표시 패널이 개발되고 있다.
- <33> 한편, 상술한 세로 방향 전계 모드의 액정 표시 패널과는 달리, 한 쪽의 기판에만 전극을 구비한 가로 방향 전계 모드라고 하는 액정 표시 패널도, IPS (In-Plane Switching) 모드의 액정 표시 패널로서 알려져 있다(하기 특허 문헌 1 참조). 여기서 이 IPS 모드의 액정 표시 패널의 동작 원리를 도 11 및 도 12를 이용하여 설명한다. 또한, 도 11은 IPS 모드의 액정 표시 패널의 1 화소분의 개략 평면도이고, 도 12는 도 11의 XII- XII 선에 따른

개략 단면도이다.

- <34> 이 IPS 모드의 액정 표시 패널(50)은 어레이 기판 AR과 컬러 필터 기판 CF를 구비하고 있다. 어레이 기판 AR은 제1의 투명 기판(51)의 표면에 각각 평행하게 복수의 주사선(52) 및 커먼 배선(53)이 설치되고, 이들 주사선(52) 및 커먼 배선(53)에 직교하는 방향으로 복수의 신호선(54)이 설치되어 있다. 그리고, 각 화소의 중앙부에 커먼 배선(53)으로부터 띠 형상으로, 도 11에 있어서는 역 T자 형상으로 대향 전극(55)이 설치되고, 상기 대향 전극(55)의 주위를 둘러싸도록 화소 전극(56)이 설치되어 있다.
- <35> 그리고, 주사선(52)과 신호선(54)과의 사이에는 스위칭 소자로서의 TFT(Thin Film Transistor)가 형성되어 있다. 이 TFT는 주사선(52)과 신호선(54)과의 사이에 반도체층(57)이 배치되고, 반도체층(57)상의 신호선 부분이 TFT의 소스 전극 S를 구성하고, 반도체층(57)의 하부의 주사선 부분이 게이트 전극 G를 구성하고, 또 반도체층(57)의 일부분과 오버랩하는 화소 전극(56) 부분이 드레인 전극 D를 구성하고 있다.
- <36> 또, 컬러 필터 기판 CF는 제2의 투명 기판(58)의 표면에 컬러 필터층(59)이 설치된 구성을 가지고 있다. 그리고, 어레이 기판 AR의 화소 전극(56) 및 대향 전극(55)과 컬러 필터 기판 CF의 컬러 필터층(59)이 서로 대향하도록 어레이 기판 AR 및 컬러 필터 기판 CF를 대향시키고, 그 사이에 액정 LC를 봉입하는 동시에, 양 기판의 각각 외측에 편광판(60 및 61)을 편광 방향이 서로 직교하는 방향으로 되도록 배치함으로써, IPS 모드의 액정 표시 패널(50)이 형성된다.
- <37> 이 IPS 모드의 액정 표시 패널(50)은 도 12에 나타낸 바와 같이, 화소 전극(56)과 대향 전극(55)과의 사이에 전계를 형성하면, 수평 방향으로 배향하고 있던 액정 분자가 수평 방향으로 선회(旋回)함으로써, 백라이트로부터의 입사광의 투과율을 제어할 수 있게 된다. 이 IPS 모드의 액정 표시 패널(50)은 시야각이 넓고 콘트라스트(contrast)가 높으며, 또 화소 전극(56)과 대향 전극(55)이 비교적 좁은 간격으로 배치되어 있기 때문에 저장 용량이 부차적으로 생긴다고 하는 장점이 있으나, 대향 전극(55)이 커먼 배선(53)과 동일한 금속 재료로 형성되기 때문에 개구율 및 투과율이 낮고, 또 시각에 의한 색변화가 있다고 하는 문제점이 존재한다.
- <38> 이와 같은 IPS 모드의 액정 표시 패널의 저개구율 및 저투과율이라고 하는 문제점을 해결하기 위하여, 이른바 경사 전계 방식이라고도 하는 FFS 모드의 액정 표시 장치가 개발되고 있다(하기 특허 문헌 2 ~ 4 참조). 이 FFS 모드의 액정 표시 패널 동작 원리를 도 13 및 도 14를 이용하여 설명한다. 또한, 도 13은 FFS 모드의 액정 표시 패널의 1 화소부의 개략 평면도이고, 도 14는 도 13의 XIV-XIV 선에 따른 개략 단면도이다.
- <39> 이 FFS 모드의 액정 표시 패널(70A)은 어레이 기판 AR과 컬러 필터 기판 CF를 구비하고 있다. 어레이 기판 AR은 제1의 투명 기판(71)의 표면에 각각 평행하게 복수의 주사선(72) 및 커먼 배선(73)이 설치되고, 이들 주사선(72) 및 커먼 배선(73)에 직교하는 방향으로 복수의 신호선(74)이 설치되어 있다. 그리고, 각 화소의 표면 전체를 덮도록 커먼 배선(73)에 접속된 ITO(Indium Tin Oxide) 등으로 이루어지는 투명 재료로 형성된 대향 전극(75)이 설치되고, 상기 대향 전극(75)의 표면에 절연막(76)을 통하여 스트라이프(stripe) 형상으로 복수의 슬릿(77A)이 형성된 ITO 등의 투명 재료로 이루어지는 화소 전극(78A)이 설치되어 있다.
- <40> 그리고, 주사선(72)과 신호선(74)과의 교점 근방에는 스위칭 소자로서의 TFT가 형성되어 있다. 이 TFT는 주사선(72)의 표면에 반도체층(79)이 배치되고, 반도체층(79)의 표면의 일부를 덮도록 신호선(74)의 일부가 뺀어서 TFT의 소스 전극 S를 구성하고, 반도체층(79)의 하부의 주사선 부분이 게이트 전극 G를 구성하고, 또 반도체층(79)의 일부분과 오버랩하는 화소 전극(78A)의 부분이 드레인 전극 D를 구성하고 있다.
- <41> 또, 컬러 필터 기판 CF는 제2의 투명 기판(80)의 표면에 컬러 필터층(81)이 설치된 구성을 가지고 있다. 그리고, 어레이 기판 AR의 화소 전극(78A) 및 대향 전극(75)과 컬러 필터 기판 CF의 컬러 필터층(81)이 서로 대향하도록 어레이 기판 AR 및 컬러 필터 기판 CF를 대향시키고, 그 사이에 액정 LC를 봉입하는 동시에, 양 기판의 각각 외측에 편광판(82 및 83)을 편광 방향이 서로 직교하는 방향으로 되도록 배치함으로써, FFS 모드의 액정 표시 패널(70A)이 형성된다.
- <42> 이 FFS 모드의 액정 표시 패널(70A)은 화소 전극(78A)과 대향 전극(75)의 사이에 전계를 형성하면, 도 14에 나타낸 바와 같이, 이 전계는 화소 전극(78A)의 양 측에서 대향 전극(75)으로 향하기 때문에, 화소 전극(78A) 사이에 존재하는 액정 분자뿐만 아니라 화소 전극(78A)상에 존재하는 액정 분자도 움직일 수 있다. 그 때문에, FFS 모드의 액정 표시 패널(70A)은 IPS 모드의 액정 표시 패널(50)보다 시야각이 넓으면서 콘트라스트가 높으며, 더욱 투과율이 높기 때문에 밝은 표시가 가능하게 된다고 하는 특징을 구비하고 있다. 추가로, FFS 모드의 액정 표시 패널(70A)은 IPS 모드의 액정 표시 패널(50)보다 평면으로 볼 때에 화소 전극(78A)과 대향 전극(75)과의 중복 면적이 크기 때문에 보다 큰 저장 용량이 부차적으로 생기고, 별도의 보조 용량선을 설치할 필요

가 없어진다고 하는 장점이 존재한다.

- <43> 또한, FFS 모드의 액정 표시 패널에 있어서는 하기 특허 문헌 1에 개시되어 있는 IPS 모드의 액정 표시 패널의 경우와 동일하게, 표시 특성상 러빙(rubbing) 방향은 신호선과 직교하는 것이 좋고, 또 화소 전극과 러빙 방향과는 미소 각도인 기울기를 설정한 쪽이 좋기 때문에, 도 15에 나타난 FFS 모드의 액정 표시 패널(70B)과 같이 화소 전극(78B)에 설치하는 스트라이프 형상의 슬릿(77B)을 주사선(72) 내지 커먼 배선(73)에 대하여 기운 구조로 하는 것이 행해지고 있고, 동일하게 시각으로 색변화를 알지 못하게 되도록 하기 위하여, 도 16에 나타난 FFS 모드의 액정 표시 패널(70C)과 같이, 화소 전극(78C)에 설치하는 스트라이프 형상의 슬릿(77C)을 「〈」자 형상이 되도록 배치하여 듀얼 도메인화하는 것도 행해지고 있다. 또한, 도 15 및 도 16에 나타난 FFS 모드의 액정 표시 패널(70B 및 70C)은 도 13에 나타난 FFS 모드의 액정 표시 패널(70A)과는 화소 전극(78B 내지 78C)에 설치하는 슬릿(77B 내지 77C)의 기울기가 상위할 뿐이므로, 도 13에 나타난 FFS 모드의 액정 표시 패널(70A)과 동일한 구성 부분에 대해서는 동일한 참조 부호를 부여하여 그 상세한 설명은 생략한다.
- <44> [특허 문헌 1] 일본 특개 2005-338256호 공보(단락 [0026] ~ [0060], 도 1, 도 12 ~ 도 17)
- <45> [특허 문헌 2] 일본 특개 2000-131720호 공보(단락 [0002] ~ [0006], 도 1 ~ 도 3)
- <46> [특허 문헌 3] 일본 특개 2002-14363호 공보(특허 청구 범위, 단락 [0002] ~ [0010], [0019] ~ [0026], 도 1, 도 2)
- <47> [특허 문헌 4] 일본 특개 2002-244158호 공보(특허 청구 범위, 단락 [0002] ~ [0013], [0023] ~ [0032], 도 1 ~ 도 4)
- <48> 상술한 바와 같이, FFS 모드의 액정 표시 패널은 IPS 모드의 액정 표시 패널보다 시야각이 넓으며 콘트라스트가 높은 동시에, 투과율이 높기 때문에 밝은 표시가 가능하게 되고, 또한 저전압 구동이 가능한 동시에 보다 큰 저장 용량이 부차적으로 생기기 때문에 별도의 보조 용량선을 설치하지 않아도 표시 화질이 양호하게 된다고 하는 특징을 구비하고 있다. 그러나, 상기 특허 문헌 2 ~ 4에 개시되어 있는 FFS 모드의 액정 표시 패널은 각 화소가 행방향 및 열방향으로 정렬되어 있고, 통상적으로는 스트라이프 배치의 컬러 필터 내지 다이아고널(diagonal) 배치의 컬러 필터와 조합되어서 사용되는 것이지만, 특히 디지털 카메라 등의 화상을 주로 표시하는 용도에 있어서는 각 화소를 서로 어긋나게(alternatively) 배치하는 델타 배치(트라이앵글(triangle) 배치라고도 함)가 채용되는 일이 있다.
- <49> 이 경우, FFS 모드의 액정 표시 패널에 있어서는 각 화소를 델타 배치로 하는 경우, 표시 불균일(unevenness)을 줄이기 위해 슬릿의 형상은 모든 화소 전극에 있어서 동일한 형상으로 하는 것이 바람직하다. 그러나, 신호선을 크랭크 형상이지만 실질적으로 주사선과 직교하는 방향으로 배선 길이를 짧게 하여 배치할 필요가 있기 때문에, 홀수행과 짝수행에서 TFT의 위치가 달라져 버린다. 이와 같은 상태를 도 17을 이용하여 설명한다. 또한, 도 17은 각 화소를 델타 배치로 한 FFS 모드의 액정 표시 패널(70D)의 수 화소분의 개략 평면도에 있어서, 화소 전극(78D)과 이의 화소 전극(78D)에 설치된 슬릿(77D)만을 나타내고, 그 외의 구체적인 구성은 생략되어 있다. 또, 도 17에 있어서의 각 화소간의 파선은 각 화소의 경계를 나타내고, 실선은 신호선의 경로를 나타내고, 또 파선 원으로 둘러싼 부분은 각각의 화소의 TFT가 설치되어 있는 위치를 나타낸다.
- <50> 도 17에 나타난 FFS 모드의 액정 표시 패널(70D)은 홀수행의 화소의 TFT가 도면상 오른쪽 아래에 위치하지만, 짝수행의 화소의 TFT는 도면상 왼쪽 아래에 위치하고 있기 때문에, 신호선을 크랭크 형상이지만 세로 방향으로 직선 형상이면서 배선 길이를 짧게 배치할 수 있다. 그러나, 이 FFS 모드의 액정 표시 패널(70D)은 홀수행의 화소의 화소 전극에 설치된 슬릿의 형상을, 표시 개구를 유효하게 이용할 수 있도록 최적의 형상으로 한 것이지만, 짝수행의 화소 전극에 설치된 슬릿의 형상은 화살표 X로 나타내는 위치의 슬릿 형상이 홀수행의 것과 다르게 되어서 동일한 형상으로 할 수 없기 때문에, 시각 대칭성이 없어져 버린다. 그 때문에, 이 FFS 모드의 액정 표시 패널(70D)을 표시했을 때에는 가로 방향에 얼룩이 생겨 버린다. 반대로, 각 화소의 화소 전극의 슬릿의 형상을 홀수행과 짝수행에서 동일하게 되도록 하면, 표시 개구를 유효하게 이용할 수 없게 된다. 이와 같은 상황은 화소 전극에 설치하는 슬릿을 듀얼 도메인 구조로 한 각 화소를 델타 배치한 FFS 모드의 액정 표시 패널에 대해서도 동일하게 생기는 현상이다.

**발명이 이루고자 하는 기술적 과제**

- <51> 본 발명은 상술한 바와 같은 화소 전극에 설치하는 슬릿을 듀얼 도메인 구조로 한 각 화소를 델타 배치한 FFS 모드의 액정 표시 패널에 있어서의 문제점을 해결하기 위하여 이루어진 것이며, 시각 대칭성을 가지고, 가로 방

향의 얼룩 발생이 없고, 또한 시야각이 넓으며 투과율이 높고 밝은 표시가 가능하여, 표시 화질이 양호한 FFS 모드의 액정 표시 패널을 제공하는 것을 목적으로 한다.

**발명의 구성 및 작용**

- <52> 상기 목적을 달성하기 위하여, 본원의 FFS 모드의 액정 표시 패널의 발명은 평행하게 설치된 복수의 주사선 및 커먼 배선과, 상기 주사선과 직교하는 방향에 크랭크 형상으로 설치된 복수의 신호선과, 복수의 상기 주사선 및 신호선의 사이에 각각 형성된 화소 전극을 가지고, 복수의 상기 화소 전극을 델타 배치한 프린지·필드·스위칭 모드의 액정 표시 패널에 있어서, 상기 복수의 화소 전극의 각각은 서로 이웃이 되는 상기 주사선의 사이에 위치하는 상기 주사선에 평행한 축에 대하여 서로 다른 방향으로 기운 복수의 슬릿을 가지고, 상기 화소 전극에 형성된 슬릿의 패턴은 홀수행의 화소 전극과 짝수행의 화소 전극에서 서로 좌우 반전한 구조를 구비하고 있는 것을 특징으로 한다.
- <53> 또, 본원의 FFS 모드의 액정 표시 패널의 발명은 상기 FFS 모드의 액정 표시 패널에 있어서, 상기 주사선에 평행한 축의 양 측에 설치된 슬릿의 수는 각각의 측에서 동일 수인 것을 특징으로 한다.
- <54> 또, 본원의 FFS 모드의 액정 표시 패널의 발명은 상기 FFS 모드의 액정 표시 패널에 있어서, 상기 주사선에 평행한 축의 상기 화소 전극의 하부에는 상기 커먼 배선이 설치되어 있는 것을 특징으로 한다.
- <55> 또, 본원의 FFS 모드의 액정 표시 패널의 발명은 상기 FFS 모드의 액정 표시 패널에 있어서, 상기 주사선에 평행한 축에 가장 근접하는 양 측의 슬릿의 단부는 상기 주사선에 평행한 축상에서 결합되어 있는 것을 특징으로 한다.
- <56> 이하, 도면을 참조하여 본 발명의 적합한 실시 형태를 설명한다. 단, 이하에 나타내는 실시 형태는 본 발명의 기술 사상을 구체화하기 위한 FFS 모드의 액정 표시 패널의 구성을 제조 공정 순서로 예시하는 것이고, 본 발명을 이 FFS 모드의 액정 표시 패널에 특정하는 것을 의도하는 것은 아니며, 특허 청구 범위에 포함되는 그 외의 실시 형태의 것도 동일하게 적용할 수 있다.
- <57> 또한, 도 1은 주사선 및 커먼 배선 형성 공정에서 형성된 주사선 및 커먼 배선의 패턴을 나타내는 도면이고, 도 2는 대향 전극 형성 공정에서 형성된 대향 전극의 패턴을 나타내는 도면이고, 도 3은 반도체층 형성 공정에서 형성된 반도체층의 패턴을 나타내는 도면이고, 도 4는 신호선 및 드레인 전극 형성 공정에서 형성된 신호선 및 드레인 전극의 패턴을 나타내는 도면이고, 도 5는 콘택트홀 형성 공정에서 형성된 콘택트홀의 패턴을 나타내는 도면이고, 도 6은 도 1 ~ 도 5의 모든 패턴을, 상하 관계를 무시하고 오버랩하여 나타낸 평면도이다.
- <58> 또한, 도 7은 화소 전극 형성 공정에서 형성된 화소 전극의 패턴을 나타내는 도면이고, 도 8은 도 6 및 도 7의 패턴을 상하 관계를 무시하고 오버랩하여 나타낸 평면도이고, 도 9는 컬러 필터 기판에 설치하는 블랙 매트릭스의 패턴을 나타내는 도면이고, 도 10는 도 7의 패턴상에 도 9의 패턴을 오버랩하여 나타낸 도면이다.
- <59> 이 실시 예의 FFS 모드의 액정 표시 패널(10)의 제조 공정을, 어레이 기판의 제조 공정과 컬러 필터 기판의 제조 공정으로 나누어 설명한다.
- <60> [어레이 기판 제조 공정]
- <61> (1) 주사선·커먼 배선 형성 공정
- <62> 우선, 유리 기판 등의 투명 기판(11)의 표면 전체에 걸쳐서 하부가 Al 금속으로 이루어지며 표면이 Mo 금속으로 이루어지는 2층막을 형성한 후, 포토리소그래피법 및 에칭법에 의하여 도 1에 나타낸 바와 같은 패턴의 각각 Mo/Al 인 2층 배선으로 이루어지는 복수의 주사선(12) 및 복수의 커먼 배선(13)을 서로 평행하게 형성한다. 그 때, 주사선(12)의 일부에 TFT의 게이트 전극 G 부분을 돌출시킨다. 또한, 커먼 배선(13)은 서로 이웃이 되는 주사선(12)의 중간에 설치된다. 또한, 도 1에 있어서 파선 부분은 각 화소의 경계 부분을 나타낸다(이하, 다른 도면에 있어서도 동일함)
- <63> (2) 대향 전극 형성 공정
- <64> 그 다음에, ITO로 이루어지는 투명 도전성층을 (1)의 주사선·커먼 배선 형성 공정을 거친 투명 기판(11)의 표면 전체에 걸쳐서 피복하고, 동일한 포토리소그래피법 및 에칭법에 의하여 도 2에 나타낸 바와 같은 패턴의 대향 전극(15)을 형성한다. 이 대향 전극(15)은 커먼 배선(13)과는 전기적으로 접속되어 있지만, 주사선(12) 내지 게이트 전극 G와는 접속되어 있지 않다.

- <65> (3) 절연막 형성 공정
- <66> 그 다음에, 질화 규소층 내지 산화 규소층으로 이루어지는 절연막을 (2)의 대향 전극 형성 공정을 거친 투명 기판(11)의 표면 전체에 걸쳐서 피복한다.
- <67> (4) 반도체층 형성 공정
- <68> 그 다음에, CVD 법에 의해 아몰퍼스(amorphous)·실리콘 (이하 「a-Si」라고 함) 층을 (3)의 절연막 형성 공정을 거친 투명 기판(11)의 표면 전체에 걸쳐서 피복하고, 동일한 포토리소그래피법 및 에칭법에 의하여 도 3에 나타난 바와 같은 패턴의 a-Si 층으로 이루어지는 반도체층(19)을 게이트 전극 G상에 위치하도록 형성한다.
- <69> (5) 신호선·드레인 전극 형성 공정
- <70> 그 다음에, Mo/Al/Mo 인 3층 구조의 도전성층을 (4)의 반도체층 형성 공정을 거친 투명 기판(11)의 표면 전체에 걸쳐서 피복하고, 동일한 포토리소그래피법 및 에칭법에 의하여 도 4에 나타난 바와 같은 패턴의 신호선(14) 및 드레인 전극 D를 형성한다. 이 신호선(14)의 소스 전극 S 부분 및 드레인 전극 D 부분은 모두 반도체층(19)의 표면에 부분적으로 오버랩되어 있다.
- <71> (6) 패시베이션(passivation)막 형성 공정
- <72> 그 다음에, 질화 규소층으로 이루어지는 패시베이션막을 (5)의 신호선·드레인 전극 형성 공정을 거친 투명 기판(11)의 표면 전체에 피복한다.
- <73> (7) 콘택트홀 형성 공정
- <74> 그 다음에, (6)의 패시베이션막 형성 공정을 거친 투명 기판(11)에 대해, 동일한 포토리소그래피법 및 에칭법에 의하여 패시베이션막의 소정 위치에 콘택트홀(20)을 형성하고, 드레인 전극 D의 일부를 노출시킨다. 이 콘택트홀 형성 공정을 거친 투명 기판(11)의 평면도를, 각 층의 상하 관계를 무시하고 투시하여 나타내면 도 6에 나타난 바와 같이 된다.
- <75> (8) 화소 전극 형성 공정
- <76> 또한, ITO로 이루어지는 투명 도전성층을 (7)의 콘택트홀 형성 공정을 거친 투명 기판(11)의 표면 전체에 걸쳐서 피복하고, 동일한 포토리소그래피법 및 에칭법에 의하여 도 7에 나타난 패턴이 되도록 슬릿(17<sub>1</sub>)을 가지는 홀수행의 화소 전극(18<sub>1</sub>) 및 슬릿(17<sub>2</sub>)을 가지는 짝수행의 화소 전극(18<sub>2</sub>)을 형성한다. 이 화소 전극(18<sub>1</sub> 및 18<sub>2</sub>)은 함께 콘택트홀(20)을 통하여 드레인 전극 D와 전기적으로 접속되어 있다. 이 화소 전극 형성 공정을 거친 투명 기판(11)의 평면도를, 각 층의 상하 관계를 무시하고 투시하여 나타내면 도 8에 나타난 바와 같이 된다. 이 후, 표면 전체에 소정의 배향막(도시하지 않음)을 형성함으로써 어레이 기판 AR이 완성된다. 또한, 화소 전극(18<sub>1</sub> 및 18<sub>2</sub>)에 설치되는 각각의 슬릿(17<sub>1</sub> 및 17<sub>2</sub>)의 형상 등에 대해서는 후술한다.
- <77> [컬러 필터 기판 제조 공정]
- <78> 컬러 필터 기판은 도시하지 않는 유리 기판 등으로 이루어지는 투명 기판의 표면 전체에, 예를 들면 감광성 수지로 이루어지는 블랙 매트릭스 형성 재료의 층을 설치하고, 포토리소그래피법에 의해 도 9에 나타내는 패턴의 블랙 매트릭스(21)를 형성하고, 그 다음에 각 화소에 대응하는 위치에 각각 예를 들면 R G B의 3 원색의 컬러 필터층을 형성하고, 그 다음에 컬러 필터층의 표면에 표면이 평평하게 되도록 오버코트(overcoat)층을 형성한다. 또한, 오버코트층의 표면에 소정의 배향막을 형성하는 동시에, 소정 위치에 스페이서(spacer)를 형성하는 것에 의해 컬러 필터 기판이 완성된다.
- <79> 그 후, 어레이 기판 AR 및 컬러 필터 기판을 대향시키고, 주위를 실(seal)재로 실하고, 양 기판 사이에 액정을 주입함으로써, 실시예에 관한 FFS 모드의 액정 표시 패널(10)이 얻어진다. 또한, 이 실시예에 관한 FFS 모드의 액정 표시 패널(10)의 화소 전극(18<sub>1</sub> 및 18<sub>2</sub>)과 블랙 매트릭스(21)와의 배치 관계는 블랙 매트릭스(21)측으로부터 보아 도 10에 나타난 바와 같이 된다.
- <80> 이하에서는 이 실시예에 관한 FFS 모드의 액정 표시 패널(10)의 화소 전극(18<sub>1</sub> 및 18<sub>2</sub>)에 설치하는 각각의 슬릿(17<sub>1</sub> 및 17<sub>2</sub>)의 형상에 대해 도 7, 도 8 및 도 10을 참조하여 설명한다. 홀수행의 화소 전극(18<sub>1</sub>)에 설치된 복수의 슬릿(17<sub>1</sub>)은 서로 이웃이 되는 주사선(12)의 사이에 위치하는 커먼 배선(13)이 설치되어 있는 위치에 해당하

는 주사선(12)에 평행한 축 x(도 7 및 도 8 참조)에 대하여 왼쪽 위측 및 왼쪽 아래측으로 기운 상태로, 실질적으로 축 x에 대하여 선 대칭이 되도록 동일한 갯수씩 설치되어 있다. 동일하게, 짝수행의 화소 전극(18<sub>2</sub>)에 설치된 복수의 슬릿(17<sub>2</sub>)은 축 x에 대하여 오른쪽 위측 및 오른쪽 아래측으로 기운 상태로, 실질적으로 축 x에 대하여 선 대칭이 되도록 동일한 갯수씩 설치되어 있다. 따라서, 이 실시예에 관한 FFS 모드 of 액정 표시 패널(10)에 있어서의 모든 화소의 화소 전극은 화소 전극 단위로 주사선(12)에 평행한 축 x에 대하여 대칭성을 구비하기 때문에, 주사선(12)에 직교하는 방향으로 표시 화질에 시각 의존성이 적게 된다. 또한, 축 x의 양 측에 설치되는 슬릿의 갯수는 서로 차이가 나도 되지만, 굳이 다르게 하는 것은 이점이 없기 때문에, 시각 대칭성을 확보하기 위하여 동일한 갯수씩 설치하는 것이 바람직하다.

<81> 또한, 이 실시예에 관한 FFS 모드 of 액정 표시 패널(10)에 있어서는 홀수행의 화소 전극(18<sub>1</sub>)에 설치된 복수의 슬릿(17<sub>1</sub>)과 짝수행의 화소 전극(18<sub>2</sub>)에 설치된 복수의 슬릿(17<sub>2</sub>)과는 주사선(12)에 수직인 축에 대하여 서로 반전한 구성으로 되어 있다.

<82> 이것은 홀수행의 화소 전극(18<sub>1</sub>)의 제조용 마스크를 반전(뒤집음)시켜서 사용하는 것에 의해 짝수행의 화소 전극(18<sub>2</sub>)을 제조할 수 있음을 의미한다. 따라서, 이 실시예에 관한 FFS 모드 of 액정 표시 패널(10)에 있어서는 행마다 주사선에 수직인 축에 대하여 대칭성을 구비하고 있기 때문에, 주사선(12)에 따른 방향에 있어서도 표시 화질에 시각 의존성이 적게 된다. 이와 같이, 실시예에 관한 FFS 모드 of 액정 표시 패널(10)에 있어서는 표시 개구를 유효하게 이용하면서 주사선에 수직인 방향 및 주사선에 따른 방향 모두 시각 대칭성이 유지되고, 종래 예와 같이 가로 방향에 얼룩이 생기는 일이 없어지는 동시에, 밝은 표시의 FFS 모드 of 액정 표시 패널이 얻어진다.

<83> 또, 실시예에 관한 FFS 모드 of 액정 표시 패널(10)에 있어서 커먼 배선(13)은 주사선(12)과 동일한 재질의 Mo/Al 인 2층 배선으로 이루어지기 때문에, 차광성이다. 그리고 주사선(12)에 평행한 축 x에 가장 근접하는 양 측의 슬릿의 단부는 축 x상에 즉 커먼 배선(13)의 상부에서 결합되어서 「<」자 형상으로 되어 있다. 이 주사선(12)에 평행한 축 x에 가장 근접하는 양 측의 슬릿은 각각 경사 방향이 다르기 때문에 축 x를 기점으로 액정 분자의 배향 방향이 다른 상태가 되므로, 축 x를 따라서 디스클리네이션(disclination)이 발생하지만, 이 디스클리네이션 발생 부분은 커먼 배선(13)에 의하여 차광되어 있다. 그 때문에, 발생한 디스클리네이션은 외부로부터 알아 보기 어려워지기 때문에, 표시 화질이 향상한다.

**발명의 효과**

<84> 본 발명은 상기 구성을 구비하는 것으로 후술하는 뛰어난 효과를 낸다. 즉, 상기의 FFS 모드 of 액정 표시 패널의 발명에 의하면, 홀수행의 화소와 짝수행의 화소로 화소 전극을 구동하기 위한 스위칭 소자, 예를 들면 TFT가 다른 위치에 존재하는 것이 되지만, 신호선의 배선 길이를 짧게 할 수 있는 동시에, 또한 각 화소의 화소 전극에 설치된 슬릿의 형상은 데드 스페이스(dead space)를 최소한으로 하면서도 주사선에 평행한 축에 대하여 대칭인 실질적으로 동일한 형상으로 되어 있는 동시에, 행마다 주사선에 수직인 축에 대하여 대칭성을 구비하고 있기 때문에, 표시 개구를 유효하게 이용하면서 주사선에 평행한 방향 및 수직인 방향 모두 시각 대칭성이 유지되고, 종래 예와 같이 가로 방향에 얼룩이 생기는 일이 없어지는 동시에 밝은 표시의 FFS 모드 of 액정 표시 패널이 얻어진다.

<85> 또, 상기 발명에 의하면, 주사선에 평행한 축의 양 측에 설치된 화소 전극의 슬릿 수는 각각의 측에서 동일수로 되어 있기 때문에, 화소 전극의 형상은 1 화소내에서 주사선과 평행한 축에 대하여 완전하게 가까운 대칭성을 가지게 되고, 주사선에 수직인 방향의 시각 대칭성이 높아져서, 보다 시야각이 넓으며 표시 화질이 양호한 FFS 모드 of 액정 표시 패널이 얻어진다.

<86> 또, 상기 발명에 의하면, 커먼 배선은 통상은 주사선과 동일한 재질의 도전성 재료로 제작되기 때문에 불투명하지만, 이 커먼 배선에 의해 서로 다른 방향으로 기운 슬릿끼리가 서로 이웃이 되는 위치에서 발생하는 디스클리네이션 부분을 차광할 수 있고, 표시 화질이 양호한 FFS 모드 of 액정 표시 패널이 얻어진다.

<87> 상기 발명에 의하면, 주사선에 평행한 축에 가장 근접하는 양 측의 슬릿의 단부를 주사선에 평행한 축상에서 결합함으로써, 화소 전극의 면적을 유효하게 이용할 수 있고, 또 양 슬릿의 결합점 근방의 디스클리네이션의 발생이 억제되기 때문에, 표시 화질이 보다 양호한 FFS 모드 of 액정 표시 패널이 얻어진다.

**도면의 간단한 설명**

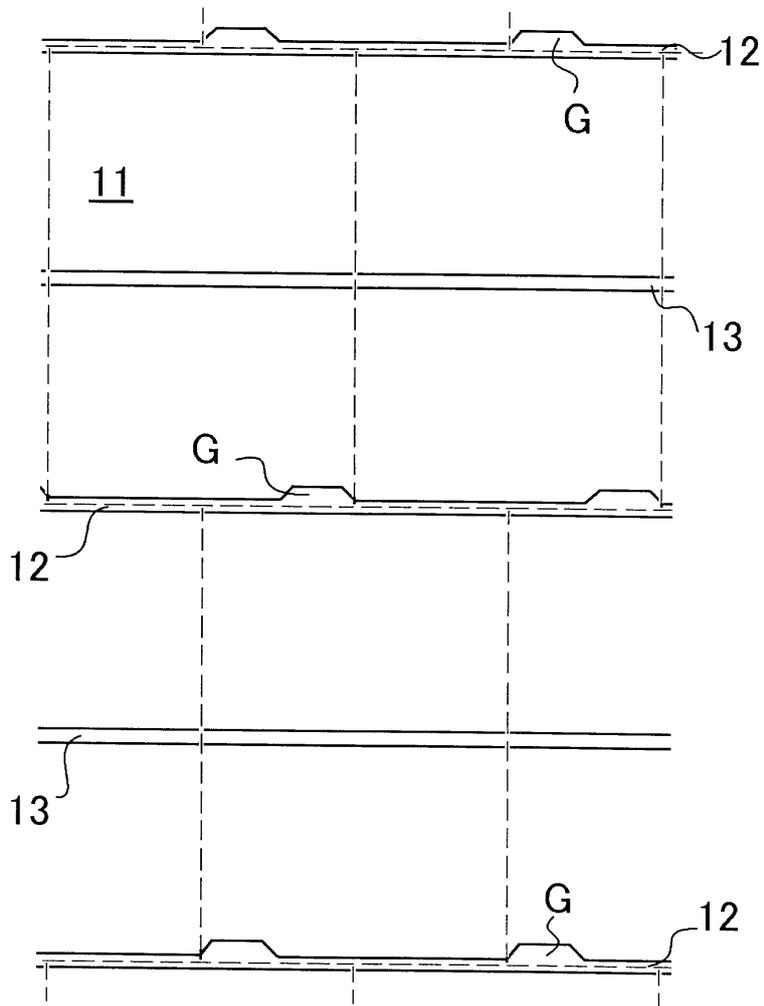
- <1> 도 1은 주사선 및 커먼 배선 형성 공정에서 형성된 주사선 및 커먼 배선의 패턴을 나타내는 도면.
- <2> 도 2는 대향 전극 형성 공정에서 형성된 대향 전극의 패턴을 나타내는 도면.
- <3> 도 3은 반도체층 형성 공정에서 형성된 반도체층의 패턴을 나타내는 도면.
- <4> 도 4는 신호선 및 드레인 전극 형성 공정에서 형성된 신호선 및 드레인 전극의 패턴을 나타내는 도면.
- <5> 도 5는 콘택트홀 형성 공정에서 형성된 콘택트홀의 패턴을 나타내는 도면.
- <6> 도 6은 도 1 ~ 도 5의 모든 패턴을 상하 관계를 무시하고 오버랩(overlap)하여 나타낸 평면도.
- <7> 도 7은 화소 전극 형성 공정에서 형성된 화소 전극의 패턴을 나타내는 도면.
- <8> 도 8은 도 6 및 도 7의 패턴을 상하 관계를 무시하고 오버랩하여 나타낸 평면도.
- <9> 도 9는 컬러 필터 기판에 설치하는 블랙 매트릭스의 패턴을 나타내는 도면.
- <10> 도 10은 도 7의 패턴상에 도 9의 패턴을 오버랩하여 나타낸 도면.
- <11> 도 11은 IPS 모드의 액정 표시 패널의 1 화소분의 개략 평면도.
- <12> 도 12은 도 11의 XII-XII 선에 따른 개략 단면도.
- <13> 도 13은 FFS 모드의 액정 표시 패널의 1 화소분의 개략 평면도.
- <14> 도 14는 도 13의 XIV-XIV 선에 따른 개략 단면도.
- <15> 도 15은 슬릿을 기울여서 설치한 FFS 모드의 액정 표시 패널의 1 화소분의 평면도.
- <16> 도 16은 듀얼 도메인(dual-domain)화한 FFS 모드의 액정 표시 패널의 1 화소분의 평면도.
- <17> 도 17은 화소를 델타 배치로 한 FFS 모드의 액정 표시 패널(70D)의 수 화소분의 대략 평면도.

<부호의 설명>

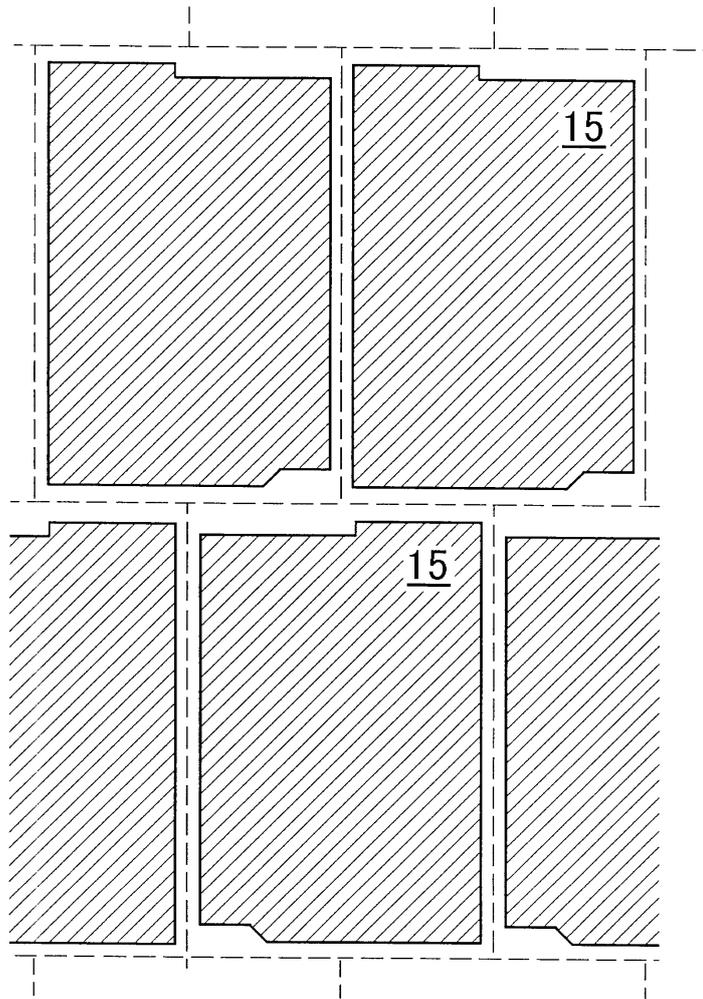
- <19> 10 FFS 모드의 액정 표시 패널
- <20> 11 투명 기판
- <21> 12 주사선
- <22> 13 커먼 배선
- <23> 14 신호선
- <24> 15 대향 전극
- <25> 17<sub>1</sub>, 17<sub>2</sub> 슬릿
- <26> 18<sub>1</sub>, 18<sub>2</sub> 화소 전극
- <27> 19 반도체층
- <28> 20 콘택트홀
- <29> 21 블랙 매트릭스
- <30> x 주사선에 평행한 축

도면

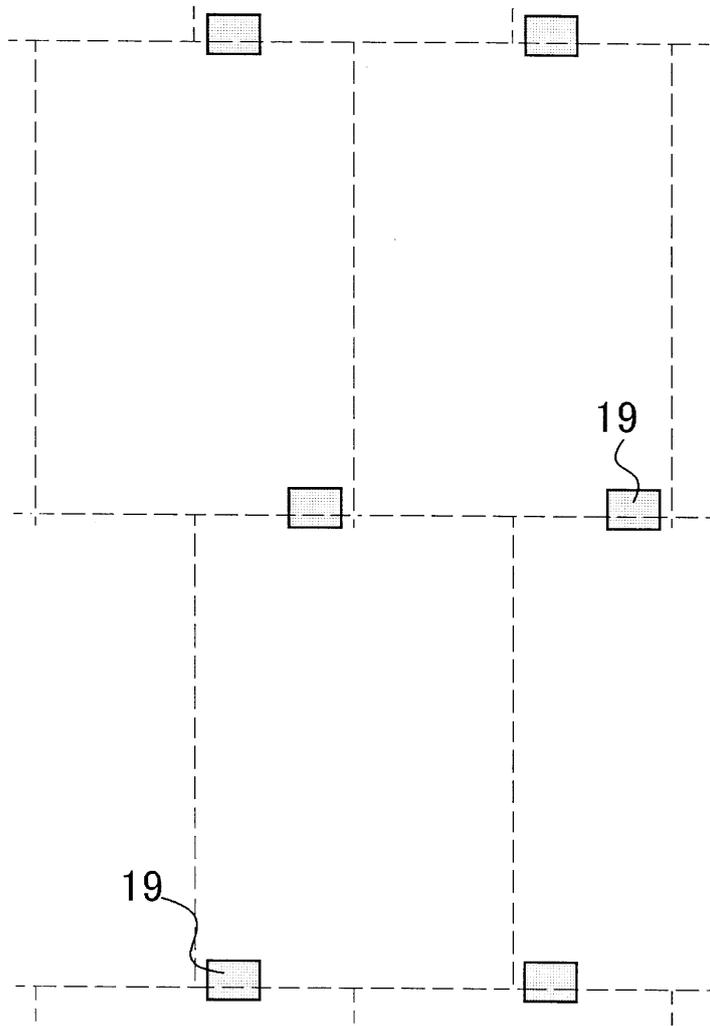
도면1



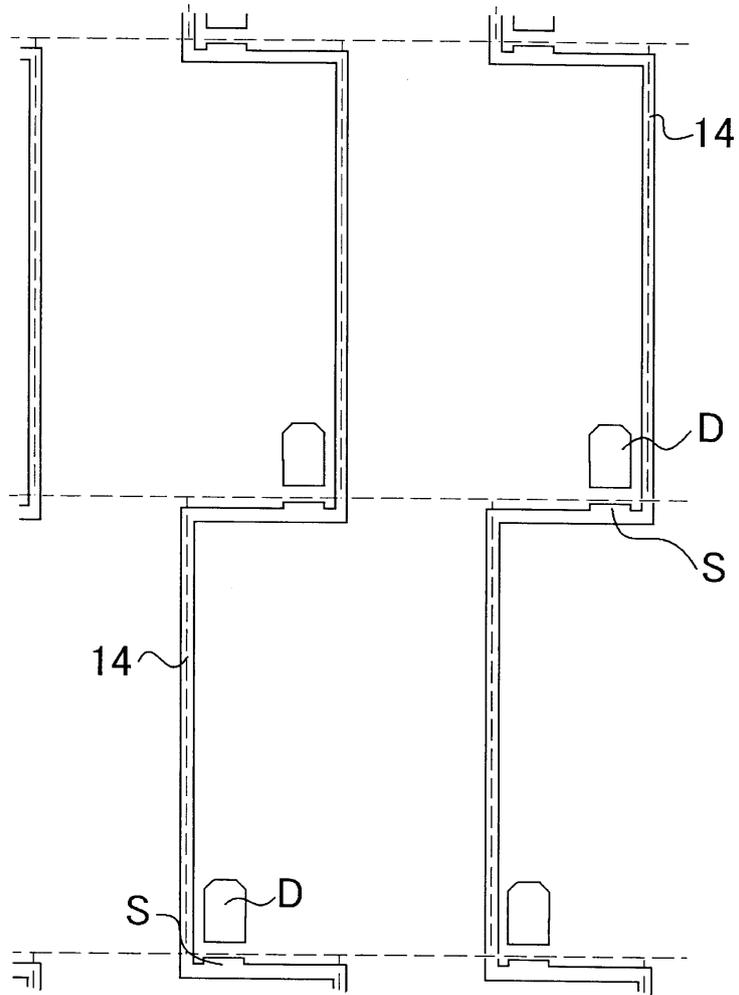
도면2



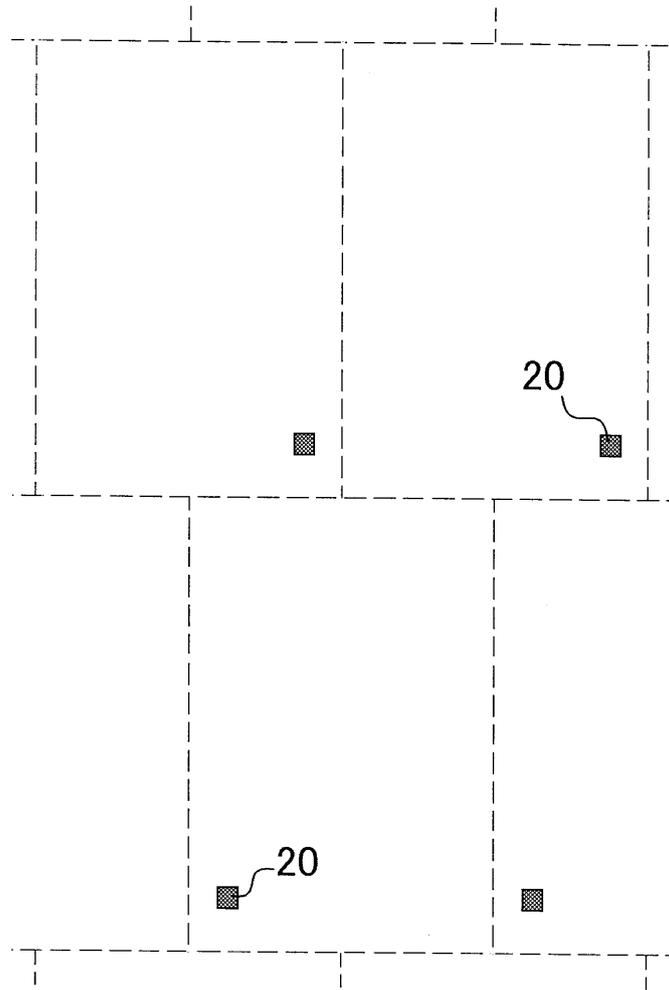
도면3



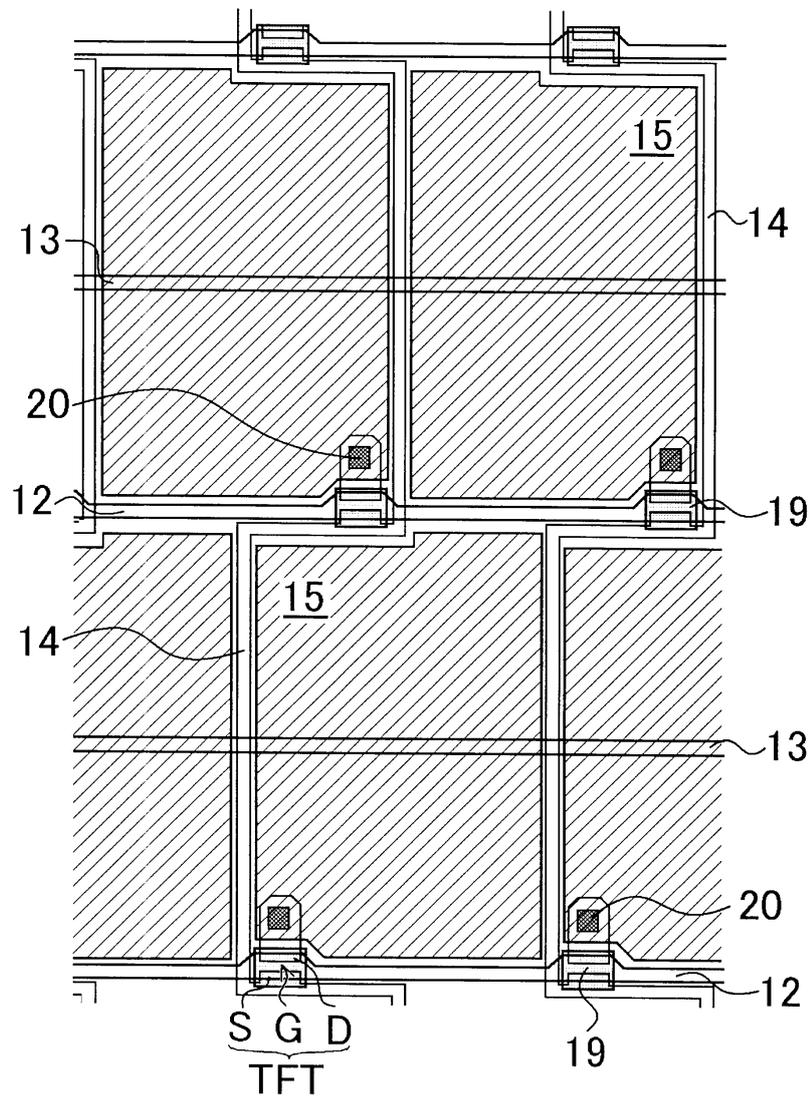
도면4



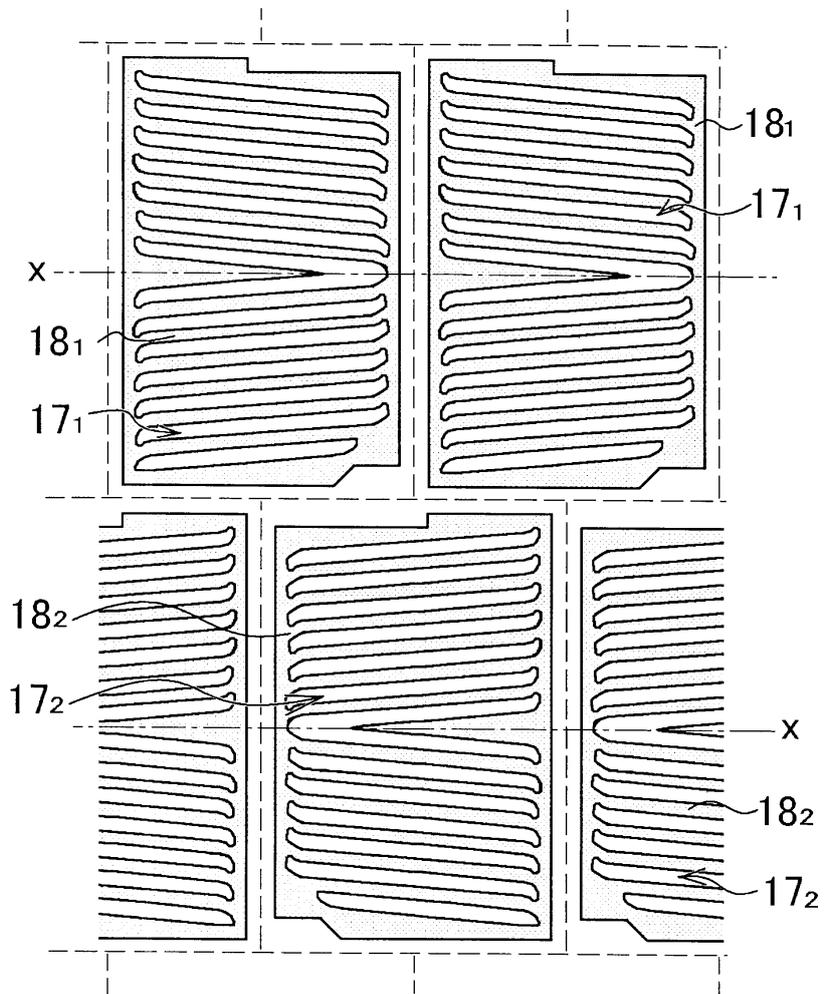
도면5



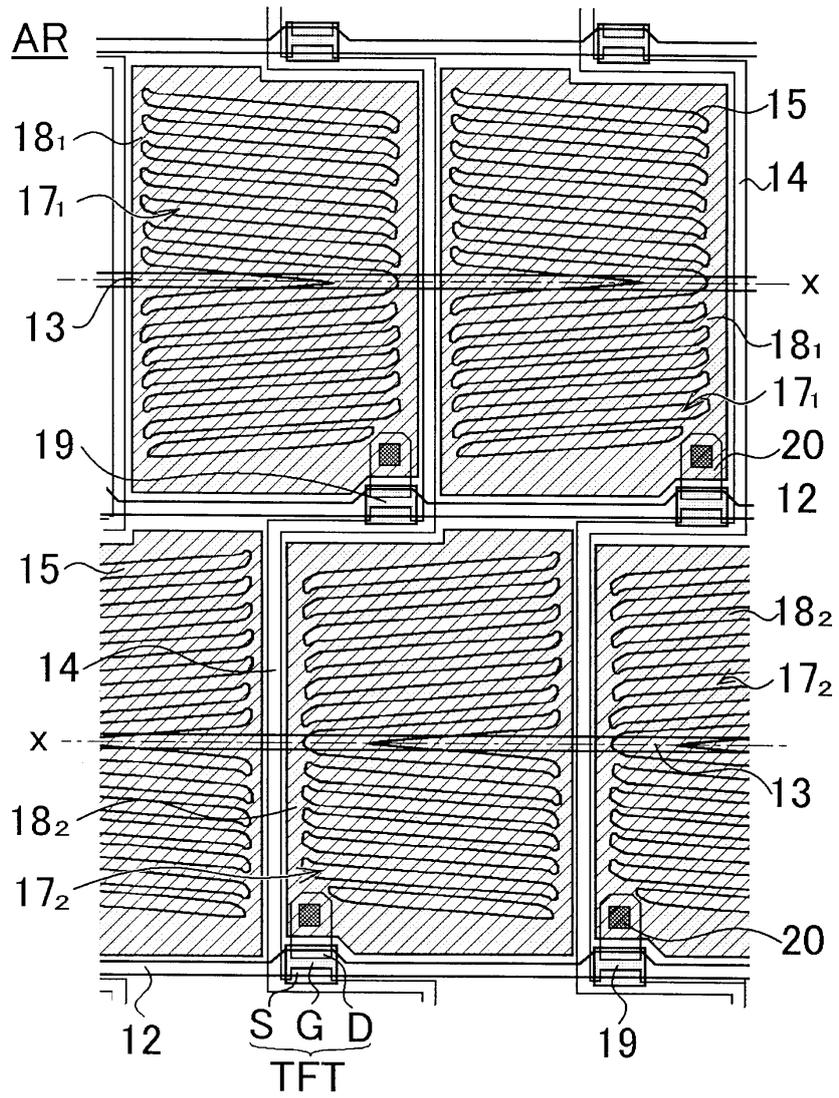
도면6



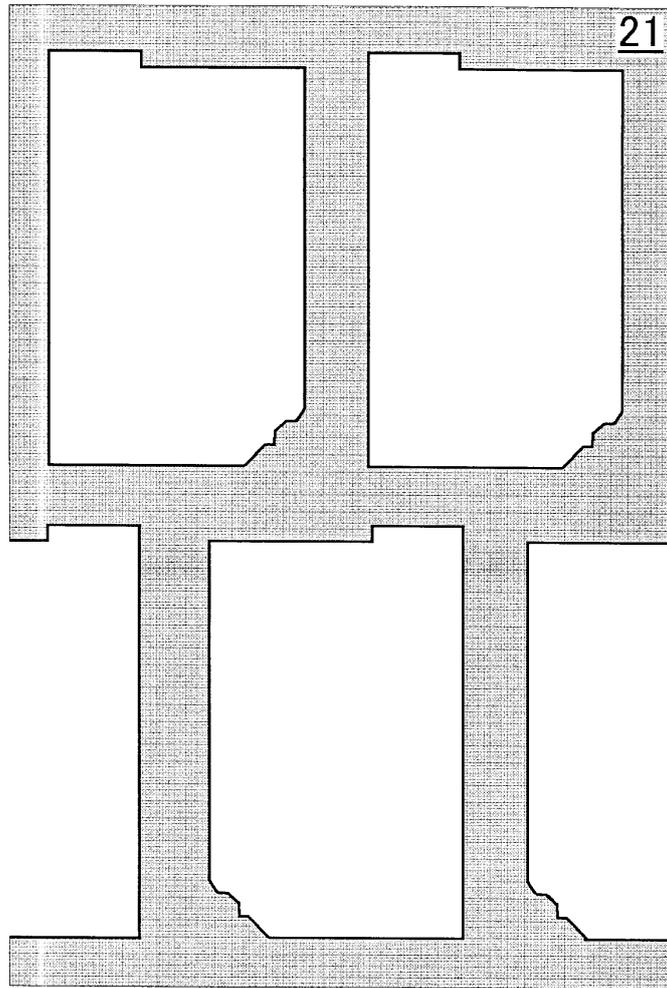
도면7



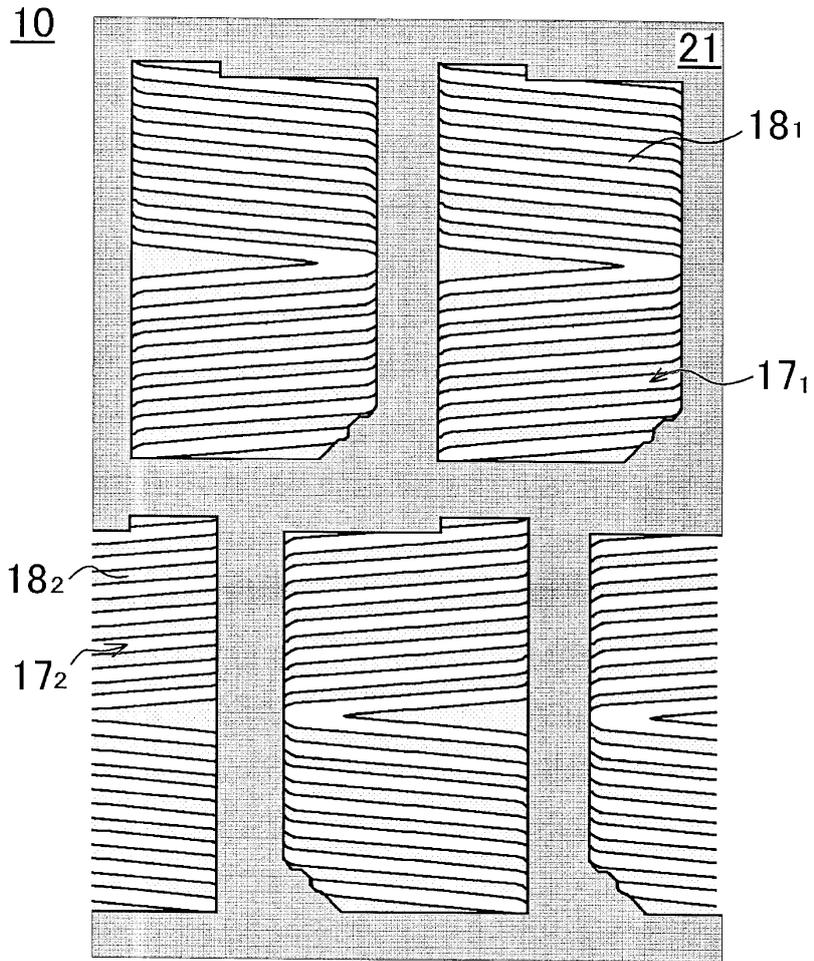
도면8



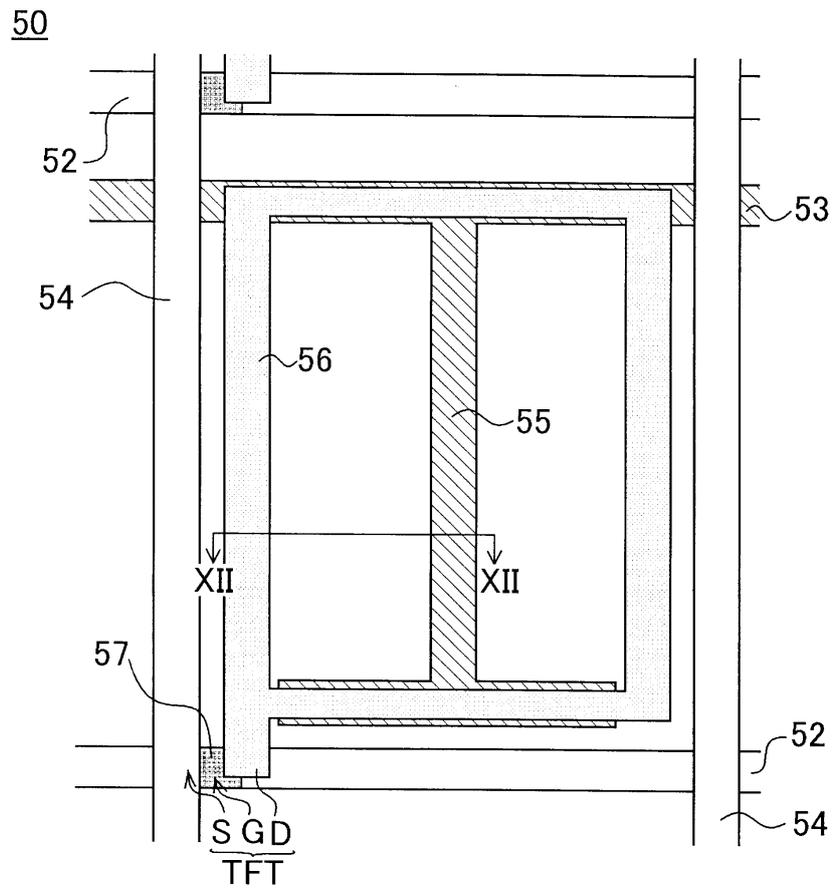
도면9



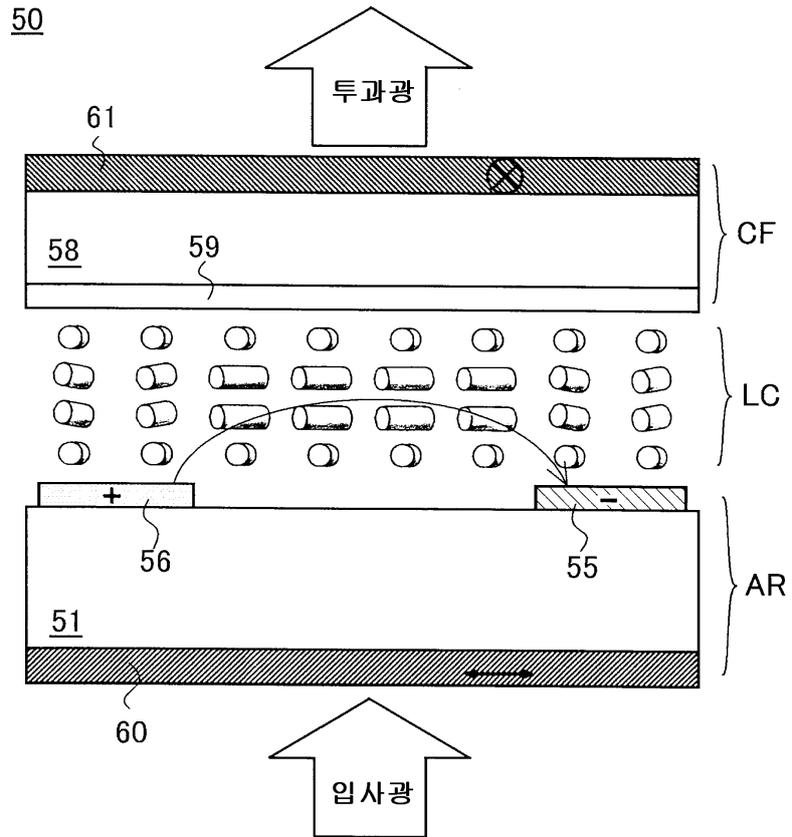
도면10



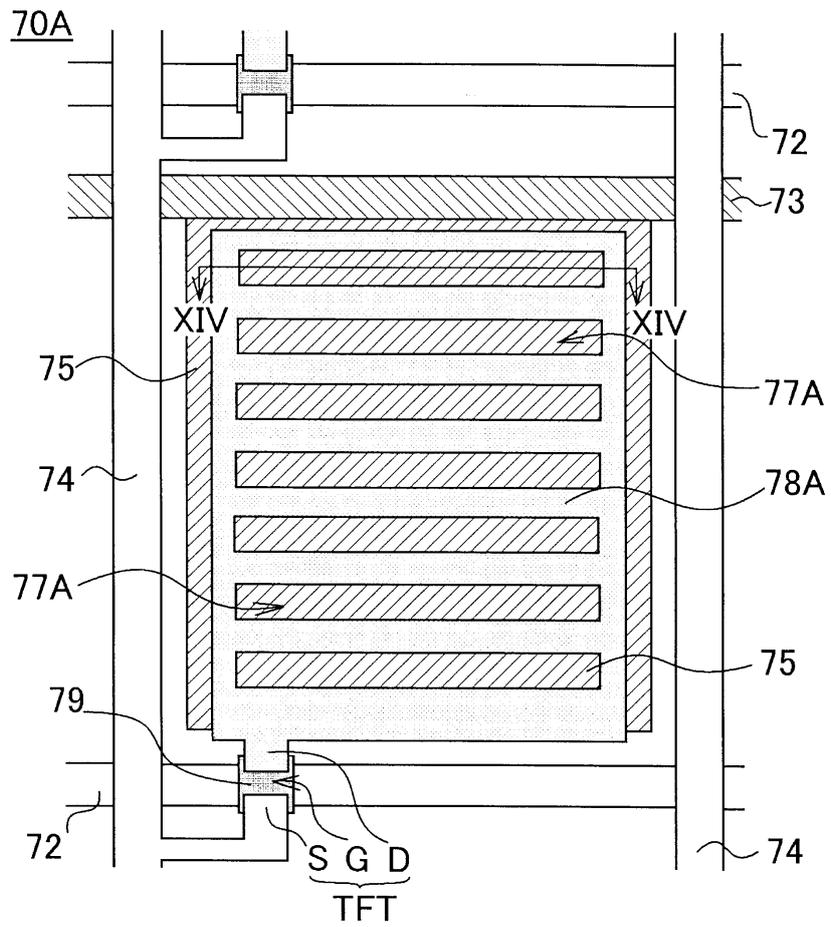
도면11



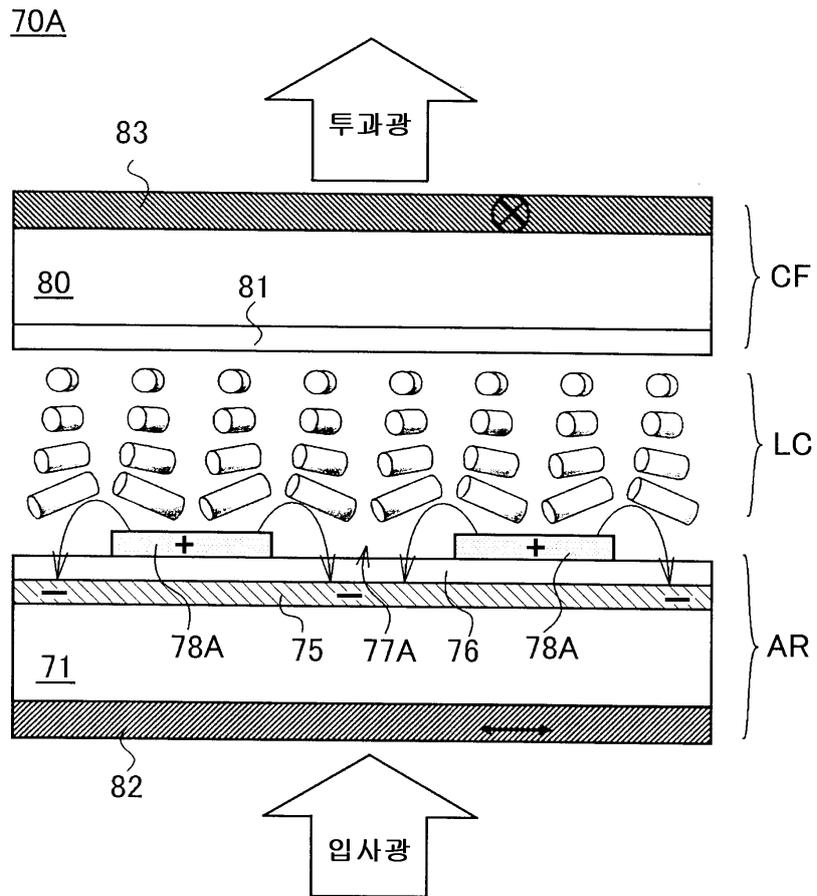
도면12



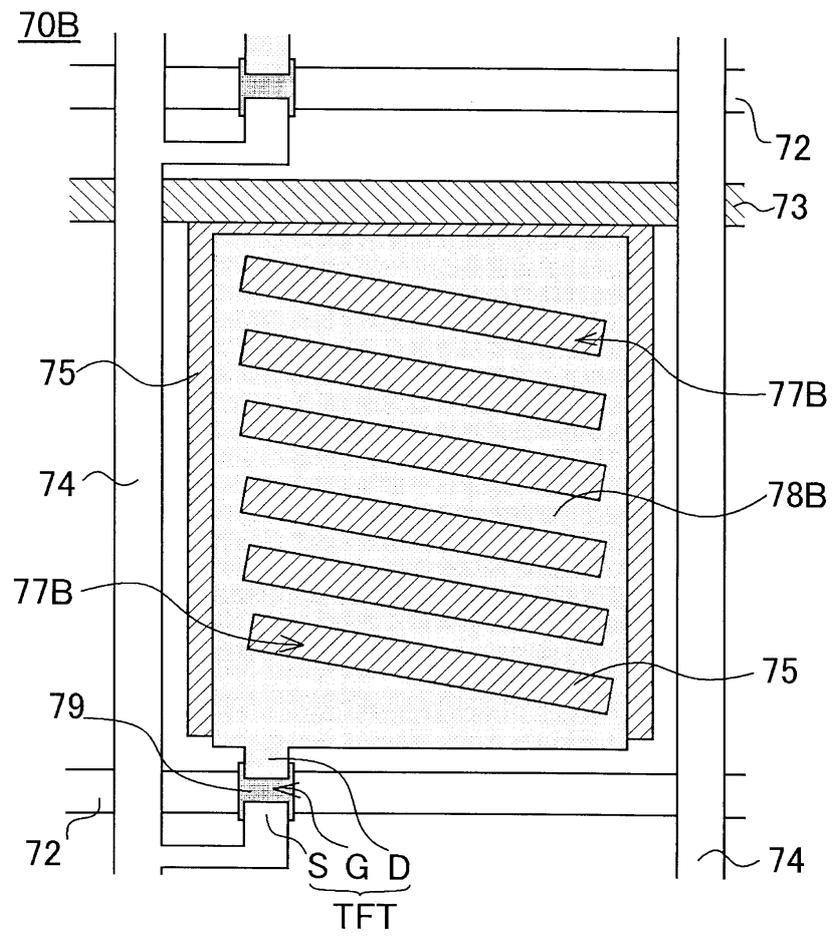
도면13



도면14



도면15





도면17

70D

