(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2016 年 3 月 10 日(10.03.2016)

WIPO | PCT

(10) 国際公開番号
WO 2016/035294 A1

(51) 国際特許分類:
G09G 3/30 (2006.01) *H01L 51/50* (2006.01)
G09G 3/20 (2006.01)

(21) 国際出願番号: PCT/JP2015/004318

(22) 国際出願日: 2015 年 8 月 27 日(27.08.2015)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2014-177494 2014 年 9 月 1 日(01.09.2014) JP

(71) 出願人: 株式会社ＪＯＬＥＤ(JOLED INC.) [JP/JP]; 〒1010054 東京都千代田区神田錦町三丁目２３番地 Tokyo (JP).

(72) 発明者: 澤　一樹(SAWA, Kazuki). 林　宏(HAYASHI, Hiroshi). 前田　智之(MAEDA, Tomoyuki).

(74) 代理人: 吉川　修一, 外(YOSHIKAWA, Shuichi et al.); 〒5320011 大阪府大阪市淀川区西中島５丁目３番１０号タナカ・イトーピア新大阪ビル６階 新居国際特許事務所内 Osaka (JP).

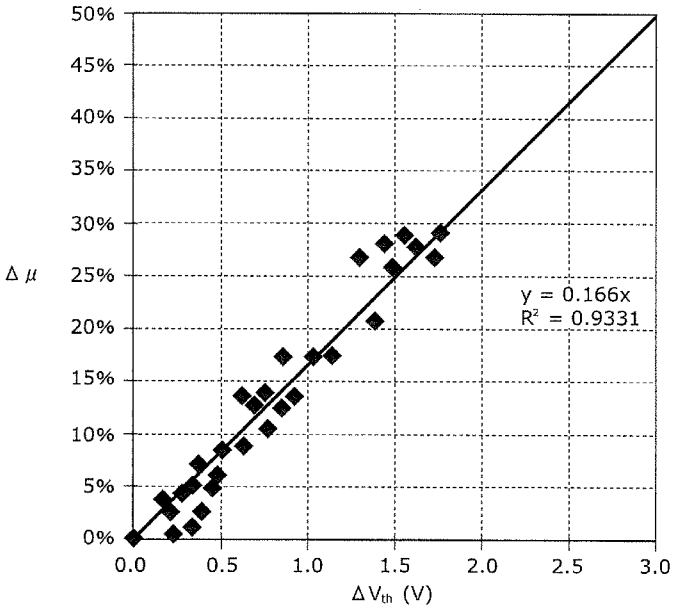
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告（条約第 21 条(3)）

(54) **Title**: DISPLAY DEVICE CORRECTION METHOD AND DISPLAY DEVICE CORRECTION DEVICE

(54) 発明の名称 : 表示装置の補正方法および表示装置の補正装置



(57) **Abstract**: The present invention provides a display device correction method that is to be carried out by the control unit (20) of an organic EL display (10) that comprises an organic EL panel (11), which includes a plurality of display pixels (P), and the control unit (20), which controls the display by the organic EL panel (11). The correction method comprises: acquiring a cumulative value of pixel signals supplied to a drive transistor (T2) which is a component of a pixel to be processed among the plurality of display pixels (P) and supplies a drive current in accordance with the pixel signals to an organic EL element (OEL); calculating the shift amount of the threshold voltage for the drive transistor (T2) using the cumulative value; calculating the change in mobility using the shift amount; and calculating a correction parameter for correcting the pixel signals using the change in mobility.

(57) 要約: 複数の表示画素（Ｐ）を有する有機ＥＬパネル（１１）と、有機ＥＬパネル（１１）の表示制御を行う制御部（２０）とを備える有機ＥＬディスプレイ（１０）において、制御部（２０）により実行される表示装置の補正方法であって、複数の表示画素（Ｐ）のうちの処理対象画素を構成する駆動トランジスタ（Ｔ２）であって、画素信号に応じた駆動電流を有機ＥＬ素子（ＯＥＬ）に供給する駆動トランジスタ（Ｔ２）に供給される画素信号の累積値を取得し、当該累積値を用いて駆動トランジスタ（Ｔ２）における閾値電圧のシフト量の算出を行い、当該シフト量を用いて移動度の変化量の算出を行い、当該移動度の変化量を用いて画素信号を補正するための補正パラメータの算出を行う。

WO 2016/035294 A1

明　細　書

発明の名称 ： 表示装置の補正方法および表示装置の補正装置

技術分野

[0001] 本開示は、表示装置の補正方法および表示装置の補正装置に関する。

背景技術

[0002] 近年、液晶ディスプレイに代わる次世代のフラットパネルディスプレイの一つとして、有機ＥＬ（Ｅｌｅｃｔｒｏ　Ｌｕｍｉｎｅｓｃｅｎｃｅ）を利用した有機ＥＬディスプレイが注目されている。

[0003] 有機ＥＬディスプレイは、複数の表示画素がマトリクス状に配置された有機ＥＬパネルを備えている。表示画素は、有機ＥＬ素子と、画素信号に応じた駆動電流を有機ＥＬ素子に供給する駆動トランジスタとを有する。

[0004] 有機ＥＬディスプレイ等のアクティブマトリクス方式の表示装置には、駆動トランジスタとして薄膜トランジスタ（ＴＦＴ：Ｔｈｉｎ　Ｆｉｌｍ　Ｔｒａｎｓｉｓｔｏｒ）が用いられる。ＴＦＴでは、通電時のゲート－ソース間電圧等のストレスにより、ＴＦＴの閾値電圧が経時的にシフトする。そして、閾値電圧の経時的なシフトは、有機ＥＬ素子への供給電流量変動の原因となるため、表示装置の輝度制御に影響し、表示品質を悪化させる。

[0005] 有機ＥＬディスプレイでは、表示品質の悪化を防止するため、画素信号の累積値（以下、適宜「累積値」と略称する）を求め、当該累積値を用いて画素信号を補正している。画素信号は、１フレーム分の画像を示す映像信号に含まれる信号であり、１つの画素の色度、彩度および階調値等を含む。

先行技術文献

特許文献

[0006] 特許文献1：特開２００４－１４５２５７号公報

発明の概要

発明が解決しようとする課題

[0007] しかしながら、従来の表示装置では、階調値に対する補正の精度が十分で

はないという問題があり、さらなる表示品質の向上が求められている。

[0008] 本開示は、表示品質を向上させることができる表示装置の補正方法および表示装置の補正装置を提供する。

課題を解決するための手段

[0009] 本開示における表示装置の補正方法は、複数の表示画素を有する表示パネルと、前記表示パネルの表示制御を行う制御部とを備える表示装置において、前記制御部により実行される表示装置の補正方法であって、前記複数の表示画素のうちの処理対象画素を構成する駆動トランジスタであって、画素信号に応じた駆動電流を発光素子に供給する駆動トランジスタに供給される前記画素信号の累積値を取得し、前記累積値を用いて前記駆動トランジスタにおける閾値電圧のシフト量の算出を行い、前記シフト量を用いて移動度の変化量の算出を行い、前記移動度の変化量を用いて画素信号の階調値を補正するための補正パラメータの算出を行う。

[0010] 本開示における表示装置の補正装置は、複数の表示画素を有する表示パネルと、前記表示パネルの表示制御を行う制御部とを備える表示装置の補正装置であって、前記複数の表示画素の各々は、発光素子と、画素信号に応じた駆動電流を前記発光素子に供給する駆動トランジスタとを有し、前記制御部は、前記複数の表示画素のうちの処理対象画素を構成する前記駆動トランジスタに供給される前記画素信号の累積値を取得し、前記累積値を用いて前記駆動トランジスタにおける閾値電圧のシフト量の算出を行い、前記シフト量を用いて移動度の変化量の算出を行い、前記移動度の変化量を用いて画素信号の階調値を補正するための補正パラメータの算出を行う。

発明の効果

[0011] 本開示における表示装置の補正方法および表示装置の補正装置は、表示品質を向上させることができる。

図面の簡単な説明

[0012] [図1]図１は、実施の形態における有機ＥＬディスプレイの外観を示す外観図である。

[図2]図２は、実施の形態における有機ＥＬディスプレイの構成の一例を示すブロック図である。

[図3]図３は、実施の形態における制御部の構成の一例を示すブロック図である。

[図4]図４は、実施の形態におけるストレス補正の処理手順を示すフローチャートである。

[図5]図５は、（$V_{gs}-V_{th}$）の設計値別に、累積値に対する閾値電圧のシフト量を計測した結果を示すグラフである。

[図6]図６は、閾値電圧のシフト量に対する移動度の変化量を測定した結果を示すグラフである。

[図7]図７は、移動度の変化量に対するゲインの値を示すグラフである。

発明を実施するための形態

[0013] ［課題の詳細］

画素信号に対する補正には、例えば、（１）閾値電圧のシフトに対する階調値の補正、および、（２）駆動トランジスタにおける電荷の移動度を用いた階調値の補正等がある。

[0014] （１）閾値電圧のシフトに対する階調値の補正は、駆動トランジスタのゲートソース間に電圧が印加されることによる駆動トランジスタの劣化により、有機ＥＬパネルにおける輝度の低下を防止するために実行される。駆動トランジスタのゲートソース間に電圧が印加されると、駆動トランジスタは経時劣化し、閾値電圧がシフトする。閾値電圧がシフトすると、同じ電圧がゲートに印加された場合でも、駆動トランジスタのソースドレイン間に流れる駆動電流の電流量が低下する。これにより、有機ＥＬ素子に供給される駆動電流の電流量が低下して、有機ＥＬ素子の輝度が低下する。閾値電圧のシフト量を用いた階調値の補正では、画素信号の累積値と閾値電圧のシフト量との関係性を利用する。当該関係性により、画素信号の累積値を算出することで閾値電圧のシフト量が求められる。

[0015] （２）駆動トランジスタにおける電荷の移動度を用いた補正では、駆動ト

ランジスタに流れる電流量から移動度を求め、当該移動度を用いて階調値を補正する。

[0016] 従来、上述した２つの補正は、独立して実行されていた。

[0017] ここで、本発明者らは、上述した閾値電圧のシフト量と移動度の変化量との間には、相関関係があることを見いだした。当該相関関係を利用して階調値の補正を行うことにより、より高精度に階調値の補正を行うことができ、表示品質を改善することができると考えられる。

[0018] 以下、適宜図面を参照しながら、実施の形態を詳細に説明する。但し、必要以上に詳細な説明は省略する場合がある。例えば、既によく知られた事項の詳細説明や実質的に同一の構成に対する重複説明を省略する場合がある。これは、以下の説明が不必要に冗長になるのを避け、当業者の理解を容易にするためである。

[0019] なお、発明者らは、当業者が本開示を十分に理解するために添付図面および以下の説明を提供するのであって、これらによって請求の範囲に記載の主題を限定することを意図するものではない。

[0020] （実施の形態）

以下、図１～図７を用いて、実施の形態に係る表示装置の補正方法および補正装置を説明する。

[0021] ［１－１．構成］

図１は、本実施の形態における有機ＥＬディスプレイ１０の外観を示す外観図である。図２は、本実施の形態における有機ＥＬディスプレイ１０の構成の一例を示すブロック図である。

[0022] 図２に示すように、有機ＥＬディスプレイ１０は、有機ＥＬパネル１１と、データ線駆動回路１２と、走査線駆動回路１３と、メモリ１４と、制御部２０と、を備えている。

[0023] ［１－１－１．有機ＥＬパネル、駆動回路およびメモリ］

有機ＥＬパネル１１は、複数の表示画素を有する表示パネルの一例であり、マトリクス状に配置された複数の表示画素Ｐと、複数の表示画素Ｐに接続

される複数の走査線ＧＬと、複数のデータ線ＳＬとを備えている。

[0024] 表示画素Ｐは、本実施の形態では、有機ＥＬ素子ＯＥＬと、選択トランジスタＴ１と、駆動トランジスタＴ２と、容量素子Ｃ１とを備えている。

[0025] 選択トランジスタＴ１は、走査線ＧＬの電圧に応じて表示画素Ｐの選択および非選択を切り替える。選択トランジスタＴ１は、薄膜トランジスタであり、ゲート端子が走査線ＧＬに、ソース端子がデータ線ＳＬに、ドレイン端子がノードＮ１にそれぞれ接続されている。

[0026] 駆動トランジスタＴ２は、データ線ＳＬの電圧に応じた駆動電流を有機ＥＬ素子ＯＥＬに供給する。駆動トランジスタＴ２は、薄膜トランジスタである。より具体的には、駆動トランジスタＴ２は、酸化物半導体素子である。例えば、駆動トランジスタＴ２は、ＴＡＯＳ（透明アモルファス酸化物半導体、Ｔｒａｎｓｐａｒｅｎｔ Ａｍｏｒｐｈｏｕｓ Ｏｘｉｄｅ Ｓｅｍｉｃｏｎｄｕｃｔｏｒ）などの酸化物半導体を用いて形成される。駆動トランジスタＴ２は、ゲート端子がノードＮ１に、ソース端子が有機ＥＬ素子ＯＥＬのアノード電極にそれぞれ接続され、ドレイン端子に電圧ＶＴＦＴが供給されている。

[0027] 有機ＥＬ素子ＯＥＬは、駆動電流に応じて発光する発光素子である。駆動電流は、駆動トランジスタＴ２から供給される。有機ＥＬ素子ＯＥＬは、アノード電極が駆動トランジスタＴ２のソース端子に接続され、カソード電極が接地されている。

[0028] 容量素子Ｃ１は、データ線ＳＬの電圧に応じた電荷が蓄積される容量素子であり、一端がノードＮ１に、他端が駆動トランジスタＴ２のソース端子に接続されている。

[0029] データ線駆動回路１２は、複数のデータ線ＳＬに対し、制御部２０から出力される補正信号に応じた電圧を供給する。

[0030] 走査線駆動回路１３は、複数の走査線ＧＬに対し、制御部２０から出力される駆動信号に応じた電圧を供給する。

[0031] なお、本実施の形態では、選択トランジスタＴ１および駆動トランジスタ

Ｔ２がＮ型のＴＦＴである場合を例に説明したが、Ｐ型のＴＦＴであっても構わない。この場合でも、容量素子Ｃ１は、駆動トランジスタＴ２のゲートソース間に接続される。

[0032] メモリ１４は、本実施の形態では、揮発性メモリと、不揮発性メモリとを含んでいる。揮発性メモリは、例えば、ＤＲＡＭ（Ｄｙｎａｍｉｃ Ｒａｎｄｏｍ Ａｃｃｅｓｓ Ｍｅｍｏｒｙ）あるいはＳＲＡＭ（Ｓｔａｔｉｃ Ｒａｎｄｏｍ Ａｃｃｅｓｓ Ｍｅｍｏｒｙ）である。不揮発性メモリは、例えば、Ｆｌａｓｈメモリである。メモリ１４には、映像信号の補正のための補正パラメータ、および、演算結果等が記憶される。

[0033] ［１－１－２．制御部］

制御部２０は、有機ＥＬパネル１１における映像の表示を制御する回路であり、例えば、ＴＣＯＭ（タイミングコントローラ）等を用いて構成される。なお、制御部２０は、マイクロコントローラを含むコンピュータシステム、あるいは、システムＬＳＩ（Ｌａｒｇｅ Ｓｃａｌｅ Ｉｎｔｅｇｒａｔｉｏｎ：大規模集積回路）等を用いて構成されていても構わない。

[0034] 制御部２０は、外部から入力された映像信号に対する補正処理、および、補正された映像信号を用いた書き込み処理の制御等を行う。映像信号は、ここでは、１つのフレームで構成される画像を有機ＥＬパネル１１に表示させるための信号である。映像信号には、映像信号により示される画像を構成する複数の画素に対応する画素信号が含まれる。画素信号には、色度、彩度および階調値等が含まれる。

[0035] 映像信号に対する補正処理には、上述したように、画素信号の階調値の補正が含まれる。画素信号の階調値の補正は、駆動トランジスタの劣化に対応するために実行される。制御部２０は、階調値を補正した補正信号を生成し、当該補正信号をデータ線駆動回路１２に出力する。

[0036] 図３は、本実施の形態における制御部２０の構成の一例を示すブロック図である。図３では、制御部２０を構成する構成要素の一部、ストレス補正に関する部分について図示している。制御部２０には、図３に示す構成の他に

、駆動信号を生成する回路等が含まれるが、図示は省略する。

[0037] 図３に示すように、制御部２０は、入力部２１と、ストレス補正部２２とを備えている。制御部２０は、本実施の形態に係る補正装置に相当する。

[0038] 入力部２１は、外部入力される映像信号を受け付け、画像のサイズの調整等を行う。入力部２１は、有機ＥＬパネル１１を構成する複数の表示画素Ｐそれぞれの階調値を順次取得し、ストレス補正部２２の加算値算出部２３および補正部２９に対して出力する。

[0039] ストレス補正部２２は、駆動トランジスタＴ２のストレスの累積値を用いてストレス補正を行う。ストレス補正部２２は、図３に示すように、加算値算出部２３と、加算部２４と、シフト量算出部２５と、補正パラメータ算出部２６と、補正部２９とを備えている。

[0040] 加算値算出部２３は、画素信号の階調値から、表示画素Ｐを構成する駆動トランジスタのストレス値を算出する。駆動トランジスタＴ２のストレス値は、画素信号の階調値と、メモリ１４に記憶された累積値とに応じた値になる。加算値算出部２３は、ストレス値として、一定の電圧値が継続して印加されたと仮定したときの時間換算値を求める。

[0041] 加算部２４は、メモリ１４に記憶された累積値にストレス値を加算した値を、新たな累積値としてメモリ１４に上書きする。

[0042] シフト量算出部２５は、メモリ１４に記憶された累積値を用いて駆動トランジスタＴ２における閾値電圧のシフト量の算出を行う。

[0043] 補正パラメータ算出部２６は、画素信号の階調値を補正するための補正パラメータの算出を行う。後述する補正部２９では、階調値×ゲインＡ＋オフセットＢの式を用いて、階調値を補正する。補正パラメータ算出部２６は、ゲイン算出部２７と、オフセット算出部２８とを備えている。

[0044] ゲイン算出部２７は、シフト量を用いて移動度の変化量の算出を行い、当該移動度を用いてゲインＡの算出を行う。ゲイン算出部２７は、Δμ ＬＵＴ２７ａおよびゲインＬＵＴ２７ｂの２つのルックアップテーブルを備えている。ルックアップテーブルの詳細については後述する。

[0045] オフセット算出部２８は、シフト量を用いてオフセットＢの算出を行う。

[0046] 補正部２９は、上述したように、階調値×ゲインＡ＋オフセットＢの式を用いて、階調値を補正し、補正後の階調値を補正信号として出力する。

[0047] ［１－２．動作］

図４は、本実施の形態におけるストレス補正の処理手順を示すフローチャートである。

[0048] ［１－２－１．閾値のシフト量の算出］

シフト量算出部２５は、メモリ１４に記憶された累積値を用いて駆動トランジスタＴ２における閾値電圧のシフト量ΔV_{th}を算出する（Ｓ１１）。閾値電圧のシフト量ΔV_{th}は、以下の式１より求められる。

[0049] [数1]

$$\Delta V_{th} = A_1 (V_{gs} - V_{th} + V_{offset})^{\alpha} t_{ref}{}^{\beta} \quad \cdots \text{（式１）}$$

[0050] V_{gs}は駆動トランジスタＴ２のゲートソース電圧、V_{th}は駆動トランジスタＴ２の閾値電圧であり、設計値である。t_{ref}はストレスの時間換算値（＝累積値）である。

[0051] 図５は、（$V_{gs}-V_{th}$）の設計値別に、累積値t_{ref}（図５ではストレス時間と表記）に対する閾値電圧のシフト量ΔV_{th}を計測した結果を示すグラフである。図５のグラフについて、最小二乗法によるフィッティングにより、式１のA_1、α、β、V_{offset}が求められる。設計値に応じたA_1、α、β、V_{offset}が、予め有機ＥＬディスプレイ１０のメモリ１４に記憶される。シフト量算出部２５は、式１に累積値t_{ref}を代入することにより、閾値電圧のシフト量ΔV_{th}を算出する。

[0052] ［１－２－２．移動度の算出］

補正パラメータ算出部２６のゲイン算出部２７は、閾値のシフト量ΔV_{th}を用いて、移動度の変化量$\Delta\mu$の算出を行う（Ｓ１２）。移動度の変化量$\Delta\mu$は、以下の式２より求められる。

[0053] [数2]

$$\Delta\mu = C \times (\Delta V_{th})^{\gamma} \quad \cdots \text{（式２）}$$

[0054] 図６は、閾値電圧のシフト量ΔV_{th}に対する移動度の変化量$\Delta\mu$を測定した結果を示すグラフ（$\Delta\mu$ＬＵＴ２７ａの一例）である。図６より、Ｃおよびγを求めることができる。Ｃおよびγが、予め有機ＥＬディスプレイ１０のメモリ１４に記憶される。ゲイン算出部２７は、式２にシフト量ΔV_{th}を代入することにより、移動度の変化量$\Delta\mu$を算出する。なお、$\Delta\mu = C_1 \times (\Delta V_{th})^{\gamma} + C_2$としても良い。式２は、$C_2 = 0$の場合である。

[0055] ［１－２－３．補正パラメータの算出１：ゲインＡの算出］

ゲイン算出部２７は、移動度の変化量$\Delta\mu$を用いてゲインＡの算出を行う（Ｓ１３）。

[0056] ゲインＡは、以下の式３により求められる。

[0057] [数3]

$$A = \sqrt[\delta]{\frac{1}{(1+\Delta\mu)}} \quad \cdots \text{（式３）}$$

[0058] 図７は、移動度の変化量$\Delta\mu$に対するゲインＡの値を示すグラフ（ゲインＬＵＴ２７ｂの一例）である。例えば、ロットの最初の１枚について、移動度の変化量$\Delta\mu$に対するゲインＡの値を測定することにより、図７に示すグラフを求める。当該グラフから、δが求められる。図７では、$\delta = 1$となっている。

[0059] ゲイン算出部２７は、移動度の変化量$\Delta\mu$を式３に代入することにより、ゲインＡを算出する。

[0060] ［１－２－４．補正パラメータの算出２：オフセットＢの算出］

オフセット算出部２８は、閾値のシフト量を用いて、オフセットＢの算出を行う（Ｓ１４）。オフセットＢは、定数ａを用いて以下の式４より求められる。

[0061] [数4]

$$B = \Delta V_{th} \times a \quad \cdots \text{（式４）}$$

[0062] ［１－２－５．階調値の補正］

補正部２９は、ゲインＡおよびオフセットＢを用いて画素信号の階調値V_d

$_{ata}$を補正する（Ｓ１５）。補正後の階調値Ｖ$_{data}$’は、以下の式５より求められる。

[0063] [数5]

$$V_{data}' = A \times V_{data} + B \quad \cdots \text{（式５）}$$

[0064] ［１－３．効果等］

本実施の形態の補正装置および補正方法では、閾値電圧のシフト量ΔＶ$_{th}$と移動度の変化量Δμとの関係性を利用して、階調値の補正を行う。これにより、本実施の形態の補正装置および補正方法では、より高精度に階調値の補正を行うことが可能になる。

[0065] （他の実施の形態）

以上のように、本開示における技術の例示として、実施の形態を説明した。そのために、添付図面および詳細な説明を提供した。

[0066] したがって、添付図面および詳細な説明に記載された構成要素の中には、課題解決のために必須な構成要素だけでなく、上記技術を例示するために、課題解決のためには必須でない構成要素も含まれ得る。そのため、それらの必須ではない構成要素が添付図面や詳細な説明に記載されていることをもって、直ちに、それらの必須ではない構成要素が必須であるとの認定をするべきではない。

[0067] また、上述の実施の形態は、本開示における技術を例示するためのものであるから、請求の範囲またはその均等の範囲において種々の変更、置き換え、付加、省略などを行うことができる。

産業上の利用可能性

[0068] 本開示は、有機ＥＬディスプレイ等の表示装置に適用可能である。

符号の説明

[0069] １０ 有機ＥＬディスプレイ

１１ 有機ＥＬパネル

１２ データ線駆動回路

１３ 走査線駆動回路

１４　メモリ

２０　制御部

２１　入力部

２２　ストレス補正部

２３　加算値算出部

２４　加算部

２５　シフト量算出部

２６　補正パラメータ算出部

２７　ゲイン算出部

２７ａ　Δμ ＬＵＴ

２７ｂ　ゲインＬＵＴ

２８　オフセット算出部

２９　補正部

Ｃ１　容量素子

ＧＬ　走査線

Ｎ１　ノード

ＯＥＬ　有機ＥＬ素子

Ｐ　表示画素

ＳＬ　データ線

Ｔ１　選択トランジスタ

Ｔ２　駆動トランジスタ

請求の範囲

[請求項1] 複数の表示画素を有する表示パネルと、

前記表示パネルの表示制御を行う制御部とを備える表示装置において、前記制御部により実行される表示装置の補正方法であって、

前記複数の表示画素のうちの処理対象画素を構成する駆動トランジスタであって、画素信号に応じた駆動電流を発光素子に供給する駆動トランジスタに供給される前記画素信号の累積値を取得し、

前記累積値を用いて前記駆動トランジスタにおける閾値電圧のシフト量の算出を行い、

前記シフト量を用いて移動度の変化量の算出を行い、

前記移動度の変化量を用いて画素信号の階調値を補正するための補正パラメータの算出を行う、

表示装置の補正方法。

[請求項2] 前記移動度の変化量の算出では、前記シフト量をΔV_{th}とし、前記移動度の変化量を$\Delta\mu$とすると、前記移動度の変化量は、$\Delta\mu = C_1(\Delta V_{th})^{\gamma} + C_2$の関係式を満たすように求められ、

係数C_1およびγは、前記シフト量に対する前記移動度の変化量の実測値を用いて予め求められる値である、

請求項１に記載の表示装置の補正方法。

[請求項3] 前記移動度の変化量の算出では、前記移動度の変化量と前記シフト量との間の線形関係を用いて、前記移動度の変化量の算出を行う、

請求項１または２に記載の表示装置の補正方法。

[請求項4] 前記補正パラメータの算出では、前記補正パラメータとして、前記階調値に乗算されるゲインと、前記階調値に加算されるオフセット値とが算出され、

前記ゲインは、前記ゲインに対する前記移動度の変化量の実測値から予め求められた値である、

請求項２または３に記載の表示装置の補正方法。

[請求項5] 前記シフト量の算出では、前記累積値をｔとし、前記駆動トランジスタにおけるゲートソース間電圧と閾値電圧との差の設計値を$V_{gs}-V_{th}$とすると、$\Delta V_{th}=A(V_{gs}-V_{th}+V_{offset})^{\alpha}t^{\beta}$の関係式を満たすように求められ、

係数Ａ、V_{offset}、αおよびβは、前記累積値に対する前記シフト量の実測値を示すグラフを用いて予め求められた値である、

請求項２～４の何れか１項に記載の表示装置の補正方法。

[請求項6] 複数の表示画素を有する表示パネルと、

前記表示パネルの表示制御を行う制御部とを備える表示装置の補正装置であって、

前記複数の表示画素の各々は、発光素子と、画素信号に応じた駆動電流を前記発光素子に供給する駆動トランジスタとを有し、

前記制御部は、

前記複数の表示画素のうちの処理対象画素を構成する前記駆動トランジスタに供給される前記画素信号の累積値を取得し、

前記累積値を用いて前記駆動トランジスタにおける閾値電圧のシフト量の算出を行い、

前記シフト量を用いて移動度の変化量の算出を行い、

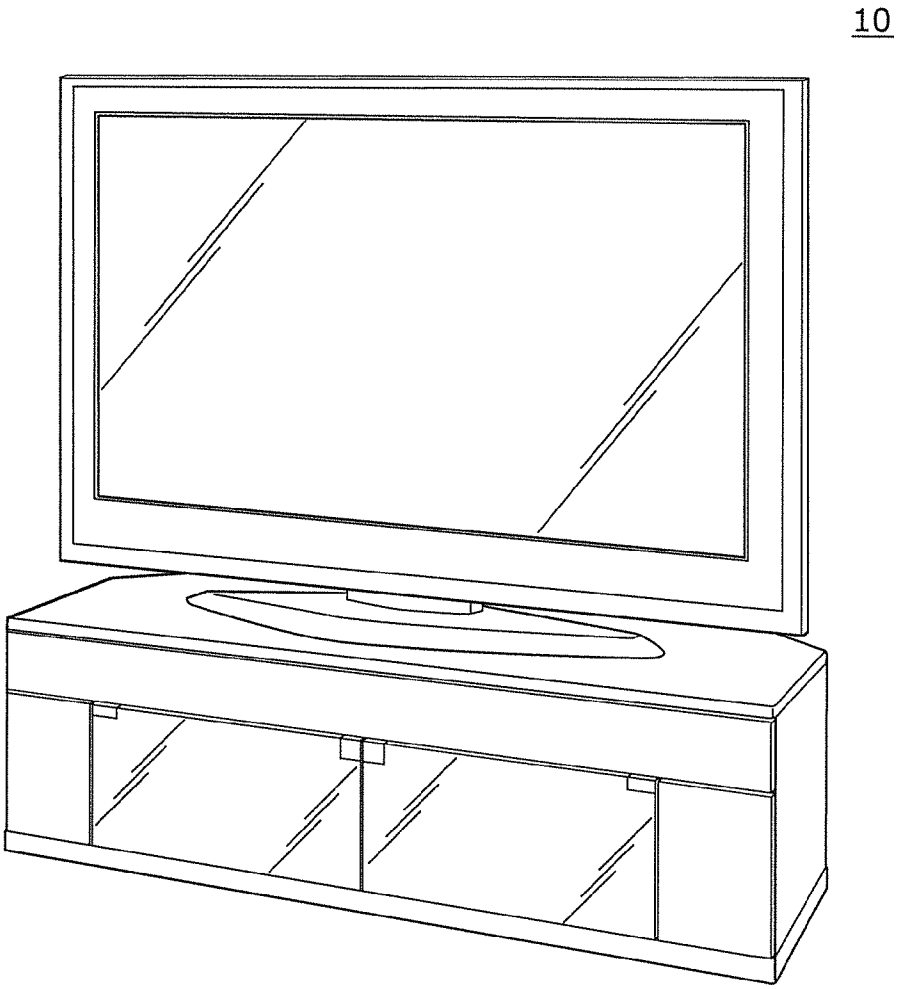
前記移動度の変化量を用いて画素信号の階調値を補正するための補正パラメータの算出を行う、

表示装置の補正装置。

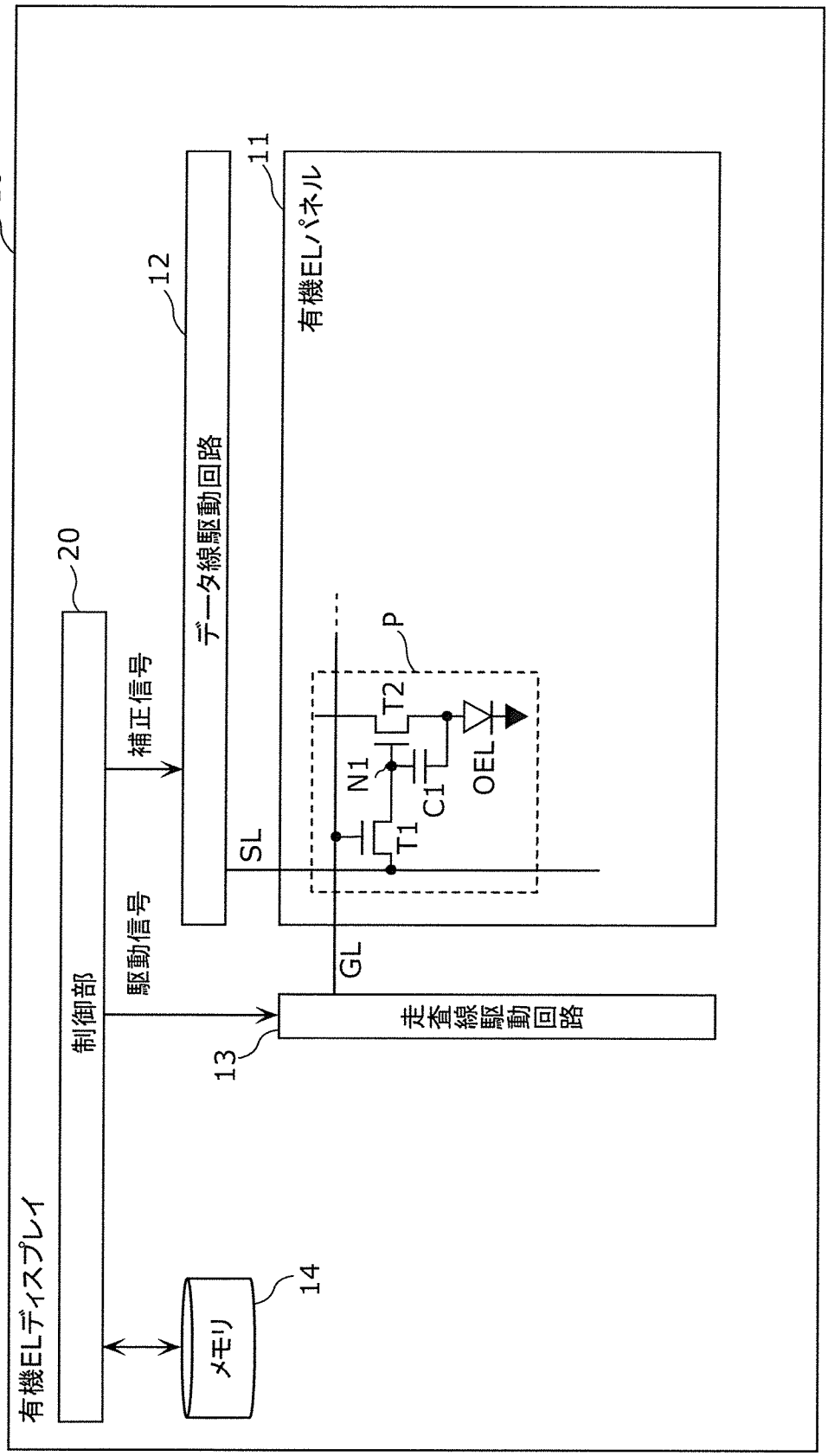
[請求項7] 前記駆動トランジスタは、酸化物半導体素子である、

請求項６に記載の表示装置の補正装置。

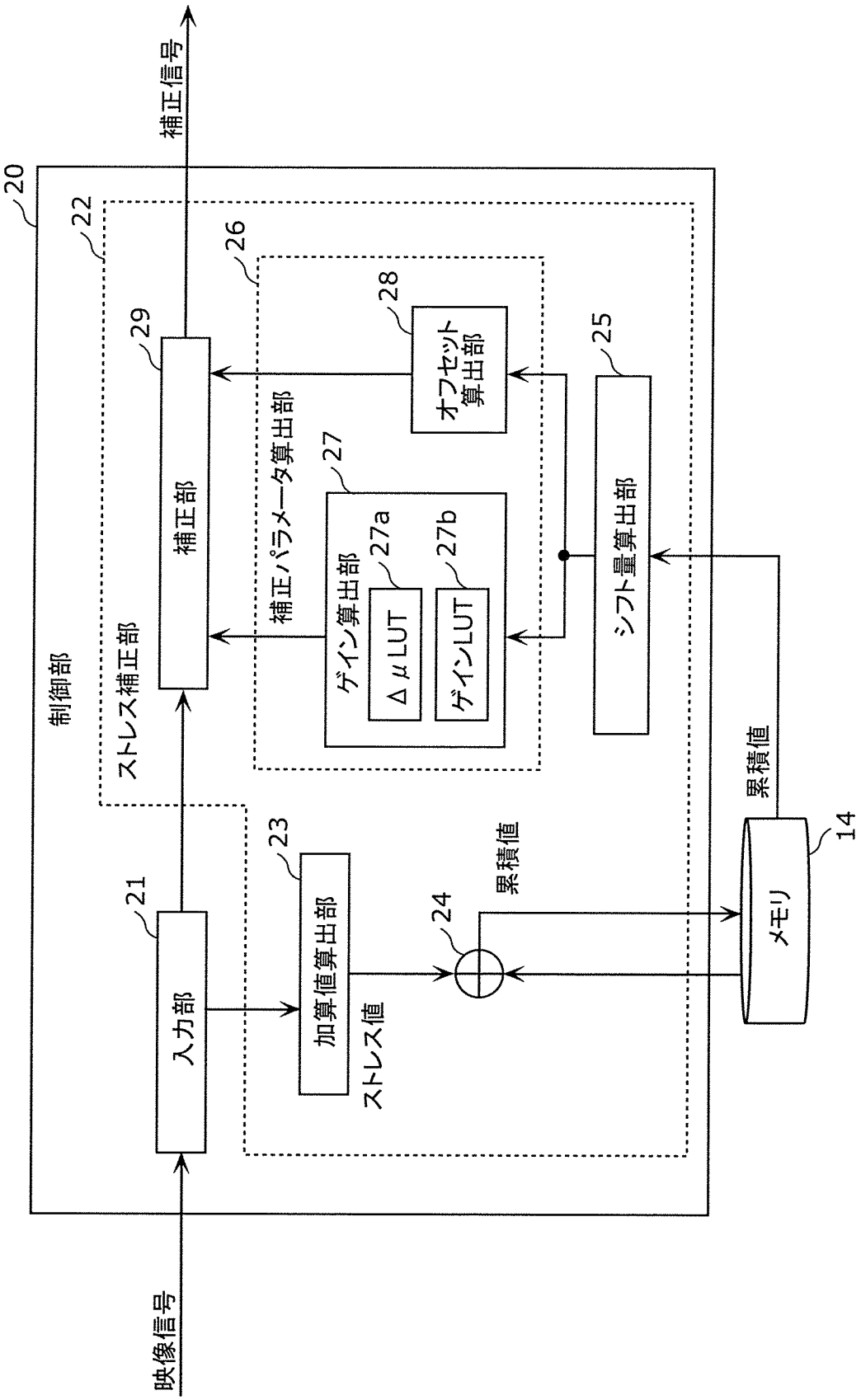
[図1]



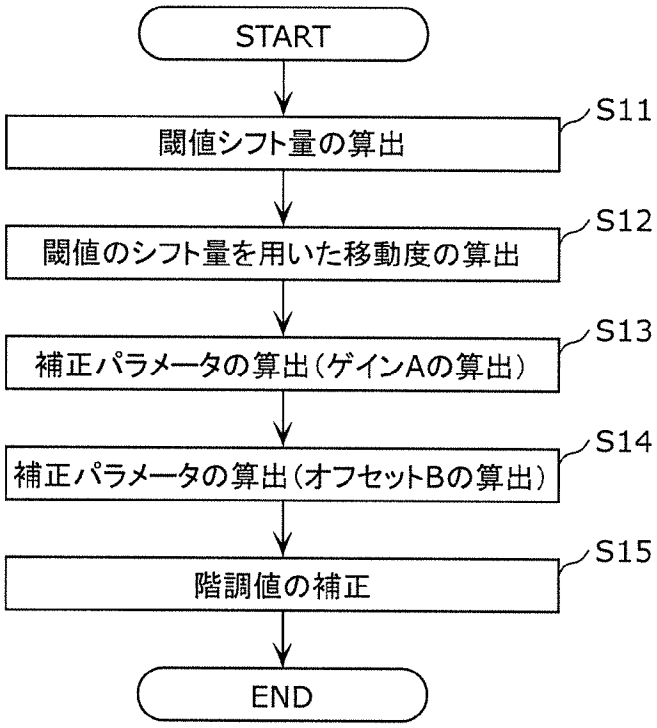
[図2]


10
有機ELディスプレイ
制御部
20
メモリ
14
補正信号
駆動信号
データ線駆動回路
12
13
走査線駆動回路
11
有機ELパネル
SL
GL
P
T1
N1
C1
T2
OEL

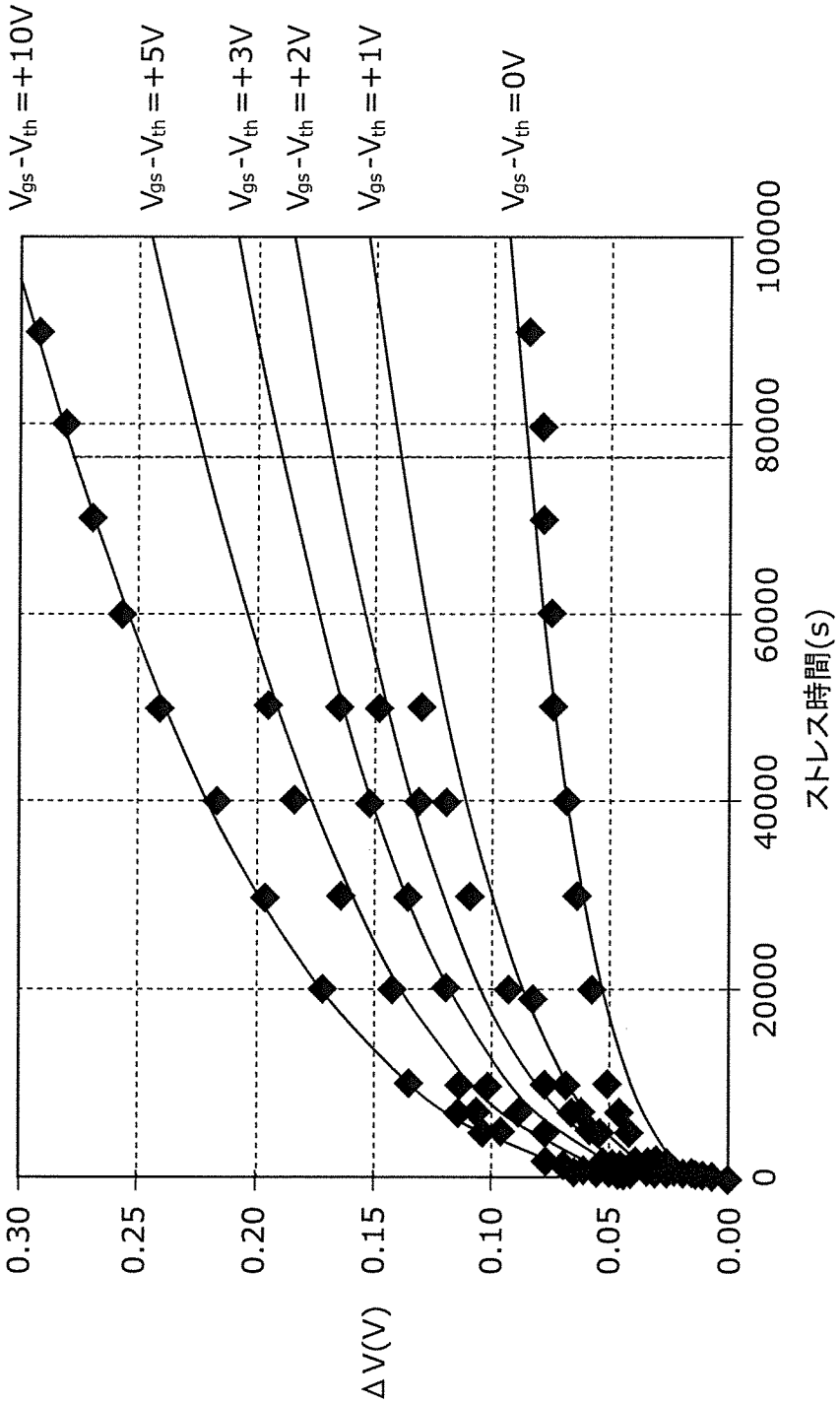
[図3]


補正信号
20
22
26
28
29
25
オフセット算出部
補正部
補正パラメータ算出部
27
ゲイン算出部
27a
27b
ΔμLUT
ゲインLUT
シフト量算出部
制御部
ストレス補正部
累積値
23
21
24
累積値
14
メモリ
加算値算出部
入力部
ストレス値
映像信号

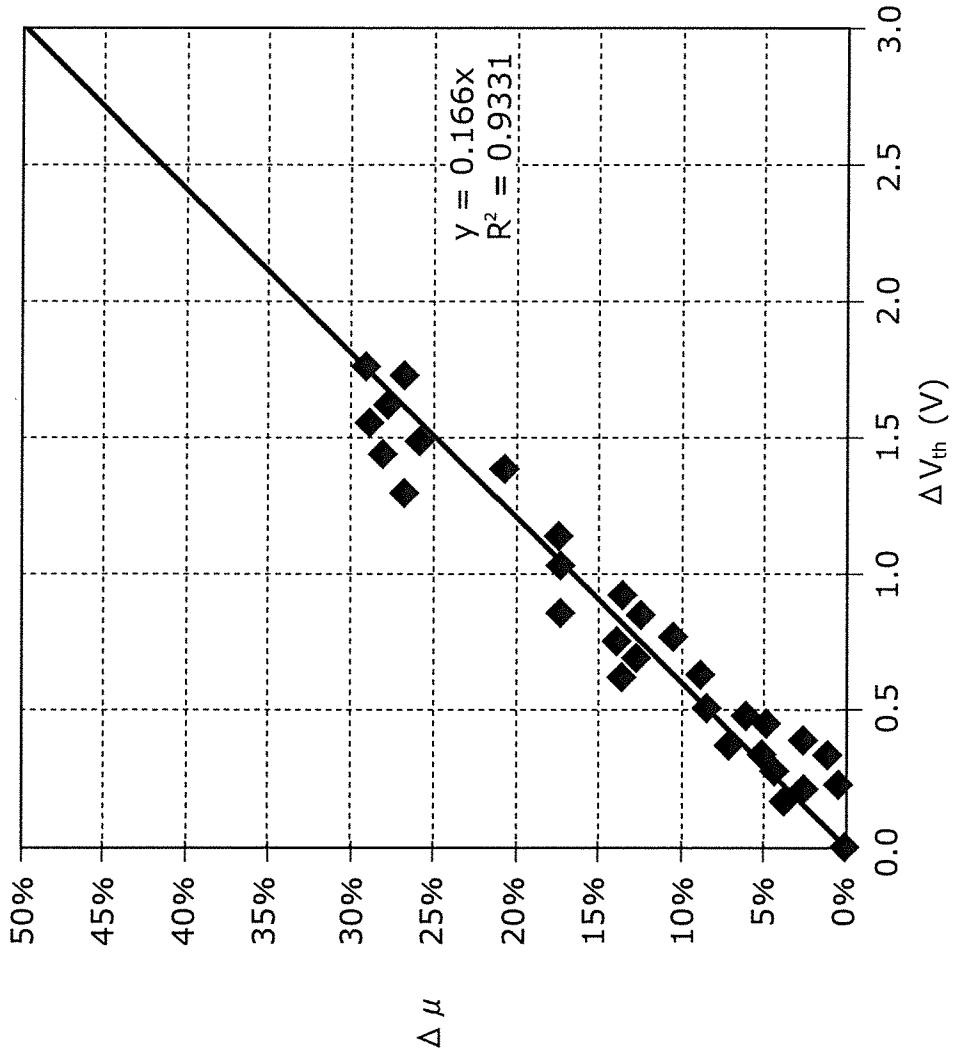
[図4]


START
閾値シフト量の算出
S11
閾値のシフト量を用いた移動度の算出
S12
補正パラメータの算出（ゲインAの算出）
S13
補正パラメータの算出（オフセットBの算出）
S14
階調値の補正
S15
END

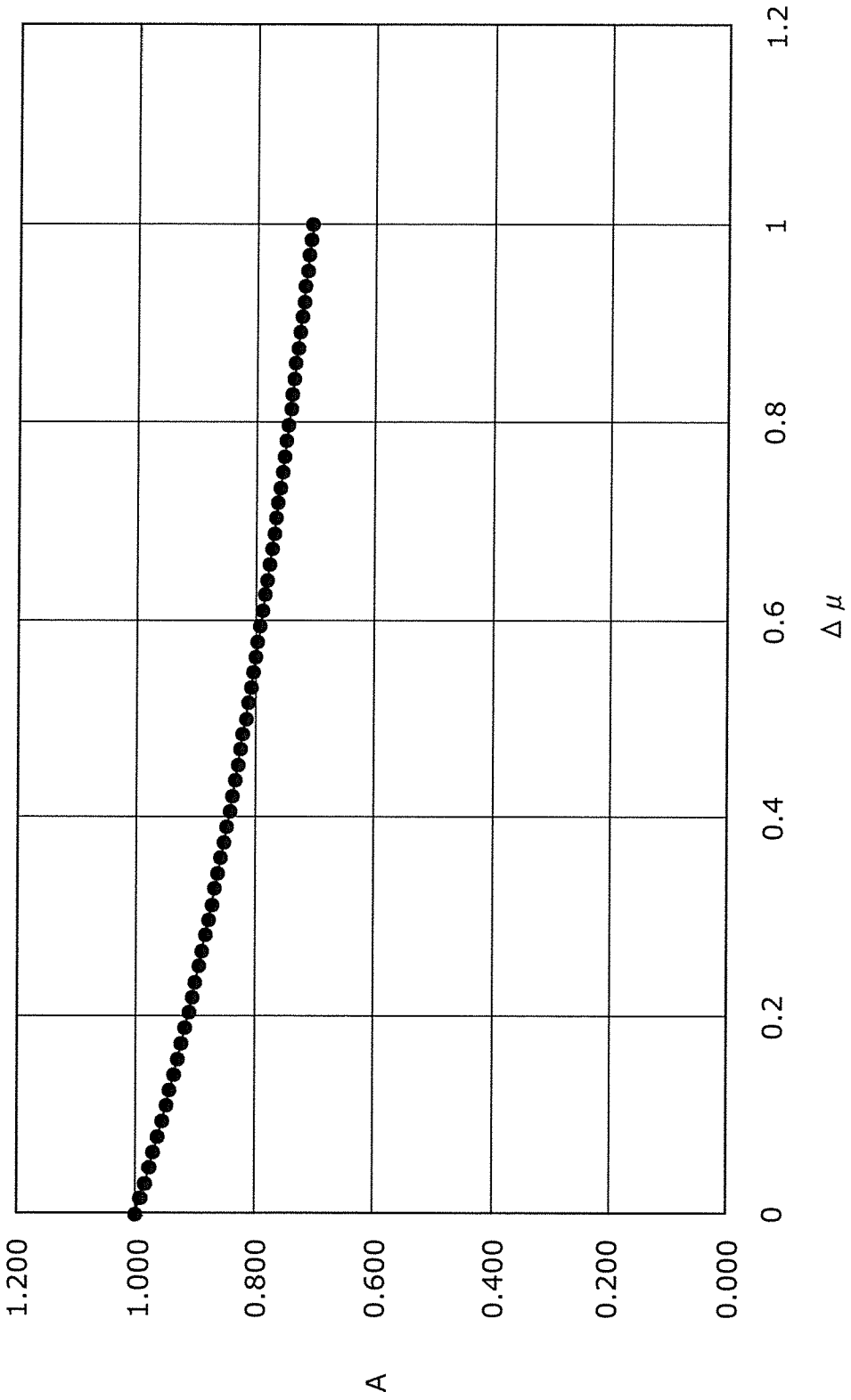
[図5]


$V_{gs}-V_{th}=+10V$
$V_{gs}-V_{th}=+5V$
$V_{gs}-V_{th}=+3V$
$V_{gs}-V_{th}=+2V$
$V_{gs}-V_{th}=+1V$
$V_{gs}-V_{th}=0V$
0.30
0.25
0.20
0.15
0.10
0.05
0.00
ΔV(V)
0
20000
40000
60000
80000
100000
ストレス時間(s)

[図6]


y = 0.166x
R² = 0.9331
ΔVth (V)
Δμ
0.0
0.5
1.0
1.5
2.0
2.5
3.0
0%
5%
10%
15%
20%
25%
30%
35%
40%
45%
50%

[図7]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2015/004318

A. CLASSIFICATION OF SUBJECT MATTER
G09G3/30(2006.01)i, *G09G3/20*(2006.01)i, *H01L51/50*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
G09G3/30, G09G3/20, H01L51/50

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2015
Kokai Jitsuyo Shinan Koho	1971-2015	Toroku Jitsuyo Shinan Koho	1994-2015

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2011-34004 A (Sony Corp.), 17 February 2011 (17.02.2011), entire text; all drawings & US 2011/0032264 A1 & US 2011/0032281 A1 & CN 101996551 A	1-7
A	JP 2010-237581 A (Casio Computer Co., Ltd.), 21 October 2010 (21.10.2010), entire text; all drawings & US 2010/0245343 A1 & CN 101853632 A & KR 10-2010-0109434 A & TW 201044352 A	1-7
A	JP 2010-44299 A (Fujifilm Corp.), 25 February 2010 (25.02.2010), entire text; all drawings & US 2010/0039422 A1	1-7

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
06 November 2015 (06.11.15)	17 November 2015 (17.11.15)
Name and mailing address of the ISA/ Japan Patent Office 3-4-3,Kasumigaseki,Chiyoda-ku, Tokyo 100-8915,Japan	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2015/004318

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2006-343763 A (Semiconductor Energy Laboratory Co., Ltd.), 21 December 2006 (21.12.2006), entire text; all drawings & US 2003/0071804 A1 & US 2006/0103684 A1 & EP 1310938 A2 & TW 546596 B & KR 10-2003-0027788 A & CN 1409404 A & SG 120888 A	1-7
P,A	JP 2015-108828 A (LG Display Co., Ltd.), 11 June 2015 (11.06.2015), entire text; all drawings & US 2015/0154908 A1 & EP 2881932 A2 & KR 10-2015-0064798 A & CN 104700772 A & TW 201523564 A	1-7

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１５／００４３１８

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　G09G3/30(2006.01)i, G09G3/20(2006.01)i, H01L51/50(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　G09G3/30, G09G3/20, H01L51/50

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１５年
日本国実用新案登録公報	１９９６－２０１５年
日本国登録実用新案公報	１９９４－２０１５年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	JP 2011-34004 A (ソニー株式会社) 2011.02.17, 全文全図 & US 2011/0032264 A1 & US 2011/0032281 A1 & CN 101996551 A	1-7
A	JP 2010-237581 A (カシオ計算機株式会社) 2010.10.21, 全文全図 & US 2010/0245343 A1 & CN 101853632 A & KR 10-2010-0109434 A & TW 201044352 A	1-7
A	JP 2010-44299 A (富士フイルム株式会社) 2010.02.25, 全文全図 & US 2010/0039422 A1	1-7

☑　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー

「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの

「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「Ｏ」口頭による開示、使用、展示等に言及する文献

「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
０６．１１．２０１５	１７．１１．２０１５

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　２Ｇ　９７０７
橋本　直明
電話番号　０３－３５８１－１１０１　内線　３２２６

Ｃ（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Ａ	JP 2006-343763 A (株式会社半導体エネルギー研究所) 2006.12.21, 全文全図 & US 2003/0071804 A1 & US 2006/0103684 A1 & EP 1310938 A2 & TW 546596 B & KR 10-2003-0027788 A & CN 1409404 A & SG 120888 A	1-7
Ｐ，Ａ	JP 2015-108828 A (エルジーディスプレイカンパニーリミテッド) 2015.06.11, 全文全図 & US 2015/0154908 A1 & EP 2881932 A2 & KR 10-2015-0064798 A & CN 104700772 A & TW 201523564 A	1-7