



---

(21) 申請案號：100216936

(22) 申請日：中華民國 100 (2011) 年 09 月 09 日

(51) Int. Cl. : **G06F13/38 (2006.01)**

(71) 申請人：致伸科技股份有限公司(中華民國) PRIMAX ELECTRONICS LTD. (TW)

臺北市內湖區瑞光路 669 號

(72) 創作人：蘇春男 SU, CHUN NAN (TW)；彭俊清 PENG, CHUN CHING (TW)

(74) 代理人：陳志明

申請專利範圍項數：47 項 圖式數：14 共 46 頁

---

(54) 名稱

通用串列匯流排應用裝置

USB DEVICE

(57) 摘要

本創作係關於一種通用串列匯流排應用裝置，包括一本體、一電路板、複數第一導電接腳以及複數電子元件。電路板設置於本體內，複數第一導電接腳設置於電路板上且往本體延伸而部分顯露於本體。複數第一導電接腳與電路板之間存在有空間而得以設置複數電子元件。因此電路板之長度可縮短，通用串列匯流排應用裝置之體積則得以縮小。

A USB device including a body, a circuit board, a plurality of first electrical pins and a plurality of electrical elements. The circuit board is disposed in the body. The plurality of first electrical pins are disposed on the circuit board and expended to the body such that the plurality of first electrical pins are partly exposed to the body. A space is formed between the plurality of first electrical pins and circuit board such that the plurality of electrical elements can be disposed on the space. The length of the circuit board therefore becomes shorter, and the volume of the USB device is reduced.

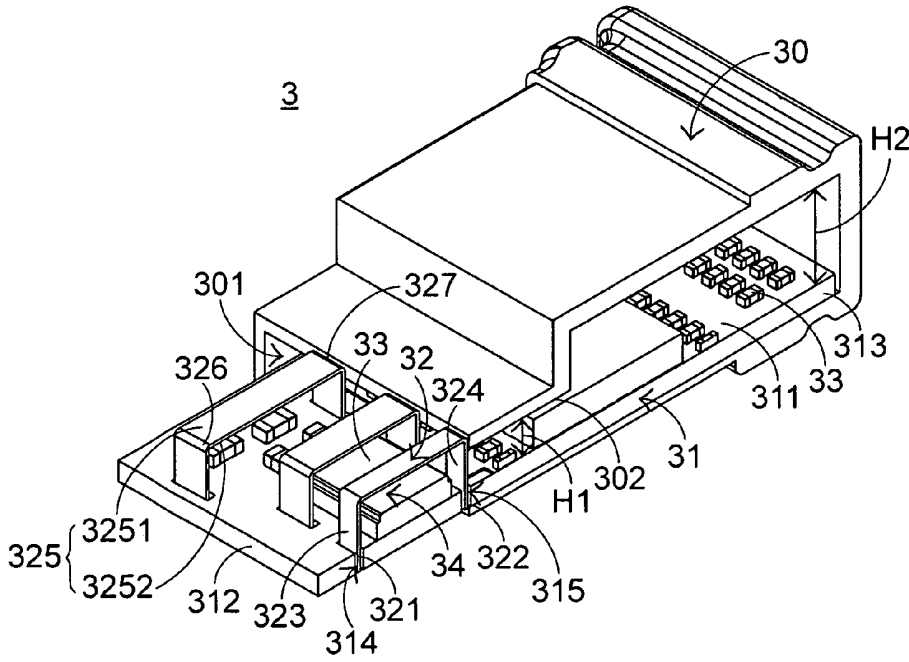


圖6

- 3 . . . 通用串列匯流排應用裝置
- 30 . . . 本體
- 31 . . . 電路板
- 32 . . . 第一導電接觸腳
- 33 . . . 電子元件
- 34 . . . 空間
- 301 . . . 本體開口
- 302 . . . 本體之內表面
- 311 . . . 電路板之第一表面
- 312 . . . 電路板之第一端
- 313 . . . 電路板之第二端
- 314 . . . 電路板開孔
- 315 . . . 另一電路板開孔
- 323 . . . 第一延伸區段
- 324 . . . 第二延伸區段
- 325 . . . 接觸區段
- 326 . . . 彎折結構
- 327 . . . 另一彎折結構
- 3251 . . . 接觸區段之第一表面
- 3252 . . . 接觸區段之第二表面
- H1 . . . 開口高度
- H2 . . . 本體高度
- 321 . . . 第一導電接觸腳之第一端(第一固定區段)

M435652

TW M435652U1

322 . . . 第一導電接  
腳之第二段(第二固定  
區段)

## 五、新型說明：

### 【新型所屬之技術領域】

本創作係關於一種傳輸介面應用裝置，尤其係關於通用串列匯流排應用裝置。

### 【先前技術】

由於通用串列匯流排(Universal Serial Bus, USB)傳輸介面具有可提供使用者在使用上便捷性、擴充性以及高傳輸速度等優點，因此其被廣泛應用於各種電腦週邊裝置、資訊家電產品(Information Appliances, IA)或3C消費性電子產品中，是現今人們工作和家庭生活中不可或缺的傳輸介面工具。當然，具有通用串列匯流排傳輸介面之通用串列匯流排裝置亦廣泛地應用於隨身碟、MP3播放器等儲存記憶裝置以及接收器領域中。

接收器係用以接收無線滑鼠等無線裝置所發出之訊號，如上述可知，接收器大多透過通用串列匯流排傳輸介面而連接於電腦。而無線滑鼠內部設置有發射器，用來將使用者操作無線滑鼠的指令以無線訊號形式發送至連接於電腦之接收器，再將該指令傳輸至電腦以供其讀取，無線滑鼠因此而得以運作。

接下來說明通用串列匯流排裝置之結構，以傳統的接收器為例說明。請同時參閱圖1以及圖2，圖1係為習知接收器之外觀結構示意圖，圖2係為習知接收器之內部結構示意圖。習知接收器1包括一電路板10、一本體11以及一金屬外殼12。本體11具有一承載板111，電路板10設置於

本體 11 內且電路板之一前端 101 顯露於本體 11 之外，且電路板 10 之前端 101 設置於承載板 111 上。電路板 10 之前端 101 上設置有複數導電接腳 1011、1012、1013 以及 1014，且導電接腳 1011、1012、1013 以及 1014 分別係為一 VCC 電源線路、一 GND 電源線路、一 D+ 資料傳輸線路以及一 D- 資料傳輸線路，其中 D+ 資料傳輸線路以及 D- 資料傳輸線路用以進行資料之傳輸，而 VCC 電源線路以及 GND 電源線路則用以接受來自一母座連接插槽 2(請參照圖 3)或由一電源供應器所提供之工作電流。

金屬外殼 12 以環繞方式包覆其電路板 10 之前端 101，用以保護電路板 10，且電路板 10 之前端 101 與金屬外殼 12 之間形成一插接空間 112，並使複數導電接腳 1011、1012、1013 以及 1014 顯露於插接空間 112。而插接空間 112 用以提供一空間使習知接收器 1 插接於母座連接插槽 2 中，同時，電路板 10 上之複數導電接腳 1011、1012、1013 以及 1014 與母座連接插槽 2 之複數連接接腳 21 連接，如圖 3 所示。

圖 2 中，設置於本體 11 內部之電路板 10 更包括一控制電路 102 以及一記憶元件 103。記憶元件 103 用以儲存資料，而控制電路 102 之兩端分別連接於記憶元件 103 以及複數導電接腳 1011、1012、1013 以及 1014，並作為兩者之間資料傳輸或儲存之控制裝置。

習知接收器 1 之本體 11 扣除金屬外殼 12 的部份被定義為握持部，其用處為供使用者握持習知接收器 1，由圖 1 可知，習知接收器 1 之握持部之長度為 L1，而握持部之長度係根據本體 11 內部之電路板 10 上之各種電子元件之設置而決定。一般而言，習知接收器 1 係被收納於無線滑鼠內部，而習知接收器 1 具有一定長度的握持部，使得無線滑鼠為了容置習知接收器 1 而必須具有一定程度的體積，故無法滿足使用者對於無線滑鼠在體積輕薄化上之要求。除了接收器之外，應用於其他領域之通用串列匯流排裝

置之薄型化亦受到使用者之重視。因此，需要一種具有較小體積之通用串列匯流排應用裝置。

### 【新型內容】

本創作之目的在於提供一種具有較小體積之通用串列匯流排應用裝置。

於一較佳實施例中，本創作提供一種通用串列匯流排應用裝置，用以插接於一母座連接插槽，該母座連接插槽包含複數連接接腳，該通用串列匯流排應用裝置包括：

一本體；

一電路板，設置於該本體內；

複數第一導電接腳，每一該第一導電接腳之一第一端連接於該電路板並通過該電路板之一第一表面而立體延伸至該本體，使每一該第一導電接腳部份曝露於該本體而與該母座連接插槽之每一該連接接腳接觸；其中每一該第一導電接腳與該電路板之間形成一空間；以及

複數電子元件，設置於該電路板之該第一表面。

於一較佳實施例中，本創作通用串列匯流排應用裝置更包括一外殼，套設於該本體上，使該外殼與該本體之間形成一插接空間。

於一較佳實施例中，該複數電子元件之至少一電子元件設置於每一該第一導電接腳與該電路板之間形成之該空間內。

於一較佳實施例中，該本體包括：

一本體開口，設置於該本體之一底部上，使該電路板之一第二表面曝露於該本體開口；以及

一承載部，由該本體往該本體之一前端延伸而形成，且該承載部具有複數開孔，每一該開孔對應一該第一導電接腳，且每一該第一導電接腳部份曝露於每一該開孔。

於一較佳實施例中，該本體更包括一卡勾部，設置於該承載部之一前端，用以支撐該電路板，而該卡勾部具有一斜面，用以引導該電路板伸入該本體內。

於一較佳實施例中，該本體包括一本體開口，該電路板之一第一端曝露於該本體開口，且該電路板之一第二端穿過該本體開口而伸入該本體內，而該本體開口之一開口高度小於該本體之一本體高度。

於一較佳實施例中，每一該第一導電接腳之該第一端與一第二端中之至少一者係以表面黏著技術或焊接技術而連接於該電路板之該第一表面。

於一較佳實施例中，該電路板包括複數電路板開孔，每一該電路板開孔對應每一該第一導電接腳，且每一該第一導電接腳之該第一端與一第二端中之至少一者穿過所對應之該電路板開孔而連接於該電路板。

於一較佳實施例中，每一該第一導電接腳之一第二端係與該本體之一內表面接觸。

於一較佳實施例中，每一該第一導電接腳包括一固定區段、一延伸區段以及一接觸區段，該固定區段係每一該第一導電接腳之該第一端，該延伸區段位於該電路板之該第一表面與該本體之間，且該接觸區段之一第一表面曝露於該本體，該接觸區段之該第一表面用以與該連接接腳接觸，而該延伸區段與該接觸區段之間形成一彎折結構。

於一較佳實施例中，該電路板包括複數延伸導線，且每一該延伸導線對應一該第一導電接腳，每一該固定區段連接於該電路板且靠近於該電路板之一前端，而每一該延伸導線連接於所對應之該固定區段，並以朝向該

電路板之一後端的方向延伸設置；其中，該延伸導線直接形成於該電路板。

於一較佳實施例中，該複數電子元件之至少一電子元件曝露於該接觸區段之一第二表面與該電路板之間形成之該空間內。

於一較佳實施例中，該接觸區段係該第一導電接腳之一第二端，且該接觸區段曝露於該本體而不與該本體接觸。

於一較佳實施例中，每一該第一導電接腳包括一第一固定區段、一第二固定區段、一第一延伸區段、一第二延伸區段以及一接觸區段，該第一固定區段係每一該第一導電接腳之該第一端，且該第二固定區段係每一該第一導電接腳之一第二端，該第一延伸區段以及該第二延伸區段位於該電路板之該第一表面與該本體之間，且該接觸區段之一第一表面曝露於該本體，該接觸區段之該第一表面用以與該連接接腳接觸，而該第一延伸區段以及該第二延伸區段分別與該接觸區段之間形成一彎折結構以及一另一彎折結構。

於一較佳實施例中，該電路板包括複數延伸導線，且每一該延伸導線對應一該第一導電接腳，每一該第一固定區段與每一該第二固定區段皆連接於該電路板且靠近於該電路板之一前端，而每一該延伸導線連接於所對應之該第一固定區段與該第二固定區段中之至少一者，並以朝向該電路板之一後端的方向延伸設置；其中，該延伸導線直接形成於該電路板。

於一較佳實施例中，該複數電子元件之至少一電子元件曝露於該接觸區段之一第二表面與該電路板之間形成之該空間內。

於一較佳實施例中，本創作通用串列匯流排應用裝置更包括複數第二導電接腳，設置於該電路板之該第一表面上，用以與該母座連接插槽之複數另一連接接腳接觸；其中該複數第一導電接腳構成一 USB 2.0 傳輸介面，而該複數第一導電接腳與該複數第二導電接腳共同構成一 USB 3.0 傳

輸介面。

於一較佳實施例中，本創作通用串列匯流排應用裝置更包括複數第三導電接腳，設置於該電路板之一第二表面上，用以與該連接插座之該複數連接接腳接觸；其中該複數第三導電接腳構成一另一 USB 2.0 傳輸介面，使該通用串列匯流排應用裝置具有一雙面插接功能。

於一較佳實施例中，本創作更提供一種通用串列匯流排應用裝置，用以插接於一母座連接插槽，該母座連接插槽包含複數連接接腳，該通用串列匯流排應用裝置包括：

一本體；

一電路板，設置於該本體內；

複數第一導電接腳，每一該第一導電接腳具有一第一固定區段以及一接觸區段，該第一固定區段連接於該電路板並靠近於該電路板之一前端，且該第一固定區段與該接觸區段之間形成至少一彎折結構，使每一該接觸區段曝露於該本體而與每一該連接接腳接觸；其中該電路板之一第一表面與該接觸區段之間形成一空間；以及

複數電子元件，設置於該電路板之該第一表面。

於一較佳實施例中，本創作通用串列匯流排應用裝置更包括一外殼，套設於該本體上，使該外殼與該本體之間形成一插接空間。

於一較佳實施例中，每一該接觸區段之一第一表面曝露於該本體而與每一該連接接腳接觸，該複數電子元件之至少一電子元件設置並曝露於每一該接觸區段之一第二表面與該電路板之該第一表面之間所形成之該空間內。

於一較佳實施例中，該本體包括：

一本體開口，設置於該本體之一底部上，使該電路板之一第二

表面曝露於該本體開口；以及

一承載部，由該本體往該本體之一前端延伸而形成，且該承載部具有複數開孔，每一該開孔對應一該第一導電接腳，且每一該第一導電接腳之該接觸區段曝露於每一該開孔。

於一較佳實施例中，該本體更包括一卡勾部，設置於該承載部之一前端，用以支撐該電路板，而該卡勾部具有一斜面，用以引導該電路板伸入該本體內。

於一較佳實施例中，該本體包括一本體開口，該電路板之該前端曝露於該本體開口，且該電路板之一後端穿過該本體開口而伸入該本體內，而該本體開口之一開口高度小於該本體之一本體高度。

於一較佳實施例中，每一該第一導電接腳更包括一第一延伸區段，位於該第一固定區段與該接觸區段之間且該第一延伸區段與該接觸區段之間形成該至少一彎折結構，而該第一固定區段係以表面黏著技術或焊接技術而連接於該電路板之該第一表面。

於一較佳實施例中，該電路板包括複數延伸導線，且每一該延伸導線對應一該第一導電接腳，而每一該延伸導線連接於所對應之該第一固定區段，並以朝向該電路板之一後端的方向延伸設置；其中，該延伸導線直接形成於該電路板。

於一較佳實施例中，每一該第一導電接腳更包括一第一延伸區段，位於該第一固定區段與該接觸區段之間且該第一延伸區段與該接觸區段之間形成該至少一彎折結構，而該電路板包括複數電路板開孔，每一該電路板開孔對應每一該第一導電接腳，且每一該第一導電接腳之該第一固定區段穿過所對應之該電路板開孔而連接於該電路板。

於一較佳實施例中，每一該第一導電接腳更包括一第二固定區段以及

一第二延伸區段，且該第二固定區段與該接觸區段之間形成至少一另一彎折結構，而該第二固定區段係以表面黏著技術或焊接技術而連接於該電路板之該第一表面。

於一較佳實施例中，該電路板包括複數延伸導線，且每一該延伸導線對應一該第一導電接腳，每一該第一固定區段與每一該第二固定區段皆連接於該電路板且靠近於該電路板之該前端，而每一該延伸導線連接於所對應之該第一固定區段與該第二固定區段中之至少一者，並以朝向該電路板之一後端的方向延伸設置；其中，該延伸導線直接形成於該電路板。

於一較佳實施例中，每一該第一導電接腳更包括一第二固定區段，且該第二區段係與該本體之一內表面接觸。

於一較佳實施例中，本創作通用串列匯流排應用裝置更包括複數第二導電接腳，設置於該電路板之該第一表面上，用以與該母座連接插槽之複數另一連接接腳接觸；其中該複數第一導電接腳構成一 USB 2.0 傳輸介面，而該複數第一導電接腳與該複數第二導電接腳共同構成一 USB 3.0 傳輸介面。

於一較佳實施例中，本創作通用串列匯流排應用裝置更包括複數第三導電接腳，設置於該電路板之一第二表面上，用以與該連接插座之該複數連接接腳接觸；其中該複數第三導電接腳構成一另一 USB 2.0 傳輸介面，使該通用串列匯流排應用裝置具有一雙面插接功能。

於一較佳實施例中，本創作亦提供一種通用串列匯流排應用裝置，包括：

一本體；

一電路板，設置於該本體內；

複數第一導電接腳，設置於該電路板並靠近該電路板之一前

端，且每一該第一導電接腳具有作為公插頭接觸部且以立體延伸方式形成之一接觸區段；其中，每一該接觸區段之一第一表面曝露於該本體，且於每一該接觸區段中相對該第一表面之一第二表面與該電路板之一第一表面之間形成一空間；以及

複數電子元件，設置於該電路板；其中，該些電子元件中之至少一電子元件設置並曝露於該空間內。

於一較佳實施例中，該通用串列匯流排應用裝置用以插接一具有複數連接接腳之母座連接插槽，以使該些公插頭接觸部接觸於該些連接接腳。

於一較佳實施例中，本創作通用串列匯流排應用裝置更包括一外殼，套設於該本體上，使該外殼與該本體之間形成一插接空間。

於一較佳實施例中，該本體包括：

一本體開口，設置於該本體之一底部上，使該電路板之一第二表面曝露於該本體開口；以及

一承載部，由該本體往該本體之該前端延伸而形成，且該承載部具有複數開孔，每一該開孔對應一該第一導電接腳，且每一該接觸區段曝露於每一該開孔。

於一較佳實施例中，該本體更包括一卡勾部，設置於該承載部之一前端，用以支撐該電路板，而該卡勾部具有一斜面，用以引導該電路板伸入該本體內。

於一較佳實施例中，該本體包括一本體開口，該電路板之該前端曝露於該本體開口，且該電路板之一後端穿過該本體開口而伸入該本體內，而該本體開口之一開口高度小於該本體之一本體高度。

於一較佳實施例中，每一該第一導電接腳之一第一端或一第二端係以表面黏著技術或焊接技術而連接於該電路板之該第一表面。

於一較佳實施例中，該電路板包括複數電路板開孔，每一該電路板開孔對應每一該第一導電接腳，且每一該第一導電接腳之一第一端或一第二端穿過所對應之該電路板開孔而連接於該電路板。

於一較佳實施例中，每一該第一導電接腳更包括一固定區段以及一延伸區段，該固定區段係每一該第一導電接腳之一第一端，該延伸區段位於該電路板之該第一表面與該本體之間，且該延伸區段與該接觸區段之間形成一彎折結構。

於一較佳實施例中，該電路板包括複數延伸導線，且每一該延伸導線對應一該第一導電接腳，每一該固定區段連接於該電路板且靠近於該電路板之該前端，而每一該延伸導線連接於所對應之該固定區段，並以朝向該電路板之一後端的方向延伸設置；其中，該延伸導線直接形成於該電路板。

於一較佳實施例中，該接觸區段係該第一導電接腳之一第二端，且該接觸區段曝露於該本體而不與該本體接觸。

於一較佳實施例中，每一該第一導電接腳包括一第一固定區段、一第二固定區段、一第一延伸區段以及一第二延伸區段，該第一固定區段係每一該第一導電接腳之一第一端，且該第二固定區段係每一該第一導電接腳之一第二端，該第一延伸區段以及該第二延伸區段位於該電路板之該第一表面與該本體之間，且該第一延伸區段以及該第二延伸區段分別與該接觸區段之間形成一彎折結構以及一另一彎折結構。

於一較佳實施例中，該電路板包括複數延伸導線，且每一該延伸導線對應一該第一導電接腳，每一該第一固定區段與每一該第二固定區段皆連接於該電路板，且每一該延伸導線連接於所對應之該第一固定區段與該第二固定區段中之至少一者，並以朝向該電路板之一後端的方向延伸設置；其中，該延伸導線直接形成於該電路板。

於一較佳實施例中，本創作通用串列匯流排應用裝置更包括複數第二導電接腳，設置於該電路板之該第一表面上，用以與該母座連接插槽之複數另一連接接腳接觸；其中該複數第一導電接腳構成一 USB 2.0 傳輸介面，而該複數第一導電接腳與該複數第二導電接腳共同構成一 USB 3.0 傳輸介面。

於一較佳實施例中，本創作通用串列匯流排應用裝置更包括複數第三導電接腳，設置於該電路板之一第二表面上，用以與該連接插座之該複數連接接腳接觸；其中該複數第三導電接腳構成一另一 USB 2.0 傳輸介面，使該通用串列匯流排應用裝置具有一雙面插接功能。

### 【實施方式】

本創作提供一種通用串列匯流排應用裝置。請參閱圖 4，其為本創作通用串列匯流排應用裝置於第一較佳實施例中之結構爆炸示意圖。通用串列匯流排應用裝置 3 包括一本體 30、一電路板 31、複數第一導電接腳 32 以及複數電子元件 33。本體 30 包括一本體開口 301，而電路板 31 包括複數電路板開孔 314、複數另一電路板開孔 315 以及複數延伸導線 316，複數電路板開孔 314 以及複數另一電路板開孔 315 靠近於電路板 31 之一第一端 312，且每一電路板開孔 314、每一另一電路板開孔 315 以及每一延伸導線 316 對應一個第一導電接腳 32。每一延伸導線 316 位於電路板 31 之第一表面 311 上且連接於所對應之每一另一電路板開孔 315，並以朝向電路板 31 之一第二端 313 之方向延伸設置，其中複數延伸導線 316 直接形成於電路板 31 之第一表面 311。於本較佳實施例中，電路板 31 之第一表面 311 係為其上表面，而電路板 31 之第一端 312 係為其前端，電路板

31 之第二端 313 則為其後端。

複數電子元件 33 設置於電路板 31 之一第一表面 311，且每一第一導電接腳 32 之一第一端 321 連接於電路板 31 並通過電路板 31 之第一表面 311 而立體延伸至本體 30，亦即往電路板 31 之上方延伸。而每一第一導電接腳 32 之一第二端 322 亦連接於電路板 31，使每一第一導電接腳 32 跨過電路板 31 上之複數電子元件 33，亦即每一第一導電接腳 32 與電路板 31 之間形成一空間 34。藉此，複數電子元件 33 可設置於該空間 34 內。於本較佳實施例中，第一導電接腳 32 之第一端 321 係為第一導電接腳 32 之前端，且第一導電接腳 32 之第二端 322 則為第一導電接腳 32 之後端。

關於上述各元件結合之情況請同時參閱圖 5 以及圖 6，圖 5 係為本創作通用串列匯流排應用裝置於第一較佳實施例中之外觀結構示意圖，且圖 6 係為本創作通用串列匯流排應用裝置於第一較佳實施例中之結構剖面示意圖。電路板 31 係設置於本體 30 內，電路板 31 之一第一端 312 曝露於本體開口 301，且電路板 31 之一第二端 313 穿過本體開口 301 而伸入本體 30 內，而本體開口 301 之一開口高度  $H1$  小於本體 30 之一本體高度  $H2$ ，亦即本體 30 內存在有其他空間可供電子元件或其他結構設置。第一導電接腳 32 中，每一第一導電接腳 32 之第一端 321 穿過所對應之電路板開孔 314 而連接於電路板 31 並通過電路板 31 之第一表面 311 而往本體 30 之一內表面 302 延伸，而每一第一導電接腳 32 之第二端 322 亦穿過所對應之另一電路板開孔 315 而連接於電路板 31，其中每一第一導電接腳 32 係藉由每一另一電路板開孔 315 而連接於每一延伸導線 316。

於本較佳實施例中，每一第一導電接腳 32 被定義為一第一固定區段 321(亦即其第一端)、一第二固定區段 322(亦即其第二端)、一第一延伸區段 323、一第二延伸區段 324 以及一接觸區段 325。第一固定區段 321 以

及第二固定區段 322 分別穿過所對應之電路板開孔 313 以及另一電路板開孔 314 而連接於電路板 31，且靠近於電路板 31 之第一端 312。而第一延伸區段 323 以及第二延伸區段 324 位於電路板 31 之第一表面 311 與本體 30 之間。接觸區段 325 係以立體延伸方式而形成且接觸區段 325 之一第一表面 3251 曝露於本體 30，使接觸區段 325 之第一表面 3251 得以與母座連接插槽 2 之連接接腳 21(請參照圖 3)接觸。其中，第一延伸區段 323 以及第二延伸區段 324 分別與接觸區段 325 之間形成一彎折結構 326 以及另一彎折結構 327，且彎折結構 326 以及另一彎折結構 327 係以接近垂直或等於垂直之角度連接於接觸區段 325。而複數電子元件 33 之至少一電子元件 33 曝露於接觸區段 325 之一第二表面 3252 與電路板 31 之第一表面 311 之間形成之空間 34 內，如圖 6 所示。綜言之，複數第一導電接腳 32 構成一 USB 2.0 傳輸介面，也就是說，複數第一導電接腳 32 作為公插頭接觸部，與其連接之母座連接插槽 2 之複數連接接腳 21 亦為 USB 2.0 傳輸介面而得以傳輸資料。

需特別說明的有三，第一，藉由於複數第一導電接腳 32 設置第一延伸區段 323 以及第二延伸區段 324 而升高複數第一導電接腳 32 之高度，使複數第一導電接腳 32 形成一立體結構。因此複數第一導電接腳 32 與電路板 31 之間形成空間 34，且該空間 34 可設置複數電子元件 33 或容納其他結構，藉此，電路板 31 之第一端 312(亦即前端)可使用之面積可增加，使電路板 31 之第二端 313(亦即後端)需要被使用之面積縮小，而可裁切其第二端 313 以縮短電路板 31 之長度，故通用串列匯流排應用裝置 3 之握持部之長度可縮短，且其長度為 L2(請參照圖 5)，因此通用串列匯流排應用裝置 3 之體積亦得以縮小。

第二，由圖 4 可知，雖然複數第一導電接腳 32 不與電子元件 33 接觸

而可避免電性干擾，但本創作並非限制第一導電接腳 32 不與電子元件 33 接觸，其亦可根據不同需求而設計為第一導電接腳與電子元件接觸，例如必須配置第一導電接腳接地時，可連接第一導電接腳與電子元件而使其第一導電接腳接地。藉由第一導電接腳之結構，本創作通用串列匯流排應用裝置可提升其電路配置之靈活度。第三，於本較佳實施例中，複數延伸導線 316 係曝露於電路板 31 之第一表面 311。而於其他較佳實施例中，複數延伸導線亦可設置於電路板內，且複數延伸導線係藉由電路板開孔或另一電路板開孔而連接於複數第一導電接腳，複數延伸導線設置於電路板內之設置方式尤其可應用於多層式電路板之結構中。

再者，本創作更提供一第二較佳實施例。請同時參閱圖 7 以及圖 8，圖 7 係為本創作通用串列匯流排應用裝置於第二較佳實施例中之結構剖面示意圖，且圖 8 係為本創作通用串列匯流排應用裝置於第二較佳實施例中另一視角之外觀結構示意圖。通用串列匯流排應用裝置 4 包括一本體 40、一電路板 41、複數第一導電接腳 42、複數電子元件 43 以及複數第三導電接腳 44。本較佳實施例之通用串列匯流排應用裝置 4 與第一較佳實施例之通用串列匯流排應用裝置 3 之結構大致上相同，其不同之處有二，第一，本較佳實施例之通用串列匯流排應用裝置 4 之每一第一導電接腳 42 被定義為一第一固定區段 421(亦即其第一端)、一第二固定區段 422(亦即其第二端)、一第一延伸區段 423、一第二延伸區段 424 以及一接觸區段 425。第一固定區段 421 係透過表面黏著技術(Surface Mounted Technology, SMT)而連接於電路板 41，且靠近於電路板 41 之第一端 413，而第一延伸區段 423 以及第二延伸區段 424 位於電路板 41 之第一表面 411 與本體 40 之間。接觸區段 425 之一第一表面 4251 曝露於本體 40，使接觸區段 425 之第一表面 4251 得以與母座連接插槽 2 之連接接腳 21(請參照圖 3)接觸，且第一

延伸區段 423 以及第二延伸區段 424 分別與接觸區段 425 之間形成一彎折結構 426 以及一另一彎折結構 427，其中彎折結構 426 以及另一彎折結構 427 係以接近垂直或等於垂直之角度連接於接觸區段 425。而第二固定區段 422 係與本體 40 之一內表面 402 接觸以被本體 40 支撐，且其第二固定區段 422 不與電路板 41 接觸，亦即每一導電接腳 42 係採用搭接方式被固定。

第二，本較佳實施例之通用串列匯流排應用裝置 4 更包括複數第三導電接腳 44，每一第三導電接腳 44 設置於電路板 41 之一第二表面 412 上，用以與母座連接插槽 2 之複數連接接腳 21(請參照圖 3)接觸，使複數第三導電接腳 44 構成一另一 USB 2.0 傳輸介面，而得以令複數第一導電接腳 42 或複數第三導電接腳 44 皆可與複數連接接腳 21 接觸以傳輸資料，亦即通用串列匯流排應用裝置 4 具有一雙面插接功能。至於其他結構係與第一較佳實施例相同而不再多加說明。

再者，本創作更提供一第三較佳實施例。請參閱圖 9，其為本創作通用串列匯流排應用裝置於第三較佳實施例中之結構爆炸示意圖。通用串列匯流排應用裝置 5 包括一本體 50、一電路板 51、複數第一導電接腳 52、複數電子元件 53 以及一外殼 54。本體 50 包括一本體開口 501、一承載部 502 以及一卡勾部 505，本體開口 501 設置於本體 50 之一底部 504 上，使電路板 51 之一第二表面 512 曝露於本體開口 501，而承載部 502 由本體 50 往本體 50 之一前端 503 延伸而形成，且承載部 502 具有複數開孔 5021，其中每一開孔 5021 對應一個第一導電接腳 52。卡勾部 505 設置於承載部 502 之一前端 5022，且卡勾部 505 具有一斜面 5051。電路板 51 包括複數延伸導線 515，每一延伸導線 515 對應一個第一導電接腳 52，且每一延伸導線 515 位於電路板 51 之一第一表面 511 上，並以朝向電路板 51 之一第二段 514 之方向延伸設置，其中複數延伸導線 515 直接形成於電路板 51

之第一表面 511。於本較佳實施例中，電路板 51 之第一表面 511 係為其上表面，且電路板 51 之第二表面 512 係為其下表面，而電路板 51 之第二端 514 則為其後端。

複數電子元件 53 設置於電路板 51 之第一表面 511，且每一第一導電接腳 52 之一第一端 521 連接於電路板 51 並通過電路板 51 之第一表面 511 而立體延伸至本體 50，亦即往電路板 51 之上方延伸。而每一第一導電接腳 52 之一第二端 522 亦連接於電路板 51，使每一第一導電接腳 52 跨過電路板 51 上之複數電子元件 53，亦即每一第一導電接腳 52 與電路板 51 之間形成一空間 55，使得複數電子元件 53 可設置於該空間 55 內。於本較佳實施例中，第一導電接腳 52 之第一端 521 係為第一導電接腳 52 之前端，且第一導電接腳 52 之第二端 522 則為第一導電接腳 52 之後端。而外殼 54 用以保護電路板 51，於本較佳實施例中，外殼 54 係採用金屬材質而製成。於其他較佳實施例中，外殼亦可採用塑膠材質而製成。

關於上述各元件結合之情況請同時參閱圖 10 以及圖 11，圖 10 係為本創作通用串列匯流排應用裝置於第三較佳實施例中之外觀結構示意圖，且圖 11 係為本創作通用串列匯流排應用裝置於第三較佳實施例中之結構剖面示意圖。電路板 51 係設置於本體 50 內，且每一第一導電接腳 52 部份曝露於所對應之開孔 5021。外殼 54 套設於本體 50 上，使外殼 54 與本體 50 之間形成一插接空間 56，而插接空間 56 用以使通用串列匯流排應用裝置 5 插接於母座連接插槽 2(請參照圖 3)中，並使曝露出之複數導電接腳 52 與連接插槽 2 之複數連接接腳 21(請參照圖 3)接觸。

第一導電接腳 52 中，每一第一導電接腳 52 同樣被定義為一第一固定區段 521(亦即其第一端)、一第二固定區段 522(亦即其第二端)、一第一延伸區段 523、一第二延伸區段 524 以及一接觸區段 525。如上所述，第一

固定區段 521 以及第二固定區段 522 皆透過表面黏著技術而連接於電路板 51 且靠近於電路板 51 之一第一端 513，其中電路板 51 之第一端 513 係為其前端。而第一延伸區段 523 以及第二延伸區段 524 位於電路板 51 之第一表面 511 與本體 50 之間，且接觸區段 525 之一第一表面 5251 曝露於本體 50 之開孔 5021。其中，第一延伸區段 523 以及第二延伸區段 524 分別與接觸區段 525 之間形成一彎折結構 526 以及一另一彎折結構 527，且彎折結構 526 以及另一彎折結構 527 係以接近垂直或等於垂直之角度連接於接觸區段 525。而複數電子元件 53 之至少一電子元件 53 曝露於接觸區段 525 之一第二表面 5252 與電路板 51 之第一表面 511 之間形成之空間 55 內，如圖 10 所示。與第一較佳實施例相同的，複數第一導電接腳 52 構成一 USB 2.0 傳輸介面。

於本較佳實施例中，每一第一導電接腳 52 之第一端 521 藉由表面黏著技術而連接於電路板 51 並通過電路板 51 之第一表面 511 而往本體 50 延伸，且每一第一導電接腳 52 之第一端 521 係連接於相對應之延伸導線 515。而每一第一導電接腳 52 之第二端 522 亦透過表面黏著技術而連接於電路板 51。而於其他較佳實施例中，每一第一導電接腳 52 之第一端 521 以及第二端 522 中之至少一者則可採用焊接技術而連接於電路板 51 之第一表面 511。

圖 11 中，本體 50 之卡勾部 505 設置於承載部 502 之前端 5022，用以支撐電路板 51 而避免電路板 51 由本體 50 之底部 504 脫出。而卡勾部 505 之斜面 5051，用以引導電路板 51 由本體 50 之底部 504 伸入本體 50 內。

需特別說明的有三，第一，本創作通用串列匯流排應用裝置 5 之本體 50 具有承載部 502，使得大部份的第一導電接腳 52 以及電路板 51 位於本體 50 內部而可進一步地保護第一導電接腳 52 以及電路板 51。第二，本創

作通用串列匯流排應用裝置 5 可根據不同需求而決定是否必須套設外殼 54 於本體 50 上。第三，本較佳實施例之複數第一導電接腳 52 不需預先固定或組裝於本體 50 或其複數開孔 5021 中，而是固定於電路板 51 上。

再者，本創作更提供一第四較佳實施例。請參閱圖 12，其為本創作通用串列匯流排應用裝置於第四較佳實施例中之結構剖面示意圖。通用串列匯流排應用裝置 6 包括一本體 60、一電路板 61、複數第一導電接腳 62、複數電子元件 63 以及外殼 64。本較佳實施例之通用串列匯流排應用裝置 6 與第三較佳實施例之通用串列匯流排應用裝置 5 之結構大致上相同。

關於本較佳實施例與第三較佳實施例之不同之處在於，本較佳實施例之通用串列匯流排應用裝置 6 之每一第一導電接腳 62 被定義為一固定區段 621、一第一延伸區段 622 以及一接觸區段 623。固定區段 621 係為第一導電接腳 62 之第一端且其以焊接技術連接於電路板 61，並靠近於電路板 61 之一第一端 612。而延伸區段 622 位於電路板 61 之第一表面 611 與本體 60 之間，且延伸區段 622 與接觸區段 623 之間形成一彎折結構 624，其中彎折結構 624 係以接近垂直之角度連接於接觸區段 623。接觸區段 623 係為第一導電接腳 62 之第二端且接觸區段 623 穿過所對應之開孔 6021 而曝露於本體 60，其中接觸區段 623 不與本體 60 接觸，且接觸區段 623 之一第二表面 6232 與電路板 61 之第一表面 611 之間形成一空間 65。至於其他結構係與第三較佳實施例相同而不再多加說明。

此外，本創作更提供一第五較佳實施例。請參閱圖 13，其為本創作通用串列匯流排應用裝置於第五較佳實施例中之結構爆炸示意圖。通用串列匯流排應用裝置 7 包括一本體 70、一電路板 71、複數第一導電接腳 72、複數電子元件 73、一外殼 74 以及複數第二導電接腳 75。本體 70 包括一本體開口 701、一承載部 702 以及一卡勾部 705，本體開口 701 設置於本

體 70 之一底部 704 上，使電路板 71 之一第二表面 712 曝露於本體開口 701，而承載部 702 由本體 70 往本體 70 之一前端 703 延伸而形成，且承載部 702 具有複數開孔 7021 以及複數另一開孔 7022，每一開孔 7021 對應一個第一導電接腳 72，且每一另一開孔 7022 對應一個第二導電接腳 75。

電路板 71 包括複數延伸導線 715，每一延伸導線 715 對應一個第一導電接腳 72 或一個第二導電接腳 75，且每一延伸導線 715 位於電路板 71 之一第一表面 711 上，並以朝向電路板 71 之一第二端 714 之方向延伸設置，其中複數延伸導線 715 直接形成於電路板 71 之第一表面 711。於本較佳實施例中，電路板 71 之第一表面 711 係為其上表面，且電路板 71 之第二表面 712 係為其下表面，而電路板 71 之第二端 714 則為其後端。

關於上述各元件結合之情況，請參閱圖 14，其為本創作通用串列匯流排應用裝置於第五較佳實施例中之結構剖面示意圖。電路板 71 係設置於本體 70 內，且每一第一導電接腳 72 部份曝露於所對應之開孔 7021，而每一第二導電接腳 75 部份曝露於所對應之另一開孔 7022。外殼 74 套設於本體 70 上，使外殼 74 與本體 70 之間形成一插接空間 76，而插接空間 76 用以使通用串列匯流排應用裝置 7 插接於母座連接插槽 2(請參照圖 3)中，其中複數第一導電接腳 72 構成一 USB 2.0 傳輸介面，而複數第一導電接腳 72 與複數第二導電接腳 75 共同構成一 USB 3.0 傳輸介面。至於其他結構係與第三較佳實施例相同而不再多加說明。

根據上述各較佳實施例可知，本創作通用串列匯流排應用裝置之複數第一導電接腳被彎折，使複數第一導電接腳形成一立體結構，因此電路板與複數第一導電接腳之間形成一空間而得以設置複數電子元件或作為其他用途。藉此，本創作通用串列匯流排應用裝置可將原本設置於電路板之後端之複數電子元件移動至複數第一導電接腳與電路板之間之空間內，使

得電路板後端不被使用而可被省略，因此可縮短習知電路板之長度，進而縮小接收器之體積。此外，本創作通用串列匯流排應用裝置之組裝係先將電子元件以及第一導電接腳設置於電路板上，之後再進行電路板與本體之組裝。其優點在於，電子元件以及第一導電接腳設置於電路板上之過程較簡單，製造廠商可採用較低成本之儀器即可準確地組裝通用串列匯流排應用裝置，以可降低成本。當然，本創作通用串列匯流排應用裝置可使用在各種技術領域，包括隨身碟、MP3 播放器等儲存記憶裝置、與連接導線結合而形成的 USB 連接插頭以及各種接收器，其中各種接收器包括無線滑鼠接收器、無線鍵盤接收器以及 Wi-Fi 無線網路接收器等。

以上所述僅為本創作之較佳實施例，並非用以限定本創作之申請專利範圍，因此凡其它未脫離本創作所揭示之精神下所完成之等效改變或修飾，均應包含於本案之申請專利範圍內。

【圖式簡單說明】

圖 1 係習知接收器之外觀結構示意圖。

圖 2 係習知接收器之內部結構示意圖。

圖 3 係與習知接收器之連接插槽之結構示意圖。

圖 4 係本創作通用串列匯流排應用裝置於第一較佳實施例中之結構爆炸示意圖。

圖 5 係本創作通用串列匯流排應用裝置於第一較佳實施例中之外觀結構示意圖。

圖 6 係本創作通用串列匯流排應用裝置於第一較佳實施例中之結構剖面示意圖。

圖 7 係本創作通用串列匯流排應用裝置於第二較佳實施例中之結構剖面示意圖。

圖 8 係為本創作通用串列匯流排應用裝置於第二較佳實施例中另一視角之外觀結構示意圖。

圖 9 係本創作通用串列匯流排應用裝置於第三較佳實施例中之結構爆炸示意圖。

圖 10 係本創作通用串列匯流排應用裝置於第三較佳實施例中之外觀結構示意圖。

圖 11 係本創作通用串列匯流排應用裝置於第三較佳實施例中之結構剖面示意圖。

圖 12 係本創作通用串列匯流排應用裝置於第四較佳實施例中之結構剖面示意圖。

圖 13 係本創作通用串列匯流排應用裝置於第五較佳實施例中之結構爆炸示意圖。

圖 14 係本創作通用串列匯流排應用裝置於第五較佳實施例中之結構剖面示意圖。

### 【主要元件符號說明】

- 1 接收器
- 2 母座連接插槽
- 3、4、5、6、7 通用串列匯流排應用裝置
- 10、31、41、51、61、71 電路板
- 11、30、40、50、60、70 本體
- 12 金屬外殼
- 21 連接接腳
- 32、42、52、62、72、1011、1012、1013、1014 第一導電接腳
- 33、43、53、63、73 電子元件
- 34、55、65 空間
- 44 第三導電接腳
- 54、64、74 外殼
- 56、76、112 插接空間
- 75 第二導電接腳
- 101 電路板之前端
- 102 控制電路

- 103 記憶元件
- 111 承載板
- 302、402 本體之內表面
- 311、411、511、611、711 電路板之第一表面
- 301、501、701 本體開口
- 312、413、513、612 電路板之第一端
- 313、514、714 電路板之第二端
- 314 電路板開孔
- 315 另一電路板開孔
- 316、515、715 延伸導線
- 321、421、521 第一導電接腳之第一端(第一固定區段)
- 322、422、522 第一導電接腳之第二端(第二固定區段)
- 323、423、523 第一延伸區段
- 324、424、524 第二延伸區段
- 325、425、525 接觸區段
- 326、426、526、624 彎折結構
- 327、427、527 另一彎折結構
- 412、512、712 電路板之第二表面
- 502、702 承載部
- 503、703 本體之前端
- 504、704 本體之底部
- 505、705 卡勾部
- 621 固定區段
- 622 延伸區段

3251、4251、5251 接觸區段之第一表面

3252、5252、6232 接觸區段之第二表面

5021、6021、7021 開孔

5022 承載部之前端

5051 斜面

7022 另一開孔

L1、L2 長度

H1 開口高度

H2 本體高度

# 新型專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※ 申請案號： 100216P36

※ 申請日： 100. 9. 09

※IPC 分類：G06F 13/38

一、新型名稱：(中文/英文)

通用串列匯流排應用裝置 / USB DEVICE

二、中文新型摘要：

本創作係關於一種通用串列匯流排應用裝置，包括一本體、一電路板、複數第一導電接腳以及複數電子元件。電路板設置於本體內，複數第一導電接腳設置於電路板上且往本體延伸而部分顯露於本體。複數第一導電接腳與電路板之間存在有空間而得以設置複數電子元件。因此電路板之長度可縮短，通用串列匯流排應用裝置之體積則得以縮小。

三、英文新型摘要：

A USB device including a body, a circuit board, a plurality of first electrical pins and a plurality of electrical elements. The circuit board is disposed in the body. The plurality of first electrical pins are disposed on the circuit board and expended to the body such that the plurality of first electrical pins are partly exposed to the body. A space is formed between the plurality of first electrical pins and circuit board such that the plurality of electrical elements can be disposed on the space. The length of the circuit board therefore becomes shorter, and the volume of the USB device is reduced.

## 六、申請專利範圍：

1、一種通用串列匯流排應用裝置，用以插接於一母座連接插槽，該母座連接插槽包含複數連接接腳，該通用串列匯流排應用裝置包括：

一本體；

一電路板，設置於該本體內；

複數第一導電接腳，每一該第一導電接腳之一第一端連接於該電路板並通過該電路板之一第一表面而立體延伸至該本體，使每一該第一導電接腳部份曝露於該本體而與該母座連接插槽之每一該連接接腳接觸；其中每一該第一導電接腳與該電路板之間形成一空間；以及

複數電子元件，設置於該電路板之該第一表面。

2、如申請專利範圍第 1 項所述之通用串列匯流排應用裝置，更包括一外殼，套設於該本體上，使該外殼與該本體之間形成一插接空間。

3、如申請專利範圍第 1 項所述之通用串列匯流排應用裝置，其中該複數電子元件之至少一電子元件設置於每一該第一導電接腳與該電路板之間形成之該空間內。

4、如申請專利範圍第 1 項所述之通用串列匯流排應用裝置，其中該本體包括：

一本體開口，設置於該本體之一底部上，使該電路板之一第二表面曝露於該本體開口；以及

一承載部，由該本體往該本體之一前端延伸而形成，且該承載部具有複數開孔，每一該開孔對應一該第一導電接腳，且每一該第一導電接腳部份曝露於每一該開孔。

5、如申請專利範圍第 4 項所述之通用串列匯流排應用裝置，其中該本體

更包括一卡勾部，設置於該承載部之一前端，用以支撐該電路板，而該卡勾部具有一斜面，用以引導該電路板伸入該本體內。

6、如申請專利範圍第 1 項所述之通用串列匯流排應用裝置，其中該本體包括一本體開口，該電路板之一第一端曝露於該本體開口，且該電路板之一第二端穿過該本體開口而伸入該本體內，而該本體開口之一開口高度小於該本體之一本體高度。

7、如申請專利範圍第 1 項所述之通用串列匯流排應用裝置，其中每一該第一導電接腳之該第一端與一第二端中之至少一者係以表面黏著技術 (Surface Mounted Technology, SMT) 或焊接技術而連接於該電路板之該第一表面。

8、如申請專利範圍第 1 項所述之通用串列匯流排應用裝置，其中該電路板包括複數電路板開孔，每一該電路板開孔對應每一該第一導電接腳，且每一該第一導電接腳之該第一端與一第二端中之至少一者穿過所對應之該電路板開孔而連接於該電路板。

9、如申請專利範圍第 1 項所述之通用串列匯流排應用裝置，其中每一該第一導電接腳之一第二端係與該本體之一內表面接觸。

10、如申請專利範圍第 1 項所述之通用串列匯流排應用裝置，其中每一該第一導電接腳包括一固定區段、一延伸區段以及一接觸區段，該固定區段係每一該第一導電接腳之該第一端，該延伸區段位於該電路板之該第一表面與該本體之間，且該接觸區段之一第一表面曝露於該本體，該接觸區段之該第一表面用以與該連接接腳接觸，而該延伸區段與該接觸區段之間形成一彎折結構。

11、如申請專利範圍第 10 項所述之通用串列匯流排應用裝置，其中該電路板包括複數延伸導線，且每一該延伸導線對應一該第一導電接腳，每一

該固定區段連接於該電路板且靠近於該電路板之一前端，而每一該延伸導線連接於所對應之該固定區段，並以朝向該電路板之一後端的方向延伸設置；其中，該延伸導線直接形成於該電路板。

12、如申請專利範圍第 10 項所述之通用串列匯流排應用裝置，其中該複數電子元件之至少一電子元件曝露於該接觸區段之一第二表面與該電路板之間形成之該空間內。

13、如申請專利範圍第 10 項所述之通用串列匯流排應用裝置，其中該接觸區段係該第一導電接腳之一第二段，且該接觸區段曝露於該本體而不與該本體接觸。

14、如申請專利範圍第 1 項所述之通用串列匯流排應用裝置，其中每一該第一導電接腳包括一第一固定區段、一第二固定區段、一第一延伸區段、一第二延伸區段以及一接觸區段，該第一固定區段係每一該第一導電接腳之該第一段，且該第二固定區段係每一該第一導電接腳之一第二段，該第一延伸區段以及該第二延伸區段位於該電路板之該第一表面與該本體之間，且該接觸區段之一第一表面曝露於該本體，該接觸區段之該第一表面用以與該連接接腳接觸，而該第一延伸區段以及該第二延伸區段分別與該接觸區段之間形成一彎折結構以及一另一彎折結構。

15、如申請專利範圍第 14 項所述之通用串列匯流排應用裝置，其中該電路板包括複數延伸導線，且每一該延伸導線對應一該第一導電接腳，每一該第一固定區段與每一該第二固定區段皆連接於該電路板且靠近於該電路板之一前端，而每一該延伸導線連接於所對應之該第一固定區段與該第二固定區段中之至少一者，並以朝向該電路板之一後端的方向延伸設置；其中，該延伸導線直接形成於該電路板。

16、如申請專利範圍第 14 項所述之通用串列匯流排應用裝置，其中該複

數電子元件之至少一電子元件曝露於該接觸區段之一第二表面與該電路板之間形成之該空間內。

17、如申請專利範圍第 1 項所述之通用串列匯流排應用裝置，更包括複數第二導電接腳，設置於該電路板之該第一表面上，用以與該母座連接插槽之複數另一連接接腳接觸；其中該複數第一導電接腳構成一 USB 2.0 傳輸介面，而該複數第一導電接腳與該複數第二導電接腳共同構成一 USB 3.0 傳輸介面。

18、如申請專利範圍第 1 項所述之通用串列匯流排應用裝置，更包括複數第三導電接腳，設置於該電路板之一第二表面上，用以與該連接插座之該複數連接接腳接觸；其中該複數第三導電接腳構成一另一 USB 2.0 傳輸介面，使該通用串列匯流排應用裝置具有一雙面插接功能。

19、一種通用串列匯流排應用裝置，用以插接於一母座連接插槽，該母座連接插槽包含複數連接接腳，該通用串列匯流排應用裝置包括：

一本體；

一電路板，設置於該本體內；

複數第一導電接腳，每一該第一導電接腳具有一第一固定區段以及一接觸區段，該第一固定區段連接於該電路板並靠近於該電路板之一前端，且該第一固定區段與該接觸區段之間形成至少一彎折結構，使每一該接觸區段曝露於該本體而與每一該連接接腳接觸；其中該電路板之一第一表面與該接觸區段之間形成一空間；以及

複數電子元件，設置於該電路板之該第一表面。

20、如申請專利範圍第 19 項所述之通用串列匯流排應用裝置，更包括一外殼，套設於該本體上，使該外殼與該本體之間形成一插接空間。

21、如申請專利範圍第 19 項所述之通用串列匯流排應用裝置，其中每一

該接觸區段之一第一表面曝露於該本體而與每一該連接接腳接觸，該複數電子元件之至少一電子元件設置並曝露於每一該接觸區段之一第二表面與該電路板之該第一表面之間所形成之該空間內。

22、如申請專利範圍第 19 項所述之通用串列匯流排應用裝置，其中該本體包括：

一本體開口，設置於該本體之一底部上，使該電路板之一第二表面曝露於該本體開口；以及

一承載部，由該本體往該本體之一前端延伸而形成，且該承載部具有複數開孔，每一該開孔對應一該第一導電接腳，且每一該第一導電接腳之該接觸區段曝露於每一該開孔。

23、如申請專利範圍第 22 項所述之通用串列匯流排應用裝置，其中該本體更包括一卡勾部，設置於該承載部之一前端，用以支撐該電路板，而該卡勾部具有一斜面，用以引導該電路板伸入該本體內。

24、如申請專利範圍第 19 項所述之通用串列匯流排應用裝置，其中該本體包括一本體開口，該電路板之該前端曝露於該本體開口，且該電路板之一後端穿過該本體開口而伸入該本體內，而該本體開口之一開口高度小於該本體之一本體高度。

25、如申請專利範圍第 19 項所述之通用串列匯流排應用裝置，其中每一該第一導電接腳更包括一第一延伸區段，位於該第一固定區段與該接觸區段之間且該第一延伸區段與該接觸區段之間形成該至少一彎折結構，而該第一固定區段係以表面黏著技術或焊接技術而連接於該電路板之該第一表面。

26、如申請專利範圍第 25 項所述之通用串列匯流排應用裝置，其中該電路板包括複數延伸導線，且每一該延伸導線對應一該第一導電接腳，而每

一該延伸導線連接於所對應之該第一固定區段，並以朝向該電路板之一後端的方向延伸設置；其中，該延伸導線直接形成於該電路板。

27、如申請專利範圍第 19 項所述之通用串列匯流排應用裝置，其中每一該第一導電接腳更包括一第一延伸區段，位於該第一固定區段與該接觸區段之間且該第一延伸區段與該接觸區段之間形成該至少一彎折結構，而該電路板包括複數電路板開孔，每一該電路板開孔對應每一該第一導電接腳，且每一該第一導電接腳之該第一固定區段穿過所對應之該電路板開孔而連接於該電路板。

28、如申請專利範圍第 19 項所述之通用串列匯流排應用裝置，其中每一該第一導電接腳更包括一第二固定區段以及一第二延伸區段，且該第二固定區段與該接觸區段之間形成至少一另一彎折結構，而該第二固定區段係以表面黏著技術或焊接技術而連接於該電路板之該第一表面。

29、如申請專利範圍第 28 項所述之通用串列匯流排應用裝置，其中該電路板包括複數延伸導線，且每一該延伸導線對應一該第一導電接腳，每一該第一固定區段與每一該第二固定區段皆連接於該電路板且靠近於該電路板之該前端，而每一該延伸導線連接於所對應之該第一固定區段與該第二固定區段中之至少一者，並以朝向該電路板之一後端的方向延伸設置；其中，該延伸導線直接形成於該電路板。

30、如申請專利範圍第 19 項所述之通用串列匯流排應用裝置，其中每一該第一導電接腳更包括一第二固定區段，且該第二區段係與該本體之一內表面接觸。

31、如申請專利範圍第 19 項所述之通用串列匯流排應用裝置，更包括複數第二導電接腳，設置於該電路板之該第一表面上，用以與該母座連接插槽之複數另一連接接腳接觸；其中該複數第一導電接腳構成一 USB 2.0 傳

輸介面，而該複數第一導電接腳與該複數第二導電接腳共同構成一 USB 3.0 傳輸介面。

32、如申請專利範圍第 19 項所述之通用串列匯流排應用裝置，更包括複數第三導電接腳，設置於該電路板之一第二表面上，用以與該連接插座之該複數連接接腳接觸；其中該複數第三導電接腳構成另一 USB 2.0 傳輸介面，使該通用串列匯流排應用裝置具有一雙面插接功能。

33、一種通用串列匯流排應用裝置，包括：

一本體；

一電路板，設置於該本體內；

複數第一導電接腳，設置於該電路板並靠近該電路板之一前端，且每一該第一導電接腳具有作為公插頭接觸部且以立體延伸方式形成之一接觸區段；其中，每一該接觸區段之一第一表面曝露於該本體，且於每一該接觸區段中相對該第一表面之一第二表面與該電路板之一第一表面之間形成一空間；以及

複數電子元件，設置於該電路板；其中，該些電子元件中之至少一電子元件設置並曝露於該空間內。

34、如申請專利範圍第 33 項所述之通用串列匯流排應用裝置，其中該通用串列匯流排應用裝置用以插接一具有複數連接接腳之母座連接插槽，以使該些公插頭接觸部接觸於該些連接接腳。

35、如申請專利範圍第 33 項所述之通用串列匯流排應用裝置，更包括一外殼，套設於該本體上，使該外殼與該本體之間形成一插接空間。

36、如申請專利範圍第 33 項所述之通用串列匯流排應用裝置，其中該本體包括：

一本體開口，設置於該本體之一底部上，使該電路板之一第二表面

曝露於該本體開口；以及

一承載部，由該本體往該本體之該前端延伸而形成，且該承載部具有複數開孔，每一該開孔對應一該第一導電接腳，且每一該接觸區段曝露於每一該開孔。

37、如申請專利範圍第 36 項所述之通用串列匯流排應用裝置，其中該本體更包括一卡勾部，設置於該承載部之一前端，用以支撐該電路板，而該卡勾部具有一斜面，用以引導該電路板伸入該本體內。

38、如申請專利範圍第 33 項所述之通用串列匯流排應用裝置，其中該本體包括一本體開口，該電路板之該前端曝露於該本體開口，且該電路板之一後端穿過該本體開口而伸入該本體內，而該本體開口之一開口高度小於該本體之一本體高度。

39、如申請專利範圍第 33 項所述之通用串列匯流排應用裝置，其中每一該第一導電接腳之一第一端或一第二端係以表面黏著技術或焊接技術而連接於該電路板之該第一表面。

40、如申請專利範圍第 33 項所述之通用串列匯流排應用裝置，其中該電路板包括複數電路板開孔，每一該電路板開孔對應每一該第一導電接腳，且每一該第一導電接腳之一第一端或一第二端穿過所對應之該電路板開孔而連接於該電路板。

41、如申請專利範圍第 33 項所述之通用串列匯流排應用裝置，其中每一該第一導電接腳更包括一固定區段以及一延伸區段，該固定區段係每一該第一導電接腳之一第一端，該延伸區段位於該電路板之該第一表面與該本體之間，且該延伸區段與該接觸區段之間形成一彎折結構。

42、如申請專利範圍第 41 項所述之通用串列匯流排應用裝置，其中該電路板包括複數延伸導線，且每一該延伸導線對應一該第一導電接腳，每一

該固定區段連接於該電路板且靠近於該電路板之該前端，而每一該延伸導線連接於所對應之該固定區段，並以朝向該電路板之一後端的方向延伸設置；其中，該延伸導線直接形成於該電路板。

43、如申請專利範圍第 33 項所述之通用串列匯流排應用裝置，其中該接觸區段係該第一導電接腳之一第二段，且該接觸區段曝露於該本體而不與該本體接觸。

44、如申請專利範圍第 33 項所述之通用串列匯流排應用裝置，其中每一該第一導電接腳包括一第一固定區段、一第二固定區段、一第一延伸區段以及一第二延伸區段，該第一固定區段係每一該第一導電接腳之一第一端，且該第二固定區段係每一該第一導電接腳之一第二段，該第一延伸區段以及該第二延伸區段位於該電路板之該第一表面與該本體之間，且該第一延伸區段以及該第二延伸區段分別與該接觸區段之間形成一彎折結構以及一另一彎折結構。

45、如申請專利範圍第 44 項所述之通用串列匯流排應用裝置，其中該電路板包括複數延伸導線，且每一該延伸導線對應一該第一導電接腳，每一該第一固定區段與每一該第二固定區段皆連接於該電路板，且每一該延伸導線連接於所對應之該第一固定區段與該第二固定區段中之至少一者，並以朝向該電路板之一後端的方向延伸設置；其中，該延伸導線直接形成於該電路板。

46、如申請專利範圍第 33 項所述之通用串列匯流排應用裝置，更包括複數第二導電接腳，設置於該電路板之該第一表面上，用以與該母座連接插槽之複數另一連接接腳接觸；其中該複數第一導電接腳構成一 USB 2.0 傳輸介面，而該複數第一導電接腳與該複數第二導電接腳共同構成一 USB 3.0 傳輸介面。

47、如申請專利範圍第 33 項所述之通用串列匯流排應用裝置，更包括複數第三導電接腳，設置於該電路板之一第二表面上，用以與該連接插座之該複數連接接腳接觸；其中該複數第三導電接腳構成一另一 USB 2.0 傳輸介面，使該通用串列匯流排應用裝置具有一雙面插接功能。

七、圖式：

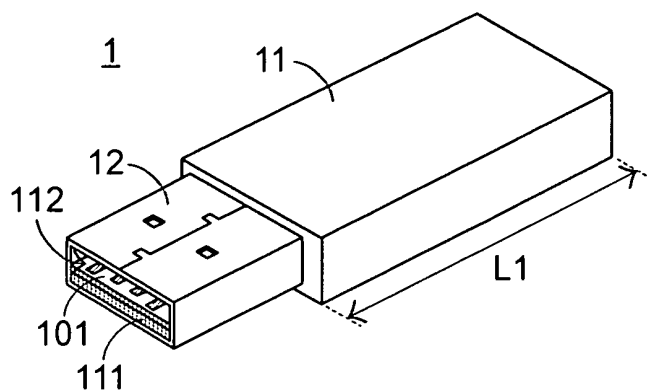


圖1(習知技術)

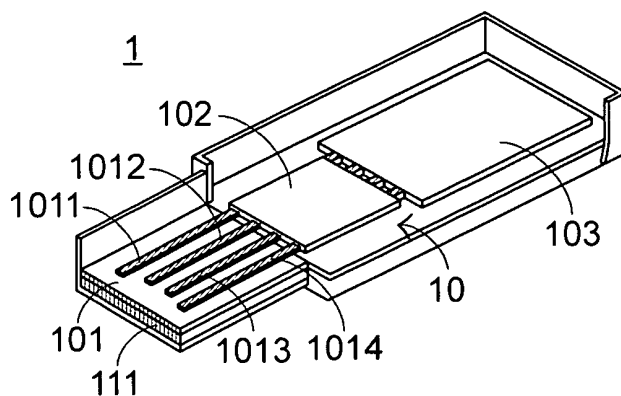


圖2(習知技術)

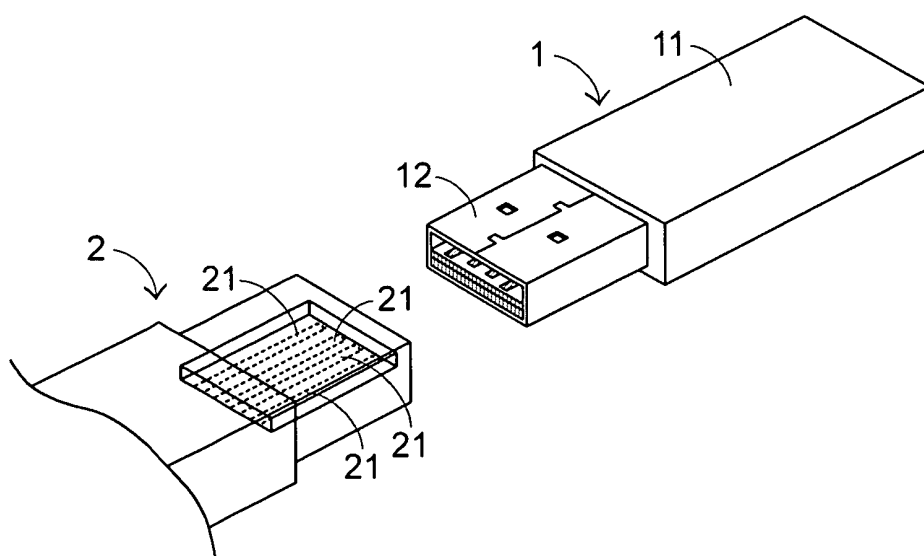


圖3(習知技術)

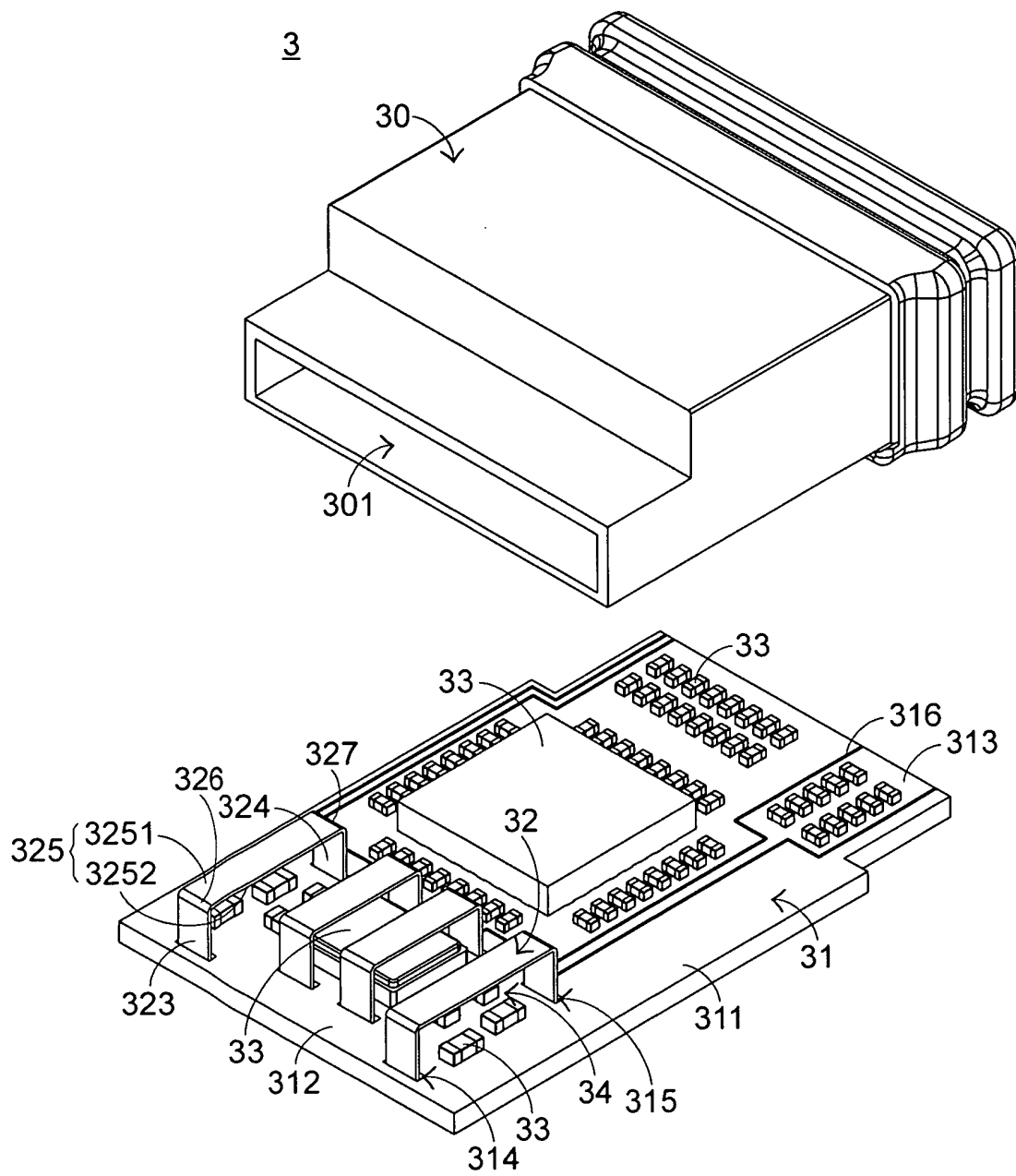


圖4

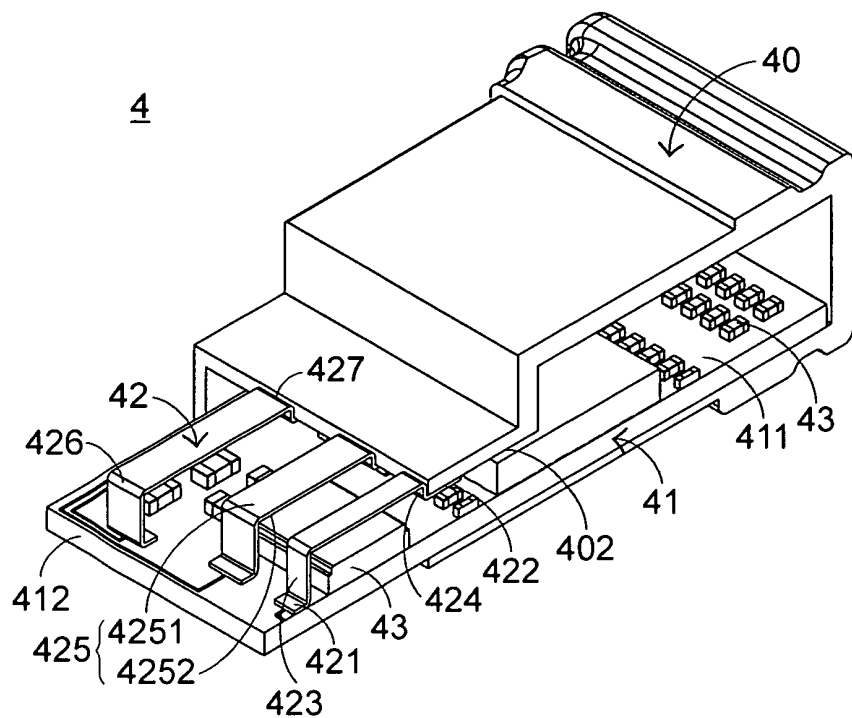


圖7

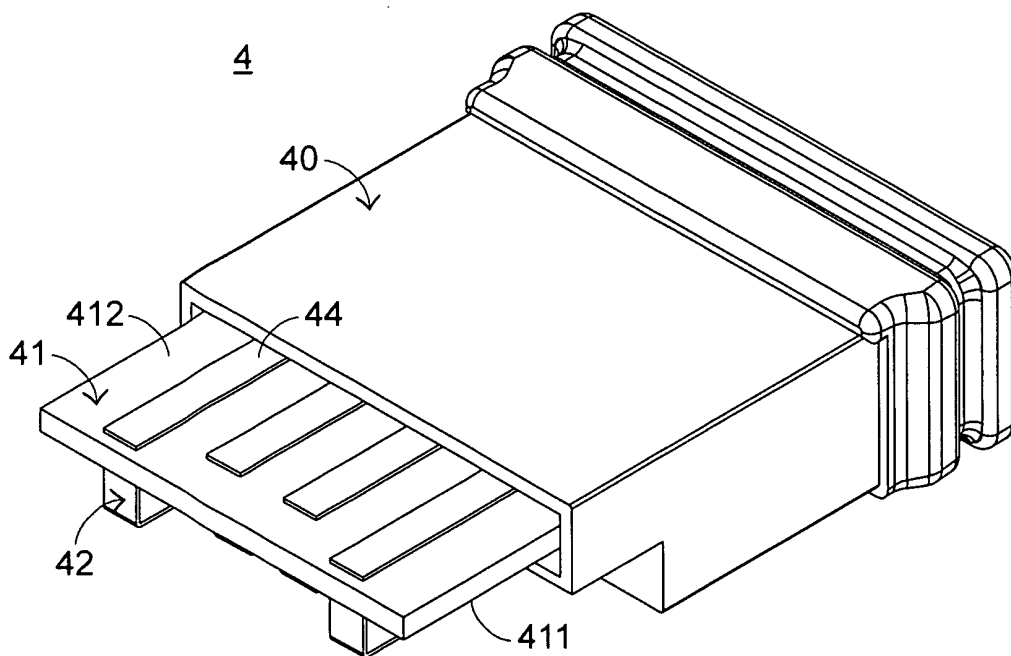


圖8

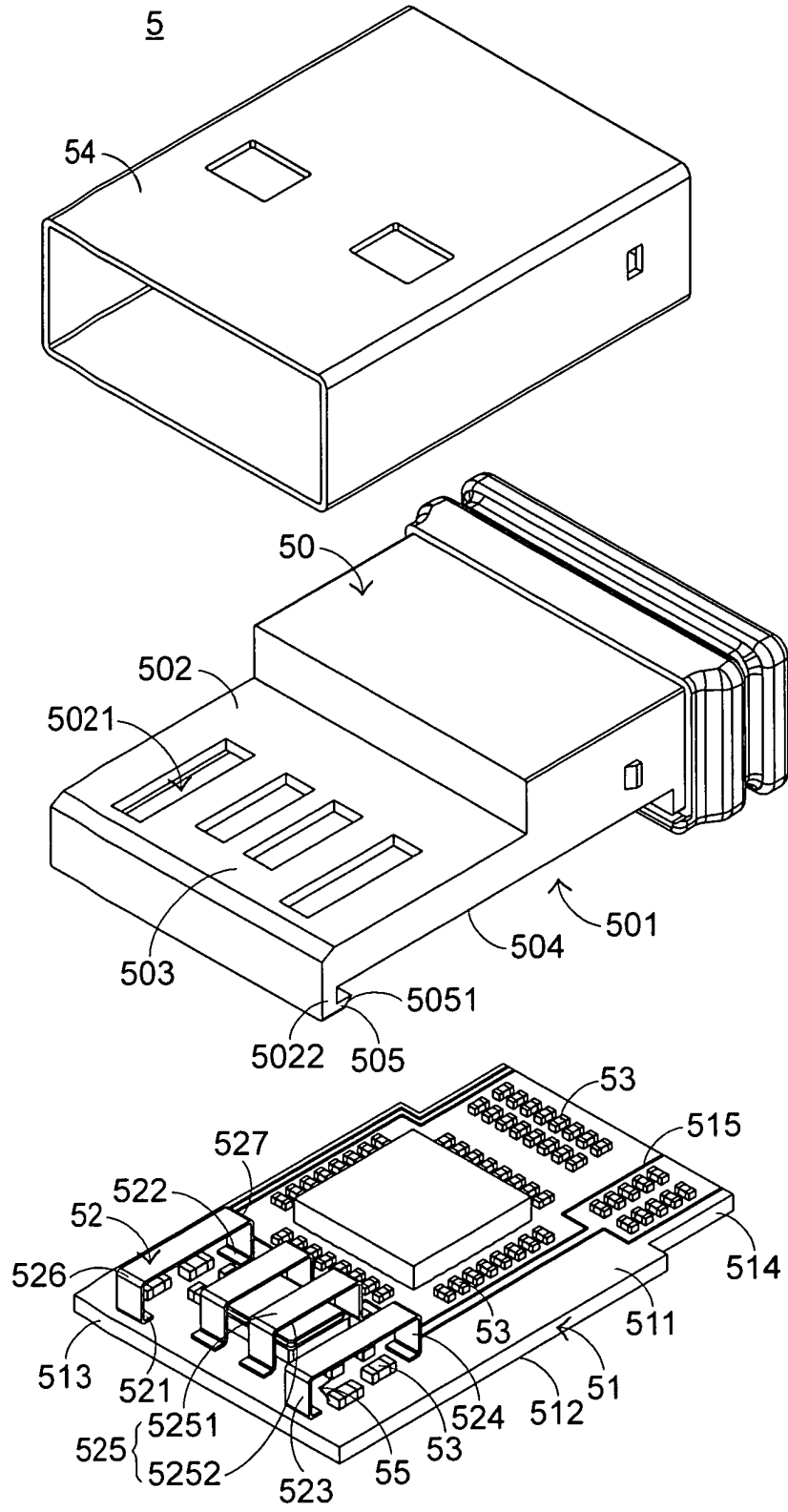


圖 9

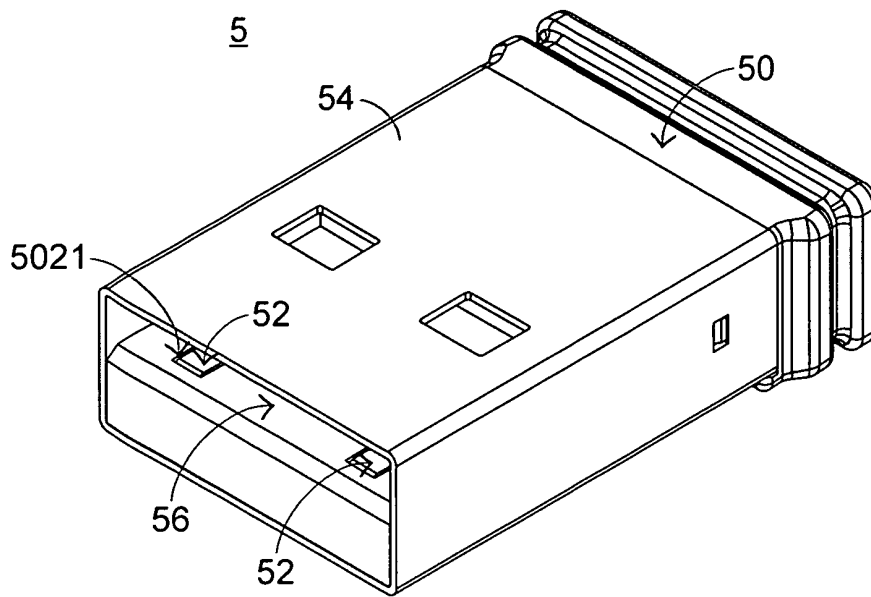


圖 10

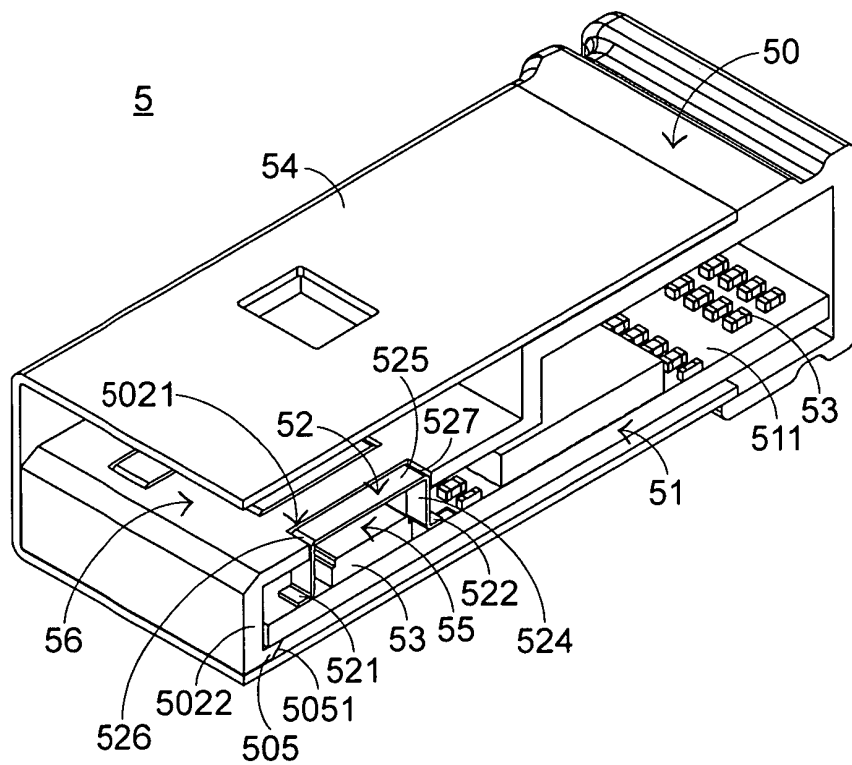


圖 11

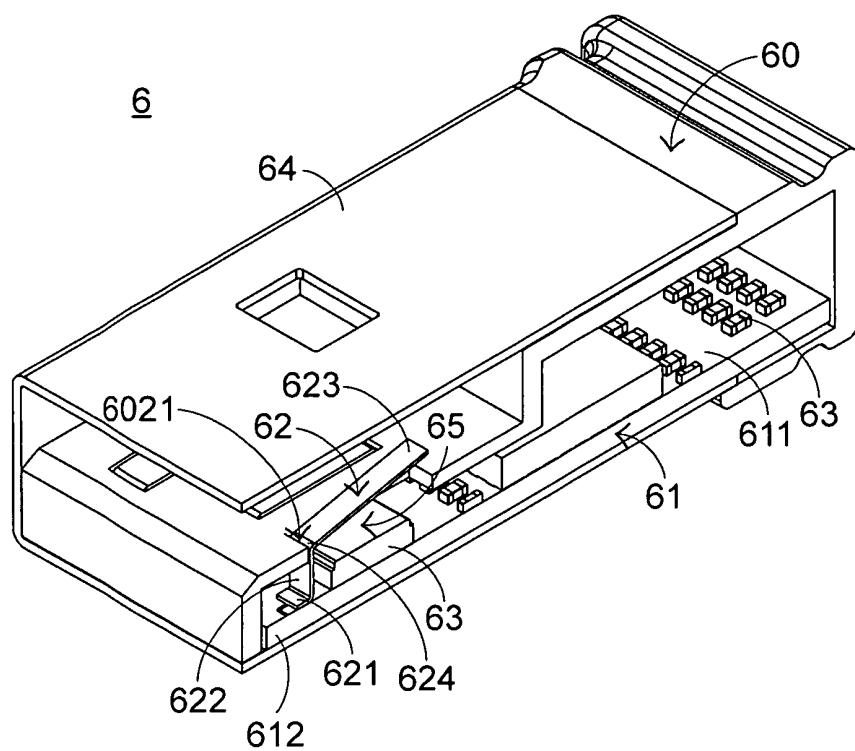


圖 12

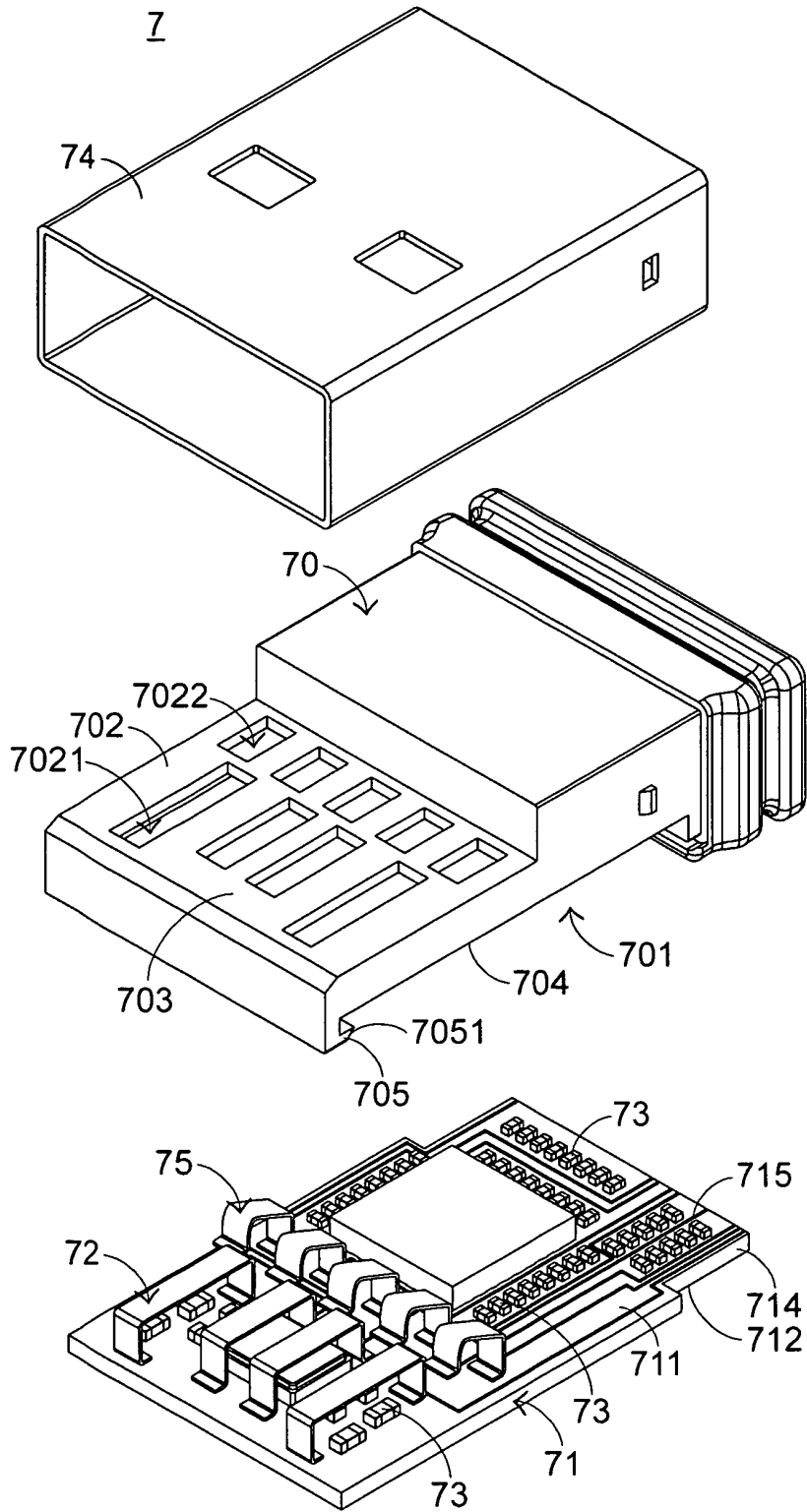


圖 13

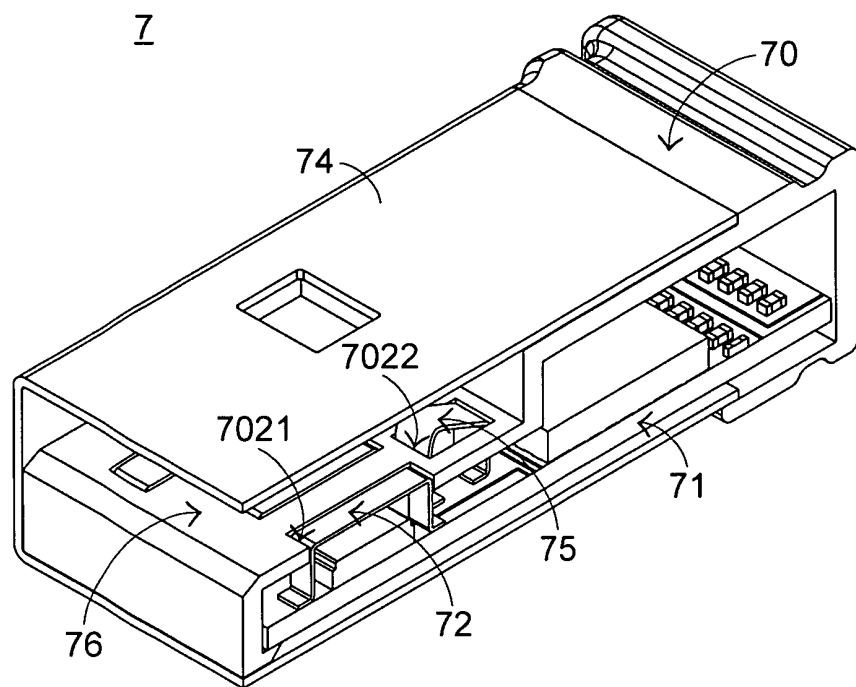


圖 14

四、指定代表圖：

(一)本案指定代表圖為：第( 6 )圖。

(二)本代表圖之元件符號簡單說明：

- |                        |                |
|------------------------|----------------|
| 3 通用串列匯流排應用裝置          | 30 本體          |
| 31 電路板                 | 32 第一導電接腳      |
| 33 電子元件                | 34 空間          |
| 301 本體開口               | 302 本體之內表面     |
| 311 電路板之第一表面           | 312 電路板之第一端    |
| 313 電路板之第二端            | 314 電路板開孔      |
| 315 另一電路板開孔            | 323 第一延伸區段     |
| 324 第二延伸區段             | 325 接觸區段       |
| 326 彎折結構               | 327 另一彎折結構     |
| 3251 接觸區段之第一表面         | 3252 接觸區段之第二表面 |
| H1 開口高度                | H2 本體高度        |
| 321 第一導電接腳之第一端(第一固定區段) |                |
| 322 第一導電接腳之第二端(第二固定區段) |                |

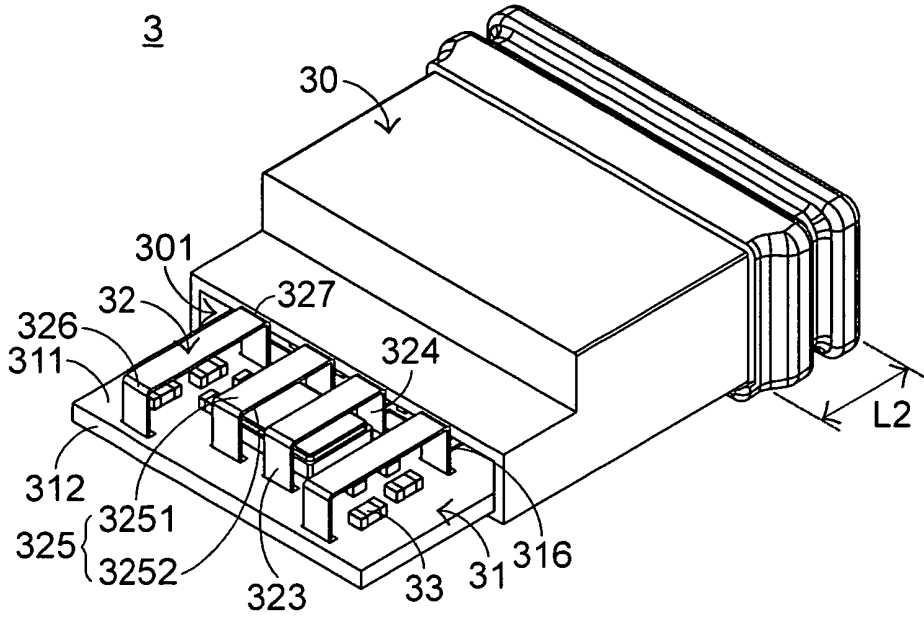


圖5

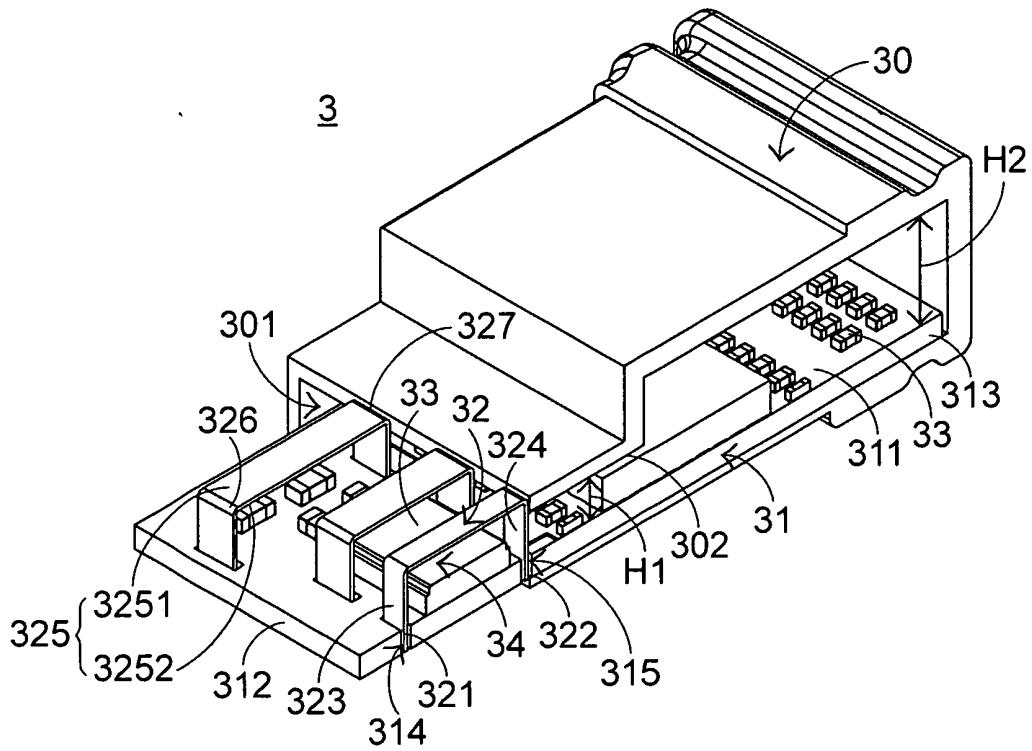


圖6