



SZABADALMI LEÍRÁS

176660

Nemzetközi osztályozás:

G 06 F 15/16

Bejelentés napja: 1978. II. 27. (EI-780)

A bejelentés elsőbbsége: 1977. II. 28. (77.02143-4)
Svédország

Közzététel napja: 1980. X. 28.

Megjelent: 1982. I. 15.

Feltalálók:

Eklund Mats Fredrik, mérnök, Stockholm,
Kjoller Hans Ole, mérnök, Västerhaninge,
Nyman Anders Bengt Jan, mérnök, Hagersten,
Svédország

Szabadalmas:

Telefonaktiebolaget LM Ericsson,
Stockholm, Svédország

Berendezés jelek továbbítására számítógép rendszer valamely feldolgozóegységtől sínrendszeren át egy vagy több további feldolgozóegységhez

1

A találmány tárgya berendezés jelek továbbítására számítógép rendszer valamely feldolgozóegységtől sínrendszeren át egy vagy több további feldolgozóegységhez.

Számítógép rendszerekben szükség van az azonos sínrendszerhez csatlakozó feldolgozóegységek közötti információs jelátvitelre. Az ilyen jelátvitel esetén felmerül az a probléma, hogy a feldolgozóegységek a jeleket nagyon gyorsan kezelik az átviteli úton való terjedés közben szenvedett késleltetéshez képest és így sorbanállás következik be. A sorbanállás jelensége a feldolgozóegységek kapacitásának rosszabb kihasználását eredményezi, mivel a feldolgozóegységek hosszú várakozási periódusoknak vannak alávetve.

Annak érdekében, hogy megoldják a sorbanállás problémáját, az ismert rendszerekben pl. a 313 849 sz. svéd szabadalmi leírás szerinti megoldásban puffer memóriákat alkalmaznak nevezetesen puffert a gyorsabb számítógép és a lassúbb kapcsolórendszer közötti sebességkülönbség kiegyenlítésére, és sorrendi puffert jelek olyan időszakban való tárolására, amelyben más jelek feldolgozása folyik, pl. amikor órajelek hatására a rendszerben megszakítás történik. Az ismert rendszerek hátránya, hogy nem tesznek különbséget a prioritással nem rendelkező jelek és a prioritással rendelkező jelek között az adó pufferbe való beírásnál, és emiatt egy olyan, prioritással nem rendelkező jel, amely valamely feldolgozóegységhez kerül és várakozásra van kényszerítve, blokkolhat egy olyan

2

prioritással rendelkező jelet, amelyet egy másik feldolgozóegységhez kellene továbbítani.

A találmány olyan megoldást ad, amelyben a prioritással rendelkező jelek a prioritással nem rendelkező jelek előtt kerülnek továbbításra.

A találmány tehát berendezés jelek továbbítására számítógép rendszer valamely feldolgozóegységtől sínrendszeren át egy vagy több további feldolgozóegységhez, amely berendezésben legalább egy feldolgozóegységnek prioritással rendelkező és prioritás nélküli jeleket egymás után a sínrendszerre juttató adó puffere és a prioritás nélküli jeleket tároló sorrendi puffere van. A berendezést az jellemzi, hogy a legalább egy feldolgozóegység tartalmaz az adó pufferből egy prioritás nélküli jelnek a sorrendi puffer első tárolóhelyére való átvitelét és egy prioritással rendelkező jelnek az adó pufferbe való beírását vezérlő első logikai áramkört és ehhez csatlakoztatott második logikai áramkört, amely második logikai áramkör egyik kimenete az adó puffer jelkimenete és a sorrendi puffer jelbemenete közé beiktatott első kapuáramkörhöz van csatlakoztatva, az egyik kimenet jeléhez képest késleltetett jelet szolgáltató másik kimenete pedig a prioritással rendelkező jelnek az adó pufferbe való beírását vezérlő második kapuáramkörhöz van csatlakoztatva, továbbá tartalmaz a sorrendi puffer jelkimenete és az adó puffer jelbemenete közé beiktatott harmadik kapuáramkört, melynek vezérlőbemenete az első logikai áramkörhöz van csatlakoztatva.

A találmány egy előnyös kiviteli alakjában az első logikai áramkör az adó puffer foglaltsági állapotát jelző első tárolóelemet, a mindenkor vevő feldolgozóegység foglaltságát jelző második tárolóelemet és az adó pufferben lévő jel prioritását jelző harmadik tárolóelemet tartalmaz, ahol az első tárolóelem egyik bemenete a sínrendszerre, másik bemenete az adó pufferbe történő beírást figyelő áramkörhöz van csatlakoztatva, a második tárolóelem egyik bemenete az időzítőáramkörön át a sínrendszerre, másik bemenete az említett figyelő áramkörhöz van csatlakoztatva, továbbá az első, második és harmadik tárolóelem kimenetei a második logikai áramkör bemeneteire vannak csatlakoztatva.

Egy további célszerű kivitelben a második logikai áramkör negyedik kapuáramkört és ennek kimenetére csatlakoztatott, két kimenetén egymástól eltérően késleltetett jelet adó késleltetőelemet tartalmaz, ahol a negyedik kapuáramkör bemenetei képezik a második logikai áramkör bemeneteit, a késleltetőelem kimenetei pedig a második logikai áramkör kimeneteit alkotják. Egy további kiviteli alakban a legalább egy feldolgozóegységnek a továbbítandó jeleket tároló adatmemóriája és az adatmemóriát vezérlő, valamint a továbbítandó jel prioritását kimenetein jelző vezérlőegysége van, ahol az adatmemória jelkimenete egyrészt ötödik kapuáramkörön át az adó puffer jelbemenetére, másrészt hatodik kapuáramkörön át a sorrendi puffer jelbemenetére van csatlakoztatva.

Előnyös az olyan kialakítás, amelyben a legalább egy feldolgozóegységnek a sorrendi puffer első foglalt tárolóhelyének címét tároló címregisztere és első szabad tárolóhelyének címét tároló második címregisztere van, ahol az első címregiszter kimenete hetedik kapuáramkörön át a sorrendi puffer első címbemenetére, a második címregiszter kimenete pedig nyolcadik kapuáramkörön át a sorrendi puffer második címbemenetére van csatlakoztatva, továbbá a címregiszterek kimenetei digitális komparátor egy-egy bemenetére is csatlakoztatva vannak, amely komparátor kimenete egyrészt a harmadik kapuáramkör vezérlőbemenetére, másrészt a továbbítandó jeleknek az adó pufferbe való beírását vezérlő kilencedik kapuáramkör vezérlőbemenetére van csatlakoztatva. Ekkor célszerűen az első tárolóelem kimenete a nyolcadik kapuáramkör vezérlőbemenetére is csatlakoztatva van, és a második logikai áramkör egyik kimenete a hetedik kapuáramkör vezérlőbemenetére is csatlakoztatva van.

A találmányt részletesebben a mellékelt ábrán tömbvázlatban szemléltetett előnyös kiviteli alak alapján ismertetjük. Az ábrán a találmány szerinti berendezés egy számítógép része, amely számítógép sínrendszeren keresztül egy vagy több további számítógéphez van csatlakoztatva.

A találmány szerinti berendezés pl. egy központi CP feldolgozóegységben helyezkedik el, melynek feladata többek között információs jelek cseréje más feldolgozóegységekkel; ezek a feldolgozóegységek pl. a CP feldolgozóegységhez A sínrendszeren keresztül csatlakozó regionális RP feldolgozóegységek lehetnek. Mint az ábrából kitűnik, a CP feldolgozóegység tartalmaz egy SB adó puffert, melynek az a feladata, hogy egy több szóból összeállított jelet tároljon, és azt jelkimenetén át szavanként az A sínrendszerre küldje.

Az SB adó puffer egy adott időpillanatban csak egy jelet tárol. A CP feldolgozóegység tartalmaz továbbá egy QB sorrendi puffert adott számú, prioritással nem rendelkező jel tárolására. Ha az SB adó puffer foglalt, akkor a továbbítandó jeleket a QB sorrendi puffer első szabad tárolóhelyére írjuk be, kivéve azt az alább ismertetendő esetet, amikor egy prioritással nem rendelkező jelet egy prioritással rendelkező jel eltávolít az SB adó pufferből. Ekkor a prioritással nem rendelkező jel az első tárolóhelyre kerül a QB sorrendi pufferben. A QB sorrendi puffer címbemeneteire QBU és QB1 címregiszterek csatlakoznak. A QBU címregiszter jelöli a QB sorrendi pufferben az első lefoglalt tárolóhely címét, a QB1 címregiszter pedig a QB sorrendi pufferben az első szabad tárolóhely címét jelöli.

Az SB adó pufferhez SBu tárolóelem, pl. flip-flop tartozik, melynek feladata, hogy olyan jelet adjon a kimenetén, melynek polaritását az SB adó puffer szabad vagy foglalt állapota szabja meg. Az SBu tárolóelemtől érkező logikai nulla jel azt jelzi, hogy az SB adó puffer szabad, a logikai jel egy pedig a foglalt állapotot jelenti. Egy további CON tárolóelem, pl. flip-flop feladata annak jelzése, hogy a vevő RP feldolgozóegységben van-e torlódás. A CON tárolóelemtől érkező logikai nulla jel azt jelzi, hogy a vevő RP feldolgozóegység nincs blokkolt állapotban, a logikai jel egy pedig azt, hogy az RP feldolgozóegység foglalt állapotban van. Egy T időzítőáramkör feladata, hogy a regionális RP feldolgozóegységtől érkező nyugtázó jel vételét követően, bizonyos idő eltelté után a CON tárolóelemhez egy nyugtázó jelet küldjön, jelezve, hogy a regionális RP feldolgozóegység vette az üzenetet. Ha a vevő RP feldolgozóegységtől nem érkezik nyugtázó jel, a CP feldolgozóegység azt blokkoltnak tekinti, és a CON tárolóelem logikai egy állapotú jelet ad ki. Egy TS tárolóelem, pl. flip-flop feladata, hogy információt adjon arra vonatkozóan, hogy az SB adó pufferben milyen típusú jel van eltárolva. A TS tárolóelemtől érkező logikai nulla jel azt jelzi, hogy az adó SB pufferben prioritással nem rendelkező jel van, a logikai jel egy pedig azt, hogy az SB adó pufferben prioritással rendelkező jel található. Az SBu, CON és TS tárolóelemek F logikai áramkört alkotnak.

Az ábrán ES-kapukból és VAGY-kapukból felépített logikai hálózat biztosítja, hogy a CP feldolgozóegység CU vezérlőegységétől és DM adatmemóriájától vezérlő- és adatjelek kerüljenek az SB adó pufferhez ill. a QB sorrendi pufferhez. Ezt a logikai hálózatot a továbbiakban a különféle jeltovábbítási folyamatok kapcsán ismertetjük. Valamennyi folyamat esetén érvényes, hogy a CP feldolgozóegységben lévő CU vezérlőegység SOP és SP kimenetein adott típusú vezérlőjeleket ad ki. A CU vezérlőegység SOP kimenetén kiadott vezérlőjelre egy prioritással nem rendelkező jel kerül továbbításra a DM adatmemóriától a vevő regionális RP feldolgozóegységhez. A CU vezérlőegység SP kimenetén kiadott vezérlőjelre pedig a DM adatmemóriától egy prioritással rendelkező jel kerül továbbításra a vevő RP feldolgozóegységhez. A továbbításra kerülő jel típusát, a számítógép mikroprogramja határozza meg.

Először feltételezzük, hogy egy prioritással nem rendelkező jelet kell továbbítani a CP feldolgozóegységtől egy RP feldolgozóegységhez. Feltételezzük, hogy az SB adó puffer szabad, ekkor az SBu tároló-

elem kimenetén logikai nulla jel van, továbbá a vevő RP feldolgozóegység nincs blokkolva, ekkor a CON tárolóelem kimenetén logikai nulla jel van. A prioritással nem rendelkező jel a DM adatmemóriától G2 kapuáramkör, az ábrán ÉS-kapu egyik bemenetére kerül. Egyidejűleg a CU vezérlőegység SOP kimenetéről vezérlőjel érkezik, mely aktiválja egy G1 kapuáramkör, az ábrán ÉS-kapu egyik bemenetét, melynek másik bemenetére az SBU tárolóelem kimenete – ha az SB adó puffer szabad – logikai nulla jelet ad. A G1 kapuáramkör harmadik bemenete digitális CO komparátortól – mely a QBU és a QB1 címregiszterekhez csatlakozik – kap logikai nulla vezérlőjelet. A G1 kapuáramkör említett második és harmadik bemenetei invertálva vannak, és így kimenetén logikai egyet ad, mely a G2 kapuáramkör másik bemenetére kerül, miáltal a G2 kapuáramkörön át a továbbítandó jel OR1 kapuáramkör, az ábrán VAGY-kapu egyik bemenetére kerül, amivel egyidejűleg OR2 kapuáramkör, az ábrán VAGY-kapu egyik bemenetére is egy impulzus kerül. Az OR1 kapuáramkör kimenetéről a jel az SB adó puffer jelbemenetén át beírásra kerül az SB adó pufferbe. A beírt jel az SB adó puffer jelkimenetén át jut az A sínrendszerre, s ezen keresztül a vevő regionális RP feldolgozóegységhez. Amikor az OR2 kapuáramkör egyik bemenetén egy impulzus jelenik meg, az vezető állapotba kerül, és az SBU tárolóelemhez egy beíró jelet továbbít, erre az SBU tárolóelem kimenetén logikai egyet adva jelzi, hogy az SB adó puffer foglalt állapotban van, és ennek következtében a G1 kapuáramkör le van tiltva. Az OR2 kapuáramkör kimenete G4 kapuáramkör, az ábrán ÉS-kapu egyik bemenetére is csatlakozik, melynek második bemenetét a CU vezérlőegység SOP kimenete aktiválja. A G4 kapuáramkör most vezet, és beíró jelet továbbít a TS tárolóelemhez, melynek kimenete ekkor logikai nullát ad, jelezvén, hogy az SB adó pufferben lévő jel prioritás nélküli. Az ábrán látható, eddig nem említett logikai áramkörök, melyeknek egyik bemenetére az említett jelek hatnak, a többi bemenetükön nem kapnak megfelelő jelet, ezért tiltott állapotban vannak. Ha a vevő RP feldolgozóegység vette a jelet az adó CP feldolgozóegységtől, küld egy nyugtázó jelet a CP feldolgozóegységnek, miáltal az SBU tárolóelem törlődik és logikai nullát ad a kimenetén annak a jelzésére, hogy az SB adó puffer az adott pillanatban szabad. A nyugtázó jel a T időzítőáramkör bemenetére is rákerül, melynek kimenete nem hat a CON tárolóelemre, mivel a nyugtázó jelet egy adott időintervallumon belül vette.

Ha egy prioritással nem rendelkező jelet kell továbbítani, de az SB adó puffer foglalt állapotban van, akkor a prioritással nem rendelkező jelet tárolni kell a QB sorrendi pufferben annak érdekében, hogy azt később továbbíthassuk, amikor az SB adó puffer ismét szabadabbá vált. Mint korábban megmutattuk, az SBU tárolóelem az SB adó puffer foglalt állapota esetén kimenetén logikai egy jelet ad. Ez a logikai egy jel a G1 kapuáramkör invertált bemenetére kerül, mely erre tiltott állapotba jut. A G2 kapuáramkör szintén tiltott állapotban van, mivel a G1 kapuáramkör nem ad kimenő jelet. A G2 kapuáramkör ekkor letiltja az SB adó puffer irányában a továbbítandó jelet. A CU vezérlőáramkör SOP kimenetéről jövő vezérlőjel G6 kapuáramkör, az ábrán ÉS-kapu egyik

bemenetére kerül, melynek másik bemenetét az SBU tárolóelemtől érkező, logikai egy jel aktiválja. A G6 kapuáramkör így vezető állapotban van, és kimenete G7 kapuáramkör, az ábrán ÉS-kapu egyik bemenetét aktiválja, melynek másik bemenetére a DM adatmemóriából érkező jel kerül. A G7 kapuáramkör ekkor vezető állapotban van, és az érkező jel rajta átjutva, OR3 kapuáramkör, az ábrán VAGY-kapu bemenetére hat, mely a jelet a QB sorrendi puffer jelbemenetére továbbítja, így az beírásra kerül a QB sorrendi puffer megfelelő tárolóhelyére. A G6 kapuáramkör kimenete hat G8 kapuáramkör, az ábrán ÉS-kapu egyik bemenetére is, melynek másik bemenetét a QB1 címregiszter kimenete vezérli, amely kimenet kijelöli a QB sorrendi puffer első szabad tárolóhelyét. Így a G8 kapuáramkör kimenete a QB sorrendi puffer címbemenetén kijelöli azt a tárolóhelyet, jelen esetben az első szabad tárolóhelyet, ahová a QB sorrendi puffer jelbemenetére beérkező jelet be kell írni.

Ha egy prioritással rendelkező jelet kell a CP feldolgozóegységből egy RP feldolgozóegységbe továbbítanunk, a következő jelterjedési utakat kapjuk. Az SB adó pufferről feltételezzük, hogy szabad állapotban van, és így az SBU tárolóelem – mint azt korábban megmutattuk – kimenetén logikai nulla jelet ad. Az említett logikai nulla jel OR4 kapuáramkör, az ábrán VAGY-kapu egyik invertáló bemenetére jut, és az OR4 kapuáramkör a jelet G9 kapuáramkör, az ábrán ÉS-kapu egyik bemenetére továbbítja, melynek másik bemenetét a CU vezérlőegység SP kimenetéről érkező vezérlőjel vezérli, ami a DM adatmemóriából történő, prioritással rendelkező jeltovábbítást jelez. A G9 kapuáramkör kimenete G3 kapuáramkör, az ábrán ÉS-kapu egyik bemenetére csatlakozik, melynek másik bemenetére a DM adatmemóriából érkező, prioritással rendelkező jel jut. A G3 kapuáramkör kimenete egyrészt az OR1 kapuáramkörön keresztül az SB adó pufferhez csatlakozik, másrészt az OR2 kapuáramkör egyik bemenetére is rákerül, mely OR2 kapuáramkör vezető állapotban van, és kimenetéről tiltó jelet továbbít az SBU tárolóelemhez, amely ennek hatására logikai egy állapotba kerül annak érdekében, hogy jelezze az SB adó puffer foglalt állapotát, és letiltja a jeleknek az SB adó pufferhez történő továbbítását. Az OR2 kapuáramkör kimenő jele továbbá G5 kapuáramkör, az ábrán ÉS-kapu bemenetére is eljut, melynek másik bemenetét a CU vezérlőegység SP kimenetéről érkező jel aktiválja, tehát ugyanaz a jel, amely a G9 kapuáramkört is vezérli. A G5 kapuáramkörtől továbbított jel így a TS tárolóelem törlésére szolgáló jel, mely következtésképpen a TS tárolóelem kimenetét logikai egybe állítja jelezvén, hogy prioritással rendelkező jel van az SB adó pufferben. Amikor az SB adó puffer a jelet továbbította, a vevő RP feldolgozóegységhez, ez utóbbi egy nyugtázó jelet küld vissza, aminek következtében az SBU tárolóelem logikai nulla állapotba kerül vissza, ami az SB adó puffer felszabadulását jelzi.

Amikor prioritással rendelkező jelet továbbítunk, az SB adó puffer foglalt állapotú lehet.

A prioritással rendelkező jeleket időkésleltetés nélkül kell továbbítanunk, ha azonban egy prioritással nem rendelkező jel továbbítása már folyik, eme jel átvitele befejeződhet megszakítás nélkül. A prioritással rendelkező jel elviseli ezt a kis időkésleltetést, és

a DM adatmemóriában marad mindaddig, amíg az SB adó puffer ismét fel nem szabadul. Az SBu tárolóelem logikai egy állapotú jelet továbbít kimenetéről a G1 és OR4 kapuáramkörökhöz, melyek ezt követően letiltott állapotba kerülnek, és ha a G6 kapuáramkört szintén blokkolja egy, a CU vezérlőáramkör SOP kimenetéről érkező logikai nulla jel, akkor a továbbítandó jel nem érheti el sem az SB adó puffert, sem a QB sorrendi puffert. Így a prioritással rendelkező jel a DM adatmemóriában marad. Amikor a prioritás nélküli jel átviteli folyamata befejeződött és egy nyugtázó jel érkezik az SBu tárolóelemhez a vevő RP feldolgozóegységtől, az SBu tárolóelem kimenete állapotát logikai egyről logikai nullára változtatja, aminek következtében az OR4 kapuáramkör vezet és a prioritással rendelkező jel az SB adó pufferbe kerül.

Előfordulhat, hogy egy prioritással rendelkező jelet akkor kell továbbítani, amikor az SB adó puffert egy prioritással nem rendelkező jel foglalja le, és a vevő RP feldolgozóegységben torlódás következett be, így a prioritással rendelkező jel nem továbbítható az SB adó puffer felé. Ekkor az SB adó pufferben lévő, prioritással nem rendelkező jelet a QB sorrendi pufferbe kell átírni, hogy helyet biztosítsunk a prioritással rendelkező jelnek. Az így átírt prioritás nélküli jel ebben az esetben a QB sorrendi pufferben kerül közbenső tárolásra.

A prioritással nem rendelkező jel átírása a következőképpen történik. Az SBu tárolóelem kimenetén logikai egy jelet ad, az OR4 kapuáramkör kimenő jele megszűnik, aminek következtében a G9 kapuáramkör le van tiltva és így nem kerül jel az SB adó pufferhez. Egy négybemenetű G10 kapuáramkör, az ábrán ÉS-kapu aktiválódik az SBu tárolóelemtől érkező logikai egy jel, a CON tárolóelemtől érkező logikai egy jel, és a TS tárolóelemtől érkező logikai nulla jel (minthogy az SB adó puffer prioritással nem rendelkező jelet tartalmaz és a G10 kapuáramkör ezen bemenete invertáló bemenet), és a CU vezérlőegység SP kimenetéről érkező vezérlőjel hatására. Ekkor mivel a G10 kapuáramkör valamennyi bemenete aktivált állapotban van, a G10 kapuáramkör kimenő jelet ad egy U késleltetőelemre. A G10 kapuáramkör és az U késleltetőelem együtt E logikai áramkört alkotnak. Az U késleltetőelem egy két lépésből álló folyamatot indít el.

Az első lépésben a következő történik. Az U késleltetőelem egyik U1 kimenetén érkező kimenő jel aktiválja OR5 kapuáramkör, az ábrán VAGY-kapu egyik bemenetét, mely kimenetéről egy jelet továbbít G11 kapuáramkör, az ábrán ÉS-kapu egyik bemenetére, amelynek másik bemenetére a QBu címregisztertől érkező jel jut. A QBu címregisztertől a G11 kapuáramkörön keresztül érkező jel kijelöli a címbemeneten az első foglalt tárolóhelyet a QB sorrendi pufferben. Az U késleltetőelem U1 kimenetén lévő kimenő jel hat továbbá a G12 kapuáramkör, az ábrán ÉS-kapu egyik bemenetére is, amelynek másik bemenetére az SB adó puffer jelkimenetéről érkező, prioritással nem rendelkező jel jut. A G12 és OR3 kapuáramkörökön keresztül a prioritással nem rendelkező jel a QB sorrendi puffer jelbemenetére kerül, és abban sorrendben elsőként kerül elhelyezésre a QBu címregisztertől érkező címjel által kijelölt tárolóhelyen. A prioritással nem rendelkező jel így az SB adó pufferből a QB sorrendi pufferbe lett átírva.

A folyamat második lépésében a prioritással rendelkező jel az adott pillanatban szabadrá váló SB adó pufferbe kerül. Az SBu tárolóelem kimenete – annak ellenére, hogy az SB adó puffer szabad – logikai egy állapotú, mivel a regionális RP feldolgozóegységtől nem érkezett nyugtázó jel. Az U késleltetőelem másik U2 kimenetén előálló kimenő jel, amely az U1 kimenet jeléhez képest késleltetve van, pl. úgy, hogy a másik U2 kimenet késleltető áramkörön keresztül csatlakozik az egyik U1 kimenethez, aktiválja az OR4 kapuáramkörön át a G9 kapuáramkör egyik bemenetét, melynek másik bemenetét a CU vezérlőegység SP kimenetéről érkező vezérlőjel vezérli. A G9 kapuáramkör kimenete a G3 kapuáramkör egyik bemenetére csatlakozik, amelynek másik bemenetére a DM adatmemóriából érkező, prioritással rendelkező jel jut, amely jel az OR1 kapuáramkörön át az SB adó puffer jelbemenetére kerül. A G3 kapuáramkör kimenő jele hat továbbá az OR2 kapuáramkör egyik bemenetére, melynek kimenő jele az SBu tárolóelem egyik törlő jele, hogy az SBu tárolóelem az SB adó puffer foglalt állapota esetén logikai egy állapotú legyen. A törlő jel nullázza továbbá a CON tárolóelemet, aminek következtében a G10 kapuáramkör letiltódik, és aktiválja a G5 kapuáramkör egyik bemenetét, amelynek másik bemenetére a CU vezérlőegység SP kimenetéről érkező vezérlőjel jut. A G5 kapuáramkör ezt követően egy törlő jelet továbbít a TS tárolóelemhez, amely ennek hatására logikai egy állapotba kerül, ami azt jelzi, hogy az SB adó puffert egy prioritással rendelkező jel foglalja el.

Amikor az SB adó puffer felszabadult és a vevő RP feldolgozóegységben nincs torlódás, az SBu és CON tárolóelemek kimenete logikai nulla állapotú, aminek következtében a QB sorrendi pufferben lévő jel az SB adó pufferbe kerül átírásra. Mivel a CU vezérlőegységből nem kerülnek ki vezérlőjelek a G1 és G9 kapuáramkörökhöz, ezek a kapuáramkörök le vannak tiltva, és így nem kerülhetnek adatjelek a DM adatmemóriától az SB adó pufferbe. Az SBu és CON tárolóelemektől érkező logikai nulla állapotú jelek aktiválják a G13 kapuáramkör, az ábrán ÉS-kapu egy-egy invertált bemenetét, amelynek harmadik bemenetét a CO komparátortól érkező jel aktiválja. A CO komparátor a QBu és QB1 címregiszterekhez csatlakozik, és a QBu és QB1 címregiszterek különböző állapota esetén logikai egy jelet generál, azonos logikai állapota esetén pedig, azaz akkor, amikor a QB sorrendi puffer üres, logikai nulla jelet állít elő. Amikor a G13 kapuáramkör valamennyi bemenetén logikai egy állapotú jelet kap akkor olyan kimenő jelet állít elő, mely egyrészt aktiválja a G14 kapuáramkör, az ábrán ÉS-kapu egyik bemenetét, másrészt az OR5 kapuáramkör egyik bemenetére kerül. Az OR5 kapuáramkör vezet és egy jelet továbbít a G11 kapuáramkör egyik bemenetére, melynek másik bemenete a QBu címregiszter kimenetéről érkező jelet kapja. A G11 kapuáramkör aktivált állapotba kerül, és kimenő jele aktiválja a QB sorrendi puffert, és így a sorrendben az első tárolóhelyen elhelyezkedő, prioritással nem rendelkező jel a QB sorrendi puffer jelkimenetéről a G14 kapuáramkörön és az OR1 kapuáramkörön keresztül az SB adó puffer jelbemenetére továbbítódik. A G14 kapuáramkör kimenő jele egyidejűleg hat az OR2 kapuáramkörre is, mely ezt követően a törlő jelet az SBu tárolóelemhez

továbbítja. amely így logikai egy állapotba kerül, mivel az SB adó puffer ismét foglalt állapotba jutott. A befejezett átviteli folyamat után, és egy nyugtázó jel vétele után az SBu tárolóelem ismét törölt állapotba kerül.

Annak megakadályozására, hogy a DM adatmemóriából érkező, prioritással nem rendelkező jelek elsőbbséget kapjanak, a QB sorrendi pufferben várakozó, prioritással nem rendelkező jelekkel szemben, a CO komparátor kimenete a G1 kapuáramkör egy invertáló bemenetére is csatlakozik. A CO komparátor kimenetén mindaddig logikai egy jelet kapunk, amíg a QB sorrendi pufferben van várakozó jel. Amikor a CO komparátor kimenetének logikai egy jele a G1 kapuáramkör említett invertáló bemenetére kerül, a G1 kapuáramkör tiltott állapotba jut, aminek következtében a G2 kapuáramkör is blokkolt állapotú, és megakadályozza a DM adatmemóriából az SB adó pufferbe történő jelátvitelt.

Egy további eset állhat elő, amikor az SB adó puffer egy prioritással rendelkező jel foglalja le, egy másik, ugyancsak prioritással rendelkező jelet pedig pl. egy másik vevő RP feldolgozóegységhez kellene továbbítani. Ekkor olyan hiba állhat elő, amely bizonyos fajta hibatörést követel meg a számítógép rendszerben.

A találmány szerinti berendezés legnagyobb előnye, amint az a leírásból is kitűnik, hogy a számítógép rendszer kapacitása sokkal jobban kihasználható.

Szabadalmi igénypontok

1. Berendezés jelek továbbítására számítógép rendszer valamely feldolgozóegységétől sínrendszeren át egy vagy több további feldolgozóegységhez, amely berendezésben legalább egy feldolgozóegységnek prioritással rendelkező és prioritás nélküli jeleket egymás után a sínrendszerre juttató adó puffere és a prioritás nélküli jeleket tárdó sorrendi puffere van, azzal *jellemezve*, hogy a legalább egy feldolgozóegység (CP) tartalmaz az adó pufferből (SB) egy prioritás nélküli jelnek a sorrendi puffer (QB) első tárolóhelyére való átvitelét és egy prioritással rendelkező jelnek az adó pufferbe (SB) való beírását vezérlő első logikai áramkört (F) és ehhez csatlakoztatott második logikai áramkört (E), amely második logikai áramkör (E) egyik kimenete (U1) az adó puffer (SB) jelkimenete és a sorrendi puffer (QB) jelbemenete közé beiktatott első kapuáramkörhöz (G12) van csatlakoztatva, az egyik kimenet (U1) jeléhez képest késleltetett jelet szolgáltató másik kimenete (U2) pedig a prioritással rendelkező jelnek az adó pufferbe (SB) való beírását vezérlő második kapuáramkörhöz (G9) van csatlakoztatva, továbbá tartalmaz a sorrendi puffer (QB) jelkimenete és az adó puffer (SB) jelbemenete közé beiktatott harmadik kapuáramkört (G14), melynek vezérlőbemenete az első logikai áramkörhöz (F) van csatlakoztatva.

2. Az 1. igénypont szerinti berendezés kiviteli

alakja, azzal *jellemezve*, hogy az első logikai áramkör (F) az adó puffer (SB) foglaltsági állapotát jelző első tárolóelemet (SBu), a mindenkor vevő feldolgozóegység (RP) foglaltságát jelző második tárolóelemet (CON) és az adó pufferben (SB) lévő jel prioritását jelző harmadik tárolóelemet (TS) tartalmaz, ahol az első tárolóelem (SBu) egyik bemenete a sínrendszerre (A), másik bemenete az adó pufferbe (SB) történő beírást figyelő áramkörhöz (OR2) van csatlakoztatva, a második tárolóelem (CON) egyik bemenete időzítő-áramkörön (T) át a sínrendszerre (A), másik bemenete az említett figyelő áramkörhöz (OR2) van csatlakoztatva, továbbá az első, második és harmadik tárolóelem (SBu, CON, TS) kimenetei a második logikai áramkör (E) bemeneteire vannak csatlakoztatva.

3. Az 1. vagy 2. igénypont szerinti berendezés kiviteli alakja, azzal *jellemezve*, hogy a második logikai áramkör (E) negyedik kapuáramkört (G10) és ennek kimenetére csatlakoztatott, két kimenetén egymástól eltérően késleltetett jelet adó késleltetőelemet (U) tartalmaz, ahol a negyedik kapuáramkör (G10) bemenetei képezik a második logikai áramkör (E) bemeneteit, a késleltetőelem (U) kimenetei pedig a második logikai áramkör kimeneteit (U1, U2) alkotják.

4. Az 1–3. igénypontok bármelyike szerinti berendezés kiviteli alakja, azzal *jellemezve*, hogy a legalább egy feldolgozóegységnek (CP) a továbbítandó jeleket tároló adatmemóriája (DM) és az adatmemóriát (DM) vezérlő, valamint a továbbítandó jel prioritását kimenetein (SP, SOP) jelző vezérlőegysége (CU) van, ahol az adatmemória (DM) jelkimenete egyrészt ötödik kapuáramkörön (G3) át az adó puffer (SB) jelbemenetére, másrészt hatodik kapuáramkörön (G7) át a sorrendi puffer (QB) jelbemenetére van csatlakoztatva.

5. A 2. igénypont szerinti berendezés kiviteli alakja, azzal *jellemezve*, hogy a legalább egy feldolgozóegységnek (CP) a sorrendi puffer (QB) első foglalt tárolóhelyének címét tároló címregisztere (QBu) és első szabad tárolóhelyének címét tároló második címregisztere (QB1) van, ahol az első címregiszter (QBu) kimenete hetedik kapuáramkörön (G11) át a sorrendi puffer (QB) első címbemenetére, a második címregiszter (QB1) kimenete pedig nyolcadik kapuáramkörön (G8) át a sorrendi puffer (QB) második címbemenetére van csatlakoztatva, továbbá a címregiszterek (QBu, QB1) kimenetei digitális komparátor (CO) egy-egy bemenetére is csatlakoztatva vannak, amely komparátor (CO) kimenete egyrészt a harmadik kapuáramkör (G14) vezérlőbemenetére, másrészt a továbbítandó jeleknek az adó pufferbe (SB) való beírását vezérlő kilencedik kapuáramkör (G2) vezérlőbemenetére van csatlakoztatva.

6. Az 5. igénypont szerinti berendezés kiviteli alakja, azzal *jellemezve*, hogy az első tárolóelem (SBu) kimenete a nyolcadik kapuáramkör (G8) vezérlőbemenetére is csatlakoztatva van, és a második logikai áramkör (E) egyik kimenete (U1) a hetedik kapuáramkör (G11) vezérlőbemenetére is csatlakoztatva van.

1 rajz, 1 ábra

