

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-6065

(P2010-6065A)

(43) 公開日 平成22年1月14日(2010.1.14)

(51) Int.Cl.
B41J 2/05 (2006.01)F I
B41J 3/04 103Bテーマコード (参考)
2C057

審査請求 未請求 請求項の数 9 O L (全 18 頁)

(21) 出願番号 特願2009-130650 (P2009-130650)
(22) 出願日 平成21年5月29日 (2009. 5. 29)
(31) 優先権主張番号 特願2008-142677 (P2008-142677)
(32) 優先日 平成20年5月30日 (2008. 5. 30)
(33) 優先権主張国 日本国 (JP)

(71) 出願人 000001007
キヤノン株式会社
東京都大田区下丸子3丁目30番2号
(74) 代理人 100077481
弁理士 谷 義一
(74) 代理人 100088915
弁理士 阿部 和夫
(72) 発明者 大橋 亮治
東京都大田区下丸子3丁目30番2号 キ
ヤノン株式会社内
(72) 発明者 今仲 良行
東京都大田区下丸子3丁目30番2号 キ
ヤノン株式会社内

最終頁に続く

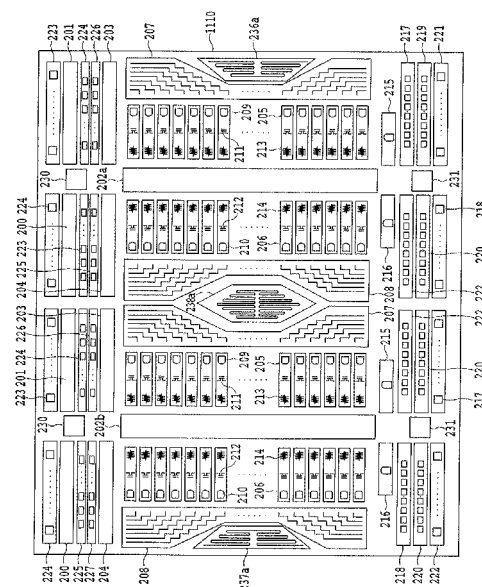
(54) 【発明の名称】 インクジェットヘッド用基板および該基板を用いるインクジェットヘッド

(57) 【要約】

【課題】発熱素子の数が多い長尺基板であっても正確な温度検出が行い得、かつ温度センサの配置に伴う基板幅の増加も抑制できるようにする。

【解決手段】基板は、 $M \times N$ 個の発熱素子が N 個のブロック毎に時分割駆動されるように構成されるとともに、各ブロックにおいて駆動する発熱素子を選択するために M ビットの信号を供給する信号線を有する。この M ビットの信号線を、発熱素子の配列方向の両端部側の部位をそれぞれ始点として前記配列の中心方向に延在し、当該端部により近い $M/2$ 個の発熱素子を選択する2つの信号線に分ける。当該2つの $M/2$ ビットの信号線ビットの信号線を、それぞれの始点から遠ざかるに従って数を減じて行き、これに伴って残余の信号線が偏倚して発熱素子の配列に近くついてゆくよう配線する。当該配線により、前記配列の中心に対応した位置に生じる空き領域に、前記基板の温度を検出するための温度センサを設ける。

【選択図】図10



【特許請求の範囲】

【請求項 1】

インクを吐出するために利用されるエネルギーを発生するための N 個のブロック毎に時分割駆動される $M \times N$ 個のエネルギー発生素子が配列され、前記 N 個のブロックのそれぞれにおいて駆動するエネルギー発生素子を選択するための M 本の信号線が設けられたインクジェットヘッド用基板であって、

前記 M 本の信号線が、前記 $M \times N$ 個のエネルギー発生素子が配列された配列方向に関する前記基板の一端部側にある部位を始点として前記配列方向に関する前記基板の他端部側に向って前記配列方向に延在する、前記一端部側にある L 個 ($L < M$) のエネルギー発生素子を選択するための L 本の信号線と、前記他端部側にある部位を始点として前記一端部側

10

に向って前記配列方向に延在する、前記他端部側にある ($M - L$) 個のエネルギー発生素子を選択する ($M - L$) ビットの信号線と、を含み、

前記 L 本の信号線および前記 ($M - L$) 本の信号線は、それぞれの前記始点から遠ざかるに従って前記配列方向に交差する交差方向を横切る信号線の本数を減じ、当該信号線の本数の減少に伴って残余の信号線が前記エネルギー発生素子に近づくように偏倚しており、

当該偏倚によって生じる空き領域に、前記基板の温度を検出するための温度センサが設けられていることを特徴とするインクジェットヘッド用基板。

【請求項 2】

前記 M 本の信号線と前記 L 本の信号線との関係が、 $L = M / 2$ または $L = M / 2$ を満たし、前記 $M \times N$ 個のエネルギー発生素子が配列された領域における、前記配列方向に関する中心に対応した位置に前記温度センサが設けられていることを特徴とする請求項 1 に記載のインクジェットヘッド用基板。

20

【請求項 3】

前記空き領域は、前記 M 本の信号線によって三方が囲まれていることを特徴とする請求項 1 または 2 に記載のインクジェットヘッド用基板。

【請求項 4】

前記温度センサはダイオードにより構成されていることを特徴とする請求項 1 ないし 3 のいずれかに記載のインクジェットヘッド用基板。

【請求項 5】

前記温度センサは配線を抵抗素子として用いたセンサであることを特徴とする請求項 1 ないし 3 のいずれかに記載のインクジェットヘッド用基板。

30

【請求項 6】

前記 $M \times N$ 個のエネルギー発生素子が配列された領域における、前記配列方向に関する中心に対応した位置において、前記配線は前記位置以外の部分と比較して抵抗値が大きいことを特徴とする請求項 5 に記載のインクジェットヘッド用基板。

【請求項 7】

前記配線は前記位置において蛇行形状を有することを特徴とする請求項 6 に記載のインクジェットヘッド用基板。

【請求項 8】

請求項 1 ないし 7 のいずれかに記載の基板と、
該基板に接して設けられ、前記エネルギー発生素子が発生する前記エネルギーの作用によってインクを吐出するための吐出口が形成された部材と、
を具えたことを特徴とするインクジェットヘッド。

40

【請求項 9】

前記基板はその表裏両面を貫通するインク供給穴を有し、前記エネルギー発生素子は前記基板の表面に開口する前記インク供給穴に沿って配列され、

前記基板を支持し、前記基板の裏面に開口する前記インク供給穴にインクを供給するインク供給路を有する支持部材をさらに具え、前記インク供給路を介して、複数の前記供給穴が連通していることを特徴とする請求項 8 に記載のインクジェットヘッド。

【発明の詳細な説明】

50

【技術分野】

【0001】

本発明は、インクジェット方式に従ってインクを吐出して記録媒体に記録を行うためのインクジェットヘッドおよびインクジェットヘッド用基板に関するものである。

【背景技術】

【0002】

インクを記録紙などの記録媒体に付着させることによって記録を行う記録装置（以下、プリンタとも言う）に適用されるインクジェットヘッド（以下、インクジェット記録ヘッド或いは記録ヘッドとも言う）には、種々の方式によりインク吐出を行うものがある。その方式の一つとして、通電に応じて発熱する発熱抵抗体となる発熱素子（ヒータとも称される）をエネルギー発生素子（記録素子とも称される）として用い、インクを加熱発泡させることにより生じる圧力を利用して記録を行うものがある。これは、発熱素子および配線等を高密度に多数配置した記録ヘッド用基板を容易かつ精度高く製造することができることから、記録の高精細化および高速化を実現できるものである。さらにこれにより、記録ヘッドないしはこれを用いる記録装置の一層のコンパクト化を図ることができる。

10

【0003】

このように多数が配置された発熱素子のすべてが同時に駆動されると、記録ヘッドに瞬時に流れる電流が大きくなってしまう。そのため通常は、数10ないし数100個の発熱素子を複数のブロックに分割し、各ブロックの駆動のタイミングを僅かに異ならせることにより同時駆動される発熱素子数を減らすことで、瞬時に流れる全電流を低く抑えるようにしている。また、多数の発熱素子を駆動するにあたり、記録ヘッドに発熱素子の駆動回路を内蔵し、記録ヘッドとこれを搭載する記録装置との間の配線本数が多くならないようにしている。そして、この駆動回路を発熱素子の基体として用いるSi（シリコン）ウエハに作り込んだ構造が広く用いられている。

20

【0004】

この駆動回路の構成には、様々なものがあるが、その代表的なものとして特許文献1に開示された構成を説明する。

【0005】

各発熱素子の駆動は、各発熱素子が属するブロックの番号を示すブロック制御信号（BLKn）と、ブロック制御信号に対応した記録信号（DATA）とにより制御される。ブロック制御信号（BLKn）としては、ブロック番号を2値データにエンコードしたものが用いられている。全発熱素子数（T）を総ブロック数（N個）で除算した値が1回の駆動動作で同時に駆動できる発熱素子数（ $M = T / N$ ）であり、また、記録データ1ビットが1発熱素子に対応している。これを1回の駆動動作で同時に時分割駆動する発熱素子分ずつ転送するとすれば、Mが1回の駆動動作で同時に発熱素子を駆動させる記録信号（DATA）のビット数を表すものとなる。

30

【0006】

さらに、発熱素子の数（T）と等しいビット数のゲートやトランジスタが設けられる。また、それらを1回の駆動動作で同時に発熱素子を駆動させる記録データ（DATA）のビット数とブロック制御信号（BLKn）のビット数分のシフトレジスタと、ラッチ回路とが設けられる。そして、これらの記録信号（DATA）およびブロック制御信号（BLKn）から構成されるデータを、記録装置本体制御部からそのシフトレジスタにシリアル転送する。そして、記録信号（DATA）をシフトレジスタに整列させた上で、これをラッチ回路にラッチさせる。一方、ブロック制御信号をデコードして得たブロック毎の駆動信号とラッチされた記録信号とをゲートに入力することで、各発熱素子に対応したトランジスタを駆動する。なお、トランジスタの形態としては、バイポーラトランジスタあるいは、FETのいずれでもよいことが開示されている。

40

【0007】

ところで、インクジェット記録ヘッドにおいては、吐出口からのインクの吐出特性と記録ヘッド用基板の温度とが密接に関係する。従って、安定した吐出特性を得るための制御

50

を行う上で、基板温度の検出は重要な役割を占めている。

【0008】

そこで、従来のインクジェット記録ヘッドは、特許文献2に記載されているように記録ヘッド用基板内に温度センサを作りこむことで、高精度な基板温度の読み取りも可能にしている。この温度センサは、熱により変化するインク吐出特性の制御に活用される。さらには、温度センサのモニタ値を利用して、電源ショートや、何らかの原因でインクがなくなった状態で発熱素子が駆動される（所謂「空吐出」）など基板に何らかの異常が生じ、異常昇温した際に強制的に記録動作を一時停止する場合などにも活用される。

【0009】

温度センサとしてはダイオードの形態で構成されるものも知られており、特許文献3には、記録信号その他の信号を外部と授受するための接続端子（入出力パッド）近傍にダイオード形態の温度センサを配置することが開示されている。

【0010】

最近では記録の一層の高速化が要望されており、そのため記録ヘッドとしてはより多数の吐出口ないし発熱素子が配列されるようになってきている。すなわち、このように吐出口ないし発熱素子の数を配列方向に増大させる（記録ヘッドを長尺ないし大型化する）ことで、より広い記録幅を確保するのである。しかしこのような長尺化に伴い、記録データの内容や記録モードに対応した発熱素子の駆動状態に応じて、記録ヘッド用基板において大きな温度分布が生じることがある。

【0011】

従来の記録ヘッド用基板では、比較的これが小型であったため、発熱素子の配列の直近でなくても、すなわち接続端子近傍に温度センサが配置されていても、相応に精度の高い温度検出が可能であった。しかし記録ヘッドが大型化するほど、発熱素子の配列、特に配列中心から温度センサまでの距離が大となり、正確な温度検出が困難になる。

【0012】

従って、温度センサは発熱素子の配列中心に対応した位置に配置することが強く好ましい一方、従来の基板構成では次のような問題が生じていた。

【0013】

従来の基板構成では、発熱素子に駆動信号に応じて通電が行われるようにするためのロジック回路や、ロジック回路に接続するロジック配線が配置されている。このうちロジック回路は、Siでなる基体に半導体製造工程により「下地」として作り込まれるため、その電極等には下地配線層が使用される。また、ロジック配線は、各発熱素子に対応して用意されるため複数本が並列するものとなるが、発熱素子数が多くなるほど配線本数が多くなるため、配線幅や配線間スペースの微細化が可能な下地配線層が使用される。一方、温度センサとして機能素子、例えばダイオードセンサを使用する場合、ロジック回路と同じく半導体工程で作りに込まれるため、下地配線層が使用される。また、配線等を抵抗器としてセンサに活用する場合もあるが、検出感度を上げるため必要に応じて局所的に抵抗値を高くする必要がある。その場合も線幅や線間スペースの微細化が可能な下地配線層を使うことが好ましい。

【0014】

以上より、温度センサを発熱素子の配列中心に対応した位置に配置する場合は、発熱素子の配列の近傍にはロジック回路やロジック配線が位置しているため、さらにそれらの外側に配置されることになる。従って、温度センサの面積分、基板サイズが幅方向に増加する。そのため、Siウェハ1枚から得られる基板の生産数が減少し、基板のコストアップに繋がるという問題がある。

【先行技術文献】

【特許文献】

【0015】

【特許文献1】特開2002-307685号公報

【特許文献2】特開平2-258266号公報

10

20

30

40

50

【特許文献3】特開2004-050637号公報

【発明の概要】

【発明が解決しようとする課題】

【0016】

本発明は以上の問題に鑑みてなされたもので、発熱素子の数が多い長尺基板であっても正確な温度検出が行い得、かつ温度センサの配置に伴う基板幅の増加も抑制できるようにすることを目的としている。

【課題を解決するための手段】

【0017】

そのために、本発明は、インクを吐出するために利用されるエネルギーを発生するためのN個のブロック毎に時分割駆動される $M \times N$ 個のエネルギー発生素子が配列され、前記N個のブロックのそれぞれにおいて駆動するエネルギー発生素子を選択するためのM本の信号線が設けられたインクジェットヘッド用基板であって、

前記M本の信号線が、前記 $M \times N$ 個のエネルギー発生素子が配列された配列方向に関する前記基板の一端部側にある部位を始点として前記配列方向に関する前記基板の他端部側に向って前記配列方向に延在する、前記一端部側にあるL個($L < M$)のエネルギー発生素子を選択するためのL本の信号線と、前記他端部側にある部位を始点として前記一端部側に向って前記配列方向に延在する、前記他端部側にある($M - L$)個のエネルギー発生素子を選択する($M - L$)ビットの信号線と、を含み、

前記L本の信号線および前記($M - L$)本の信号線は、それぞれの前記始点から遠ざかるに従って前記配列方向に交差する交差方向を横切る信号線の本数を減じ、当該信号線の本数の減少に伴って残余の信号線が前記エネルギー発生素子に近づくように偏倚しており、

当該偏倚によって生じる空き領域に、前記基板の温度を検出するための温度センサが設けられていることを特徴とする。

【0018】

また、本発明は、上記基板と、該基板に接して設けられ、前記エネルギー発生素子が発生する前記エネルギーの作用によってインクを吐出するための吐出口が形成された部材と、を具えたことを特徴とする。

【発明の効果】

【0019】

本発明によれば、記録素子の数が多い長尺基板であっても正確な温度検出が行い得、かつ温度センサの配置に伴う基板幅の増加も抑制できるようになる。

【図面の簡単な説明】

【0020】

【図1】(a)は本発明の一実施形態に係る記録ヘッドを搭載可能な記録装置の一例を示す模式的平面図、(b)は図1の記録装置に搭載される記録ヘッドに適用される記録素子ユニットの構成例を示す模式的斜視図である。

【図2】図1(b)の記録素子ユニットを構成する基板に形成されるロジック回路を含む駆動回路の構成例を示すブロック図である。

【図3】図2の駆動回路を基体上に作り込む場合の基本的なレイアウトを示す模式図である。

【図4】本発明の第1実施形態に係り、図3のレイアウトにおける領域内の駆動信号伝送用信号線の配線状態および温度センサの配置状態を示した模式図である。

【図5】図4の構成に対する比較例を示す模式図である。

【図6】本発明の第1実施形態の変形例に係り、図3のレイアウトにおける領域内の駆動信号伝送用信号線の配線状態および温度センサの配置状態を示した模式図である。

【図7】本発明の第1実施形態の他の変形例に係り、図3のレイアウトにおける領域内の駆動信号伝送用信号線の配線状態および温度センサの配置状態を示した模式図である。

【図8】本発明の第2実施形態に係り、駆動信号伝送用信号線の配線状態および温度センサの配置状態を示した模式図である。

10

20

30

40

50

【図 9】本発明の第 2 実施形態の変形例に係り、駆動信号伝送用信号線の配線状態および温度センサの配置状態を示した模式図である。

【図 10】本発明の第 2 実施形態の変形例に係り、駆動信号伝送用信号線の配線状態および温度センサの配置状態を示した模式図である。

【図 11】(a) は第 2 実施形態が有効に適用される基板およびその支持部材の構成例を説明するための模式的断面図、(b) は (a) の構成に対し第 2 実施形態を適用した基板の例を示す模式的平面図、(c) は (b) における温度センサの構成例を示す模式的平面図である。

【図 12】(a) は第 2 実施形態が有効に適用される基板およびその支持部材の他の構成例を説明するための模式的断面図、(b) は (a) の X I I b - X I I b 線の模式的断面図、(c) は (a) の構成に対する温度センサの配置態様を示す基板の模式的平面図である。

10

【発明を実施するための形態】

【0021】

以下、図面を参照して本発明を詳細に説明する。

【0022】

1. 第 1 の実施形態

(1) 記録装置

図 1 (a) は、本発明の一実施形態に係る記録ヘッドを搭載可能な記録装置の一例を示す模式的平面図である。

20

【0023】

図 1 (a) に示す記録装置においては、後述の記録素子ユニットを備えたインクジェットヘッドは、インクを収容する容器が着脱可能または着脱不能に組み合わせられて、カートリッジ形態の記録ヘッド（以下、記録ヘッドカートリッジという）として構成される。記録ヘッドカートリッジ H 1 0 0 0 はキャリッジ 2 に位置決めして着脱可能に搭載される。キャリッジ 2 には、記録ヘッドカートリッジ H 1 0 0 0 上の外部信号入力端子を介して記録素子ユニットに駆動信号等を伝達するための電気接続部が設けられている。

【0024】

キャリッジ 2 は、主走査方向に延在して装置本体に設置されたガイドシャフト 3 に沿って往復移動可能に案内支持されている。そして、キャリッジ 2 は主走査モータ 4 によりモータプーリ 5、従動プーリ 6 およびタイミングベルト 7 等の駆動機構を介して駆動されるとともにその位置および移動が制御される。また、ホームポジションセンサ 3 0 がキャリッジ 2 に設けられている。これにより遮蔽板 3 6 の位置をキャリッジ 2 上のホームポジションセンサ 3 0 が通過した際に位置を知ることが可能となる。

30

【0025】

印刷用紙やプラスチック薄板等の記録媒体 8 は、給紙モータ 3 5 の駆動力をギア等の伝動機構を介してピックアップローラ 3 1 に伝達し、これを回転させることによりオートシートフィーダ (ASF) 3 2 から一枚ずつ分離給送される。さらに搬送ローラ 9 の回転に応じ、記録ヘッドカートリッジ H 1 0 0 0 の吐出口形成面と対向する位置（記録部）を通過して搬送（副走査）される。搬送ローラ 9 の回転は、LF モータ 3 4 の駆動力をギア等の伝動機構を介して伝達することにより行われる。その際、給送が行われたか否かの判定と、記録媒体上の記録開始位置の確定とは、ペーパーエンドセンサ 3 3 が記録媒体 8 の先端を検知することにより行われる。さらに、記録媒体 8 の後端が実際にどこに有り、実際の後端から現在の記録位置を最終的に割り出すためにもペーパーエンドセンサ 3 3 が使用される。

40

【0026】

なお、記録媒体 8 は、記録部において平坦なプリント面を形成するように、その裏面がプラテン（不図示）により支持される。一方、キャリッジ 2 に搭載された記録ヘッドカートリッジ H 1 0 0 0 は、その吐出口形成面がキャリッジ 2 から下方へ突出して記録媒体 8 の表面と平行になるように保持されている。また、記録ヘッドカートリッジ H 1 0 0 0 は

50

、記録素子ユニットにおける吐出口の配列方向がキャリッジ 2 の主走査方向に対して交差する方向になるようにキャリッジ 2 に搭載されている。

【0027】

(2) 記録素子ユニット

図 1 (b) は記録ヘッドカートリッジ H 1 0 0 0 に適用される記録素子ユニットの構成例を示す模式的斜視図である。記録素子ユニットを構成する厚さ 0.5 mm ~ 1 mm の Si の基板 1 1 1 0 には、インク流路としての長溝状の貫通口からなるインク供給穴 2 0 2 が設けられ、このインク供給穴に対してインクが導入される。また、インク供給穴 2 0 2 を挟んだ両側にそれぞれ 1 列ずつ、配列ピッチを 1 / 2 だけ Y 方向にずらした千鳥状の配列を有するエネルギー発生素子である発熱素子 2 1 4 の列が設けられている。発熱素子 2 1 4 の配列方向に直交する方向のインクジェットヘッド用基板 1 1 1 0 の 2 つの辺に沿って、発熱素子やロジック回路と外部との電氣的接続を行うための電極部が形成される(後述)。さらに基板 1 1 1 0 には、インク流路壁 1 1 0 6 によって形成される液路と、この液路に連通するとともに、熱エネルギーの作用に伴って記録媒体に向けてインクを吐出するためのインク吐出口 1 1 0 7 とが形成された部材 1 1 0 8 が接して設けられている。

10

【0028】

なお、インクを吐出するために利用されるエネルギーを発生する記録素子としては、通電に応じてインクを加熱発泡させる熱エネルギーを発生する発熱素子に限られず、その他のものでもよい。しかし発熱素子を用いた形態のものは、その駆動に応じて発生する熱の影響が大きいので、本発明を好ましく適用できるものである。

20

【0029】

また、図 1 (b) では発熱素子 2 1 4 ないしは吐出口 1 1 0 7 が模式的に描かれているが、実際には、インク供給穴 2 0 2 の両側部に各 2 8 8 個ずつの発熱素子を有するものとすることができる。そしてこれらの発熱素子が 2 4 個ずつ 1 2 のブロック(分割数 N = 1 2)に分割される。そして、同じタイミングでは各ブロックから 1 つずつの発熱素子(合計 2 4 個の発熱素子)が駆動され得る(1 回の駆動で同時に駆動させ得る発熱素子数 M = 2 4)構成とすることができる。

【0030】

(3) 駆動回路の構成例

図 2 は基板 1 1 1 0 に形成される、ロジック回路を含む駆動回路の構成例を示すブロック図である。この駆動回路は、成膜技術などを適用して Si 基体上に作り込むことができる。

30

【0031】

図示の駆動回路は、記録素子ユニットに供給される記録信号 D 1 ~ D 2 4、ブロック制御信号 B 1 ~ B 4 をシフトレジスタおよびラッチ回路を介して与えるように構成されている。図 2 に示されているように、記録装置本体から供給される記録信号 D A T A 1 は記録信号 D 1 ~ D 1 2 によって構成され、記録信号 D A T A 2 は記録信号 D 1 3 ~ D 2 4 とブロック制御信号 B 1 ~ B 4 とによって構成される。

【0032】

図 2 において、1 0 3 は記録装置本体から供給されるクロック信号 C K に従って記録信号 D A T A 1 がシリアルに入力される 1 2 ビットシフトレジスタである。また、1 0 4 は、記録装置本体から供給されるラッチ信号 L A T C H に従って、1 2 ビットシフトレジスタ 1 0 3 に整列した 1 2 ビット分の記録信号 D 1 ~ D 1 2 をラッチする 1 2 ビットラッチ回路である。1 0 8 は、記録装置本体から供給されるクロック信号 C K に従って、記録信号 D A T A 2 をシリアルに入力する 4 ビットシフトレジスタである。1 0 5 は、記録装置本体から供給されるクロック信号 C K に従って、シフトレジスタ 1 0 8 からシフト出力される記録信号 D A T A 2 のうちの記録信号 D 1 3 ~ D 2 4 をシリアルに入力する 1 2 ビットシフトレジスタである。そして、1 0 6 は記録装置本体から供給されるラッチ信号 L A T C H に従って、1 2 ビットシフトレジスタ 1 0 5 に整列した 1 2 ビット分の記録信号 D 1 3 ~ D 2 4 をラッチする 1 2 ビットラッチ回路である。

40

50

【 0 0 3 3 】

1 0 9 は、記録装置本体から供給されるラッチ信号 L A T C H に従って、4 ビットシフトレジスタ 1 0 8 に格納された 4 ビット分のブロック制御信号 B 1 ~ B 4 をラッチする 4 ビットラッチ回路である。また、1 0 7 は、イネーブル信号 E N B と、1 2 ビットラッチ回路 1 0 4 および 1 2 ビットラッチ回路 1 0 6 にラッチされた合計 2 4 ビットの記録信号のそれぞれとの論理積を演算する A N D 回路である。

【 0 0 3 4 】

1 1 0 は、記録装置本体から供給されるブロック制御信号 B 1 ~ B 4 をデコードし、ブロック選択信号 N 1 ~ N 1 2 を発生するデコーダである。H 1 ~ H 2 8 8 は発熱素子である。また、T 1 ~ T 2 8 8 は、発熱素子 H 1 ~ H 2 8 8 への通電をオン / オフするためのスイッチングトランジスタ、A 1 ~ A 2 8 8 はトランジスタ T 1 ~ T 2 8 8 のベースに接続された A N D 回路である。そして、A N D 回路 A 1 ~ A 2 8 8 は、記録装置本体から入力される記録信号 D 1 ~ D 2 4 に基づく A N D 回路 1 0 7 のそれぞれの出力と、デコーダ 1 1 0 から出力されるブロック選択信号 N 1 ~ N 1 2 との論理積を実行する。すなわち、ブロック選択信号 N 1 ~ N 1 2 による選択に基づいて、A N D 回路 1 0 7 からの出力が発熱素子の駆動信号 d 1 ~ d 2 4 としてトランジスタ T 1 ~ T 2 8 8 のベースに供給され、発熱素子 H 1 ~ H 2 8 8 への選択的な通電が行われる。また、ブロック選択信号 N 1 ~ N 1 2 により発熱素子 H 1 ~ H 2 8 8 の駆動タイミングが定められる。

【 0 0 3 5 】

本実施形態では、駆動信号 d 1 ~ d 2 4 は、それぞれ空間的に連続する 1 2 個の発熱素子を含むグループ毎に供給される信号である。一方、ブロック選択信号 N 1 ~ N 1 2 は、各グループに含まれる 1 2 個の発熱素子のうち、どの発熱素子を駆動するかを定める信号である。すなわち、「ブロック」とは、空間的に連続する発熱素子によって構成されるのではなく、1 1 個おきに配置される発熱素子によって構成される。つまり、例えばブロック毎の時分割駆動に際し、ヒータ H 1、H 1 3、H 2 5、・・・、H 2 7 7 が同時駆動される 1 つのブロックとなる。

【 0 0 3 6 】

また、A N D 回路 1 0 7 が出力する駆動信号の幅（駆動パルス幅）は、一方の入力端に入力されるイネーブル信号 E N B により規定される。なお、図示の例ではイネーブル信号 E N B は負論理であり、従ってイネーブル信号 E N B の論理状態が「ロー」の間、駆動信号が出力されるようになっている。

【 0 0 3 7 】

また、図 2 に示した構成では、電源電圧（V H）の供給線と接地電圧（G N D H）の信号線とを含めて、以下の 7 本の信号線が記録装置本体との間に存在する。すなわち、それら 7 本の信号線とは、記録信号 D A T A 1、記録信号 D A T A 2、クロック C K、イネーブル信号 E N B、ラッチ信号 L A T C H、電源電圧 V H、接地電圧 G N D H である。

【 0 0 3 8 】

この実施形態に示す駆動回路は、発熱素子 H 1 ~ H 2 8 8 や、通電制御用のトランジスタ A 1 ~ A 2 8 8 とともに、同一の基体（例えば S i の基体）に半導体製造工程を用いて形成され、記録ヘッド用基板が構成される。

【 0 0 3 9 】

（ 4 ） 駆動回路のレイアウト

図 3 は、駆動回路を基体上に作り込む場合の基本的なレイアウトを示す模式図である。この図に示す構成では、図 2 に示した回路をインク供給穴 2 0 2 に対してほぼ線対称に 2 組有している。なお一般に、駆動回路は S i ウェハなどの基体に複数が同時に形成され、個々に分離することによって図 1（b）に示した基板 1 1 1 0 が得られる。

【 0 0 4 0 】

2 2 1、2 2 2、2 2 3 および 2 2 4 は、記録装置本体と記録素子ユニットとを結ぶ信号線を接続するための端子 1 1 0 5 が適宜配置される領域である。その信号線とは、インク供給穴 2 0 2 の両側にある駆動回路のそれぞれについて記録データ D A T A 1 および D

10

20

30

40

50

A T A 2、ラッチ信号 L A T C H、クロック信号 C K、イネーブル信号 E N B、電源電圧 V H および接地電圧 G N D H を伝送するためのものである。なお、記録データ D A T A 1 は、領域 2 2 1 および 2 2 2 にある端子へ接続され、記録データ D A T A 2 は、領域 2 2 3 および 2 2 4 にある端子へ接続されるものとする。

【 0 0 4 1 】

2 1 9 および 2 2 0 は、インク供給穴 2 0 2 の両側にある駆動回路のそれぞれについて、1 2 ビットのシフトレジスタ 1 0 3 が形成された領域である。2 2 4 および 2 2 5 は、インク供給穴 2 0 2 の両側にある駆動回路のそれぞれについて、4 ビットシフトレジスタ 1 0 8 と 1 2 ビットシフトレジスタ 1 0 5 とが形成された領域である。2 1 7 および 2 1 8 は、インク供給穴 2 0 2 の両側にある駆動回路のそれぞれについて、1 2 ビットのラッチ回路 1 0 4 が形成された領域である。2 2 6 および 2 2 7 は、インク供給穴 2 0 2 の両側にある駆動回路のそれぞれについて、4 ビットラッチ回路 1 0 9 と 1 2 ビットラッチ回路 1 0 6 とが形成された領域である。

10

【 0 0 4 2 】

2 1 5 および 2 1 6 はインク供給穴 2 0 2 の両側にある駆動回路のそれぞれについての A N D 回路 1 0 7 が形成された領域、2 0 3 および 2 0 4 は同じくデコーダ 1 1 0 が形成された領域である。2 0 9 および 2 1 0 はインク供給穴 2 0 2 の両側にある駆動回路のそれぞれについての A N D ゲート A 1 ~ 2 8 8 が形成された領域、2 1 1 および 2 1 2 は同じくパワートランジスタ T 1 ~ 2 8 8 が形成された領域である。2 1 3 および 2 1 4 はインク供給穴 2 0 2 の両側にある駆動回路のそれぞれについての発熱素子 H 1 ~ 2 8 8 が形成された領域、2 0 7 および 2 0 8 は同じく各種信号 d 1 ~ d 2 4 , N 1 ~ N 1 2 および B 1 ~ B 4 を伝送する信号線等の配線領域である。

20

【 0 0 4 3 】

また、2 0 0 および 2 0 1 は、それぞれ、領域 2 1 1 および 2 1 2 にあるトランジスタの駆動能力を高めるために、トランジスタのゲート電圧をロジック回路の駆動電圧よりも上昇させるための昇圧回路が形成された領域である。2 0 2 は、インクを裏面から発熱素子 H 1 ~ 2 8 8 に供給するための供給穴の領域である。2 0 5 および 2 0 6 は、1 つの発熱素子と、その発熱素子に対応して設けられている各 1 つのトランジスタおよび A N D ゲートとの組み合わせを含んでいる領域である。

【 0 0 4 4 】

30

2 3 0 および 2 3 1 は、発熱素子配列の両端側に設けられるダイオードの温度センサである。さらに本実施形態では、発熱素子配列の中心に対応した位置にも、ダイオードの温度センサを配置し、温度検出の精度を向上する。この際、本実施形態は、以上のような駆動回路のレイアウトにおいて、各発熱素子に対する駆動信号 d 1 ~ d 2 4 を伝送する信号線の配線を適切に行うことにより、領域 2 0 7 , 2 0 8 内に温度センサの配置領域を確保する。

【 0 0 4 5 】

図 4 は本発明の第 1 実施形態に係り、図 3 のレイアウトにおいて領域 2 0 7 , 2 0 8 内の駆動信号 d 1 ~ d 2 4 の伝送用信号線の配線状態を示したものである。

【 0 0 4 6 】

40

ここで、W d 1 は駆動信号 d 1 を伝送する信号線であり、発熱素子 H 1 ~ H 1 2 (図 4 において下から 1 番目 ~ 1 2 番目の発熱素子を含むグループ) に接続される。W d 2 は駆動信号 d 2 を伝送する信号線であり、発熱素子 H 1 3 ~ H 2 4 (同じく下から 1 3 番目 ~ 2 4 番目の発熱素子を含むグループ) に接続される。以下、同様にして接続関係が定められ、信号線 W d 1 2 は発熱素子 H 1 3 3 ~ H 1 4 4 (下から 1 3 3 番目 ~ 1 4 4 番目の発熱素子を含むグループ) に接続される。

【 0 0 4 7 】

また、W d 2 4 は駆動信号 d 2 4 を伝送する信号線であり、発熱素子 H 2 8 8 ~ H 2 7 7 (図 4 において上から 1 番目 ~ 1 2 番目の発熱素子を含むグループ) に接続される。W d 2 3 は駆動信号 d 2 3 を伝送する信号線であり、発熱素子 H 2 7 6 ~ H 2 5 5 (同じく

50

上から 1 3 番目 ~ 2 4 番目の発熱素子を含むグループ) に接続される。以下、同様にして接続関係が定められ、信号線 W d 1 3 は発熱素子 H 1 5 6 ~ H 1 4 5 (上から 1 3 3 番目 ~ 1 4 4 番目の発熱素子を含むグループ) に接続される。

【 0 0 4 8 】

以上のようなレイアウトによると、信号線 W d 1 ~ W d 1 2 は、発熱素子配列の中央部に向かうに従って、発熱素子が配列された配列方向に交差する交差方向 (本実施形態では配列方向に直角に交差する) を横切る信号線の本数を減じてゆく。つまり、信号線 W d 1 は図 4 の下から 1 2 個分の発熱素子領域を外れた範囲には形成されず、信号線 W d 2 は下からさらに 1 2 個分の発熱素子領域を外れた範囲には形成されない。そして、最終的には発熱素子配列の中央部近くにある 1 2 個分の発熱素子領域には信号線 W d 1 2 のみが形成される。一方、信号線 W d 2 4 ~ W d 1 3 も、発熱素子配列の中央部に向かうに従ってその数を減じてゆく。つまり、信号線 W d 2 4 は図 4 の上から 1 2 個分の発熱素子領域を外れた範囲には形成されず、信号線 W d 2 3 は上からさらに 1 2 個分の発熱素子領域を外れた範囲には形成されない。そして、最終的には発熱素子配列の中央部近くにある 1 2 個分の発熱素子領域には信号線 W d 1 3 のみが形成される。

10

【 0 0 4 9 】

本実施形態は、これに着目し、信号線 W d 1 ~ W d 1 2 および W d 2 4 ~ W d 1 3 の配線態様を図 4 に示すように適切に定めたものである。すなわち、各信号線を発熱素子配列に沿った方向に直線的に延在させるのではない。つまり、発熱素子配列の一端部側の部位および他端部側の部位にある始点から遠ざかるに従って上記交差方向を横切る信号線の数

20

【 0 0 5 0 】

このような配線態様によると、領域 2 0 7 および 2 0 8 には、発熱素子配列の中心付近において信号線数が最も少なくなるように信号線に三方が囲まれた空き領域が生じる。そこで、当該領域にダイオードの温度センサ 2 3 2 , 2 3 3 を配置する。これにより、記録動作等に伴って発熱素子が発生する熱により記録素子ユニットないし記録ヘッドの温度が上昇した場合でも、当該温度を精度高く検出し、安定した吐出特性を得るための制御を行うことが可能となる。

【 0 0 5 1 】

30

また、領域 2 0 7 内に温度センサの配置が可能となることにより、基板サイズが幅方向 (図 3、図 4 の横方向) に増加することがなく、ウェハ 1 枚から得られる基板の生産数が減少するという問題が生じないため、基板のコストアップも抑えることが可能となる。

【 0 0 5 2 】

これに対し、本実施形態のように駆動信号線の配線態様に顧慮しない場合、例えば図 5 に示すように各信号線を発熱素子配列に沿って直線的に延在させる。そして、各発熱素子に対して屈曲させて各信号線を配線する。その場合、領域 2 0 7、2 0 8 は配列に沿った長方形の信号線群を形成する。その為、チップ中央部に温度センサを配置する場合、信号線群を避けた領域 2 0 7、2 0 8 の外側に温度センサを配置せざるを得なくなる。すなわちこの場合、基板サイズが幅方向に増加するため、ウェハ 1 枚から得られる基板の生産数

40

【 0 0 5 3 】

(5) 変形例

なお、図 4 の実施形態では、駆動信号線を、信号線が 1 本少なくなる毎に、他の信号線が偏倚して発熱素子配列に近くづいてゆくよう、信号線を階段状に配線した。しかし領域 2 0 7 内に温度センサの配置領域が適切に確保できるものであれば、配線の態様は適宜定めることができる。例えば、発熱素子配列の端部側にある信号線の始点から、これが接続される発熱素子群に向けて直線的に、すなわち図 4 において斜線方向に信号線が配線されるものでもよい。

【 0 0 5 4 】

50

また、上例では発熱素子の配列がインク供給穴 202 の両側に設けられ、それぞれについて温度センサを配置するものとした。しかし所要の精度での温度検出が可能であれば、いずれか一方の側にのみ温度センサが配置されるものでもよい。また、いずれか片側にのみ発熱素子の配列がある場合であっても、本発明は有効に適用可能である。

【0055】

さらに、上例では 1 つの温度センサによる温度検出の対象として配列される発熱素子の数を 288 個とし、1 回の駆動タイミングでは $M = 24$ 個の記録素子が同時に駆動され得るものとした。これを配列の中心で 144 個ずつの 2 つに分け、その各々に基板の対向側部から $M / 2 = 12$ ビットの駆動信号が供給されるものとした。しかし配列される発熱素子の数や、これを分ける位置についても適宜定め得るものである。すなわち、 M 本の信号線を、 L 個の発熱素子を選択するための L 本の信号線と、 $(M - L)$ 本の信号線とに分ける場合、必ず $L = M - L$ を満たすこと、つまり $L = M / 2$ であることを必須とするものではない。なお、以下では、 M 本の信号線、 L 本の信号線および $(M - L)$ 本の信号線を、それぞれ、「 M ビットの信号線」、「 L ビットの信号線」および「 $(M - L)$ ビットの信号線」とも称する。所要の精度が実現できる範囲であれば L の数は適宜定め得るものである。もしくは、 M が奇数の場合には $L = M - L$ すなわち $L = M / 2$ となるように選択することも可能である。換言すれば、発熱素子配列の正確な中心に対応した位置だけでなく、所要の精度が実現できる範囲であれば発熱素子配列の中心に近い位置に対応した位置に温度センサを配置することが可能であり、「配列範囲の実質的な中心」とはこれらを含むものである。ここで、 M も L も自然数である。

10

20

【0056】

加えて、上例ではダイオードにより温度センサを構成するものとしたが、これに限られるものではない。

【0057】

図 6 および図 7 は、配線層を用いて温度センサ 234、235 を構成した例を示すものである。配線層を抵抗素子として用いたセンサは、配線幅を細くするか、あるいはこれらの図に示すように蛇行形状とすることが望ましい。こうすることで、センサ配線はその位置以外の他の領域と比較して抵抗値が高くなる。そして、温度特性による抵抗値変化は抵抗値が高いほど大きくなるため、温度検出精度が向上するからである。また、配線幅を細くすることに代え、またはこれとともに、配線の厚みを小とするようにしてもよい。

30

【0058】

また、温度センサを構成するための配線層に用いられる材料としては様々なものがあるが、駆動回路に用いられる配線と同様の材料、例えばアルミニウムを用いることが望ましい。

【0059】

2. 第 2 の実施形態

以上の第 1 の実施形態においては、基板に単一のインク供給穴 202 が設けられ、その両側に発熱素子が配列される構成について説明した。しかし本発明は、複数のインク供給穴が設けられる基板についても適用が可能である。

【0060】

図 8 は本発明の第 2 の実施形態として、インク供給穴を 2 つ設けた基板上の駆動回路等のレイアウトを示す模式図である。インク供給穴 202 a および 202 b のそれぞれの両側には、上例と同様にして発熱素子が配列されている。なお、2 つのインク供給穴 202 a および 202 b は、同一色のインクに対応して設けられたものであっても、あるいは色調（色，濃度）を異にするインクに対応して設けられたものであってもよい。

40

【0061】

各発熱素子配列の実質的な中心に対応した位置には、第 1 実施形態と同様にしてダイオードの温度センサがそれぞれ配置されている。なお、図 8 においてインク供給穴 202 a の左側にある発熱素子配列と、インク供給穴 202 b の右側にある発熱素子配列とに対しては、単一の温度センサ 238 d が共用されているが、各別に設けられたものでもよい。

50

【 0 0 6 2 】

なお、図 8 ~ 図 1 0 はインク供給穴を 2 つ有する基板を例示しているが、インク供給穴を 3 つ以上有する構成であってもよいことは言うまでもない。

【 0 0 6 3 】

また、図 9 および図 1 0 に示すように、第 1 実施形態の変形例である図 6 および図 7 とそれぞれ同様、配線層を用いて温度センサ 2 3 6 a、2 3 7 a および 2 3 8 a を構成することも可能である。

【 0 0 6 4 】

第 2 実施形態またはその変形例においても、上述と同様の効果が得られるほか、次に述べるような有用性がある。

【 0 0 6 5 】

3 . 第 2 の実施形態の有用性

上述した第 2 実施形態は、インク供給穴を 2 つ設けた基板に対して本発明を適用したものである。ここで、2 つのインク供給穴は、色調（色，濃度）を異にするインクに対応している場合には、それぞれが基板の表裏両面を貫通した形態として設けられる。また、同色のインクに対応している場合にも、それぞれが基板の表裏両面を貫通したものとすることができる。前者の場合には、一般に基板を支持する記録ヘッドの構成要素である支持部材にも各別のインク供給路が形成される。しかし後者の場合には、基板裏面に開口している 2 つのインク供給穴の全体をカバーする範囲に、支持部材の同色インクの供給路が接続され、各インク供給穴にインクが分配されるようにした構成が採用される場合がある。この場合、発熱素子が配列される範囲とは反対側にある基板裏面の部分が支持部材と接していない構成（以下、このような構成を便宜上「インク分配構成」と称する）となることが考えられる。

【 0 0 6 6 】

かかるインク分配構成において、万が一インクが何らかの理由で供給できなくなり、所謂「空吐出」状態となった場合には、次のようなことが懸念される。通常、発熱素子の駆動に伴って発生する熱エネルギーの大部分は、インク吐出エネルギーとして消費されるため、基板自体の温度は、記録ヘッドの使用時間に伴って徐々に増加するものである。しかしながら、空吐出となった場合には、発熱素子で発生した熱エネルギーは基板に留まることとなり、基板の急激な温度上昇が生じ得る。すなわち、発熱素子が配列される範囲とは反対側にある基板裏面の部分が支持部材と接していない構成においては、発熱素子から基板に伝わった熱エネルギーが支持部材側へ効果的に伝達されないからである。そして、これは特に、支持部材までの伝熱経路の長さが大となる発熱素子配列の中央部において顕著となり得る。

【 0 0 6 7 】

上述した第 2 実施形態またはその変形例は、インク分配構成に対しても有効に適用し得るものであり、以下その適用例について説明する。

【 0 0 6 8 】

図 1 1 (a) はインク分配構成が採用される基板およびその支持部材の構成を説明するための模式的断面図である。この図に示すように、基板 1 1 1 0 は、その裏面に開口している 2 つのインク供給穴に共通に接続されるインク供給路 8 0 8 との連通部以外の領域において、接着剤 8 0 9 を介して支持部材 8 0 7 と接着されている。そして、基板表面の一部の発熱素子配列については、その反対側の基板裏面部分がインク供給路 8 0 8 との連通部となる。すなわち、当該部分は支持部材 8 0 7 と接しておらず、中空部に面している。

【 0 0 6 9 】

図 1 1 (b) はかかるインク分配構成に対し第 2 実施形態を適用した基板の例を示す模式的平面図である。図示の例では、インク供給穴 2 0 2 a および 2 0 2 b の間を、一方の端部に配置されている電極端子 1 1 0 5 から他端部の電極端子へと直線状に延在する配線 8 1 0 が施されている。この配線 8 1 0 自体を温度センサとする場合には、発熱素子配列の実質的な中心に対応した部位 X I c において、図 1 1 (c) に示すように部分的に配線

10

20

30

40

50

幅を細くすることで抵抗値を上げ、精度の高い温度検出が可能となるように構成することができる。あるいは、当該部位 P において、図 9 または図 10 に示したように蛇行形状とすることも可能である。もしくは、図 8 に示したのと同様に、当該部位 P にダイオードの温度センサが介挿されるようにすることも可能である。

【0070】

図 12 (a) はインク分配構成が採用される基板およびその支持部材の他の構成例を説明するための模式的平面図、図 12 (b) はその X I I b - X I I b 線の模式的断面図である。

【0071】

本実施形態においては、インク供給穴 202 a および 202 b と連通する支持部材 807 のインク供給路 808 に、部分的に梁 813 を設けることで、基板 1110 の放熱性を改良した構成となっている。つまり、図 11 (a) の構成では支持部材が存在していなかった領域が、部分的に梁 813 と接触した構造となる。なお、図 12 (b) において Q で示す梁の凹部は、梁部におけるインク流量を十分に確保するための半円形の掘り込み部分であるが、十分なインク流量が確保できる構成であれば他の形状であってもよい。

【0072】

図 12 (c) はかかる構成に対する温度センサの配置態様を示す基板の模式的平面図である。図中の破線部 808 A が基板裏面に配置されている支持部材のインク供給路 808 との連通部であり、2本の梁 813 が形成された部分で基板 1110 と支持部材 807 とが接している。梁 813 は連通部を均等に3分割する位置に設けられており、図示の例では、基板 1110 と支持部材 807 とが接していない各分割領域の中心に対応した部位 R に温度センサを配置する。すなわち、当該部位において、配線幅を細くする、蛇行形状の配線とする、または、ダイオードの温度センサを介挿するのである。

【0073】

本実施形態のように、梁部 813 を介して基板裏面と支持部材 807 とが接触している構成であれば、基板の熱は支持部材側へ逃げやすく、異常昇温に対しての信頼性を高めることができる。そして本実施形態ではさらに、伝熱しにくい基板裏面と支持部材との非接触領域すなわち分割領域に着目し、ここに温度センサを作りこむことで、昇温に対する信頼性のさらなる向上を図っている。以上の構成とすることにより、基板の異常昇温を抑え、かつ、万が一異常昇温が生じた場合でも、温度センサによる検知に基づいて基板ひいては記録ヘッドの損傷を未然に防ぐことができる。

【0074】

なお、梁の数および位置は適宜定め得るものである。そして、各分割領域の中心に対応した部位 R に温度センサを配置することは、異常昇温検知のために好ましいことである。しかし発熱素子配列の実質的な中心に対応した位置にセンサを配置することは、仮にその位置が梁を介した伝熱が生じ易い位置であったとしても、発熱素子配列範囲全体にわたる温度検出を精度高く行う上で強く望ましい。例えば、梁が発熱素子配列範囲を均等に2分割する場合であっても、それぞれの分割領域の中心に対応した位置に温度センサを配設するだけでなく、全体の実質的な中心に対応した位置、例えば梁が存在する領域の表面側に温度センサを配置することが好ましい。

【符号の説明】

【0075】

H 1000 記録ヘッドカートリッジ

d 1 ~ d 24 発熱素子駆動信号

W d 1 ~ W d 24 駆動信号配線

N 1 ~ N 12 ブロック選択信号

202, 202 a, 202 b インク供給穴

214, H 1 ~ H 288 発熱素子

207, 208 駆動信号配線および温度センサ配置領域

232, 233, 234, 235, 236 a, 237 a, 238 a, 236 d, 23

10

20

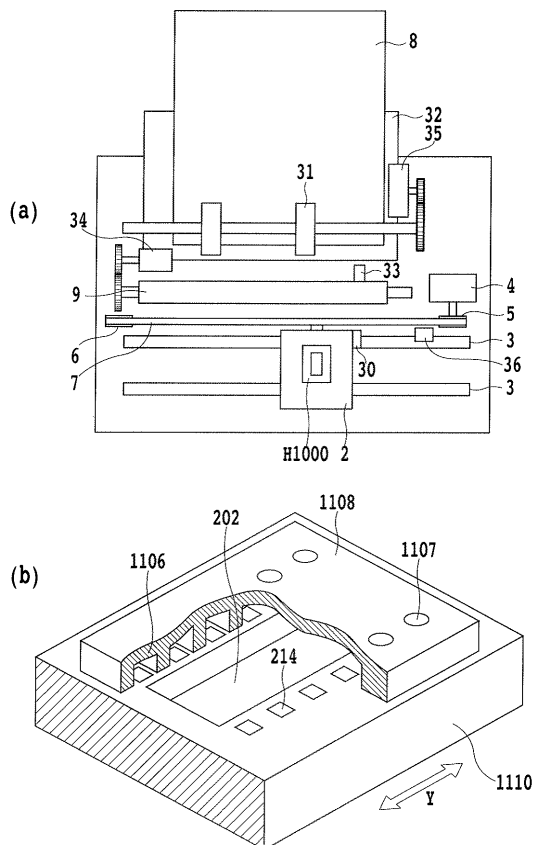
30

40

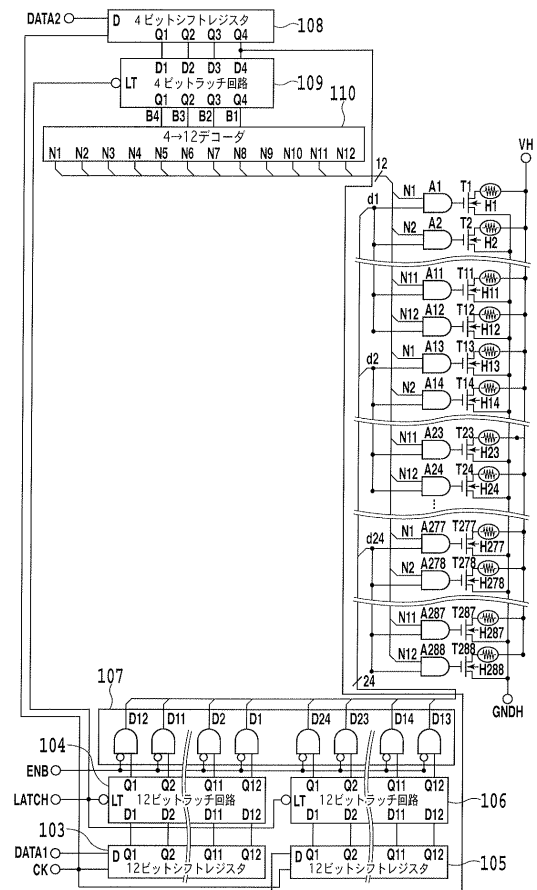
50

7 d , 2 3 8 d 温度センサ
 8 0 7 支持部材
 8 0 8 支持部材のインク供給路
 8 1 3 梁
 1 1 1 0 基板

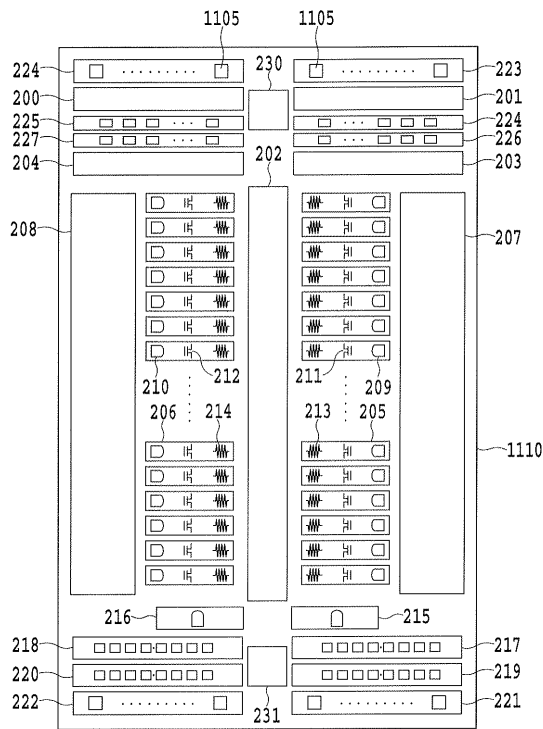
【 図 1 】



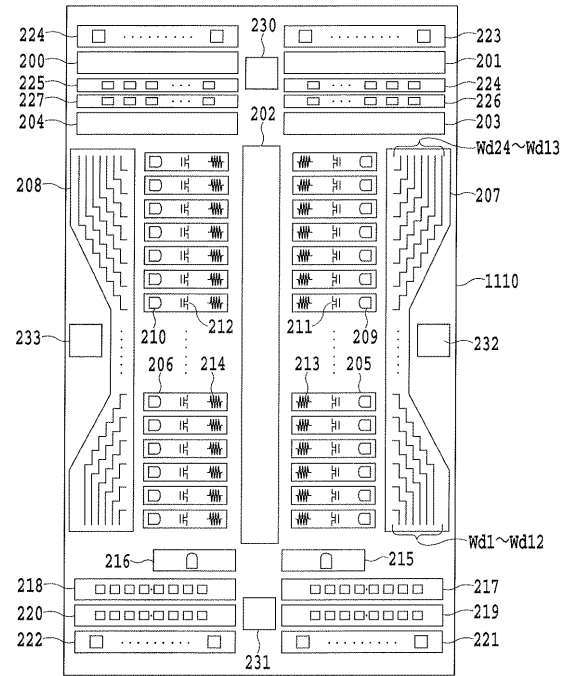
【 図 2 】



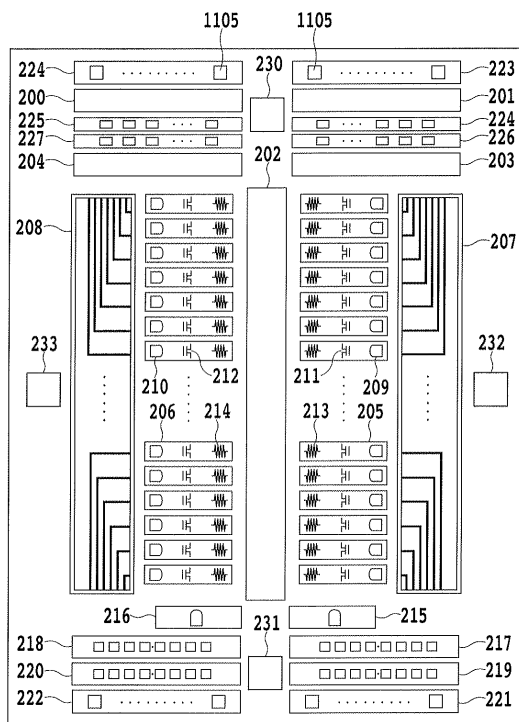
【 図 3 】



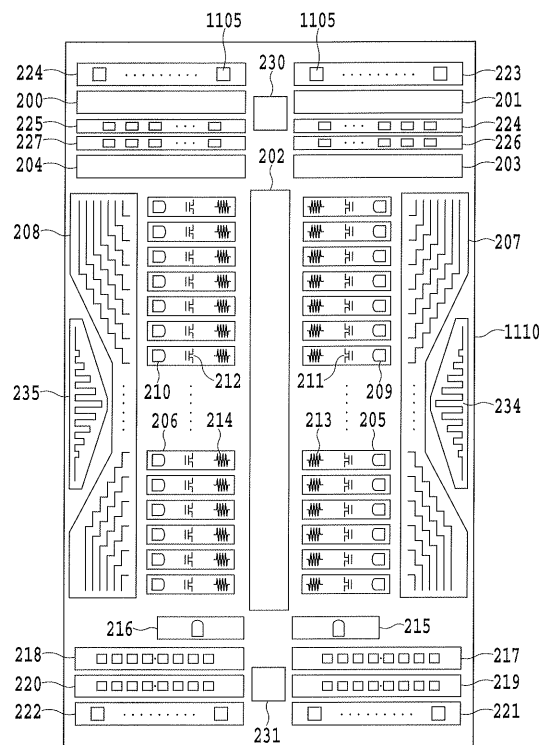
【 図 4 】



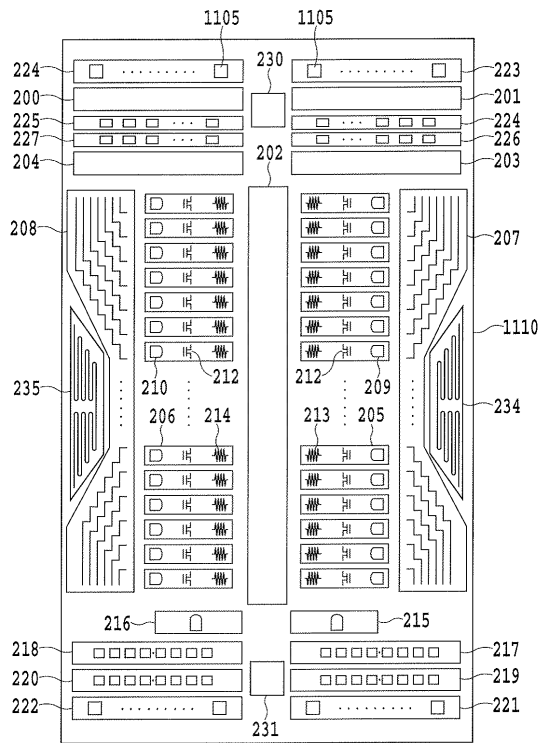
【 図 5 】



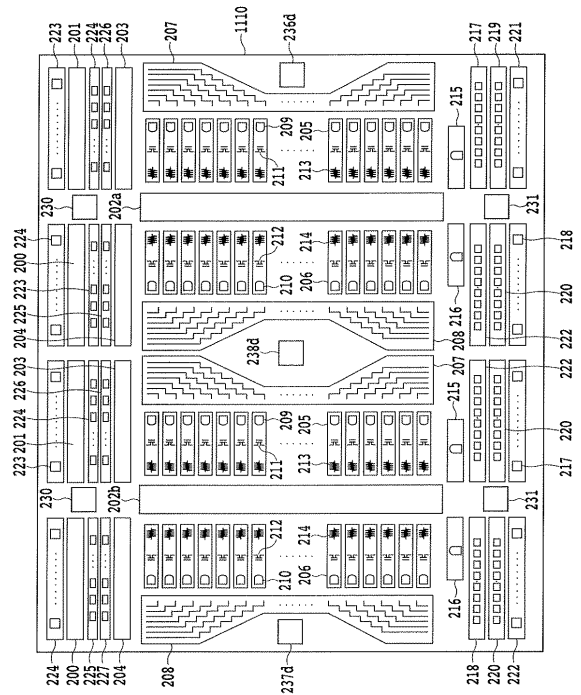
【 図 6 】



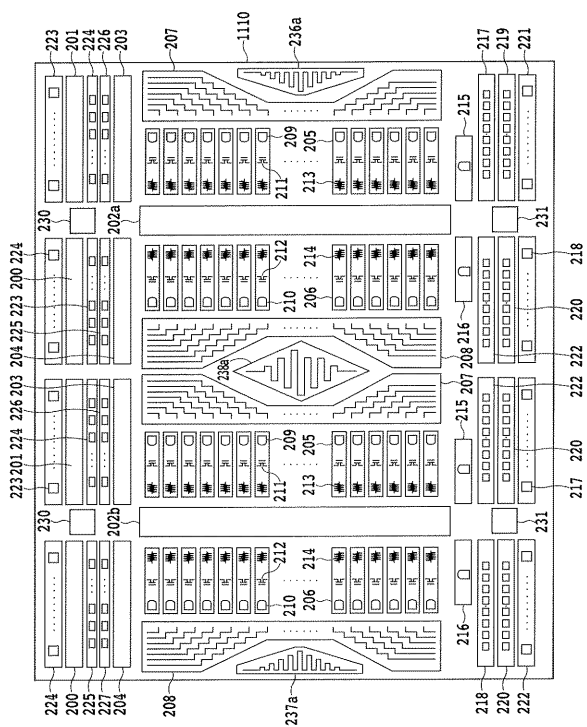
【圖 7】



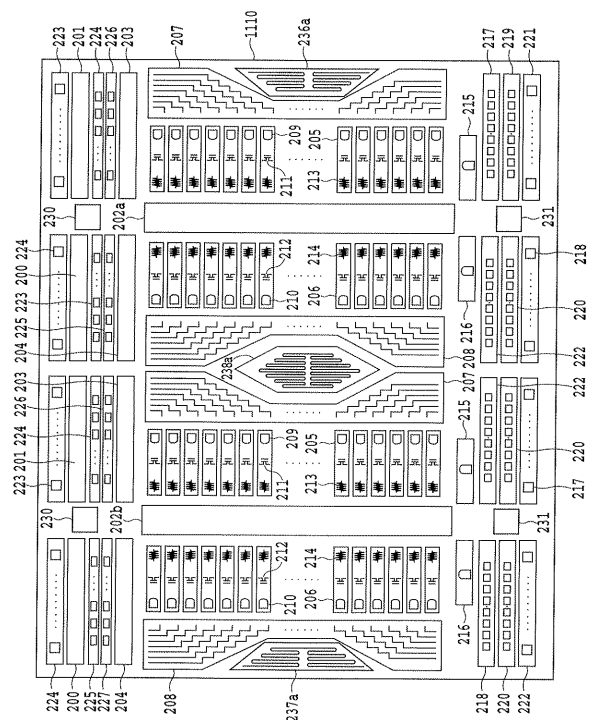
【 図 8 】



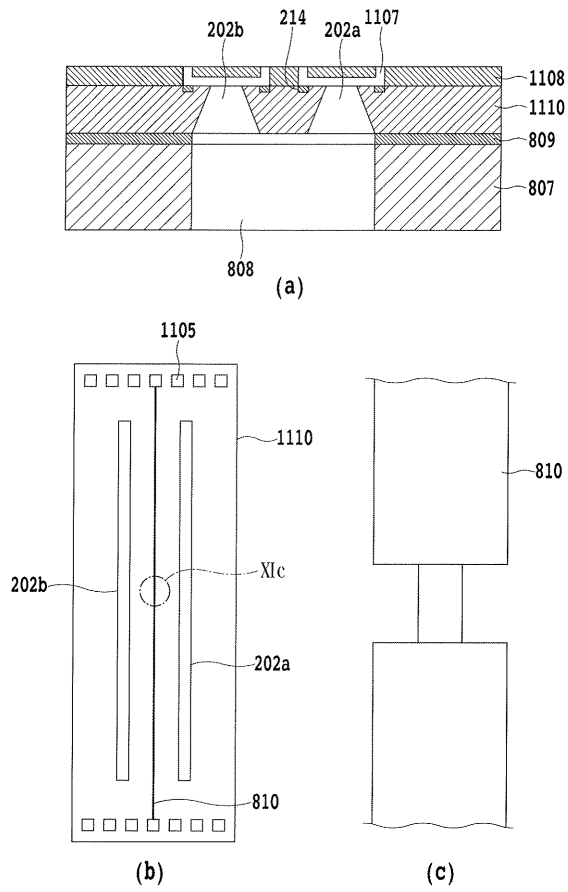
【 図 9 】



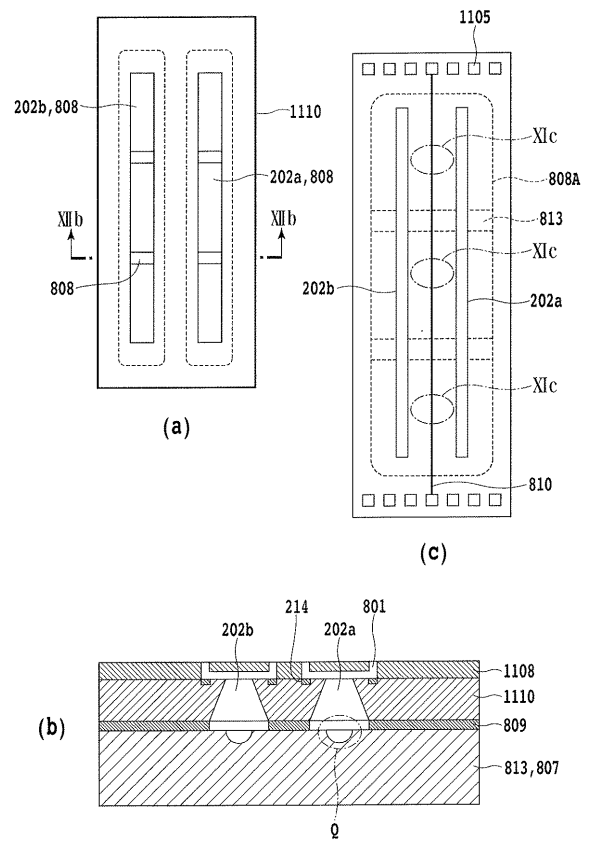
【 ㄨ 1 0 】



【図 1 1】



【図 1 2】



フロントページの続き

- (72)発明者 小俣 好一
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
- (72)発明者 山口 孝明
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
- (72)発明者 田村 秀男
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
- (72)発明者 久保 康祐
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
- Fターム(参考) 2C057 AF34 AF99 AG12 AG83 AG88 AK07 AL25 BA04 BA13