

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成25年1月17日(2013.1.17)

【公開番号】特開2010-212670(P2010-212670A)

【公開日】平成22年9月24日(2010.9.24)

【年通号数】公開・登録公報2010-038

【出願番号】特願2010-27443(P2010-27443)

【国際特許分類】

H 01 L 21/336 (2006.01)

H 01 L 29/786 (2006.01)

H 01 L 21/02 (2006.01)

H 01 L 27/12 (2006.01)

G 09 F 9/30 (2006.01)

【F I】

H 01 L 29/78 6 2 7 D

H 01 L 29/78 6 2 7 C

H 01 L 29/78 6 1 2 D

H 01 L 27/12 B

G 09 F 9/30 3 3 8

【手続補正書】

【提出日】平成24年11月26日(2012.11.26)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

基板の上方に第1の導電層が設けられる工程が行われ、

前記第1の導電層の上方に第1の絶縁層が設けられる工程が行われ、

前記第1の絶縁層の上方に、第1の領域と第2の領域と第3の領域とを有する第1の半導体層が設けられる工程が行われ、

前記第1の領域の上方に第1のマスクが設けられる工程が行われ、

前記第2の領域と前記第3の領域とに元素が導入される工程が行われ、

前記第1のマスクがエッティングされる工程が行われ、

前記第1の半導体層の上方に第2の導電層が設けられる工程が行われ、

前記第2の導電層の上方に、第4の領域と第5の領域と第6の領域とを有する第2のマスクが設けられる工程が行われ、

前記第2の導電層がエッティングされて第4の導電層となり、前記第1の半導体層がエッティングされて第2の半導体層となり、前記第1の絶縁層がエッティングされて第2の絶縁層となり、前記第1の導電層がエッティングされて第3の導電層となる工程が行われ、

前記第3の導電層がサイドエッティングされて第5の導電層となる工程が行われ、

前記第2のマスクがエッティングされて第3のマスクと第4のマスクとなる工程が行われ、

前記第4の導電層がエッティングされて第6の導電層と第7の導電層となる工程が行われ、

前記第3のマスクと前記第4のマスクとがエッティングされる工程が行われ、

前記元素は、前記第1の半導体層にn型又はp型を付与することができる元素であり、

前記第1の領域は、トランジスタのチャネル形成領域となることができる領域であり、
前記第2の領域は、前記トランジスタのソース領域となることができる領域であり、
前記第3の領域は、前記トランジスタのドレイン領域となることができる領域であり、
前記第4の領域は、前記第5の領域よりも薄く、
前記第4の領域は、前記第6の領域よりも薄く、
前記第4の領域は、前記第1の領域と重なる領域を有し、
前記第5の領域は、前記第2の領域と重なる領域を有し、
前記第6の領域は、前記第3の領域と重なる領域を有し、
前記第5の導電層は、前記トランジスタのゲート電極として機能することができる領域
を有し、
前記第6の導電層は、前記第2の領域と重なる領域を有し、
前記第6の導電層は、前記トランジスタのソース電極として機能することができる領域
を有し、
前記第7の導電層は、前記第3の領域と重なる領域を有し、
前記第7の導電層は、前記トランジスタのドレイン電極として機能することができる領域
を有することを特徴とする半導体装置の作製方法。