



(12) 发明专利

(10) 授权公告号 CN 1655185 B

(45) 授权公告日 2010.05.12

(21) 申请号 200510005583.8

US 6268796 B1, 2001.07.31, 全文.

(22) 申请日 2005.01.19

CN 1331493 A, 2002.01.16, 全文.

(30) 优先权数据

审查员 刘子晓

2004-033293 2004.02.10 JP

(73) 专利权人 株式会社日立制作所

地址 日本东京

(72) 发明人 长谷部健彦 后藤康 上坂晃一

矢泽义昭 鸟越诚

(74) 专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

代理人 岳耀锋

(51) Int. Cl.

G06K 19/07(2006.01)

(56) 对比文件

US 6538569 B1, 2003.03.25, 全文.

JP 特开 2002-92566 A, 2002.03.29, 全文.

CN 1425169 A, 2003.06.18, 全文.

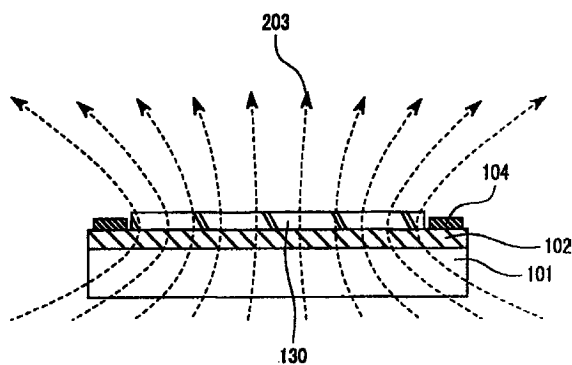
权利要求书 1 页 说明书 13 页 附图 15 页

(54) 发明名称

具有线圈状天线的半导体芯片及使用它的通信系统

(57) 摘要

提供一种具有线圈状天线的半导体芯片及使用它的通信系统。如果将线圈状天线小型化到芯片尺寸大小,则伴随感应电压的减少,通信距离缩短。本发明的半导体芯片,是具有线圈状天线和电路面,与外部装置进行无线收发,具有使线圈状天线和外部装置的电磁耦合系数增加的结构。其具体例是配置磁性体,由重叠多层导体层和绝缘层构成的层叠体形成了线圈状天线,或者将线圈状天线配置在半导体芯片电路的外形的外侧区域中。



1. 一种半导体芯片,包括:

线圈状天线;

用该线圈状天线与外部装置进行信号收发用的电路;

用来增大上述线圈状天线和外部装置之间的电磁耦合的耦合系数的机构;和

设在被上述线圈状天线所包围的部分上的离子感应性 FET,

其中,

通过将上述线圈状天线形成在上述半导体芯片的电路面的外形的外侧或以外侧为主的区域中,来配置上述机构,使得贯通上述线圈状天线的磁力线随着由上述半导体芯片的电路面感生出的线圈状天线的镜像效应而增强,而所述线圈状天线形成在所述半导体芯片的电路面的外形的外侧的区域中。

2. 根据权利要求 1 所述的半导体芯片,其特征在于:上述机构具有多层的上述线圈状天线。

3. 根据权利要求 2 所述的半导体芯片,其特征在于:上述多层的线圈状天线被配置为,使得当从该线圈状天线的上表面侧看时,线圈状天线的奇数层的线圈布线和偶数层的线圈布线的平行成分相互重叠。

4. 根据权利要求 2 所述的半导体芯片,其特征在于:在上述具有多层的线圈状天线中,最接近的层的线圈布线宽度互不相同。

5. 根据权利要求 1 所述的半导体芯片,其特征在于:上述半导体芯片的电路面的宽度比上述线圈状天线的最内周直径大。

6. 一种通信系统,其特征在于包括:

上述权利要求 1 所述的半导体芯片;以及

与该半导体芯片进行无线收发信号的外部装置。

具有线圈状天线的半导体芯片及使用它的通信系统

技术领域

[0001] 本发明是一种用外部装置和无线收发信号的半导体芯片,涉及具有增加线圈状天线和外部装置的电磁耦合系数的结构的半导体芯片、以及使用它的通信系统。

背景技术

[0002] 从外部装置(读写器)发送无线信号,读取标签中的存储器的记录信息等的 RFID(Radio Frequency Identification)作为面向ユビキタス社会的根本技术引人注目。日本国内开发了将电波法中规定的 13.56MHz 和 2.45GHz 等作为共振频率的无线通信技术。

[0003] RFID 标签的第一例是用形成了线圈状天线的信用卡尺寸大小的 PET 基板和半导体芯片构成的 RFID 标签。另外,RFID 标签的第二例是用记录了 ID 信息的 0.4mm 见方的半导体芯片和例如形成了 56×2mm 的矩形天线的挠性基板构成的 RFID 标签。由于是超小型的半导体芯片,所以也能安装在纸中。

[0004] 这样的 RFID 是读写器和标签进行非接触通信。即,从读写器的变压器发射的电磁波贯通线圈状天线,在线圈状天线中产生电动势。电动势变换成电流,驱动标签的半导体芯片。在半导体芯片中,预先进行编程顺序的处理,将以 ID 为主的信息发送给读写器。半导体芯片的信息经过线圈状天线返回读写器。读写器连接在服务器等大规模运算存储装置上,例如,进行车票的计算、农作物的生产及流通的信息管理等。非接触通信是一种安全性比磁卡更高的系统,还能期待防止有价证券的伪造。另外,与磁卡或条型码相比,其数据容量相差悬殊,还具有不容易受污垢或遮蔽物的影响的优点。

[0005] 规格的标准化也在进展。在来自读写器的交流磁场区中存在多个标签时,如果标签对阅读器的请求命令随机地进行应答,则信号重叠,阅读器不能正确地接收数据。因此,在共振频率为 13.56MHz 的 ISO15693 中,通过冲突防止处理来识别标签的 ID,规定了使被选择的标签呈激活状态的顺序(anti-collision)。

[0006] 另外,作为将线圈状天线缩小到 RFID 的芯片尺寸大小的现有技术,能举出特开 2002-14072 号公报(专利文献 1)。能提供具有离子感应性 FET 等传感器和使用它的测量系统。半导体芯片由检测物质的量或浓度的变化的传感部;处理检测结果的控制部;以及将信号发送到外部,另一方面,从外部取得该发送工作和传感部及控制部的工作所需的能量的天线部构成,将它们作为单一的集成电路元件形成。

[0007] 这样,RFID 有远高于现有的 ID 系统的特性,是一种能寄以非常高的期待的技术。

[0008] [专利文献 1] 特开 2002-14072 号公报

[0009] 为了安装在以纸为代表的所谓的物体中,RFID 的小型化是必须的。关于半导体芯片,由于集成度的飞速提高,以存储器或 RF 电路等为代表的 RFID 所需的功能的尺寸变小。此外,将控制部装入单一芯片中的系统单片也已上市,可以认为 RFID 用半导体芯片今后当然会小型化,进而多功能化。

[0010] 另一方面,通过所谓的电磁耦合型的通信,进行半导体芯片的驱动中必要的电力供给及命令发送、以及从半导体芯片向读写器回信。图 1 中示出了模式图,以下进行说明。

图 1 是说明电磁耦合的模式图。标记 51 是在其下部缠绕了导磁率为 μ_r 、匝面积为 S_{tag} 的匝数为 n 的线圈状天线。与天线相对地配置着与该天线进行信号收发的变压器 54。标记 52 表示电压表, 标记 53 表示交流电源, 标记 203 表示交流磁场 (磁力线)。

[0011] 在设置在读写器中的电感为 L_{rw} 的变压器中, 从电源流过共振频率的交流电流 I_{rw} , 产生磁通 Φ_{rw} 。作为 Φ_{rw} 的一部分的 Φ_{tag} 通过电感为 L_{tag} 的标签的线圈状天线, 产生电动势 V_{tag} 。这里,

[0012] [数学式 1]

$$[0013] \quad V_{tag} = - \partial \Phi_{tag} / \partial t$$

[0014] (式 1)

[0015] [数学式 2]

$$[0016] \quad \Phi_{tag} = B_{tag} S_{tag} = \mu_0 \mu_r H_{tag} S_{tag}$$

[0017] (式 2)

[0018] 这些 (式 1) (式 2) 表示由于利用导磁率高的磁性体提高了的磁通密度 B_{tag} 通过标签的大的匝面积 S_{tag} , 所以能获得高的电动势 V_{tag} 。

[0019] 另外, 还能根据 (式 3) (式 4), 用线圈状天线和变压器之间的距离和结构引起的耦合系数 k 进行说明。

[0020] [数学式 3]

$$[0021] \quad V_{tag} = M dI_{rw} / dt = k \sqrt{L_{tag} \cdot L_{rw}} dI_{rw} / dt$$

[0022] (式 3)

[0023] [数学式 4]

$$[0024] \quad L_{tag} = \mu_0 \mu_r n^2 S_{tag} / l_{tag}$$

[0025] (式 4)

[0026] 式中 μ 是互感。在小型线圈状天线中, 贯通小的匝面积 S_{tag} 的磁通 Φ_{tag} 小, 难以获得驱动半导体芯片所需以上的电动势 V_{tag} , 回信时的通信效率也低。

[0027] 作为 V_{tag} 的变量, 除了电感 L 以外, 还有耦合系数 $k (0 < k \leq 1)$ 和电流值 I_{rw} 。为了获得大的 V_{tag} , 有缩短通信距离, 使耦合系数接近 1 的方法和增加 I_{rw} 的方法。可是, 前者使得 RFID 的使用环境受到很大限制, 后者使得来自芯片的回信消失在来自读写器的信号中, 不能读取。因此, 以往为了获得贯通线圈状天线的足够的磁通, 多半将匝面积 S_{tag} 设计得远大于存储器和 RF 电路等所需的半导体芯片尺寸。这种情况限制了现有的 RFID 的安装对象即适用产品群。如特开 2002-14072 号公报所示, 在芯片上形成线圈状天线的情况下, 由于上述的理由, 能预料到通信距离会变得非常短。

[0028] 这样, 需要一种小型天线、理想地利用半导体芯片尺寸大小得线圈状天线, 在对应于用途的环境中获得充分的通信距离的技术。

发明内容

[0029] 根据用来解决上述课题的本发明的一种形态, 是一种具有具有螺旋形的线圈状天线和电路面、与外部装置进行无线信号的收发的通信部的半导体芯片, 是有使天线线圈和

外部装置的耦合系数增大的结构的半导体芯片。作为使天线线圈和外部装置的耦合系数增大的结构的主要例,考虑以下的各形态。

[0030] (1) 配置磁性体,使磁通集中的形态。

[0031] (2) 制成多层的层叠结构体作为线圈状天线。能增大电感 L。

[0032] (3) 利用由半导体芯片的电路构成的线圈状天线的镜像效应的形态。更具体地说,是一种具有使电路面集中在被天线线圈包围着的中央部,具有对角线状镜像效应。

[0033] (4) 将上述 (1) 至 (3) 的各形态组合使用的形态。

[0034] 首先,是配置磁性体,使磁通集中的形态。列举该形态的代表性的诸例如下。

[0035] 即,本发明的意图是制成线圈状天线、用该线圈状天线与外部装置进行信号收发用的电路、以及谋求增大上述线圈状天线和外部装置的电磁耦合的耦合系数的机构的半导体芯片。上述线圈状天线的代表性的形态呈螺旋状。

[0036] 本发明的第一种形态是这样一种形态:谋求增大上述线圈状天线和外部装置的电磁耦合的耦合系数的机构,是在该半导体芯片的侧面安装了磁性体的机构。

[0037] 安装上述磁性体的半导体芯片的面,能采取上述半导体芯片上安装了上述线圈状天线的一侧的面、或者与上述半导体芯片上安装了上述线圈状天线的一侧的面相反的面。

[0038] 本发明能利用在上述半导体芯片上安装了上述线圈状天线的一侧的面上配置使所希望的物质感应的感应部件的形态。

[0039] 其次,本发明的意图如下。如上述(式1)(式2)所示,贯通匝面积 $Stag$ 的磁通与磁性体的导磁率 μ_r 成正比地增加。图 2A 中模式地示出了没有磁性体时的磁力线的模样,图 2B 中模式地示出了某种情况。在图 2A 的例中,在硅晶片 101 上形成高分子树脂层 102。然后,在该高分子树脂层 102 上安装线圈状天线 104。在图 2B 的例中,在上述线圈状天线 104 的内部安装磁性体 130。图中,标记 203 表示交流磁场,即表示其磁力线。

[0040] 另外,在上述(式3)(式4)中,也示出了磁性体对电动势 V_{tag} 的效果,可知不仅芯片,而且在读写器的变压器中也配置导磁率高的磁性体是有利的。以下给出磁性材料的一例。日立金属制 MN50S(商品名)作为 10MHz 的导磁率超过 200 的 Ni-Zn 系列铁氧体材料举例示出。另外,日立金属制 アブゾシールド(商品名)K-E 系列是软磁性体粉末和树脂的混合薄片,用 1GHz 实现导磁率 8.5。对通信中使用的频率区域,适当地选择导磁率高的材料,具有增大电动势 V_{tag} 的效果。

[0041] 标签的线圈状天线的匝面积 $Stag$ 大或者匝数多时,有助于获得大的电动势 V_{tag} ,但在小型 RFID 的情况下,线圈状天线的安装面积小,受到限制。在外形尺寸受限制的线圈状天线中,提高布线密度能增大匝面积和圈数这两者。此外,将缠绕方向相同的线圈层叠起来层叠结构体能获得大的自感。例如,制成第一层从外侧向内侧一边使其直径缩小一边向右缠绕,第二层从内侧向外侧一边使直径扩大一边同样地向右缠绕的结构。另外,线圈长度 l 短时有效,也可以使层间绝缘膜厚度薄。

[0042] 为了对应于来自变压器的交流磁场使线圈状天线共振,所希望的频率的电抗分量最好接近 0。在线圈状天线小的情况下,电感多半呈现感性,天线部中呈电容性电感,即一般将电容器插入标签的共振电路中。这里,例如 SiO_2 作为电介质,为了用电极间距离为 10nm 的薄膜电容器形成 1pF,根据(式5),约 $2.9 \times 10^{-10} m^2$ 的面积是必要的。这在正方形的情况下,每一边为 17 微米左右。因此,薄膜电容器在小的半导体芯片中占有的安装面积有

望被抑制得较小。因此,通过用线圈状天线包含高寄生电容,能使为了调整共振频率而插入的电容器电容小,即能使电容器的安装面积小。厚的布线、窄的布线间隔、高介电常数材料构成的布线的覆盖有上述效果。

[0043] 另外,在将线圈状天线制成多层的层叠结构体的情况下,能提高层间的寄生电容。这时,如图 3 所示,使布线宽度大的线圈布线的平行分量沿线圈平面的法线方向重合,制成高电容率的薄的布线层间绝缘膜的结构,有助于获得更高的寄生电容。

[0044] 在图 3A 的例子中,在硅晶片 101 上形成半导体集成电路,其上部表面用标记 109 表示。通过设置在其上部的高分子树脂层 102,配置线圈状的第一天线第一层 1041、线圈状的第二天线第二层。用保护用的高分子树脂膜 107 覆盖最上部。作为该高分子树脂膜 107 最好是聚酰亚胺树脂。图 3B 是图 3A 的结构中的说明层间寄生电容的剖面图。示出了线圈状的第一天线第一层 1041 和线圈状的第二天线第二层之间的电容。此外,图中的标记与图 3A 相同。

[0045] [数学式 5]

$$[0046] \quad C = \varepsilon_0 \varepsilon_r S/d \quad (\text{式 5})$$

[0047] 其次,说明利用线圈状天线的镜像效应的形态。已知一般情况下,如果在电荷附近有金属板,则根据镜像效应,描绘与在金属板的面对称位置存在逆电荷者相同的电力线磁力线。用通电流的线圈状天线和铝构成的半导体芯片的电路面也有同样的关系,在相对于线圈状天线的电路面对称的位置有镜像时,发生同样的磁力线。因此在半导体芯片的集成电路位于线圈状天线布线的正下方的情况下(图 4A)、以及位于线圈状天线布线的内部的情况下(图 4C),产生镜像的位置不同。图 4A 是说明金属板 110 相对于电流路径 151 怎样形成镜像的图。电流路径 151 在其周围形成交流磁场 203,由金属板 110 形成其镜像、即电流路径的镜像 152 及由镜像产生的交流磁场 204。图 4B 示出了在具体的线圈面的下方存在导体 110 时的磁力线的状态。由线圈构成的电流路径 151 形成交流磁场 203,由导体 110 形成其电流路径的镜像 152 及由镜像产生的交流磁场 204。其结果,图 4B 中纸面上纵向的磁力线弱,横向的磁力线 205 强。另一方面,图 4C 表示金属板 110 位于线圈状天线布线的内部时的磁力线的状态。由线圈构成的电流路径 151 形成交流磁场 203,由导体 110 在电流路径 151 相对于金属板 110 的对角线位置,形成该电流路径的镜像 152 及由镜像产生的交流磁场 204。其结果,图 4D 中纸面上的纵向的磁力线 205 强。

[0048] 这样,在线圈状天线的正下方有半导体芯片的电路面的情况下,线圈状天线的磁力线和镜像的磁力线使图中纵向的磁力线减弱,所以如图 4B 所示,通过线圈状天线的磁通 Φ_{tag} 减少。与此不同,在相对于半导体芯片的电路面呈面对称位置存在线圈状天线的情况下,按照图 4 所示的原理,纵向的磁力线增强,其结果,如图 4D 所示,具有使 Φ_{tag} 增加的效果。

[0049] 如上所述,制成所希望的频率的线圈状天线的电抗接近 0 的有高寄生电容和高电感的线圈状天线,将芯片电路配置在线圈状天线内部,具有提高通信特性的效果。

[0050] 这样,通过制成所希望的频率的线圈状天线的电抗接近 0 的有高寄生电容和高电感的线圈状天线,将芯片电路配置在线圈状天线内部,具有提高通信特性的效果。

[0051] 在具有线圈状天线的半导体芯片中,本发明能抑制半导体芯片的尺寸增大,能确保对应于用途的诸环境中的使用该半导体芯片的通信的充分的通信效率。另外,能抑制装

置尺寸的增大,能以充分的通信效率进行使用有线圈状天线的半导体芯片的电磁耦合型通信。

附图说明

- [0052] 图 1 是表示电磁耦合的模式图。
- [0053] 图 2A 是说明没有磁性体的情况下的磁力线的形态的模式图。
- [0054] 图 2B 是说明有磁性体的情况下的磁力线的形态的模式图。
- [0055] 图 3A 是将线圈状天线制成了两层的半导体芯片的剖面图。
- [0056] 图 3B 是层间的寄生电容的说明图。
- [0057] 图 4A 是说明由电流的输电线路和金属板发生的镜像的原理图。
- [0058] 图 4B 是说明在天线的下部存在半导体电路面的状态下发生的镜像的原理图。
- [0059] 图 4C 是说明在电流的输电线路的内部存在金属板的情况下的镜像的原理图。
- [0060] 图 4D 是说明在线圈状天线的内部存在半导体电路面的状态下发生的镜像的原理图。
- [0061] 图 5 是实施例 1 中记载的具有传感功能的半导体芯片的结构图。
- [0062] 图 6 是表示形成了传感部和线圈状天线的半导体芯片的斜视图。
- [0063] 图 7 是表示排列了半导体芯片的晶片的斜视图。
- [0064] 图 8A 是表示实施例 1 的半导体芯片的制造工序的装置的剖面图。
- [0065] 图 8B 是表示实施例 1 的半导体芯片的制造工序的装置的剖面图。
- [0066] 图 8C 是表示实施例 1 的半导体芯片的制造工序的装置的剖面图。
- [0067] 图 8D 是表示实施例 1 的半导体芯片的制造工序的装置的剖面图。
- [0068] 图 8E 是表示实施例 1 的半导体芯片的制造工序的装置的剖面图。
- [0069] 图 9 是表示通孔的锥形角的说明图。
- [0070] 图 10A 是说明锥形角超过 90 度的通孔的溅射不良的模样图。
- [0071] 图 10B 是说明锥形角超过 90 度的通孔的电镀不良的模样图。
- [0072] 图 11 是使用有机膜的离子感应性 FET 的模式图。
- [0073] 图 12 是实施例 2 中记载的半导体芯片的结构图。
- [0074] 图 13 是表示形成了线圈状天线的半导体芯片的斜视图。
- [0075] 图 14 是表示图 13 中的半导体芯片沿 A-A' 的剖面图。
- [0076] 图 15 是构成配置了实施例 3 中记载的磁性体的半导体芯片,将磁性体配置在线圈状天线内侧的半导体芯片的剖面图。
- [0077] 图 16 是构成配置了实施例 3 中记载的磁性体的半导体芯片,作为保护聚亚酰胺,层叠粘接了散布了树脂的半导体芯片的剖面图。
- [0078] 图 17 是实施例 4 中记载的作为两层线圈状天线的半导体芯片的剖面图。
- [0079] 图 18 是实施例 4 中记载的作为两层线圈状天线,随着层的不同用宽度不同的布线形成的半导体芯片的剖面图。
- [0080] 图 19 是实施例 4 中记载的作为三层线圈状天线的半导体芯片的剖面图。
- [0081] 图 20 是实施例 4 中记载的在表面和背面上分别形成了两层线圈状天线的半导体芯片的剖面图。

[0082] 图 21 是实施例 4 中记载的在表面和背面上用粘有树脂的金属箔分别形成了四层线圈状天线的半导体芯片的剖面图。

[0083] 图 22 是构成实施例 5 中记载的半导体芯片,在集成电路面的外形的外侧区域中形成了线圈状天线的半导体芯片的剖面图。

[0084] 图 23 是构成实施例 6 中记载的半导体芯片,在以集成电路面的外形的外侧为主的区域中形成了线圈状天线的半导体芯片的剖面图。

[0085] 图 24A 是表示实施例 8 中记载的 DNA 测定系统的概要的说明图。

[0086] 图 24B 是表示来自变压器的磁通贯通线圈状天线的模样的剖面图。

[0087] 图 25 是实施例 9 中记载的具有按钮型电池及连接电池的两端和半导体芯片的电路布线结构的标签的剖面图。

[0088] (标记说明)

[0089] 10... 激光、11... 激光光轴、12... 激光光轴垂直面、13... 金属膜掩模、16... 锥形角、23... 溅射膜、24... 溅射膜未形成部分、25... 溅射膜和电镀膜、26... 未电镀填充部分、50... 线圈长、51... 相对导磁率 μ_r , 匝面积 $Stag$ 的匝、52... 指示电动势 V_{tag} 的电压表、53... 电流 I_{rw} 的交流电源、54... 变压器、55... 圈数为 n 的线圈状天线、99... 不具有传感器的半导体芯片、100... 具有传感器的半导体芯片、101... 硅晶片、102... 聚酰亚胺、104... 线圈状天线、1041... 线圈状天线第一层、1042... 线圈状天线第二层、1043... 线圈状天线第三层、1044... 线圈状天线第四层、105... 通孔、106 抗蚀剂、107... 保护聚酰亚胺、108... 传感电极部、109... 半导体芯片的集成电路面、110... 金属板、111... 镀铜层、121... 参照电极、122... 离子感应性 FET、123... 有机膜、124... 外部环境测定传感器、130... 磁性体、131... 分散了磁性体的树脂、132... 半导体芯片电路面的外形、133... 线圈状天线的内形、140... 芯片背面的二氧化硅膜、141... SOI 基板内部的二氧化硅膜、151 电流路径、152... 电流路径的镜像、161... 纽扣型电池、162... 电源布线、200... 测定装置、201... 外部装置(读写器)、202... 变压器、203... 交流磁场(磁力线)、204... 镜像的磁力线、205... 合成磁力线强的方向、206... 变压器、207... 线圈状天线、208... RF 部、209... 控制部、210... 传感部、300... 检测容器、301... 检测对象溶液

具体实施方式

[0090] 以下,用图说明本发明的实施形态。另外,本发明不限于这些实施例,不用说,也可以将实施例中记载的半导体芯片适当地组合。

[0091] <实施例 1>

[0092] 图 5 中模式地示出了本实施例的具有传感功能的半导体芯片的结构。在半导体芯片 100 中配置了读写器 201。读写器 201 具有将交流磁场发送给有传感功能的半导体芯片 100、接收来自半导体芯片 100 的回信的功能。另外,由 PC(个人计算机)等控制装置 200 控制读写器 201。形成了螺旋状的变压器 206 被用于该发送部。

[0093] 另一方面,具有传感功能的半导体芯片 100 被芯片化,其内部结构按照功能的不同能区分成天线部 207、RF 部 208、控制部 209、传感部 210。用天线部 207 从外部读写器 201 接收驱动有传感功能的半导体芯片 100 所需的交流磁场 203。由 RF 部 208 和控制部 209 等抽出通过天线部 207 供给的交流磁场 203,作为驱动具有传感功能的半导体芯片 100 所需的

电力和时钟,进行接收信号的解调、发送信号的调制和时钟的变换的处理。另外,驱动传感部 210 将检测的信号记录在控制部内的存储器中。在传感部 210 中形成对应于测量对象的检测物质。将跟随控制部 209 检测的结果变换成电信号,将它发送给 RF 部 208,利用副载波从天线部 207 发送。

[0094] 其次,图 6 中示出了具有上述结构的具有传感功能的半导体芯片 100 的斜视图,另外,图 8E 中示出了其 AA' 线处的芯片的剖面图。另外,图 7 是举例表示最初制成该半导体芯片 100 的半导体晶片 101 的斜视图。即,由半导体制造工艺的所谓前工序,在硅晶片 101 上形成上述的 RF 部 208、控制部 209。最后,从半导体晶片 101 切出各半导体芯片 100。

[0095] 图 8 中示出了在这样的集成电路上形成天线部 207 及传感部 210 的工序的例子,说明如下。图 8A 表示在形成了集成电路的硅基板上形成构成绝缘层的聚酰亚胺膜的工序,图 8B 表示使集成电路中的 RF 部的电极及传感部的端子开口的通孔形成工序,图 8C 表示利用半添加法,形成线圈状天线的工序,图 8D 表示形成保护聚酰亚胺膜和传感部的工序,图 8E 是在集成电路面的里侧配置了磁性体的半导体芯片的剖面图。

[0096] 如图 8A 所示,在具有半导体芯片的集成电路部 109 的上述硅晶片 101 上形成构成绝缘层的聚酰亚胺膜 102。作为形成方法,有旋涂液态聚酰亚胺后使其硬化的方法、层叠粘接薄膜状聚酰亚胺的方法等。

[0097] 其次,说明使 RF 部 208 的电极及传感部 210 的端子开口的通孔形成工序(图 8B)。举例示出用感光性聚酰亚胺作为前面所述的液态聚酰亚胺,通过光刻形成通孔 105 的方法。经过由以 RF 部 208 的电极及传感部 210 的端子的位置信息为基准的掩模进行的感光性聚酰亚胺的曝光、显影工序,使上述 RF 部 208 的电极及传感部 210 的端子开口。

[0098] 另外,用干式工艺形成通孔的方法也可以。例如,使利用以电流镜为代表的光学部件定位了的激光照射在聚酰亚胺膜 102 上的方法不需要加工用掩模。为了抑制树脂的炭化作用产生的残渣的发生、以及加工直径更微小的通孔,最好采用能进行烧熔加工的紫外线激光,举例示出了高次谐波 YAG 激光等。另外,即使使用二氧化碳激光,如果通过反应性气体的干刻蚀等将残渣除去,也能形成直径小的通孔。

[0099] 另外,作为能确保对准精度高的方法,示出了利用金属掩模的例子。在聚酰亚胺膜上形成铝的溅射膜,进行感光性抗蚀剂的光刻和以磷酸为主要成分的混合酸进行的铝的刻蚀。由此,将 RF 部 208 的电极及传感部 210 的端子的铝膜除去。利用激光或反应性气体进行干法刻蚀,直至 RF 部 208 的电极及传感部 210 的端子露出为止,在聚酰亚胺膜上形成 10 微米~50 微米左右的微小孔构成的通孔。在用激光加工的情况下,最好是受激准分子激光等烧熔加工中具有支配性的紫外线激光。已知利用加工面上的能量密度,能控制激光光轴 11 的垂直面 12 和通孔的侧壁构成的角度、即图 9 所示的锥形角 16。图 9 是表示在半导体集成电路部 109 上形成的高分子树脂膜 102 的开口形态的图。标记 13 是加工用掩模,标记 10 是加工用激光。如果提高能量密度,则能扩大锥形角,但不要将锥形角扩大得超过 90 度。另外,由于树脂的炭化作用小,能抑制残渣的发生,所以能不要或减轻加工后的清洗处理。

[0100] 可是,在通孔部上形成布线时,如果锥形角达到 90 度以上,则会发生以下的故障。即,如果进行电镀等湿法工艺,则如图 10A 所示,在电镀层 25 中,通孔上部首先被堵塞,通孔中产生电镀未填充部分 26。在用溅射等干法工艺形成金属膜的情况下,如图 10B 所示,不能形成厚度均匀的溅射膜 203。在防止发生这样的倒锥形角方面,激光加工是有利的加工方

法。

[0101] 在反应性气体的情况下,举例示出了将氧气作为主反应性气体的反应性离子刻蚀。如果采用该方法,则氧离子撞击或氧化作用支配着加工。利用气体压力、加工时间等,能控制得不致构成通孔超过了 90 度的锥形角、所谓的倒锥形角这样的通孔的形状。即,如果用反应性气体,则能形成锥形角为 90 度左右的通孔。浸渍在氢氧化钠水溶液中,将铝膜除去。图 8B 中示出了用以上方法形成了通孔 105 的剖面图。

[0102] 其次,在包含通孔侧壁的聚酰亚胺膜上,用溅射法依次层叠铬膜和铜膜。然后,将其作为种膜,用所谓的半添加法进行抗蚀剂构图、镀铜 111。另外,进行图形分离,形成连接了螺旋形的线圈状天线 104 和传感部 210 的端子的传感电极部 108。同时铜被埋入上述通孔 105 内,还形成连接 RF 部 208 的电极和线圈状天线 104 的通孔布线。

[0103] 将抗蚀剂除去后,形成保护线圈状天线的保护用聚酰亚胺膜 107(图 8D)。由此,在溶液等中的电解质中使用具有传感功能的半导体芯片 100 的情况下,能防止线圈之间发生的泄漏电流。

[0104] 其次,用与上述通孔形成工序同样的方法,使与传感部 210 的端子连接的传感电极部 108 露出,适当地选择并形成针对作为测量对象的物质的感应膜 122 和参照电极 121。上述传感器的形成位置,由于能增大线圈状天线 104 的匝面积,所以最好是被线圈状天线 104 包围的区域。图 8D 中示出了这时的剖面图。

[0105] 作为感应膜的种类,随着作为传感器检测的物质或物理量的不同而不同。作为离子感应性 FET 的膜材料,能举例示出氮化硅、二氧化锡、钽氧化物等。将 DNA 作为测量对象物质检测用的传感膜也相同。关于上述结构的具有传感功能的半导体芯片 100,图 11 中模式地示出了在离子感性 FET122 上配置了作为测量对象的有机物质、例如对单链 DNA 具有互补性的排列的单链 DNA 的传感器的放大剖面图。在 DNA 的符号的排列中已知有个体差。如果在传感器上形成适合于该符号排列的排列 DNA,则两者吸附。DNA 一边带有微量负电,一边吸附,所以能监视传感部 210 的电位变化。在此情况下,如果将半导体芯片投入试样溶液中,则传感面呈各种各样的环境。特别是在投入了液体中的情况下,吸附物质附着在传感面上。只将吸附物质除去,进行更新是困难的,所以由具有同一传感功能的半导体芯片 100 进行的多次传感(sensing)中,不能获得高的检测精度。因此,为了获得可靠性高的测定数据,有传感功能的半导体芯片 100 最好使用后就废弃。

[0106] 作为参照电极,举例示出了在传感电极部 108 上进行厚度为 2 微米左右的镀镍,其次,形成了厚度为 1 微米左右的镀金。

[0107] 如图 8E 所示,将磁性体 130 粘接在集成电路面的里侧,通过切片工序进行芯片化,形成有传感功能的半导体芯片 100。另外,有传感功能的半导体芯片本身的概念是已知的,所以其详细说明从略。

[0108] 使这样制成的有传感功能的半导体芯片 100 接近作为交流磁场发生单元的变压器 206,在跟随读写器 201 和 PC 等控制装置 200 发生的交流磁场中,贯通具有传感功能的半导体芯片 100 的线圈状天线 104 的交流磁场在线圈状天线 104 中发生电动势,进行半导体芯片 100 中的处理,能将传感信息发送给变压器 206。

[0109] 另外,在只在硅基板的一面上形成了聚酰亚胺膜的情况下,由于材料的热膨胀系数的差和工序中的热历史不同,所以表面和背面上的应力不同,成为基板翘曲的原因。通过

用聚酰亚胺膜 102 和粘合剂将硅晶片 101 夹入,也能看到抑制翘曲的产生的效果。

[0110] 在本实施例中,作为线圈状天线的材料使用了铜。由于线圈状天线存在电阻,所以反电动势的一部分作为焦耳热被消耗掉,因此最好采用由电阻低的材料构成的线圈状天线。金、银、铜、铝等就是其例子。

[0111] 另外,在本实施例中,虽然说明了以有机物质为测量对象的传感器,但作为传感器的功能不限于此,以温度、湿度、光等为测量对象的传感器也可以。如本实施例所示,通过将磁性体蓄积在集成电路面的里侧,能廉价地获得半导体芯片的驱动。

[0112] < 实施例 2 >

[0113] 本实施例的半导体芯片 99 是将无线通信的对象制成了芯片的 ID 信息的芯片。因此,没有传感功能。作为提高半导体芯片 99 的电磁耦合的结构,制成了将磁性材料配置在硅基板的用半刻蚀在集成电路的背面侧形成的孔中的半导体芯片 99。

[0114] 图 12 中模式地示出了本实施例的半导体芯片 99 的结构。读写器 201 由 PC 等控制装置 200 进行控制,具有将电磁场发送给半导体芯片 99、接收来自半导体芯片 100 的回信的功能。其发送部使用螺旋状的变压器 206。另一方面,半导体芯片 99 的内部结构按照功能的不同能区分成天线部 207、RF 部 208、控制部 209。用天线部 207 接收来自读写器 201 的电磁场。用 RF 部 208 和控制部 209 等,将电磁场变换成接收信号的解调、发送信号的调制或时钟。跟随控制部 209,将半导体芯片 99 的数据发送给 RF 部 208,利用副载波从天线部 207 发送。

[0115] 图 13 中示出了具有上述结构的半导体芯片 99 的斜视图,另外,图 14 中示出了图 13 中的 AA' 线的剖面图。在图 13 中,在硅晶片 101 的上部形成保护聚酰亚胺树脂膜 107,而且线圈状天线 107 配置在硅晶片的所希望的区域周边。

[0116] 用表面上有二氧化硅膜的 SOI 基板,通过常规的半导体制造工艺的前工序,在硅晶片 101 上形成上述的 RF 部 208、控制部 209。

[0117] 在上述硅基板的集成电路面 109 上形成例如聚酰亚胺膜,作为有机高分子树脂膜 102。其次,形成位于 RF 部 208 的电极上的贯通聚酰亚胺膜的通孔。通过溅射,在包含通孔侧壁的聚酰亚胺膜 102 上依次层叠铬膜和铜膜,用半添加法形成螺旋形的线圈状天线 104。同时铜被埋入通孔 105 内,还形成连接 RF 部 208 的电极和线圈状天线 104 的通孔布线。将抗蚀剂除去后,形成保护线圈状天线 104 的聚酰亚胺膜 107。

[0118] 在集成电路的背面侧的二氧化硅膜 140 的表面上涂敷厚度为 3 微米的感光性抗蚀剂,通过光刻将配置磁性材料的区域的抗蚀剂除去。浸渍在氢氟酸和氟化铵的混合液中,对开口部的二氧化硅膜进行刻蚀,除去感光性抗蚀剂。其次,用殷钢 (Fe-36% Ni) 制的工卡模具从外部将保护聚酰亚胺膜 107 一侧遮断并密封。将二氧化硅膜 140 作为掩模,用 90 度的氢氧化钾水溶液,对露出的硅面进行刻蚀。如果到达内部的二氧化硅层 141,则在清洗和干燥后,在加工的孔中形成磁性体 130。作为磁性体 130 的形成方法,能举出:将分散了粒子状铁氧体之类的磁性体粒子的树脂涂敷或印刷在上述位置进行硬化的方法;利用在孔的周边及内部形成金属膜、将它作为种膜的半添加法,进行电镀填充,粘接铁系合金材料等。可是,在磁场中,导体中发生涡电流。分散了磁性体粒子的树脂能抑制涡电流的发生,在这方面有优越性。特别是对表面进行了氧化处理的磁性体粒子的树脂优异。

[0119] 最后,通过切片工序进行芯片化,形成半导体芯片 99。

[0120] 使这样制作的半导体芯片 99 接近读写器 201 的变压器 206。来自被 PC 等控制装置 200 控制的变压器 206 的电磁场的一部分贯通半导体芯片 99 的线圈状天线 104, 在线圈状天线中发生反电动势, 将预先记录在半导体芯片 99 中的 ID 编号发送给变压器 206。

[0121] 在硅基板的刻蚀工序中, 如果基板被过度刻蚀, 则导致产品的合格率下降。如果使用 SOI 基板, 则能使内部的二氧化硅层 141 成为刻蚀的阻挡层, 所以能容易地形成深度均匀的孔。

[0122] 在本实施例中, 芯片背面的硅刻蚀时虽然使用了氢氧化钾水溶液, 但使用氟酸硝酸混合水溶液、或联氨也没关系。另外, 在本实施例中, 虽然直接将磁性体填充在加工后的表面上, 但将氮化硅淀积在表面上后进行填充, 能抑制向硅基板中的扩散。

[0123] < 实施例 3 >

[0124] 本实施例是在上述实施例 1 的半导体芯片 100 中, 按照另一种结构配置了磁性体的例子。以下的任何一例, 最好在形成了磁性体后, 进行用切片进行芯片化的工序。

[0125] 图 15 是将磁性体 130 粘贴在线圈状天线 104 的内侧的例的剖面图。与上述实施例 1 相同, 形成了线圈状天线 104 后, 粘贴制成离子感应膜 FET122 和参照电极 121 不重合的磁性体 130。磁性体 130 的粘贴所需要的工序数少, 能廉价地制造。

[0126] 图 16 是作为保护聚酰亚胺 107, 制成了将分散了磁性体 131 的树脂层叠粘接起来的例子的剖面图。

[0127] 这样的具有传感功能的半导体芯片 100 能利用磁性体 130, 增加贯通线圈状天线 104 的交流磁场 203。在作为磁性体 130 使用日立金属制 MN50S 进行 13.56MHz 附近的通信的情况下, 能期待将感应电压提高 15 倍左右。

[0128] < 实施例 4 >

[0129] 本实施例是在上述实施例 1 中, 将线圈状天线制成多层的层叠结构体的半导体芯片 100 的实施例。

[0130] 与实施例 1 中记载的方法相同, 在形成了集成电路的硅晶片 101 上, 从形成聚酰亚胺膜 102 到形成线圈状天线 104 的工序, 反复进行所希望的次数。在线圈状天线 104 上形成保护用聚酰亚胺膜 107。使与传感部 210 的端子连接的传感电极部 108 露出, 适当地选择作为测量对象的物质的感应膜而作成。图 17 中示出了作为两层结构体的线圈状天线, 图 18 中示出了布线宽度不同的两层的线圈状天线, 图 19 中示出了再进行层叠, 制成了三层的线圈状天线的半导体芯片 100 的剖面图。

[0131] 图 20、图 21 中示出了将线圈状天线设置在半导体芯片 100 的两面上的结构的剖面图。

[0132] 以下说明图 20 的例子。采用与上述实施例 1 中记载的相同的方法, 在形成了集成电路的半导体芯片 100 上进行从形成聚酰亚胺膜 102 到形成离子感应膜 FET122 和参照电极 121 的工序。其次, 将背面硅的所希望的位置的二氧化硅膜除去, 用殷钢制的工卡模具从外部将保护聚酰亚胺膜 107 一侧遮断并密封。将二氧化硅膜作为掩模, 用氢氧化钾水溶液进行硅刻蚀和干法刻蚀, 使集成电路的 RF 部 208 露出。从里面形成铬和铜的溅射膜, 用半添加法形成制铜的线圈状天线 104。在集成电路面侧, 在传感部 210 的端子的聚酰亚胺膜上形成通孔, 适当地选择并形成作为测量对象的物质的感应膜, 获得具有图 2 中的剖面结构的半导体芯片 100。

[0133] 图 21 是用带树脂的金属箔,在两面上形成了线圈状天线的半导体芯片的剖面。作为带树脂的金属箔,能举例给出:组合基板的制造工序中用的带树脂铜箔、形成了溅射膜的聚酰亚胺薄片等。通过切片将形成了集成电路的硅晶片 101 芯片化。通过高温真空加压,将带树脂的金属箔层叠粘接在半导体芯片的两面上。因此,用树脂将半导体芯片包在里面。将干膜抗蚀剂层叠在形成了电路面侧的金属箔上,用消除(subtractive)法进行构图。这样做,将 RF 部 208 的电极和里面线圈的接触位置的金属箔除去。使激光照射在除去了的位置的树脂上,形成通孔。进行微薄无电解镀敷和电镀,将表面和背面金属箔导电性地连接起来。对两面的金属箔实施消除法,形成线圈状天线 104,制作了抗焊剂等的保护层 107,获得有图 21 所示断面的半导体芯片 100。

[0134] 由于在传感部 210 的背面上形成了线圈状天线 104,所以能增大传感部 210 的面积。因此,能提高与检测对称物质的反应概率,检测精度高,测定时间短。另外,在读写器 201 位于检测容器的底面上的情况下,传感部 210 对检测对称物质,能使线圈状天线 104 的面朝向读写器 201 的变压器 206,能获得高感应电压。

[0135] 另外,由于增加层数提高了自感,所以能增大作为标签的半导体芯片 100 的感应电压。此外,由于寄生电容的提高,能减少附加在半导体芯片 100 的电路上的共振调整用电容器的电容,即能减少电容器的面积。可是,由于层叠工序反复进行光刻,所以难以完全消除主要由曝光工序的对准引起的位置偏移。如图 17 所示,在同样地设计了各层的布线宽度的情况下,线圈状天线 104 的寄生电容的离散增大,每个半导体芯片 100 上都发生共振频率的偏移。如图 18 和图 19 所示,随着层的不同而改变布线宽度,能减少由线圈层间的位置偏移引起的布线电容的制造误差。即,在接近的线圈层 M1 及 M2 的布线宽度 ($M1 < M2$) 中, M1 的最大布线宽度 $w1+d$ 和 M2 的最小布线宽度 $w2-d-\delta$,从上方看布线的平行成分最好重合。这里,假设 M1 及 M2 的布线宽度的设计值分别为 $w1$ 、 $w2$ ($w1 < w2$),制造精度为 $\pm d$,曝光工序的对准精度为 $\pm \delta$ 。

[0136] 使这样制作的半导体芯片 100 接近读写器 201 的变压器 206。跟随 PC 等控制装置 200,从变压器 206 发射的电磁波贯通半导体芯片 100 的线圈状天线 104。将由上述的效应产生的大的反电动势作为电源,驱动半导体芯片 100,将半导体芯片 100 的数据发送给变压器 206。在这时的通信特性中,能实现更远的通信距离。这表明能用更小型化的线圈状天线来实现。

[0137] < 实施例 5 >

[0138] 本实施例关于在半导体芯片中 RF 部 208、控制部 209 等的电路面的配置。在小区域中集中形成上述实施例 1 中记载的半导体芯片 100 的电路面 109。这时,使相邻的芯片的电路面之间的间隔形成得超过通常切片所需的 0.1mm。在上述电路面的外形 132 的外侧区域,采用与上述实施例 1 同样的方法,形成线圈状天线 104。因此,电路面的外形 132 收容在线圈状天线的内形 133 的内部。图 22 中用相同的标记表示与上述实施例同样的部位。

[0139] 其次,通过切片进行芯片化,制成图 22 所示的半导体芯片 100。

[0140] 对将 2.3mm 见方的铝板配置在中央,制成了外形为 2.3mm 见方、中央的匝面积为 0.6mm 见方左右、缠绕了 50 圈的线圈状天线 104 的半导体芯片、以及将铝板制成了 0.5mm 见方的半导体芯片 100,进行了电磁场模拟通信特性评价。铝板和线圈状天线 104 中心轴一致。

[0141] 读写器 201 的变压器 206 直径 7mm, 缠绕 5 圈。两者的距离为 1mm, 用 13.56MHz 进行通信。其结果, 互感分别为 0.0680 μ H、0.0775 μ H。作为标签的半导体芯片 100 的感应电压和互感的关系为式 3 所示的关系, 所以由本实施例确认了能谋求提高 15% 左右。

[0142] < 实施例 6 >

[0143] 本实施例关于在半导体芯片中 RF 部 208、控制部 209 等的电路面的配置。在小区域中集中形成上述实施例 1 中记载的半导体芯片 100 的电路面 109。这时, 使相邻的芯片的电路面之间的间隔形成得超过通常切片所需的 0.1mm。此后, 在以上述电路面的外形 132 的外侧为主的区域中, 采用与上述实施例 1 同样的方法形成线圈状天线 104。通过切片进行芯片化, 制成图 23 所示的半导体芯片 100。在本例中, 线圈状天线的内形 133 和电路面的外形 132 占有相同程度的区域。

[0144] 这样制成的半导体芯片 100 由于由芯片电路引起的线圈状天线 104 的镜像效应, 所以能获得高的感应电压。另外, 与实施例 5 相比, 能缩小半导体芯片 100 的尺寸。

[0145] < 实施例 7 >

[0146] 本实施例中, 把将线圈状天线如上述实施例 1 所述做成多层, 如实施例 4 所述配置磁性体, 如实施例 5 或 6 所述获得由芯片线圈状天线的芯片电路引起的镜像效应, 全部实施。例如, 作为磁性体使用日立金属制 MN50S, 将线圈状天线做成两层, 在使线圈状天线位于半导体芯片 100 的电路外形的情况, 能使感应电压增大 20 倍左右。

[0147] < 实施例 8 >

[0148] 本实施例给出用上述实施例 1 中记载的半导体芯片 100, 对检测容器内的检测对象溶液中的检测对象物质进行检测的检测系统。图 24A 中示出了 DNA 测定系统的概要。将包含作为检测对象的 DNA 的溶液、以及多个具有进行了与检测对象的 DNA 互补的排列的 DNA 传感部 210 的半导体芯片 100 投入检测容器 300 中。只吸附与传感部 210 的 DNA 相适合的排列的 DNA。另外, 图 24B 表示从与读写器 201 连接的变压器 206 发生的磁力线 203 贯通线圈状天线 104 的模样。由贯通半导体芯片 100 的线圈状天线的磁通驱动半导体芯片 100, 由离子感应性 FET122 监视传感部 210 的电位变化。按照 ISO15693 的防撞规定, 通过变压器 206 将传感信息返回读写器 201。返回的信息在测定装置中进行处理, 检测是否有适合与有机膜的标记排列的 DNA。由此, 能测定特定 DNA 的有无。

[0149] 另外, 用同一标记表示图 24B 中的半导体芯片的各部中与上述实施例相同的部位。

[0150] < 实施例 9 >

[0151] 本实施例关于具有作为电源的纽扣型电池及连接电池的两极和上述半导体芯片 100 的电路的布线结构的标签。图 25 中示出了结构图。

[0152] 通过与纽扣型电池 161 的两极的连接, 在没有外部电源的供给的情况下, 半导体芯片 100 进行预先编程的工作。测定外部环境的传感器安装在上述实施例 1 中记载的半导体芯片 100 中, 具有本实施例的结构, 例如将温度传感器和湿度传感器检测到的热历史、湿度历史记录在存储部中。根据来自读写器 201 的变压器 206 的读出信号, 这些记录数据从线圈状天线返回。另外, 用同一标记表示图 25 中的半导体芯片的各部的与上述实施例相同的部位。

[0153] 以上, 如果采用本实施例的标签, 则即使在不从读写器 201 接收电源供给的期间,

也具有作为传感器的功能,能将蓄积的数据有效地发送给读写器 201。另外,在本实施例中,虽然记载了电池的例作为电源供给单元,但也可以是具有有线进行的电源供给单元。

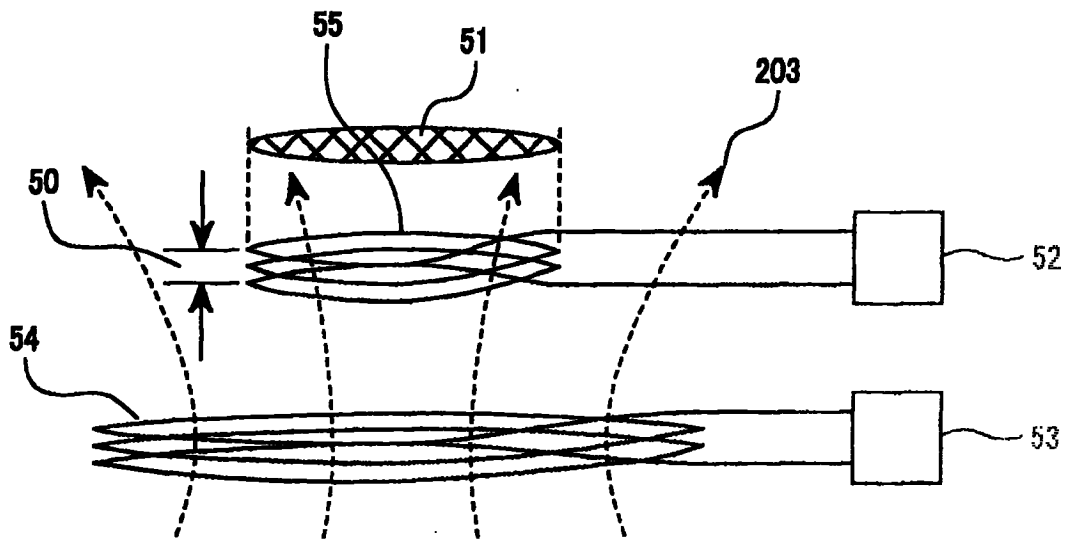


图 1

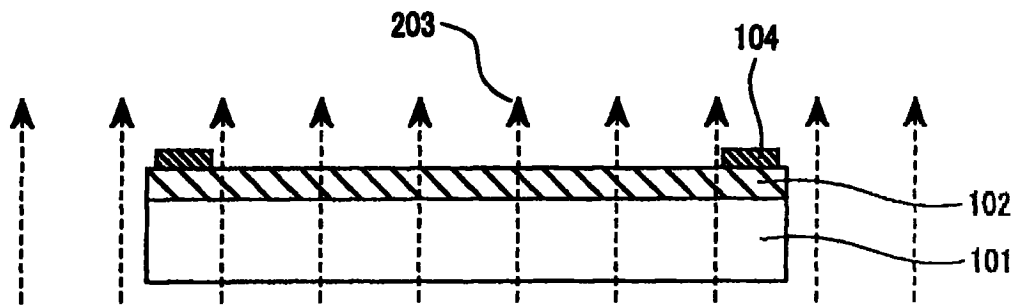


图 2A

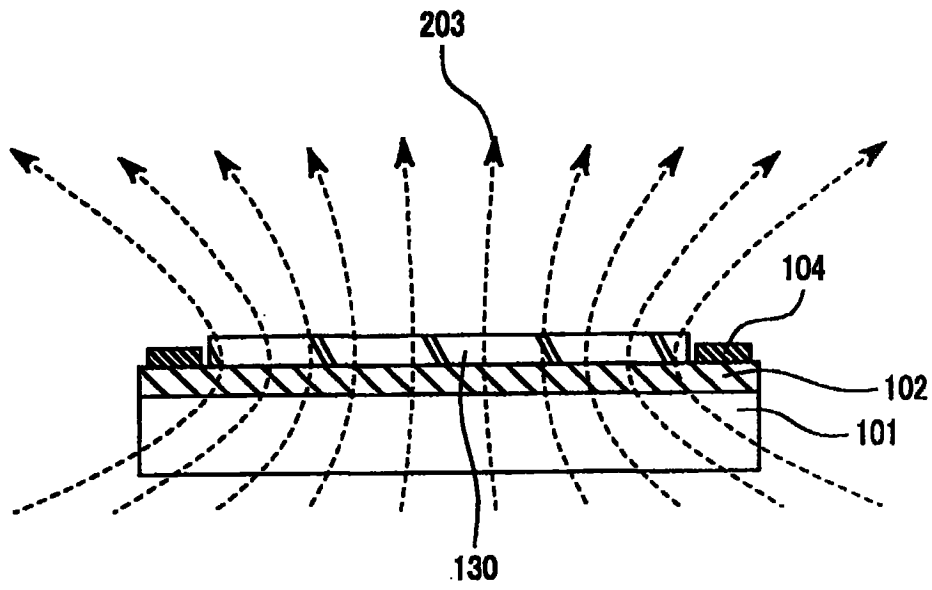


图 2B

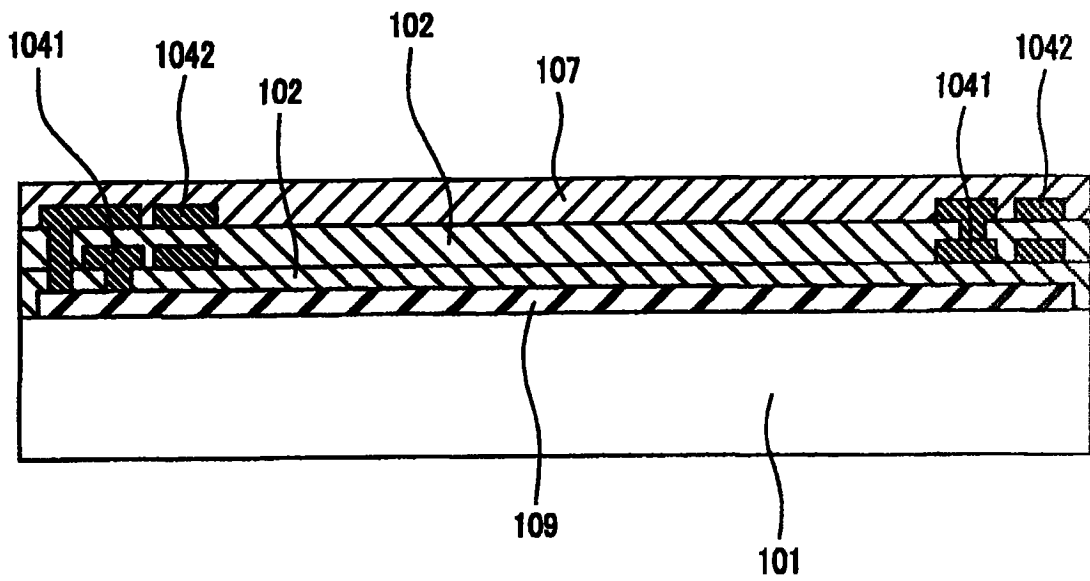


图 3A

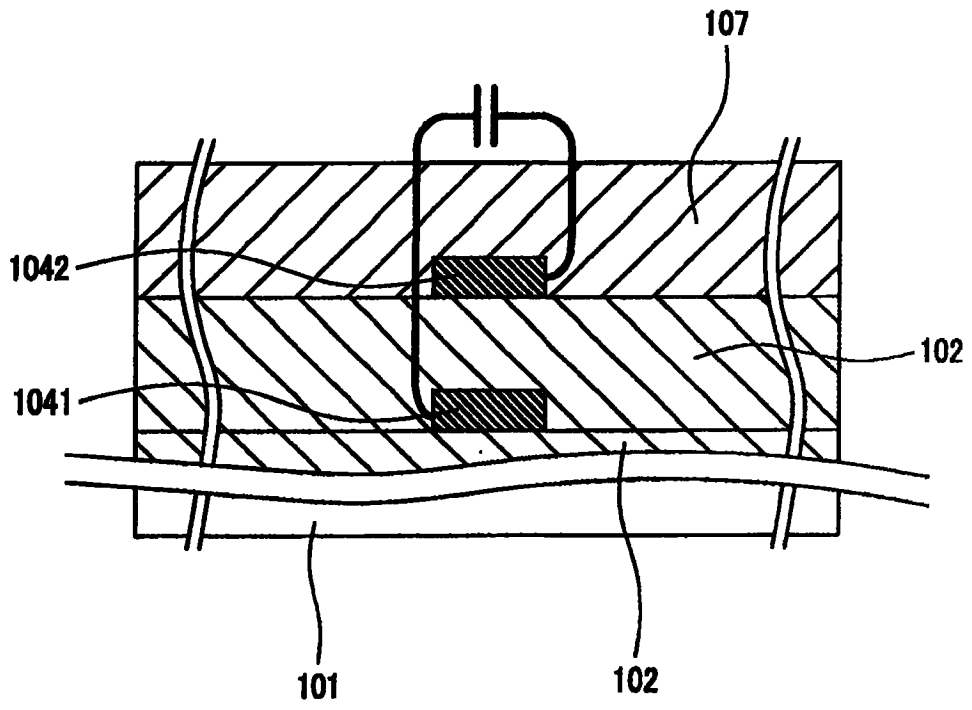


图 3B

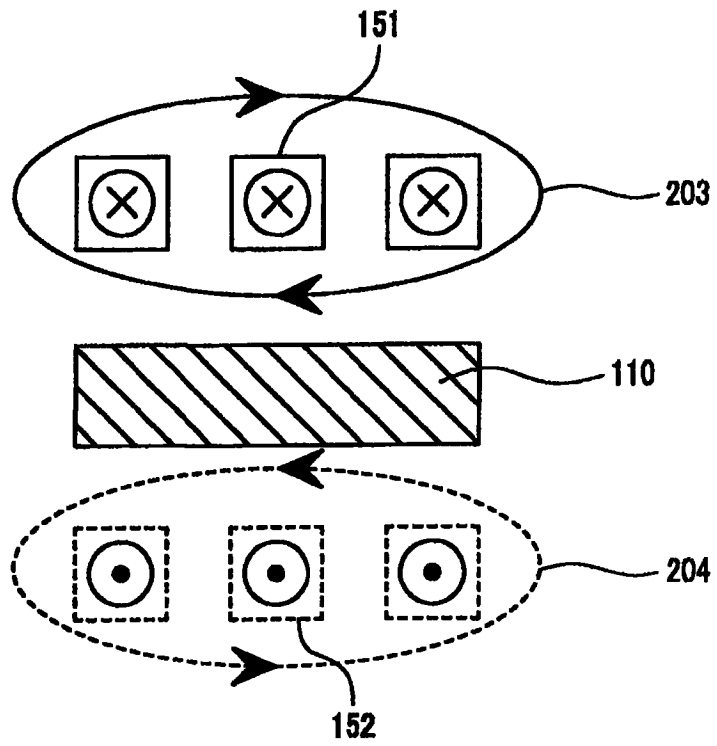


图 4A

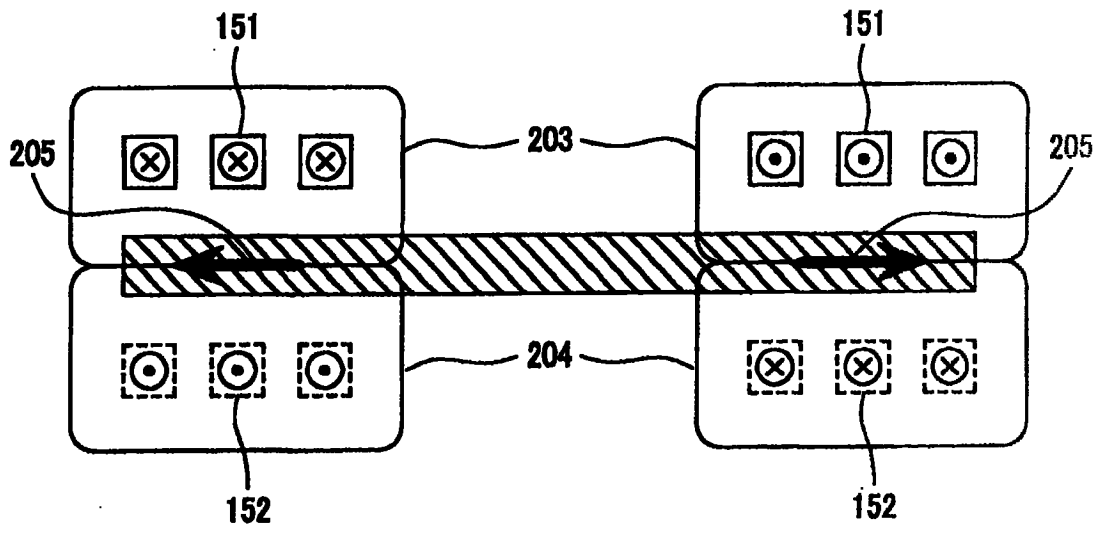


图 4B

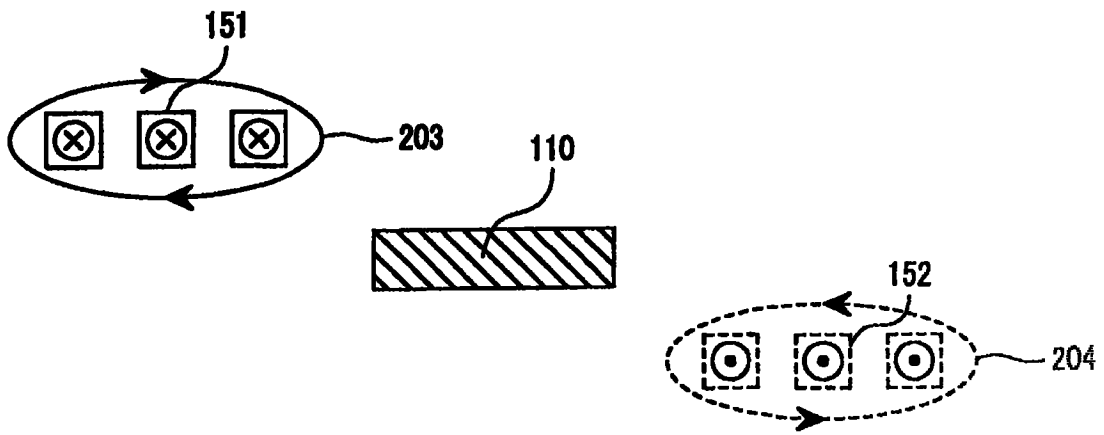


图 4C

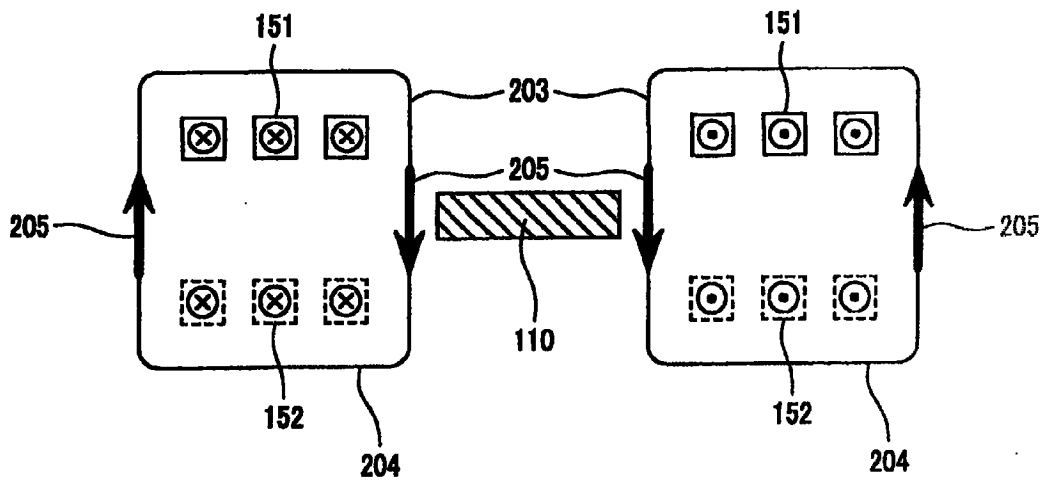


图 4D

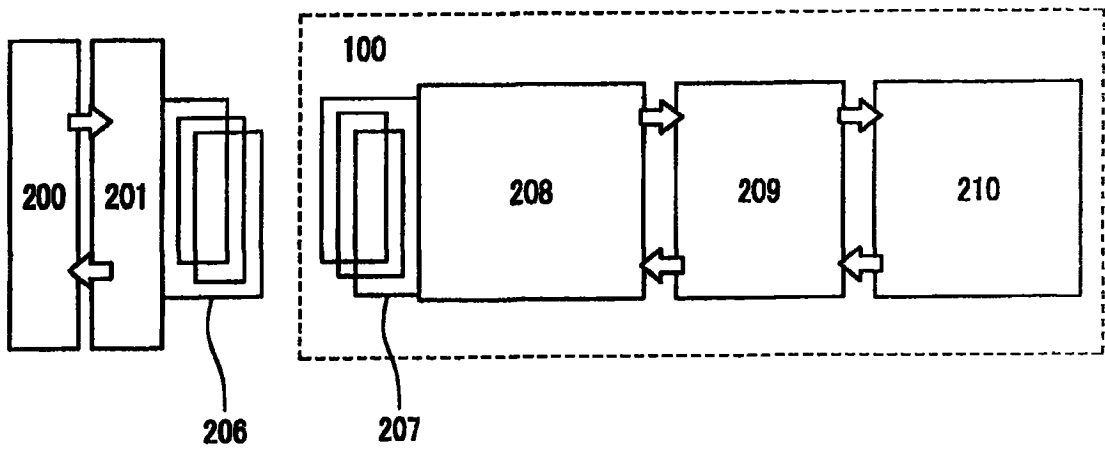


图 5

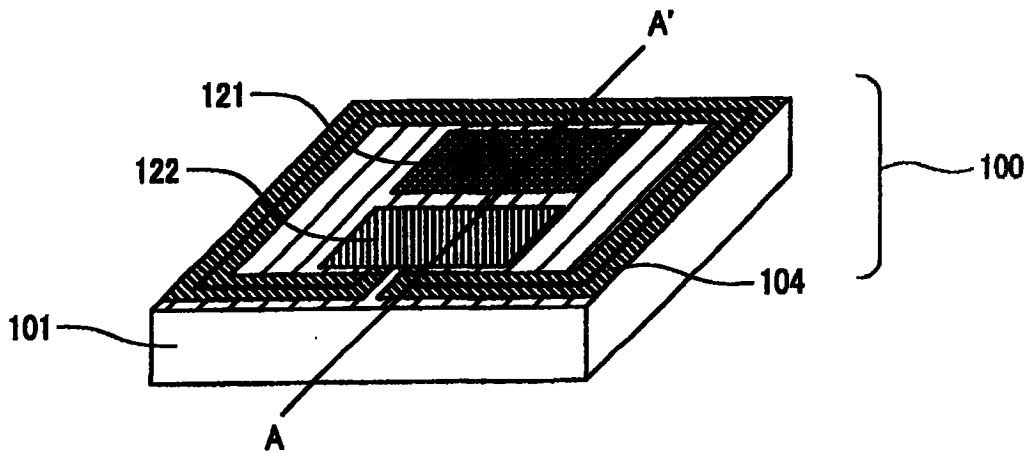


图 6

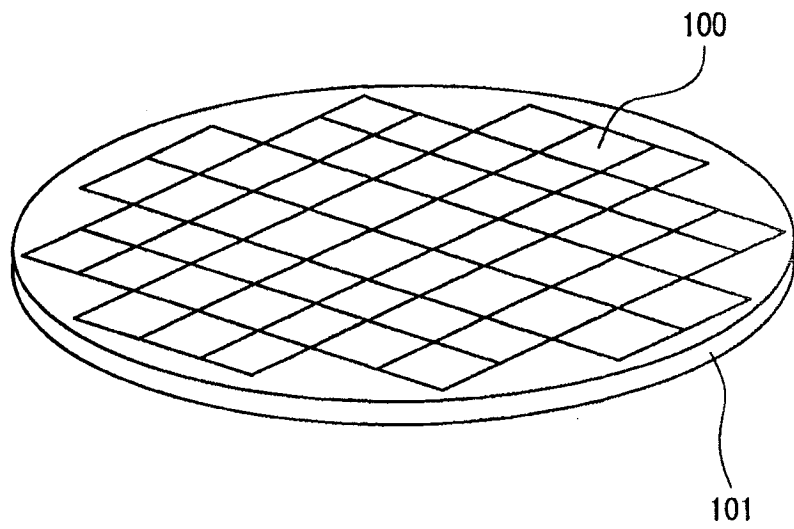


图 7

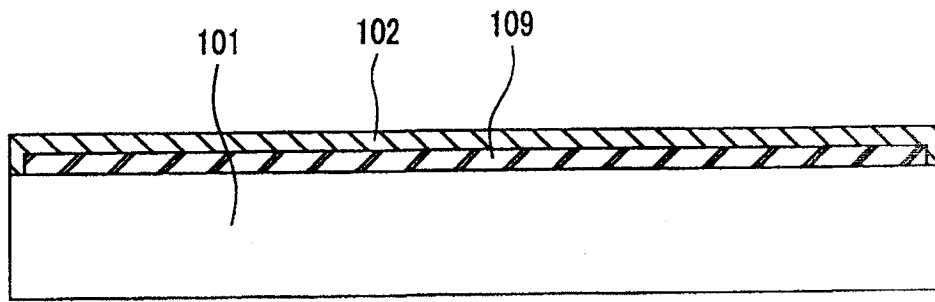


图 8A

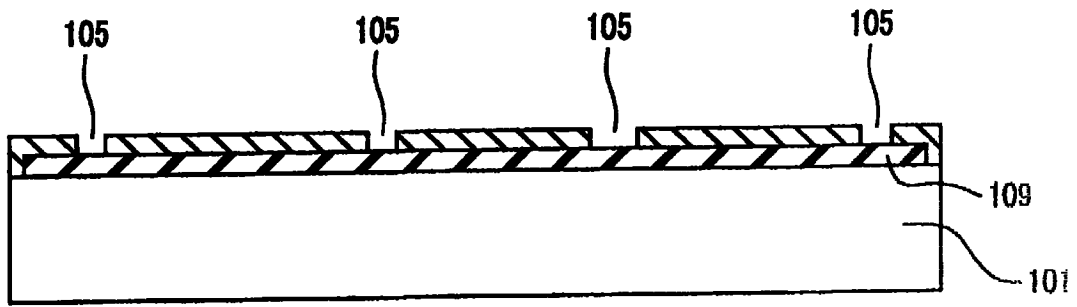


图 8B

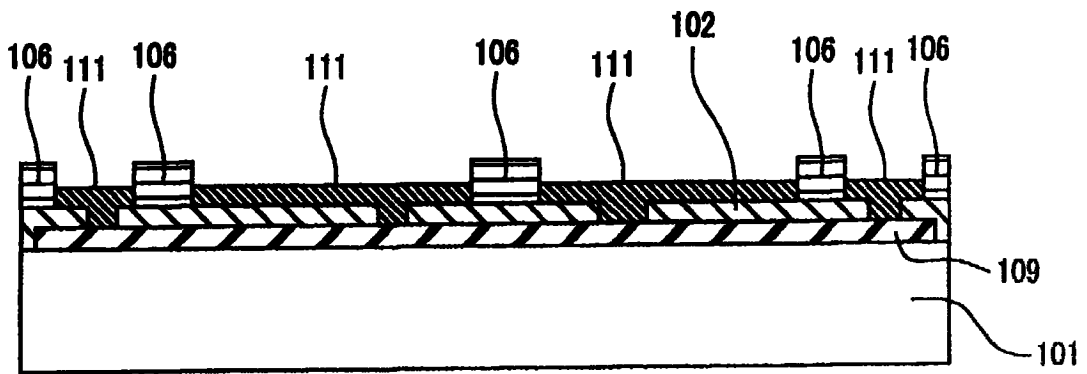


图 8C

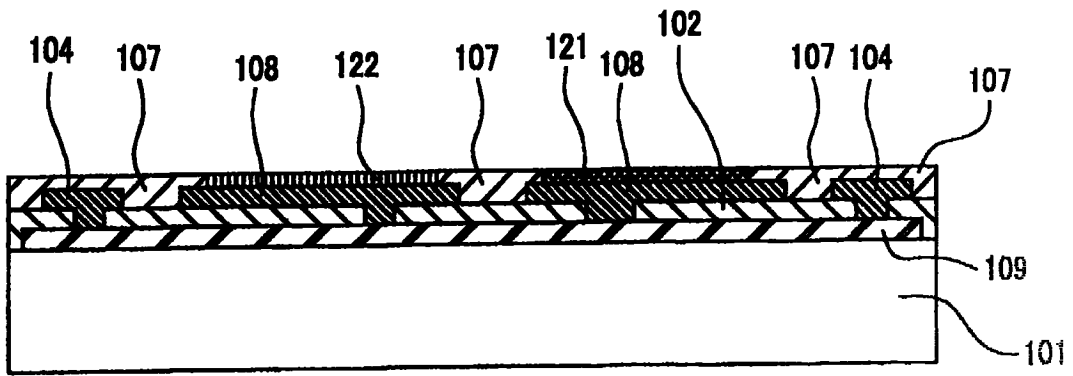


图 8D

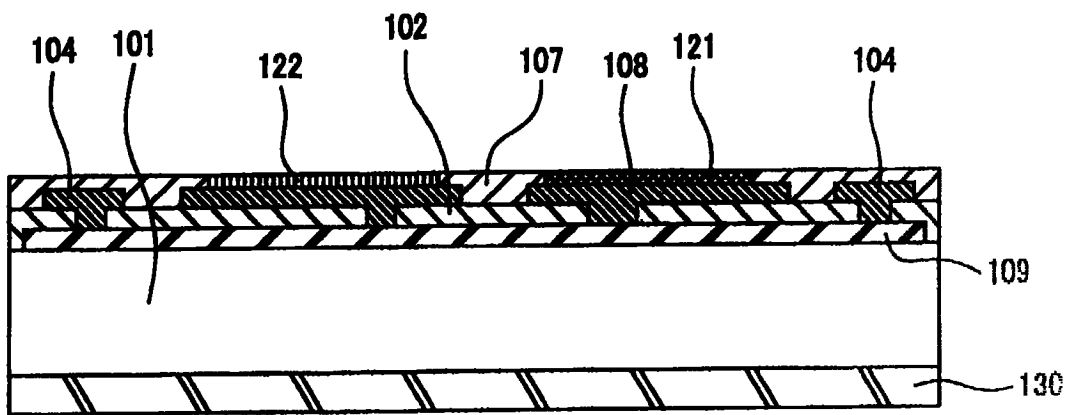


图 8E

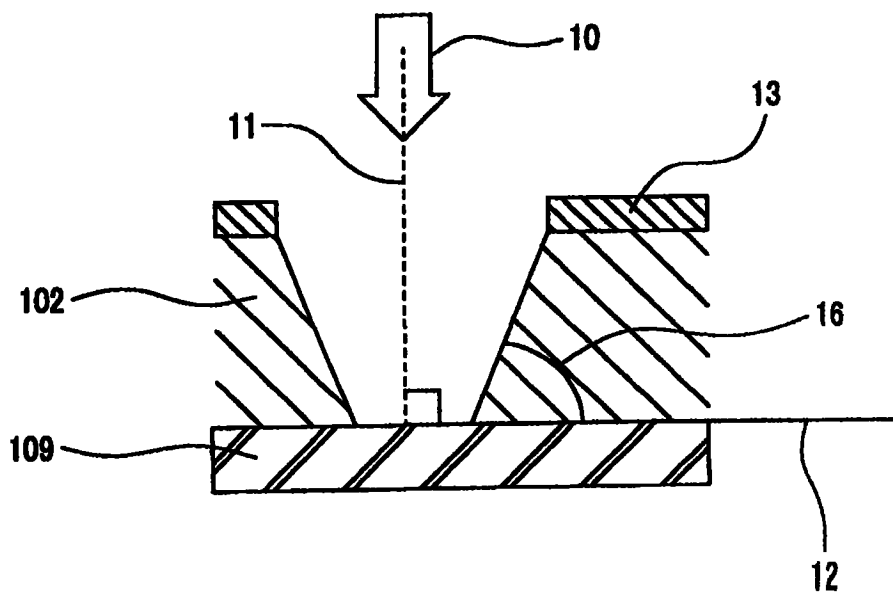


图 9

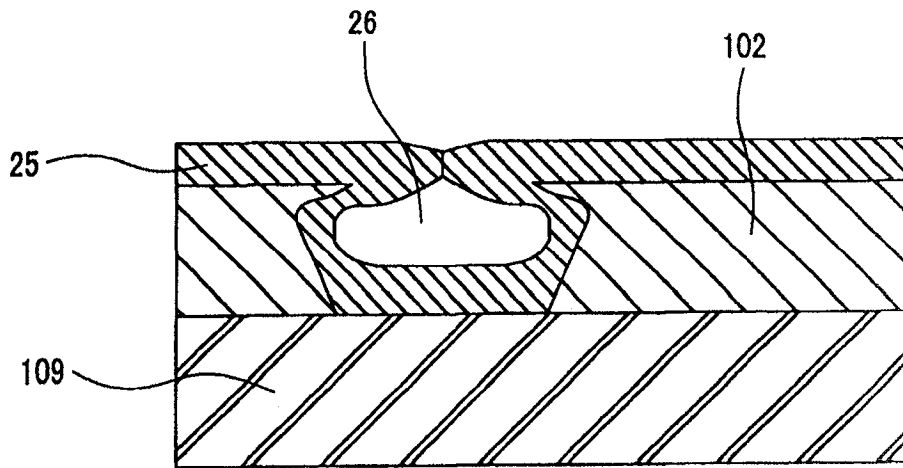


图 10A

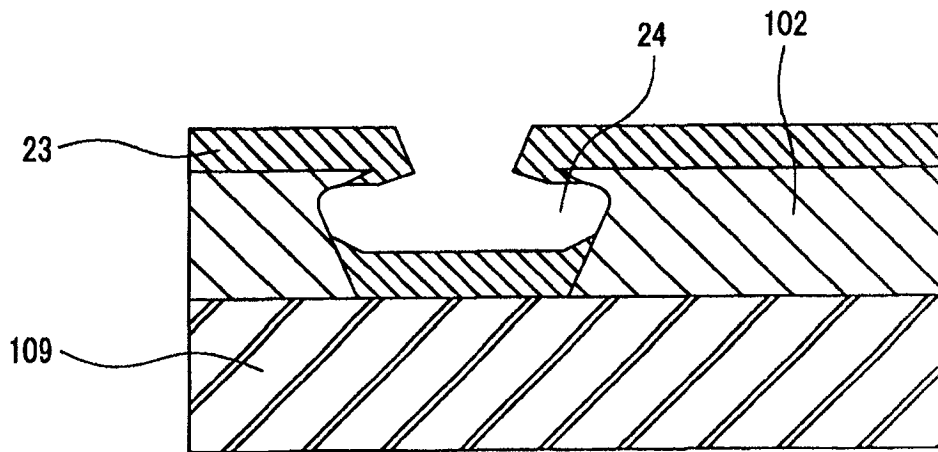


图 10B

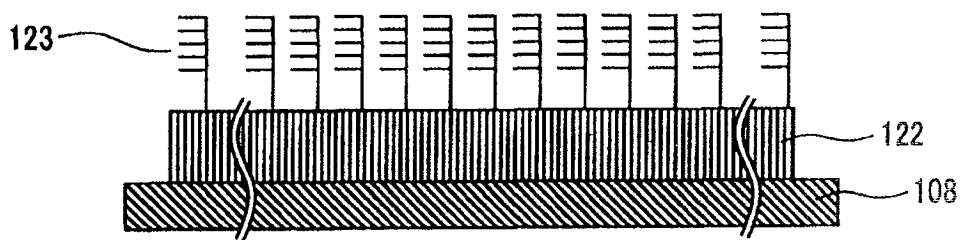


图 11

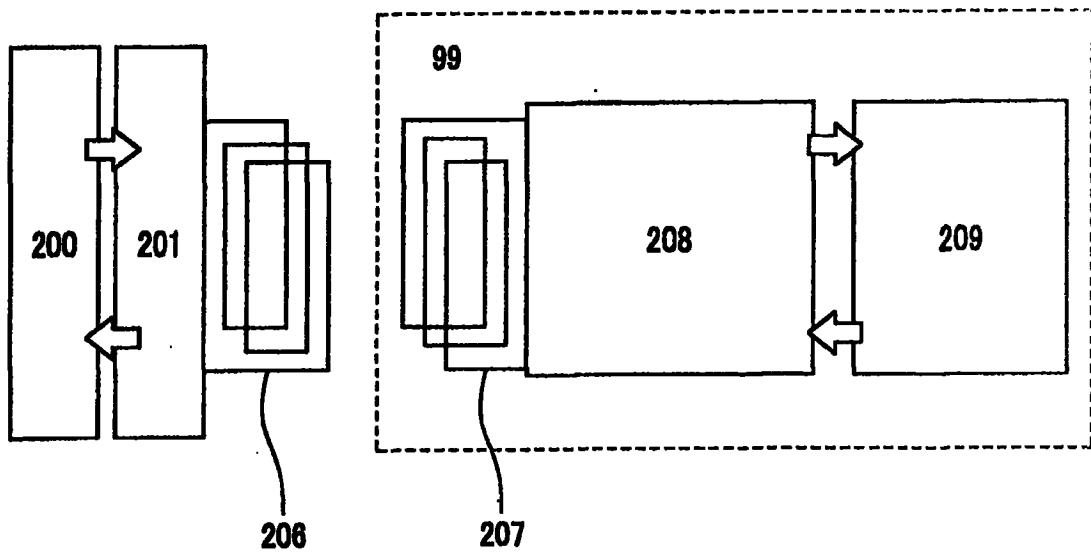


图 12

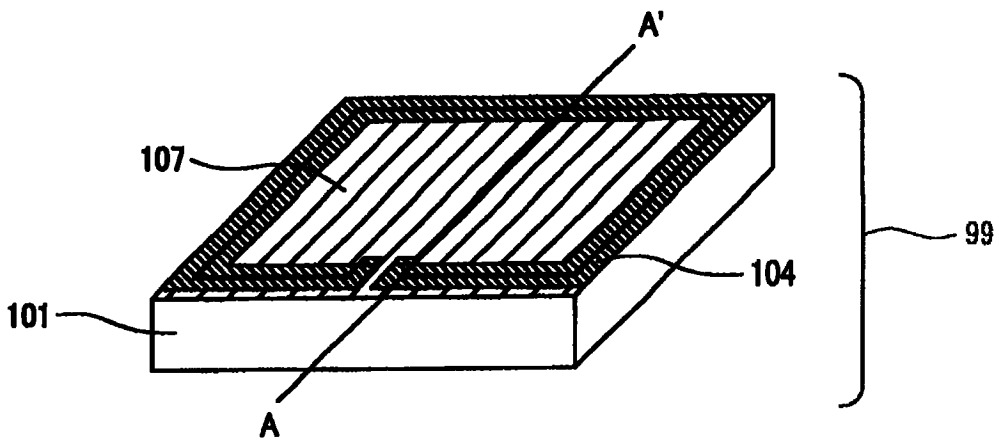


图 13

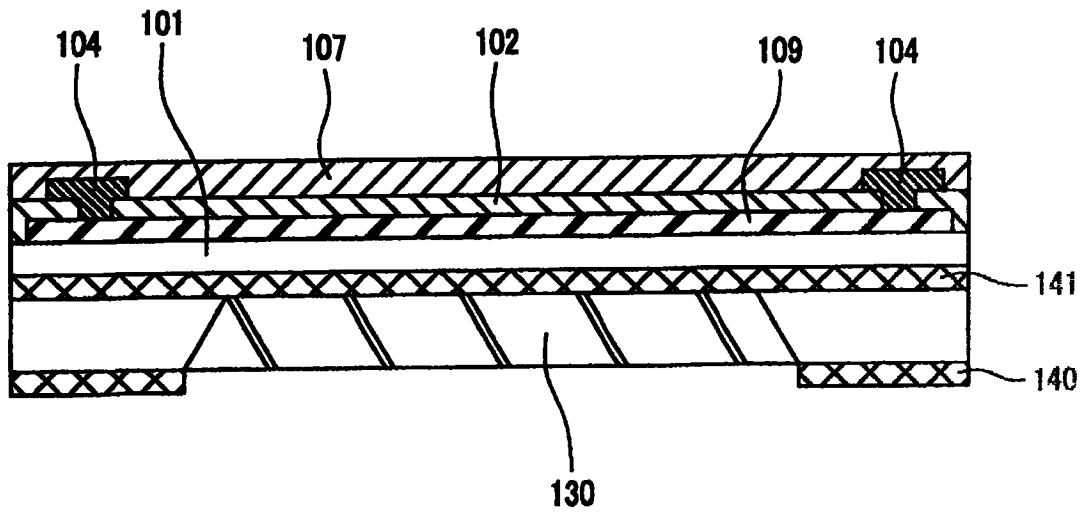


图 14

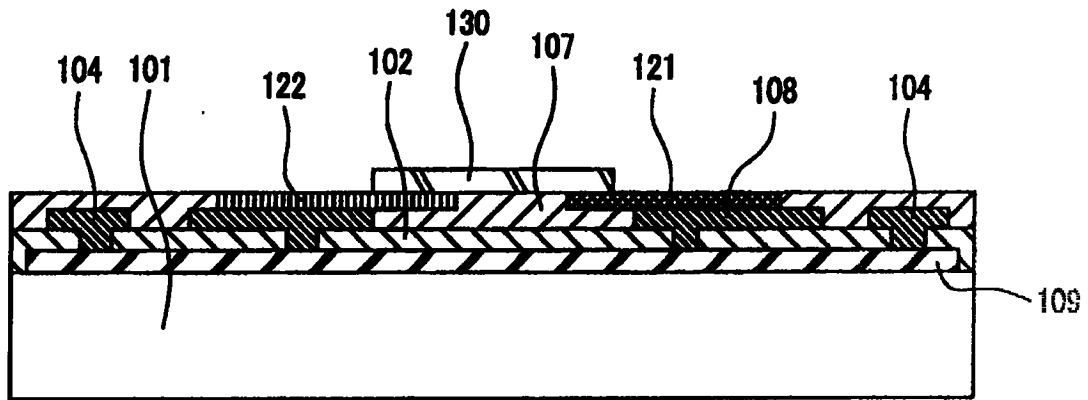


图 15

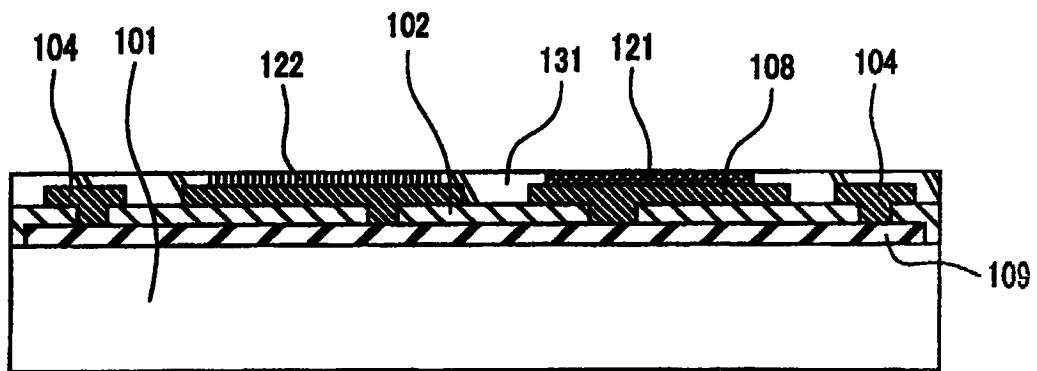


图 16

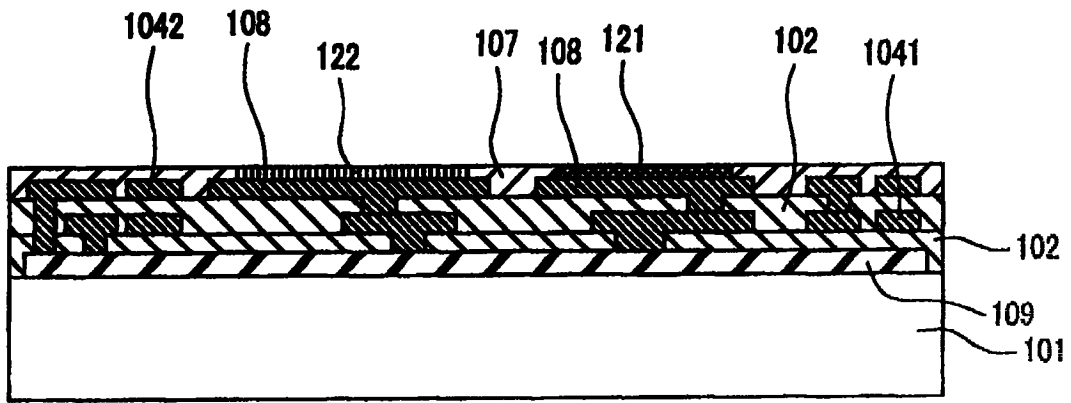


图 17

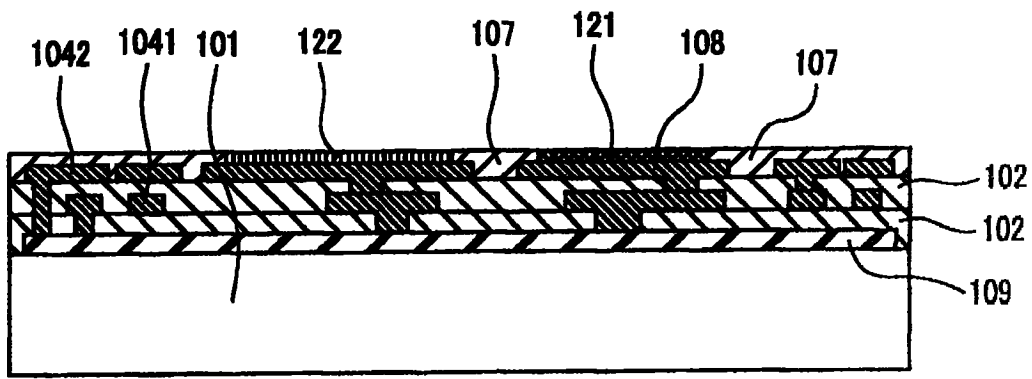


图 18

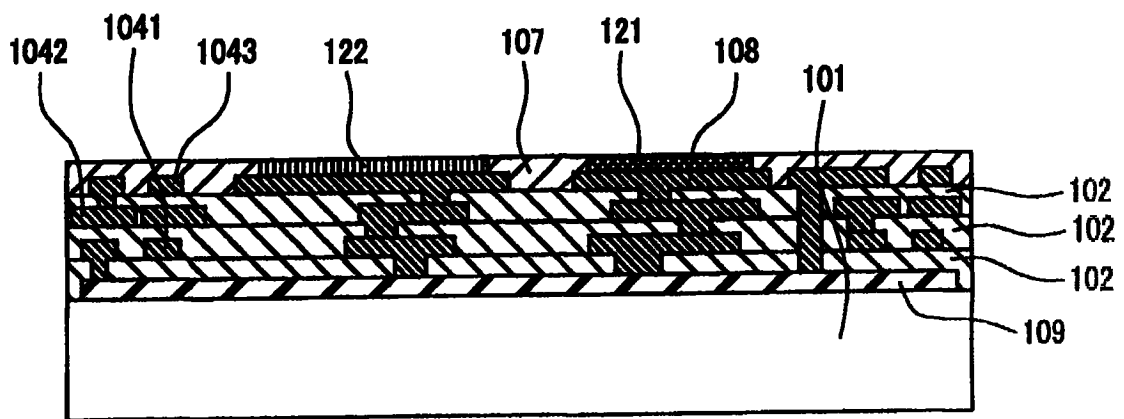


图 19

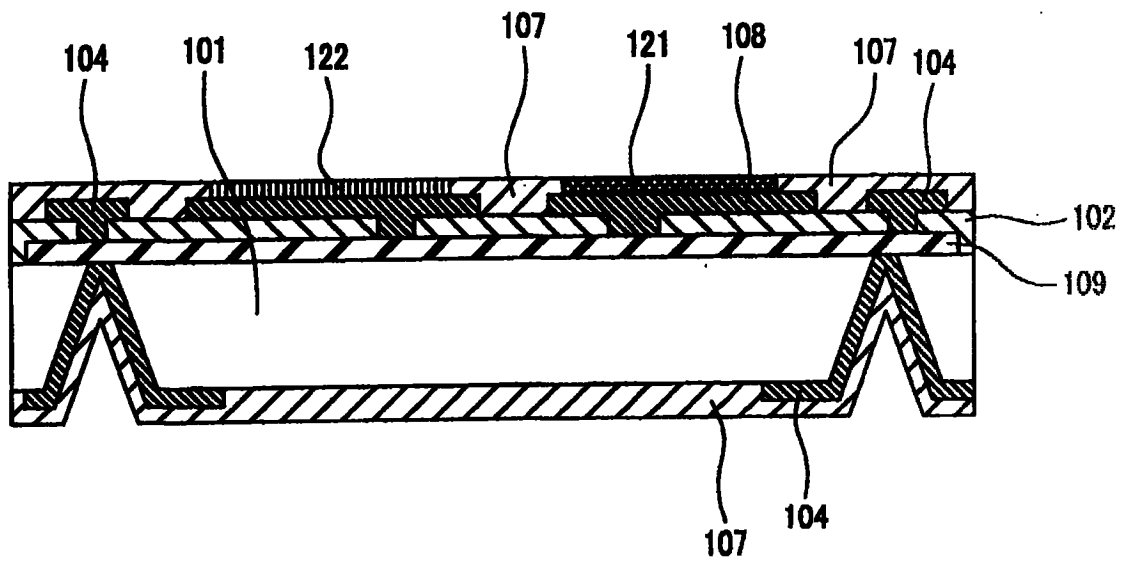


图 20

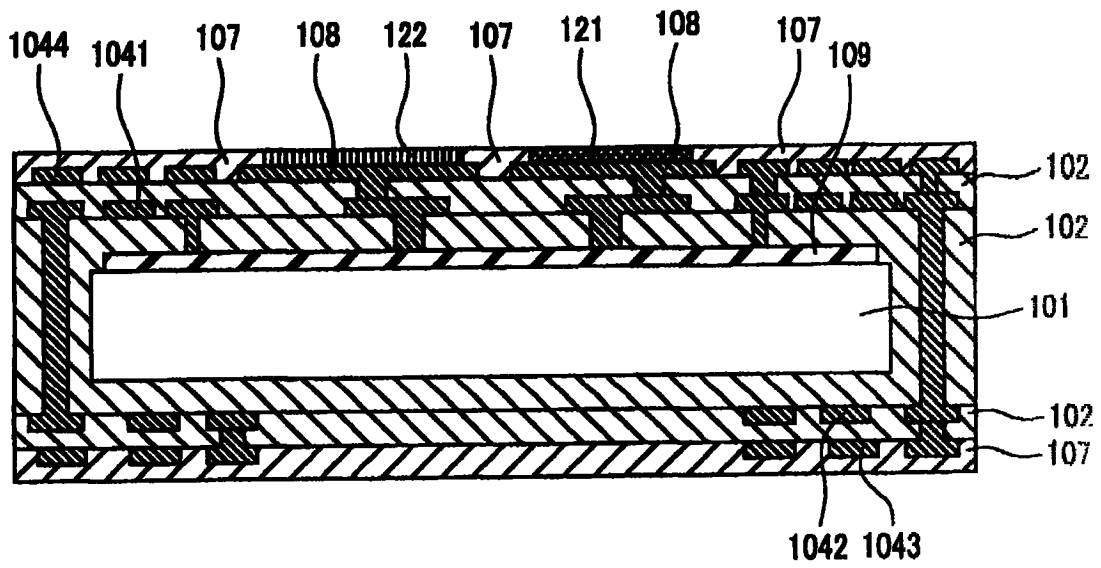


图 21

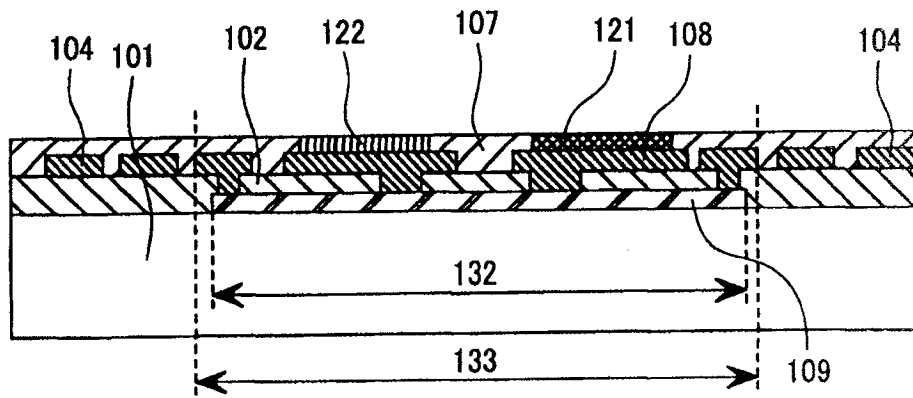


图 22

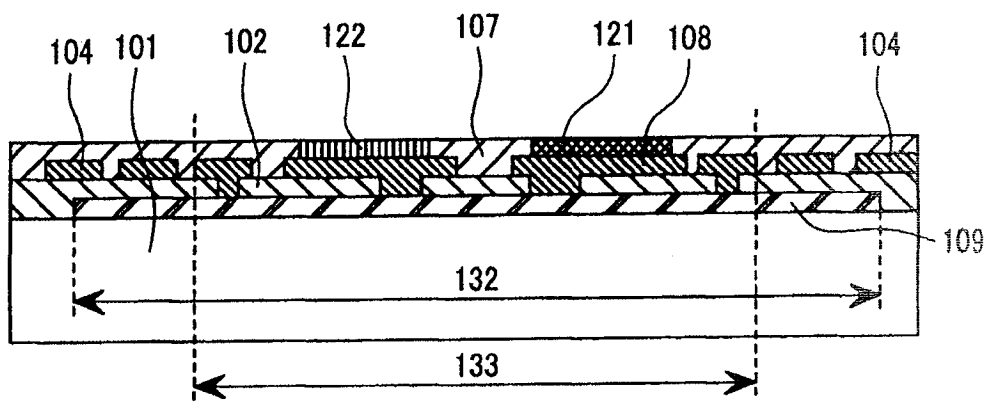


图 23

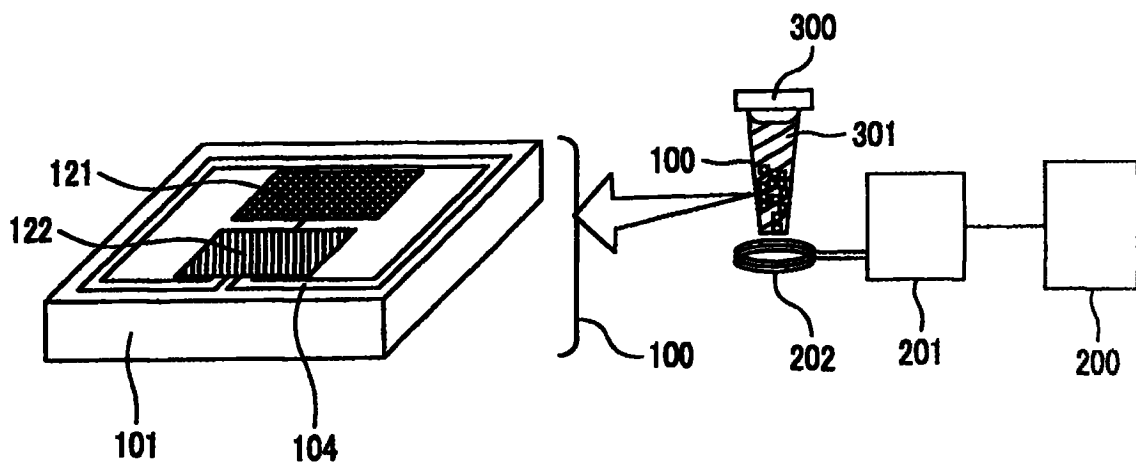


图 24A

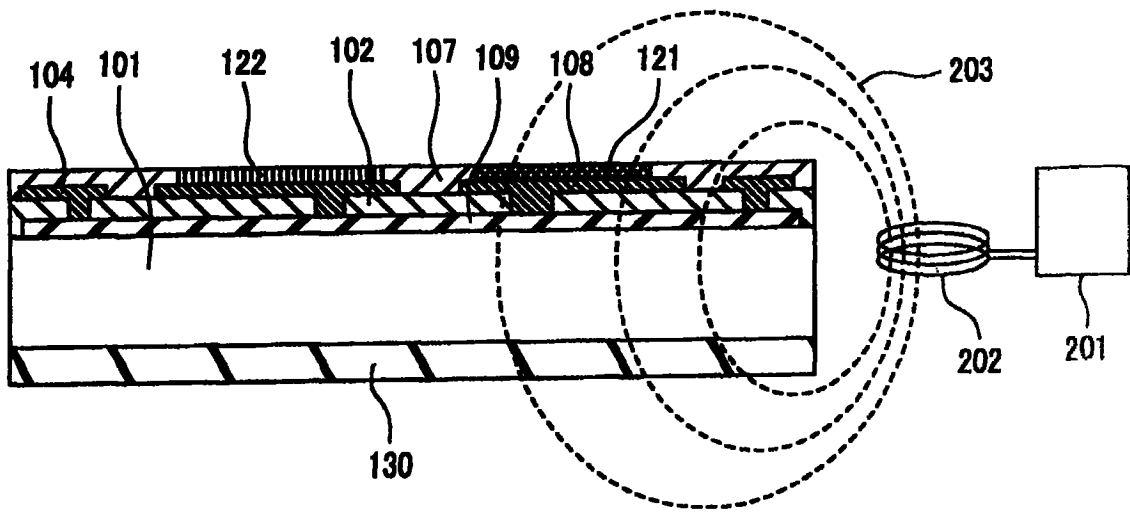


图 24B

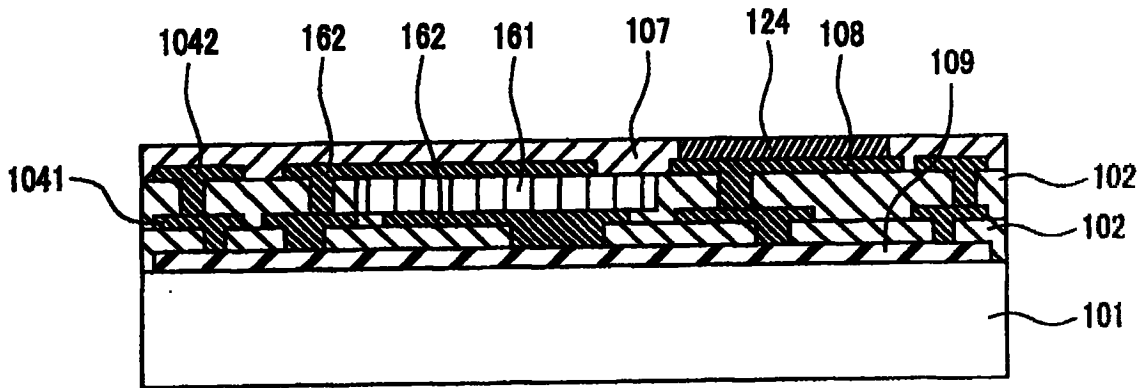


图 25