

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3588026号

(P3588026)

(45) 発行日 平成16年11月10日(2004.11.10)

(24) 登録日 平成16年8月20日(2004.8.20)

(51) Int.Cl.⁷

A63F 7/02

F I

A63F 7/02 304Z

A63F 7/02 304B

A63F 7/02 334

請求項の数 4 (全 54 頁)

(21) 出願番号 特願2000-41937 (P2000-41937)
 (22) 出願日 平成12年2月18日(2000.2.18)
 (65) 公開番号 特開2001-224762 (P2001-224762A)
 (43) 公開日 平成13年8月21日(2001.8.21)
 審査請求日 平成13年6月18日(2001.6.18)

(73) 特許権者 000144153
 株式会社三共
 群馬県桐生市境野町6丁目460番地
 (74) 代理人 100103090
 弁理士 岩壁 冬樹
 (74) 代理人 100114720
 弁理士 須藤 浩
 (74) 代理人 100124501
 弁理士 塩川 誠人
 (74) 代理人 100103090
 弁理士 岩壁 冬樹
 (72) 発明者 鶴川 詔八
 群馬県桐生市相生町1丁目164番地の5

最終頁に続く

(54) 【発明の名称】 遊技機

(57) 【特許請求の範囲】

【請求項1】

遊技者が所定の遊技を行い、遊技領域に設けられている入賞領域に遊技球が入賞したこと
 に応じて遊技者に賞球を払い出す遊技機であって、
 遊技機に設けられる電気部品を制御するための制御処理を行うマイクロコンピュータと、
 ワークメモリとして用いられ電源バックアップされている記憶手段と、
 遊技球が前記入賞領域に入賞したことを検出し、賞球を払い出すために前記マイクロコン
 ピュータに検出出力する遊技球検出スイッチと、
 交流電源からの交流を直流に変換する整流手段と、
 前記整流手段によって変換された直流電圧から該直流電圧よりも低い電圧であって遊技機 10
 で用いられる前記遊技球検出スイッチに供給される直流電圧および該遊技球検出スイッ
 チに供給される直流電圧よりもさらに低い電圧であって前記マイクロコンピュータの駆動電
 源である直流電圧を生成する直流電圧生成手段と、
 前記遊技球検出スイッチに供給される直流電圧よりも高い電圧であって前記整流手段によ
 って交流から直流に変換された直後の直流電圧を監視し、該監視している直流電圧が前記
 遊技球検出スイッチに供給される直流電圧よりも高い所定の検出電圧に低下したときに検
 出信号を出力する第1の電源監視手段と、
 前記第1の電源監視手段が監視する直流電圧と同じ、または異なる電源電圧を監視し、該
 監視している直流電圧が前記第1の電源監視手段の検出電圧よりも低く、前記マイクロコ
 ンピュータの駆動電源の電圧より高い検出電圧に低下したときにシステムリセット信号を 20

出力可能な第２の電源監視手段とを備え、

前記マイクロコンピュータが搭載された制御基板には、前記マイクロコンピュータが電気部品の制御にかかわる指令信号を出力するための出力ポートが設けられ、

前記マイクロコンピュータは、

前記第１の電源監視手段からの検出信号により前記記憶手段の記憶内容が正常であるか否かを診断するためのチェックデータを生成して当該記憶手段に保存する処理を含む電力供給停止時処理を実行する電力供給停止時処理実行手段と、

電力供給停止時処理にて前記電気部品の作動を停止させるためのクリア信号を出力して、前記クリア信号にもとづいて前記出力ポートをオフ状態とするクリア手段と、を有し、

前記第２の電源監視手段からの前記システムリセット信号に応じて非動作状態とされ、

前記第２の電源監視手段は、前記監視する直流電圧が前記第１の電源監視手段が検出信号を出力したあと前記第２の電源監視手段がシステムリセット信号を出力するまでの所定期間内に、前記電力供給停止時処理実行手段により電力供給停止時処理が完了するように設定された検出電圧に低下したときに前記第２の条件が成立したとしてシステムリセット信号を出力する

ことを特徴とする遊技機。

【請求項２】

遊技機は遊技者が所定の遊技を行った結果が所定の態様となった場合に遊技者に有利な特定遊技状態に制御可能であって、

マイクロコンピュータは、前記特定遊技状態で開閉される大入賞口の開放を指示する指令信号を出力し、

前記大入賞口は、クリア信号によって閉状態とされる

ことを特徴とする請求項１記載の遊技機。

【請求項３】

第１の電源監視手段は、マイクロコンピュータが搭載された制御基板とは別個に設けられた電源基板に搭載され、

第２の電源監視手段は、前記制御基板に搭載されている

ことを特徴とする請求項１または請求項２記載の遊技機。

【請求項４】

マイクロコンピュータは、電力供給停止時処理においてバックアップ記憶が格納されている領域へのアクセスを禁止する処理を実行する

ことを特徴とする請求項１ないし請求項３記載の遊技機。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】

本発明は、遊技者の操作に応じて遊技が行われるパチンコ遊技機、コイン遊技機、スロット機等の遊技機に関し、特に、遊技盤における遊技領域において遊技者の操作に応じて遊技が行われる遊技機に関する。

【０００２】

【従来の技術】

遊技機として、遊技球などの遊技媒体を発射装置によって遊技領域に発射し、遊技領域に設けられている入賞口などの入賞領域に遊技媒体が入賞すると、所定個の賞球が遊技者に払い出されるものがある。さらに、表示状態が変化可能な可変表示部が設けられ、可変表示部の表示結果があらかじめ定められた特定の表示態様となった場合に所定の遊技価値を遊技者に与えるように構成されたものがある。

【０００３】

なお、遊技価値とは、遊技機の遊技領域に設けられた可変入賞球装置の状態が打球が入賞しやすい遊技者にとって有利な状態になることや、遊技者にとって有利な状態となるための権利を発生させたりすることや、景品遊技媒体払出の条件が成立しやすくなる状態になることことである。また、所定量の遊技球やコインが付与されたり得点が加算されたりす

10

20

30

40

50

ることも遊技価値に含まれる。

【 0 0 0 4 】

パチンコ遊技機では、特別図柄を表示する可変表示部の表示結果があらかじめ定められた特定の表示態様の組合せとなることを、通常、「大当たり」という。大当たりが発生すると、例えば、大入賞口が所定回数開放して打球が入賞しやすい大当たり遊技状態に移行する。そして、各開放期間において、所定個（例えば 10 個）の大入賞口への入賞があると大入賞口は閉成する。そして、大入賞口の開放回数は、所定回数（例えば 16 ラウンド）に固定されている。なお、各開放について開放時間（例えば 29.5 秒）が決められ、入賞数が所定個に達しなくても開放時間が経過すると大入賞口は閉成する。また、大入賞口が閉成した時点で所定の条件（例えば、大入賞口内に設けられている V ゾーンへの入賞）が成立

10

【 0 0 0 5 】

また、「大当たり」の組合せ以外の表示態様の組合せのうち、複数の可変表示部の表示結果のうちの一部が未だに導出表示されていない段階において、既に確定的な、または一時的な表示結果が導出表示されている可変表示部の表示態様が特定の表示態様の組合せとなる表示条件を満たしている状態を「リーチ」という。そして、可変表示部に可変表示される識別情報の表示結果が「大当たり」となる条件を満たさない場合には「はずれ」となり、可変表示状態は終了する。遊技者は、大当たりをいかにして発生させるかを楽しみつつ遊技を行う。

【 0 0 0 6 】

20

そして、遊技球が遊技盤に設けられている入賞口に遊技球が入賞すると、あらかじめ決められている個数の賞球払出が行われる。遊技の進行は主基板に搭載された遊技制御手段によって制御されるので、入賞にもとづく賞球個数は、遊技制御手段によって決定され、払出制御基板に送信される。なお、以下、遊技制御手段およびその他の制御手段を、それぞれ電気部品制御手段と呼ぶことがある。

【 0 0 0 7 】

【 発明が解決しようとする課題 】

以上のように、遊技機には、遊技制御手段を初めとする種々の電気部品制御手段が搭載されている。一般に、各電気部品制御手段はマイクロコンピュータで構成され、停電が発生した後、初期状態からの復帰となるため、遊技者が獲得したはずの利益を受けることができない等の問題が発生し得る。この様な問題の解決手段の一つとして、停電等による遊技機の電圧値の低下に伴って発せられる所定の信号に応じて遊技制御を中断して電源断処理を開始し電源断状態として、記憶内容をバックアップ電源により保護させて、電源の復帰を待機させる方法がある。

30

【 0 0 0 8 】

このような方法を用いた場合などにおいて、各電気部品制御手段が動作中であるときに電源断処理が行われると、各電気部品制御手段の動作途中で電源断状態とされてしまうため、各電気部品制御手段の制御により作動される電気部品が、適切な動作停止状態で停電等からの復旧を待機することができないという問題があった。

【 0 0 0 9 】

40

そこで、本発明は、電源断処理の際に、各電気部品制御手段に制御される電気部品を適切な動作停止状態として、適切な停止状態で電源復旧を待機することの可能な遊技機を提供することを目的とする。

【 0 0 1 0 】

【 課題を解決するための手段 】

本発明による遊技機は、遊技者が所定の遊技を行い、遊技領域に設けられている入賞領域に遊技球が入賞したことに応じて遊技者に賞球を払い出す遊技機であって、遊技機に設けられる電気部品（大入賞口、可変入賞球装置 15、払出モータ 289 など）を制御するための制御処理を行うマイクロコンピュータと、ワークメモリとして用いられ電源バックアップされている記憶手段と、遊技球が入賞領域に入賞したことを検出し、賞球を払い出す

50

ためにマイクロコンピュータに検出出力する遊技球検出スイッチと、交流電源からの交流を直流に変換する整流手段と、整流手段によって変換された直流電圧から該直流電圧よりも低い電圧であって遊技機で用いられる遊技球検出スイッチに供給される直流電圧および該遊技球検出スイッチに供給される直流電圧よりもさらに低い電圧であってマイクロコンピュータの駆動電源である直流電圧を生成する直流電圧生成手段と、遊技球検出スイッチに供給される直流電圧よりも高い電圧であって整流手段によって交流から直流に変換された直後の直流電圧を監視し、該監視している直流電圧が前記遊技球検出スイッチに供給される直流電圧よりも高い所定の検出電圧に低下したときに検出信号を出力する第1の電源監視手段と、第1の電源監視手段が監視する直流電圧と同じ、または異なる電源電圧を監視し、該監視している直流電圧が第1の電源監視手段の検出電圧よりも低く、マイクロコンピュータの駆動電源の電圧より高い検出電圧に低下したときにシステムリセット信号を出力可能な第2の電源監視手段とを備え、マイクロコンピュータが搭載された制御基板には、マイクロコンピュータが電気部品の制御にかかわる指令信号を出力するための出力ポートが設けられ、マイクロコンピュータは、第1の電源監視手段からの検出信号により記憶手段の記憶内容が正常であるか否かを診断するためのチェックデータを生成して当該記憶手段に保存する処理を含む電力供給停止時処理を実行する電力供給停止時処理実行手段と、電力供給停止時処理にて前記電気部品の作動を停止させるためのクリア信号を出力して、クリア信号にもとづいて出力ポートをオフ状態とするクリア手段と、を有し、第2の電源監視手段からのシステムリセット信号に応じて非動作状態とされ、第2の電源監視手段は、監視する直流電圧が前記第1の電源監視手段が検出信号を出力したあと第2の電源監視手段がシステムリセット信号を出力するまでの所定期間内に、電力供給停止時処理実行手段により電力供給停止時処理が完了するように設定された検出電圧に低下したときに第2の条件が成立したとしてシステムリセット信号を出力することを特徴とする。なお、マイクロコンピュータの例として、遊技進行を制御する遊技制御マイクロコンピュータや、遊技媒体の払出制御を行う払出制御マイクロコンピュータがある。

【0012】

遊技機は遊技者が所定の遊技を行った結果が所定の態様となった場合に遊技者に有利な特定遊技状態に制御可能であって、マイクロコンピュータは、特定遊技状態で開閉される大入賞口の開放を指示する指令信号を出力し、大入賞口はクリア信号によって閉状態とされるように構成されていてもよい。

【0016】

第1の電源監視手段は、マイクロコンピュータが搭載された制御基板とは別個に設けられた電源基板に搭載され、第2の電源監視手段は、制御基板に搭載されていることを特徴とするよう構成されていてもよい。

【0018】

マイクロコンピュータは、電力供給停止時処理においてバックアップ記憶が格納されている領域へのアクセスを禁止する処理を実行する構成であってもよい。

ことを特徴とする

【0019】

【発明の実施の形態】

以下、本発明の一実施形態を図面を参照して説明する。

まず、遊技機の一例であるパチンコ遊技機の全体の構成について説明する。図1はパチンコ遊技機1を正面からみた正面図、図2はパチンコ遊技機1の内部構造を示す全体背面図、図3はパチンコ遊技機1の遊技盤を背面からみた背面図である。なお、以下の実施の形態では、パチンコ遊技機を例に説明を行うが、本発明による遊技機はパチンコ遊技機に限られず、例えばコイン遊技機等であってもよい。また、画像式の遊技機やスロット機に適用することもできる。

【0020】

図1に示すように、パチンコ遊技機1は、額縁状に形成されたガラス扉枠2を有する。ガラス扉枠2の下部表面には打球供給皿3がある。打球供給皿3の下部には、打球供給皿3

10

20

30

40

50

からあふれた貯留球を貯留する余剰球受皿４と打球を発射する打球操作ハンドル（操作ノブ）５が設けられている。ガラス扉枠２の後方には、遊技盤６が着脱可能に取り付けられている。また、遊技盤６の前面には遊技領域７が設けられている。

【００２１】

遊技領域７の中央付近には、複数種類の図柄を可変表示するための可変表示部９と７セグメントＬＥＤによる可変表示器１０とを含む可変表示装置８が設けられている。また、可変表示器１０の下部には、４個のＬＥＤからなる通過記憶表示器（普通図柄用記憶表示器）４１が設けられている。この実施の形態では、可変表示部９には、「左」、「中」、「右」の３つの図柄表示エリアがある。可変表示装置８の側部には、打球を導く通過ゲート１１が設けられている。通過ゲート１１を通過した打球は、球出口１３を経て始動入賞口１４の方に導かれる。通過ゲート１１と球出口１３との間の通路には、通過ゲート１１を通過した打球を検出するゲートスイッチ１２がある。また、始動入賞口１４に入った入賞球は、遊技盤６の背面に導かれ、始動口スイッチ１７によって検出される。また、始動入賞口１４の下部には開閉動作を行う可変入賞球装置１５が設けられている。可変入賞球装置１５は、ソレノイド１６によって開状態とされる。

10

【００２２】

可変入賞球装置１５の下部には、特定遊技状態（大当たり状態）においてソレノイド２１によって開状態とされる開閉板２０が設けられている。この実施の形態では、開閉板２０が大入賞口を開閉する手段となる。開閉板２０から遊技盤６の背面に導かれた入賞球のうち一方（Ｖゾーン）に入った入賞球はＶカウントスイッチ２２で検出される。また、開閉板２０からの入賞球はカウントスイッチ２３で検出される。可変表示装置８の下部には、始動入賞口１４に入った入賞球数を表示する４個の表示部を有する始動入賞記憶表示器１８が設けられている。この例では、４個を上限として、始動入賞がある毎に、始動入賞記憶表示器１８は点灯している表示部を１つずつ増やす。そして、可変表示部９の可変表示が開始される毎に、点灯している表示部を１つ減らす。

20

【００２３】

遊技盤６には、複数の入賞口１９，２４が設けられ、遊技球の入賞口１９，２４への入賞は入賞口スイッチ１９ａ，２４ａによって検出される。遊技領域７の左右周辺には、遊技中に点滅表示される装飾ランプ２５が設けられ、下部には、入賞しなかった打球を吸収するアウト口２６がある。また、遊技領域７の外側の左右上部には、効果音を発する２つのスピーカ２７が設けられている。遊技領域７の外周には、遊技効果ＬＥＤ２８ａおよび遊技効果ランプ２８ｂ，２８ｃが設けられている。

30

【００２４】

そして、この例では、一方のスピーカ２７の近傍に、景品球払出時に点灯する賞球ランプ５１が設けられ、他方のスピーカ２７の近傍に、補給球が切れたときに点灯する球切れランプ５２が設けられている。さらに、図１には、パチンコ遊技台１に隣接して設置され、プリペイドカードが挿入されることによって球貸しを可能にするカードユニット５０も示されている。

【００２５】

カードユニット５０には、使用可能状態であるか否かを示す使用可表示ランプ１５１、カード内に記録された残額情報に端数（１００円未満の数）が存在する場合にその端数を打球供給皿３の近傍に設けられる度数表示ＬＥＤに表示させるための端数表示スイッチ１５２、カードユニット５０がいずれの側のパチンコ遊技機１に対応しているのかを示す連結台方向表示器１５３、カードユニット５０内にカードが投入されていることを示すカード投入表示ランプ１５４、記録媒体としてのカードが挿入されるカード挿入口１５５、およびカード挿入口１５５の裏面に設けられているカードリーダーライタの機構を点検する場合にカードユニット５０を解放するためのカードユニット錠１５６が設けられている。

40

【００２６】

打球発射装置から発射された打球は、打球レールを通過して遊技領域７に入り、その後、遊技領域７を下りてくる。打球が通過ゲート１１を通過してゲートスイッチ１２で検出される

50

と、可変表示器 10 の表示数字が連続的に変化する状態になる。また、打球が始動入賞口 14 に入り始動口スイッチ 17 で検出されると、図柄の変動を開始できる状態であれば、可変表示部 9 内の図柄が回転を始める。図柄の変動を開始できる状態でなければ、始動入賞記憶を 1 増やす。

【0027】

可変表示部 9 内の画像の回転は、一定時間が経過したときに停止する。停止時の画像の組み合わせが大当り図柄の組み合わせであると、大当り遊技状態に移行する。すなわち、開閉板 20 が、一定時間経過するまで、または、所定個数（例えば 10 個）の打球が入賞するまで開放する。そして、開閉板 20 の開放中に打球が特定入賞領域に入賞し V カウントスイッチ 22 で検出されると、継続権が発生し開閉板 20 の開放が再度行われる。継続権の発生は、所定回数（例えば 15 ラウンド）許容される。

10

【0028】

停止時の可変表示部 9 内の画像の組み合わせが確率変動を伴う大当り図柄の組み合わせである場合には、次に大当りとなる確率が高くなる。すなわち、高確率状態という遊技者にとってさらに有利な状態となる。また、可変表示器 10 における停止図柄が所定の図柄（当り図柄）である場合に、可変入賞球装置 15 が所定時間だけ開状態になる。さらに、高確率状態では、可変表示器 10 における停止図柄が当り図柄になる確率が高められるとともに、可変入賞球装置 15 の開放時間と開放回数が高められる。

【0029】

次に、パチンコ遊技機 1 の裏面の構造について図 2 を参照して説明する。

20

可変表示装置 8 の背面では、図 2 に示すように、機構板 36 の上部に遊技球タンク 38 が設けられ、パチンコ遊技機 1 が遊技機設置島に設置された状態でその上方から遊技球が遊技球タンク 38 に供給される。遊技球タンク 38 内の遊技球は、誘導樋 39 を通って球払出装置 97 に至る。

【0030】

機構板 36 には、中継基板 30 を介して可変表示部 9 を制御する可変表示制御ユニット 29、基板ケース 32 に覆われ遊技制御用マイクロコンピュータ等が搭載された遊技制御基板（主基板）31、可変表示制御ユニット 29 と遊技制御基板 31 との間の信号を中継するための中継基板 33、および景品球などの払出制御を行う払出制御用マイクロコンピュータなどが搭載された払出制御基板 37 が設置されている。さらに、機構板 36 の下部には、モータの回転力を利用して打球を遊技領域 7 に発射する打球発射装置 34 と、遊技効果ランプ・LED 28a, 28b, 28c、賞球ランプ 51 および球切れランプ 52 に信号を送るためのランプ制御基板 35 が設置されている。

30

【0031】

また、図 3 はパチンコ遊技機 1 の機構板を背面からみた背面図である。誘導樋 39 を通った遊技球は、図 3 に示されるように、球切れ検出器 187a, 187b を通過して球供給樋 186a, 186b を経て球払出装置 97 に至る。球払出装置 97 から払い出された遊技球は、連絡口 45 を通ってパチンコ遊技機 1 の前面に設けられている打球供給皿 3 に供給される。連絡口 45 の側方には、パチンコ遊技機 1 の前面に設けられている余剰球受皿 4 に連通する余剰球通路 46 が形成されている。入賞にもとづく景品球が多数払い出されて打球供給皿 3 が満杯になり、ついには遊技球が連絡口 45 に到達した後さらに遊技球が払い出されると、遊技球は、余剰球通路 46 を経て余剰球受皿 4 に導かれる。さらに遊技球が払い出されると、感知レバー 47 が満タンスイッチ 48 を押圧して満タンスイッチ 48 がオンする。その状態では、球払出装置 97 内のステッピングモータの回転が停止して球払出装置 97 の動作が停止するとともに、必要に応じて打球発射装置 34 の駆動も停止する。なお、この実施の形態では、電氣的駆動源の駆動によって遊技球を払い出す球払出装置として、ステッピングモータの回転によって遊技球が払い出される球払出装置 97 を例示するが、その他の駆動源によって遊技球を送り出す構造の球払出装置を用いてもよいし、電氣的駆動源の駆動によってストッパを外し遊技球の自重によって払い出しがなされる構造の球払出装置を用いてもよい。

40

50

【 0 0 3 2 】

賞球払出制御を行うために、入賞口スイッチ 1 9 a , 2 4 a、始動口スイッチ 1 7 および V カウントスイッチ 2 2 からの信号が、主基板 3 1 に送られる。主基板 3 1 の C P U 5 6 は、始動口スイッチ 1 7 がオンすると 6 個の賞球払出に対応した入賞が発生したことを知る。また、カウントスイッチ 2 3 がオンすると 1 5 個の賞球払出に対応した入賞が発生したことを知る。そして、入賞口スイッチがオンすると 1 0 個の賞球払出に対応した入賞が発生したことを知る。なお、この実施の形態では、例えば、入賞口 2 4 に入賞した遊技球は、入賞口 2 4 からの入賞球流路に設けられている入賞口スイッチ 2 4 a で検出され、入賞口 1 9 に入賞した遊技球は、入賞口 1 9 からの入賞球流路に設けられている入賞口スイッチ 1 9 a で検出される。

10

【 0 0 3 3 】

図 4 は、主基板 3 1 における回路構成の一例を示すブロック図である。なお、図 4 には、払出制御基板 3 7、ランプ制御基板 3 5、音制御基板 7 0、発射制御基板 9 1 および表示制御基板 8 0 も示されている。主基板 3 1 には、プログラムに従ってパチンコ遊技機 1 を制御する基本回路 5 3 と、ゲートスイッチ 1 2、始動口スイッチ 1 7、V カウントスイッチ 2 2、カウントスイッチ 2 3 および入賞口スイッチ 1 9 a , 2 4 a からの信号を基本回路 5 3 に与えるスイッチ回路 5 8 と、可変入賞球装置 1 5 を開閉するソレノイド 1 6 および開閉板 2 0 を開閉するソレノイド 2 1 を基本回路 5 3 からの指令に従って駆動するソレノイド回路 5 9 とが搭載されている。

【 0 0 3 4 】

また、基本回路 5 3 から与えられるデータに従って、大当りの発生を示す大当り情報、可変表示部 9 の画像表示開始に利用された始動入賞球の個数を示す有効始動情報、確率変動が生じたことを示す確変情報等をホール管理コンピュータ等のホストコンピュータに対して出力する情報出力回路 6 4 を含む。

20

【 0 0 3 5 】

基本回路 5 3 は、ゲーム制御用のプログラム等を記憶する R O M 5 4、ワークメモリとして使用される記憶手段の一例である R A M 5 5、制御用のプログラムに従って制御動作を行う C P U 5 6 および I / O ポート部 5 7 を含む。この実施の形態では、R O M 5 4 , R A M 5 5 は C P U 5 6 に内蔵されている。すなわち、C P U 5 6 は、1 チップマイクロコンピュータである。なお、1 チップマイクロコンピュータは、少なくとも R A M 5 5 が内蔵されていればよく、R O M 5 4 および I / O ポート部 5 7 は外付けであっても内蔵されていてもよい。また、I / O ポート部 5 7 は、マイクロコンピュータにおける情報入出力可能な端子である。

30

【 0 0 3 6 】

さらに、主基板 3 1 には、電源投入時に基本回路 5 3 をリセットするためのシステムリセット回路 6 5 と、基本回路 5 3 から与えられるアドレス信号をデコードして I / O ポート部 5 7 のうちのいずれかの I / O ポートを選択するための信号を出力するアドレスデコード回路 6 7 とが設けられている。なお、球払出装置 9 7 から主基板 3 1 に入力されるスイッチ情報もあるが、図 4 ではそれらは省略されている。

【 0 0 3 7 】

遊技球を打撃して発射する打球発射装置は発射制御基板 9 1 上の回路によって制御される駆動モータ 9 4 で駆動される。そして、駆動モータ 9 4 の駆動力は、操作ノブ 5 の操作量に従って調整される。すなわち、発射制御基板 9 1 上の回路によって、操作ノブ 5 の操作量に応じた速度で打球が発射されるように制御される。

40

【 0 0 3 8 】

なお、この実施の形態では、ランプ制御基板 3 5 に搭載されているランプ制御手段が、遊技盤に設けられている始動記憶表示器 1 8、ゲート通過記憶表示器 4 1 および装飾ランプ 2 5 の表示制御を行うとともに、枠側に設けられている遊技効果ランプ・L E D 2 8 a , 2 8 b , 2 8 c、賞球ランプ 5 1 および球切れランプ 5 2 の表示制御を行う。ここで、ランプ制御手段は発光体制御手段の一例である。また、特別図柄を可変表示する可変表示部

50

9 および普通図柄を可変表示する可変表示器 10 の表示制御は、表示制御手段（表示制御基板 80）によって行われる。

【0039】

図5は、払出制御基板37および球払出装置97の構成要素などの払出に関連する構成要素を示すブロック図である。図5に示すように、満タンスイッチ48からの検出信号は、中継基板71を介して主基板31のI/Oポート57に入力される。満タンスイッチ48は、余剰球受皿4の満タンを検出するスイッチである。

【0040】

球切れスイッチ187（187a, 187b）からの検出信号は、中継基板72および中継基板71を介して主基板31のI/Oポート57に入力される。球切れ検出スイッチ167は遊技球タンク38内の補給球の不足を検出するスイッチであり、球切れスイッチ187は、遊技球通路内の遊技球の有無を検出するスイッチである。

【0041】

主基板31のCPU56は、球切れスイッチ187からの検出信号が球切れ状態を示しているか、または、満タンスイッチ48からの検出信号が満タン状態を示していると、球貸し禁止を指示する払出制御コマンドを送出する。球貸し禁止を指示する払出制御コマンドを受信すると、払出制御基板37の払出制御用CPU371は、球貸し処理を停止する。

【0042】

さらに、賞球カウントスイッチ301Aからの検出信号も、中継基板72および中継基板71を介して主基板31のI/Oポート57に入力される。また、賞球カウントスイッチ301Aおよび球貸しカウントスイッチ301Bは、球払出装置97の払出機構部分に設けられ、実際に払い出された払出球を検出する。

【0043】

入賞があると、払出制御基板37には、主基板31の出力ポート（ポートG, H）577, 578から賞球個数を示す払出制御コマンドが入力される。出力ポート577は8ビットのデータを出力し、出力ポート578は1ビットのストローク信号（INT信号）を出力する。賞球個数を示す払出制御コマンドは、入力バッファ回路373を介してI/Oポート372aに入力される。払出制御用CPU371は、I/Oポート372aを介して払出制御コマンドを入力し、払出制御コマンドに応じて球払出装置97を駆動して賞球払出を行う。

なお、この実施の形態では、払出制御用CPU371は、1チップマイクロコンピュータであり、少なくともRAMが内蔵されている。

【0044】

払出制御用CPU371は、出力ポート372gを介して、貸し球数を示す球貸し個数信号をターミナル基板160に出力し、ブザー駆動信号をブザー基板75に出力する。ブザー基板75にはブザーが搭載されている。さらに、出力ポート372eを介して、エラー表示用LED374にエラー信号を出力する。

【0045】

さらに、払出制御基板37の入力ポート372bには、中継基板72を介して、賞球カウントスイッチ301Aおよび球貸しカウントスイッチ301Bからの検出信号が入力される。払出制御基板37からの払出モータ289への駆動信号は、出力ポート372cおよび中継基板72を介して球払出装置97の払出機構部分における払出モータ289に伝えられる。

【0046】

カードユニット50には、カードユニット制御用マイクロコンピュータが搭載されている。また、カードユニット50には、端数表示スイッチ152、連結台方向表示器153、カード投入表示ランプ154およびカード挿入口155が設けられている（図1参照）。残高表示基板74には、打球供給皿3の近傍に設けられている度数表示LED、球貸しスイッチおよび返却スイッチが接続される。

【0047】

10

20

30

40

50

残高表示基板 74 からカードユニット 50 には、遊技者の操作に応じて、球貸しスイッチ信号および返却スイッチ信号が払出制御基板 37 を介して与えられる。また、カードユニット 50 から残高表示基板 74 には、プリペイドカードの残高を示すカード残高表示信号および球貸し可表示信号が払出制御基板 37 を介して与えられる。カードユニット 50 と払出制御基板 37 の間では、接続信号 (VL 信号)、ユニット操作信号 (BRDY 信号)、球貸し要求信号 (BRQ 信号)、球貸し完了信号 (EXS 信号) およびパチンコ機動作信号 (PRDY 信号) が I/O ポート 372 f を介してやりとりされる。

【0048】

パチンコ遊技機 1 の電源が投入されると、払出制御基板 37 の払出制御用 CPU 371 は、カードユニット 50 に PRDY 信号を出力する。また、カードユニット制御用マイクロコンピュータは、VL 信号を出力する。払出制御用 CPU 371 は、VL 信号の入力状態により接続状態 / 未接続状態を判定する。カードユニット 50 においてカードが受け付けられ、球貸しスイッチが操作され球貸しスイッチ信号が入力されると、カードユニット制御用マイクロコンピュータは、払出制御基板 37 に BRDY 信号を出力する。この時点から所定の遅延時間が経過すると、カードユニット制御用マイクロコンピュータは、払出制御基板 37 に BRQ 信号を出力する。そして、払出制御基板 37 の払出制御用 CPU 371 は、カードユニット 50 に対する EXS 信号を立ち上げ、カードユニット 50 からの BRQ 信号の立ち下がりを検出すると、払出モータ 289 を駆動し、所定個の貸し球を遊技者に払い出す。このとき、振分用ソレノイド 310 は駆動状態とされている。すなわち、球振分部材 311 を球貸し側に向ける。そして、払出が完了したら、払出制御用 CPU 371 は、カードユニット 50 に対する EXS 信号を立ち下げる。その後、カードユニット 50 からの BRDY 信号がオン状態でなければ、賞球払出制御を実行する。

【0049】

以上のように、カードユニット 50 からの信号は全て払出制御基板 37 に入力される構成になっている。従って、球貸し制御に関して、カードユニット 50 から主基板 31 に信号が入力されることはなく、主基板 31 の基本回路 53 にカードユニット 50 の側から不正に信号が入力される余地はない。なお、主基板 31 および払出制御基板 37 には、ソレノイドおよびモータやランプを駆動するためのドライバ回路が搭載されているが、図 5 では、それらの回路は省略されている。

【0050】

なお、この実施の形態ではカードユニット 50 が設けられている場合を例にするが、コイン投入に応じてその金額に応じた遊技球を貸し出す場合にも本発明を適用できる。また、この実施の形態では遊技球を貸し出す場合を例にしているが、得点が加算されるものであっても本発明を適用できる。

【0051】

この実施の形態では、主基板 31 および払出制御基板 37 における RAM は、バックアップ電源でバックアップされている。すなわち、遊技機に対する電力供給が停止しても、所定期間は RAM の内容が保存される。そして、各 CPU は、電源電圧の低下を検出すると、所定の処理を行った後に電源復旧待ちの状態になる。また、電源投入時に、各 CPU は、RAM にデータが保存されている場合には、保存データにもとづいて電源断前の状態を復元する。

【0052】

図 6 は、電源監視および電源バックアップのための CPU 56 周りの一構成例を示すブロック図である。図 6 に示すように、第 1 の電源監視回路 (電源監視手段、または第 1 の電源監視手段) からの電圧低下信号が、CPU 56 のマスク不能割込端子 (NMI 端子) に接続されている。第 1 の電源監視回路は、遊技機が使用する各種直流電源のうちのいずれかの電源の電圧を監視して電源電圧低下を検出する回路である。この実施の形態では、VSL の電源電圧を監視して電圧値が所定値以下になるとローレベルの電圧低下信号を発生する。VSL は、遊技機で使用される直流電圧のうちで最大のものであり、この例では +30V である。従って、CPU 56 は、割込処理によって電源断の発生を確認することが

できる。なお、この実施の形態では、第1の電源監視回路は、後述する電源基板に搭載されている。

【0053】

図6には、システムリセット回路65も示されているが、この実施の形態では、システムリセット回路65は、第2の電源監視回路(第2の電源監視手段)も兼ねている。すなわち、リセットIC651は、電源投入時に、外付けのコンデンサの容量で決まる所定時間だけ出力をローレベルとし、所定時間が経過すると出力をハイレベルにする。すなわち、リセット信号をハイレベルに立ち上げてCPU56を動作可能状態にする。また、リセットIC651は、第1の電源監視回路が監視する電源電圧と等しい電源電圧であるVSLの電源電圧を監視して電圧値が所定値(第1の電源監視回路が電圧低下信号を出力する電源電圧値よりも低い値)以下になるとローレベルの電圧低下信号を発生する。従って、CPU56は、第1の電源監視回路からの電圧低下信号に応じて所定の電力供給停止時処理を行った後、システムリセットされる。なお、この実施の形態では、リセット信号と第2の電源監視回路からの電圧低下信号とは同一の信号である。

【0054】

図6に示すように、リセットIC651からのリセット信号は、NAND回路947に入力されるとともに、反転回路(NOT回路)944を介してカウンタIC941のクリア端子に入力される。カウンタIC941は、クリア端子への入力がローレベルになると、発振器943からのクロック信号をカウントする。そして、カウンタIC941のQ5出力がNOT回路945、946を介してNAND回路947に入力される。また、カウンタIC941のQ6出力は、フリップフロップ(FF)942のクロック端子に入力される。フリップフロップ942のD入力はハイレベルに固定され、Q出力は論理和回路(OR回路)949に入力される。OR回路949の他方の入力には、NAND回路947の出力がNOT回路948を介して導入される。そして、OR回路949の出力がCPU56のリセット端子に接続されている。このような構成によれば、電源投入時に、CPU56のリセット端子に2回のリセット信号(ローレベル信号)が与えられるので、CPU56は、確実に動作を開始する。

【0055】

そして、例えば、第1の電源監視回路の検出電圧(電圧低下信号を出力することになる電圧)を+2.2Vとし、第2の電源監視回路の検出電圧を+9Vとする。そのように構成した場合には、第1の電源監視回路と第2の電源監視回路とは、同一の電源VSLの電圧を監視するので、第1の電圧監視回路が電圧低下信号を出力するタイミングと第2の電圧監視回路が電圧低下信号を出力するタイミングの差を所望の所定期間に確実に設定することができる。所望の所定期間とは、第1の電源監視回路からの電圧低下信号に応じて電力供給停止時処理を開始してから電力供給停止時処理が確実に完了するまでの期間である。

【0056】

この例では、第1の電源監視手段が検出信号を出力することになる第1検出条件は+3.0V電源電圧が+2.2Vにまで低下したことであり、第2の電源監視手段が検出信号を出力することになる第2検出条件は+3.0V電源電圧が+9Vにまで低下したことになる。ただし、ここで用いられている電圧値は一例であって、他の値を用いてもよい。

【0057】

ただし、監視範囲が狭まるが、第1の電圧監視回路および第2の電圧監視回路の監視電圧として+5V電源電圧を用いることも可能である。その場合にも、第1の電圧監視回路の検出電圧は、第2の電圧監視回路の検出電圧よりも高く設定される。

【0058】

CPU56等の駆動電源である+5V電源から電力が供給されていない間、RAMの少なくとも一部は、電源基板から供給されるバックアップ電源によってバックアップされ、遊技機に対する電源が断しても内容は保存される。そして、+5V電源が復旧すると、システムリセット回路65からリセット信号が発せられるので、CPU56は、通常の動作状態に復帰する。そのとき、必要なバックアップが保存されているため、停電等からの復旧

10

20

30

40

50

時に停電発生時の遊技状態に復帰することができる。

【0059】

なお、図6では、電源投入時にCPU56のリセット端子に2回のリセット信号（ローレベル信号）が与えられる構成が示されたが、リセット信号の立ち上がりタイミングが1回しかなくても確実にリセット解除されるCPUを使用する場合には、符号941～949で示された回路素子は不要である。その場合、リセットIC651の出力がそのままCPU56のリセット端子に接続される。

【0060】

図7は、遊技機の電源基板910の一構成例を示すブロック図である。電源基板910は、主基板31、表示制御基板80、音声制御基板70、ランプ制御基板35および払出制御基板37等の電気部品制御基板と独立して設置され、遊技機内の各電気部品制御基板および機構部品が使用する電圧を生成する。この例では、AC24V、VSL(DC+30V)、DC+21V、DC+12VおよびDC+5Vを生成する。また、バックアップ電源となるコンデンサ916は、DC+5Vすなわち各基板上のIC等を駆動する電源のラインから充電される。

10

【0061】

トランス911は、交流電源からの交流電圧を24Vに変換する。AC24V電圧は、コネクタ915に出力される。また、整流回路912は、AC24Vから+30Vの直流電圧を生成し、DC-DCコンバータ913およびコネクタ915に出力する。DC-DCコンバータ913は、+22V、+12Vおよび+5Vを生成してコネクタ915に出力する。コネクタ915は例えば中継基板に接続され、中継基板から各電気部品制御基板および機構部品に必要な電圧の電力が供給される。なお、トランス911の入力側には、遊技機に対する電源供給を停止したり開始させたりするための電源スイッチ918が設置されている。

20

【0062】

DC-DCコンバータ913からの+5Vラインは分岐してバックアップ+5Vラインを形成する。バックアップ+5Vラインとグラウンドレベルとの間には大容量のコンデンサ916が接続されている。コンデンサ916は、遊技機に対する電力供給が遮断されたときの電気部品制御基板のバックアップRAM（電源バックアップされているRAMすなわち記憶内容保持状態となりうる記憶手段）に対して記憶状態を保持できるように電力を供給するバックアップ電源となる。また、+5Vラインとバックアップ+5Vラインとの間に、逆流防止用のダイオード917が挿入される。

30

【0063】

なお、バックアップ電源として、+5V電源から充電可能な電池を用いてもよい。電池を用いる場合には、+5V電源から電力供給されない状態が所定時間継続すると容量がなくなるような充電電池が用いられる。

【0064】

また、電源基板910には、上述した第1の電源監視回路を構成する電源監視用IC902が搭載されている。電源監視用IC902は、VSL電源電圧を導入し、VSL電源電圧を監視することによって電源断の発生を検出する。具体的には、VSL電源電圧が所定値（この例では+22V）以下になったら、電源断が生ずるとして電圧低下信号を出力する。なお、監視対象の電源電圧は、各電気部品制御基板に搭載されている回路素子の電源電圧（この例では+5V）よりも高い電圧であることが好ましい。この例では、交流から直流に変換された直後の電圧であるVSLが用いられている。電源監視用IC902からの電圧低下信号は、主基板31や払出制御基板37等に供給される。

40

【0065】

電源監視用IC902が電源断を検知するための所定値は、通常時の電圧より低い、各電気部品制御基板上のCPUが暫くの間動作しうる程度の電圧である。また、電源監視用IC902が、CPU等の回路素子を駆動するための電圧（この例では+5V）よりも高く、また、交流から直流に変換された直後の電圧を監視するように構成されているので、

50

CPUが必要とする電圧に対して監視範囲を広げることができる。従って、より精密な監視を行うことができる。さらに、監視電圧としてVSL(+30V)を用いる場合には、遊技機の各種スイッチに供給される電圧が+12Vであることから、電源瞬断時のスイッチオン誤検出の防止も期待できる。すなわち、+30V電源の電圧を監視すると、+30V作成の以降に作られる+12Vが落ち始める以前の段階でその低下を検出できる。よって、+12V電源の電圧が低下するとスイッチ出力がオン状態を呈するようになるが、+12Vより早く低下する+30V電源電圧を監視して電源断を認識すれば、スイッチ出力がオン状態を呈する前に電源復旧待ちの状態に入ってスイッチ出力を検出しない状態となることができる。

【0066】

10

また、電源監視用IC902は、電気部品制御基板とは別個の電源基板910に搭載されているので、第1の電源監視回路から複数の電気部品制御基板に電圧低下信号を供給することができる。電圧低下信号を必要とする電気部品制御基板が幾つあっても第1の電源監視手段は1つ設けられていればよいので、各電気部品制御基板における各電気部品制御手段が後述する復帰制御を行っても、遊技機のコストはさほど上昇しない。

【0067】

なお、図7に示された構成では、電源監視用IC902の検出出力(電圧低下信号)は、バッファ回路918, 919を介してそれぞれの電気部品制御基板(例えば主基板31と払出制御基板37)に伝達されるが、例えば、1つの検出出力を中継基板に伝達し、中継基板から各電気部品制御基板に同じ信号を分配する構成でもよい。また、電圧低下信号を

20

【0068】

次に遊技機の動作について説明する。

図8は、主基板31におけるCPU56が実行するメイン処理を示すフローチャートである。遊技機に対する電源が投入されると、メイン処理において、CPU56は、まず、必要な初期設定を行う(ステップS1)。

【0069】

そして、電源断時にバックアップRAM領域のデータ保護処理(本例ではパリティデータの付加等の停電発生NMI処理)が行われたか否かの確認を行う(ステップS2)。不測の電源断が生じた場合には、後述するようにバックアップRAM領域のデータを保護するための処理が行われている。そのような保護処理が行われていた場合をバックアップありとする。バックアップなしという確認結果であれば、初期化処理を実行する(ステップS2, S3)。なお、本例では、バックアップRAM領域にバックアップデータがあるか否かは、電源断時にバックアップRAM領域に設定されるバックアップフラグの状態によって確認する。本例では、バックアップフラグ領域に「55H」が設定されていればバックアップあり(オン状態)を意味し、「55H」以外の値が設定されていればバックアップなし(オフ状態)を意味する。

30

【0070】

バックアップRAM領域にバックアップデータがある場合には、この実施の形態では、CPU56は、バックアップRAM領域のデータチェック(この例ではパリティチェック)を行う(ステップS4)。不測の電源断が生じた後に復旧した場合には、バックアップRAM領域のデータは保存されていたはずであるから、チェック結果は正常になる。チェック結果が正常でない場合には、内部状態を電源断時の状態に戻すことができないので、停電復旧時でない電源投入時に実行される初期化処理を実行する(ステップS5, S3)。

40

【0071】

チェック結果が正常であれば、CPU56は、内部状態を電源断時の状態に戻すための遊技状態復旧処理を行う(ステップS6)。従って、本例では、図9に示すように、バックアップフラグの値が「55H」に設定されており、かつチェック結果が正常である場合に、ステップS6の遊技状態復旧処理に移行する。そして、バックアップRAM領域に保存されていたPC(プログラムカウンタ)の指すアドレスに復帰する(ステップS7)。

50

【 0 0 7 2 】

通常の初期化処理の実行（ステップ S 2 , S 3 ）を終えると、C P U 5 6 により実行されるメイン処理は、タイマ割込フラグの監視（ステップ S 9 ）の確認が行われるループ処理に移行する。なお、ループ内では、表示用乱数更新処理（ステップ S 8 ）も実行される。

【 0 0 7 3 】

なお、この実施の形態では、ステップ S 2 でバックアップデータの有無を確認したあと、バックアップデータが存在する場合にステップ S 4 でバックアップ領域のチェックを行うようにしていたが、逆に、バックアップ領域のチェック結果が正常であったことを確認したあと、バックアップデータの有無の確認を行うようにしてもよい。また、バックアップデータの有無の確認、またはバックアップ領域のチェックの何れか一方の確認を行うこと
10

【 0 0 7 4 】

また、例えば停電復旧処理を実行するか否か判断する場合のパリティチェック（ステップ S 4 ）の際に、すなわち、遊技状態を復旧するか否か判断する際に、保存されていた R A M データにおける特別プロセスフラグ等や始動入賞記憶数データによって、遊技機が遊技待機状態（図柄変動中でなく、大当り遊技中でなく、確変中でなく、また、始動入賞記憶がない状態）であることが確認されたら、遊技状態復旧処理を行わずに初期化処理を実行するようにしてもよい。

【 0 0 7 5 】

通常の初期化処理では、図 1 0 に示すように、R A M のクリア処理が行われる（ステップ S 3 a ）。次いで、作業領域初期設定テーブルのアドレス値にもとづいて、所定の作業領域（例えば、普通図柄判定用乱数カウンタ、普通図柄判定用バッファ、特別図柄左中右図柄バッファ、払出コマンド格納ポイントなど）に初期値を設定する初期値設定処理（ステップ S 3 b ）が行われる。そして、2 m s 毎に定期的にタイマ割込がかかるように C P U 5 6 に設けられているタイマレジスタの初期設定（タイムアウトが 2 m s であることと繰り返しタイマが動作する設定）が行われる（ステップ S 3 c ）。すなわち、ステップ S 3 c で、タイマ割込を能動化する処理と、タイマ割込インタバルを設定する処理とが実行される。そして、初期設定処理（ステップ S 1 ）において割込禁止（図 1 2 参照）とされているため、初期化処理を終える前に割込が許可される（ステップ S 3 d ）。

【 0 0 7 6 】

従って、この実施の形態では、C P U 5 6 の内部タイマが繰り返しタイマ割込を発生するように設定される。この実施の形態では、繰り返し周期は 2 m s に設定される。そして、図 1 1 に示すように、タイマ割込が発生すると、C P U 5 6 は、タイマ割込フラグをセットする（ステップ S 1 2 ）。

【 0 0 7 7 】

C P U 5 6 は、ステップ S 9 において、タイマ割込フラグがセットされたことを検出すると、タイマ割込フラグをリセットするとともに（ステップ S 1 0 ）、遊技制御処理を実行する（ステップ S 1 1 ）。以上の制御によって、この実施の形態では、遊技制御処理は 2 m s 毎に起動されることになる。なお、この実施の形態では、タイマ割込処理ではフラグセットのみがなされ、遊技制御処理はメイン処理において実行されるが、タイマ割込処理
40

【 0 0 7 8 】

このように、この実施の形態では、バックアップデータの有無により電源断時の状態に復旧するか否かの判断を行うようにしている。従って、停電後の電源復旧時などにおいて電源投入された時に、バックアップデータ記憶領域の内容に応じて電源断時の状態に復旧させるか否かの判断を行うことができる。

【 0 0 7 9 】

また、上述したように、バックアップデータの状態により電源断時の状態に復旧するか否かの判断を行うようにしているため、停電後の電源復旧時などにおいて電源投入された時に、バックアップデータ記憶領域の内容の状態に応じて電源断時の状態に復旧させるか否
50

かの判断を行うことができる。

【0080】

図12は、ステップS1の初期設定処理を示すフローチャートである。初期設定処理において、CPU56は、まず、割込禁止に設定する(ステップS1a)。割込禁止に設定すると、CPU56は、割込モードを割込モード2に設定し(ステップS1b)、スタックポインタにスタックポインタ指定アドレスを設定する(ステップS1c)。そして、CPU56は、内蔵デバイスレジスタの初期化(ステップS1d)、CTC(カウンタ/タイマ)およびPIO(パラレル入出力ポート)の初期化(ステップS1e)を行ったあと、RAMをアクセス可能状態に設定する(ステップS1f)。

【0081】

なお、初期設定処理にて設定され得るINT信号の入力により割込が許可されるマスクブル割込の割込モードには、以下の3種類のモードがある。

割込モード0：割込要求を行った内蔵デバイスがRST命令(1バイト)またはCALL命令(3バイト)をCPUの内部データバス上に送出する。よって、CPU56は、RST命令に対応したアドレスまたはCALL命令で指定されるアドレスの命令を実行する。リセット時に、CPU56は自動的に割込モード0になる。よって、割込モード1または割込モード2に設定したい場合には、初期設定処理において、割込モード1または割込モード2に設定するための処理を行う必要がある。

割込モード1：割込処理プログラムのスタートアドレス(38(H))が、予め定められているモードである。

割込モード2：CPU56の特定レジスタの値(1バイト)と内蔵デバイスが出力する割込ベクタ(1バイト：最下位ビット0)から合成されるアドレスが、割込番地を示すモードである。すなわち、割込番地は、上位アドレスが特定レジスタの値とされ、下位アドレスが割込ベクタとされた2バイトで示されるアドレスである。

【0082】

図13は、ステップS11の遊技制御処理を示すフローチャートである。遊技制御処理において、CPU56は、まず、スイッチ回路58を介して、ゲートセンサ12、始動口センサ17、カウントセンサ23および入賞口スイッチ19a, 24aの状態を入力し、各入賞口や入賞装置に対する入賞があったか否か判定する(スイッチ処理：ステップS21)。

【0083】

次いで、パチンコ遊技機1の内部に備えられている自己診断機能によって種々の異常診断処理が行われ、その結果に応じて必要ならば警報が発せられる(エラー処理：ステップS22)。

【0084】

次に、遊技制御に用いられる大当たり判定用の乱数等の各判定用乱数を示す各カウンタを更新する処理を行う(ステップS23)。CPU56は、さらに、停止図柄の種類を決定する乱数等の表示用乱数を更新する処理を行う(ステップS24)。

【0085】

さらに、CPU56は、特別図柄プロセス処理を行う(ステップS25)。特別図柄プロセス制御では、遊技状態に応じてパチンコ遊技機1を所定の順序で制御するための特別図柄プロセスフラグに従って該当する処理が選出されて実行される。そして、特別図柄プロセスフラグの値は、遊技状態に応じて各処理中に更新される。また、普通図柄プロセス処理を行う(ステップS26)。普通図柄プロセス処理では、7セグメントLEDによる可変表示器10を所定の順序で制御するための普通図柄プロセスフラグに従って該当する処理が選出されて実行される。そして、普通図柄プロセスフラグの値は、遊技状態に応じて各処理中に更新される。

【0086】

また、CPU56は、表示制御基板80に送出される表示制御コマンド(特別図柄制御コマンドや普通図柄制御コマンド)をRAM55の所定の領域に設定する処理を行った後に

10

20

30

40

50

、特別図柄制御コマンドや普通図柄制御コマンドを出力する処理を行う（特別図柄コマンド制御処理：ステップS27，普通図柄コマンド制御処理：ステップS28）。

【0087】

次いで、CPU56は、各種出力データの格納領域の内容を各出力ポートに出力する処理を行う（データ出力処理：ステップS29）。なお、CPU56は、例えばホール管理用コンピュータに出力される大当り情報、始動情報、確率変動情報などの出力データを格納領域に設定する出力データ設定処理などの他の処理も行う。

【0088】

また、CPU56は、所定の条件が成立したときにソレノイド回路59に駆動指令を行う（ステップS30）。ソレノイド回路59は、駆動指令に応じてソレノイド16，21を駆動し、可変入賞球装置15または開閉板20を開状態または閉状態とする。

【0089】

また、CPU56は、各入賞口17，23，19a，24aの検出に基づく賞球数の設定などを行う（ステップS31）。すなわち、所定の条件が成立すると払出制御基板37に払出制御コマンドを出力する。払出制御基板37に搭載されている払出制御用CPU371は、払出制御コマンドに応じて球払出装置97を駆動する。

【0090】

以上のように、メイン処理には遊技制御処理に移行すべきか否かを判定する処理が含まれ、CPU56の内部タイマが定期的に発生するタイマ割込にもとづくタイマ割込処理で遊技制御処理に移行すべきか否かを判定するためのフラグがセットされるので、遊技制御処理の全てが確実に実行される。つまり、遊技制御処理の全てが実行されるまでは、次の遊技制御処理に移行すべきか否かの判定が行われないので、遊技制御処理中の全ての各処理が実行完了することは保証されている。

【0091】

従来一般的な遊技制御処理は、定期的に発生する外部割込によって、強制的に最初の状態に戻されていた。図13に示された例に則して説明すると、例えば、ステップS31の処理中であっても、強制的にステップS21の処理に戻されていた。つまり、遊技制御処理中の全ての各処理が実行完了する前に、次の遊技制御処理が開始されてしまう可能性があった。

【0092】

なお、ここでは、主基板31のCPU56が実行する遊技制御処理は、CPU56の内部タイマが定期的に発生するタイマ割込にもとづくタイマ割込処理でセットされるフラグに応じて実行されたが、定期的に（例えば2ms毎）信号を発生するハードウェア回路を設け、その回路からの信号をCPU56の外部割込端子に導入し、割込信号によって遊技制御処理に移行すべきか否かを判定するためのフラグをセットするようにしてもよい。

【0093】

そのように構成した場合にも、遊技制御処理の全てが実行されるまでは、フラグの判定が行われないので、遊技制御処理中の全ての各処理が実行完了することが保証される。

【0094】

図14は、遊技制御に用いられる大当り決定用乱数等の各乱数を示す説明図である。各乱数は、以下のように使用される。

- （1）ランダム1：大当りを発生させるか否か決定する（大当り決定用）
- （2）ランダム2 - 1 ~ 2 - 3：左右中のはずれ図柄決定用
- （3）ランダム3：大当り時の図柄の組合せを決定する（大当り図柄決定用）
- （4）ランダム4：確変大当りとするか否か決定する（確変判定用）
- （5）ランダム5：はずれ時にリーチするか否か決定する（リーチ判定用）
- （6）ランダム6：リーチ種類を決定する（リーチ種類決定用）
- （7）ランダム7：普通図柄による当りとするか否か決定する（当り判定用）

【0095】

なお、遊技効果を高めるために、上記（1）～（7）の乱数以外の乱数も用いられている

。

ステップS23では、CPU56は、(1)の大当り決定用乱数、(3)の大当り図柄決定用乱数、(4)の確変判定用乱数および(7)の当り判定用乱数を生成するためのカウンタのカウントアップ(1加算)を行う。すなわち、それらが判定用乱数である。

【0096】

次に、始動入賞口14への入賞にもとづいて可変表示部9に可変表示される図柄(特別図柄)の決定方法について図15~図17のフローチャートを参照して説明する。図15は打球が始動入賞口14に入賞したことを判定する処理を示し、図16は可変表示部9の可変表示の停止図柄を決定する処理を示す。図17は、大当りとするか否か決定する処理を示すフローチャートである。なお、ここでは、大当りとする場合に、確変とするか否かをも決定したあと停止図柄を決定するようにしているが、大当り停止図柄は確変大当りとは関係なく決定されるようにしても良い。この場合、確変とするか否かの判断については、大当り決定後(例えば、大当り決定直後や、大当り状態終了後など)に別個に行われるようにしてもよい。

10

【0097】

打球が遊技盤6に設けられている始動入賞口14に入賞すると、始動口センサ17がオンする。遊技制御処理のステップS25の特別図柄プロセス処理において、図15に示すように、CPU56は、スイッチ回路58を介して始動口センサ17がオンしたことを判定すると(ステップS71)、始動入賞記憶数が最大値である4に達しているかどうか確認する(ステップS72)。始動入賞記憶数が4に達していなければ、始動入賞記憶数を1増やし(ステップS73)、大当り決定用乱数の値を抽出する。そして、それを始動入賞記憶数の値に対応した乱数値格納エリアに格納する(ステップS74)。なお、始動入賞記憶数が4に達している場合には、始動入賞記憶数を増やす処理を行わない。すなわち、この実施の形態では、最大4個の始動入賞口17に入賞した打球数が記憶可能である。

20

【0098】

図16に示すように、CPU56は、ステップS25の特別図柄プロセス処理において始動入賞記憶数の値を確認する(ステップS81)。始動入賞記憶数が0でなければ、始動入賞記憶数=1に対応する乱数値格納エリアに格納されている値を読み出すとともに(ステップS82)、始動入賞記憶数の値を1減らし、かつ、各乱数値格納エリアの値をシフトする(ステップS83)。すなわち、始動入賞記憶数=n(n=2, 3, 4)に対応する乱数値格納エリアに格納されている値を、始動入賞記憶数=n-1に対応する乱数値格納エリアに格納する。

30

【0099】

そして、CPU56は、ステップS82で読み出した値、すなわち抽出されている大当り決定用乱数の値にもとづいて当たり/はずれを決定する(ステップS84)。ここでは、大当り決定用乱数は0~299の範囲の値をとることとする。図17に示すように、低確率時には例えばその値が「3」である場合に「大当り」と決定し、それ以外の値である場合には「はずれ」と決定する。高確率時には例えばその値が「3」、「7」、「79」、「103」、「107」のいずれかである場合に「大当り」と決定し、それ以外の値である場合には「はずれ」と決定する。

40

【0100】

大当りと判定されたときには、CPU56は、確変判定用乱数(ランダム4)の値にもとづいて確変大当りとするか否か決定する(ステップS85)。そして、確変大当りすることに決定された場合には(ステップS86)、確変フラグをセットする(ステップS87)。なお、確変フラグは、リーチ種類の選択等で使用される。また、大当り図柄決定用乱数(ランダム3)を抽出しその値に従って大当り図柄を決定する(ステップS88)。さらに、リーチ種類決定用乱数(ランダム6)を抽出しその値にもとづいてリーチ種類を決定する(ステップS89)。

【0101】

はずれと判定された場合には、CPU56は、リーチとするか否か判定する(ステップS

50

90)。例えば、リーチ判定用の乱数であるランダム4の値が「105」～「1530」のいずれかである場合には、リーチとしないと決定する。そして、リーチ判定用乱数の値が「0」～「104」のいずれかである場合にはリーチとすることを決定する。リーチとすることを決定したときには、CPU56は、リーチ図柄の決定を行う。

【0102】

この実施の形態では、ランダム2-1の値に従って左右図柄を決定する(ステップS91)。また、ランダム2-2の値に従って中図柄を決定する(ステップS92)。すなわち、ランダム2-1およびランダム2-2の値の0～15の値に対応したいずれかの図柄が停止図柄として決定される。ここで、決定された中図柄が左右図柄と一致した場合には、中図柄に対応した乱数の値に1加算した値に対応する図柄を中図柄の確定図柄として、大
10 当り図柄と一致しないようにする。

【0103】

さらに、CPU56は、リーチ種類決定用乱数(ランダム6)を抽出しその値にもとづいてリーチ種類を決定する(ステップS89)。ステップS90において、リーチしないことに決定された場合には、ランダム2-1～2-3の値に応じて左右中図柄を決定する(ステップS93)。

【0104】

以上のようにして、始動入賞にもとづく図柄変動の表示態様を大当たりとするか、リーチ態様とするか、はずれとするか決定され、それぞれの停止図柄の組合せが決定される。

【0105】

なお、高確率状態において、次に大当たりとなる確率が上昇するとともに、7セグメントLEDによる可変表示器10の可変表示の確定までの時間が短縮され、かつ、可変表示器10の可変表示結果にもとづく当たり時の可変入賞球装置15の開放回数および開放時間が高められるようにパチンコ遊技機1が構成されていてもよいし、可変表示器10の可変表示結果にもとづく当たりの確率が高くなるように構成されていてもよい。また、それらのうちのいずれか一つまたは複数の状態のみが生ずるパチンコ遊技機1であってもよい。

【0106】

また、この実施の形態で用いられた乱数および乱数値の範囲は一例であって、どのような乱数を用いてもよいし、範囲設定も任意である。

【0107】

図18は、CPU56が実行する特別図柄プロセス処理のプログラムの一例を示すフローチャートである。図18に示す特別図柄プロセス処理は、図13のフローチャートにおけるステップS25の具体的な処理である。CPU56は、特別図柄プロセス処理を行う際に、変動短縮タイマ減算処理(ステップS310)を行ったあと、その内部状態に応じて、図18に示すステップS300～S309のうちのいずれかの処理を行う。

【0108】

ステップS310の変動短縮タイマ減算処理では、特別図柄の変動時間短縮の条件を満たしているか否か(例えば、始動入賞検出時から、その始動入賞にもとづく処理が実行されるまでに所定時間が経過しているか否か)を確認するための変動短縮タイマを減算する処理が行われる。そして、ステップS300～S309の各処理において、以下のような処理
40 が実行される。

【0109】

特別図柄変動待ち処理(ステップS300)：始動入賞口14(この実施の形態では可変入賞球装置15の入賞口)に打球入賞して始動口センサ17がオンするのを待つ。始動口センサ17がオンすると、始動入賞記憶数が満タンでなければ、始動入賞記憶数を+1するとともに大当たり決定用乱数を抽出する。すなわち、図15に示された処理が実行される。

特別図柄判定処理(ステップS301)：特別図柄の可変表示が開始できる状態になると、始動入賞記憶数を確認する。始動入賞記憶数が0でなければ、抽出されている大当たり決定用乱数の値に応じて大当たりとするかはずれとするか決定する。すなわち、図16に示さ
50

れた処理の前半が実行される。

停止図柄設定処理（ステップS302）：左右中図柄の停止図柄を決定する。すなわち、図16に示された処理の前半が実行される。

【0110】

リーチ動作設定処理（ステップS303）：リーチ判定用乱数の値に応じてリーチ動作するか否か決定するとともに、リーチ種類決定用乱数の値に応じてリーチ時の変動期間を決定する。すなわち、図16に示された処理の後半が実行される。

【0111】

全図柄変動開始処理（ステップS304）：可変表示部9において全図柄が変動開始されるように制御する。このとき、表示制御基板80に対して、左右中最終停止図柄と変動態様を指令する情報が送信される。処理を終えると、内部状態（プロセスフラグ）をステップS305に移行するように更新する。

10

【0112】

全図柄停止待ち処理（ステップS305）：所定時間（ステップS310の変動短縮タイムで示された時間）が経過すると、可変表示部9において表示される全図柄が停止されるように制御する。そして、停止図柄が大当たり図柄の組み合わせである場合には、内部状態（プロセスフラグ）をステップS306に移行するように更新する。そうでない場合には、内部状態をステップS300に移行するように更新する。

【0113】

大入賞口開放開始処理（ステップS306）：大入賞口を開放する制御を開始する。具体的には、カウンタやフラグを初期化するとともに、ソレノイド21を駆動して大入賞口を開放する。また、大当たりフラグ（大当たり中であることを示すフラグ）のセットを行う。処理を終えると、内部状態（プロセスフラグ）をステップS307に移行するように更新する。

20

【0114】

大入賞口開放中処理（ステップS307）：大入賞口ラウンド表示の表示制御コマンドデータを表示制御基板80に送出する制御や大入賞口の閉成条件の成立を確認する処理等を行う。最終的な大入賞口の閉成条件が成立したら、内部状態をステップS308に移行するように更新する。

【0115】

特定領域有効時間処理（ステップS308）：Vカウントスイッチ22の通過の有無を監視して、大当たり遊技状態継続条件の成立を確認する処理を行う。大当たり遊技状態継続の条件が成立し、かつ、まだ残りラウンドがある場合には、内部状態をステップS306に移行するように更新する。また、所定の有効時間内に大当たり遊技状態継続条件が成立しなかった場合、または、全てのラウンドを終えた場合には、内部状態をステップS309に移行するように更新する。

30

【0116】

大当たり終了処理（ステップS309）：大当たり遊技状態が終了したことを遊技者に報知するための表示を行う。その表示が終了したら、内部状態をステップS300に移行するように更新する。

40

【0117】

上述したように、始動入賞口14に打球が入賞すると、基本回路53は、ステップS25（図13参照）の特別図柄プロセス処理において、大当たりとするかはずれとするか、停止図柄、リーチ態様、確変とするかしないかを決定するが、その決定に応じた表示制御コマンドなどの制御コマンドを、表示制御手段などの電気部品制御手段に送出する。例えば表示制御手段では、主基板31からの表示制御コマンドに応じて可変表示部9の表示制御が行われる。

【0118】

図19は、普通図柄プロセス処理（ステップS26）を示すフローチャートである。普通図柄プロセス処理では、CPU56は、ステップS61のゲートスイッチ処理を実行した

50

後に、普通図柄プロセスフラグの値に応じてステップS 6 2 ~ S 6 6 に示された処理のうちのいずれかの処理を実行する。

【0119】

図20に示すように、ゲートスイッチ処理では、普通図柄変動開始の条件となる通過ゲート11の打球通過にもとづくゲートスイッチ12のオンを検出する(ステップS 6 1 1)。ゲートスイッチ12がオンしていたら、ゲート通過記憶カウンタが最大値(この例では「4」)に達しているか否か確認する(ステップS 6 1 2)。達していなければ、ゲート通過記憶カウンタの値を+1する(ステップS 6 1 3)。なお、ゲート通過記憶カウンタの値に応じて通過記憶表示器41のLEDが点灯される。そして、CPU56は、当り判定用乱数(ランダム7)の値を抽出し、その値を記憶する(S 6 1 4)。

10

【0120】

ステップS 6 2の普通図柄変動待ち処理では、CPU56は、普通図柄通過記憶カウンタの値が0以外であれば、普通図柄プロセスフラグの値を更新する。普通図柄通過記憶カウンタの値が0であれば何もしない。

【0121】

図21は、この実施の形態での当り判定用乱数(ランダム7)と当り/はずれとの関係を示す説明図である。図21に示すように、高確率のときには当り値は3~12のいずれかであり、低確率のときには3、5または7である。当り判定用乱数の値が当り値と一致すれば、当りと決定される。なお、普通図柄の高確率時は、例えば確変時と一致する。

【0122】

20

図22は、ステップS 6 3の普通図柄判定処理を示すフローチャートである。普通図柄判定処理では、CPU56は、ゲート通過記憶数=1に対応する乱数値格納エリアに格納されている値を読み出すとともに(ステップS 6 3 1)、ゲート通過記憶カウンタの値を1減らし、かつ、各乱数値格納エリアの値をシフトする(ステップS 6 3 2)。すなわち、ゲート通過記憶カウンタ=n(n=2, 3, 4)に対応する乱数値格納エリアに格納されている値を、ゲート通過記憶カウンタ=n-1に対応する乱数値格納エリアに格納する。

【0123】

そして、CPU56は、ステップS 6 3 1で読み出した値、すなわち抽出されている当り判定用乱数の値にもとづいて当たり/はずれを決定する(ステップS 6 3 3)。すなわち、図21に示された関係にもとづいて当たり/はずれを決定する。そして、所定の乱数等にもとづいて普通図柄の停止図柄を決定する(ステップS 6 3 4)。例えば、普通図柄が0~9の数字であり、当り図柄が「3」、「7」とであるとすると、当りとする場合には停止図柄を「3」または「7」に決定し、はずれの場合には「3」、「7」以外の値に決定する。

30

【0124】

また、普通図柄の停止図柄を表示制御基板80に通知するために、停止図柄を示す表示制御コマンドを送信するための制御を行う(ステップS 6 3 5)。具体的には、所定の格納領域(RAM)に停止図柄を示す表示制御コマンドを格納し、コマンド送出要求のフラグをセットする。そのフラグは、遊技制御処理におけるデータ出力処理(ステップS 2 9)で参照される。次いで、普通図柄変動開始を示す表示制御コマンドを送信するための制御を行う(ステップS 6 3 6)。具体的には、所定の格納領域(RAM)に普通図柄変動開始を示す表示制御コマンドを格納し、コマンド送出要求のフラグをセットする。

40

【0125】

そして、普通図柄変動時間タイマをスタートする(ステップS 6 3 7)。例えば、高確率時には、普通図柄変動時間タイマに5.1秒に相当する値を設定する。低確率時には、普通図柄変動時間タイマに29.2秒に相当する値を設定する。また、普通図柄プロセスフラグを普通図柄変動処理を示す値に更新する(ステップS 6 3 8)。

【0126】

可変表示器10における普通図柄の変動制御は、表示制御手段によって実行される。表示制御手段は、普通図柄変動開始を示す表示制御コマンドを受信したら普通図柄の変動を開

50

始する。そして、後述する普通図柄変動停止を示す表示制御コマンドを受信したら普通図柄の変動を停止し、通知されている停止図柄を表示する。

【0127】

ステップS64の普通図柄変動処理では、例えば図23に示すように、普通図柄変動時間タイマがタイムアウトしたか否か確認する(ステップS641)。タイムアウトしていたら、普通図柄プロセスフラグを普通図柄停止処理を示す値に更新する(ステップS642)。

【0128】

ステップS65の普通図柄停止処理では、例えば図24に示すように普通図柄変動停止を示す表示制御コマンドを送信するための制御を行う(ステップS651)。そして、当りとするに決定されているときには(ステップS652)、普通電動役物当りフラグを設定(これと共に対応する試験用の信号をON)すると共に、普通図柄プロセスフラグを始動入賞口開閉処理を示す値に更新する(ステップS653)。始動入賞口開閉処理では、所定回数だけ所定期間始動入賞口(可変入賞球装置15)を開放する制御が行われる。また、はずれとするに決定されているときには、普通図柄プロセスフラグを普通図柄変動待ち処理を示す値に更新する(ステップS654)。

10

【0129】

なお、始動入賞口開閉処理で用いられる開放パターンは、例えば、低確率時には、可変入賞球装置15が1回だけ0.2秒間開放するようなパターンである。また、高確率時には、可変入賞球装置15が1.15秒間開放した後4.4秒の閉成期間において再度1.15秒間開放するようなパターンである。可変入賞球装置15は、開放パターンに従って開閉制御される。なお、この実施の形態では、可変入賞球装置15は、始動入賞口14と兼用されている。

20

【0130】

図25は、電源基板910の電源監視回路からの電圧低下信号にもとづくNMIに応じて実行される停電発生NMI処理の一例を示すフローチャートである。停電発生NMI処理において、CPU56は、まず、停電時などの電源断時直前の割込許可/禁止状態をバックアップするために、割込禁止フラグの内容をパリティフラグに格納する(ステップS41)。次いで、割込禁止に設定する(ステップS42)。停電発生NMI処理ではRAM内容の保存を確実にするためにチェックサムの生成処理を行う。その処理中に他の割込処理が行われたのではチェックサムの生成処理が完了しないうちにCPUが動作し得ない電圧にまで低下してしまうことが考えられるので、まず、他の割込が生じないような設定がなされる。なお、停電発生NMI処理におけるステップS44~S50は、電力供給停止時処理の一例である。

30

なお、割込処理中では他の割込がかからないような仕様のCPUを用いている場合には、ステップS42の処理は不要である。

【0131】

次いで、CPU56は、バックアップフラグが既にセットされているか否か確認する(ステップS42)。バックアップフラグが既にセットされていれば、以後の処理を行わない。バックアップフラグがセットされていなければ、以下の電力供給停止時処理を実行する。すなわち、ステップS44からステップS50の処理を実行する。

40

【0132】

まず、各レジスタの内容をバックアップRAM領域に格納する(ステップS44)。その後、バックアップフラグをセットする(ステップS45)。そして、バックアップRAM領域のバックアップチェックデータ領域に適当な初期値を設定し(ステップS46)、初期値およびバックアップRAM領域のデータについて順次排他的論理和をとったあと反転し(ステップS47)、最終的な演算値をバックアップパリティデータ領域に設定する(ステップS48)。また、RAMアクセス禁止状態にする(ステップS49)。電源電圧が低下していくときには、各種信号線のレベルが不安定になってRAM内容が化ける可能性があるが、このようにRAMアクセス禁止状態にしておけば、バックアップRAM内の

50

データが化けることはない。

【0133】

さらに、CPU56は、主基板31に搭載されている全ての出力ポートに対してクリア信号を出力する。すると、全ての出力ポートは、クリア信号によりクリアされオフ状態とされる(ステップS50)。このように、電源断処理の際に出力ポートをクリアする構成としたことで、停止状態となる前に大入賞口を閉成させることができる。さらに、停止状態となる前に可変入賞球装置15を閉成させるなど、他の電気部品についても作動を停止させた状態で電源断状態とすることができる。従って、主基板31により制御される各電気部品を適切な動作停止状態とすることができる。なお、出力ポートの一部をクリアする構成としてもよい。

10

【0134】

次いで、CPU56は、ループ処理にはいる。すなわち、何らの処理もしない状態になる。従って、図6に示されたリセットIC651からのシステムリセット信号によって外部から動作禁止状態にされる前に、内部的に動作停止状態になる。よって、電源断時に確実にCPU56は動作停止する。その結果、上述したRAMアクセス禁止の制御および動作停止制御によって、電源電圧が低下していくことに伴って生ずる可能性がある異常動作に起因するRAMの内容破壊等を確実に防止することができる。

【0135】

なお、この実施の形態では、停電発生NMI処理では最終部でプログラムをループ状態にしたが、ホールド(HALT)命令を発行するように構成してもよい。

20

【0136】

また、レジスタの内容をRAM領域に格納した後にセットされるバックアップフラグは、上述したように、電源投入時において復旧すべきバックアップデータがあるか否か(停電からの復旧か否か)を判断する際に使用される。また、ステップS41からS50の処理は、CPU56がシステムリセット回路65からのシステムリセット信号を受ける前に完了する。換言すれば、システムリセット回路65からのシステムリセット信号を受ける前に完了するように、電圧監視回路の検出電圧の設定が行われている。

【0137】

この実施の形態では、電力供給停止時処理開始時に、バックアップフラグの確認が行われる。そして、バックアップフラグが既にセットされている場合には電力供給停止時処理を実行しない。上述したように、バックアップフラグは、必要なデータのバックアップが完了し、その後電力供給停止時処理が完了したことを示すフラグである。従って、例えば、リセット待ちのループ状態で何らかの原因で再度NMIが発生したとしても、電力供給停止時処理が重複して実行されてしまうようなことはない。

30

【0138】

ただし、割込処理中では他の割込がかからないような仕様のCPUを用いている場合には、ステップS43の判断は不要である。

【0139】

図26は、バックアップパリティデータ作成方法の一例を説明するための説明図である。ただし、図26に示す例では、簡単のために、バックアップデータRAM領域のデータのサイズを3バイトとする。電源電圧低下にもとづく停電発生処理において、図26に示すように、バックアップチェックデータ領域に、初期データ(この例では00H)が設定される。次に、「00H」と「F0H」の排他的論理和がとられ、その結果と「16H」の排他的論理和がとられる。さらに、その結果と「DFH」の排他的論理和がとられる。そして、その結果(この例では「39H」)を反転して得られた値(この例では「C6H」)がバックアップパリティデータ領域に設定される。

40

【0140】

電源が再投入されたときには、停電復旧処理においてパリティ診断が行われる。バックアップ領域の全データがそのまま保存されていれば、電源再投入時に、図26に示すようなデータがバックアップ領域に設定されている。

50

【 0 1 4 1 】

ステップ S 4 の処理において、C P U 5 6 は、電源発生 N M I 処理にて実行された処理と同様の処理を行う。すなわち、バックアップチェックデータ領域に、初期データ（この例では 0 0 H）が設定され、「0 0 H」と「F 0 H」の排他的論理和がとられ、その結果と「1 6 H」の排他的論理和がとられる。さらに、その結果と「D F H」の排他的論理和がとられる。そして、その結果（この例では「3 9 H」）を反転した最終演算結果を得る。バックアップ領域の全データがそのまま保存されていれば、最終的な演算結果は、「C 6 H」、すなわちバックアップチェックデータ領域に設定されているデータと一致する。バックアップ R A M 領域内のデータにビット誤りが生じていた場合には、最終的な演算結果は「C 6 H」にならない。

10

【 0 1 4 2 】

よって、C P U 5 6 は、最終的な演算結果とバックアップチェックデータ領域に設定されているデータとを比較して、一致すればパリティ診断正常とする。一致しなければ、パリティ診断異常とする。

【 0 1 4 3 】

以上のように、この実施の形態では、遊技制御手段には、遊技機の電源が断しても、所定期間電源バックアップされる記憶手段（この例ではバックアップ R A M）が設けられ、電源投入時に、C P U 5 6（具体的には C P U 5 6 が実行するプログラム）は、記憶手段がバックアップ状態にあればバックアップデータにもとづいて遊技状態を回復させる遊技状態復旧処理（ステップ S 6）を行うように構成される。

20

【 0 1 4 4 】

この実施の形態では、図 7 に示されたように電源基板 9 1 0 に電源監視回路が搭載され、図 6 に示されたように主基板 3 1 にシステムリセット回路 6 5 が搭載されている。そして、電源電圧が低下していくときに、システムリセット回路 6 5 がローレベルのシステムリセット信号を発生する時期は、電源監視回路（この例では電源監視用 I C 9 0 2）がローレベルの N M I 割込信号を発生する時期よりも遅くなるように設定されている。さらに、システムリセット回路 6 5 からのローレベルのシステムリセット信号は、C P U 5 6 のリセット端子に入力されている。

【 0 1 4 5 】

すると、C P U 5 6 は、電源監視手段（電源監視用 I C 9 0 2）からの電圧低下信号にもとづいて停電発生処理（電力供給停止時処理）を実行した後にループ状態に入るのであるが、ループ状態において、リセット状態に入ることになる。すなわち、C P U 5 6 の動作が完全に停止する。+ 5 V 電源電圧値以下においては、C P U 5 6 の正常な動作が担保できない（即ち、動作の管理ができない状態が発生する）が、C P U 5 6 は正常に動作できる電源が供給されている状態でリセット状態になるので、不定データにもとづいて異常動作してしまうことは防止される。

30

【 0 1 4 6 】

このように、この実施の形態では、C P U 5 6 が、電源監視回路からの検出出力の入力に応じてループ状態に入るとともに、システムリセット回路 6 5 からの検出出力の入力に応じてシステムリセットされるように構成されている。従って、電源断時に確実なデータ保存が行われ、遊技者に不利益がもたらされることが防止される。

40

【 0 1 4 7 】

なお、この実施の形態では、電源監視用 I C 9 0 2 と、システムリセット回路 6 5 は、同一の電源電圧を監視しているが、異なる電源電圧を監視してもよい。例えば、電源基板 9 1 0 の電源監視回路が + 3 0 V 電源電圧を監視し、システムリセット回路 6 5 が + 5 V 電源電圧を監視してもよい。そして、システムリセット回路 6 5 がローレベルのシステムリセット信号を発生するタイミングは電源監視回路が N M I 割込信号を発生するタイミングに対して遅くなるように、システムリセット回路 6 5 のしきい値レベル（システムリセット信号を発生する電圧レベル）が設定される。例えば、しきい値は 4 . 2 5 V である。4 . 2 5 V は、通常時の電圧より低い、C P U 5 6 が暫くの間動作しうる程度の電圧であ

50

る。なお、システムリセット回路 6 5 に設けられた遅延手段の遅延時間（本例では、コンデンサの容量）を調整して、システムリセット回路 6 5 がローレベルのシステムリセット信号を発生するタイミングを電源監視回路が N M I 割込信号を発生するタイミングに対して遅らせるようにしてもよい。

【 0 1 4 8 】

また、上記の実施の形態では、C P U 5 6 は、マスク不能割込端子（N M I 端子）を介して電源基板からの N M I 割込信号（電源監視手段からの N M I 割込信号）を検知したが、N M I 割込信号をマスク可能割込端子（I R Q 端子）に導入してもよい。その場合には、割込処理（I R Q 処理）で電力供給停止時処理が実行される。また、入力ポートを介して電源基板からの N M I 割込信号を検知してもよい。その場合には、メイン処理において入力ポートの監視が行われる。

10

【 0 1 4 9 】

また、N M I 割込信号に変えて、I R Q 端子を介して電源基板からの割込信号を検知する場合に、メイン処理のステップ S 1 1 における遊技制御処理の開始時に I R Q 割込マスクをセットし、遊技制御処理の終了時に I R Q 割込マスクを解除するようにしてもよい。そのようにすれば、遊技制御処理の開始前および終了後に割込がかかることになって、遊技制御処理が途中で中断されることはない。従って、払出制御コマンドを払出制御基板 3 7 に送出しているときなどにコマンド送出が中断されてしまうようなことはない。よって、停電が発生するようなときでも、払出制御コマンド等は確実に送出完了する。

【 0 1 5 0 】

20

また、この実施の形態では、停電発生処理（電力供給停止時処理）において、既にデータがバックアップされ電力供給停止時処理が既に実行されたことを示すバックアップフラグがセットされている場合には電力供給停止時処理を実行しないように構成されている。電源が断する過程では、再度 N M I が発生する可能性がある。すると、停電発生処理においてバックアップフラグの確認を行わない場合には、再度発生した N M I によって再度電力供給停止時処理が実行される。

【 0 1 5 1 】

最初に行われた正規の電力供給停止時処理では、レジスタの内容をバックアップ R A M に格納する処理が行われる（図 2 5 におけるステップ S 4 4 参照）。最初に行われた正規の電力供給停止時処理後のリセット待ちの状態では電源電圧は徐々に低下していくので、レジスタの内容が破壊される可能性もある。すなわち、レジスタ値は、電源断が検出されたときの状態（最初に N M I が発生したとき）から変化している可能性がある。そのような状態で再度電力供給停止時処理が実行されると、電源断が検出されたときの状態のレジスタ値とは異なる値がバックアップ R A M に格納されてしまう。すると、電源復旧時に実行される停電復旧処理において、電源断が検出されたときの状態のレジスタ値とは異なる値がレジスタに復旧されてしまう。その結果、電源断時の遊技状態とは異なる遊技状態が再現されてしまう可能性が生ずる。

30

【 0 1 5 2 】

以下、遊技状態復旧処理について説明する。

図 2 7 は、図 8 のステップ S 6 に示された遊技状態復旧処理の一例を示すフローチャートである。この例では、C P U 5 6 は、バックアップ R A M に保存されていた値を各レジスタに復元する（ステップ S 5 1）。そして、バックアップ R A M に保存されていたデータにもとづいて停電時の遊技状態を確認して復帰させる。すなわち、バックアップ R A M に保存されていたデータにもとづいて、ソレノイド回路 5 9 を介してソレノイド 1 6 やソレノイド 2 1 を駆動し、始動入賞口 1 4 や開閉板 2 0 の開閉状態の復旧を行う（ステップ S 5 2 , S 5 3）。また、電源断中でも保存されていた特別図柄プロセスフラグおよび普通図柄プロセスフラグの値に応じて、電源断時の特別図柄プロセス処理の進行状況および普通図柄プロセス処理の進行状況に対応した制御コマンドを、表示制御基板 8 0、ランプ制御基板 3 5 および音声制御基板 7 0 に送出する（ステップ S 5 3）。

40

【 0 1 5 3 】

50

以上のように、遊技状態復旧処理では、復元された内部状態に応じて、各種電気部品の状態復元が行われるとともに、表示制御基板 80、ランプ制御基板 35 および音声制御基板 70 に対して、制御状態を電源断時の状態に戻すための制御コマンド（電源断時の制御状態を生じさせるための制御コマンド）が送出される。そのような制御コマンドは、一般に、電源断前に最後に送出された 1 つまたは複数の制御コマンドである。

【0154】

その結果、この実施の形態では、遊技状態復旧処理によって、以下のような状態復旧が可能である。

【0155】

始動入賞口 14 および大入賞口（開閉板 20）の状態が復元される。表示制御手段によって制御される普通図柄の表示状態（可変表示器 10 の表示状態）は、電源断時に変動中であつた場合を除いて復元される。表示制御手段によって制御される特別図柄の表示状態（可変表示部 9 の表示状態）は、電源断時に変動中であつた場合を除いて復元される。さらに、可変表示部 9 に表示される背景やキャラクタは、特別図柄変動中および大当たり遊技中であつた場合を除いて復元される。

10

【0156】

特別図柄の変動中に電源断となった場合には、可変表示パターンの変動時間（例えば 10 秒）および既に実行した時間（例えば 4 秒）の情報がバックアップされる。そして、主基板 31 は、復旧時に、表示パターンを示す表示制御コマンドおよび停止図柄を示す表示制御コマンドを表示制御基板 80 に出力し、残り時間（上述の例では 6 秒）経過後に、図柄を停止させるため表示制御コマンドを出力する。従って、特別図柄の表示状態は、電源断時に特別図柄の変動中であつた場合には、復旧時に、表示されていない残りの時間（上述の例では 6 秒）につき可変表示が実行される。なお、復旧時に表示制御基板 80 に対して出力される表示パターンを示す表示制御コマンドは、電源断前に出力された表示パターンを示す表示制御コマンドと同じものであってもよいが、「停電復旧中です」のような画像を表示させるためのコマンドとしてもよい。この場合、「停電復旧中です」の表示は、残りの時間（上述の例では 6 秒）表示される。なお、特別図柄の変動中に電源断となった場合の、普通図柄の表示状態についても、上述と同様の制御が行われる。

20

【0157】

なお、大当たり遊技中に電源断となった場合にも、上述した特別図柄の変動中に電源断となった場合と同様に、ラウンド中あるいはラウンド間のインターバルの残り時間について、復旧時に、表示、音、ランプ、ソレノイド 21などを制御するが、主基板 31 は、表示制御基板 80 に対して電源断前に出力した確定時の図柄（停止図柄）を指定する表示制御コマンドを出力する。これにより、ラウンド中あるいはラウンド間の大当たり図柄による演出が可能となり（大当たり図柄で大当たり演出する機種について）、また、大当たり終了後の変動開始時に表示する図柄も表示制御基板 80 が認識することができる。

30

【0158】

ランプ制御手段が制御する装飾ランプ 25、始動記憶表示器 18、ゲート通過記憶表示器 41、賞球ランプ 51 および球切れランプ 52 の表示状態が復元される。遊技効果ランプ・LED 28a, 28b, 28c の表示状態は、特別図柄変動中および大当たり遊技中であつた場合を除いて復元される。ただし、電源断時に大当たり遊技中であつた場合には、各制御区間の最初の状態に復元可能である。各制御区間とは、例えば、大当たり開始報知状態、大入賞口開放前状態、大入賞口開放中状態、大当たり終了報知状態である。なお、特別図柄変動中に電源断となったあと復旧した場合には、上述した可変表示部 9 や可変表示装置 10 の表示制御と同様に、残り時間分だけ遊技効果ランプ・LED 28a, 28b, 28c の表示状態を制御するようにしてもよいが、消灯または停電復旧時特有のパターンで点灯/点滅させるようにしてもよい。

40

【0159】

音声制御手段が制御する音発生状態は、特別図柄変動中および大当たり遊技中であつた場合を除いて復元される。ただし、電源断時に大当たり遊技中であつた場合には、各制御区間の

50

最初の状態に復元可能である。なお、特別図柄変動中に電源断となったあと復旧した場合には、上述した可変表示部 9 や可変表示装置 10 の表示制御と同様に、残り時間分だけ音発生状態を制御するようにしてもよいが、無音または停電復旧時特有の音声パターン（例えば「停電復旧中です」との音声）を出力するようにしてもよい。

【0160】

なお、この実施の形態では、電源断からの復旧時に、主基板 31 の遊技制御手段から表示制御手段、ランプ制御手段および音声制御手段に対して状態復元のための制御コマンドが送出されるが、表示制御手段、ランプ制御手段および音声制御手段が電源バックアップされる場合には、主基板 31 からの制御コマンドを用いることなく、表示制御手段、ランプ制御手段および音声制御手段が独自に制御状態を復元するように構成してもよい。

10

【0161】

また、後述するように、払出制御基板 37 に搭載されている払出制御手段は、電源バックアップされているので、電源断からの復旧時に、賞球払出状態および球貸し制御状態は、電源断時の状態に復旧する。この実施の形態では、発射制御基板は払出制御手段に接続されているので、発射制御基板 91 における制御状態も同様に復元される。

【0162】

遊技状態を電源断時の状態に復帰させると、この実施の形態では、CPU 56 は、前回の電源断時の割込許可 / 禁止状態を復帰させるため、バックアップ RAM に保存されていたパリティフラグの値を確認する（ステップ S55）。パリティフラグがクリアであれば、割込許可設定を行う（ステップ S56）。一方、パリティフラグがオンであれば、そのま

20

【0163】

なお、ここでは、遊技状態復旧処理が終了するとメイン処理にリターンするように遊技状態復旧処理プログラムが構成されているが、電力供給停止時処理において保存されているスタックポインタが指すスタックエリア（バックアップ RAM 領域にある）に記憶されているアドレス（電源断時の NMI 割込発生時に実行されていたアドレス）に戻るようにしてもよい。

【0164】

上述したように、初期設定処理を開始したあと、復旧処理を終える前まで、または初期化処理を終える前までの間は、割込禁止状態とする構成としたことで、割込みにより処理が中断されることを防止することができるため、初期設定、バックアップデータ記憶領域の内容に応じて行われる電源断時の状態に復旧させるか否かの判断、および復旧処理（または初期化処理）を確実に完了させることができる。なお、上記のように復旧処理を終える前まで割込禁止状態とする構成とした場合であっても、電源断時の割込禁止 / 許可状態をパリティフラグによりバックアップしているため、復旧処理において電源断時の割込禁止 / 許可状態を確実に復旧させることができる。

30

【0165】

なお、上記の実施の形態では、遊技制御手段において、データ保存処理および復旧処理が行われる場合について説明したが、払出制御手段、音声制御手段、ランプ制御手段および表示制御手段における RAM の一部も電源バックアップされ、払出制御手段、表示制御手段、音制御手段およびランプ制御手段も、上述したような処理を行ってもよい。ただし、払出制御手段、表示制御手段、音制御手段およびランプ制御手段は、復旧時にコマンド送

40

【0166】

図 28 は、払出制御コマンドのコマンド形態の一例を示す説明図である。この実施の形態では、払出制御コマンドは 2 バイト構成であり、1 バイト目は MODE（コマンドの分類）を表し、2 バイト目は EXT（コマンドの種類）を表す。なお、図 28 に示されたコマンド形態は一例であって他のコマンド形態を用いてもよい。

【0167】

図 29 は、払出制御コマンドの内容の一例を示す説明図である。図 29 に示された例にお

50

いて、コマンド F F 0 0 (H) は、払出可能状態を指定する払出制御コマンドである。コマンド F F 0 1 (H) は、払出停止状態を指定する払出制御コマンドである。また、コマンド F 0 X X (H) は、賞球個数を指定する払出制御コマンドである。2 バイト目の「X X」が払出個数を示す。

【 0 1 6 8 】

払出制御手段は、主基板 3 1 の遊技制御手段から F F 0 1 (H) の払出制御コマンドを受信すると賞球払出および球貸しを停止する状態となり、F F 0 0 (H) の払出制御コマンドを受信すると賞球払出および球貸しができる状態になる。また、賞球個数を指定する払出制御コマンドを受信すると、受信したコマンドで指定された個数に応じた賞球払出制御を行う。

10

【 0 1 6 9 】

図 3 0 は、払出制御コマンドの送出形態の一例を示すタイミング図である。この実施の形態では、払出制御コマンドは 2 バイト構成であり、例えば、図 3 0 に示されるように、払出制御信号の 1 バイト目および 2 バイト目が出力されているときに、それぞれ I N T 信号がオン（この例ではローレベル）になる。I N T 信号のオン期間は例えば 1 μ s 以上であり、1 バイト目と 2 バイト目との間には例えば 1 0 μ s 以上の期間があげられる。なお、払出制御コマンドは、1 バイト構成としてもよい。

【 0 1 7 0 】

なお、払出制御コマンドは、払出制御手段が認識可能に 1 回だけ送出される。認識可能とは、この例では、I N T 信号がオン状態になることであり、認識可能に 1 回だけ送出されるとは、この例では、払出制御信号の 1 バイト目および 2 バイト目のそれぞれに応じて I N T 信号が 1 回だけオン状態になることである。

20

【 0 1 7 1 】

なお、図 3 1 に示すように、払出制御コマンドを 1 バイト構成としてもよい。その場合、8 ビットの払出制御信号 C D ~ C D 7 によって払出制御コマンドが出力される。そして、払出制御信号が出力されているときに、I N T 信号がオン（この例ではローレベル）になる。I N T 信号のオン期間は例えば 1 μ s 以上である。払出制御手段は、I N T 信号に応じた割込処理によって払出制御信号 C D ~ C D 7 を入力する。

【 0 1 7 2 】

次に、遊技制御手段以外の電気部品制御手段においてデータ保存や出力ポートのクリアおよび復旧処理が行われる場合の例として、払出制御手段においてデータ保存、出力ポートのクリア、および復旧が行われる場合について説明する。

30

図 3 2 は、払出制御用 C P U 3 7 1 周りの一構成例を示すブロック図である。図 3 2 に示すように、第 1 の電源監視回路（第 1 の電源監視手段）からの電圧低下信号が、バッファ回路 9 6 0 を介して払出制御用 C P U 3 7 1 のマスク不能割込端子（X N M I 端子）に接続されている。第 1 の電源監視回路は、遊技機が使用する各種直流電源のうちのいずれかの電源の電圧を監視して電源電圧低下を検出する回路である。この実施の形態では、V S L の電源電圧を監視して電圧値が所定値以下になるとローレベルの電圧低下信号を発生する。V S L は、遊技機で使用される直流電圧のうちで最大のものであり、この例では + 3 0 V である。従って、払出制御用 C P U 3 7 1 は、割込処理によって電源断の発生を確認することができる

40

【 0 1 7 3 】

払出制御用 C P U 3 7 1 の C L K / T R G 2 端子には、主基板 3 1 からの I N T 信号が接続されている。C L K / T R G 2 端子にクロック信号が入力されると、払出制御用 C P U 3 7 1 に内蔵されているタイマカウンタレジスタ C L K / T R G 2 の値がダウンカウントされる。そして、レジスタ値が 0 になると割込が発生する。従って、タイマカウンタレジスタ C L K / T R G 2 の初期値を「1」に設定しておけば、I N T 信号の入力に応じて割込が発生することになる。

【 0 1 7 4 】

払出制御基板 3 7 には、システムリセット回路 9 7 5 も搭載されているが、この実施の形

50

態では、システムリセット回路 975 は、第 2 の電源監視回路（第 2 の電源監視手段）も兼ねている。すなわち、リセット IC 976 は、電源投入時に、外付けのコンデンサに容量で決まる所定時間だけ出力をローレベルとし、所定時間が経過すると出力をハイレベルにする。また、リセット IC 976 は、電源基板 910 に搭載されている第 1 の電源監視回路が監視する電源電圧と等しい電源電圧である V S L の電源電圧を監視して電圧値が所定値（例えば + 9 V）以下になるとローレベルの電圧低下信号を発生する。従って、電源断時には、リセット IC 976 からの電圧低下信号がローレベルになることによって払出制御用 CPU 371 がシステムリセットされる。なお、図 32 に示すように、電圧低下信号はリセット信号と同じ出力信号である。

【0175】

リセット IC 976 が電源断を検知するための所定値は、通常時の電圧より低い、払出制御用 CPU 371 が暫くの間動作しうる程度の電圧である。また、リセット IC 976 が、払出制御用 CPU 371 が必要とする電圧（この例では + 5 V）よりも高い電圧を監視するように構成されているので、払出制御用 CPU 371 が必要とする電圧に対して監視範囲を広げることができる。従って、より精密な監視を行うことができる。

【0176】

+ 5 V 電源から電力が供給されていない間、払出制御用 CPU 371 の内蔵 RAM の少なくとも一部は、電源基板から供給されるバックアップ電源がバックアップ端子に接続されることによってバックアップされ、遊技機に対する電源が断しても内容は保存される。そして、+ 5 V 電源が復旧すると、システムリセット回路 975 からリセット信号が發せられるので、払出制御用 CPU 371 は、通常の動作状態に復帰する。そのとき、必要なデータがバックアップされているので、停電等からの復旧時には停電発生時の遊技状態に復帰することができる。

【0177】

以上のように、この実施の形態では、電源基板 910 に搭載されている第 1 の電源監視回路が、遊技機で使用される直流電圧のうちで最も高い電源 V S L の電圧を監視して、その電源の電圧が所定値を下回ったら電圧低下信号（電源断検出信号）を発生する。電源断検出信号が出力されるタイミングでは、IC 駆動電圧は、まだ各種回路素子を十分駆動できる電圧値になっている。従って、IC 駆動電圧で動作する払出制御基板 37 の払出制御用 CPU 371 が所定の電力供給停止時処理を行うための動作時間が確保されている。

【0178】

なお、ここでも、第 1 の電源監視回路は、遊技機で使用される直流電圧のうちで最も高い電源 V S L の電圧を監視することになるが、電源断検出信号を発生するタイミングが、IC 駆動電圧で動作する電気部品制御手段が所定の電力供給停止時処理を行うための動作時間が確保されるようなタイミングであれば、監視対象電圧は、最も高い電源 V S L の電圧でなくてもよい。すなわち、少なくとも IC 駆動電圧よりも高い電圧を監視すれば、電気部品制御手段が所定の電力供給停止時処理を行うための動作時間が確保されるようなタイミングで電源断検出信号を発生することができる。

【0179】

その場合、上述したように、監視対象電圧は、賞球カウントスイッチ 301 A 等の遊技機の各種スイッチに供給される電圧が + 12 V であることから、電源断時のスイッチオン誤検出の防止も期待できる電圧であることが好ましい。すなわち、スイッチに供給される電圧（スイッチ電圧）である + 12 V 電源電圧が落ち始める以前の段階で、電圧低下を検出できることが好ましい。よって、少なくともスイッチ電圧よりも高い電圧を監視することが好ましい。

【0180】

なお、図 32 に示された構成では、システムリセット回路 975 は、電源投入時に、コンデンサの容量で決まる期間のローレベルを出力し、その後ハイレベルを出力する。すなわち、リセット解除タイミングは 1 回だけである。しかし、図 6 に示された主基板 31 の場合と同様に、複数回のリセット解除タイミングが発生するような回路構成を用いてもよい

10

20

30

40

50

。

【0181】

図33は、払出制御用CPU371のメイン処理を示すフローチャートである。メイン処理では、払出制御用CPU371は、まず、必要な初期設定を行う(ステップS701)。

。

【0182】

図34は、ステップS701の初期設定処理を示すフローチャートである。初期設定処理において、払出制御用CPU371は、まず、割込禁止に設定する(ステップS701a)。次に、払出制御用CPU371は、割込モードを割込モード2に設定し(ステップS701b)、スタックポインタにスタックポインタ指定アドレスを設定する(ステップS701c)。また、払出制御用CPU371は、内蔵デバイスレジスタの初期化(ステップS701d)、CTC(カウンタ/タイマ)およびPIO(パラレル入出力ポート)の初期化(ステップS701e)を行ったあと、RAMをアクセス可能状態に設定する(ステップS701f)。

10

【0183】

この実施の形態では、タイマ/カウンタ割込としてCH2, CH3のカウントアップにもとづく割込を使用する。CH2のカウントアップにもとづく割込は、上述したタイマカウンタレジスタCLK/TRG2の値が「0」になったときに発生する割込である。従って、ステップS701eにおいて、タイマカウンタレジスタCLK/TRG2に初期値「1」が設定される。また、CH3のカウントアップにもとづく割込は、CPUの内部クロックをカウントダウンしてレジスタ値が「0」になったら発生する割込であり、後述する2msタイマ割込として用いられる。具体的には、CH3のレジスタ値はシステムクロックの1/256周期で減算される。ステップS701eにおいて、CH3のレジスタには、初期値として2msに相当する値が設定される。なお、CH2に関する割込番地は0074Hであり、CH3に関する割込番地は0076Hである。

20

【0184】

そして、払出制御用CPU371は、払出制御用のバックアップRAM領域にバックアップデータが存在しているか否かの確認を行う(ステップS702)。すなわち、例えばバックアップRAM領域に形成されている後述する総合個数記憶または貸し球個数記憶(図37参照)を確認して、未払出の賞球個数および貸し球個数に関するバックアップデータがないかどうか確認する。不測の電源断が生じた場合には、多くの場合何らかのデータがバックアップRAM領域に保存されており、バックアップRAM領域のデータは保存されていたはずであるから、後に復旧した場合の確認結果の多くはバックアップデータありとなる。バックアップデータなしという確認結果であれば、前回の電源オフ時に未払出の遊技球がなかったことになり、内部状態を電源断時の状態に戻す必要がないので、停電復旧時でない電源投入時に実行される初期化処理を実行する(ステップS702, S703)。なお、本例では、バックアップRAM領域にバックアップデータが存在しているか否かは、電源断時にバックアップRAM領域に設定されるバックアップフラグによって確認する。

30

【0185】

バックアップRAM領域にバックアップデータが存在している場合には、この実施の形態では、払出制御用CPU371は、バックアップRAM領域のデータチェック(この例ではパリティチェック)を行う(ステップS704)。不測の電源断が生じた後に復旧した場合には、バックアップRAM領域のデータは保存されていたはずであるから、チェック結果は正常になる。チェック結果が正常でない場合には、内部状態を電源断時の状態に戻すことができないので、停電復旧時でない電源投入時に実行される初期化処理を実行する(ステップS705, S703)。

40

【0186】

チェック結果が正常であれば、払出制御用CPU371は、内部状態を電源断時の状態に戻すための払出状態復旧処理を行う(ステップS706)。そして、バックアップRAM

50

領域に保存されていた P C (プログラムカウンタ) の指すアドレスに復帰する (ステップ S 7 0 7) 。

【 0 1 8 7 】

通常の初期化処理の実行 (ステップ S 7 0 3) を終わると、払出制御用 C P U 3 7 1 により実行されるメイン処理は、タイマ割込フラグの監視 (ステップ S 7 0 8) の確認が行われるループ処理に移行する。

【 0 1 8 8 】

なお、この実施の形態では、ステップ S 7 0 2 でバックアップデータの有無を確認したあと、バックアップデータが存在する場合にステップ S 7 0 4 でバックアップ領域のチェックを行うようにしていたが、逆に、バックアップ領域のチェック結果が正常であったことを確認したあと、バックアップデータの有無の確認を行うようにしてもよい。また、バックアップデータの有無の確認、またはバックアップ領域のチェックの何れか一方の確認を行うことで、停電復旧処理を実行するか否か判断するよう構成してもよい。

【 0 1 8 9 】

また、例えば停電復旧処理を実行するか否か判断する場合のパリティチェック (ステップ S 7 0 4) の際などに、すなわち、遊技状態を復旧するか否か判断する際に、保存されていた R A M データにおける払出遊技球数データ等によって、遊技機が払出待機状態 (払出途中でない状態) であることが確認されたら、払出状態復旧処理を行わずに初期化処理を実行するようにしてもよい。

【 0 1 9 0 】

通常の初期化処理では、図 3 5 に示すように、レジスタおよび R A M のクリア処理 (ステップ S 9 0 1) が行われ、所定の初期値の設定が行われる (ステップ S 9 0 2) 。そして、初期設定処理 (ステップ S 7 0 1 a) において割込禁止とされているので、初期化処理を終える前に割込が許可される (ステップ S 9 0 3) 。

【 0 1 9 1 】

この実施の形態では、払出制御用 C P U 3 7 1 の内部タイマ (C H 3) が繰り返しタイマ割込を発生するように設定される。また、繰り返し周期は 2 m s に設定される。そして、図 3 6 に示すように、タイマ割込が発生すると、払出制御用 C P U 3 7 1 は、タイマ割込フラグをセットする (ステップ S 7 1 1) 。なお、 2 m s タイマ割込処理において、必要ならば、C H 3 のレジスタに対して初期値再設定が行われる。

【 0 1 9 2 】

払出制御用 C P U 3 7 1 は、ステップ S 7 0 8 において、タイマ割込フラグがセットされたことを検出すると、タイマ割込フラグをリセットするとともに (ステップ S 7 0 9) 、払出制御処理を実行する (ステップ S 7 1 0) 。以上の制御によって、この実施の形態では、払出制御処理は 2 m s 毎に起動されることになる。なお、この実施の形態では、タイマ割込処理ではフラグセットのみがなされ、払出制御処理はメイン処理において実行されるが、タイマ割込処理で払出制御処理を実行してもよい。

【 0 1 9 3 】

払出制御用 C P U 3 7 1 は、電源投入時に、バックアップ R A M 領域のデータを確認するだけで、通常の初期設定処理を行うのか払出中の状態を復元するのか決定できる。すなわち、簡単な判断によって、未払出の遊技球について払出処理再開を行うことができる。

【 0 1 9 4 】

また、本例では、払出制御用 C P U 3 7 1 も、主基板 3 1 の C P U 5 6 と同様に、パリティチェックコードによって記憶内容保存の確実化を図っている。

【 0 1 9 5 】

図 3 7 は、払出制御用 C P U 3 7 1 が内蔵する R A M の使用例を示す説明図である。この例では、バックアップ R A M 領域に総合個数記憶 (例えば 2 バイト) および貸し球個数記憶が形成されている。総合個数記憶は、主基板 3 1 の側から指示された払出個数の総数を記憶するものである。貸し球個数記憶は、未払出の球貸し個数を記憶するものである。

【 0 1 9 6 】

図 3 8 は、割込処理による払出制御コマンド受信処理を示すフローチャートである。主基板 3 1 からの払出制御用の I N T 信号は払出制御用 C P U 3 7 1 の C L K / T R G 2 端子に入力されている。よって、主基板 3 1 からの I N T 信号がオン状態になると、払出制御用 C P U 3 7 1 に割込がかかり、図 3 8 に示す払出制御コマンドの受信処理が開始される。この実施の形態では、受信した払出制御コマンドを格納するための 1 2 バイトの確定コマンドバッファ領域が設けられている。そして、受信した払出制御コマンドの格納位置を示すためにコマンド受信個数カウンタが用いられる。なお、払出制御コマンドは、2 バイト構成であるから、実質的には 6 個の払出制御コマンドを確定コマンドバッファ領域に格納可能である。

【 0 1 9 7 】

10

払出制御コマンドの受信処理において、払出制御用 C P U 3 7 1 は、まず、払出制御コマンドデータの入力に割り当てられている入力ポート 3 7 2 a からデータを読み込む（ステップ S 8 5 1）。そして、2 バイト構成の払出制御コマンドのうちの 1 バイト目であるか否かを確認する（ステップ S 8 5 2）。1 バイト目であるか否かは、受信したコマンドの先頭ビットが「1」であるか否かで確認できる。先頭ビットが「1」であるのは、2 バイト構成である払出制御コマンドのうちの M O D E バイト（1 バイト目）のはずである（図 2 8 参照）。先頭ビットが「1」であれば、有効な 1 バイト目を受信したとして、受信したコマンドを確定コマンドバッファ領域におけるコマンド受信個数カウンタが示す確定コマンドバッファに格納する（ステップ S 8 5 3）。

【 0 1 9 8 】

20

払出制御コマンドのうちの 1 バイト目でなければ、1 バイト目を既に受信したか否かを確認する（ステップ S 8 5 4）。既に受信したか否かは、受信バッファ（ステップ S 8 5 3 における確定コマンドバッファ）に有効なデータが設定されているか否かで確認できる。

【 0 1 9 9 】

1 バイト目を既に受信している場合には、受信した 1 バイトのうちの先頭ビットが「0」であるか否かを確認する。そして、先頭ビットが「0」であれば、有効な 2 バイト目を受信したとして、受信したコマンドを、確定コマンドバッファ領域におけるコマンド受信個数カウンタ + 1 が示す確定コマンドバッファに格納する（ステップ S 8 5 5）。先頭ビットが「0」であるのは、2 バイト構成である払出制御コマンドのうちの E X T バイト（2 バイト目）のはずである（図 2 8 参照）。なお、図示はしないが、ステップ S 8 5 4 の Y のあとの確認で、受信した 1 バイトのうちの先頭ビットが「0」でなければ、処理を終了する。

30

【 0 2 0 0 】

ステップ S 8 5 5 において、2 バイト目のコマンドデータを格納すると、コマンド受信個数カウンタに 2 を加算する（ステップ S 8 5 6）。そして、コマンド受信カウンタが 1 2 以上であるか否かを確認し（ステップ S 8 5 7）、1 2 以上であればコマンド受信個数カウンタをクリアする（ステップ S 8 5 8）。

【 0 2 0 1 】

図 3 9 は、ステップ S 7 1 0 の払出制御処理を示すフローチャートである。払出制御処理において、払出制御用 C P U 3 7 1 は、まず、中継基板 7 2 を介して入力ポート 3 7 2 b に入力される賞球カウントスイッチ 3 0 1 A、球貸しカウントスイッチ 3 0 1 B がオンしたか否かを判定する（スイッチ処理：ステップ S 7 5 1）。

40

【 0 2 0 2 】

次に、払出制御用 C P U 3 7 1 は、センサ（例えば、払出モータ 2 8 9 の回転数を検出するモータ位置センサ）からの信号入力状態を確認してセンサの状態判定などを行う（入力判定処理：ステップ S 7 5 2）。払出制御用 C P U 3 7 1 は、さらに、受信した払出制御コマンドを解析し、解析結果に応じた処理を実行する（コマンド解析実行処理：ステップ S 7 5 3）。

【 0 2 0 3 】

次いで、払出制御用 C P U 3 7 1 は、主基板 3 1 より受信した払出停止指示コマンドに応

50

じて払出停止状態に設定し、あるいは受信した払出開始指示コマンドに応じて払出停止状態の解除を行う（ステップS 7 5 4）。また、プリペイドカードユニット制御処理を行う（ステップS 7 5 5）。

【0204】

また、払出制御用CPU 3 7 1は、球貸し要求に応じて貸し球を払い出す制御を行う（ステップS 7 5 6）。さらに、払出制御用CPU 3 7 1は、総合個数記憶に格納された個数の賞球を払い出す賞球制御処理を行う（ステップS 7 5 7）。そして、払出制御用CPU 3 7 1は、出力ポート3 7 2 cおよび中継基板7 2を介して球払出装置9 7の払出機構部分における払出モータ2 8 9に向けて駆動信号を出力し、ステップS 7 5 6の球貸し制御処理またはステップS 7 5 7の賞球制御処理で設定された回転数分払出モータ2 8 9を回

10

【0205】

なお、この実施の形態では、払出モータ2 8 9としてステッピングモータが用いられ、払出モータ2 8 9を制御するために1 - 2相励磁方式が用いられる。従って、具体的には、払出モータ制御処理において、8種類の励磁パターンデータが繰り返し払出モータ2 8 9に出力される。また、この実施の形態では、各励磁パターンデータが4 m sずつ出力される。

【0206】

次いで、エラー検出処理が行われ、その結果に応じてエラー表示LED 3 7 4に所定の表示を行う（エラー処理：ステップS 7 5 9）。検出されるエラーとして、例えば、次の8

20

【0207】

賞球経路エラー：賞球払出動作終了したとき、または払出モータ2 8 9が1回転したときに賞球カウントスイッチ3 0 1 Aが1個も遊技球の通過を検出しなかったとき。エラー表示LED 3 7 4に「0」が表示される。

【0208】

球貸し経路エラー：球貸しの払出動作終了したとき、または払出モータ2 8 9が1回転したときに球貸しカウントスイッチ3 0 1 Bが1個も遊技球の通過を検出しなかったとき。エラー表示LED 3 7 4に「1」が表示される。

【0209】

賞球カウントスイッチ球詰まりエラー：賞球カウントスイッチ3 0 1 Aが0 . 5秒以上オンを検出したとき。エラー表示LED 3 7 4に「2」が表示される。

30

【0210】

球貸しカウントスイッチ球詰まりエラー：球貸しカウントスイッチ3 0 1 Bが0 . 5秒以上オンを検出したとき。エラー表示LED 3 7 4に「3」が表示される。

【0211】

払出モータ球噛みエラー：払出モータ2 8 9が正常に回転しないとき。具体的には、払出モータ位置センサのオンが所定期間以上継続したり、オフが所定期間以上継続した場合。エラー表示LED 3 7 4に「4」が表示される。なお、払出モータ球噛みエラーが生じた場合には、払出制御用CPU 3 7 1は、5 0 m sの基準励磁相の出力を行った後、1 - 2

40

【0212】

プリペイドカードユニット未接続エラー：VL信号のオフが検出されたとき。エラー表示LED 3 7 4に「5」が表示される。

【0213】

プリペイドカードユニット通信エラー：規定のタイミング以外でプリペイドカードユニット5 0から信号出力されたことを検出したとき。エラー表示LED 3 7 4に「6」が表示される。

【0214】

50

払出停止状態：主基板 3 1 から払出停止を示す払出制御コマンドを受信したとき。エラー表示 LED 3 7 4 に「7」が表示される。なお、主基板 3 1 から払出開始を示す払出制御コマンドを受信したときには、その時点から 2 0 0 2 m s 後に、払出停止状態から払出可能状態に復帰する。

【0 2 1 5】

さらに、外部接続端子（図示せず）から出力する情報信号を制御する処理を行う（出力処理：ステップ S 7 6 0）。なお、情報信号は、貸し球の払出一単位（例えば 2 5 個）ごとに所定時間オンとなり、続いて所定時間オフを出力する信号である。

【0 2 1 6】

図 4 0 は、ステップ S 7 5 1 のスイッチ処理の一例を示すフローチャートである。スイッチ処理において、払出制御用 CPU 3 7 1 は、賞球カウントスイッチ 3 0 1 A がオン状態を示しているか否かを確認する（ステップ S 7 5 1 a）。オン状態を示していれば、払出制御用 CPU 3 7 1 は、賞球カウントスイッチオンカウンタを + 1 する（ステップ S 7 5 1 b）。賞球カウントスイッチオンカウンタは、賞球カウントスイッチ 3 0 1 A のオン状態を検出した回数を計数するためのカウンタである。

10

【0 2 1 7】

そして、賞球カウントスイッチオンカウンタの値をチェックし（ステップ S 7 5 1 c）、その値が 2 になっていれば、一個の賞球の払出が行われたと判断する。一個の賞球の払出が行われたと判断した場合には、払出制御用 CPU 3 7 1 は、賞球未払出カウンタ（総合個数記憶に格納されている賞球数）を - 1 する（ステップ S 7 5 1 d）。

20

【0 2 1 8】

ステップ S 7 5 1 a において賞球カウントスイッチ 3 0 1 A がオン状態でないことが確認されると、払出制御用 CPU 3 7 1 は、賞球カウントスイッチオンカウンタをクリアする（ステップ S 7 5 1 e）。そして、この実施の形態では、球貸しカウントスイッチ 3 0 1 B がオン状態を示しているか否かを確認する（ステップ S 7 5 1 f）。オン状態を示していれば、払出制御用 CPU 3 7 1 は、球貸しカウントスイッチオンカウンタを + 1 する（ステップ S 7 5 1 g）。球貸しカウントスイッチオンカウンタは、球貸しカウントスイッチ 3 0 1 B のオン状態を検出した回数を計数するためのカウンタである。

【0 2 1 9】

そして、球貸しカウントスイッチオンカウンタの値をチェックし（ステップ S 7 5 1 h）、その値が 2 になっていれば、一個の貸し球の払出が行われたと判断する。一個の貸し球の払出が行われたと判断した場合には、払出制御用 CPU 3 7 1 は、貸し球未払出個数カウンタ（貸し球個数記憶に格納されている貸し球数）を - 1 する（ステップ S 7 5 1 i）。

30

【0 2 2 0】

ステップ S 7 5 1 f において球貸しカウントスイッチ 3 0 1 B がオン状態でないことが確認されると、払出制御用 CPU 3 7 1 は、球貸しカウントスイッチオンカウンタをクリアする（ステップ S 7 5 1 j）。

【0 2 2 1】

図 4 1 は、ステップ S 7 5 3 のコマンド解析実行処理の一例を示すフローチャートである。コマンド解析実行処理において、払出制御用 CPU 3 7 1 は、確定コマンドバッファ領域中に受信コマンドがあるか否かの確認を行う（ステップ S 7 5 3 a）。受信コマンドがあれば、受信した払出制御コマンドが払出個数指示コマンドであるか否かの確認を行う（ステップ S 7 5 3 b）。なお、確定コマンドバッファ領域中に複数の受信コマンドがある場合には、受信した払出制御コマンドが払出個数指示コマンドであるか否かの確認は、最も前に受信された受信された受信コマンドについて行われる。

40

【0 2 2 2】

受信した払出制御コマンドが払出個数指示コマンドであれば、払出個数指示コマンドで指示された個数を総合個数記憶に加算する（ステップ S 7 5 3 c）。すなわち、払出制御用 CPU 3 7 1 は、主基板 3 1 の CPU 5 6 から送られた払出個数指示コマンドに含まれる

50

賞球数をバックアップ R A M 領域（総合個数記憶）に記憶する。

【 0 2 2 3 】

なお、払出制御用 C P U 3 7 1 は、必要ならば、コマンド受信個数カウンタの減算や確定コマンドバッファ領域における受信コマンドシフト処理を行う。

【 0 2 2 4 】

図 4 2 は、ステップ S 7 5 4 の払出停止状態設定処理の一例を示すフローチャートである。払出停止状態設定処理において、払出制御用 C P U 3 7 1 は、確定コマンドバッファ領域中に受信コマンドがあるか否かの確認を行う（ステップ S 7 5 4 a）。確定コマンドバッファ領域中に受信コマンドがあれば、受信した払出制御コマンドが払出停止指示コマンドであるか否かの確認を行う（ステップ S 7 5 4 b）。払出停止指示コマンドであれば、払出制御用 C P U 3 7 1 は、払出停止状態に設定する（ステップ S 7 5 4 c）。 10

【 0 2 2 5 】

ステップ S 7 5 4 b で受信コマンドが払出停止指示コマンドでないことを確認すると、受信した払出制御コマンドが払出開始指示コマンドであるか否かの確認を行う（ステップ S 7 5 4 d）。払出開始指示コマンドであれば、払出停止状態を解除する（ステップ S 7 5 4 e）。 10

【 0 2 2 6 】

図 4 3 は、ステップ S 7 5 5 のプリペイドカードユニット制御処理の一例を示すフローチャートである。プリペイドカードユニット制御処理において、払出制御用 C P U 3 7 1 は、カードユニット制御用マイクロコンピュータより入力される V L 信号を検知したか否かを確認する（ステップ S 7 5 5 a）。V L 信号を検知していなければ、V L 信号非検知カウンタを + 1 する（ステップ S 7 5 5 b）。また、払出制御用 C P U 3 7 1 は、V L 信号非検知カウンタの値が本例では 1 2 5 であるか否かを確認する（ステップ S 7 5 5 c）。V L 信号非検知カウンタの値が 1 2 5 であれば、払出制御用 C P U 3 7 1 は、発射制御基板 9 1 への発射制御信号出力を停止して、駆動モータ 9 4 を停止させる（ステップ S 7 5 5 d）。 20

【 0 2 2 7 】

以上の処理によって、1 2 5 回（ $2 \text{ ms} \times 1 2 5 = 2 5 0 \text{ ms}$ ）継続して V L 信号のオフが検出されたら、球発射禁止状態に設定される。

【 0 2 2 8 】

ステップ S 7 5 5 a において V L 信号を検知していれば、払出制御用 C P U 3 7 1 は、V L 信号非検知カウンタをクリアする（ステップ S 7 5 5 e）。そして、払出制御用 C P U 3 7 1 は、発射制御信号出力を停止していれば（ステップ S 7 5 5 f）、発射制御基板 9 1 への発射制御信号出力を開始して駆動モータ 9 4 を動作可能状態にする（ステップ S 7 5 5 g）。 30

【 0 2 2 9 】

図 4 4 および図 4 5 は、ステップ S 7 5 6 の球貸し制御処理の一例を示すフローチャートである。なお、この例では、連続的な払出数の最大値を貸し球の一単位（本例では 2 5 個）としているが、他の数であっても良い。

【 0 2 3 0 】

球貸し制御処理において、払出制御用 C P U 3 7 1 は、貸し球払出中であるか否かの確認を行い（ステップ S 5 1 1）、貸し球払出中であれば図 4 5 に示す球貸し中の処理に移行する。なお、この確認は、後述する球貸し処理中フラグの状態により判断される。貸し球払出中でなければ、賞球の払出中であるか否かの確認をする（ステップ S 5 1 2）。この確認は、後述する賞球処理中フラグの状態により判断される。 40

【 0 2 3 1 】

貸し球払出中でも賞球払出中でもなければ、払出制御用 C P U 3 7 1 は、カードユニット 5 0 から球貸し要求があったか否かを確認し（ステップ S 5 1 3）、要求があれば、球貸し処理中フラグをオンするとともに（ステップ S 5 1 4）、2 5（球貸し一単位数：ここでは 1 0 0 円分）をバックアップ R A M 領域の貸し球個数記憶に設定する（ステップ S 5 50

15)。そして、払出制御用CPU371は、EXS信号をオンする(ステップS516)。そして、球払出装置97の下方の球振分部材311を球貸し側に設定するために振分用ソレノイド310を駆動する(ステップS517)。また、払出モータ289をオンして(ステップS518)、図45に示す球貸し中の処理に移行する。

【0232】

なお、払出モータ289をオンするのは、厳密には、カードユニット50が受付を認識したことを示すためにBRQ信号をOFFとしてからである。なお、球貸し処理中フラグはバックアップRAM領域に設定される。

【0233】

図45は、払出制御用CPU371による払出制御処理における球貸し中の処理を示すフローチャートである。球貸し処理では、払出モータ289がオンしていなければオンする。なお、この実施の形態では、ステップS751のスイッチ処理で、球貸しカウンスイッチ301Bの検出出力による遊技球の払出がなされたか否かの確認を行うため、球貸し制御処理では貸し球個数記憶の減算などは行われない。球貸し制御処理において、払出制御用CPU371は、貸し球通過待ち時間中であるか否かの確認を行う(ステップS519)。貸し球通過待ち時間中でなければ、貸し球の払出を行い(ステップS520)、払出モータ289の駆動を終了すべきか(一単位の払出動作が終了したか)否かの確認を行う(ステップS521)。具体的には、所定個数の払出に対応した回転が完了したか否かを確認する。所定個数の払出に対応した回転は、払出モータ位置センサの出力によって監視される。所定個数の払出に対応した回転が完了した場合には、払出制御用CPU371は、払出モータ289の駆動を停止し(ステップS522)、貸し球通過待ち時間の設定を行う(ステップS523)。

【0234】

なお、ステップS520の球貸し処理では、払出モータ位置センサのオンとオフとがタイム監視されるが、所定時間以上のオン状態またはオフ状態が継続したら、払出制御用CPU371は、払出モータ球噛みエラーが生じたと判断する。

【0235】

ステップS519で貸し球通過待ち時間中であれば、払出制御用CPU371は、貸し球通過待ち時間が終了したか否かの確認を行う(ステップS524)。貸し球通過待ち時間は、最後の払出球が払出モータ289によって払い出されてから球貸しカウンスイッチ301Bを通過するまでの時間である。貸し球通過待ち時間の終了を確認すると、一単位の貸し球は全て払い出された状態であるので、カードユニット50に対して次の球貸し要求の受付が可能になったことを示すためにEXS信号をオフにする(ステップS524)。また、振分ソレノイドをオフするとともに(ステップS525)、払出モータ289をオフして(ステップS526)、さらに球貸し処理中フラグをオフする(ステップS527)。なお、貸し玉通過待ち時間が経過するまでに最後の払出球が球貸しカウンスイッチ301Bを通過しなかった場合には、球貸し経路エラーとされる。また、この実施の形態では、賞球も球貸しも同じ払出装置で行われる。

【0236】

なお、球貸し要求の受付を示すEXS信号をオフにした後、所定期間内に再び球貸し要求信号であるBRQ信号がオンしたら、振分ソレノイドおよび払出モータをオフせずに球貸し処理を続行するようにしてもよい。すなわち、所定単位(この例では100円単位)毎に球貸し処理を行うのではなく、球貸し処理を連続して実行するように構成することもできる。

【0237】

貸し球個数記憶の内容は、遊技機の電源が断しても、所定期間電源基板910のバックアップ電源によって保存される。従って、所定期間中に電源が回復すると、払出制御用CPU371は、貸し球個数記憶の内容にもとづいて球貸し処理を継続することができる。

【0238】

図46および図47は、ステップS757の賞球制御処理の一例を示すフローチャートで

10

20

30

40

50

ある。なお、この例では、連続的な払出数の最大値を貸し球の一単位と同数（本例では 25 個）としているが、他の数であっても良い。

【0239】

賞球制御処理において、払出制御用 CPU 371 は、貸し球払出中であるか否かの確認を行う（ステップ S 531）。なお、この確認は、球貸し処理中フラグの状態により判断される。貸し球払出中でなければ賞球の払出中であるか否かを確認し（ステップ S 532）、賞球の払出中であれば図 47 に示す賞球中の処理に移行する。この確認は、後述する賞球処理中フラグの状態により判断される。

【0240】

貸し球払出中でも賞球払出中でもなければ、払出制御用 CPU 371 は、カードユニット 50 からの球貸し準備要求があるか否かの確認を行う（ステップ S 533）。なお、この確認は、払出制御用 CPU 371 により、カードユニット 50 から入力される B R D Y 信号のオン（要求あり）またはオフ（要求なし）を確認することにより行われる。

【0241】

カードユニット 50 からの球貸し準備要求がなければ、払出制御用 CPU 371 は、総合個数記憶に格納されている賞球数（未払出の賞球数）が 0 でないか否かの確認を行う（ステップ S 534）。総合個数記憶に格納されている賞球数が 0 でなければ、賞球制御用 CPU 371 は、賞球処理中フラグをオンし（ステップ S 535）、総合個数記憶の値が本例では 25 以上であるか否かの確認を行う（ステップ S 536）。なお、賞球処理中フラグは、バックアップ R A M 領域に設定される。

【0242】

総合個数記憶に格納されている賞球数が 25 以上であると、払出制御用 CPU 371 は、25 個分の遊技球を払い出すまで払出モータ 289 を回転させるよう駆動信号出力するために、25 個払出動作の設定を行う（ステップ S 537）。一方、総合個数記憶に格納されている賞球数が 25 以上でなければ、払出制御用 CPU 371 は、総合個数記憶に格納されている全ての遊技球を払い出すまで払出モータ 289 を回転させるよう駆動信号出力するために、全個数払出動作の設定を行う（ステップ S 538）。そして、ステップ S 537 またはステップ S 538 での設定に従って払出モータ 289 をオンする（ステップ S 538）。なお、振分ソレノイドはオフ状態であるため、球払出装置 97 の下方の球振分部材は賞球側に設定されている。そして、図 47 に示す賞球制御処理における賞球払出中の処理に移行する。

【0243】

図 47 は、払出制御用 CPU 371 による払出制御処理における賞球中の処理の一例を示すフローチャートである。賞球制御処理では、払出モータ 289 がオンしていなければオンする。なお、この実施の形態では、ステップ S 751 のスイッチ処理で、賞球カウントスイッチ 301 A の検出出力による遊技球の払出がなされたか否かの確認を行うため、賞球制御処理では総合個数記憶の減算などは行われない。賞球中の処理において、払出制御用 CPU 371 は、賞球通過待ち時間中であるか否かの確認を行う（ステップ S 540）。賞球通過待ち時間中でなければ、賞球払出を行い（ステップ S 541）、払出モータ 289 の駆動を終了すべきか（本例では 25 個または 25 個未満の所定の個数の払出動作が終了したか）否かの確認を行う（ステップ S 542）。具体的には、所定個数の払出に対応した回転が完了したか否かを確認する。所定個数の払出に対応した回転は、払出モータ位置センサの出力によって監視される。所定個数の払出に対応した回転が完了した場合には、払出制御用 CPU 371 は、払出モータ 289 の駆動を停止し（ステップ S 543）、賞球通過待ち時間の設定を行う（ステップ S 542）。賞球通過待ち時間は、最後の払出球が払出モータ 289 によって払い出されてから賞球カウントスイッチ 301 A を通過するまでの時間である。

【0244】

一方、ステップ S 540 にて賞球通過待ち時間中であれば、払出制御用 CPU 371 は、賞球通過待ち時間が終了したか否かの確認を行う（ステップ S 544）。貸し球通過待ち

10

20

30

40

50

時間の終了を確認すると、ステップ S 5 3 7 またはステップ S 5 3 8 で設定された賞球が全て払い出された状態であるので、払出モータ 2 8 9 をオフするとともに（ステップ S 5 4 5）、賞球処理中フラグをオフする（ステップ S 5 4 6）。なお、賞球通過待ち時間が経過するまでに最後の払出球が賞球カウントスイッチ 3 0 1 A を通過しなかった場合には、賞球経路エラーとされる。

【 0 2 4 5 】

また、この実施の形態では、ステップ S 5 1 1、ステップ S 5 3 1 の判断によって球貸しが賞球処理よりも優先されることになるが、賞球処理が球貸しに優先するようにしてもよい。

【 0 2 4 6 】

総合個数記憶および貸し球個数記憶の内容は、遊技機の電源が断しても、所定期間電源基板 9 1 0 のバックアップ電源によって保存される。従って、所定期間中に電源が回復すると、払出制御用 C P U 3 7 1 は、総合個数記憶の内容にもとづいて払出処理を継続することができる。

【 0 2 4 7 】

なお、払出制御用 C P U 3 7 1 は、主基板 3 1 から指示された賞球個数を賞球個数記憶で総数として管理したが、賞球数毎（例えば 1 5 個、1 0 個、6 個）に管理してもよい。例えば、賞球数毎に対応した個数カウンタを設け、払出個数指定コマンドを受信すると、そのコマンドで指定された個数に対応する個数カウンタを + 1 する。そして、個数カウンタに対応した賞球払出が行われると、その個数カウンタを - 1 する（この場合、払出制御処理にて減算処理を行うようにする）。その場合にも、各個数カウンタはバックアップ R A M 領域に形成される。よって、遊技機の電源が断しても、所定期間中に電源が回復すれば、払出制御用 C P U 3 7 1 は、各個数カウンタの内容にもとづいて賞球払出処理を継続することができる。

【 0 2 4 8 】

図 4 8 は、電源基板 9 1 0 の電源監視回路からの電圧低下信号にもとづく N M I に応じて実行される停電発生 N M I 処理の一例を示すフローチャートである。なお、この実施の形態では、N M I 割込番地は 0 0 6 6 H である。停電発生 N M I 処理において、払出制御用 C P U 3 7 1 は、まず、割込禁止フラグの内容をパリティフラグに格納する（ステップ S 8 0 1）。次いで、割込禁止に設定する（ステップ S 8 0 2）。停電発生 N M I 処理では、本例では主基板 3 1 において実行された処理と同様に、R A M 内容の保存を確実にするためのチェックサムの生成処理を行う。その処理中に他の割込処理が行われたのではチェックサムの生成処理が完了しないうちに払出制御用 C P U 3 7 1 が動作し得ない電圧にまで低下してしまうことがことも考えられるので、まず、他の割込が生じないような設定がなされる。なお、停電発生 N M I 処理におけるステップ S 8 0 4 ~ S 8 1 0 は、電力供給停止時処理の一例である。

【 0 2 4 9 】

なお、割込処理中では他の割込がかからないような仕様の C P U を用いている場合には、ステップ S 8 0 2 の処理は不要である。

【 0 2 5 0 】

次いで、払出制御用 C P U 3 7 1 は、バックアップフラグが既にセットされているか否かを確認する（ステップ S 8 0 3）。バックアップフラグが既にセットされていれば、以後の処理を行わない。バックアップフラグがセットされていなければ、以下の電力供給停止時処理を実行する。すなわち、ステップ S 8 0 4 からステップ S 8 1 0 の処理を実行する。

【 0 2 5 1 】

まず、各レジスタの内容をバックアップ R A M 領域に格納する（ステップ S 8 0 4）。その後、バックアップフラグをセットする（ステップ S 8 0 5）。そして、バックアップ R A M 領域のバックアップチェックデータ領域に適当な初期値を設定し（ステップ S 8 0 6）、初期値およびバックアップ R A M 領域のデータについて順次排他的論理和をとったあと反転し（ステップ S 8 0 7）、最終的な演算値をバックアップパリティデータ領域に設

10

20

30

40

50

定する（ステップS808）。また、RAMアクセス禁止状態にする（ステップS809）。電源電圧が低下していくときには、各種信号線のレベルが不安定になってRAM内容が化ける可能性があるが、このようにRAMアクセス禁止状態にしておけば、バックアップRAM内のデータが化けることはない。

【0252】

さらに、払出制御用CPU371は、全ての出力ポート（この実施の形態では、出力ポート372c, 372g, 372e、およびI/Oポート372fの出力ポート部分）に対してクリア信号を出力する。従って、全ての出力ポートは、クリア信号によりオフ状態とされる（ステップS810）。このように、電源断処理の際に出力ポートをクリアする構成としたことで、停止状態となる前に、例えば、駆動状態にある払出モータ289の作動を停止させることができるなど、各電気部品について作動を停止させた状態で電源断状態とすることができる。従って、払出制御基板37により制御される各電気部品を適切な動作停止状態とすることができる。なお、出力ポートの一部をクリアする構成としてもよい。

10

【0253】

次いで、払出制御用CPU371は、ループ処理にはいる。すなわち、何らの処理もしない状態になる。従って、図32に示されたりセットIC976からのシステムリセット信号によって外部から動作禁止状態にされる前に、内部的に動作停止状態になる。よって、電源断時に確実に払出制御用CPU371は動作停止する。その結果、上述したRAMアクセス禁止の制御および動作停止制御によって、電源電圧が低下していくことに伴って生ずる可能性がある異常動作に起因するRAMの内容破壊等を確実に防止することができる。

20

【0254】

なお、この実施の形態では、停電発生NMI処理では最終部でプログラムをループ状態にしたが、ホールト（HALT）命令を発行するように構成してもよい。

【0255】

また、レジスタの内容をRAM領域に格納した後にセットされるバックアップフラグは、上述したように、電源投入時において復旧すべきバックアップデータがあるか否か（停電からの復旧か否か）を判断する際に使用される。また、ステップS801からS810の処理は、払出制御用CPU371がシステムリセット回路975からのシステムリセット信号を受ける前に完了する。換言すれば、システムリセット回路975からのシステムリセット信号を受ける前に完了するように、電圧監視回路の検出電圧の設定が行われている。

30

【0256】

この実施の形態では、電力供給停止時処理開始時に、バックアップフラグの確認が行われる。そして、バックアップフラグが既にセットされている場合には電力供給停止時処理を実行しない。上述したように、バックアップフラグは、必要なデータのバックアップが完了し、その後電力供給停止時処理が完了したことを示すフラグである。従って、例えば、リセット待ちのループ状態で何らかの原因で再度NMIが発生したとしても、電力供給停止時処理が重複して実行されてしまうようなことはない。

40

【0257】

ただし、割込処理中では他の割込がかからないような仕様のCPUを用いている場合には、ステップS803の判断は不要である。

【0258】

また、この実施の形態では、払出制御用CPU371は、マスク不能外部割込端子（NMI端子）を介して電源基板からのNMI割込信号（電源監視手段からのNMI割込信号）を検知したが、NMI割込信号をマスク可能割込割込端子（IRQ端子）に導入してもよい。その場合には、IRQ処理によって図48に示された停電発生NMI処理が実行される。また、入力ポートを介してNMI割込信号を検知してもよい。その場合には、払出制御用CPU371が実行するメイン処理において、入力ポートの監視が行われる。

50

【0259】

図49は、バックアップパリティデータ作成方法の一例を説明するための説明図である。ただし、図49に示す例では、簡単のために、バックアップデータRAM領域のデータのサイズを3バイトとする。電源電圧低下にもとづく停電発生処理において、図49に示すように、バックアップチェックデータ領域に、初期データ（この例では00H）が設定される。次に、「00H」と「F0H」の排他的論理和がとられ、その結果と「16H」の排他的論理和がとられる。さらに、その結果と「DFH」の排他的論理和がとられる。そして、その結果（この例では「39H」）を反転して得られた値（この例では「C6H」）がバックアップパリティデータ領域に設定される。

【0260】

電源が再投入されたときには、停電復旧処理においてパリティ診断が行われる。バックアップ領域の全データがそのまま保存されていれば、電源再投入時に、図49に示すようなデータがバックアップ領域に設定されている。

【0261】

ステップS704の処理において、払出制御用CPU371は、図48のステップS806およびステップS807にて実行された処理と同様の処理を行う。すなわち、バックアップチェックデータ領域に、初期データ（この例では00H）が設定され、「00H」と「F0H」の排他的論理和がとられ、その結果と「16H」の排他的論理和がとられる。さらに、その結果と「DFH」の排他的論理和がとられる。そして、その結果（この例では「39H」）を反転した最終演算結果を得る。バックアップ領域の全データがそのまま保存されていれば、最終的な演算結果は、「C6H」、すなわちバックアップチェックデータ領域に設定されているデータと一致する。バックアップRAM領域内のデータにビット誤りが生じていた場合には、最終的な演算結果は「C6H」にならない。

【0262】

よって、払出制御用CPU371は、最終的な演算結果とバックアップチェックデータ領域に設定されているデータとを比較して、一致すればパリティ診断正常とする。一致しなければ、パリティ診断異常とする。

【0263】

以上のように、この実施の形態では、払出制御手段には、遊技機の電源が断しても、所定期間電源バックアップされる記憶手段（この例ではバックアップRAM）が設けられ、電源投入時に、払出制御用CPU371（具体的には払出制御用CPU371が実行するプログラム）は、記憶手段がバックアップ状態にあればバックアップデータにもとづいて払出状態を回復させる払出状態復旧処理（ステップS706）を行うように構成される。

【0264】

以下、払出状態復旧処理について説明する。

図50は、図33のステップS706に示された払出状態復旧処理の一例を示すフローチャートである。この例では、払出制御用CPU371は、バックアップRAMに保存されていた値をレジスタに復元する（ステップS861）。そして、バックアップRAMに保存されていたデータにもとづいて停電時の払出状態を復旧するための処理を行う。例えば、賞球中処理中フラグのセット等を行う。

【0265】

払出状態を復帰させると、この実施の形態では、払出制御用CPU371は、前回の電源断時の割込許可/禁止状態を復帰させるため、バックアップRAMに保存されていたパリティフラグの値を確認する（ステップS862）。パリティフラグがクリアであれば、割込許可設定を行う（ステップS863）。一方、パリティフラグがオンであれば、そのまま（ステップS701aで設定された割込禁止状態のまま）払出状態復旧処理を終える。

【0266】

なお、ここでは、払出状態復旧処理が終了すると払出制御メイン処理にリターンするように払出状態復旧処理プログラムが構成されているが、電力供給停止時処理において保存されているスタックポインタが指すスタックエリア（バックアップRAM領域にある）に記

10

20

30

40

50

憶されているアドレス（電源断時のNMI割込発生時に実行されていたアドレス）に戻るようによい。

【0267】

上述したように、初期設定処理を開始したあと、払出状態復旧処理を終える前まで、または初期化処理を終える前までは、割込禁止状態とする構成としたことで、割込みにより処理が中断されることを防止することができるため、初期設定、バックアップデータ記憶領域の内容に応じて行われる電源断時の払出状態に復旧させるか否かの判断、および復旧処理（または初期化処理）を確実に完了させることができる。なお、上記のように復旧処理を終える前まで割込禁止状態とする構成とした場合であっても、電源断時の割込禁止/許可状態をパリティフラグによりバックアップしているため、復旧処理において電源断時の割込禁止/許可状態を確実に復旧させることができる。

10

【0268】

図51は、遊技機の電源断時の電源低下やNMI割込信号（ここでは、電源断信号）の様子を示すタイミング図である。遊技機に対する電力供給が断たれると、最も高い直流電源電圧であるVSLの電圧値は徐々に低下する。そして、この例では、+22Vにまで低下すると、電源基板910に搭載されている電源監視用IC902から電源断信号（電圧低下信号）が出力される（ローレベルになる）。

【0269】

電源断信号は、電気部品制御基板（図51に示す例では主基板31および払出制御基板37）に導入され、CPU56および払出制御用CPU371のNMI端子に入力される。CPU56および払出制御用CPU371は、上述したNMI処理によって、所定の電力供給停止時処理を実行する。

20

【0270】

VSLの電圧値がさらに低下して所定値（この例では+9V）にまで低下すると、主基板31や払出制御基板37に搭載されているリセットIC651の出力がローレベルになり、CPU56および払出制御用CPU371がシステムリセット状態になる。なお、CPU56および払出制御用CPU371は、システムリセット状態とされる前に、電力供給停止時処理を完了している。

【0271】

VSLの電圧値がさらに低下してVcc（各種回路を駆動するための+5V）を生成することが可能な電圧を下回ると、各基板において各回路が動作できない状態となる。しかし、少なくとも主基板31や払出制御基板37では、電力供給停止時処理が実行され、CPU56および払出制御用CPU371がシステムリセット状態とされている。

30

【0272】

リセットIC976が電源断を検知するための所定値は、通常時の電圧より低い、払出制御用CPU371が暫くの間動作し得る程度の電圧である。また、リセットIC976が、払出制御用CPU371が必要とする電圧（この例では+5V）よりも高い電圧を監視するように構成されているので、払出制御用CPU371が必要とする電圧に対して監視範囲を広げることができる。従って、より精密な監視を行うことができる。

【0273】

また、この実施の形態では、電源基板910に搭載されている電源監視回路が、遊技機で使用される直流電圧のうちで最も高い電源VSLの電圧を監視して、その電源の電圧が所定値を下回ったら電圧低下信号（電源断検出信号）を発生する。図51に示すように、電源断検出信号が出力されるタイミングでは、IC駆動電圧は、まだ各種回路素子を十分駆動できる電圧値になっている。従って、IC駆動電圧で動作する払出制御基板37の払出制御用CPU371が所定の電力供給停止時処理を行うための動作時間が確保されている。

40

【0274】

なお、ここでも、電源監視回路は、遊技機で使用される直流電圧のうちで最も高い電源VSLの電圧を監視することになるが、電源断検出信号を発生するタイミングが、IC駆動

50

電圧で動作する電気部品制御手段が所定の電力供給停止時処理を行うための動作時間が確保されるようなタイミングであれば、監視対象電圧は、最も高い電源VSLの電圧でなくてもよい。すなわち、少なくともIC駆動電圧よりも高い電圧を監視すれば、電気部品制御手段が所定の電力供給停止時処理を行うための動作時間が確保されるようなタイミングで電源断検出信号を発生することができる。

【0275】

この場合、上述したように、監視対象電圧は、賞球カウントスイッチ301A等の遊技機の各種スイッチに供給される電圧が+12Vであることから、電源断時のスイッチオン誤検出の防止も期待できる電圧であることが好ましい。すなわち、スイッチに供給される電圧(スイッチ電圧)である+12V電源電圧が落ち始める以前の段階で、電圧低下を検出

10

【0276】

ただし、監視範囲が狭まるが、電圧監視回路および他の電圧監視回路の監視電圧として+5V電源電圧を用いることも可能である。その場合にも、電圧監視回路の検出電位は、他の電圧監視回路の検出電位よりも高く設定される。

【0277】

以上説明したように、電源断処理の際に電気部品制御手段がクリア信号を出力する構成としたことで、電源断状態となる前に電源断処理の際に出力ポートをクリアすることができるため、電源断状態となる前に各電気部品制御手段により制御される各電気部品を、適切な動作停止状態とすることができる。例えば、開放中の大入賞口を閉成させ、また開放中の可変入賞球装置15を閉成させ、さらには駆動状態にある払出モータ289の作動を停止させるなど、電気部品についての作動を停止させたあとに電源断状態とすることができる。従って、適切な停止状態で電源復旧を待機することが可能となる。

20

【0278】

また、上述したように、電源断処理の際に電気部品制御手段がクリア信号を出力する構成としたことで、主基板31は電断処理を実行し待機状態となっているにもかかわらず、払出制御基板37などの他の電気部品制御基板は電源が断たれずに復帰したような場合であっても、出力ポート57をクリアすることができるため、各電気部品制御手段により制御される各電気部品や各電気部品制御手段の動作状態などを適切な動作停止状態とすることができ、主基板31が待機状態となっているにもかかわらず各電気部品制御手段が制御動作を継続してしまうなどの誤動作を防止することができる。

30

【0279】

すなわち、例えば、主基板31が、待機状態となる直前に他の電気部品制御基板に対する制御コマンドの出力中であつたとしても、主基板31が遊技制御を中断しているにもかかわらず、他の電気部品制御基板(例えば、表示制御基板80、音制御基板70、ランプ制御基板35)が演出を継続してしまうなどの誤動作を防止することができる。また、例えば、主基板31が待機状態となる直前に、大入賞口または可変入賞球装置15が開放中であつたとしても、大入賞口および可変入賞球装置15が開放状態のままとされるようなことを防止することもできる。さらに、例えば、主基板31が、待機状態となる直前に管理

40

【0280】

また、上述したように、電源断処理の際に電気部品制御手段がクリア信号を出力する構成としたことで、払出制御基板37は電断処理を実行し待機状態となっているにもかかわらず、電気部品(例えば払出モータ289)などの所定の各部の電源が断たれずに復帰したような場合であっても、出力ポート372c, 372e, 372f, 372gをクリアすることができるため、所定の各部の動作状態などを適切な動作停止状態とすることができ、払出制御基板37が待機状態となっているにもかかわらず電気部品などの所定の各部が制御動作を継続してしまうなどの誤動作を防止することができる。

50

【0281】

すなわち、例えば、払出制御基板37が待機状態となる直前に管理コンピュータに対して情報を出力中であったとしても、誤った球貸し情報を出力し続けてしまうことを防止することができる。また、例えば、払出モータ289の駆動状態を継続してしまうなどの誤動作や、エラー表示用LED374に誤ったエラー表示がされることを防止することもできる。さらに、例えば、払出制御基板37が待機状態であるにもかかわらず、カードユニット50に信号（例えば、EXS信号、PRDY信号）を誤って出力してしまうことや、振分ソレノイドに対する不適切な制御を行ってしまうことを防止することができる。

【0282】

なお、上述した各実施の形態では、電源監視手段は、電源基板および電気部品制御基板のいずれかに設置されたが、どこに設置されていてもよく、遊技機の構造上の都合等に応じて任意の位置に設置することができる。

10

【0283】

そして、上記の各実施の形態では、記憶手段としてRAMを用いた場合を示したが、記憶手段として、電氣的に書き換えが可能な記憶手段であればRAM以外のものを用いてもよい。

【0284】

また、上述した各実施の形態では、遊技制御手段以外の他の電気部品制御手段として払出制御手段を例示したが、表示制御手段、音制御手段およびランプ制御手段についても、上述した制御を行うように構成し、停電発生NMI処理においてクリア信号を出力して、それぞれの電気部品制御手段が制御する電気部品の作動を停止するようにしてもよい。このように構成すれば、停止状態となる前に各電気部品の作動を停止状態にすることができ、適切な停止状態で電源復旧を待機することができる。また、各電気部品制御手段が待機状態となったにもかかわらず、それぞれの電気部品制御手段が制御する電気部品などの電源が断たれずに復旧した場合であっても、誤った演出の継続を中断することができる。例えば、ランプ制御手段であれば、始動記憶表示器18の点灯を誤って継続してしまうことを防止することができる。

20

【0285】

また、上記の実施の形態では、電源監視回路は電源基板910に設けられたが、電源監視回路は主基板31や払出制御基板37などの電気部品制御基板に設けられていてもよい。なお、電源回路が搭載された電気部品制御基板が構成される場合には、電源基板には、電源監視回路は搭載されない。

30

【0286】

上記の各実施の形態のパチンコ遊技機1は、始動入賞にもとづいて可変表示部9に可変表示される特別図柄の停止図柄が所定の図柄の組み合わせになると所定の遊技価値が遊技者に付与可能になる第1種パチンコ遊技機であったが、始動入賞にもとづいて開放する電動役物の所定領域への入賞があると所定の遊技価値が遊技者に付与可能になる第2種パチンコ遊技機や、始動入賞にもとづいて可変表示される図柄の停止図柄が所定の図柄の組み合わせになると開放する所定の電動役物への入賞があると所定の権利が発生または継続する第3種パチンコ遊技機であっても、本発明を適用できる。

40

【0287】

さらに、パチンコ遊技機に限られず、スロット機等においても、何らかの動作をする電気部品が備えられている場合などには本発明を適用することができる。

【0288】

【発明の効果】

以上のように、本発明によれば、遊技機を、マイクロコンピュータが搭載された制御基板には、マイクロコンピュータが電気部品の制御にかかわる指令信号を出力するための出力ポートが設けられ、マイクロコンピュータは、第1の電源監視手段からの検出信号により記憶手段の記憶内容が正常であるか否かを診断するためのチェックデータを生成して当該記憶手段に保存する処理を含む電力供給停止時処理を実行する電力供給停止時処理実行手

50

段と、電力供給停止時処理にて前記電気部品の作動を停止させるためのクリア信号を出力して、クリア信号にもとづいて出力ポートをオフ状態とするクリア手段と、を有し、第2の電源監視手段からのシステムリセット信号に応じて非動作状態とされ、第2の電源監視手段は、監視する直流電圧が前記第1の電源監視手段が検出信号を出力したあと第2の電源監視手段がシステムリセット信号を出力するまでの所定期間内に、電力供給停止時処理実行手段により電力供給停止時処理が完了するように設定された検出電圧に低下したときに第2の条件が成立したとしてシステムリセット信号を出力する構成としたので、クリア信号によって停止状態となる前に電気部品の作動を停止させることができ、マイクロコンピュータに制御される電気部品を適切な状態として電源断状態とすることができるため、適切な停止状態で電源復旧を待機することができる。また、停止状態となる前に出力ポートがクリアされることにより、停止状態となる前に電気部品の作動を停止させることができ、マイクロコンピュータに制御される電気部品を適切な状態として電源断状態とすることができるため、適切な停止状態で電源復旧を待機することができる。また、所定の電力供給停止時処理を確実に実行することができる。従って、電力供給停止時処理の実行の際のクリア信号出力を確実に行うことができる。さらに、第1の電源監視手段による検出信号出力のあとに第2の条件が成立するように調整することにより、電力供給停止時処理の完了後にシステムリセットされるよう構成することができるため、電源断状態となる前に電力供給停止時処理を確実に完了させることができる。従って、電源断状態となる前に、確実に電気部品の作動を停止させることができる。また、早期に電源電圧の低下を検出することができるため、電源電圧の低下にもとづく電力供給停止時処理などの対応を迅速にとることができる。さらに、電力供給停止時処理の完了後にシステムリセット信号を出力することができるため、電源断状態となる前に、電力供給停止時処理を確実に完了させることができる。従って、電源断状態となる前に、確実に電気部品の作動を停止させることができる。

10

20

【0290】

遊技機は遊技者が所定の遊技を行った結果が所定の態様となった場合に遊技者に有利な特定遊技状態に制御可能であって、マイクロコンピュータが特定遊技状態で開閉される大入賞口の開放を指示する指令信号を出力し大入賞口がクリア信号によって閉状態とされるように構成されている場合には、停止状態となる前に開放状態にある大入賞口を閉成させることができ、大入賞口が開放状態とされたまま電源断状態とされることを回避することができるため、適切な停止状態で電源復旧を待機することができる。

30

【0294】

第1の電源監視手段が、マイクロコンピュータが搭載された制御基板とは別個に設けられた電源基板に搭載され、第2の電源監視手段が、制御基板に搭載されているとした場合には、電源監視手段による検出信号を各制御基板にてそれぞれ取り込むことのできるため、1つの電源監視手段からの検出信号を各制御基板でそれぞれ利用することができる。すなわち、簡単な構成で電源の監視を行うことができる。

【0296】

マイクロコンピュータが、電力供給停止時処理においてバックアップ記憶が格納されている領域へのアクセスを禁止する処理を実行するとした場合には、電源電圧が低下していくことに伴って生ずる可能性がある異常動作に起因するバックアップ記憶が格納されている領域（例えば、RAM）の内容破壊等を確実に防止することができ、その後の電源投入時に復旧されるRAMの保存データを確実に保護することができる。

40

【図面の簡単な説明】

【図1】パチンコ遊技機を正面からみた正面図である。

【図2】パチンコ遊技機の遊技盤を正面からみた正面図である。

【図3】パチンコ遊技機の機構板を背面からみた背面図である。

【図4】遊技制御基板（主基板）の回路構成例を示すブロック図である。

【図5】払出制御基板の回路構成例を示すブロック図である。

【図6】電源監視および電源バックアップのためのCPU周りの一構成例を示すブロック

50

図である。

【図 7】電源基板の一構成例を示すブロック図である。

【図 8】主基板における CPU が実行するメイン処理の例を示すフローチャートである。

【図 9】遊技状態復旧処理を実行するか否かの決定方法の例を示す説明図である。

【図 10】初期化処理の例を示すフローチャートである。

【図 11】2 ms タイマ割込処理の例を示すフローチャートである。

【図 12】初期設定処理の例を示すフローチャートである。

【図 13】遊技制御処理の例を示すフローチャートである。

【図 14】各乱数を示す説明図である。

【図 15】打球が始動入賞口に入賞したことを判定する処理を示すフローチャートである 10

。【図 16】可変表示の停止図柄を決定する処理およびリーチ種類を決定する処理を示すフローチャートである。

【図 17】大当たり判定の処理を示すフローチャートである。

【図 18】特別図柄プロセス処理を示すフローチャートである。

【図 19】普通図柄プロセス処理を示すフローチャートである。

【図 20】ゲートスイッチ処理を示すフローチャートである。

【図 21】普通図柄に関する当り判定用乱数の当たり / はずれを示す説明図である。

【図 22】普通図柄判定処理を示すフローチャートである。

【図 23】普通図柄変動処理を示すフローチャートである。 20

【図 24】普通図柄停止処理を示すフローチャートである。

【図 25】停電発生 NMI 処理の例を示すフローチャートである。

【図 26】バックアップパリティデータ作成方法の例を説明するための説明図である。

【図 27】遊技状態復旧処理の例を示すフローチャートである。

【図 28】払出制御コマンドのコマンド形態の一例を示す説明図である。

【図 29】払出制御コマンドの内容の一例を示す説明図である。

【図 30】払出制御コマンドの送出形態の他の例を示すタイミング図である。

【図 31】払出制御コマンドの送出形態の一例を示すタイミング図である。

【図 32】電源監視および電源バックアップのための払出制御用 CPU 周りの一構成例を示すブロック図である。 30

【図 33】払出制御用 CPU が実行するメイン処理の例を示すフローチャートである。

【図 34】払出制御用 CPU の初期設定処理の一例を示すフローチャートである。

【図 35】払出制御用 CPU の初期化処理の一例を示すフローチャートである。

【図 36】払出制御用 CPU のタイマ割込処理の例を示すフローチャートである。

【図 37】払出制御手段における RAM の一構成例を示す説明図である。

【図 38】払出制御用 CPU のコマンド受信処理の例を示すフローチャートである。

【図 39】払出制御用 CPU が実行する払出制御処理の例を示すフローチャートである。

【図 40】スイッチ処理の例を示すフローチャートである。

【図 41】コマンド解析実行処理の例を示すフローチャートである。

【図 42】払出停止状態設定処理の例を示すフローチャートである。 40

【図 43】プリペイドカードユニット制御処理の例を示すフローチャートである。

【図 44】球貸し制御処理の例を示すフローチャートである。

【図 45】球貸し制御処理の例を示すフローチャートである。

【図 46】賞球制御処理の例を示すフローチャートである。

【図 47】賞球制御処理の例を示すフローチャートである。

【図 48】払出制御用 CPU が実行する停電発生 NMI 処理の例を示すフローチャートである。

【図 49】バックアップパリティデータ作成方法の例を説明するための説明図である。

【図 50】払出制御用 CPU が実行する払出状態復旧処理の例を示すフローチャートである。 50

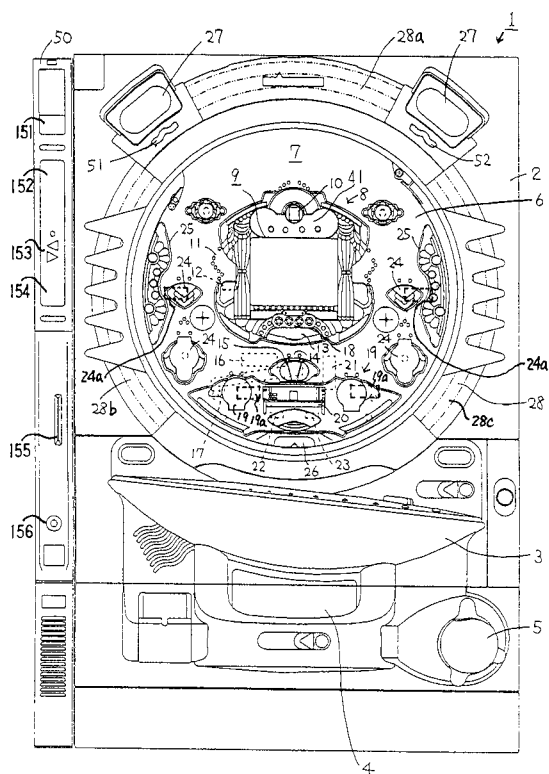
【図 5 1】遊技機の電源断時の電源低下や N M I 信号の様子の例を示すタイミング図である。

【符号の説明】

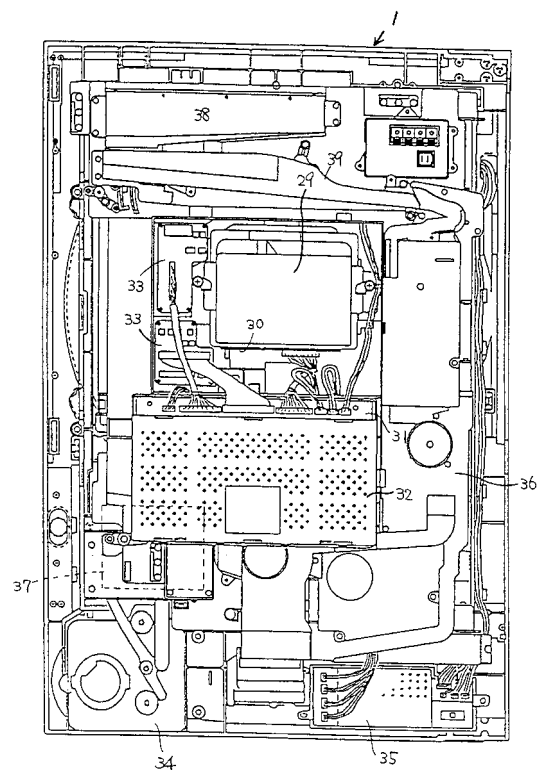
- 1 パチンコ遊技機
- 3 1 主基板
- 3 7 払出制御基板
- 3 7 2 c , 3 7 2 e , 3 7 2 f , 3 7 2 g 出力ポート (I / O ポートの出力部)
- 5 3 基本回路
- 5 6 C P U
- 5 7 7 , 5 7 8 出力ポート (I / O ポートの出力部)
- 3 7 1 払出制御用 C P U
- 6 5 1 , 9 7 6 リセット I C
- 9 0 2 電源監視用 I C
- 9 1 0 電源基板

10

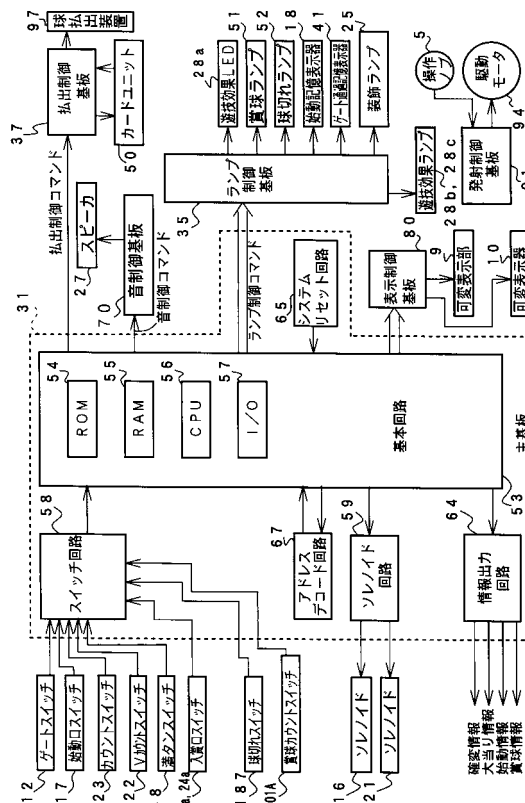
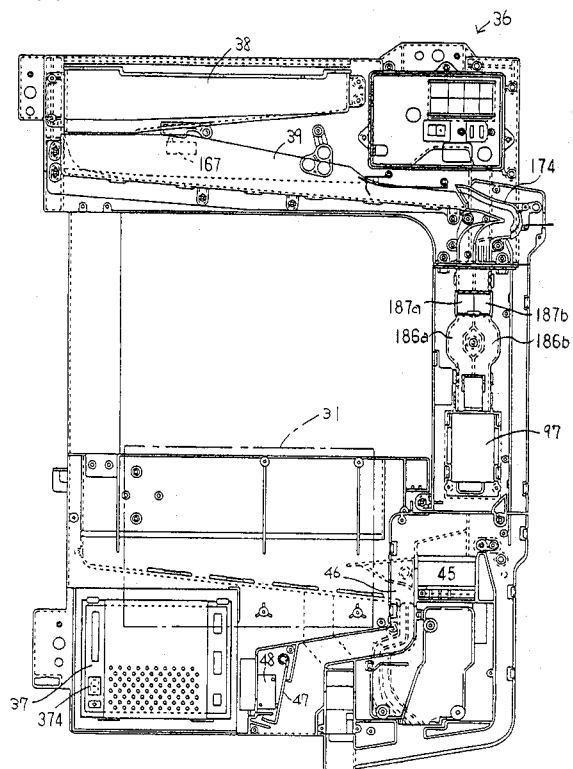
【図 1】



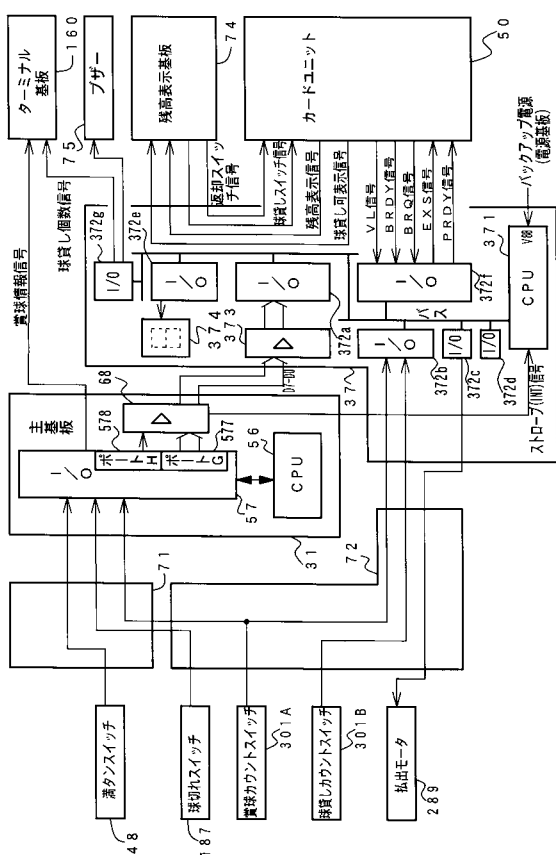
【図 2】



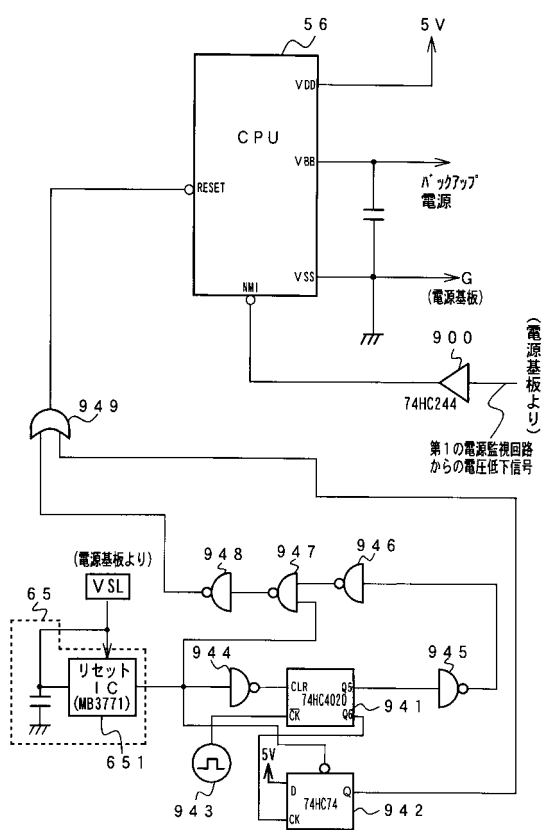
【 図 4 】



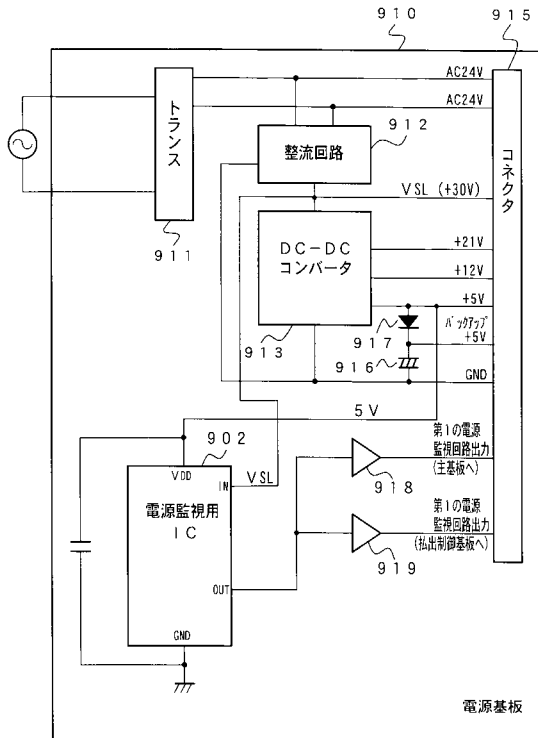
【 図 5 】



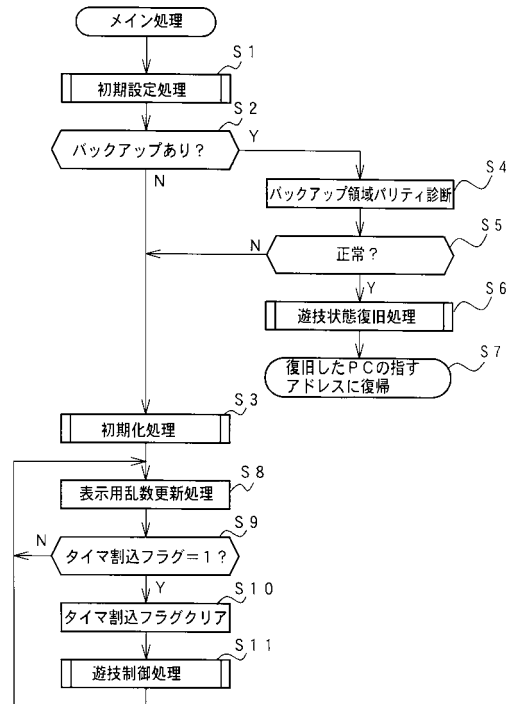
【 図 6 】



【図 7】



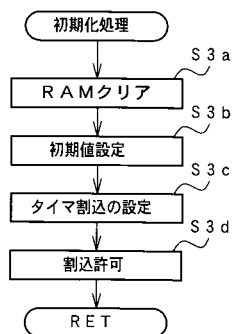
【図 8】



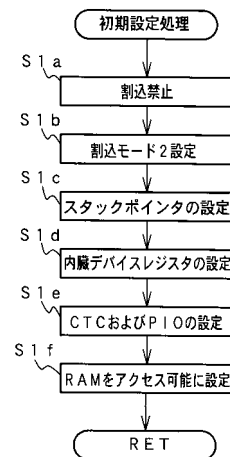
【図 9】

| バックアップ フラグの値 | 55H | 55H 以外 |
|-----------------|-----|-----------|
| チェック結果 | | |
| 正常 | 復旧 | 初期化 |
| 異常 | 初期化 | 初期化 |

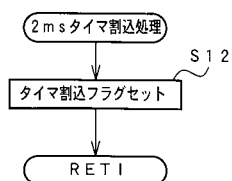
【図 10】



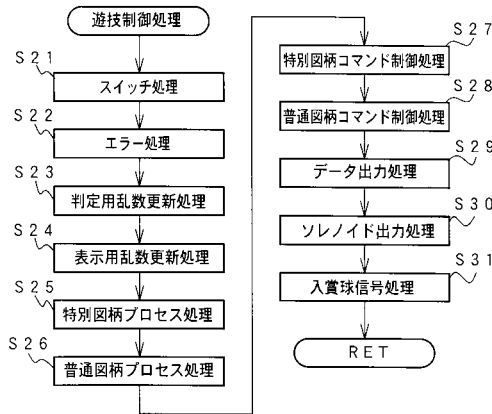
【図 12】



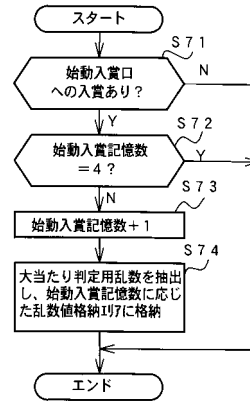
【図 11】



【図 13】



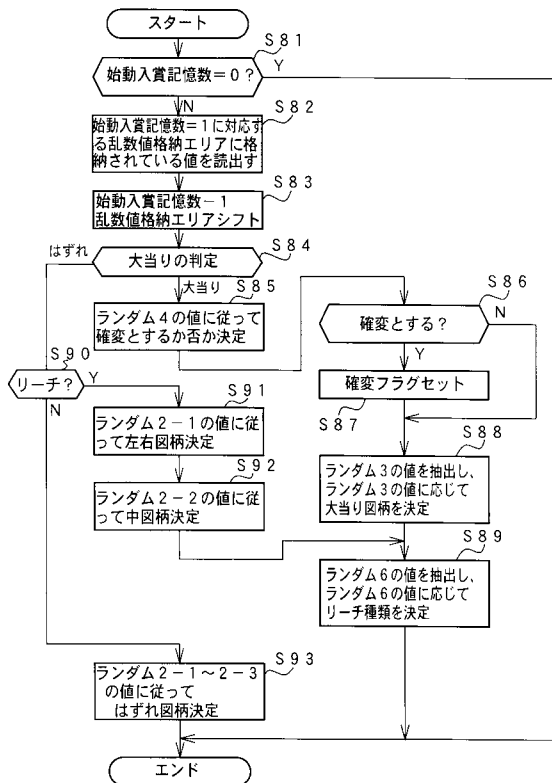
【図 15】



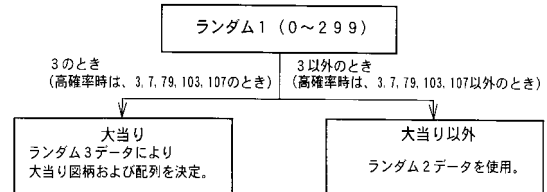
【図 14】

| ランダム | 範囲 | 用途 | 加算 |
|------|--------|-----------|--------------------------------|
| 1 | 0~299 | 大当たり決定用 | 0.002秒毎に1ずつ加算 |
| 2-1 | 左0~11 | はずれ図柄決定用 | 0.002秒毎および割り込み処理 余り時間に1ずつ加算 |
| 2-2 | 中0~11 | | ランダム2-1の桁上げごとに 1ずつ加算 |
| 2-3 | 右0~11 | | ランダム2-2の桁上げごとに 1ずつ加算 |
| 3 | 0~11 | 大当たり図柄決定用 | 0.002秒毎に1ずつ加算 |
| 4 | 0~10 | 確変判定用 | 0.002秒毎に1ずつ加算 |
| 5 | 0~1530 | リーチ判定用 | 0.002秒毎および割り込み処理 余り時間に1ずつ加算 |
| 6 | 0~29 | リーチ種類決定用 | 0.002秒毎および割り込み処理 余り時間に1ずつ加算 |
| 7 | 0~13 | 当り判定用 | 0.002秒毎に1ずつ加算 |

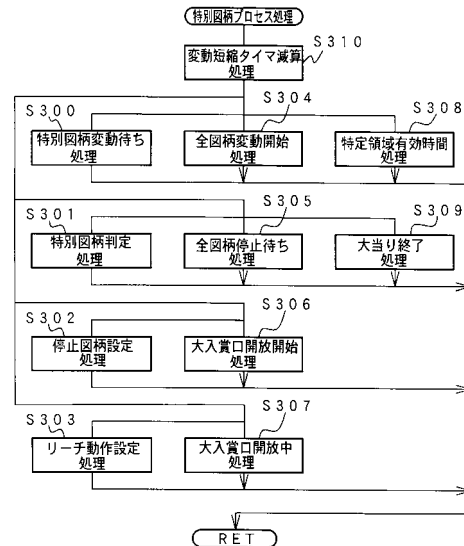
【図 16】



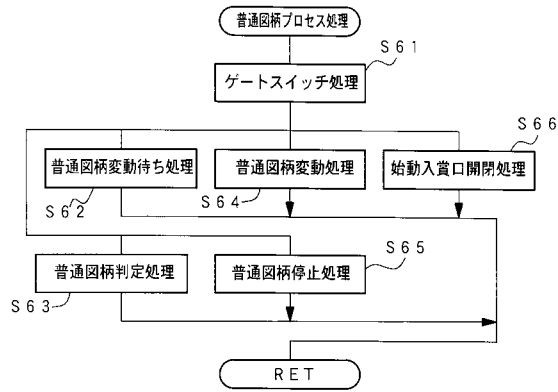
【図 17】



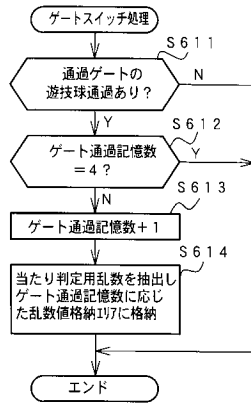
【図 18】



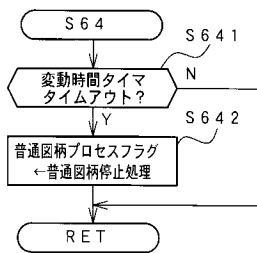
【図 19】



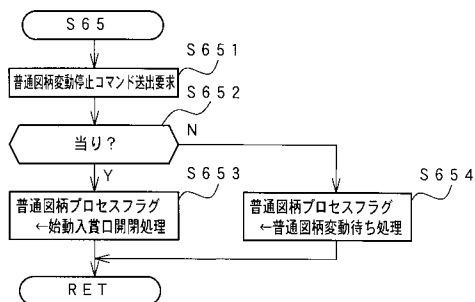
【図 20】



【図 23】



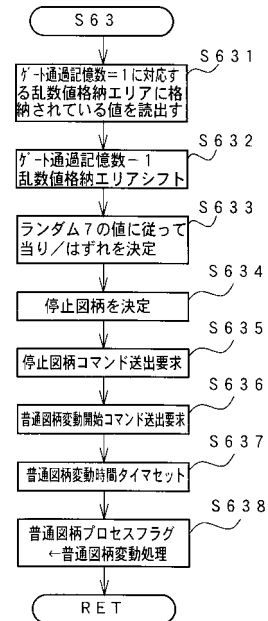
【図 24】



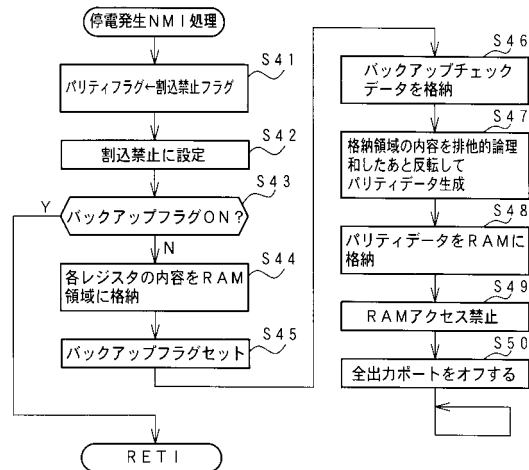
【図 21】

| | 低確率時 | 高確率時 |
|-----|-----------|--------|
| 当り | 3, 5, 7 | 3 ~ 12 |
| はずれ | 3, 5, 7以外 | 13 |

【図 22】



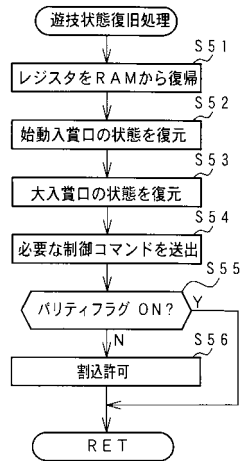
【図 25】



【図 26】

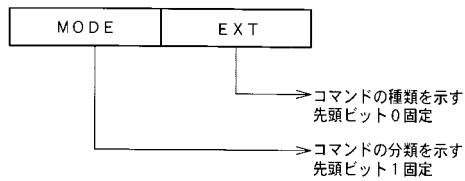
| | |
|---------|-----|
| 初期データ | 00H |
| データ#1 | F0H |
| データ#2 | 16H |
| データ#3 | DFH |
| パリティデータ | C6H |

【図 27】

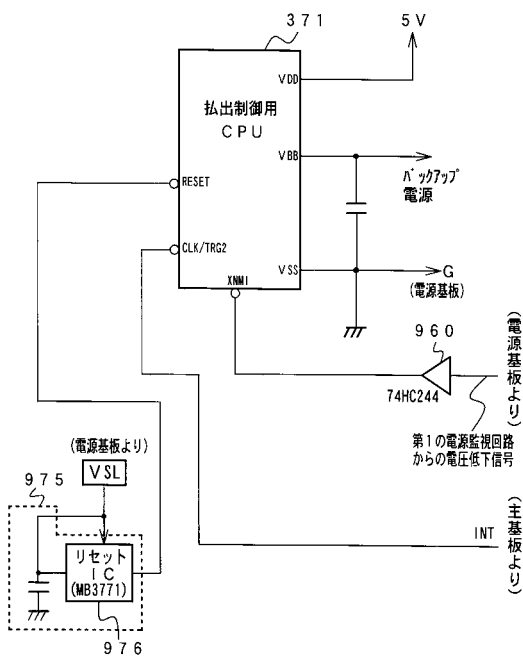


【図 28】

(払出制御コマンド)



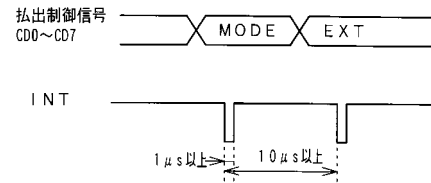
【図 32】



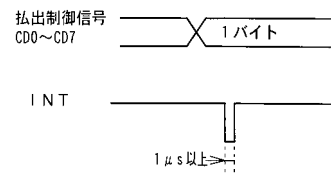
【図 29】

| MODE | EXT | 名称 | 内容 |
|------|-----|----------|----------------|
| F F | 0 0 | 払出可能状態指定 | 払い出しできることを指定 |
| F F | 0 1 | 払出停止状態指定 | 払い出しできないことを指定 |
| F 0 | X X | 賞球回数指定 | 賞球により払い出す個数を指定 |

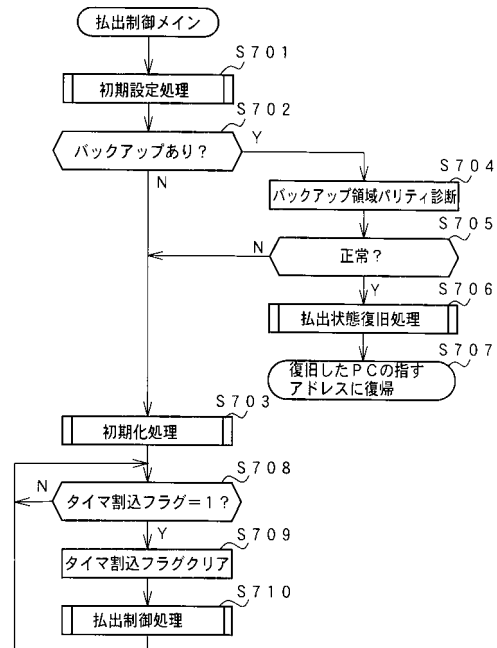
【図 30】



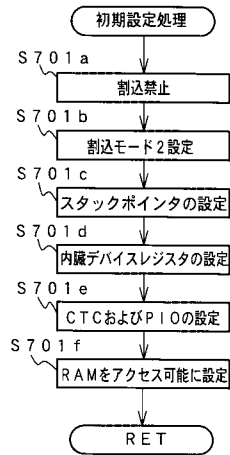
【図 31】



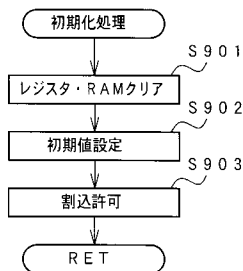
【図 33】



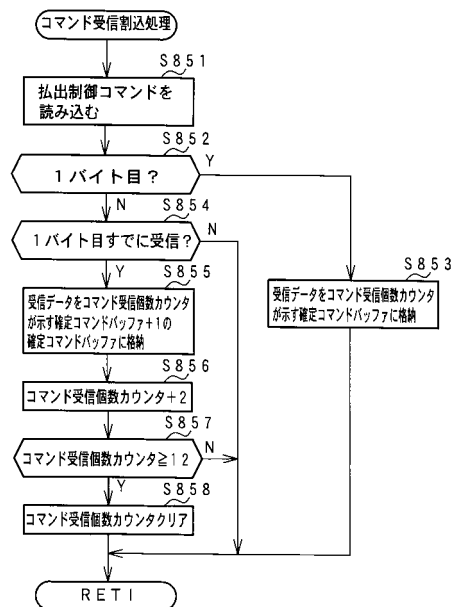
【図 3 4】



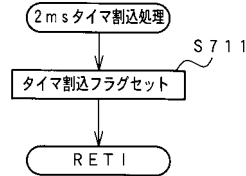
【図 3 5】



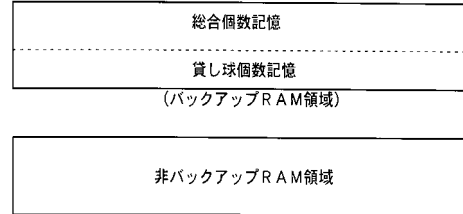
【図 3 8】



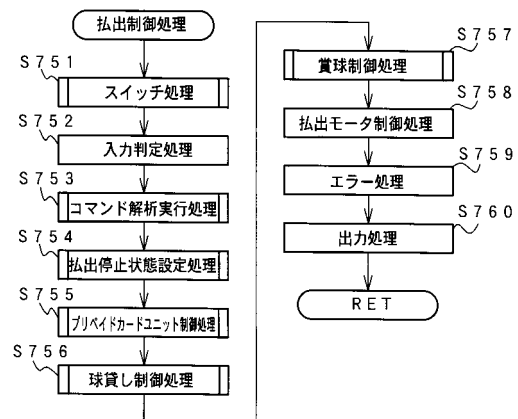
【図 3 6】



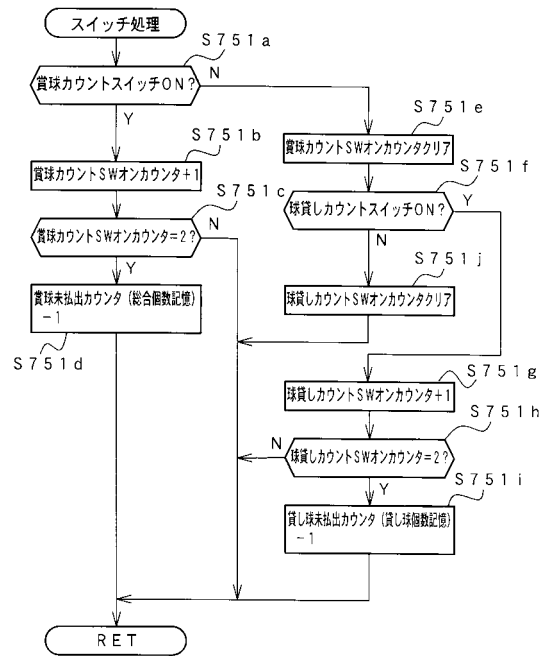
【図 3 7】



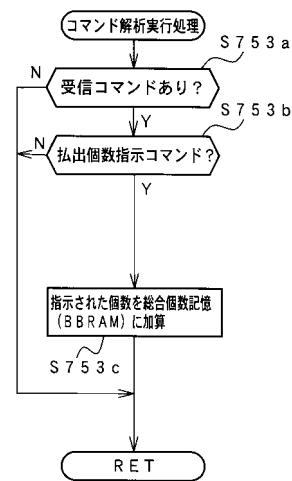
【図 3 9】



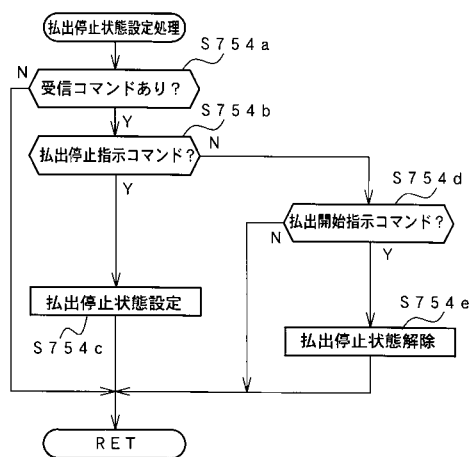
【図 40】



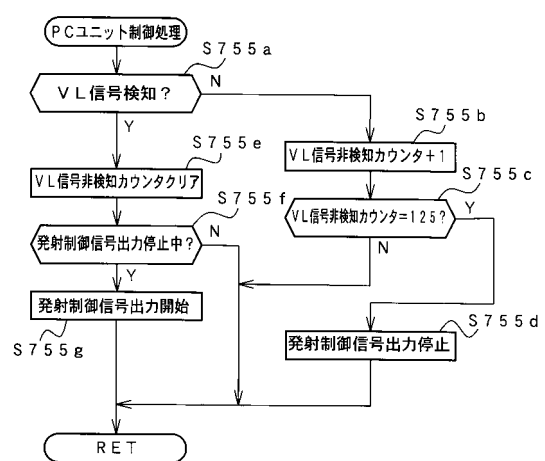
【図 41】



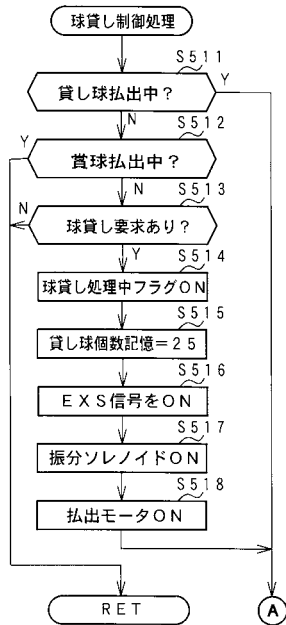
【図 42】



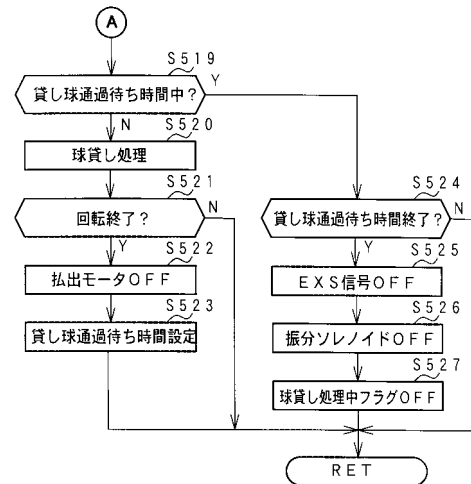
【図 43】



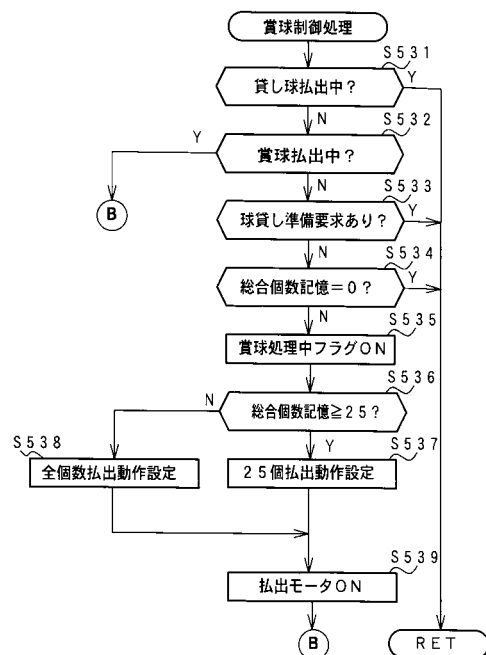
【図 4 4】



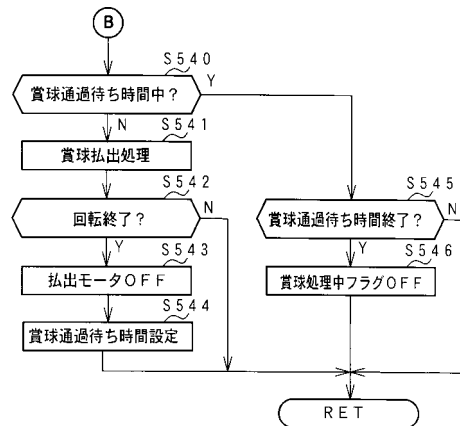
【図 4 5】



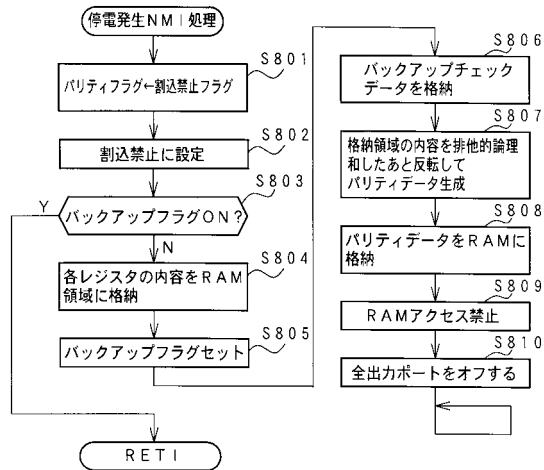
【図 4 6】



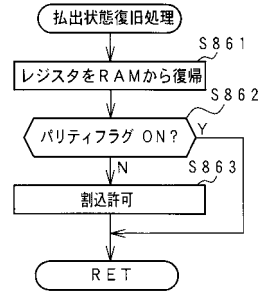
【図 4 7】



【図 48】



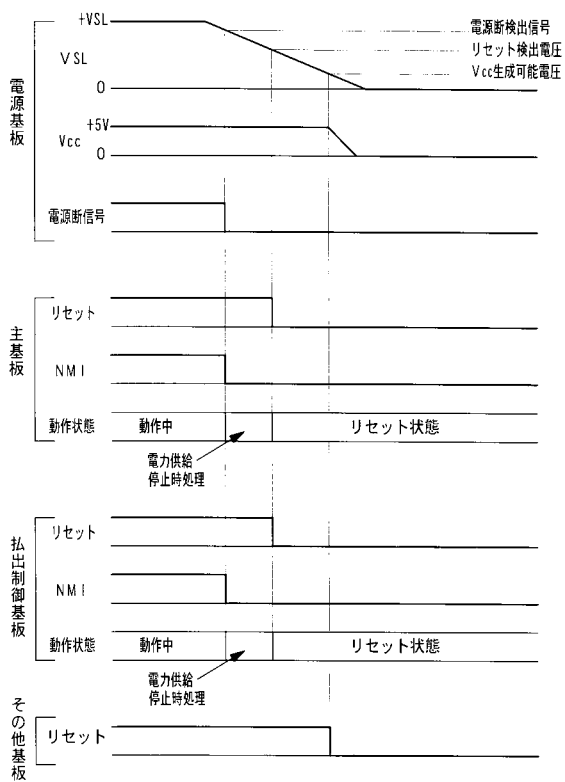
【図 50】



【図 49】

| | |
|---------|-----|
| 初期データ | 00H |
| データ#1 | F0H |
| データ#2 | 16H |
| データ#3 | DFH |
| パリティデータ | C6H |

【図 51】



フロントページの続き

(72)発明者 近藤 武宏
群馬県桐生市境野町6丁目460番地 株式会社三共内

審査官 土屋 保光

(56)参考文献 特開平10-085421(JP,A)
特開平10-260912(JP,A)
実開平04-067733(JP,U)

(58)調査した分野(Int.Cl.⁷, DB名)
A63F 7/02
G06F 1/00 330 - 335
G06F 1/00 341