(19)日本国特許庁(JP)　(12)公開特許公報(A)　(11)特許出願公開番号
特開2008-43152
(P2008-43152A)
(43)公開日　平成20年2月21日(2008.2.21)

(51)Int.Cl.		F I		テーマコード（参考）
H02M 3/28	(2006.01)	H02M 3/28	Q	5H730

審査請求 未請求　請求項の数 6　ＯＬ　（全 23 頁）

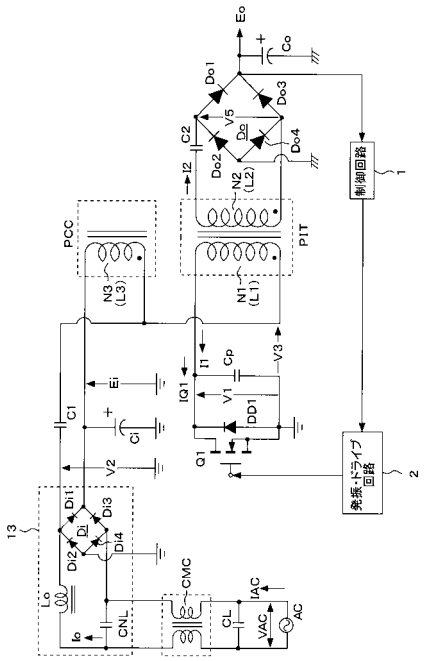
(21)出願番号　特願2006-217705 (P2006-217705)
(22)出願日　平成18年8月10日 (2006.8.10)

(71)出願人　000002185
ソニー株式会社
東京都港区港南１丁目７番１号
(74)代理人　100086841
弁理士　脇　篤夫
(74)代理人　100114122
弁理士　鈴木　伸夫
(74)代理人　100128680
弁理士　和智　滋明
(72)発明者　安村　昌之
東京都品川区東五反田２丁目２０番４号
ソニー・ヒューマンキャピタル株式会社内

Ｆターム(参考)　5H730 AA14 AA18 AS01 BB23 BB62 BB72 BB80 BB95 CC04 DD04 EE04 EE07 EE59 EE72 FD01 FG01

(54)【発明の名称】スイッチング電源回路

(57)【要約】　（修正有）
【課題】力率改善機能を有し、電力変換効率の向上、回路構成部品の削減を図るスイッチング電源回路を提供する。
【解決手段】コンバータ部は、パワーチョークコイルＰＣＣと、コンバータトランスＰＩＴと、パワーチョークコイルＰＣＣのインダクタＬ３とともに第１の共振回路を形成し、漏れインダクタＬ１とともに第２の１次側直列共振回路を形成する１次側直列共振コンデンサＣ１とを有し、スイッチング素子Ｑ１によってこれらの共振回路に交流電力を供給する。また、力率改善回路１３と、力率改善回路１３と交流電源ＡＣとの間に配置されたコモンモードフィルタ部とを具備する。そして、１次側整流素子Ｄｉの入力側に１次側直列共振コンデンサＣ１を接続し、力率改善回路１３の高速スイッチングダイオードを１次側整流素子Ｄｉと共用し、力率改善回路１３とコモンモードフィルタ部のコンデンサをコンデンサＣＮＬで共用した。
【選択図】図５



【特許請求の範囲】
【請求項１】
交流電源からの入力交流電力を１次側直流電力に変換する１次側整流平滑部と、前記１次側直流電力を交流電力に変換し、さらに２次側直流電力に変換するコンバータ部と、力率を改善する力率改善部と、前記力率改善部と前記交流電源との間に介在されるコモンモードフィルタ部と、を備えるスイッチング電源回路であって、
前記１次側整流平滑部は、
交流電源からの入力交流電力を入力して整流する１次側整流素子と、
前記１次側整流素子からの電力を平滑する１次側平滑コンデンサと、
を具備し、
前記コンバータ部は、
前記１次平滑コンデンサに一端が接続されるパワーチョークコイルと、
前記パワーチョークコイルの他端に接続される１次巻線と、前記１次巻線と磁気的に疎結合とされる２次巻線と、を有するコンバータトランスと、
前記１次側整流平滑部から供給される前記１次側直流電力を、前記交流電力に変換するスイッチング素子と、
前記スイッチング素子をオン・オフ駆動する発振・ドライブ回路と、
前記パワーチョークコイルとともに第１の１次側直列共振回路を形成し、前記１次巻線に生じる漏れインダクタとともに第２の１次側直列共振回路を形成する１次側直列共振コンデンサと、
前記２次巻線に生じる漏れインダクタとともに２次側直列共振回路を形成する２次側直列共振コンデンサと、
前記２次側直列共振回路に接続される２次側整流素子と、
前記２次側整流素子に接続されて平滑された出力直流電圧を得るようにされる２次側平滑コンデンサと、
前記出力直流電圧の値を所定の値とするように周波数が可変とされる制御信号を前記発振・ドライブ回路に供給する制御回路と、を具備し、
前記力率改善部は、
前記１次側直列共振コンデンサが前記１次側整流素子の入力側の一端に接続され、前記１次側整流素子が前記１次側整流平滑部の整流素子として機能するとともに、前記コンバータ部の１次側に流れる共振電流を整流できるように高速スイッチング素子で形成され、
前記１次側整流素子の入力側に力率改善用インダクタとコンデンサとの直列接続回路を具備し、
前記コモンモードフィルタ部は、
コモンモードチョークコイルとアクロスコンデンサとして機能する前記力率改善部の前記コンデンサを具備する、
スイッチング電源回路。
【請求項２】
前記コンバータ部は、
前記第１の１次側直列共振回路の共振周波数の値が前記第２の１次側直列共振回路の共振周波数の値の略２倍に設定されることを特徴とする請求項１に記載のスイッチング電源回路。
【請求項３】
前記コンバータ部は、
前記２次側平滑コンデンサと接続される負荷に供給される負荷電力が所定の値である場合に、前記スイッチング素子のターンオフ時における前記スイッチング素子に流れる電流の値および前記スイッチング素子に印加される電圧の値をいずれも零とするように前記第１の直列共振回路の共振周波数および前記第２の直列共振回路の共振周波数が設定されることを特徴とする請求項１に記載のスイッチング電源回路。
【請求項４】

前記力率改善部のコンデンサは、
第１コンデンサと第２コンデンサとの直列接続回路によって形成され、
前記第１コンデンサと前記第２コンデンサとの接続点が前記１次側整流素子の出力側の基準電位点に接続されることを特徴とする請求項１に記載のスイッチング電源回路。
【請求項５】
前記力率改善部のコンデンサは、
第１コンデンサと第２コンデンサとの直列接続回路および前記直列接続回路に並列に接続された第３のコンデンサによって形成され、
前記第１コンデンサと前記第２コンデンサとの接続点が前記１次側整流素子の出力側の基準電位点に接続されることを特徴とする請求項１に記載のスイッチング電源回路。
【請求項６】
前記コンバータ部は、さらに、
前記スイッチング素子が非導通のときに導通する補助スイッチング素子とクランプ用コンデンサとの直列回路とによって前記スイッチング素子の両端に生じる電圧をクランプするアクティブ電圧クランプ回路を有する請求項１に記載のスイッチング電源回路。
【発明の詳細な説明】
【技術分野】
【０００１】
本発明は、各種電子機器の電源として備えられるスイッチング電源回路に関する。
【背景技術】
【０００２】
近年、商用電源を整流して所望の直流電圧を得る電源回路としては、大部分がスイッチング方式の電源回路とされている。スイッチング電源回路はスイッチング周波数を高くすることによりトランスその他のデバイスを小型にすると共に、大電力のＤＣ－ＤＣコンバータとして各種の電子機器の電源として使用されている。
【０００３】
ところで、商用電源は正弦波の交流電圧であるが、商用電源を整流素子と平滑コンデンサとを用いる平滑・整流回路において整流および平滑を行う場合には、平滑・整流回路のピークホールド作用のために、商用電源からスイッチング電源回路には、交流電圧のピーク電圧付近の短時間だけ電流が流れ込むこととなり、商用電源から電源回路に流れ込む電流は、正弦波とは大きく異なる歪み波形になってしまう。そして、電源の利用効率を示す力率が損なわれるという問題が生じる。また、このような歪み電流波形となることによって発生する商用電源周期の高調波を抑圧するための対策が必要とされてしまう。これらの問題を解決するために、従来において力率改善を図る技術として、いわゆるアクティブフィルタを用いる手法が知られている（例えば特許文献１参照）。
【０００４】
図１４にこのようなアクティブフィルタの基本構成を示す。図１４においては、商用の交流電源ＡＣにコモンモードノイズを抑圧するためのコモンモードチョークコイルＣＭＣ１およびコモンモードチョークコイルＣＭＣ２の２個コモンモードチョークコイルと、３個のアクロスコンデンサＣＬとからなるコモンモードフィルタを介して、交流電源ＡＣにブリッジ整流器として構成される１次側整流素子Ｄｉの入力側を接続している。この１次側整流素子Ｄｉの出力側の正極／負極ラインに対しては、ノーマルモードノイズを防止するためのインダクタＬＮと２個のコンデンサＣＮとで構成されるノーマルモードフィルタを介してステップアップ型のコンバータが接続され、その出力には並列に２次側平滑コンデンサＣｏｕｔが接続され、その両端電圧として直流電圧Ｖｏｕｔが得られる。この直流電圧Ｖｏｕｔは、ＤＣ－ＤＣコンバータ１１０の入力電圧として供給される。そして、ＤＣ－ＤＣコンバータ１１０の２次側には出力直流電圧Ｅｏｕｔが得られる。
【０００５】
そして、力率改善のための構成としては、インダクタＬ１００、高速リカバリ型の高速スイッチングダイオードＤ１００、スイッチング素子Ｑ１００からなるステップアップ型

のコンバータ、および乗算器１１１を主なる構成要素とするステップアップ型のコンバータの制御部と、を備える。インダクタＬ１００、高速スイッチングダイオードＤ１００は、１次側整流素子Ｄｉの正極出力端子と、２次側平滑コンデンサＣｏｕｔの正極端子との間に、直列に接続されて挿入される。抵抗Ｒｉは、１次側整流素子Ｄｉの負極出力端子（１次側アース）と２次側平滑コンデンサＣｏｕｔの負極端子との間に挿入される。また、スイッチング素子Ｑ１００は、例えば、ＭＯＳ－ＦＥＴとされ、インダクタＬ１００と高速スイッチングダイオードＤ１００の接続点と、１次側アース間に挿入される。また、高速スイッチングダイオードＤ１００の空乏層容量と漏れインダクタンスとで生じる共振を吸収するための抵抗ＲｓｎとコンデンサＣｓｎとから成るスナバ回路が設けられている。

【０００６】

乗算器１１１に対しては、電流検出ラインＬｉおよび波形入力ラインＬｗが接続され、さらに電圧検出ラインＬｖが接続される。そして、乗算器１１１は、電流検出ラインＬｉから入力される１次側整流素子Ｄｉの負極出力端子に流れる整流電流Ｉｉｎに応じた信号を抵抗Ｒｉの両端から検出する。また、波形入力ラインＬｗから入力される１次側整流素子Ｄｉの正極出力端子の整流電圧Ｖｉｎに応じた信号を検出する。この整流電圧Ｖｉｎは、商用の交流電源ＡＣからの交流入力電圧の波形を絶対値化したものである。さらに、電圧検出ラインＬｖから入力される２次側平滑コンデンサＣｏｕｔの直流電圧Ｖｏｕｔと所定の基準電圧との差分である誤差電圧を検出する。そして、乗算器１１１からは、スイッチング素子Ｑ１００を駆動するためのドライブ信号が出力される。

【０００７】

乗算器１１１によって制御部されるステップアップ型のコンバータでは、電流検出ラインＬｉから検出した整流電流Ｉｉｎに応じた信号と、上記電圧検出ラインＬｖから検出した誤差電圧とを乗算し、この乗算結果と、波形入力ラインＬｗから検出した整流電圧Ｖｉｎに応じた信号との誤差を検出する。そしてこの誤差信号を増幅した後に、ＰＷＭ（Ｐｕｌｓｅ　Ｗｉｄｔｈ　Ｍｏｄｕｌａｔｉｏｎ）変換を行い、ハイレベルとローレベルとの２値信号によって、スイッチング素子Ｑ１００を制御する。このようにして、２入力フィードバック系が構成され、直流電圧Ｖｏｕｔの値が所定の値とされるとともに、整流電圧Ｖｉｎに対して整流電流Ｉｉｎを相似形の波形とする。この結果、商用の交流電源ＡＣから１次側整流素子Ｄｉに印加される交流入力電圧ＶＡＣと、１次側整流素子Ｄｉに流れ込む交流入力電流ＩＡＣの波形も相似形となって、力率がほぼ１に近付くようにして力率改善が図られることになる。

【０００８】

しかしながら、図１４に示した構成による電源回路では、次のような問題を有している。図１４に示す電源回路における電力変換効率としては、前段のアクティブフィルタに対応するＡＣ電力からＤＣ電力への変換効率と、後段のＤＣ－ＤＣコンバータ１１０におけるＤＣ電力からＤＣ電力への変換効率とを総合したものとなる。つまり、図１４に示される回路の総合的な電力変換効率（総合効率）としては、これらの電力変換効率の値を乗算した値となるものであり、各々１以下となる数の積であるので、総合効率は低下してしまう。

【０００９】

また、アクティブフィルタ回路はハードスイッチング動作であることから、ノイズの発生が大きいため、厳重なノイズ抑制対策が必要となる。このため、図１４に示した回路では、商用の交流電源ＡＣのラインに対して、コモンモードノイズに対応するためにコモンモードチョークコイルＣＭＣ１とコモンモードチョークコイルＣＭＣ２、アクロスコンデンサＣＬによるコモンノイズフィルタを設けている。また、ノーマルモードノイズに対応するために、１個のインダクタＬＮと２個のコンデンサＣＮから成るノーマルモードノイズフィルタを設けている。さらに、整流用の高速リカバリ型の高速スイッチングダイオードＤ１００に対しては、抵抗ＲｓｎとコンデンサＣｓｎとから成るスナバ回路を設けている。このようにして、多くの部品点数によるノイズ対策が必要であり、コストアップおよび電源回路基板の実装面積の大型化を招いている。

【００１０】
さらに、スイッチング素子Ｑ１００のスイッチング周波数は、例えば、６０ｋＨｚの固定の周波数であるのに対して、後段のＤＣ／ＤＣコンバータ１１０においては、例えば、電流共振コンバータのようなスイッチング周波数を変化させて出力直流電圧Ｅｏｕｔを一定に保つ定電圧制御方式とするコンバータを採用する場合には、そのスイッチング周波数は８０ｋＨｚ～２００ｋＨｚの範囲で可変となる。このようにして両者のスイッチングタイミング（クロック）は別個独立であるので、各々のクロックを基準に働く両者のスイッチング動作により、アース電位は干渉しあって不安定になり、例えば異常発振が生じやすくなる。これにより、例えば回路設計が難しいものとなったり、信頼性を劣化させたりするなどの問題も招くことになる。

【特許文献１】特開平６－３２７２４６号公報

【発明の開示】

【発明が解決しようとする課題】

【００１１】
本発明は、上述した課題を解決し、従来に較べて、ノイズの発生をより少なくし、より効率の向上を図り、部品点数をより少なくした力率改善機能を有するスイッチング電源回路を提供することを目的とする。

【課題を解決するための手段】

【００１２】
本発明のスイッチング電源回路は、交流電源からの入力交流電力を１次側直流電力に変換する１次側整流平滑部と、前記１次側直流電力を交流電力に変換し、さらに２次側直流電力に変換するコンバータ部と、力率を改善する力率改善部と、前記力率改善部と前記交流電源との間に介在されるコモンモードフィルタ部と、を備えるスイッチング電源回路であって、前記１次側整流平滑部は、交流電源からの入力交流電力を入力して整流する１次側整流素子と、前記１次側整流素子からの電力を平滑する１次側平滑コンデンサと、を具備し、前記コンバータ部は、前記１次平滑コンデンサに一端が接続されるパワーチョークコイルと、前記パワーチョークコイルの他端に接続される１次巻線と、前記１次巻線と磁気的に疎結合とされる２次巻線と、を有するコンバータトランスと、前記１次側整流平滑部から供給される前記１次側直流電力を、前記交流電力に変換するスイッチング素子と、前記スイッチング素子をオン・オフ駆動する発振・ドライブ回路と、前記パワーチョークコイルとともに第１の１次側直列共振回路を形成し、前記１次巻線に生じる漏れインダクタとともに第２の１次側直列共振回路を形成する１次側直列共振コンデンサと、前記２次巻線に生じる漏れインダクタとともに２次側直列共振回路を形成する２次側直列共振コンデンサと、前記２次側直列共振回路に接続される２次側整流素子と、前記２次側整流素子に接続されて平滑された出力直流電圧を得るようにされる２次側平滑コンデンサと、前記出力直流電圧の値を所定の値とするように周波数が可変とされる制御信号を前記発振・ドライブ回路に供給する制御回路と、を具備し、前記力率改善部は、前記１次側直列共振コンデンサが前記１次側整流素子の入力側の一端に接続され、前記１次側整流素子が前記１次側整流平滑部の整流素子として機能するとともに、前記コンバータ部の１次側に流れる共振電流を整流できるように高速スイッチング素子で形成され、前記１次側整流素子の入力側に力率改善用インダクタとコンデンサとの直列接続回路を具備し、前記コモンモードフィルタ部は、コモンモードチョークコイルと前記コモンモードチョークコイルのアクロスコンデンサとして機能する前記力率改善部の前記コンデンサを具備する。

【００１３】
このスイッチング電源回路では、１次側整流平滑部は、１次側整流素子と、前記１次側整流素子からの電力を平滑する１次側平滑コンデンサと、を具備しており、交流電源からの入力交流電力を入力して整流する。また、コンバータ部は、パワーチョークコイルと、コンバータトランスと、スイッチング素子と、発振・ドライブ回路と、１次側直列共振コンデンサと、２次側直列共振回路と、２次側整流素子と、２次側平滑コンデンサと、制御回路とを具備する。パワーチョークコイルは１次平滑コンデンサとコンバータトランスの

１次巻線との間に介在している。発振・ドライブ回路はスイッチング素子をオン・オフ駆動して、スイッチング素子によって発生される交流電力は、パワーチョークコイルと１次側直列共振コンデンサとを要素とする第１の１次側直列共振回路および１次巻線に発生するインダクタと１次側直列共振コンデンサとを要素とする第２の１次側直列に印加され、１次巻線と磁気的に結合される２次巻線を有するコンバータトランスＰＩＴの２次側に交流電力を伝送する。２次側には、２次巻線に発生するインダクタと２次側直列共振コンデンサとを要素とする２次側直列共振回路と、これに接続される２次側整流素子と２次側平滑コンデンサとを有しており、出力直流電圧を出力する。制御回路は、出力直流電圧の値を所定の値とするように周波数が可変とされる制御信号を前記発振・ドライブ回路に供給して、出力直流電圧の値を制御する。また、力率改善部は、１次側直列共振コンデンサが１次側整流素子の入力側の一端に接続された接続態様を採用し、１次側整流素子が１次側整流平滑部の整流素子として機能するとともに、コンバータ部の１次側に流れる共振電流を整流できるように高速スイッチング素子で形成され、１次側整流素子の入力側に力率改善用インダクタとコンデンサとの直列接続回路を具備しているので、共振電流を１次側平滑コンデンサに帰還することができる。また、コモンモードフィルタ部は、コモンモードチョークコイルとアクロスコンデンサとして機能する力率改善部のコンデンサを具備している。

【発明の効果】

【００１４】

本発明のスイッチング電源回路によれば、従来に較べて、部品点数をより少なくし、ノイズの発生もより少なくし、より効率の改善を図る力率改善機能を有するスイッチング電源回路を提供することができる。

【発明を実施するための最良の形態】

【００１５】

まず、力率改善機能と、定電圧機能とをＤＣ／ＤＣコンバータに持たせたワンコンバータ方式の電源について説明する。

【００１６】

図１ないし図３のいずれもが、１次側のスイッチング素子としては、１個のみスイッチング素子Ｑ１を有するものである。そして、１次側は、Ｉ級スイッチング回路またはＥ級スイッチング回路として機能するものである。

【００１７】

ここで、Ｉ級スイッチング回路とは、１次側に２つの直列共振回路を設け、一方の共振周波数を他方の共振周波数の略２倍とするものである。このようなＩ級スイッチング回路では、負荷電力を広範囲に変化させてもＺＶＳ（Ｚｅｒｏ　Ｖｏｌｔａｇｅ　Ｓｗｉｔｃｈｉｎｇ）特性を良好に保つことができる利点を有する。

【００１８】

また、Ｅ級スイッチング回路とは、直流電源からの電力を、インダクタを介して１次側共振回路を有するコンバータに供給して、スイッチング素子に流れる電流とスイッチング素子に印加される電圧との両方が共に正弦波の一部となることを特徴とするものである。Ｅ級スイッチング回路は、負荷電力が適正である場合には、スイッチング素子のターンオン（オフからオンとなる状態）時においてはスイッチング素子に流れる電流の値およびスイッチング素子に印加される電圧の値をいずれも零とする零電圧・零電流スイッチング動作となる。このような動作状態を最適Ｅ級動作と称する。負荷電力が大きくなる場合には、最適Ｅ級動作からはずれて、スイッチング素子に並列に接続されたボディダイオードに電流が流れるようになる。このような動作状態を準Ｅ級動作と称する。負荷電力が小さくなる場合にも、最適Ｅ級動作からはずれて、スイッチング素子がオフになるときに、スイッチング素子に印加される電圧は零とはならない。

【００１９】

図１にワンコンバータ方式のスイッチング電源回路の一実施形態を示す。図１に示すワンコンバータ方式の電源回路は、１次側にスイッチング素子Ｑ１を１個有し、１次巻線Ｎ

１と２次巻線Ｎ２とが磁気的に疎結合とされるコンバータトランスＰＩＴを有している。また、コンバータトランスＰＩＴの１次巻線Ｎ１と接続されるパワーチョークコイルＰＣＣを有している。ここで、疎結合とは、１次巻線Ｎ１と２次巻線Ｎ２との磁気的な結合係数の値が、１以下であることを言うものであり、例えば、結合係数の値が０．７程度である場合を言うものである。すなわち、結合係数が１以下であるということは、１次巻線Ｎ１には鎖交し２次巻線Ｎ２には鎖交しない磁束が存在し、また、２次巻線Ｎ２には鎖交し１次巻線Ｎ１には鎖交しない磁束が存在するということである。この相互に鎖交しない磁束によって、１次巻線Ｎ１には漏れインダクタＬ１（以下、インダクタＬ１と省略する）が生じ、２次巻線Ｎ２には漏れインダクタＬ２（以下、インダクタＬ２と省略する）が生じることとなる。

【００２０】

そして、パワーチョークコイルＰＣＣのインダクタンスと１次側直列共振コンデンサＣ１とで形成される第１の１次側直列共振回路を形成し、１次巻線Ｎ１に生じる漏れインダクタＬ１と１次側直列共振コンデンサＣ１とで第２の１次側直列共振回路を形成し、コンバータトランスＰＩＴの２次巻線Ｎ２に発生する漏れインダクタＬ２と２次側直列共振コンデンサＣ２とで形成される２次側電流共振回路を具備し、この２次側電流共振回路に接続された全波整流回路から出力直流電圧Ｅｏを得るようにされたＤＣ／ＤＣコンバータである。そしてこのＤＣ／ＤＣコンバータは、いわゆる、多重共振形コンバータとして形成され、定電圧機能を有する。

【００２１】

ここで、第１の１次側直列共振回路の共振周波数の値を第２の１次側直列共振回路の共振周波数の値の２倍程度に設定する場合には、この多重共振形コンバータは、Ｉ級スイッチング回路として働くこととなる。また、例えば、パワーチョークコイルＰＣＣのインダクタンスの値が大きく、Ｉ級スイッチング回路の動作条件を満たさない場合で、負荷電力の大きさによっては最適Ｅ級動作を含む動作をする場合には、図１に示すスイッチング電源回路は、Ｅ級スイッチング回路として働くこととなる。

【００２２】

なお、図１においては、２次側回路としては全波整流を備えるものであるが、これに替えて、２次側回路としては両波整流回路または倍圧整流回路を備えるものとしても良いものである。

【００２３】

コンバータトランスＰＩＴは、フェライト材によるコアと１次巻線Ｎ１と２次巻線Ｎ２とによって構成されている。このコンバータトランスＰＩＴにおいては上述したように１次巻線Ｎ１と２次巻線Ｎ２との磁気的な結合は疎結合とされて、大きなインダクタンスの値を漏れインダクタンス成分として得るようにしている。

【００２４】

また、スイッチング素子Ｑ１は、ＭＯＳ－ＦＥＴが選定され、ソース－ドレイン間に並列にボディダイオードＤＤ１を内蔵する。

【００２５】

コンバータトランスＰＩＴの２次側では、１次巻線Ｎ１により誘起された交番電圧に相似した電圧波形が２次巻線Ｎ２に発生する。この２次巻線Ｎ２に対して２次側整流素子Ｄｏを接続している。この２次側整流素子Ｄｏは高速スイッチングダイオードＤｏ１ないし高速スイッチングダイオードＤｏ４をブリッジ接続して構成されており、２次側整流素子Ｄｏの出力側には２次側平滑コンデンサＣｏが接続されている。これにより、２次側平滑コンデンサＣｏの両端から出力直流電圧Ｅｏを得ている。

【００２６】

制御回路１は、入力された出力直流電圧Ｅｏと所定の値の基準電圧値との差に応じた検出出力（誤差電圧）を発振・ドライブ回路２に供給する。発振・ドライブ回路２では、入力された制御回路１の検出出力に応じて主としてはスイッチング周波数を可変するようにして、スイッチング素子Ｑ１を駆動する。

【００２７】
このようにしてスイッチング素子Ｑ１のスイッチング周波数が可変制御されることにより、この可変制御の周波数に対してコンバータトランスＰＩＴの１次巻線Ｎ１から２次巻線Ｎ２側に伝送される電力量、また、２次側整流回路から負荷に供給すべき電力量が変化することになる。これにより、出力直流電圧Ｅｏの大きさを基準電圧と一致させる動作が得られることになる。つまり、出力直流電圧Ｅｏの安定化が図られる。
【００２８】
図１に示すスイッチング電源回路は、さらに、力率改善回路１０を組み合わせて力率改善機能を有するものである。図１に示すワンコンバータ方式のスイッチング電源回路における力率改善回路１０では、パワーチョークコイルＰＣＣに設けられた巻線Ｎ３と磁気的に結合した巻線Ｎ４に発生する１次側共振回路に流れる電流に応じた電圧を高速スイッチングダイオードＤ１で整流して、１次側平滑コンデンサＣｉに電圧帰還するようにしている。高速スイッチングダイオードＤ１のアノードと、１次側平滑コンデンサＣｉと巻線Ｎ４との接続点との間に接続されたコンデンサＣＮはノーマルモードのノイズを抑制するためのコンデンサである。このような接続態様によって、巻線Ｎ４に発生する共振パルス電圧を１次側平滑コンデンサＣｉに帰還して、１次側整流素子Ｄｉにおける流通角を拡大して力率を改善している。このような力率改善回路を電圧帰還方式の力率改善回路と総称する。
【００２９】
また、図２に示すのは別の方式の力率改善回路１１である。１次側整流素子Ｄｉの交流入力側については、記載を省略したが、図１に示すものと同様な構成を有するものとされている。力率改善回路１１では、パワーチョークコイルＰＣＣに設けられた巻線Ｎ３に発生する１次側共振回路に流れる電流に応じた電圧を高速スイッチングダイオードＤ１で整流して、１次側平滑コンデンサＣｉに電圧帰還するようにしている。高速スイッチングダイオードＤ１のアノードと、１次側平滑コンデンサＣｉと巻線Ｎ４との接続点との間に接続されたコンデンサＣＮはノーマルモードのノイズを抑制するためのコンデンサである。なお、図２に一部を示すスイッチング電源回路はＩ級スイッチング回路として機能している。
【００３０】
また、図３に示すのはさらに別の方式の力率改善回路１２である。力率改善回路１２では、１次側直列共振コンデンサＣ１に流れる１次側共振電流を力率改善用インダクタＬｏに流して、１次側平滑コンデンサＣｉに共振電流を帰還するようにして、１次側整流素子Ｄｉにおける流通角を拡大して力率を改善している。このような力率改善回路を電力帰還方式の力率改善回路と総称する。
【００３１】
図１に示すスイッチング電源回路の力率改善回路１０を構成するための部品は、パワーチョークコイルＰＣＣに設けられた巻線Ｎ４、高速スイッチングダイオードＤ１およびコンデンサＣＮの３点である。また、図２に示すスイッチング電源回路の力率改善回路１１を構成するための部品は、高速スイッチングダイオードＤ１およびコンデンサＣＮの２点である。図３に示すスイッチング電源回路の力率改善回路１０を構成するための部品は、力率改善用インダクタＬｏ、高速スイッチングダイオードＤ１およびコンデンサＣＮの３点である。いずれも、少ない部品点数で力率改善の効果を生じることができる。
【００３２】
図１ないし図３のスイッチング電源回路を代表するものとして、図３に示す力率改善回路１２を備えるスイッチング電源回路について、その特性を説明する。
【００３３】
図４は、負荷電力Ｐｏの値が、０Ｗ（無負荷）から３００Ｗの範囲での負荷変動に対する力率ＰＦ、および交流入力電力に対する直流出力電力の電力変換効率ηＡＣ→ＤＣを示している。
【００３４】

ここで、高調波歪規制値のクラスＡ規格では交流入力電力が７５Ｗ以上の場合が規制の対象となるものである。したがって、図３に示す回路のみならず、図１に示す回路および図２に示す回路の各々において、各部の定数の設定を適切なものとしている。例えば、図３に示す回路において、交流入力電圧ＶＡＣの値が１００Ｖ、負荷電力Ｐｏが７０Ｗのとき力率ＰＦの値を０．７５となるように力率改善用インダクタＬｏの値を設定している。なお、このときの３００Ｗにおける電力変換効率ηＡＣ→ＤＣの値は９１％程度であった。

【００３５】

以上述べたように、図１ないし図３に示すスイッチング電源回路では、高調波歪規制値のクラスＡ規格を満たし、部品点数も背景技術に示すものに較べて大幅に少なくすることができ、電力変換効率ηＡＣ→ＤＣの値も良好なものとできる。しかしながら、上述した図１ないし図３に示すスイッチング電源回路を医療機器に用いる場合には、交流電源ＡＣのラインに対する電源妨害である雑音端子電圧の規格は、家庭用の電機機器（家電機器）の規格よりも低レベルであり、さらに、ノイズの発生のレベルを低下させることが望ましい。

【００３６】

上述した、電源妨害、電力変換効率、力率改善について、より良好なる特性を有するのが図５に示す回路および図５の変形例としての図１０ないし図１３に示す回路である。各々のスイッチング電源回路の細部の説明をする前に、それらに、共通する技術的特徴を以下に簡単に説明する。なお、図１０ないし図１３では、回路のすべてが記載されておらず、その一部が記載されており、図１０ないし図１３において記載されていない部分は図５に示すと同一の構成を有している。

【００３７】

まず、図５および図１０ないし図１３に示すスイッチング電源回路に共通する部分の説明を最初にして、その後、基本となる図５に示すスイッチング電源回路について回路図に沿って説明する。

【００３８】

上述した各々の図に示すスイッチング電源回路は、交流電源からの入力交流電力を１次側直流電力に変換する１次側整流平滑部と、１次側直流電力を交流電力に変換しさらに２次側直流電力に変換するコンバータ部と、力率を改善する力率改善部と、前記力率改善部と前記交流電源との間に介在されるコモンモードフィルタ部と、を備えるスイッチング電源回路である。

【００３９】

そして、１次側整流平滑部は、交流電源からの入力交流電力を入力して整流する１次側整流素子と、１次側整流素子からの電力を平滑する１次側平滑コンデンサとを具備する。

【００４０】

また、コンバータ部は、パワーチョークコイルと、１次巻線と１次巻線と磁気的に疎結合とされる２次巻線とを有するコンバータトランスと、上述した１次側整流平滑部から供給される１次側直流電力を交流電力に変換する１個のスイッチング素子と、このスイッチング素子をオン・オフ駆動する発振・ドライブ回路と、パワーチョークコイルと１次側直列共振コンデンサとによって形成される第１の１次側直列共振回路と、１次巻線に生じる漏れインダクタと１次側直列共振コンデンサとによって形成される第２の１次側直列共振回路と、２次巻線に生じる漏れインダクタと２次側直列共振コンデンサと、によって形成される２次側直列共振回路と、２次側直列共振回路に接続される２次側整流素子と、この２次側整流素子に接続され出力直流電圧を得るようにされた２次側平滑コンデンサと、出力直流電圧の値を所定の値とするような制御信号を発振・ドライブ回路に供給する制御回路と、を具備する。ここで、２次側の整流回路については、全波整流回路、全波倍電圧整流回路、倍電流整流回路のいずれを用いるものとしても良いものである。

【００４１】

上述したように、実施形態のスイッチング電源回路は、いずれも、１次側に第１の１次

側直列共振回路および第２の１次側直列共振回路を有し、２次側に２次側直列共振回路を有する多重共振コンバータとして構成されているので、スイッチング素子の損失を低減しつつ、スイッチング素子のオン・オフの周波数を可変として出力直流電圧を所定の値に保つことができる。ここで、特に、この多重共振コンバータの第１の１次側直列共振回路の共振周波数の値と第２の１次側直列共振回路の共振周波数の値との関係を設定することによって、Ｉ級スイッチング回路として動作させることができ、また、同時に負荷電力を所定値として最適Ｅ級動作をするＥ級スイッチング回路として動作させることができる。

【００４２】

具体的には、上述したように、第１の直列共振回路の共振周波数の値を第２の直列共振回路の共振周波数の値の略２倍とすることによって、Ｉ級スイッチング回路として機能させることができ、ＺＶＳ領域を拡大することができる。したがって、交流入力電圧ＶＡＣの値が広範に変化する場合、負荷電力が広範囲に変化する場合において、Ｉ級スイッチング回路として、スイッチング電源回路を働かせることは良好なる電力効率を得る上で好ましいものである。

【００４３】

また、負荷電力が所定範囲である場合には、例えば、負荷変動がほとんど生じない負荷に電力を供給する場合には、第１の直列共振回路の共振周波数および第２の直列共振回路の共振周波数が設定して、この所定範囲の電力において、スイッチング素子に流れる電流とスイッチング素子に印加される電圧との両方が共に正弦波の一部となし、スイッチング素子のターンオフの時点において、スイッチング素子に流れる電流を零とするとともにスイッチング素子に印加される電圧を零とする最適Ｅ級動作とすることができる。

【００４４】

具体的には、例えば、パワーチョークコイルのインダクタンス値、コンバータトランスに生じる漏れインダクタンスの値を適切に設定し、スイッチング素子に可変周波数の範囲を適切に設定することによって最適Ｅ級動作とすることができる。また、負荷電力が多少増加する方向に変化した場合であっても準Ｅ級動作として、スイッチング素子に印加される電圧を零とすることができる。したがって、負荷電力の変化が所定範囲内である場合においては特に、Ｅ級スイッチング回路として、スイッチング電源回路を働かせることは良好なる電力効率を得る上で好ましいものである。

【００４５】

また、力率改善部（力率改善回路）は、１次側直列共振コンデンサが１次側整流素子の入力側の一端に接続され、１次側整流素子が１次側整流平滑部の整流素子として機能するとともに、上述した１次側整流素子は、力率改善部の一部としても同時に機能するように、コンバータ部の１次側に流れる共振電流を整流できるように高速スイッチング素子で形成されている。また、前記１次側整流素子の入力側に力率改善用インダクタとコンデンサとの直列接続回路を具備している。このように、１次側整流素子を高速スイッチングダイオードによって構成することによって、１次側整流の機能と力率改善の機能とを共通の部品としての高速スイッチングダイオードによって奏することができるので、電力を取り扱う部品点数を削減して電力効率の改善を図ることができる。

【００４６】

また、コモンモードフィルタ部は、コモンモードチョークコイルとアクロスコンデンサとして機能する力率改善部のコンデンサである、コンデンサを具備する。

【００４７】

そして、力率改善部の構成部分のコンデンサとコモンモードフィルタ部の構成部分のコンデンサとを共用して用い、部品点数を減らすものである。このように重複した機能を有する共用部品を採用することによって部品点数の削減を図り効率を向上するとともに、これらの部品の高周波特性を良好なるものとして、電源妨害（ノイズ）を抑圧することができる。

【００４８】

まず、図５に示すスイッチング電源回路について説明する。図５に示すスイッチング電

源回路は交流電源ＡＣからの入力交流電力を１次側直流電力に変換する１次側整流平滑部と、前記１次側直流電力を交流電力に変換しさらに２次側直流電力に変換するコンバータ部と、力率を改善する力率改善部（力率改善回路）と、前記力率改善部と前記交流電源との間に介在されるコモンモードフィルタ部と、を備えるものである。

【００４９】

コンバータ部は、パワーチョークコイルＰＣＣと、１次巻線Ｎ１と、１次巻線Ｎ１と磁気的に疎結合とされる２次巻線Ｎ２と、を有するコンバータトランスＰＩＴと、１次側整流平滑部から供給される１次側直流電力を、商用周波数よりも高い周波数の交流電力に変換するスイッチング素子であるスイッチング素子Ｑ１と、これらのスイッチング素子をオン・オフ駆動する発振・ドライブ回路２と、パワーチョークコイルとともに第１の１次側直列共振回路を形成し、１次巻線に生じる漏れインダクタとともに第２の１次側直列共振回路を形成する１次側直列共振コンデンサと、２次巻線Ｎ２に生じる漏れインダクタＬ２と２次側直列共振コンデンサＣ２とによって形成される２次側直列共振回路と、２次側直列共振回路に接続される２次側整流素子Ｄｏと、２次側整流素子Ｄｏに接続され出力直流電圧Ｅｏを得るようにされた２次側平滑コンデンサＣｏと、出力直流電圧Ｅｏの値を所定の値とするような制御信号を発振・ドライブ回路に供給する制御回路１と、を具備する。

【００５０】

ここで、第１の１次側直列共振回路の共振周波数はパワーチョークコイルＰＣＣの巻線Ｎ３に生じるインダクタＬ３と１次側直列共振コンデンサＣ１とによって主として定まることとなるが、コンデンサＣｐ等によっても共振周波数は影響を受けるものである。また、第２の１次側直列共振回路の共振周波数は１次巻線Ｎ１に生じる漏れインダクタＬ１と１次側直列共振コンデンサＣ１とによって主として定まることとなるが、コンデンサＣｐ等によっても共振周波数は影響を受けるものである。図５に示すスイッチング電源回路では、コンバータ部の第１の１次側直列共振回路の共振周波数の値は、第２の１次側直列共振回路の共振周波数の値の略２倍とされており、これによってＩ級スイッチング回路として機能するようになされている多重共振形コンバータである。また、２次側整流回路の２次側整流素子Ｄｏは、高速スイッチングダイオードＤｏ１ないし高速スイッチングダイオードＤｏ４で形成されるブリッジ接続を採用する。

【００５１】

また、力率改善部は、多重共振コンバータの１次側に流れる共振電流（共振パルス）を整流できるスイッチング速度を有するように１次側整流素子Ｄｉを高速スイッチングダイオードＤｉ１ないし高速スイッチングダイオードＤｉ４によって形成する。１次側直列共振コンデンサＣ１が１次側整流素子Ｄｉの入力側の一端に接続され、１次側整流素子Ｄｉの入力側に力率改善用インダクタＬｏとコンデンサＣＮＬとの直列接続回路とを具備している。このようにして、巻線Ｎ３に生じる電圧を用いて力率を改善する電圧帰還方式力率改善回路とされている。また、力率改善用インダクタＬｏとコンデンサＣＮＬとによってローパスフィルタを形成している。

【００５２】

また、コモンモードフィルタ部は、コモンモードチョークコイルＣＭＣとアクロスコンデンサを具備する。ここで、コモンモードフィルタ部はアクロスコンデンサを２個有しており、アクロスコンデンサＣＬが交流電源ＡＣの入力側に配され、コンデンサＣＮＬが１次側整流素子Ｄｉの入力側に配され、コンデンサＣＮＬはアクロスコンデンサとしても機能するようになされている。

【００５３】

図５に示すスイッチング電源回路の主要部について、その作用についても言及しながら、より詳細に説明を加える。

【００５４】

交流電力は、１次整流平滑部で整流されて、平滑される。ここで、整流は、ブリッジ接続された１次側整流素子Ｄｉでおこなわれ、平滑は１次側平滑コンデンサＣｉでおこなわれる。これによって直流電圧である整流平滑電圧Ｅｉを１次側平滑コンデンサＣｉの両端

に得ることができる。

【００５５】

このようにして１次側直流電力に変換された１次側平滑コンデンサＣｉからの直流電力はコンバータ部に供給される。コンバータ部は、１次側平滑コンデンサＣｉからの直流電力をパワーチョークコイルＰＣＣの巻線Ｎ３を介してコンバータトランスＰＩＴの１次巻線Ｎ１の一端に供給し、１次巻線Ｎ１の他端にスイッチング素子Ｑ１の一端を接続し、スイッチング素子Ｑ１と並列にコンデンサＣｐが接続され、１次巻線Ｎ１の一端とスイッチング素子Ｑ１の他端との間に１次側直列共振コンデンサＣ１を接続する接続態様を採用している。このようにして、コンバータ部の１次側には、共振周波数が主として１次側直列共振コンデンサＣ１とパワーチョークコイルＰＣＣの巻線Ｎ３に生じるインダクタＬ３とによって定まる第１の１次側直列共振回路と、共振周波数が主として１次側直列共振コンデンサＣ１とコンバータトランスＰＩＴの１次巻線Ｎ１に生じるインダクタＬ１とによって共振周波数が定まる第２の１次側直列共振回路とが形成されている。また、２次側には、共振周波数が主として２次側直列共振コンデンサＣ２とコンバータトランスＰＩＴの２次巻線Ｎ２に生じるインダクタＬ２とによって主として定まる２次側直列共振回路が形成されている。このようにして、多重共振コンバータとしてコンバータ部は構成されている。

【００５６】

ここで、第１の１次側直列共振回路の共振周波数が主として１次側直列共振コンデンサＣ１とパワーチョークコイルＰＣＣの巻線Ｎ３に生じるインダクタＬ３とによって定まる、または、第２の１次側直列共振回路の共振周波数が主として１次側直列共振コンデンサＣ１とインダクタＬ１とによって定まるとは、例えば、コンデンサＣｐ、１次側平滑コンデンサＣｉ等もこれらの共振回路の共振周波数に影響を与えるが、これらが共振周波数に与える影響は小さいことを意味するものである。同様に２次側直列共振回路の共振周波数が主として２次側直列共振コンデンサＣ１とインダクタＬ２とによって定まるとは、例えば、１次側の条件、負荷の条件等もこの共振回路の共振周波数に影響を与えるが、これらが共振周波数に与える影響は小さいことを意味するものである。

【００５７】

上述した接続態様では、第１の１次側直列共振回路および第２の１次側直列共振回路にはスイッチング素子Ｑ１をスイッチングすることによって発生する交流電力が印加される。ここで、スイッチング素子Ｑ１はＭＯＳ－ＦＥＴが用いられ、ドレインとソースとの間がスイッチング素子として作用する。また、第１の１次側直列共振回路の共振周波数および第２の１次側直列共振回路の共振周波数に関係する各部の定数は、以下のようにされている。１次巻線Ｎ１の巻数は３４Ｔ（ターン）、２次巻線Ｎ２の巻数は３０Ｔ、巻線Ｎ３の巻数は３０Ｔ、インダクタＬ３のインダクタンスの値は４８０μＨ（マイクロ・ヘンリー）、コンデンサＣｐのキャパシタンス値は８２００ｐＦ（ピコ・ファラッド）、１次側直列共振コンデンサＣ１のキャパシタンス値は０．０３３（マイクロ・ファラッド）、２次側直列共振コンデンサＣ２のキャパシタンス値は０．０８２μＦである。

【００５８】

上述した各部の定数の設定によって、第１の１次側直列共振回路の共振周波数の値は、第２の１次側直列共振回路の共振周波数の値の略２倍されており、この多重共振コンバータはＩ級スイッチング回路として機能することとなる。

【００５９】

なお、第１の直列共振回路の共振周波数および第２の直列共振回路の共振周波数の設定を適宜なものとすることによってＥ級コンバータとして機能させることもできる。例えば、パワーチョークコイルＰＣＣのインダクタンスの値をより大きなものとして、負荷電力の大きさがある程度の範囲では最適Ｅ級動作とさせることができ、このような最適Ｅ級動作を含む動作をする場合には、図５に示すスイッチング電源回路は、Ｅ級スイッチング回路として機能することとなる。

【００６０】

漏れインダクタＬ１を発生させるコンバータトランスＰＩＴの構造を以下に説明する。コンバータトランスＰＩＴは、１次側と２次側とを絶縁するとともに電圧の変換を行う機能を有するが、さらに、インダクタＬ１およびインダクタＬ２としても機能する。ここで、インダクタＬ１のインダクタンスは、コンバータトランスＰＩＴによって形成される漏れインダクタンスである。このような漏れインダクタンスをどのようにして生じさせるかについて、図６に示すコンバータトランスＰＩＴの断面図を示して具体的に説明する。

【００６１】

コンバータトランスＰＩＴは、フェライト材によるＥ型コアＣＲ１とＥ型コアＣＲ２とを互いの磁脚が対向するように組み合わせたＥＥ型コア（ＥＥ字形コア）を備える。そして、１次側と２次側の巻装部については、相互に独立するようにして分割し、例えば樹脂などによって形成されるボビンＢが備えられる。そして、１次側の巻装部として１次巻線Ｎ１、２次側の巻装部として２次巻線Ｎ２が巻装されたボビンＢをＥＥ字形コアに取り付けることで、１次巻線Ｎ１が一の領域に巻装され、２次巻線Ｎ２がこの一の領域とは異なる巻装領域に分離され、ＥＥ字形コアの中央磁脚に巻装される状態となる。このようにしてコンバータトランスＰＩＴ全体としての構造が得られる。

【００６２】

このＥＥ字形コアの中央磁脚に対しては、２．２ｍｍ（ミリ・メータ）のギャップＧを形成する。これによって、１次側と２次側との結合係数ｋの値としては、結合係数ｋの値を１よりも小さくする。すなわち、疎結合とすることによって、１次巻線Ｎ１に発生する磁束の一部は２次巻線Ｎ２と鎖交しなくなり、この鎖交しない磁束の効果によってインダクタＬ１を形成して大きなインダクタンスの値を得るようにしている。なお、ギャップＧは、Ｅ型コアＣＲ１およびＥ型コアＣＲ２の中央磁脚を、２本の外磁脚よりも短くすることで形成している。コア材は、ＥＥＲ－３５（コア材名称）とした。また、パワーチョークコイルＰＣＣもコンバータトランスＰＩＴと同様な構成とされており、コア材は、ＥＥ－２８（コア材名称）、ギャップＧの大きさは１ｍｍとした。

【００６３】

このようにして形成された多重共振コンバータの１次巻線Ｎ１に印加される交流電力の周波数を変化させて、上述したように２次側に伝送される電力量を可変とし、よって、出力直流電圧Ｅｏの値を負荷が消費する電力量にかかわらずに一定とできる多重共振コンバータが構成される。

【００６４】

図５に示す力率改善回路１３の構成について説明する。力率改善回路１３は、１次側整流素子Ｄｉとして、高速スイッチングダイオードＤｉ１ないし高速スイッチングダイオードＤｉ４を用いるものであり、図１ないし図３においては、１次側整流素子Ｄｉとして、低速度の整流ダイオードを用いるものである点において異なる。

【００６５】

また、力率改善回路１３では１次側整流素子Ｄｉの入力側の端子には力率改善用インダクタＬｏとコンデンサＣＮＬとの直列回路が接続されおり、これらは、力率改善の作用を生じるとともに、このコンデンサＣＮＬと力率改善用インダクタＬｏとでローパスフィルタを構成して、これによって、スイッチング素子Ｑ１がスイッチングすることに基づいて発生するノーマルモードノイズがコンバータ部から交流電源ＡＣの側へ漏れ出すことを阻止している。ここで、力率改善用インダクタＬｏの値は５６μＨ、コンデンサＣＮＬの値は１μＦとした。

【００６６】

力率改善回路１３の作用を説明する。力率改善回路１３は１次側に生じる共振作用に基づく電流を１次側平滑コンデンサＣｉに帰還する電力回生方式の力率改善回路（力率改善部）とされている。力率改善回路１３の基本的な作用は以下に示すものである。第１の１次側直列共振回路および第２の１次側直列共振回路を構成する１次側直列共振コンデンサＣ１が１次側整流素子Ｄｉの入力側に接続されているので、共振電流である電流Ｉｏが力率改善回路に流れる。電流Ｉｏは整流されて１次側平滑コンデンサＣｉに流れ、これによ

って、電流Ｉｏの両方向の電流は、ともに１次側平滑コンデンサＣｉおよび１次側整流素子Ｄｉを流れ、１次側整流素子Ｄｉに入力交流電流ＩＡＣが流れる時間（流通角）を拡大する。このようにして、多重共振コンバータの１次側を流れる電流Ｉｏは、最終的には１次側平滑コンデンサＣｉに帰還される。

【００６７】

コンデンサＣＮＬは、図１ないし図３に示すアクロスコンデンサＣＬ２と同じ位置、すなわち、コモンモードチョークコイルＣＭＣの両端の間に配置されたアクロスコンデンサとしても機能してコモンモードノイズを抑圧する作用も同時におこなう。すなわち、図１ないし図３に示すコンデンサＣＮはノーマルモードフィルタの一部として機能するのに対して、図５に示すコンデンサＣＮＬはノーマルモードフィルタおよびコモンモードフィルタの両者の一部として機能する。このような構成を採用することによって、図１ないし図３に示すコモンモードノイズの発生を抑圧するアクロスコンデンサＣＬ１と、ノーマルモードノイズの発生を抑圧するコンデンサＣＮとの２個のコンデンサの各々が奏する作用を１個のコンデンサであるコンデンサＣＮＬによって奏することができる。

【００６８】

図５に示す力率改善回路１３を有するスイッチング電源回路では、交流ライン側である１次側整流素子Ｄｉの入力側にコンデンサＣＮＬおよび力率改善用インダクタＬｏの直列回路を備え、１次側整流素子Ｄｉの出力側にパワーチョークコイルＰＣＣの巻線Ｎ３と１次側平滑コンデンサＣｉとの直列回路を備えることによって力率の改善をおこない、少ない部品の点数で、力率の改善の機能を有するとともに、ノーマルモードノイズを抑圧するノーマルモードフィルタの機能を有するものとすることができる。このようにして、回路の簡略化、部品の低減による装置コストの低価格化を可能とすることができる。

【００６９】

このような高周波電流が流れるコンデンサにおいては誘電体損失が大きな損失の要素となる。したがって、高周波電流が流れるコンデンサの数が多くなる程スイッチング電源回路における損失は増加する傾向となる。したがって、上述したように、コンデンサの高周波特性を良好となし、さらに、スイッチング電源回路で採用するコンデンサの数を少なくすることによって、効率の改善を図ることができる。

【００７０】

コストの低価格化が可能となる大きな理由は以下に述べるものである。まず、コモンモードチョークコイルＣＭＣの両端の間に配置されたアクロスコンデンサに対しては、耐圧に対する要求が厳格であり、また、このようなアクロスコンデンサの高周波特性が良好でない場合には、コモンモードノイズを抑圧する作用が十分得られないところから、高周波特性が良好であるコンデンサがアクロスコンデンサとしの特性として要求されるので、価格も高価なものになりがちであった。一方、高速スイッチングダイオードＤｉ１ないし高速スイッチングダイオードＤｉ４の４つの高速スイッチングダイオードの中の２つ高速スイッチングダイオードと力率改善用インダクタＬｏに流れる電流Ｉｏの高周波成分を抑圧するノーマルモードフィルタに用いるコンデンサの高周波特性は良好なるものでなければならず、同様に高価なものになりがちであった。図５に示す力率改善回路１３では、このような高価なコンデンサを一つにすることができるので装置の低価格化が実現できる。また、コンデンサを一つにすることで、コンデンサの二個分のコストを投じることができるので、高周波特が良好でノイズの削減効果が高い高価なコンデンサを用いることができるものである。

【００７１】

制御回路１は、入力された出力直流電圧Ｅｏと所定の値の基準電圧値との差に応じた検出出力を発振・ドライブ回路２に供給する。発振・ドライブ回路２では、入力された制御回路１の検出出力に応じて主としてはスイッチング周波数を可変するようにして、スイッチング素子Ｑ１を駆動する。

【００７２】

このようにしてスイッチング素子Ｑ１のスイッチング周波数が可変制御されることによ

り、スイッチング周波数に応じて第１の１次側直列共振回路、第２の１次側直列共振回路および２次側直列共振回路のインピーダンスが変化し、コンバータトランスＰＩＴの１次巻線Ｎ１から２次巻線Ｎ２側に伝送される電力量、また、２次側整流回路から負荷に供給すべき電力量が変化することになる。これにより、出力直流電圧Ｅｏの大きさを基準電圧と一致させる動作が得られることになる。つまり、出力直流電圧Ｅｏの安定化が図られる。

【００７３】

図５に示すスイッチング電源回路の要部の動作波形を図７および図８に示し、図５に示すスイッチング電源回路によって得られる特性の測定データを図９に示す。

【００７４】

図７は、交流入力電圧１００Ｖ、最大負荷電力である負荷電力Ｐｏが３００Ｗにおける主要部の動作波形を商用の交流電源周期により示している。上段より下段に向かって、交流電源から入力される電圧である交流入力電圧ＶＡＣ（図５を参照）、交流電源から流れる電流である交流入力電流ＩＡＣ（図５を参照）、１次側整流素子Ｄｉの出力側の電圧である電圧Ｖ２（図５を参照）、多重共振コンバータの１次側に流れる共振電流である電流Ｉｏ（図５を参照）、負荷に供給される供給電圧としての出力直流電圧Ｅｏ（図５を参照）に含まれるリップル電圧成分である電圧ΔＥｏの各々を示す。図７の電圧Ｖ２、電流Ｉｏの縦線を施した部分の各々は、スイッチング素子Ｑ１のスイッチング周期と同じ周期でスイッチングしていることを示すものである。

【００７５】

図７の交流入力電圧ＶＡＣと交流入力電流ＩＡＣとの関係を見ると、交流入力電流ＩＡＣの流れる期間である流通角は、力率改善回路１３を設けることがない場合に較べて拡大している。すなわち、図５において、図示しないが、１次側整流素子Ｄｉに１次側直列共振コンデンサＣ１を接続しない場合には、図７の交流入力電圧ＶＡＣのピーク電圧付近でのみパルス状に交流入力電流ＩＡＣが流れることとなる。一方、図５に示す力率改善回路１３を設ける場合においてはこのようなことはなく、交流入力電圧ＶＡＣと交流入力電流ＩＡＣとの関係は略相似形となっている。

【００７６】

また、図８は、交流入力電圧１００Ｖ、最大負荷電力である負荷電力Ｐｏが３００Ｗにおける主要部の動作波形をスイッチング素子Ｑ１のスイッチング周期により示している。スイッチング素子Ｑ１の両端の電圧である電圧Ｖ１（図５を参照）、コンバータトランスＰＩＴの１次巻線Ｎ１に発生するパルス電圧である電圧Ｖ３（図５を参照）、コンバータトランスＰＩＴの１次巻線Ｎ１に流れる電流である電流Ｉ１（図５を参照）、スイッチング素子Ｑ１に流れる電流である電流ＩＱ１（図５を参照）、２次巻線Ｎ２に流れる電流である電流Ｉ２（図５を参照）、ブリッジ整流器である２次側整流素子Ｄｏの入力側に印加される電圧である電圧Ｖ５（図５を参照）の各々を示す。

【００７７】

図９は、交流入力電圧ＶＡＣの値が１００Ｖの条件下において負荷電力Ｐｏの値が、０Ｗ（無負荷）から３００Ｗの範囲、出力直流電圧Ｅｏの値が１７５Ｖのときの負荷変動に対する整流平滑電圧Ｅｉ、力率ＰＦ、および交流入力電力に対する直流出力電力の電力変換効率ηＡＣ→ＤＣを示している。

【００７８】

図９から読み取れる代表特性の一部を紹介する。力率改善用インダクタＬｏのインダクタンス値とコンバータトランスＰＩＴの１次巻線Ｎ１の巻数（インダクタＬ１のインダクタンス値）とを適切に設定することによって、広範囲な負荷変動の範囲で良好なる力率ＰＦの特性を有することができるものとなる。例えば、図９に示すように、負荷電力Ｐｏの値については、無負荷から最大負荷である３００Ｗの範囲の中間点で最良となるように設定する場合に広範囲な負荷変動に対して良好なる力率ＰＦの値を有することができる。例えば、３００Ｗにおける力率の値として、０．８３を得ている。

【００７９】

また、図９においては、電力変換効率ηＡＣ→ＤＣの値としては、交流入力電圧ＶＡＣの値が１００Ｖの場合で、負荷電力Ｐｏの値が最大負荷の３００Ｗのときに９２％であった。この値は、図２に示すスイッチング電源回路におけるものと較べると改善されたものとなっている。これは、ダイオードに流れる電流が通過する経路に存在するダイオードの個数を減らし、高周波電流が流れるコンデンサの個数を減らす等によって部品点数を減らしたことによって得られる効果、すなわち、力率改善回路１３の構成態様として、力率改善用インダクタＬｏとコンデンサＣＮＬと、１次側直列共振コンデンサＣ１を１次側整流素子Ｄｉの入力側に接続する接続態様と、１次側整流素子Ｄｉを高速スイッチングダイオードで構成することと、によって得られる効果である。

【００８０】

すなわち、図１ないし図３に示すスイッチング電源回路では、１次側整流素子Ｄｉの中の２個の整流ダイオードおよび高速スイッチングダイオードＤ１を合わせた３個のダイオードに高周波の電流および整流電流が流れ、これによって生じる順方向電力損失およびスイッチング損失が電力損失となったが、図５に示すスイッチング電源回路では、高周波の電流および整流電流が流れるダイオードの数を２個としてダイオードにおける電力損失を減らしている。この電力損失の低減は、電力効率の改善に換算すると負荷電力Ｐｏの値が３００Ｗの場合には、１．５％の電力効率の向上に相当する。

【００８１】

また、図５のスイッチング電源回路では、アクティブフィルタを不要としたことで、回路構成部品の点数削減が図られる。つまり、図１４に示すアクティブフィルタは、スイッチング素子Ｑ１００と、これらを駆動するための乗算器１１１等を始め、多くの部品により構成される。これに対し、実施形態のスイッチング電源回路においては、力率改善のために必要な追加部品として、コンデンサＣＮＬ、力率改善用インダクタＬｏおよび１次側整流素子Ｄｉとして高速整流素子を備えればよく、アクティブフィルタと比較すれば部品点数を少ないものとすることができる。

【００８２】

また、図１ないし図３に示すスイッチング回路と比較した場合には、ノイズの低減効果は極めて良好であり、部品点数を少なくして低コストなものとすることができる。

【００８３】

また、図５のスイッチング電源回路では、多重共振形のコンバータ部および力率改善部の動作はいわゆるソフトスイッチング動作であるから、図１４に示したアクティブフィルタを用いる回路と比較すればスイッチングノイズのレベルは大幅に低減される。

【００８４】

また、２次側整流素子Ｄｏを構成する２次側の高速スイッチングダイオードである高速スイッチングダイオードＤｏ１ないし高速スイッチングダイオードＤｏ４、１次側整流素子Ｄｏを構成する１次側の高速スイッチングダイオードＤｉ１ないし高速スイッチングダイオードＤｉ４などもスイッチング素子Ｑ１および補助スイッチング素子Ｑ２に同期してスイッチングの動作をするものである。したがって、アース電位としては、図１４のスイッチング電源回路のように、アクティブフィルタ側と、その後段のスイッチングコンバータとの間で干渉することが無く、スイッチング周波数の変化に関わらず安定させることができる。

【００８５】

さらに、図１ないし図３においては、交流電流が、アクロスコンデンサＣＬ１、アクロスコンデンサＣＬ２、コンデンサＣＮの３個に流れるのに対して、図５では、アクロスコンデンサＣＬとコンデンサＣＮＬとの２個に流れるようにして、高周波電流が流れるコンデンサの数を減らし、結果としてコンデンサにおける電力損失を減らしている。

【００８６】

また、力率改善用インダクタＬｏのインダクタンス値とコンバータトランスＰＩＴの１次巻線Ｎ１を適切に設定することによって、中間負荷時（負荷電力Ｐｏの値が無負荷と最大負荷との間付近の値を言う）における力率ＰＦの値を最良のものとして、力率ＰＦを広

範囲に良好なるものとすることができる。

【００８７】

また、図１ないし図３に示すスイッチング電源回路との比較においては、力率改善用インダクタＬｏとコンデンサＣＮＬとでローパスフィルタを構成してノーマルモードノイズが大幅に低減できた。このような接続態様によって、１次側整流素子Ｄｉにおけるスイッチングノイズもこのローパスフィルタは減衰させる効果も生じるものである。

【００８８】

さらに、ＤＣ／ＤＣコンバータに追加する力率改善のための追加の部品の点数は、図５に示す力率改善回路１３を採用する場合においては、力率改善回路を有しない場合に較べて、力率改善用インダクタＬｏを設けるだけあり、部品点数を削減することができる。

【００８９】

図５に示すスイッチング電源回路の種々の変形例を以下の図１０ないし図１３に示す。なお、以下に示す種々の変形例においては、スイッチング電源回路の全体は記載されておらず、その一部のみが記載されており、記載されていない部分については、図５に示すものと同一である。

【００９０】

図１０に示すスイッチング電源回路は、図５に示すスイッチング電源回路において、力率改善回路と２次側の回路とを変形するものである。図１０においては、力率改善回路１３とは異なる力率改善回路１４を採用し、２次側の回路は全波整流回路に替えて倍圧整流回路を採用するものである。

【００９１】

図１０に示す力率改善回路１４においては、コンデンサＣＮＬに替えてコンデンサＣＮＬ１およびコンデンサＣＮＬ２の直列接続回路を採用している。ここで、コンデンサＣＮＬ１およびコンデンサＣＮＬ２は、図１ないし図３に示すアクロスコンデンサＣＬ２と同じ位置、すなわち、コモンモードチョークコイルＣＭＣの両端の間に配置されたアクロスコンデンサとしても機能してコモンモードノイズを抑圧する作用も同時におこなう。そして、コンデンサＣＮＬ１およびコンデンサＣＮＬ２の接続点は１次側の基準電位となる１次側接地点に接続されているので、図５に示すような力率改善回路１３で採用する回路構成と較べた場合にコモンモードノイズの低減効果はさらに良好となる。

【００９２】

すなわち、コンデンサＣＮＬ１およびコンデンサＣＮＬ２の接続点は高周波的には接地電位とされ、この接続点を接地しない場合に較べて、コモンモードノイズの発生のレベルが低いものとされている。それに加えて、コンデンサＣＮＬのみを設ける場合と同様に、コモンモードチョークコイルＣＭＣの出力側の２本のライン間の高周波の電位を同一として、コモンモードチョークコイルＣＭＣの作用を効果的にしている。

【００９３】

図１０に示す２次側の回路は、漏れインダクタＬ２と２次側直列共振コンデンサＣ２で第１の２次側直列共振回路を形成し、漏れインダクタＬ２’と２次側直列共振コンデンサＣ２’で第２の２次側直列共振回路を形成している。ここで、２次巻線Ｎ２の巻数と２次巻線Ｎ２’の巻数は同一とされており、センタータップを基準として逆位相の電圧が発生している。また、漏れインダクタＬ２と漏れインダクタＬ２’のインダクタンスの値は巻数が等しいので略同様の値であり、２次側直列共振コンデンサＣ２と次側２次側直列共振コンデンサＣ２’の値も等しいものに選ばれ、第１の２次側直列共振回路の共振周波数と第２の２次側直列共振回路の共振周波数は等しいものとされている。

【００９４】

２次側直列共振コンデンサＣ２は高速スイッチングダイオードＤｏ６に流れる電流によって充電される。また、２次側直列共振コンデンサＣ２を通過した交流電圧は高速スイッチングダイオードＤｏ６に印加されて２次側平滑コンデンサＣｏに充電電流を整流して供給する。この場合に、２次側直列共振コンデンサＣ２の充電電圧は高速スイッチングダイオードＤｏ５に直列に加算方向に加えられているので、２次側平滑コンデンサＣｏに発生

する電圧は２次巻線Ｎ２に発生する電圧の２倍となる。以上の動作は交流の半周期の動作である。他の半周期では、２次側直列共振コンデンサＣ２’は高速スイッチングダイオードＤｏ８に流れる電流によって充電される。また、２次側直列共振コンデンサＣ２’を通過した交流電圧は高速スイッチングダイオードＤｏ７に印加されて２次側平滑コンデンサＣｏに充電電流を整流して供給する。この場合に、２次側直列共振コンデンサＣ２’の充電電圧は高速スイッチングダイオードＤｏ７に直列に加算方向に加えられているので、２次側平滑コンデンサＣｏに発生する電圧は２次巻線Ｎ２に発生する電圧の２倍となる。このようにして倍電圧全波整流回路が構成される。

【００９５】

図１１に示すスイッチング電源回路は、図５に示すスイッチング電源回路において、２次側の回路を変形するものである。図１１の回路構成は図１０の回路構成の半周期が動作する部分のみを２次側の回路として構成した倍電圧半波整流回路である。

【００９６】

図１２に示すスイッチング電源回路は、図５に示すスイッチング電源回路において、力率改善回路と２次側の回路を変形するものである。

【００９７】

図１２に示す力率改善回路１５においては、コンデンサＣＮＬ１およびコンデンサＣＮＬ２に加えてコンデンサＣＮＬ３を有するので、コンデンサＣＮＬ３がない場合に較べてノーマルモードノイズの発生はさらに少ないものとなる。さらに、コンデンサＣＮＬ１およびコンデンサＣＮＬ２の接続点を高周波的に接地電位とすることによって上述したようにコモンモードノイズの抑圧の効果は良好なるものとなる。また、コンデンサＣＮＬ３はコモンモードチョークコイルＣＭＣの出力側の両方の極性の端子間の電圧を同一として、コモンモードチョークコイルＣＭＣのコモンモード抑圧の作用をより効果的なものとする。

【００９８】

また、図１２に示す２次側の整流回路は、漏れインダクタＬ２と２次側直列共振コンデンサＣ２とで２次側直列共振回路を構成する。２次巻線Ｎ２の一方の端子に接続される第１の２次側整流素子である高速スイッチングダイオードＤｏ１を介して磁気エネルギーを蓄え、高速スイッチングダイオードＤｏ２を介してこの磁気エネルギーを放出する第１の２次側インダクタであるインダクタＬｓ１と、高速スイッチングダイオードＤｏ２を介して磁気エネルギーを蓄え、高速スイッチングダイオードＤｏ１を介してこの磁気エネルギーを放出する第２の２次側インダクタであるインダクタＬｓ２と、高速スイッチングダイオードＤｏ１に流れる電流および高速スイッチングダイオードＤｏ２に流れる電流を充電するように接続されて出力直流電圧Ｅｏを得るようにされた２次側平滑コンデンサＣｏと、を有するものである。

【００９９】

このような２次側整流回路の接続態様では、２次巻線Ｎ２からの電圧の極性が高速スイッチングダイオードＤｏ１をオンとする極性である場合には、２次巻線Ｎ２からの電流とインダクタＬｓ２からの電流が加算されて高速スイッチングダイオードＤｏ１を流れ、同一の電力を負荷に供給する場合には、高速スイッチングダイオードＤｏ１に流れるピーク電流の大きさは、インダクタＬｓ２が無い場合に較べて低減する。また、２次巻線Ｎ２からの電圧の極性が高速スイッチングダイオードＤｏ２をオンとする極性である場合には、２次巻線Ｎ２からの電流とインダクタＬｓ１からの電流が加算されて高速スイッチングダイオードＤｏ２を流れ、同一の電力を負荷に供給する場合には、高速スイッチングダイオードＤｏ２に流れるピーク電流の大きさは、インダクタＬｓ１が無い場合に較べて低減する。このような、２次側整流回路の構成態様を倍電流整流回路と称する。

【０１００】

また、図１３に示すスイッチング電源回路は、図５に示すスイッチング電源回路において、コンバータトランスＰＩＴの補助巻線Ｎｇが設けられ、このコンバータトランスＰＩＴの補助巻線Ｎｇからの電圧が抵抗Ｒ１と抵抗Ｒ２とで分圧されて補助スイッチング素子

Ｑ２として機能するＭＯＳＦＥＴのゲートに加えられるようになされている。補助スイッチング素子Ｑ２のドレインには、クランプ用コンデンサＣ３が接続されている。すなわち、クランプ用コンデンサＣ３と補助スイッチング素子Ｑ２とは直列回路を形成している。そして、このクランプ用コンデンサと補助スイッチング素子Ｑ２との直列回路は、１次側平滑コンデンサＣｉとスイッチング素子Ｑ１のドレインとの間に接続されている。なお、コンバータトランスＰＩＴの補助巻線Ｎｇは、１次巻線Ｎ１から積み上げるように巻かれているが、補助スイッチング素子Ｑ２として機能するＭＯＳＦＥＴＦＥＴのソースが１次巻線Ｎ１の一方の端子に接続されているので、巻線を積み上げるように接続されているのであり、別巻線として設けても何の問題もない。また、抵抗Ｒ１と抵抗Ｒ２とは補助巻線Ｎｇに生じる電圧を分圧するものである。

【０１０１】

クランプ用コンデンサＣ３と補助スイッチング素子Ｑ２の直列回路における補助スイッチング素子Ｑ２は、スイッチング素子Ｑ１が非導通のときに導通するようになされている。補助スイッチング素子Ｑ２はボディダイオードＤＤ２を内蔵しており、両方向に電流を通過させることができるようになされている。このようにして、スイッチング素子Ｑ１に印加されるオフ時の電圧をクランプしてスイッチング素子Ｑ１の耐圧を低下させることができるようにしている。特に、スイッチング素子Ｑ１の導通時におけるオン抵抗の値は、スイッチング素子Ｑ１がＭＯＳ-ＦＥＴである場合には、その耐電圧の２．５乗に比例することが知られており、高耐圧のスイッチング素子Ｑ１の使用は損失の増大と装置のコスト高につながるものである。特に、交流入力電圧ＶＡＣの値が大きくなる場合には、スイッチング素子Ｑ１の耐圧の問題は重要なものとなる。

【０１０２】

このような自励ドライブ方式のアクテイブクランプ回路をコンバータ部に設けることによって、スイッチング電源回路の交流入力電圧ＶＡＣの範囲を８５Ｖから２８８Ｖとして、ワイドレンジ化を図ることができる。例えば、スイッチング素子Ｑ１および補助スイッチング素子Ｑ２の耐圧は、このようなアクテイブクランプ回路の採用によって、交流入力電圧ＶＡＣが２８８Ｖの場合でも９００Ｖとすることができた。また、交流入力電圧ＶＡＣの値を広範囲とする場合においても、ＺＶＳ（Ｚｅｒｏ　Ｖｏｌｔａｇｅ　Ｓｗｉｔｃｈｉｎｇ）特性を得ることができるという利点も生じる。

【０１０３】

なお、本発明は上述した実施形態に限定されるものではなく、実施形態は必要に応じて変更することができるものである。

【図面の簡単な説明】

【０１０４】

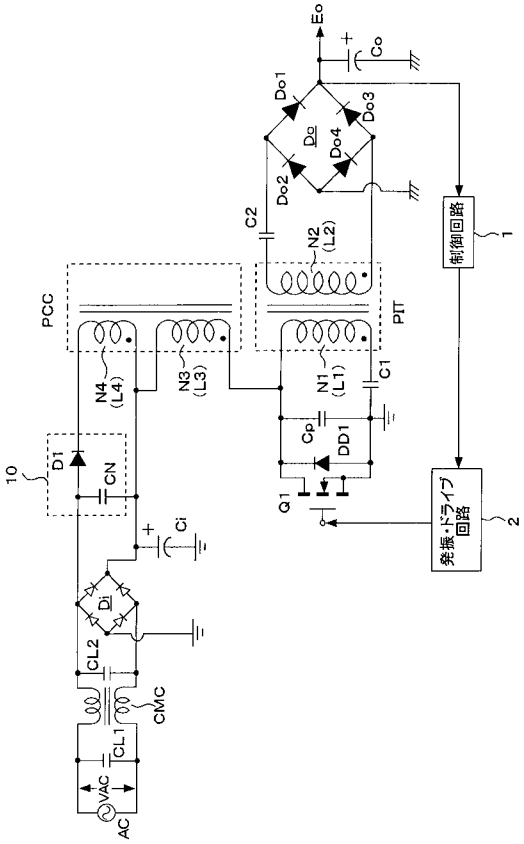
【図１】実施形態のスイッチング電源回路の構成例を示す回路図である。
【図２】実施形態のスイッチング電源回路の構成例を示す回路図である。
【図３】実施形態のスイッチング電源回路の構成例を示す回路図である。
【図４】実施形態の電源回路の負荷電力に対する力率および電源効率の特性を示す図である。
【図５】実施形態のスイッチング電源回路の構成例を示す回路図である。
【図６】実施形態のコンバータトランスの構成例を示す図である。
【図７】実施形態のスイッチング電源回路の要部の波形を示す図である。
【図８】実施形態のスイッチング電源回路の要部の波形を示す図である。
【図９】実施形態の電源回路の負荷電力に対する力率および電源効率の特性を示す図である。
【図１０】実施形態のスイッチング電源回路の構成例の一部を示す回路図である。
【図１１】実施形態のスイッチング電源回路の構成例の一部を示す回路図である。
【図１２】実施形態のスイッチング電源回路の構成例の一部を示す回路図である。
【図１３】実施形態のスイッチング電源回路の構成例の一部を示す回路図である。
【図１４】背景技術に示すスイッチング電源回路の構成例を示す図である。

【符号の説明】

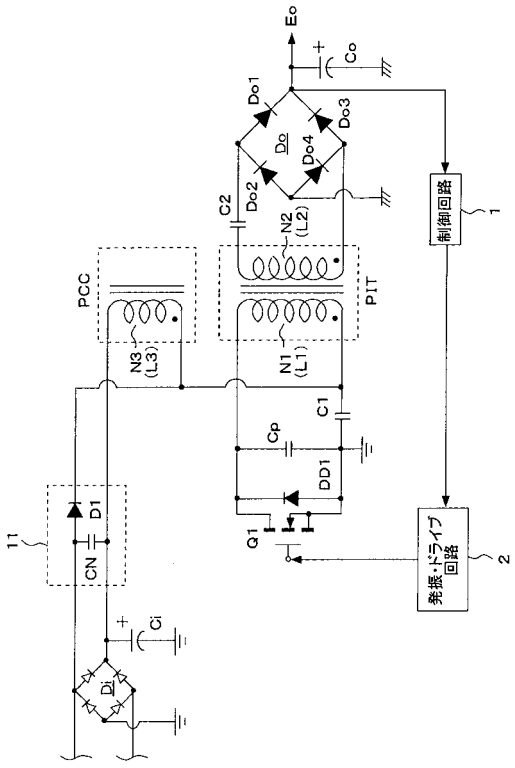
【０１０５】

１　制御回路、２　発振・ドライブ回路、１０、１１、１２、１３、１４、１５　力率改善回路、ＡＣ　交流電源、Ｂ　ボビン、Ｃ１　１次側直列共振コンデンサ、Ｃ２、Ｃ２’　２次側直列共振コンデンサ、Ｃｉ、　１次側平滑コンデンサ、ＣＬ、ＣＬ１、ＣＬ２、ＣＬ３　アクロスコンデンサ、ＣＭＣ　コモンモードチョークコイル、ＣＮＬ、ＣＮＬ１、ＣＮＬ２、ＣＮＬ３　コンデンサ、Ｃｏ、　２次側平滑コンデンサ、ＤＤ１　ボディダイオード、Ｄｉ　１次側整流素子、Ｄｏ　２次側整流素子、Ｄ１、Ｄｉ１、Ｄｉ２、Ｄｉ３、Ｄｉ４、Ｄｏ１、Ｄｏ２、Ｄｏ３、Ｄｏ４、Ｄｏ５，Ｄｏ６、Ｄｏ７、Ｄｏ８　高速スイッチングダイオード、Ｅｉ　整流平滑電圧、Ｅｏ　出力直流電圧、Ｇ　ギャップ、ＩＡＣ　交流入力電流、Ｌ１、Ｌ２、Ｌｓ１、Ｌｓ２　インダクタ、Ｌｏ　力率改善用インダクタ、Ｎ１　１次巻線、Ｎ２、Ｎ２’　２次巻線、Ｎ３、Ｎ４　巻線、ＰＩＴ　コンバータトランス、Ｑ１　スイッチング素子、Ｑ２　補助スイッチング素子、ＶＡＣ　交流入力電圧、Ｒ１、Ｒ２　抵抗

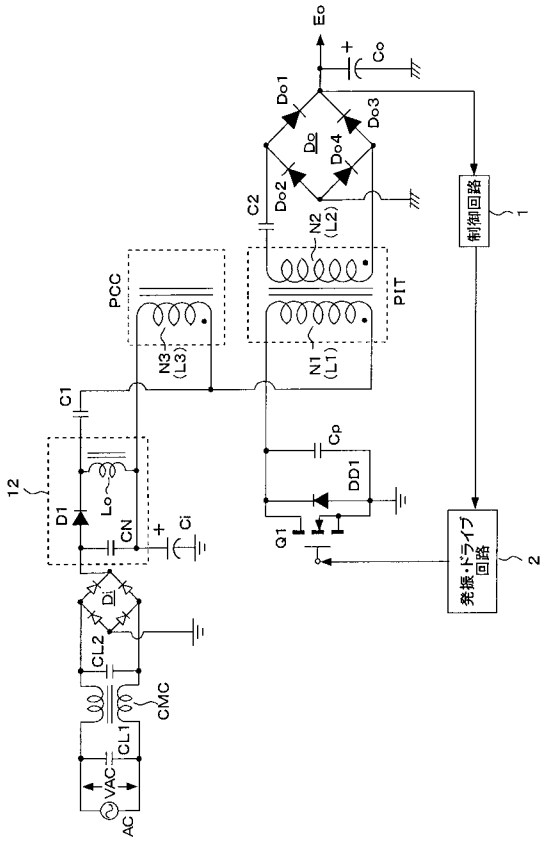
【図１】



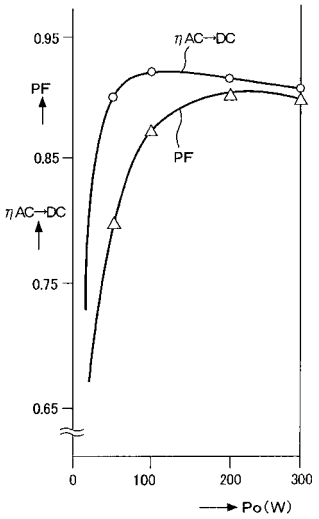
【図２】



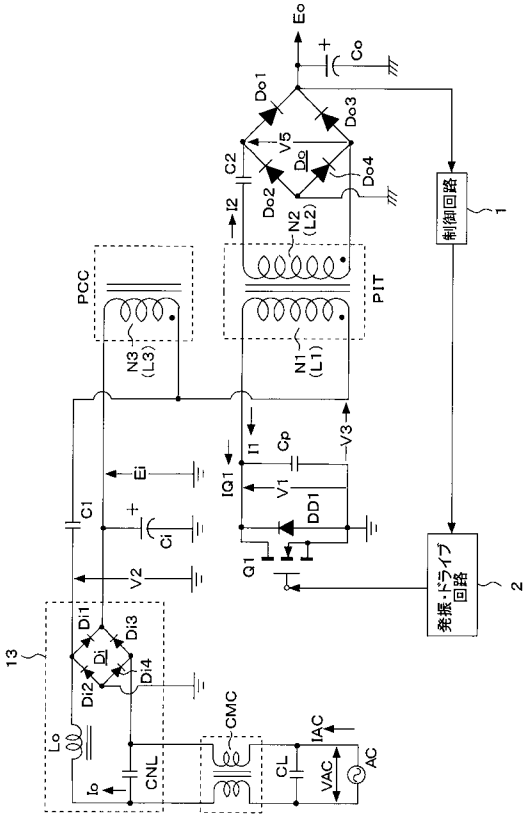
【図３】


Eo
Co
Do1
Do3
Do
Do4
Do2
C2
N2
(L2)
制御回路
1
PCC
PIT
N3
(L3)
N1
(L1)
C1
Cp
DD1
Q1
12
D1
Lo
CN
Ci
発振・ドライブ回路
2
Di
CL2
CMC
CL1
VAC
AC

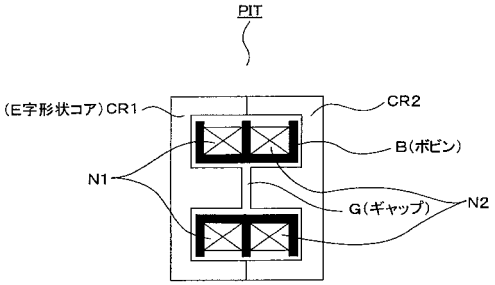
【図４】


0.95
ηAC→DC
PF
0.85
PF
ηAC→DC
0.75
0.65
0
100
200
300
Po(W)

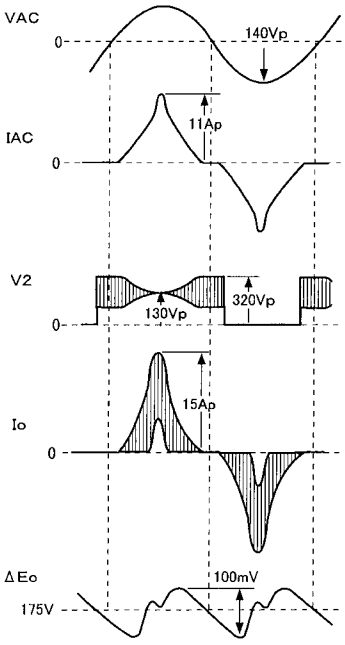
【図５】


Eo
Co
Do1
Do3
V5
Do
Do4
C2
Do2
I2
N2
(L2)
制御回路
1
PCC
PIT
N3
(L3)
N1
(L1)
I1
Cp
V3
Ei
IQ1
V1
DD1
C1
Ci
Q1
V2
発振・ドライブ回路
2
13
Di1
Di3
Di
Di2
Di4
CMC
IAC
Lo
CNL
CL
VAC
AC
Io

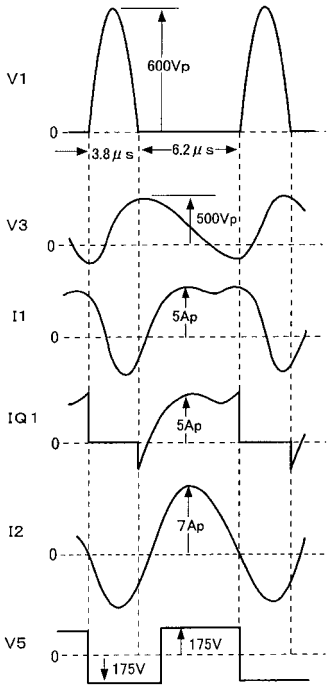
【図６】


PIT
(E字形状コア)CR1
CR2
B(ボビン)
N1
G(ギャップ)
N2

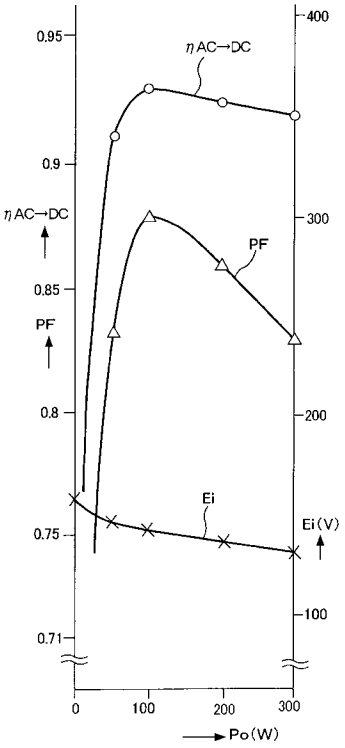
【図７】


VAC
0
140Vp
IAC
11Ap
0
V2
130Vp
320Vp
0
Io
15Ap
0
ΔEo
100mV
175V

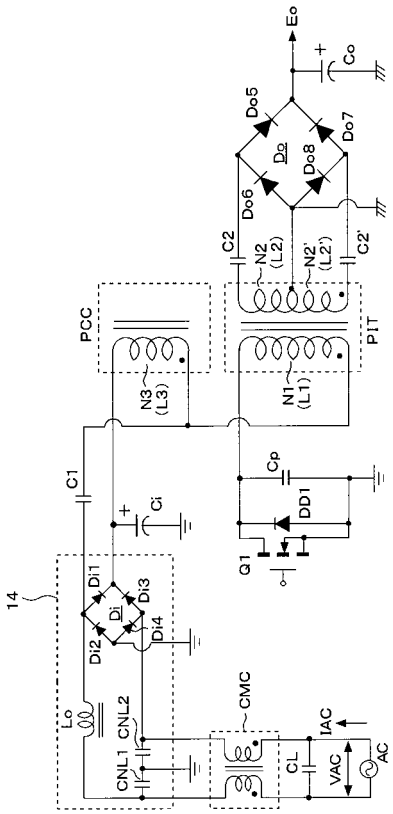
【図８】


V1
600Vp
0
3.8μs
6.2μs
V3
500Vp
0
I1
5Ap
0
IQ1
5Ap
0
I2
7Ap
0
V5
175V
175V
0

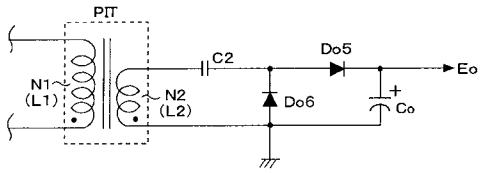
【図９】


0.95
0.9
ηAC→DC
0.85
PF
0.8
0.75
0.71
400
300
200
100
ηAC→DC
PF
Ei
Ei(V)
0
100
200
300
Po(W)

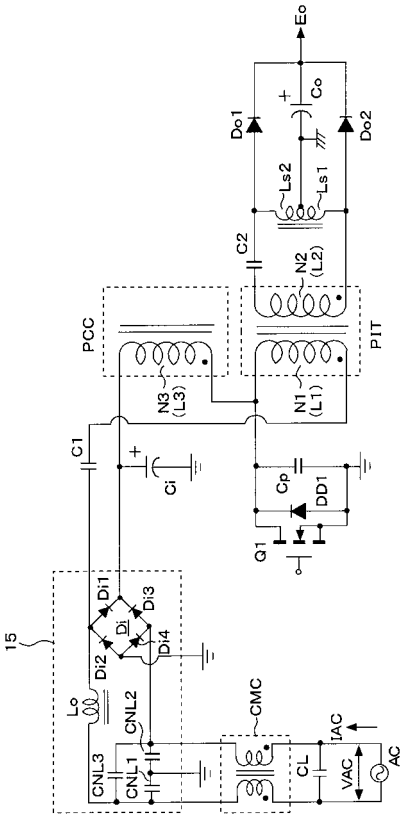
【図１０】


Eo
Co
Do5
Do7
Do
Do8
Do6
C2
N2
(L2)
N2'
(L2')
C2'
PCC
PIT
N3
(L3)
N1
(L1)
C1
Cp
Ci
DD1
G1
14
Di1
Di3
Di
Di2
Di4
Lo
CNL2
CMC
IAC
CNL1
CL
VAC
AC

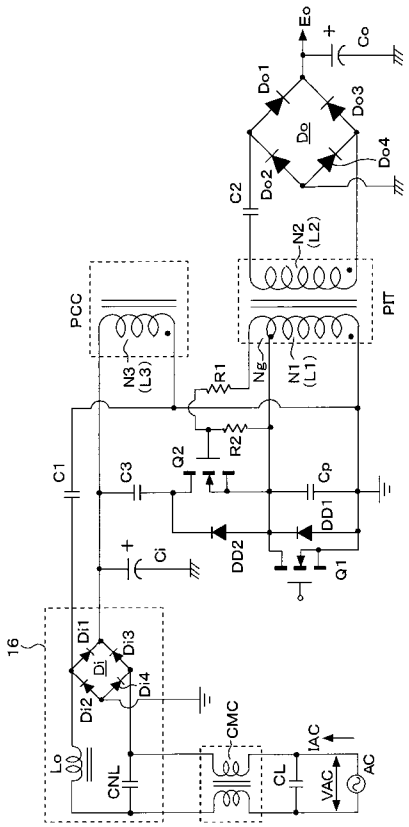
【図１１】



【図１２】



【図１３】



【図１４】