(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014 年 8 月 21 日(21.08.2014)

WIPO | PCT

(10) 国際公開番号
WO 2014/125969 A1

(51) 国際特許分類:
H01L 27/146 (2006.01) *H04N 5/369* (2011.01)

(21) 国際出願番号: PCT/JP2014/052577

(22) 国際出願日: 2014 年 2 月 4 日(04.02.2014)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2013-027058 2013 年 2 月 14 日(14.02.2013) JP

(71) 出願人: オリンパス株式会社(OLYMPUS CORPORATION) [JP/JP]; 〒1510072 東京都渋谷区幡ヶ谷２丁目４３番２号 Tokyo (JP).

(72) 発明者: 高澤 直裕(TAKAZAWA Naohiro); 〒1510072 東京都渋谷区幡ヶ谷２丁目４３番２号 オリンパス株式会社内 Tokyo (JP). 竹本 良章(TAKEMOTO Yoshiaki); 〒1510072 東京都渋谷区幡ヶ谷２丁目４３番２号 オリンパス株式会社内 Tokyo (JP).

(74) 代理人: 棚井 澄雄, 外(TANAI Sumio et al.); 〒1006620 東京都千代田区丸の内一丁目９番２号 Tokyo (JP).

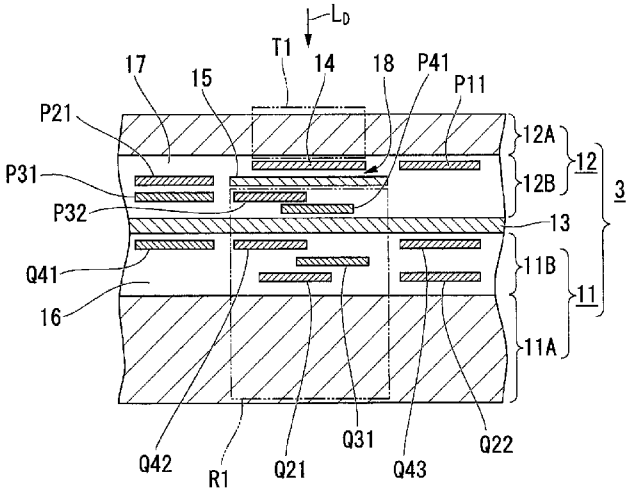
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告（条約第 21 条(3)）

(54) **Title**: SEMICONDUCTOR SUBSTRATE, IMAGE PICKUP ELEMENT, AND IMAGE PICKUP APPARATUS

(54) 発明の名称 : 半導体基板、撮像素子、および撮像装置



(57) **Abstract**: This semiconductor substrate is provided with: an alignment mark, which is formed of a material that reflects detection light for detecting positions, and which has an edge portion for detection; a light blocking layer section, which has a larger outer shape than the alignment mark, and which is formed of a material that blocks the detection light, said light blocking layer section being disposed at a position on the rear side of the alignment mark when viewed from the detection light input side; and one or more light transmitting layer sections, which are laminated between the alignment mark and the light blocking layer section, and which transmit the detection light, said light transmitting layer sections not being patterned at least in a range overlapping the light blocking layer section.

(57) 要約:

[続葉有]

WO 2014/125969 A1

半導体基板は、位置検出用の検出光を反射する材料で形成され、検出用エッジ部を有するアライメントマークと、前記アライメントマークよりも大きな外形状を有し、前記検出光を遮光する材料によって形成され、前記検出光の入射側から見て前記アライメントマークの裏側となる位置に配置された遮光層部と、前記アライメントマークと前記遮光層部との間に積層され、前記検出光を透過するとともに、少なくとも前記遮光層部と重なる範囲ではパターニングされていない１以上の透光層部と、を備える。

明　細　書

発明の名称 ： 半導体基板、撮像素子、および撮像装置

技術分野

[0001] 本発明は、半導体基板、撮像素子、および撮像装置に関する。

本願は、２０１３年２月１４日に、日本に出願された特願２０１３－０２７０５８号に基づき優先権を主張し、その内容をここに援用する。

背景技術

[0002] 従来、例えば、裏面照射型イメージセンサや積層型イメージセンサ等の撮像素子は、オンチップカラーフィルタ、オンチップマイクロレンズ及び遮光膜を形成する工程でフォトリソグラフィを行う。フォトリソグラフィでの露光時に配線パターンを描画したフォトマスクやレチクルを使用するが、ウエハとそのマスクの位置合わせを行うために、金属配線で形成したアライメントマークを使用している。このアライメントマークはスクライブラインまたはチップ領域内に形成される。

露光を行う際、半導体製造装置によって、そのアライメントマークの位置を検出するには、例えば、特許文献１に開示されているように、アライメントマークに検出光を照射し、その反射強度を測定している。このため、アライメントマークの下層に、例えば、金属配線、デバイス、接合電極等が設けられていると、それらの反射光も検出してしまう。

この結果、アライメントマークの反射強度と、下層の金属配線、デバイス、接合電極等の反射強度との間に十分なコントラストが得られない場合は、半導体製造装置がアライメントマークの認識エラーを起こして、ウエハとフォトマスクやレチクルのアライメント精度が低下する場合がある。また、下層の金属配線やデバイスの位置をアライメントマークの位置として誤認識してしまい、アライメントができなくなるという不具合が発生する場合がある。

このような問題を防止するため、従来は、アライメントマークの下層には

、金属配線、デバイス、接合電極を設けないようにしていた。

先行技術文献

特許文献

[0003] 特許文献1：日本国特開２０１１－９２５９号公報

発明の概要

発明が解決しようとする課題

[0004] しかしながら、上記のような従来の半導体基板には、以下のような問題があった。

近年、金属配線層の多層化や半導体製造プロセスの複雑化によりフォトリソグラフィ工程が増加している。このようなフォトリソグラフィ工程の増加に伴って、露光時に必要なアライメントマークの数も非常に多くなっている。

このため、半導体基板の製造にあたっては、金属配線、デバイス、接合電極等に重ならない領域に、多数のアライメントマークを設けなくてはならず、ウエハ上にアライメントマーク専用の領域を多数確保しなければならない。このため、アライメント専用の領域が増えることで、チップ面積が増大したり、アライメントマークを配置するスクライブラインの面積が増大したりする問題がある。この結果、ウエハ１枚当たりのチップ取得数が減少し、半導体基板のコストが増大してしまうという問題がある。

[0005] 本発明は、上記のような問題に鑑みてなされたものであり、アライメントマークの検出精度低下を防止するとともに、チップ面積やスクライブラインの面積の増大を抑制することができる半導体基板、撮像素子、および撮像装置を提供することを目的とする。

課題を解決するための手段

[0006] 本発明の第１態様によれば、半導体基板は、位置検出用の検出光を反射する材料で形成され、検出用エッジ部を有するアライメントマークと、前記アライメントマークよりも大きな外形状を有し、前記検出光を遮光する材料に

よって形成され、前記検出光の入射側から見て前記アライメントマークの裏側となる位置に配置された遮光層部と、前記アライメントマークと前記遮光層部との間に積層され、前記検出光を透過するとともに、少なくとも前記遮光層部と重なる範囲ではパターニングされていない１以上の透光層部と、を備える。

[0007] 本発明の第２態様によれば、第１態様に係る半導体基板において、前記検出光の入射側から見て前記遮光層部の裏側の領域に金属配線が形成されていてもよい。

[0008] 本発明の第３態様によれば、第１態様または第２態様に係る半導体基板において、前記アライメントマークは、金属層で形成されていてもよい。

[0009] 本発明の第４態様によれば、第１態様～第３態様のいずれか１つに係る半導体基板において、前記遮光層部は、金属層で形成されていてもよい。

[0010] 本発明の第５態様によれば、第１態様～第４態様のいずれか１つに係る半導体基板において、前記検出光が外部から入射する第１基板と、前記第１基板と対向して配置された第２基板と、前記第１基板および前記第２基板を接合する接合層部と、を備え、前記アライメントマーク、前記透光層部、および前記遮光層部が、前記第１基板に設けられていてもよい。

[0011] 本発明の第６態様によれば、第１態様～第４態様のいずれか１つに係る半導体基板において、前記検出光が外部から入射する第１基板と、前記第１基板と対向して配置された第２基板と、前記第１基板および前記第２基板を接合する接合層部と、を備え、前記アライメントマークが前記第１基板に設けられ、前記遮光層部が前記接合層部に設けられ、前記接合層部において、前記第１基板および前記第２基板を電気的に接合する接合電極が、前記遮光層部の外方に形成され、前記第１基板における前記アライメントマークと、前記接合層部における前記遮光層部との間に、前記透光層部が形成されていてもよい。

[0012] 本発明の第７態様によれば、第１態様～第４態様のいずれか１つに係る半導体基板において、前記検出光が外部から入射する第１基板と、前記第１基

板と対向して配置された第２基板と、前記第１基板および前記第２基板を接合する接合層部と、を備え、前記アライメントマークが前記第１基板に設けられ、前記遮光層部が前記第２基板に設けられ、前記接合層部において、前記第１基板および前記第２基板を電気的に接合する接合電極が、前記遮光層部に重なる領域の外側に形成され、前記第１基板における前記アライメントマークと、前記第２基板における前記遮光層部との間に、前記透光層部が形成されていてもよい。

[0013] 本発明の第８態様によれば、撮像素子は、第１態様～第７態様のいずれか１つに係る半導体基板を備えてもよい。

[0014] 本発明の第９態様によれば、撮像装置は、第８態様に係る撮像素子を備えてもよい。

発明の効果

[0015] 本発明の各態様に係る半導体基板、撮像素子、および撮像装置によれば、アライメントマークの裏側に遮光層部を設け、アライメントマークと遮光層部との間に透光層部が積層されているため、アライメントマークの検出精度低下を防止するとともに、チップ面積やスクライブラインの面積の増大を抑制することができるという効果を奏する。

図面の簡単な説明

[0016] [図1]本発明の実施形態に係る撮像装置のシステム構成を示すシステム構成図である。

[図2A]本発明の実施形態に係る撮像素子の平面図である。

[図2B]図２ＡにおけるＡ－Ａ断面図である。

[図2C]図２ＢにおけるＣ部の詳細図である。

[図3A]図２ＡにおけるＢ部の詳細図である。

[図3B]図３ＡにおけるＤ－Ｄ断面図である。

[図4]本発明の実施形態に係る撮像素子の基板貼り合わせ工程を示す模式的な工程説明図である。

[図5A]本発明の実施形態に係る撮像素子を製造するためのスクライビングを

する前の第１基板を示す模式的な平面図である。

[図5B]本発明の実施形態に係る撮像素子を製造するためのスクライビングをする前の第２基板を示す模式的な平面図である。

[図6A]図５ＢのＥ部詳細図である。

[図6B]図６ＡのＦ－Ｆ断面図である。

[図7]本発明の実施形態の第１変形例に係る撮像素子の構成を示す模式的な断面図である。

[図8]本発明の実施形態の第１変形例に係る撮像素子の構成を示す模式的な断面図である。

発明を実施するための形態

[0017] 本発明の実施形態に係る半導体基板、撮像素子、および撮像装置について説明する。

図１は、本発明の実施形態に係る撮像装置のシステム構成を示すシステム構成図である。図２Ａは、本発明の実施形態に係る撮像素子の平面図である。図２Ｂは、図２ＡにおけるＡ－Ａ断面図である。図２Ｃは、図２Ｂにおけるｃ部の詳細図である。図３Ａは、図２Ａにおけるｂ部の詳細図である。図３Ｂは、図３ＡにおけるＤ－Ｄ断面図である。

なお、各図面は模式図であるため、形状や寸法は誇張されている（以下の図面も同様）。

[0018] 本発明の態様に係る撮像装置は、撮像機能を有する電子機器であればよく、デジタルカメラのほか、デジタルビデオカメラ、内視鏡等であってもよいが、本実施形態では、一例として、デジタルカメラの場合の例で説明する。

図１に示すように、本実施形態に係るデジタルカメラ１０（撮像装置）は、レンズ部１、レンズ制御装置２、固体撮像素子３（撮像素子、半導体基板）、駆動回路４、メモリ５、信号処理回路６、記録装置７、制御装置８、および表示装置９を備える。

[0019] レンズ部１は、例えば、ズームレンズやフォーカスレンズを備えており、被写体からの光を固体撮像素子３の受光面に被写体像として結像する。レン

ズ制御装置２は、レンズ部１のズーム、フォーカス、絞りなどを制御する。レンズ部１を介して取り込まれた光は固体撮像素子３の受光面で結像される。

固体撮像素子３は、受光面に結像された被写体像を画像信号に変換して出力する。固体撮像素子３の受光面には、複数の画素が行方向および列方向に２次元的に配列されている。固体撮像素子３の詳細構成は後述する。

[0020] 駆動回路４は、固体撮像素子３を駆動し、その動作を制御する。メモリ５は、画像データを一時的に記憶する。信号処理回路６は、固体撮像素子３から出力された画像信号に対して、予め定められた処理を行う。信号処理回路６によって行われる処理には、画像信号の増幅、画像データの各種の補正、画像データの圧縮などがある。

[0021] 記録装置７は、画像データの記録または読み出しを行うための半導体メモリなどによって構成されており、着脱可能な状態でデジタルカメラ１０に内蔵される。表示装置９は、動画像（ライブビュー画像）の表示、静止画像の表示、記録装置7に記録された動画像や静止画像の表示、デジタルカメラ１０の状態の表示などを行う。

[0022] 制御装置８は、デジタルカメラ１０全体の制御を行う。制御装置８の動作は、デジタルカメラ１０が内蔵するＲＯＭに格納されているプログラムに規定されている。制御装置８は、このプログラムを読み出して、プログラムが規定する内容に従って、各種の制御を行う。

[0023] 次に、固体撮像素子３の詳細構成について説明する。

図２Ａ、図２Ｂに示すように、固体撮像素子３は、平面視矩形状の外形を有し、半導体基板である第１基板１２および第２基板１１が貼り合わせて構成された積層型の半導体基板からなる。

外部に向いた第１基板１２の一方の表面の中心部には受光部配置領域Ｉが形成されている。この受光部配置領域Ｉには、光電変換の画素に対応する複数のフォトダイオードからなる受光部１２ｂが互いに間隔をあけて形成されている。本実施形態では、受光部１２ｂは、固体撮像素子３の平面視の外形

の長辺（図２Ａにおける図示横方向に延びる辺）、短辺（図２Ａにおける図示縦方向に延びる辺）に平行な配列方向を有する２次元格子状に配置されている。

なお、見にくくなるため図示は省略するが、各受光部１２ｂ上には、被写体の像を取得するための入射光Ｌ（図２Ｂ参照）の色分解を行うオンチップカラーフィルタや、入射光Ｌを受光部１２ｂ上に集光するオンチップマイクロレンズが形成されている。また、受光部１２ｂの間や受光部配置領域Ｉの外側には、必要に応じて、画像ノイズとなる可能性のある不要光を遮光するための遮光膜が設けられている。

[0024] 受光部配置領域Ｉの四隅の近傍には、第１基板１２の位置検出を行うためのアライメントマーク１４が形成されている。第１基板１２の位置検出は、例えば、製造工程において露光マスクの位置決めなどを行う際に行われる。

この位置検出は、例えば、図示略の半導体製造装置等に設けられた光源から、図２Ｂに示すように、第１基板１２に向けて検出光L_Dを照射し、図示略の半導体製造装置等に設けられた光検出部によって、アライメントマーク１４による反射光を検出することで行われる。

検出されたアライメントマーク１４の位置は、例えば、フォトリソグラフィ工程などを用いて、オンチップカラーフィルタ、オンチップマイクロレンズ、遮光膜などを第１基板１２上に形成する際に、図示略の半導体製造装置によって使用される。

[0025] 以下では、特に断らない限りは、固体撮像素子３の厚さ方向の断面における各部の位置関係を参照する際、受光部１２ｂを上向きに配置し、検出光L_Dが受光部１２ｂの上方側から入射するものとして説明することにする。

[0026] 図２Ｂに示すように、固体撮像素子３の厚さ方向の断面構成は、第１基板１２、接合層部１３、および第２基板１１がこの順に積層されている。

第１基板１２、第２基板１１には、それぞれ受光部１２ｂで発生した電荷を転送して画像信号として取り出すため、例えば、金属配線、電極、デバイスを含む駆動回路等の回路部が形成されている。各回路部の図示は省略する

が、第１基板１２および第２基板１１に適宜振り分けて配置されている。

[0027] 接合層部１３は、図２Ｃに示すように、第１基板１２および第２基板１１の対向面においてそれぞれ対向して設けられ、互いに電気的に接合された接合電極１２ａ、１１ａと、第１基板１２および第２基板１１の対向面の間の隙間に充填後に固化され、第１基板１２および第２基板１１を互いに接合する接着剤層１３ａとを備える。

接合電極１２ａ（接合電極１１ａ）は、第１基板１２（第２基板１１）内の図示略の回路部と電気的に接続されている。このため、第１基板１２および第２基板１１に振り分けて配置された回路部は、接合電極１２ａ、１１ａを介して電気的に接続されている。

接合電極１２ａ、１１ａとしては、加圧、加熱等によって互いに電気的に接合できる適宜の組合せを採用することができる。例えば、金属パッドと金属バンプとの組み合わせ、金属バンプと金属バンプとの組み合わせなどを採用することができる。本実施形態では、一例として、金属パッドと金属バンプとの組み合わせを採用している。

接着剤層１３ａとしては、例えば、エポキシ樹脂、ポリイミド樹脂などを採用することができる。ただし、接着剤層１３ａは必須ではなく、例えば、接合電極１２ａ、１１ａ同士の接合力によって必要な接合強度が得られる場合や、例えば、第１基板１２および第２基板１１を表面活性化接合することで必要な接合強度が得られる場合には、接着剤層１３ａは省略することができる。

[0028] 図３Ａ、図３Ｂにアライメントマーク１４の近傍の一例の平面図、断面図をそれぞれ拡大して示す。

第１基板１２は、図３Ｂに示すように、受光部形成層１２Ａと、受光部形成層１２Ａの下層に形成された配線層１２Ｂとを備える。

ここで、受光部形成層１２Ａは、受光部配置領域Ｉに受光部１２ｂが形成された層状部である。ただし、アライメントマーク１４の近傍は、受光部配置領域Ｉの範囲外であるため、受光部１２ｂは形成されておらず、透光性を

有する層状部になっている。

配線層１２Ｂは、第１基板１２側の回路や配線を形成する層状部であり、パターニングされた金属配線と酸化膜層とが適宜の複数層だけ積層された層状部である。図３Ｂでは簡単のため、金属配線を層間で接続するビア等は図示を省略し、金属配線を除く部分は単に酸化膜層１７として示している。

[0029] 本実施形態のアライメントマーク１４は、配線層１２Ｂの最上層（受光部形成層１２Ａと接合する層）を構成する酸化膜の直下において、受光部形成層１２Ａの最下層面と対向する位置に配置されている。

また、アライメントマーク１４は、位置検出用の検出光L_Dを反射する材料で構成されている。検出光L_Dとしては、一般に可視光が用いられるが、例えば、赤外（ＩＲ）光等の可視域外の光でもよい。また、光源の種類は限定されず、例えば、レーザー光を使用することも可能である。

アライメントマーク１４の好ましい材質としては、例えば、金属、窒化膜、遮光性を有する樹脂材料などの例を挙げることができる。

アライメントマーク１４に用いる金属としては、配線層１２Ｂに金属配線を形成する際の金属材料を用いることが好ましい。本実施形態では、アライメントマーク１４の周囲に形成する金属配線Ｐ１１と同一材料としている。このため、アライメントマーク１４は、金属配線Ｐ１１を形成するのと同一のプロセスによる金属層として、金属配線Ｐ１１と同時に形成される。

金属配線Ｐ１１に用いる金属材料としては、半導体製造プロセスにおける金属配線として使用できる材料はすべて採用することが可能であるが、例えば、アルミニウム（Ａｌ）、銅（Ｃｕ）などを採用することが好ましい。

[0030] このような構成によりアライメントマーク１４の上層側には、配線層１２Ｂの酸化膜と、受光部配置領域Ｉの外側の受光部形成層１２Ａとが、この順に積層されている。これら酸化膜および受光部形成層１２Ａは、本実施形態では、いずれも検出光L_Dに対する光透過性を有する。

このため、アライメントマーク１４の上方側は、透光領域Ｔ１に覆われており、図３Ａに示すように、固体撮像素子３を上方から見たときには、図示

実線のように、アライメントマーク１４の外形が観察可能である。

ただし、受光部形成層１２Ａの層厚が厚すぎる場合には、検出光L_Dが可視光であると透過しない場合もある。この場合、アライメントマーク１４の上方の受光部形成層１２Ａを除去して開口を形成し、必要に応じて可視光が透過する犠牲材料等で開口を埋めた構成とすることも可能である。

また、検出光L_Dとして、受光部形成層１２Ａを透過しやすいＩＲ光を用いることも可能である。

[0031] アライメントマーク１４の平面視形状は、外形を検出するためのエッジ部を有していれば、特に限定されない。本実施形態では一例として、十字マークで構成される。

このため、アライメントマーク１４は、図３Ａの図示縦方向および横方向にそれぞれ延びる線状部が直角に交差してなり、それぞれの線状部の幅方向の両側にエッジ部１４ａ、１４ｂ（検出用エッジ部）を有している。

エッジ部１４ａ、１４ｂは、受光部配置領域Ｉにおける受光部１２ｂの２次元の配列方向にそれぞれ平行に延ばされている。

また、アライメントマーク１４の大きさは、アライメントマーク１４の位置検知を行うために設定された検出領域Ｓの大きさよりわずかに小さく、検出領域Ｓで覆われることが可能な大きさになっている。

[0032] アライメントマーク１４の他の好ましい形状としては、例えば、正方形、長方形、その他の多角形、Ｌ字形、円形、楕円形等を挙げることができる。また、これらを複数組み合わせた形状を採用することができる。例えば、細長い長方形を短手方向に平行に配置してスリット状のマークを形成することも可能である。

[0033] アライメントマーク１４の下層側、すなわち、検出光L_Dの入射側から見てアライメントマーク１４の裏側となる位置には、検出光L_Dを透過する厚さ一様な層間酸化膜１８を隔てて遮光層部１５が形成されている。

このため、層間酸化膜１８は、アライメントマーク１４と遮光層部１５との間に積層され、検出光L_Dを透過するとともに、少なくとも遮光層部１５と

重なる範囲ではパターニングされていない透光層部を構成している。

[0034] 遮光層部１５は、アライメントマーク１４の外形および検出領域Ｓよりも大きな外形状を有し、検出光$Ｌ_{D}$を遮光する材料で形成されている。本実施形態では、遮光層部１５は、一例として、平面視矩形状の外形を有する。

遮光層部１５よりも下層側では、アライメントマーク１４の側方を通過した検出光$Ｌ_{D}$が、遮光層部１５の範囲内で遮光される。このため、遮光層部１５の下層側には、配線層１２Ｂ、接合層部１３、および第２基板１１を層厚方向に横断する被遮光領域Ｒ１（図３Ｂ参照）が形成されている。

遮光層部１５の材質は、検出光$Ｌ_{D}$を遮光できる材料であれば、特に限定されない。遮光層部１５の好ましい材質としては、例えば、金属、窒化膜、遮光性を有する樹脂材料などの例を挙げることができる。

[0035] 遮光層部１５の遮光性の程度は、検出光$Ｌ_{D}$を照射したときに、アライメントマーク１４の外形状が良好なコントラストで取得できればよく反射率は特に限定されない。

例えば、遮光層部１５の反射率をアライメントマーク１４の反射率より高くすることにより、反射率の差を設けることが可能である。この場合、明部となる遮光層部１５上にアライメントマーク１４が暗部として現れるため、反射率差を適宜設定することにより良好なコントラストを得ることが可能である。

この構成では、遮光層部１５で反射して上側に戻る反射光は、アライメントマーク１４によって遮光され、エッジ部１４ａ、１４ｂにおいて散乱されるため、アライメントマーク１４の外形の検出が可能である。ただし、遮光層部１５とアライメントマーク１４との間の距離が大きくなると画像がぼけやすくなるため、良好なコントラストを得るためには、遮光層部１５とアライメントマーク１４との間の距離は小さい方が好ましい。

[0036] また、遮光層部１５の反射率をアライメントマーク１４の反射率より低くすることにより反射率の差を設けることが可能である。この場合、暗部となる遮光層部１５上にアライメントマーク１４が明部として現れるため、反射

率差を適宜設定することにより良好なコントラストを得ることが可能である。

この構成では、アライメントマーク１４での反射光によってアライメントマーク１４の位置が検出できるため、遮光層部１５とアライメントマーク１４との間の距離はコントラストに影響しない。したがって、アライメントマーク１４を暗部とする場合に比べて、遮光層部１５の配置位置の自由度が大きくなるためより好ましい。

このように、遮光層部１５の反射率をアライメントマーク１４より低くする場合、遮光層部１５の反射率は０％でもよく、光吸収性の材料の採用することが可能である。

また、遮光層部１５は、表面に微細な凹凸を設けて、光散乱性を付与すると、コントラストをさらに向上することができる。

[0037] また、遮光層部１５とアライメントマーク１４とは離間しているため、互いの反射率が等しくても、アライメントマーク１４のエッジ部１４ａ、１４ｂによる散乱が起こる。このため、エッジ部１４ａ、１４ｂに沿ったアライメントマーク１４の外形のエッジ画像を取得することが可能である。

本実施形態においては、遮光層部１５は、一例として、アライメントマーク１４の側方に形成された金属配線Ｐ１１と同材質の金属配線Ｐ２１と同一のプロセスによって形成された金属層であるダミー電極部を採用している。

このため、遮光層部１５が、アライメントマーク１４と同一反射率の材料からなる場合の例になっている。

この場合、金属配線Ｐ２１と同一のプロセスによって、遮光層部１５を金属配線Ｐ２１と同時に形成することができるため、プロセス数を低減できて好ましい。

[0038] 配線層１２Ｂにおいて、遮光層部１５よりも下層側には、被遮光領域Ｒ１の側方において金属配線Ｐ２１と重なる領域に、金属配線Ｐ３１が形成されている。

金属配線Ｐ３１と同一の層には、端部が被遮光領域Ｒ１に入り込んだ金属

配線Ｐ３２が形成されている。

金属配線Ｐ３２よりも下層側には、金属配線Ｐ３２と一部が重なるとともに、端部が被遮光領域Ｒ１に入り込んだ金属配線Ｐ４１が形成されている。

これら金属配線Ｐ３１、Ｐ３２、Ｐ４１は、用途に応じて、金属配線Ｐ１１と同様の使用可能材料から選ばれた適宜の金属材料を採用することができる。本実施形態では、一例として、いずれも金属配線Ｐ１１と同一材質を採用している。

このため、アライメントマーク１４の近傍を上方から見ると、図３Ａに示すように、これらのうちの上層側に位置する金属配線の外形状を観察することができる。したがって、被遮光領域Ｒ１に入り込んだ金属配線Ｐ３２、Ｐ４１の端部は、遮光層部１５によって覆われているため、外形を観察することができない。

[0039] 以上に説明した配線層１２Ｂ内の金属配線は、図示略のビア等によって層間接続され、配線層１２Ｂの下面に設けられた接合電極１２ａ（図２Ｃ参照、図３Ｂでは図示略）と電気的に接続されている。

本実施形態では、接合電極１２ａは、配線層１２Ｂの下面であればどの位置に設けられていてもよく、例えば、被遮光領域Ｒ１の範囲内に形成することが可能である。

[0040] 第２基板１１は、図３Ｂに示すように、ウエハで構成された半導体層１１Ａと、半導体層１１Ａの上層に形成され、複数層からなる配線層１１Ｂとを備える。

配線層１１Ｂは、第２基板１１側の回路や配線を形成する層状部であり、パターニングされた金属配線と酸化膜層とが適宜の複数層だけ積層された層状部である。配線層１２Ｂと同様、金属配線を層間で接続するビア等は図示を省略し、金属配線を除く部分は単に酸化膜層１６として示している。

配線層１１Ｂの金属配線としては、金属配線Ｐ２１、Ｐ１１の下方にそれぞれ金属配線Ｑ４１、金属配線Ｑ４３が形成され、さらに金属配線Ｑ４３の下方に金属配線Ｑ２２が形成されている。

被遮光領域Ｒ１の範囲には、金属配線Ｑ４２、Ｑ３１、Ｑ２１が、３層をなして形成され、層厚方向において一部が重なっている。

金属配線Ｑ４１、Ｑ４２、Ｑ４３、Ｑ３１、Ｑ２１、Ｑ２２は、用途に応じて、金属配線Ｐ１１と同様の使用可能材料から選ばれた適宜の金属材料を採用することができる。本実施形態では、一例として、いずれも金属配線Ｐ１１と同一材質を採用している。

[0041] 以上に説明した配線層１１Ｂ内の金属配線は、図示略のビア等によって層間接続され、配線層１１Ｂの上面に設けられた接合電極１１ａ（図２Ｃ参照）、図３Ｂでは図示略）と電気的に接続されている。

接合電極１１ａは、第１基板１２の各接合電極１２ａと対向する位置にそれぞれ設けられている。このため、接合電極１１ａも接合電極１２ａと同様に被遮光領域Ｒ１の範囲内に形成することが可能である。

[0042] このような固体撮像素子３は、以下のようにして製造することができる。

図４は、本発明の実施形態に係る撮像素子の基板貼り合わせ工程を示す模式的な工程説明図である。図５Ａ、図５Ｂは、本発明の実施形態に係る撮像素子を製造するためのスクライビングする前の第１基板および第２基板を示す模式的な平面図である。図６Ａは、図５ＢにおけるＥ部詳細図である。図６Ｂは、図６ＡにおけるＦ－Ｆ断面図である。

[0043] まず、図４の一部の形状を示すように、周知の半導体製造プロセスによって、半導体ウエハ上に複数の第１基板１２、第２基板１１がそれぞれ２次元的に配列された第１ウエハ基板１２０（半導体基板）、第２ウエハ基板１１０（半導体基板）を製造する。

第１ウエハ基板１２０における配線層１２Ｂの表面（図示下側）には、接合電極１２ａが形成されている。

第２ウエハ基板１１０における配線層１１Ｂの表面（図示上側）には、接合電極１１ａが形成されている。

ただし、図４では、接合電極１２ａ、１１ａの個々の配置位置は図示せず、模式的に層状に描いている。

[0044] 第１ウエハ基板１２０は、図５Ａに示すように、受光部形成層１２Ａを有する表面の方から見ると、後述するようにスクライビングされた後に第１基板１２を構成する矩形状のチップエリアＣ１２が、互いに直交する矩形格子状に設けられたスクライブ領域S_1、S_2を挟んで２次元的に並列されている。

各チップエリアＣ１２の四隅には、遮光層部１５の上方に重なるアライメントマーク１４が観察される。このため、アライメントマーク１４の位置を検出することで、チップエリアＣ１２の位置や、スクライブ領域S_1、S_2の位置を検出することが可能である。

[0045] 第２ウエハ基板１１０は、図５Ｂに示すように、配線層１１Ｂを有する表面の方から見ると、後述するようにスクライビングされた後に第２基板１１を構成する矩形状のチップエリアＣ１１が、互いに直交する矩形格子状に設けられたスクライブ領域S_1、S_2を挟んで２次元的に並列されている。

本実施形態では、各チップエリアＣ１１には、アライメントマーク２４が、配線層１１Ｂ側の表面の方から観察できるように設けられている。

アライメントマーク２４は、第２ウエハ基板１１０と第１ウエハ基板１２０とを貼り合わせる際、第２ウエハ基板１１０の位置検出を行うために設けられている。

図５Ｂでは、各アライメントマーク２４は、チップエリアＣ１１の四隅の位置に設けられているが、アライメントマーク１４と同様な位置に設ける必要はない。

また、アライメントマーク２４の位置や個数は、第２ウエハ基板１１０の各チップエリアＣ１１の位置検出ができれば、図示の形態には限定されない。例えば、チップエリアＣ１１の他の位置に異なる個数だけ設けられていてもよい。また、アライメントマーク２４は、第２ウエハ基板１１０が第１ウエハ基板１２０に貼り合わされた後は、位置検出用に用いる必要がないため、スクライブ領域S_1、S_2に設けることも可能である。

[0046] 図６Ａ、図６Ｂに示すように、アライメントマーク２４は、接合電極１１

ａが設けられていない配線層１１Ｂの部位において、最上層を構成する酸化膜の直下に配置されている。このため、アライメントマーク２４の上方側は、透光領域Ｔ２に覆われている。

また、アライメントマーク２４は、アライメントマーク１４と同一の材質で、アライメントマーク１４と同一の外形状を有している。

すなわち、本実施形態では、アライメントマーク２４は、アライメントマーク２４の周囲に形成された金属配線Ｑ４４、Ｑ４５と同一のプロセスによって金属層として形成されている。アライメントマーク２４、および金属配線Ｑ４４、Ｑ４５の材質は、金属配線Ｐ１１と同様の使用可能材料から選ばれた適宜の金属材料を採用することができる。

このため、アライメントマーク２４の上層側には、検出光L_Dに対する光透過性を有する配線層１１Ｂの酸化膜が積層されているのみであるため、図５Ｂに示すように、上方から見たときには図示実線のようにアライメントマーク２４の外形が観察可能である。

また、アライメントマーク２４の平面視形状は、アライメントマーク１４として使用可能な形状から適宜選択することができる。本実施形態では、アライメントマーク２４は、一例として、十字マークで構成されている。このため、アライメントマーク２４は、図６Ａの図示縦方向および横方向にそれぞれ延びる線状部が直角に交差してなり、それぞれの線状部の幅方向の両側にエッジ部２４ａ、２４ｂ（検出用エッジ部）を有している。

エッジ部２４ａ、２４ｂは、チップエリアＣ１１の２次元の配列方向にそれぞれ平行に延ばされている。

また、アライメントマーク２４の大きさは、アライメントマーク１４と同様、半導体製造装置の検出領域Ｓの大きさよりわずかに小さく、検出領域Ｓで覆われることが可能な大きさになっている。

[0047] アライメントマーク２４の下層側、すなわち、検出光L_Dの入射側から見てアライメントマーク２４の裏側となる位置には、検出光L_Dを透過する厚さ一様な層間酸化膜２８を隔てて、遮光層部１５と同様な好ましい材質から選択

された材料によって、遮光層部１５と同様な形状を有する遮光層部２５が形成されている。

このため、層間酸化膜２８は、アライメントマーク２４と遮光層部２５との間に積層され、検出光L_Dを透過するとともに、少なくとも遮光層部２５と重なる範囲ではパターニングされていない透光層部を構成している。

[0048] 遮光層部２５は、アライメントマーク２４の側方において金属配線Ｑ４４の下層側に形成された金属配線Ｑ３２と同一のプロセスによって形成された金属層であるダミー電極部からなる。

遮光層部２５の平面視形状は、遮光層部１５と同様に特に限定されないが、本実施形態では、一例として、平面視矩形状に形成されている。

配線層１１Ｂに設けられた金属配線は、用途に応じて、金属配線Ｐ１１と同様の使用可能材料から選ばれた適宜の金属材料を採用することができる。本実施形態では、一例として、いずれも金属配線Ｐ１１と同一材質を採用している。

このため、遮光層部２５は、アライメントマーク２４と同一反射率の材料からなる場合の例になっている。

遮光層部２５の他の好ましい材質としては、例えば、遮光層部１５と同様、窒化膜、遮光性を有する樹脂材料などの例を挙げることができる。

このような遮光層部２５によって、アライメントマーク２４の側方を通過した検出光L_Dが遮光される。このため、遮光層部２５の下層側には被遮光領域Ｒ２が形成されている。

[0049] 配線層１１Ｂにおいて、遮光層部２５よりも下層側には、被遮光領域Ｒ２の側方に、金属配線Ｑ３２、Ｑ４４と重なる領域に、金属配線Ｑ２３が形成されている。

金属配線Ｑ２３と同一層には、被遮光領域Ｒ２の内部に形成された金属配線Ｑ２４が形成されている。金属配線Ｑ２４の下層側には、金属配線Ｑ２４と一部が重なり、被遮光領域Ｒ２の内部に形成された金属配線Ｑ１１が形成されている。

このため、アライメントマーク２４の近傍を上方から見ると、図６Ａに示すように、これらのうちの上層側に位置する金属配線の外形状を観察することができる。したがって、被遮光領域Ｒ２に入り込んだ金属配線Ｑ２４、Ｑ１１は、遮光層部２５によって覆われているため、外形を観察することができない。

[0050] 次に、このような構成を有する第１ウエハ基板１２０と第２ウエハ基板１１０とを互いに位置合わせして貼り合わせる。

例えば、図４に示すように、第２ウエハ基板１１０を半導体製造装置の載置台２００上に配線層１１Ｂを上方に向けた状態で第１ウエハ基板１２０を載置する。

このとき、本実施形態では、表面活性化接合を行うため、接合電極１２ａにアルゴン（Ａｒ）イオンを照射するなどして接合電極１１ａを表面活性化しておく。

[0051] 次に、第２ウエハ基板１１０の上方から検出光L_Dを照射し、反射光を検出器で検出することにより検出領域Ｓ内のエッジ検出を行う。

検出領域Ｓがアライメントマーク２４を覆う範囲に到達すると、検出光L_Dは、アライメントマーク２４および遮光層部２５の表面で略均一に反射して反射光が上方に戻る。このとき、本実施形態では、アライメントマーク２４と遮光層部２５との間に反射率の差はない。しかしアライメントマーク２４のエッジ部２４ａ、２４ｂでは散乱が起こるため、エッジ部２４ａ、２４ｂで光量変化が生じて、アライメントマーク２４の外形状が検出される。

また、遮光層部２５の下層側の被遮光領域Ｒ２には、検出光L_Dが到達しないため金属配線Ｑ２４、Ｑ１１のエッジ部は検出されない。

このようなエッジ検出によって、検出領域Ｓ内でアライメントマーク２４が検出されたら、この検出位置を記憶する。

[0052] 次に、図４に示すように、図示略の半導体製造装置の保持部によって、第１ウエハ基板１２０を受光部形成層１２Ａが上側となるように、第２ウエハ基板１１０上に保持する。

このとき、本実施形態では、表面活性化接合を行うため、接合電極１２ａにアルゴン（Ａｒ）イオンを照射するなどして接合電極１２ａを表面活性化しておく。

そして、第１ウエハ基板１２０の上方から検出光L_Dを照射し、反射光を検出器で検出することにより検出領域Ｓ内のエッジ検出を行って、アライメントマーク１４の検出を行う。

検出領域Ｓがアライメントマーク１４を覆う範囲に到達すると、アライメントマーク２４の場合と同様にして、アライメントマーク１４のエッジ部１４ａ、１４ｂで散乱が起こるため、エッジ部１４ａ、１４ｂで光量変化が生じて、アライメントマーク１４の外形状が検出される。

また、遮光層部１５の下層側の被遮光領域Ｒ１には、検出光L_Dが到達しないため金属配線Ｐ３２、Ｐ４１、Ｐ４２、Ｑ４２、Ｑ３１、Ｑ２１のエッジ部は検出されない。

また、接合層部１３に接合電極１２ａ、１１ａが形成されていても同様にそれらの画像は検出されない。

[0053] このようなエッジ検出によって、検出領域Ｓ内でアライメントマーク１４が検出されたら、半導体製造装置はアライメントマーク２４の検出位置との差を演算して、第１ウエハ基板１２０を位置合わせするための移動量を求め、第１ウエハ基板１２０の保持位置を移動して、第２ウエハ基板１１０の接合電極１２ａと、第２ウエハ基板１１０の接合電極１１ａとが正対する対向位置に移動する。

次に、第１ウエハ基板１２０を第２ウエハ基板１１０に向けて下降させ、押圧することにより、接合電極１２ａ、１１ａ同士を表面活性化接合する。

接合電極１２ａ、１１ａが接合されたら、配線層１２Ｂと配線層１１Ｂとの間に、接着剤層１３ａを充填し、固化させて第１ウエハ基板１２０、第２ウエハ基板１１０を層厚方向に接合する。

これにより、図５Ａに示すように、第１ウエハ基板１２０のチップエリアＣ１２にそれぞれ重なる範囲に、図示略の第２ウエハ基板１１０のチップエ

リアＣ１１が重なって、固体撮像素子３の構成を有するチップエリアＣ３が２次元的に配列されたウエハ基板積層体３０（半導体基板）が形成される。

[0054] 次に、このウエハ基板積層体３０を、スクライブ領域S_1、S_2においてスクライビングすることにより、各チップエリアＣ３を切り離す。

このときのスクライブ領域S_1、S_2の位置検出は、第１ウエハ基板１２０上のアライメントマーク１４を用いて行うことができる。

このようにして、図２Ａに示すような固体撮像素子３が製造される。

[0055] 本実施形態によれば、アライメントマーク１４（２４）の裏側に遮光層部１５（２５）を設け、アライメントマーク１４（２４）と遮光層部１５（２５）との間に透光層部である層間酸化膜１８（２８）が積層されているため、アライメントマーク１４（２４）の検出精度低下を防止することができる。

さらに、アライメントマーク１４（２４）は、遮光層部１５（２５）の下層側の被遮光領域Ｒ１（Ｒ２）の範囲に、例えば、金属配線等のパターニングされた部位を配置しても、検出精度は変わらない。

このため、被遮光領域Ｒ１（Ｒ２）には、例えば、金属配線、回路部、接合電極等のパターニングされた部位を積層して配置することができる。したがって、アライメントマーク１４（２４）の配置位置を増やしても、アライメントマーク１４（２４）を配置するための専用領域を設ける必要がないため、チップ面積やスクライブラインの面積の増大を抑制することができる。このため、ウエハ１枚当たりのチップ数を減らさずに済むため、低コスト化が可能である。

固体撮像素子３のように、複数の半導体基板を複数積層する場合、個々の半導体基板を製造する際に使用するアライメントマークと、これらの半導体基板を積層する際に位置検出を行うアライメントマークとが必要となるため、１枚構成の半導体基板に比べると、アライメントマークの数が格段に増大する。

本実施形態の構成によれば、このような積層型の半導体基板の場合に、特

に効果的にチップ面積やスクライブラインの面積の抑制を図ることが可能となる。

[0056] （第１変形例）

次に、本実施形態の第１変形例に係る撮像素子について説明する。

図７は、本発明の実施形態の第１変形例に係る撮像素子の構成を示す模式的な断面図である。

[0057] 図７に示すように、本変形例に係る固体撮像素子３３（撮像素子、半導体基板）は、上記実施形態に係る固体撮像素子３の第１基板１２に代えて、第１基板３２（半導体基板）を備え、遮光層部３５を接合層部１３中に追加したものである。

固体撮像素子３３は、図１に示すように、上記実施形態に係るデジタルカメラ１０において、固体撮像素子３に代えて用いることができる。

以下、上記実施形態と異なる点を中心に説明する。

[0058] 第１基板３２は、上記実施形態に係る第１基板１２の配線層１２Ｂに代えて、配線層３２Ｂを備える。

配線層３２Ｂは、配線層１２Ｂから、遮光層部１５と被遮光領域Ｒ１内の金属配線Ｐ３２、Ｐ４１とを削除し、それらの削除部分に対応する空間を、検出光L_Dを透過する厚さ一様な層間酸化膜が複数積層された酸化膜層１７に置き換えたものである。

[0059] 遮光層部３５は、上記実施形態に係る遮光層部１５と層厚方向の配置位置が異なるのみで、材質および形状は、遮光層部１５と同様である。ただし、接合電極１２ａ、１１ａは、遮光層部３５と重なる範囲には形成されない。

遮光層部３５の接合層部１３における層厚方向の配置位置は、接合層部１３に接着剤層１３ａを用いる場合、特に限定されず、例えば、図７に示すように、接合層部１３の最上部に配置することが可能である。

また、図示は省略するが、遮光層部３５は接合層部１３の層厚方向の中間部に配置されていてもよいし、接合層部１３の層厚方向の最下部に配置されていてもよい。

配置位置により、遮光層部３５と配線層３２Ｂとの間が離間している場合には、例えば、接着剤層１３ａ等の検出光L_Dを透過する層状部が充填される。

ただし、接着剤層１３ａを用いずに第１基板３２と第２基板１１とを接合する場合には、遮光層部３５は、配線層１１Ｂ、３２Ｂのいずれか一方に密着し、いずれか他方との間に隙間を残した状態としてもよい。

また、遮光層部３５は、接合層部１３と同一の層厚で形成することも可能である。

[0060] このような構成により、遮光層部３５の上面からアライメントマーク１４の下面の間には、検出光L_Dを透過するとともに、少なくとも遮光層部３５と重なる範囲ではパターニングされていない１以上の層状部からなる透光層部３８が形成されている。透光層部３８は少なくとも酸化膜層１７を含み、遮光層部３５の形成位置によっては、接着剤層１３ａや空隙部を含む。

遮光層部３５の下層側には少なくとも第２基板１１を横断し、遮光層部３５の配置位置によっては、接合層部１３の一部を横断する被遮光領域Ｒ３１が形成されている。

[0061] このような固体撮像素子３３は、図７に示す構成の場合、例えば、第１基板３２の構成を有するチップエリアを配列して、第１ウエハ基板を形成した後、配線層３２Ｂの表面に遮光層部３５を形成してから、第２ウエハ基板１１０と貼り合わせる点を除いて、上記実施形態と同様にして製造することができる。

同様に、遮光層部３５を配線層１１Ｂ上に形成したり、配線層３２Ｂまたは配線層１１Ｂ上に接着剤層１３ａの層状部を形成してから遮光層部３５を形成したりすることで、図示しない他の配置位置に対応する構成も製造することができる。

[0062] 本変形例によれば、アライメントマーク１４の裏側に遮光層部３５を設け、アライメントマーク１４と遮光層部３５との間に透光層部３８が積層されているため、アライメントマーク１４の検出精度低下を防止することができ

る。

また、被遮光領域Ｒ３１には、例えば、金属配線、回路部、接合電極等のパターニングされた部位を積層して配置することができる。したがって、アライメントマーク１４の配置位置を増やしても、アライメントマーク１４を配置するための専用領域を設ける必要がないため、チップ面積やスクライブラインの面積の増大を抑制することができる。これにより、ウエハ１枚当たりのチップ数を減らさずに済むため、低コスト化が可能である。

また、上記実施形態と同様、積層型の半導体基板の場合に、特に効果的にチップ面積やスクライブラインの面積の抑制を図ることが可能となる。

[0063] （第２変形例）

次に、本実施形態の第２変形例に係る撮像素子について説明する。

図８は、本発明の実施形態の第２変形例に係る撮像素子の構成を示す模式的な断面図である。

[0064] 図８に示すように、本変形例に係る固体撮像素子４３（撮像素子、半導体基板）は、上記第１変形例に係る固体撮像素子３３における第２基板１１に代えて、第２基板４１（半導体基板）を備え、遮光層部３５を削除したものである。

固体撮像素子４３は、図１に示すように、上記実施形態に係るデジタルカメラ１０において、固体撮像素子３に代えて用いることができる。

以下、上記実施形態および上記第１変形例と異なる点を中心に説明する。

[0065] 第２基板４１は、上記実施形態に係る第２基板１１の配線層１１Ｂに代えて、配線層４１Ｂを備える。

配線層４１Ｂは、配線層１１Ｂから、上記実施形態に係る被遮光領域Ｒ１内の金属配線Ｑ４２、Ｑ３１を削除し、それらの削除部分に対応する空間を、検出光L_Dを透過する厚さ一様な層間酸化膜が複数積層された酸化膜層１６に置き換え、酸化膜層１６における上記実施形態に係る被遮光領域Ｒ１の範囲で、金属配線Ｑ２１よりもの上方となる位置に、遮光層部４５を配置したものである。

[0066] 遮光層部４５は、上記実施形態に係る遮光層部１５と層厚方向の配置位置が異なるのみで、材質および形状は、遮光層部１５と同様である。ただし、接合電極１２ａ、１１ａは、上記第１変形例と同様に、遮光層部４５と重なる範囲には形成されない。

[0067] このような構成により、遮光層部４５の上面からアライメントマーク１４の下面の間には、検出光L_Dを透過するとともに、少なくとも遮光層部４５と重なる範囲では、酸化膜層１７と、接合層部１３と、酸化膜層１６とにより、パターニングされていない１以上の層状部からなる透光層部４８が形成されている。

遮光層部４５の下層側には、配線層４１Ｂの一部と半導体層１１Ａとを横断する被遮光領域Ｒ４１が形成されている。

[0068] このような固体撮像素子４３は、第１基板３２の構成を有するチップエリアを配列した第１ウエハ基板と、第２基板４１の構成を有するチップエリアを配列した第２ウエハ基板とを形成した後、これら第１ウエハ基板と第２ウエハ基板とを貼り合わせる点を除いて、上記実施形態と同様にして製造することができる。

[0069] 本変形例によれば、アライメントマーク１４の裏側に遮光層部４５を設け、アライメントマーク１４と遮光層部４５との間に透光層部４８が積層されているため、アライメントマーク１４の検出精度低下を防止することができる。

また、被遮光領域Ｒ４１には、例えば、金属配線、回路部、接合電極等のパターニングされた部位を積層して配置することができる。したがって、アライメントマーク１４の配置位置を増やしても、アライメントマーク１４を配置するための専用領域を設ける必要がないため、チップ面積やスクライブラインの面積の増大を抑制することができる。これにより、ウエハ１枚当たりのチップ数を減らさずに済むため、低コスト化が可能である。

また、上記実施形態と同様、積層型の半導体基板の場合に、特に効果的にチップ面積やスクライブラインの面積の抑制を図ることが可能となる。

[0070] なお、上記実施形態および各変形例の説明では、２枚の半導体基板が積層された積層型の半導体基板、およびこれを用いた撮像素子の例で説明したが、半導体基板の積層数は、２層には限定されず、３層以上であってもよい。また、第２基板１１および第２ウエハ基板１１０の場合のように、１枚の半導体基板にアライメントマークおよび遮光層部を備える構成としてもよい。

[0071] 上記実施形態に係る第１ウエハ基板１２０および第２ウエハ基板１１０の貼り合わせ方法の説明では、第１ウエハ基板１２０におけるアライメントマーク１４を位置検出に用いる場合の例で説明したが、これは一例であって、アライメントマーク１４を用いない位置検出を行うこともできる。

例えば、第２ウエハ基板１１０のアライメントマーク２４と同様に、アライメントマークを配線層１２Ｂにおいて接合電極１２ａの側から観察可能な位置に形成することも可能である。この場合、配線層１２Ｂを検出光L_Dの入射方向に向けた状態で、位置検出を行い、この位置を記憶した状態で第２ウエハ基板１１０上に搬送して、位置合わせを行うことができる。このようにすれば、受光部形成層１２Ａが可視光を透過しないような層厚であっても、受光部形成層１２Ａに開口を設けることなく、検出光L_Dとして可視光を使用することができる。

また、検出光L_Dとして、透過性に優れるＩＲ光を用いると、例えば、ＩＲ光を第２ウエハ基板１１０の下方側から照射することで、第２ウエハ基板１１０および第１ウエハ基板１２０を重ね合わせた状態でも、ＩＲ光を遮光するアライメントマークの位置検出が可能である。ただし、この場合には、第２ウエハ基板１１０、第１ウエハ基板１２０の重ね合わせ時のアライメントマークには、ＩＲ光を遮光する遮光層部を重ね合わせないようにする。

[0072] 以上、本発明の好適な実施形態について説明し例証したが、これらはあくまで発明の例示であって限定的に考慮されるべきものではなく、追加、削除、置換及び他の変更は本発明の範囲を逸脱しない範囲で可能である。即ち、本発明は前述した実施形態により限定されるものではなく、以下のクレームの範囲により限定されるものである。

産業上の利用可能性

[0073] 本発明の各実施形態（変形例も含む）は、半導体基板、撮像素子、および撮像装置に広く適用でき、アライメントマークの検出精度低下を防止するとともに、チップ面積やスクライブラインの面積の増大を抑制することを可能とする。

符号の説明

[0074] ３、３３、４３　固体撮像素子（撮像素子、半導体基板）

１０　デジタルカメラ（撮像装置）

１１、４１　第２基板（半導体基板）

１１ａ、１２ａ　接合電極

１１Ａ　半導体層

１１Ｂ、１２Ｂ、３２Ｂ、４１Ｂ　配線層

１２、３２　第１基板（半導体基板）

１２Ａ　受光部形成層

１２ｂ　受光部

１３　接合層部

１３ａ　接着剤層

１４、２４　アライメントマーク

１４ａ、１４ｂ、２４ａ、２４ｂ　エッジ部（検出用エッジ部）

１５、２５、３５、４５　遮光層部

１６、１７　酸化膜層

１８、２８　層間酸化膜（透光層部）

２４ａ、２４ｂ　方向の両側にエッジ部

３０　ウエハ基板積層体（半導体基板）

３８、４８　透光層部

１１０　第２ウエハ基板

１２０　第１ウエハ基板

Ｃ１１、Ｃ１２、Ｃ３　チップエリア

Ｉ　受光部配置領域

Ｌ　入射光

L_D　検出光

Ｐ１１、Ｐ２１、Ｐ３１、Ｐ３２、Ｐ４１、Ｑ２１、Ｑ２２、Ｑ２３、Ｑ２４、Ｑ３１、Ｑ４１、Ｑ４２、Ｑ４３、Ｑ４４、Ｑ４５、Ｒ１、Ｒ２、Ｒ３１、Ｒ４１　被遮光領域

Ｓ　検出領域

S_1、S_2　スクライブ領域

Ｔ１、Ｔ２　透光領域

請求の範囲

[請求項1] 位置検出用の検出光を反射する材料で形成され、検出用エッジ部を有するアライメントマークと、

前記アライメントマークよりも大きな外形状を有し、前記検出光を遮光する材料によって形成され、前記検出光の入射側から見て前記アライメントマークの裏側となる位置に配置された遮光層部と、

前記アライメントマークと前記遮光層部との間に積層され、前記検出光を透過するとともに、少なくとも前記遮光層部と重なる範囲ではパターニングされていない１以上の透光層部と、

を備える、半導体基板。

[請求項2] 前記検出光の入射側から見て前記遮光層部の裏側の領域に金属配線が形成されている、請求項１に記載の半導体基板。

[請求項3] 前記アライメントマークは、金属層で形成されている、請求項１または２に記載の半導体基板。

[請求項4] 前記遮光層部は、金属層で形成されている、請求項１～３のいずれか１項に記載の半導体基板。

[請求項5] 前記検出光が外部から入射する第１基板と、

前記第１基板と対向して配置された第２基板と、

前記第１基板および前記第２基板を接合する接合層部と、

を備え、

前記アライメントマーク、前記透光層部、および前記遮光層部が、前記第１基板に設けられている、

請求項１～４のいずれか１項に記載の半導体基板。

[請求項6] 前記検出光が外部から入射する第１基板と、

前記第１基板と対向して配置された第２基板と、

前記第１基板および前記第２基板を接合する接合層部と、

を備え、

前記アライメントマークが前記第１基板に設けられ、

前記遮光層部が前記接合層部に設けられ、

前記接合層部において、前記第１基板および前記第２基板を電気的に接合する接合電極が、前記遮光層部の外方に形成され、

前記第１基板における前記アライメントマークと、前記接合層部における前記遮光層部との間に、前記透光層部が形成されている、

請求項１～４のいずれか１項に記載の半導体基板。

[請求項7] 前記検出光が外部から入射する第１基板と、

前記第１基板と対向して配置された第２基板と、

前記第１基板および前記第２基板を接合する接合層部と、

を備え、

前記アライメントマークが前記第１基板に設けられ、

前記遮光層部が前記第２基板に設けられ、

前記接合層部において、前記第１基板および前記第２基板を電気的に接合する接合電極が、前記遮光層部に重なる領域の外側に形成され、

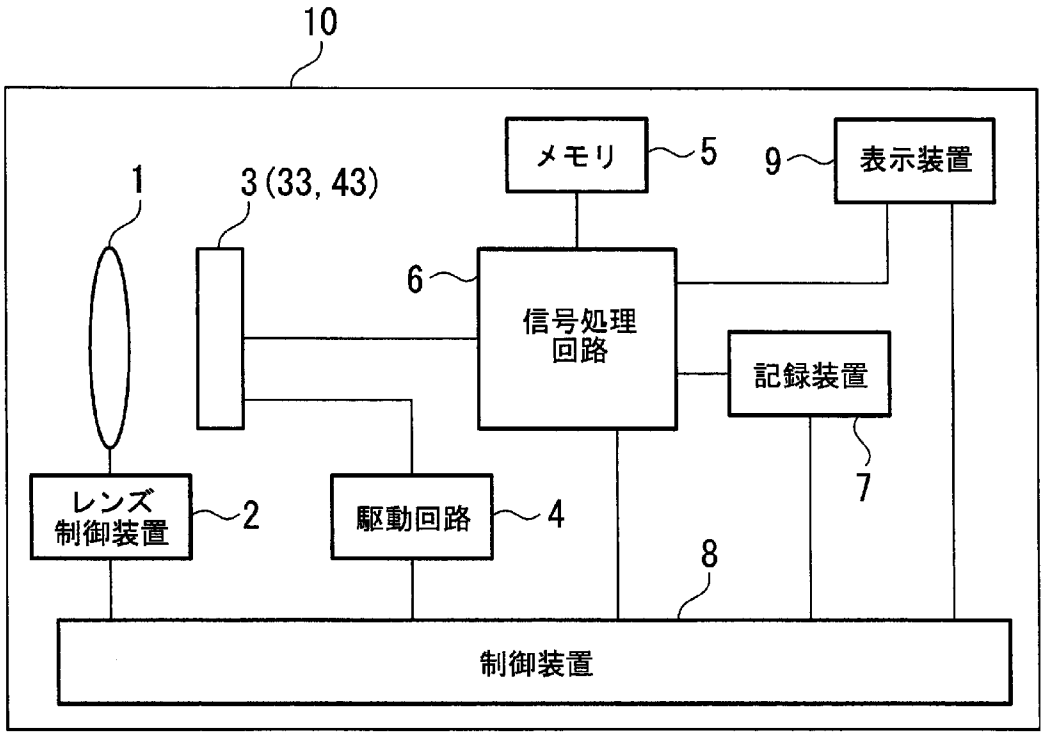
前記第１基板における前記アライメントマークと、前記第２基板における前記遮光層部との間に、前記透光層部が形成されている、

請求項１～４のいずれか１項に記載の半導体基板。

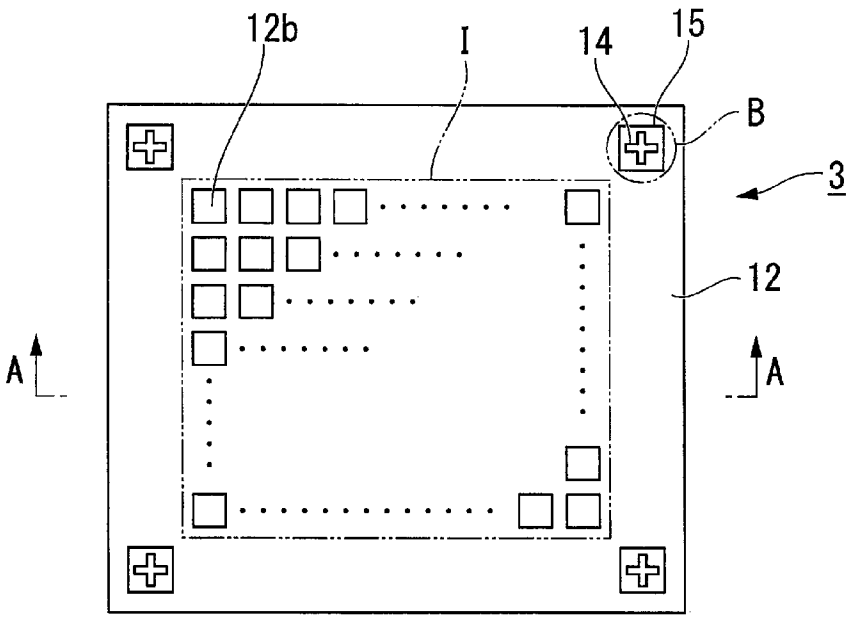
[請求項8] 請求項１～７のいずれか１項に記載の半導体基板を備える撮像素子。

[請求項9] 請求項８に記載の撮像素子を備える撮像装置。

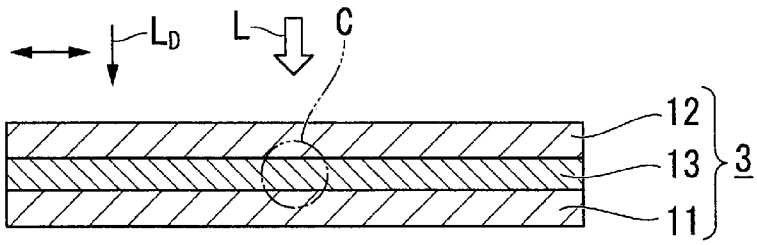
[図1]



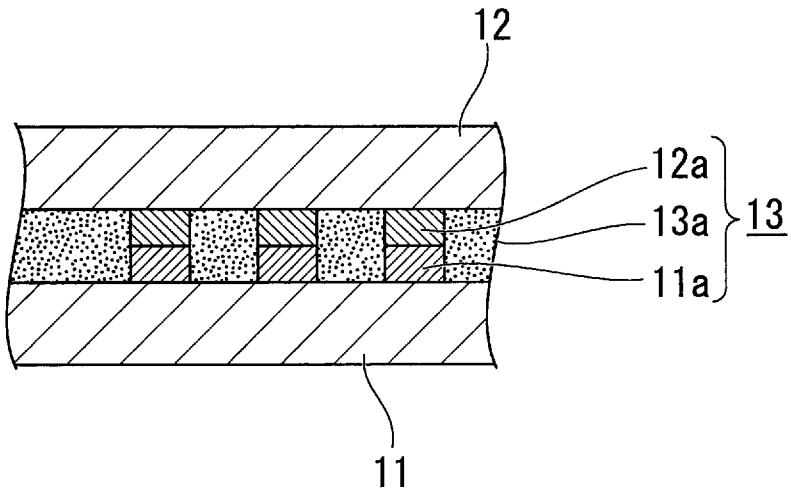
[図2A]



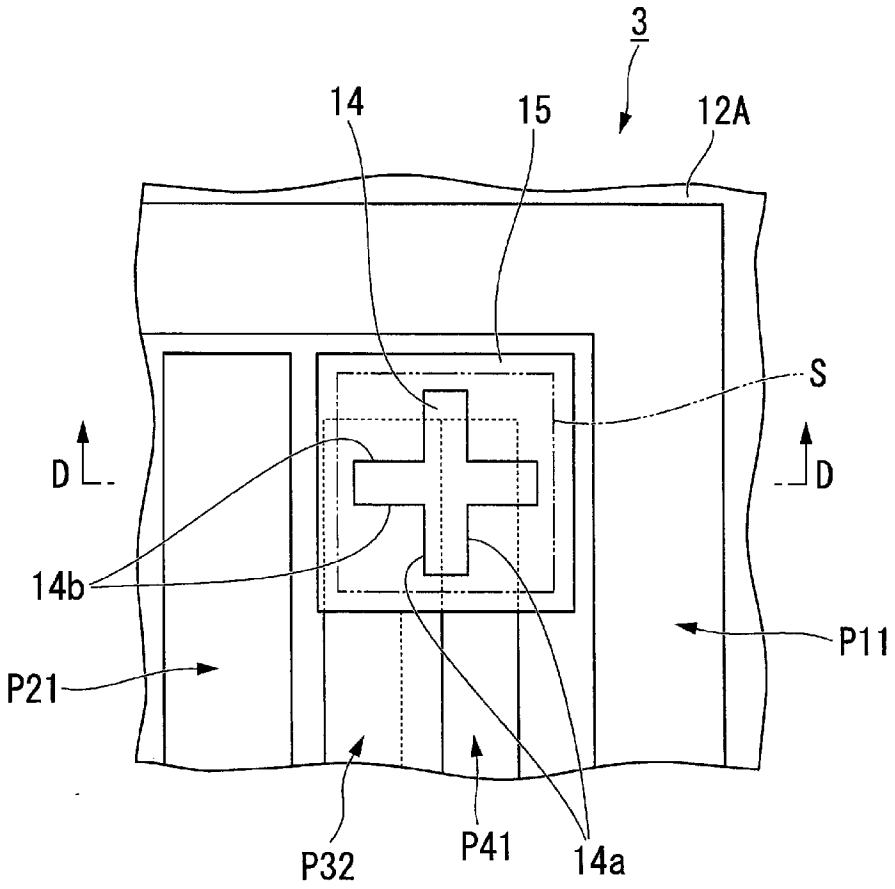
[図2B]



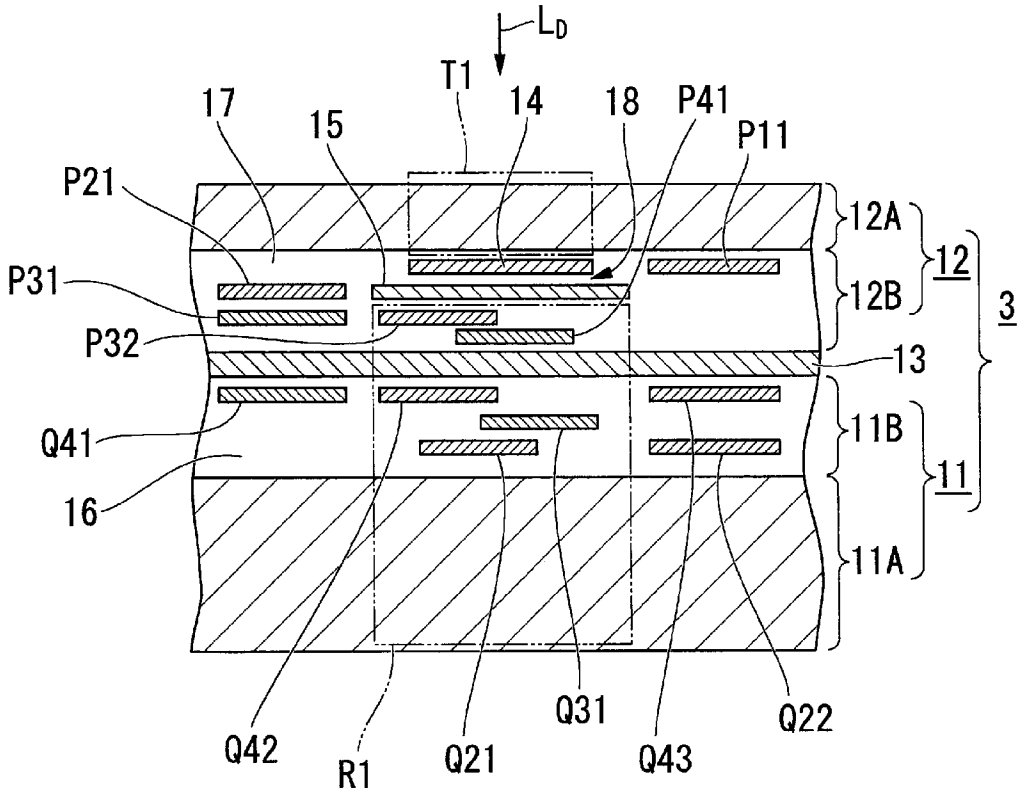
[図2C]



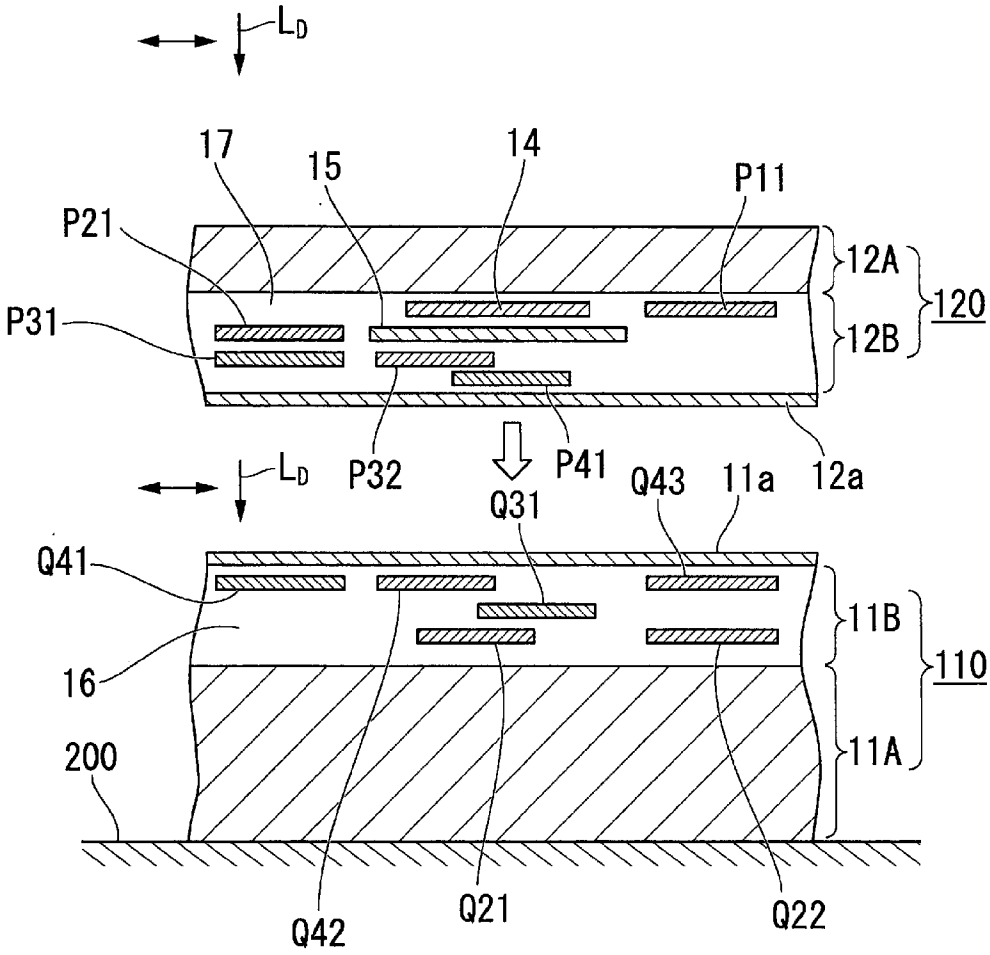
[図3A]


3
14
15
12A
S
D
D
14b
P11
P21
P32
P41
14a

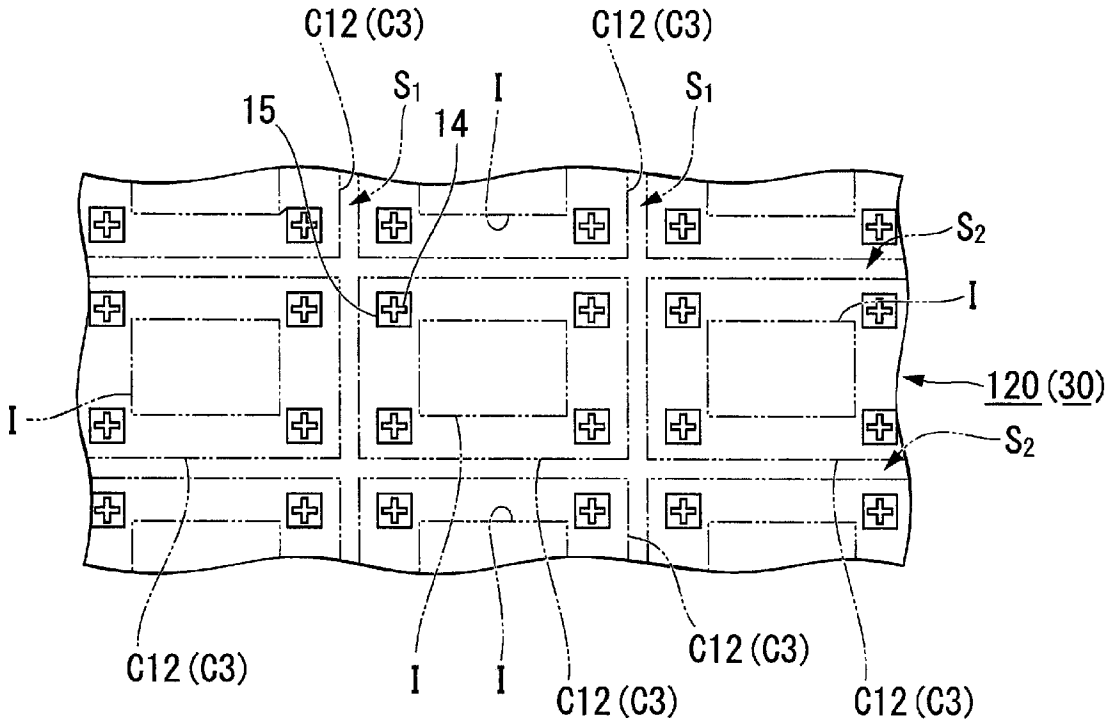
[図3B]


L_D
T1
17
15
14
18
P41
P11
P21
12A
12
12B
3
P31
P32
13
11B
Q41
11
16
11A
Q42
R1
Q21
Q31
Q43
Q22

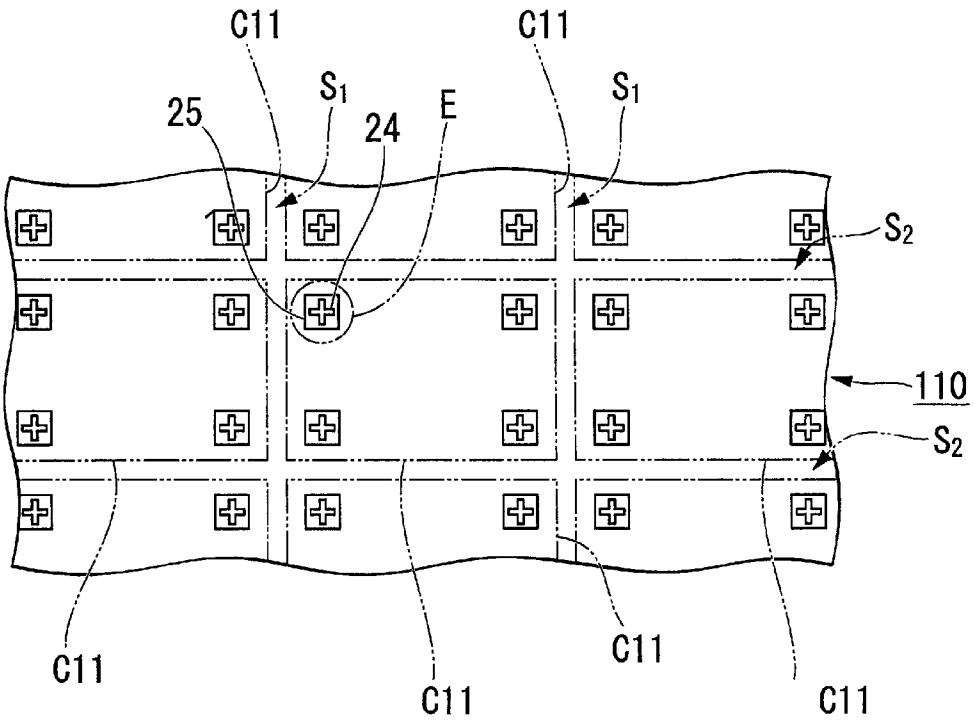
[図4]


L_D
17
15
14
P11
P21
P31
12A
12B
120
P32
P41
Q43
11a
12a
Q31
Q41
16
200
11B
11A
110
Q42
Q21
Q22

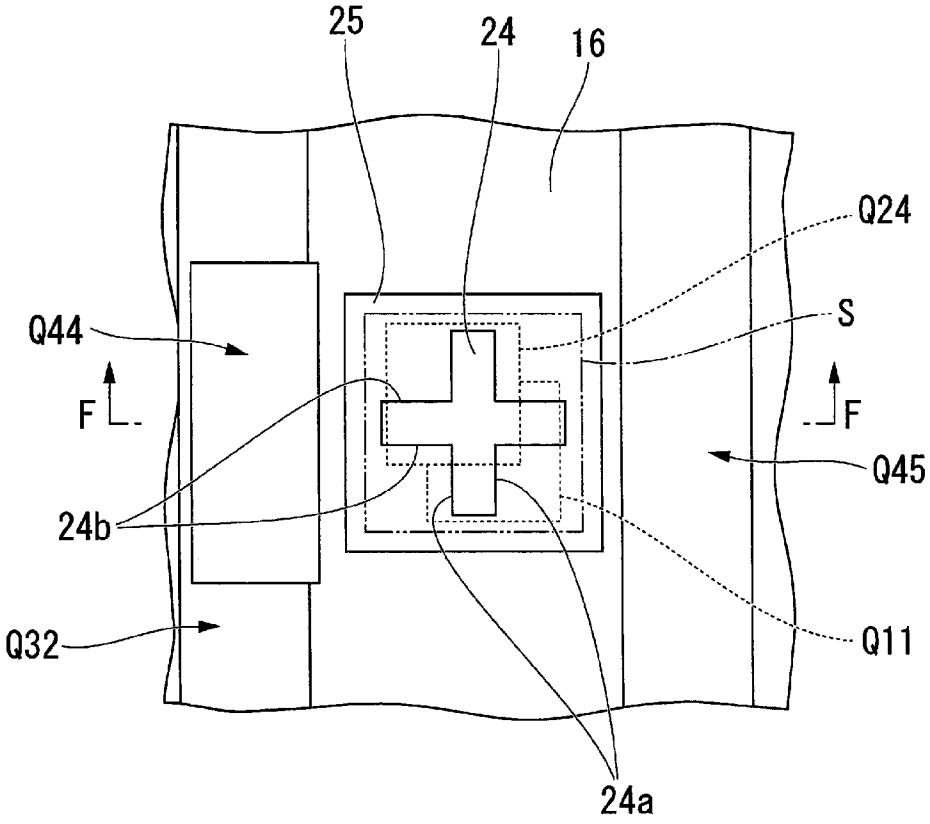
[図5A]


C12 (C3)
C12 (C3)
S1
S1
I
15
14
S2
I
120 (30)
S2
I
C12 (C3)
I
I
C12 (C3)
C12 (C3)
C12 (C3)

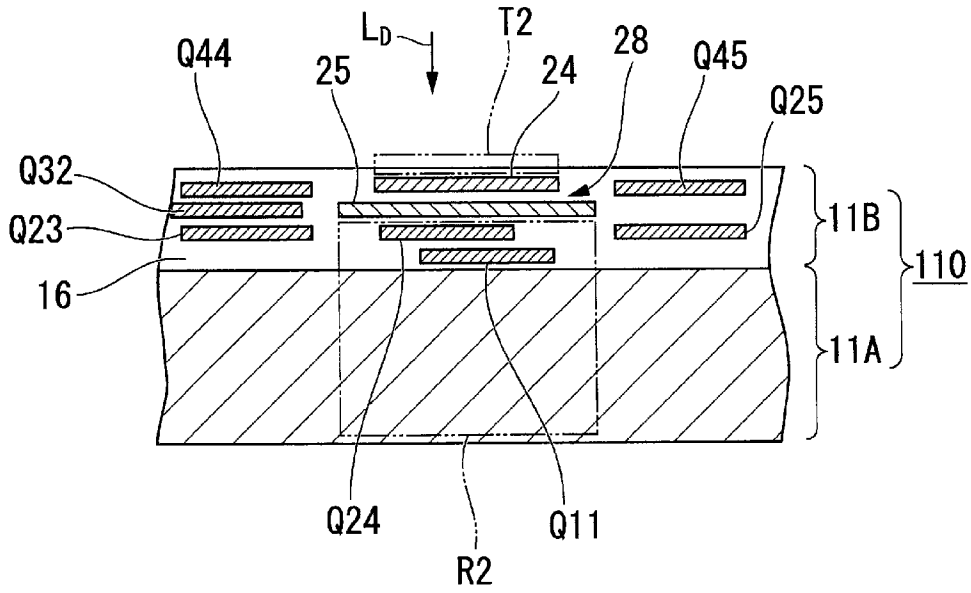
[図5B]


C11
C11
S1
S1
25
24
E
S2
110
S2
C11
C11
C11
C11

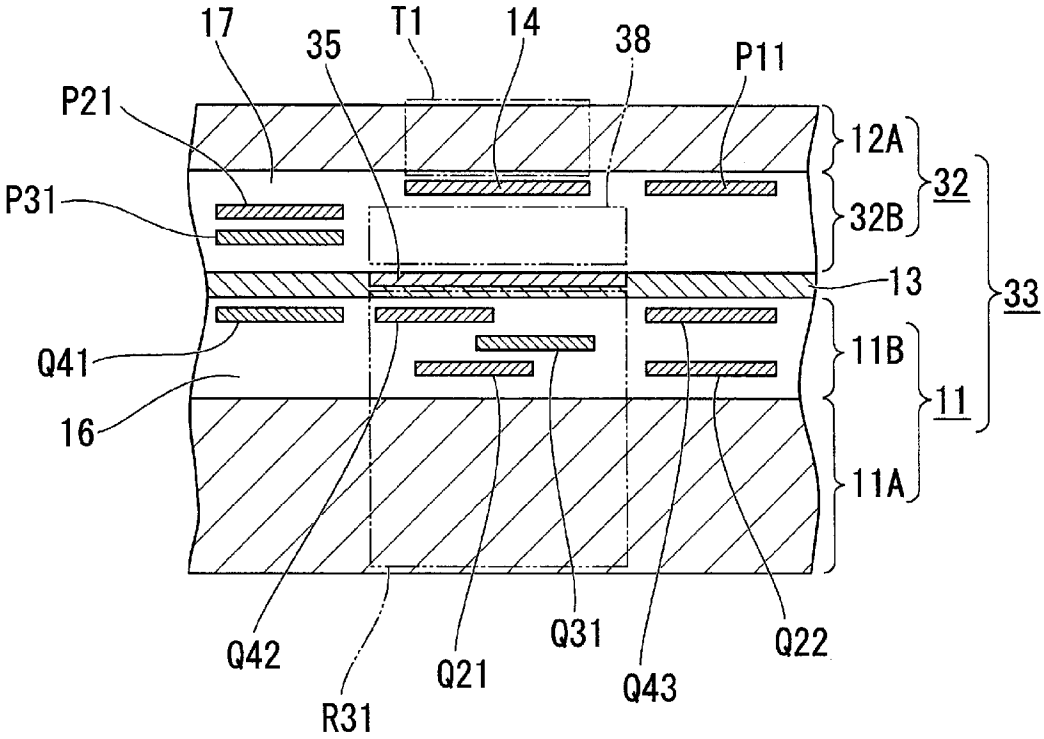
[図6A]


25
24
16
Q24
S
Q44
F
F
Q45
24b
Q32
Q11
24a

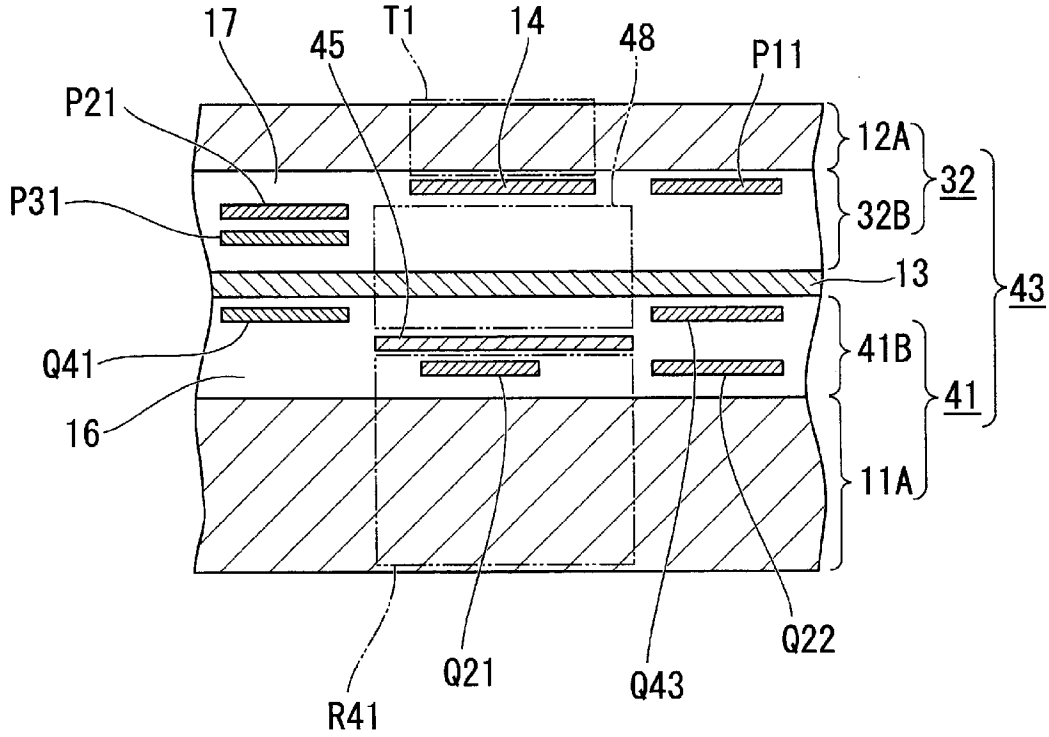
[図6B]


L_D
T2
Q44
25
24
28
Q45
Q25
Q32
Q23
16
11B
110
11A
Q24
R2
Q11

[図7]


17
35
T1
14
38
P11
P21
12A
32
P31
32B
13
33
Q41
11B
11
16
11A
Q42
R31
Q21
Q31
Q43
Q22

[図8]


17
45
T1
14
48
P11
P21
12A
32
P31
32B
13
43
Q41
41B
41
16
11A
R41
Q21
Q43
Q22

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2014/052577

A. CLASSIFICATION OF SUBJECT MATTER
H01L27/146(2006.01)i, *H04N5/369*(2011.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01L27/146, H04N5/369

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2014
Kokai Jitsuyo Shinan Koho	1971-2014	Toroku Jitsuyo Shinan Koho	1994-2014

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2002-025888 A (Sony Corp.), 25 January 2002 (25.01.2002), paragraphs [0054], [0074] to [0080]; fig. 5 (Family: none)	1-4 5,8,9
X	JP 2013-012634 A (Tokai Rika Co., Ltd.), 17 January 2013 (17.01.2013), paragraphs [0004], [0015]; fig. 1B (Family: none)	1,3,4
Y	JP 2012-015276 A (Canon Inc.), 19 January 2012 (19.01.2012), paragraphs [0006], [0072] to [0080]; fig. 7 & US 2013/0092822 A1 & WO 2012/001922 A & WO 2012/001922 A1	5,8,9

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search 25 March, 2014 (25.03.14)	Date of mailing of the international search report 08 April, 2014 (08.04.14)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2014/052577

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2008-311413 A (Fujifilm Corp.), 25 December 2008 (25.12.2008), paragraphs [0035] to [0048]; fig. 1, 2 & US 2008/0308890 A1 & US 2011/0207250 A1	1-9

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１４／０５２５７７

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H01L27/146(2006.01)i, H04N5/369(2011.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H01L27/146, H04N5/369

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１４年
日本国実用新案登録公報	１９９６－２０１４年
日本国登録実用新案公報	１９９４－２０１４年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
X Y	JP 2002-025888 A (ソニー株式会社) 2002.01.25, 段落[0054],[0074]-[0080],図５（ファミリーなし）	1-4 5,8,9
X	JP 2013-012634 A (株式会社東海理化電機製作所) 2013.01.17, 段落[0004],[0015],図 1B（ファミリーなし）	1,3,4
Y	JP 2012-015276 A (キヤノン株式会社) 2012.01.19, 段落[0006],[0072]-[0080],図 7 & US 2013/0092822 A1 & WO 2012/001922 A & WO 2012/001922 A1	5,8,9

☑　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー

「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの

「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「Ｏ」口頭による開示、使用、展示等に言及する文献

「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
２５．０３．２０１４	０８．０４．２０１４

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　５Ｏ　４４５１
多賀　和宏
電話番号　０３－３５８１－１１０１　内線　３５５９

Ｃ（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	JP 2008-311413 A (富士フイルム株式会社) 2008.12.25, 段落[0035]-[0048],図 1,2 & US 2008/0308890 A1 & US 2011/0207250 A1	1-9