

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-149064

(P2017-149064A)

(43) 公開日 平成29年8月31日(2017.8.31)

(51) Int.Cl.	F I	テーマコード (参考)
B 4 1 J 2/045 (2006.01)	B 4 1 J 2/045	2 C 0 5 7
B 4 1 J 2/14 (2006.01)	B 4 1 J 2/14 3 0 5	

審査請求 未請求 請求項の数 10 O L (全 43 頁)

(21) 出願番号	特願2016-34987 (P2016-34987)	(71) 出願人	000002369
(22) 出願日	平成28年2月26日 (2016.2.26)		セイコーエプソン株式会社
			東京都新宿区新宿四丁目1番6号
		(74) 代理人	100125689
			弁理士 大林 章
		(74) 代理人	100128598
			弁理士 高田 聖一
		(74) 代理人	100121108
			弁理士 高橋 太朗
		(72) 発明者	阿部 彰
			長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
		Fターム(参考)	2C057 AF54 AG15 AG16 AG33 AG44
			AL13 AM21 AM22 AN01 AR04
			AR08 AR14 AR16 BA04 BA14

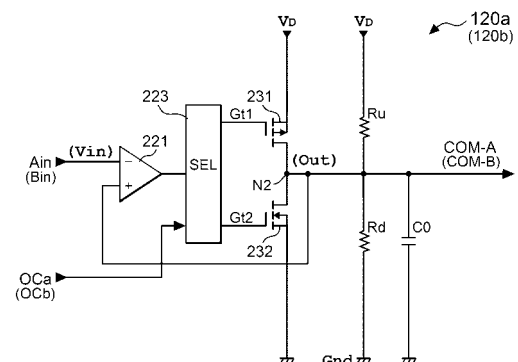
(54) 【発明の名称】 液体吐出装置、駆動回路およびヘッドユニット

(57) 【要約】

【課題】 液体吐出装置の消費電力を改善する。

【解決手段】 駆動回路120aは、信号Ainと駆動信号COM-Aに基づく信号との差電圧に基づいて制御信号を出力する差動増幅器221と、制御信号に基づいて制御され、駆動信号COM-AをノードN2から出力するトランジスタ231、232と、いずれかのトランジスタを選択し、当該選択したトランジスタに制御信号を供給するセレクター223と、ノードN2をプルアップする抵抗素子Ruと、ノードN2をプルダウンする抵抗素子Rdと、を備える。

【選択図】 図10



【特許請求の範囲】**【請求項 1】**

駆動信号の印加により変位する圧電素子を含み、当該圧電素子の変位により液体を吐出する吐出部と、

前記駆動信号の元となる元駆動信号と前記駆動信号に基づく信号とに基づいて制御信号を出力する差動増幅器と、

前記制御信号に基づいて制御されるハイサイドトランジスタおよびローサイドトランジスタを含み、前記駆動信号を出力端から出力するトランジスタ対と、

前記ハイサイドトランジスタまたは前記ローサイドトランジスタのいずれかを選択し、当該選択したトランジスタに前記制御信号を供給する選択部と、

一端が前記出力端に電氣的に接続され、他端に第 1 電圧が印加される第 1 抵抗素子と、
一端が前記出力端に電氣的に接続され、他端に前記第 1 電圧よりも低位の第 2 電圧が印加される第 2 抵抗素子と、

を備えることを特徴とする液体吐出装置。

【請求項 2】

前記選択部は、所定の選択信号に基づいて、前記制御信号を供給するトランジスタを選択し、

前記選択信号は、前記元駆動信号の電圧に基づいて、前記選択部における選択を指定する

ことを特徴とする請求項 1 に記載の液体吐出装置。

【請求項 3】

前記選択部は、

前記駆動信号の電圧が上昇する期間では、前記ハイサイドトランジスタを選択し、

前記駆動信号の電圧が低下する期間では、前記ローサイドトランジスタを選択する

ことを特徴とする請求項 1 または 2 に記載の液体吐出装置。

【請求項 4】

前記駆動信号の電圧が上昇する期間では、前記ハイサイドトランジスタがスイッチング動作する期間を含み、

前記駆動信号の電圧が低下する期間では、前記ローサイドトランジスタがスイッチング動作する期間を含む

ことを特徴とする請求項 3 に記載の液体吐出装置。

【請求項 5】

前記選択部は、

前記駆動信号が所定の閾値以上の電圧で一定となる期間では、前記ハイサイドトランジスタを選択し、

前記駆動信号が前記閾値よりも低い電圧で一定となる期間では、前記ローサイドトランジスタを選択する

ことを特徴とする請求項 1 乃至 4 のいずれかに記載の液体吐出装置。

【請求項 6】

前記閾値は、

前記駆動信号の電圧の最高値よりも低く、

前記駆動信号の電圧の最低値よりも高い、

ことを特徴とする請求項 5 に記載の液体吐出装置。

【請求項 7】

前記駆動信号が前記閾値以上の電圧で一定となる期間では、前記ハイサイドトランジスタがリニア動作する期間を含み、

前記駆動信号が前記閾値よりも低い電圧で一定となる期間では、前記ローサイドトランジスタがリニア動作する期間を含む、

ことを特徴とする請求項 5 または 6 に記載の液体吐出装置。

【請求項 8】

前記出力端に一端が電氣的に接続されたコンデンサーをさらに備える
ことを特徴とする請求項 1 乃至 7 のいずれか 1 項に記載の液体吐出装置。

【請求項 9】

駆動信号により容量性負荷を駆動する駆動回路であって、
前記駆動信号の元となる元駆動信号と前記駆動信号に基づく信号との差電圧に基づいて
制御信号を出力する差動増幅器と、
前記制御信号に基づいて制御されるハイサイドトランジスタおよびローサイドトラン
ジスタを含み、前記駆動信号を出力端から出力するトランジスタ対と、
前記ハイサイドトランジスタまたは前記ローサイドトランジスタのいずれかを選択
し、当該選択したトランジスタに前記制御信号を供給する選択部と、
一端が前記出力端に電氣的に接続され、他端に第 1 電圧が印加される第 1 抵抗素子と、
一端が前記出力端に電氣的に接続され、他端に前記第 1 電圧よりも低位の第 2 電圧が印
加される第 2 抵抗素子と、
を備えることを特徴とする駆動回路。

10

【請求項 10】

駆動信号の印加により変位する圧電素子を含み、当該圧電素子の変位により液体を吐出
する吐出部を含むヘッドユニットであって、
前記吐出部は、
前記駆動信号の元となる元駆動信号と前記駆動信号に基づく信号との差電圧に基づいて
制御信号を出力する差動増幅器と、
前記制御信号に基づいて制御されるハイサイドトランジスタおよびローサイドトラン
ジスタを含み、前記駆動信号を出力端から出力するトランジスタ対と、
前記ハイサイドトランジスタまたは前記ローサイドトランジスタのいずれかを選択
し、当該選択したトランジスタに前記制御信号を供給する選択部と、
一端が前記出力端に電氣的に接続され、他端に第 1 電圧が印加される第 1 抵抗素子と、
一端が前記出力端に電氣的に接続され、他端に前記第 1 電圧よりも低位の第 2 電圧が印
加される第 2 抵抗素子と、
を備える駆動回路によって駆動されることを特徴とするヘッドユニット。

20

【発明の詳細な説明】

30

【技術分野】

【0001】

本発明は、液体吐出装置、駆動回路およびヘッドユニットに関する。

【背景技術】

【0002】

インクを吐出して画像や文書を印刷するインクジェットプリンターには、圧電素子（例
えばピエゾ素子）を用いたものが知られている。圧電素子は、ヘッドユニットにおいて複
数のノズルのそれぞれに対応して設けられ、それぞれが駆動信号にしたがって駆動される
ことにより、ノズルから所定のタイミングで所定量のインク（液体）を吐出させて、ドッ
トを形成させる。圧電素子は、電氣的にみればコンデンサーのような容量性負荷であるの
で、各ノズルの圧電素子を動作させるためには十分な電流を供給する必要がある。

40

【0003】

このため、駆動信号の元となる元駆動信号を増幅回路で増幅し、駆動信号としてヘッド
ユニットに供給して、圧電素子を駆動する構成となっている。増幅回路としては、元駆動
信号を A B 級などで電流増幅する方式（リニア増幅、特許文献 1 参照）が挙げられる。た
だし、リニア増幅では消費電力が大きく、エネルギー効率が悪いので、近年では、D 級増
幅についても提案されている（特許文献 2 参照）。D 級増幅は、端的に言えば、元駆動信
号をパルス幅変調やパルス密度変調するとともに、当該変調信号にしたがって電源電圧間
において直列に挿入されたハイサイドトランジスタおよびローサイドトランジスタを
スイッチングし、このスイッチングによる出力信号をローパスフィルターで濾波すること

50

で、元駆動信号を増幅する、というものである。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2009-190287号公報

【特許文献2】特開2010-114711号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

しかしながら、D級増幅方式では、リニア増幅方式と比較してエネルギー効率が高いものの、ローパスフィルタで消費される電力が無視できないので、消費電力を改善する点において改良の余地がある。

そこで、本発明のいくつかの態様の目的の一つは、消費電力を改善した液体吐出装置、駆動回路およびヘッドユニットを提供することにある。

【課題を解決するための手段】

【0006】

上記目的の一つを達成するために、本発明の一態様に係る液体吐出装置は、駆動信号の印加により変位する圧電素子を含み、当該圧電素子の変位により液体を吐出する吐出部と、前記駆動信号の元となる元駆動信号と前記駆動信号に基づく信号とに基づいて制御信号を出力する差動増幅器と、前記制御信号に基づいて制御されるハイサイドトランジスタおよびローサイドトランジスタを含み、前記駆動信号を出力端から出力するトランジスタ対と、前記ハイサイドトランジスタまたは前記ローサイドトランジスタのいずれかを選択し、当該選択したトランジスタに前記制御信号を供給する選択部と、一端が前記出力端に電氣的に接続され、他端に第1電圧が印加される第1抵抗素子と、一端が前記出力端に電氣的に接続され、他端に前記第1電圧よりも低位の第2電圧が印加される第2抵抗素子と、を備えることを特徴とする。

上記一態様に係る液体吐出装置によれば、D級増幅方式と比較して、ローパスフィルタが不要であるので、当該ローパスフィルタにおいて消費される電力を無視することができ、その分、低消費電力化が図られる。なお、差動増幅器としては、オペアンプやコンパレータ等を用いることができる。

【0007】

上記一態様に係る液体吐出装置において、前記選択部は、所定の選択信号に基づいて、前記制御信号を供給するトランジスタを選択し、前記選択信号は、前記元駆動信号の電圧に基づいて、前記選択部における選択を指定する構成としても良い。

また、上記一態様に係る液体吐出装置において、前記選択部は、前記駆動信号の電圧が上昇する期間では、前記ハイサイドトランジスタを選択し、前記駆動信号の電圧が低下する期間では、前記ローサイドトランジスタを選択する構成としても良い。

この構成において、前記駆動信号の電圧が上昇する期間では、前記ハイサイドトランジスタがスイッチング動作する期間を含み、前記駆動信号の電圧が低下する期間では、前記ローサイドトランジスタがスイッチング動作する期間を含んでも良い。

【0008】

上記一態様に係る液体吐出装置において、前記選択部は、前記駆動信号が所定の閾値以上の電圧で一定となる期間では、前記ハイサイドトランジスタを選択し、前記駆動信号が前記閾値よりも低い電圧で一定となる期間では、前記ローサイドトランジスタを選択する構成としても良い。

この構成において、前記閾値は、前記駆動信号の電圧の最高値よりも低く、前記駆動信号の電圧の最低値よりも高くしても良い。

前記駆動信号が前記閾値以上の電圧で一定となる期間では、前記ハイサイドトランジスタがリニア動作する期間を含み、前記駆動信号が前記閾値よりも低い電圧で一定となる期間では、前記ローサイドトランジスタがリニア動作する期間を含む構成としても良い

10

20

30

40

50

。また、前記出力端に一端が電氣的に接続されたコンデンサーをさらに備える構成としても良い。

【0009】

なお、液体吐出装置とは、液体を吐出するものであれば良く、これには後述する印刷装置のほかに、立体造形装置（いわゆる3Dプリンター）、捺染装置なども含まれる。

また、本発明は、液体吐出装置に限られず、種々の態様で実現することが可能であり、例えば当該圧電素子のような容量性負荷を駆動する駆動回路や、液体吐出装置におけるヘッドユニットなどとしても概念することが可能である。

【図面の簡単な説明】

【0010】

10

【図1】印刷装置（その1）の概略構成を示す図である。

【図2A】ヘッドユニットにおけるノズルの配列等を示す図である。

【図2B】ヘッドユニットにおけるノズルの配列等を示す図である。

【図3】ヘッドユニットにおける要部構成を示す断面図である。

【図4】印刷装置（その1）の電氣的な構成を示すブロック図である。

【図5】駆動信号の波形等を説明するための図である。

【図6】選択制御部の構成を示す図である。

【図7】デコーダーのデコード内容を示す図である。

【図8】選択部の構成を示す図である。

【図9】選択部から圧電素子に供給される駆動信号を示す図である。

20

【図10】印刷装置（その1）に適用される駆動回路（その1）の構成を示す図である。

【図11】駆動回路（その1）の動作を説明するための図である。

【図12A】駆動回路（その2）を示す図である。

【図12B】駆動回路（その3）を示す図である。

【図13】印刷装置（その2）の電氣的な構成を示すブロック図である。

【図14A】印刷装置（その2）に適用される駆動回路（その4）を示す図である。

【図14B】印刷装置（その2）に適用される駆動回路（その5）を示す図である。

【図15】駆動回路（その4）の電圧範囲を示す図である。

【図16】駆動回路（その4）の動作を説明するための図である。

【図17】印刷装置（その3）の電氣的な構成を示すブロック図である。

30

【図18】印刷装置（その3）に適用される駆動回路（その6）を示す図である。

【図19】印刷装置（その3）に適用される駆動回路（その7）を示す図である。

【図20】駆動回路（その7）における単位回路を示す図である。

【図21】印刷装置（その4）の電氣的な構成を示すブロック図である。

【図22】印刷装置（その4）に適用される駆動回路（その8）を示す図である。

【図23】印刷装置（その4）に適用される駆動回路（その9）を示す図である。

【図24】駆動回路（その9）における単位回路を示す図である。

【図25】印刷装置（その3）に適用される駆動回路（その10）を示す図である。

【図26】駆動回路（その10）における微積回路のゲイン特性を示す図である。

【図27】駆動回路（その10）における微積回路の位相特性を示す図である。

40

【図28】駆動回路（その10）における微積回路を示す図である。

【図29】印刷装置（その3）に適用される駆動回路（その11）を示す図である。

【図30】印刷装置（その5）の電氣的な構成を示すブロック図である。

【図31】印刷装置（その5）に適用される駆動回路（その12）を示す図である。

【図32】駆動回路（その13）を示す図である。

【発明を実施するための形態】

【0011】

以下、図面を参照して本発明を実施するための形態について、印刷装置を例にとって説明する。

【0012】

50

図 1 は、印刷装置（その 1）の概略構成を示す斜視図である。

この図に示される印刷装置（その 1）は、液体の一例であるインクを吐出することによって、紙などの媒体 P にインクドット群を形成し、これにより、画像（文字、図形等を含む）を印刷する液体吐出装置の一種である。

なお、印刷装置については、便宜的に符号を 1 で統一するが、後述するように、いくつかの態様が存在するので、区別するために印刷装置（その 1）、印刷装置（その 2）というように符号の代わりに括弧書を付与する場合がある。

【0013】

図 1 に示されるように、印刷装置 1 は、キャリッジ 20 を、主走査方向（X 方向）に移動（往復動）させる移動機構 6 を備える。

移動機構 6 は、キャリッジ 20 を移動させるキャリッジモーター 61 と、両端が固定されたキャリッジガイド軸 62 と、キャリッジガイド軸 62 とほぼ平行に延在し、キャリッジモーター 61 により駆動されるタイミングベルト 63 と、を有している。

キャリッジ 20 は、キャリッジガイド軸 62 に往復動自在に支持されるとともに、タイミングベルト 63 の一部に固定されている。そのため、キャリッジモーター 61 によりタイミングベルト 63 を正逆走行させると、キャリッジ 20 がキャリッジガイド軸 62 に案内されて往復動する。

【0014】

キャリッジ 20 には、印刷ヘッド 22 が搭載されている。この印刷ヘッド 22 は、媒体 P と対向する部分に、インクを個別に Z 方向に吐出する複数のノズルを有する。なお、印刷ヘッド 22 は、カラー印刷のために、概略的に 4 個のブロックに分かれている。個々のブロックは、ブラック（Bk）、シアン（C）、マゼンタ（M）、イエロー（Y）のインクをそれぞれ吐出する。

なお、キャリッジ 20 には、フレキシブルフラットケーブル 190 を介してメイン基板（この図では省略）から駆動信号を含む各種の制御信号等が供給される構成となっている。

【0015】

印刷装置 1 は、媒体 P を、プラテン 80 上で搬送させる搬送機構 8 を備える。搬送機構 8 は、駆動源である搬送モーター 81 と、搬送モーター 81 により回転し、媒体 P を副走査方向（Y 方向）に搬送する搬送ローラー 82 と、を備える。

【0016】

このような構成において、キャリッジ 20 の主走査に合わせて印刷ヘッド 22 のノズルから印刷データに応じてインクを吐出させるとともに、媒体 P を搬送機構 8 によって搬送する動作を繰り返すことで、媒体 P の表面に画像が形成される。

なお、本実施形態において主走査は、キャリッジ 20 を移動させることで実行されるが、媒体 P を移動させることで実行しても良く、キャリッジ 20 と媒体 P との双方を移動させても良い。要は、媒体 P とキャリッジ 20（印刷ヘッド 22）とが相対的に移動する構成であれば良い。

【0017】

図 2 A は、印刷ヘッド 22 におけるインクの吐出面を媒体 P からみた場合の構成を示す図である。この図に示されるように、印刷ヘッド 22 は、4 個のヘッドユニット 3 を有する。4 個のヘッドユニット 3 の各々は、それぞれブラック（Bk）、シアン（C）、マゼンタ（M）、イエロー（Y）に対応し、主走査方向である X 方向に沿って配列する。

【0018】

図 2 B は、1 個のヘッドユニット 3 におけるノズルの配列を示す図である。

この図に示されるように、1 個のヘッドユニット 3 では、複数のノズル N が 2 列で配列する。ここで、説明の便宜上、この 2 列をそれぞれノズル列 Na、Nb とする。

【0019】

ノズル列 Na、Nb では、それぞれ複数のノズル N が、副走査方向である Y 方向に沿ってピッチ P1 で配列する。また、ノズル列 Na、Nb 同士は、X 方向にピッチ P2 だけ離

10

20

30

40

50

間する。ノズル列 N a に属するノズル N とノズル列 N b に属するノズル N とは、Y 方向に、ピッチ P 1 の半分だけシフトした関係となっている。

このようにノズル N を、ノズル列 N a、N b の 2 列で、Y 方向にピッチ P 1 の半分だけシフトして配置させることにより、Y 方向の解像度を、1 列の場合と比較して実質的に倍に高めることができる。

なお、1 個のヘッドユニット 3 におけるノズル N の個数を便宜的に m (m は 2 以上の整数) とする。

【0020】

ヘッドユニット 3 は、特に図示しないが、アクチュエーター基板に可撓性の回路基板が接続されるとともに、当該可撓性の回路基板に駆動 IC が実装された構成である。そこで次に、アクチュエーター基板の構造について説明する。

10

【0021】

図 3 は、アクチュエーター基板の構造を示す断面図である。詳細には図 2 B における g-g 線で破断した場合の断面を示す図である。

図 3 に示されるように、アクチュエーター基板 40 は、流路基板 42 のうち、Z 方向の負側の面上に圧力室基板 44 と振動板 46 とが設けられる一方、Z 方向の正側の面上にノズル板 41 が設置された構造体である。

アクチュエーター基板 40 の各要素は、概略的には Y 方向に長尺な略平板状の部材であり、例えば接着剤等により互いに固定される。また、流路基板 42 および圧力室基板 44 は、例えばシリコンの単結晶基板で形成される。

20

【0022】

ノズル N は、ノズル板 41 に形成される。ノズル列 N a に属するノズルに対応する構造と、ノズル列 N b に属するノズルに対応する構造とは、Y 方向にピッチ P 1 の半分だけシフトした関係にあるが、それ以外では、略対称に形成されるので、以下においてはノズル列 N a に着目してアクチュエーター基板 40 の構造を説明することにする。

【0023】

流路基板 42 は、インクの流路を形成する平板材であり、開口部 422 と供給流路 424 と連通流路 426 とが形成される。供給流路 424 および連通流路 426 は、ノズル毎に形成され、開口部 422 は、複数のノズルにわたって連続するように形成されるとともに、対応する色のインクが供給される構造となっている。この開口部 422 は、液体貯留室 S r として機能し、当該液体貯留室 S r の底面は、例えばノズル板 41 によって構成される。具体的には、流路基板 42 における開口部 422 と各供給流路 424 と連通流路 426 とを閉塞するように流路基板 42 の底面に固定される。

30

【0024】

圧力室基板 44 のうち流路基板 42 とは反対側の表面に振動板 46 が設置される。振動板 46 は、弾性的に振動可能な平板状の部材であり、例えば酸化シリコン等の弾性材料で形成された弾性膜と、酸化ジルコニウム等の絶縁材料で形成された絶縁膜との積層で構成される。振動板 46 と流路基板 42 とは、圧力室基板 44 の各開口部 422 の内側で互い間隔をあけて対向する。各開口部 422 の内側で流路基板 42 と振動板 46 とに挟まれた空間は、インクに圧力を付与するキャビティ 442 として機能する。各キャビティ 442 は、流路基板 42 の連通流路 426 を介してノズル N に連通する。

40

振動板 46 のうち圧力室基板 44 とは反対側の表面には、ノズル N (キャビティ 442) 毎に圧電素子 P zt が形成される。

【0025】

圧電素子 P zt は、振動板 46 の面上に形成された複数の圧電素子 P zt にわたって共通の駆動電極 72 と、当該駆動電極 72 の面上に形成された圧電体 74 と、当該圧電体 74 の面上に圧電素子 P zt 毎に形成された個別の駆動電極 76 とを包含する。このような構成において、駆動電極 72、76 によって圧電体 74 を挟んで対向する領域が圧電素子 P zt として機能する。

【0026】

50

圧電体 74 は、例えば加熱処理（焼成）を含む工程で形成される。具体的には、複数の駆動電極 72 が形成された振動板 46 の表面に塗布された圧電材料を、焼成炉内での加熱処理により焼成してから圧電素子 Pzt 毎に成形（例えばプラズマを利用したミールング）することで圧電体 74 が形成される。

【0027】

なお、ノズル列 Nb に対応する圧電素子 Pzt も同様に、駆動電極 72 と、圧電体 74 と、駆動電極 76 とを包含した構成である。

また、この例では、圧電体 74 に対し、共通の駆動電極 72 を下層とし、個別の駆動電極 76 を上層としたが、逆に駆動電極 72 を上層とし、駆動電極 76 を下層とする構成としても良い。

なお、アクチュエーター基板 40 については、駆動 IC を直接実装した構成でも良い。

【0028】

後述するように、圧電素子 Pzt の一端である駆動電極 76 には、吐出すべきインク量に応じた駆動信号の電圧 V_{out} が個別に印加される一方、圧電素子 Pzt の他端である駆動電極 72 には、電圧 V_{BS} の保持信号が共通に印加される。

このため、圧電素子 Pzt は、駆動電極 72、76 に印加された電圧に応じて、上または下方向に変位する。詳細には、駆動電極 76 を介して印加される駆動信号の電圧 V_{out} が低くなると、圧電素子 Pzt における中央部分が両端部分に対して上方向に撓む一方、当該電圧 V_{out} が高くなると、下方向に撓む構成となっている。

ここで、上方向に撓めば、キャビティ 442 の内部容積が拡大（圧力が減少）するので、インクが液体貯留室 S_r から引き込まれる一方、下方向に撓めば、キャビティ 442 の内部容積が縮小（圧力が増加）するので、縮小の程度によっては、インク滴がノズル N から吐出される。このように、圧電素子 Pzt に適切な駆動信号が印加されると、当該圧電素子 Pzt の変位によって、インクがノズル N から吐出される。このため、少なくとも圧電素子 Pzt、キャビティ 442、ノズル N によってインクを吐出する吐出部が構成されることになる。

【0029】

次に、印刷装置 1 の電氣的な構成について説明する。

【0030】

図 4 は、印刷装置 1 の電氣的な構成を示すブロック図である。

この図に示されるように、印刷装置 1 は、メイン基板 100 にヘッドユニット 3 が接続された構成となっている。ヘッドユニット 3 は、アクチュエーター基板 40 と、駆動 IC 50 とに大別される。

メイン基板 100 は、駆動 IC 50 に、制御信号 C_{tr} や、駆動信号 $COM-A$ 、 $COM-B$ を供給し、アクチュエーター基板 40 に、電圧 V_{BS} （オフセット電圧）の保持信号を、配線 550 を介して供給する。

なお、印刷装置 1 では、4 個のヘッドユニット 3 が設けられ、メイン基板 100 が、4 個のヘッドユニット 3 をそれぞれ独立に制御する。4 個のヘッドユニット 3 では、吐出するインクの色以外において異なることがないので、以下においては便宜的に 1 個のヘッドユニット 3 について代表して説明することにする。

【0031】

図 4 に示されるように、メイン基板 100 は、制御部 110、D/A 変換器（DAC、Digital Analog Converter）113a、113b、電圧増幅器 115a、115b、駆動回路 120a、120b、および、オフセット電圧生成回路 130 を含む。

このうち、制御部 110 は、CPU や、RAM、ROM などを持つ一種のマイクロコンピュータであり、印刷対象となる画像データがホストコンピュータ等から供給されたときに、所定のプログラムを実行して各部を制御するための各種の制御信号等を出力する。

【0032】

具体的には、制御部 110 は、第 1 に、DAC 113a および駆動回路 120a にデジ

10

20

30

40

50

タルのデータ d A を繰り返して供給し、D A C 1 1 3 b および駆動回路 1 2 0 b にデジタルのデータ d B を同じく繰り返して供給する。ここで、データ d A は、ヘッドユニット 3 に供給する駆動信号 C O M - A の波形を規定し、データ d B は、駆動信号 C O M - B の波形を規定する。

【0033】

D A C 1 1 3 a は、デジタルのデータ d A をアナログの信号 a i n に変換する。電圧増幅器 1 1 5 a は、信号 a i n の電圧を例えば 1 0 倍に増幅し、信号 A i n として駆動回路 1 2 0 a に供給する。同様に、D A C 1 1 3 b は、デジタルのデータ d B をアナログの信号 b i n に変換し、電圧増幅器 1 1 5 b は、信号 b i n の電圧を例えば 1 0 倍に増幅し、信号 B i n として駆動回路 1 2 0 b に供給する。

10

【0034】

駆動回路 1 2 0 a は、詳細については後述するが、信号 A i n を、容量性負荷である圧電素子 P z t に対し、駆動能力を高めて（低インピーダンスに変換して）駆動信号 C O M - A として出力する。同様に、駆動回路 1 2 0 b は、信号 B i n を、駆動能力を高めて駆動信号 C O M - B として出力する。

なお、駆動信号 C O M - A、C O M - B（アナログ変換後の信号 a i n、b i n、インピーダンス変換前の信号 A i n、B i n）については、それぞれ後述するように台形波形である。

【0035】

D A C 1 1 3 a（1 1 3 b）により変換された信号 a i n（b i n）は例えば電圧 0 ～ 4 V 程度で比較的小さく振幅するのに対し、駆動信号 C O M - A（C O M - B）の電圧は 0 ～ 4 0 V 程度で比較的大きく振幅する。このため、D A C 1 1 3 a（1 1 3 b）により変換された信号 a i n（b i n）の電圧を電圧増幅器 1 1 5 a（1 1 5 b）が増幅し、当該電圧増幅した信号 A i n（B i n）を、駆動回路 1 2 0 a（1 2 0 b）がインピーダンス変換する構成となっている。

20

【0036】

第 2 に、制御部 1 1 0 は、移動機構 6 および搬送機構 8 に対する制御に同期して、ヘッドユニット 3 に各種の制御信号 C t r を供給する。なお、ヘッドユニット 3 に供給される制御信号 C t r には、ノズル N から吐出させるインクの量を規定する印刷データ（吐出制御信号）、当該印刷データの転送に用いるクロック信号、印刷周期等を規定するタイミング信号等が含まれる。

30

なお、制御部 1 1 0 は、移動機構 6 および搬送機構 8 を制御するが、このような構成については既知であるので省略する。

【0037】

メイン基板 1 0 0 におけるオフセット電圧生成回路 1 3 0 は、電圧 $V_{B S}$ の保持信号を生成して、配線 5 5 0 を介してアクチュエーター基板 4 0 における複数の圧電素子 P z t の他端にわたって共通に印加する。電圧 $V_{B S}$ の保持信号は、複数の圧電素子 P z t の他端を、それぞれ一定の状態に保つためのものである。

【0038】

一方、ヘッドユニット 3 において、駆動 I C 5 0 は、選択制御部 5 1 0 と、圧電素子 P z t に一対一に対応した選択部 5 2 0 と、を有する。このうち、選択制御部 5 1 0 は、選択部 5 2 0 の各々における選択をそれぞれ制御する。詳細には、選択制御部 5 1 0 は、制御部 1 1 0 からクロック信号に同期して供給される印刷データを、ヘッドユニット 3 のノズル（圧電素子 P z t）の数個分、一旦蓄積するとともに、各選択部 5 2 0 に対し、印刷データにしたがって駆動信号 C O M - A、C O M - B の選択を、タイミング信号で規定される印刷周期の開始タイミングで指示する。

40

各選択部 5 2 0 は、選択制御部 5 1 0 による指示にしたがって、駆動信号 C O M - A、C O M - B のいずれかを選択し（または、いずれも選択せずに）、電圧 V o u t の駆動信号として、対応する圧電素子 P z t の一端に印加する。

アクチュエーター基板 4 0 には、上述したようにノズル N 毎に圧電素子 P z t が 1 個ずつ設けられる。圧電素子 P z t の各々における他端は共通接続されて、当該他端には配線 5 5

50

0を介してオフセット電圧生成回路130による電圧 V_{BS} が印加される。

【0039】

本実施形態において、1つのドットについては、1つのノズルNからインクを最多で2回吐出させることで、大ドット、中ドット、小ドットおよび非記録の4階調を表現させる。この4階調を表現するために、本実施形態では、2種類の駆動信号COM-A、COM-Bを用意するとともに、各々の1周期にそれぞれ前半パターンと後半パターンとを持たせている。そして、1周期のうち、前半・後半において駆動信号COM-A、COM-Bを、表現すべき階調に応じた選択して（または選択しないで）、圧電素子Pztに供給する構成となっている。

そこで先に、駆動信号COM-A、COM-Bについて説明し、この後、駆動信号COM-A、COM-Bを選択するための選択制御部510および選択部520の詳細な構成について説明する。

【0040】

図5は、駆動信号COM-A、COM-Bの波形等を示す図である。

図に示されるように、駆動信号COM-Aは、印刷周期 T_a のうち、制御信号LATが出力されて（立ち上がって）から制御信号CHが出力されるまでの期間 T_1 に配置された台形波形Adp1と、印刷周期 T_a のうち、制御信号CHが出力されてから次の制御信号LATが出力されるまでの期間 T_2 に配置された台形波形Adp2とを繰り返す波形となっている。

【0041】

本実施形態において台形波形Adp1、Adp2とは、互いにほぼ同一の波形であり、仮にそれぞれが圧電素子Pztの一端である駆動電極76に供給されたとしたならば、当該圧電素子Pztに対応するノズルNから所定量、具体的には中程度の量のインクをそれぞれ吐出させる波形である。

【0042】

駆動信号COM-Bは、期間 T_1 に配置された台形波形Bdp1と、期間 T_2 に配置された台形波形Bdp2とを繰り返す波形となっている。本実施形態において台形波形Bdp1、Bdp2とは、互いに異なる波形である。このうち、台形波形Bdp1は、ノズルN付近のインクを微振動させてインクの粘度の増大を防止するための波形である。このため、仮に台形波形Bdp1が圧電素子Pztの一端に供給されたとしても、当該圧電素子Pztに対応するノズルNからインク滴が吐出されない。また、台形波形Bdp2は、台形波形Adp1（Adp2）とは異なる波形となっている。仮に台形波形Bdp2が圧電素子Pztの一端に供給されたとしたならば、当該圧電素子Pztに対応するノズルNから上記所定量よりも少ない量のインクを吐出させる波形である。

【0043】

台形波形Adp1、Adp2、Bdp1、Bdp2の開始タイミングでの電圧と、終了タイミングでの電圧とは、いずれも電圧 V_{cen} で共通である。すなわち、台形波形Adp1、Adp2、Bdp1、Bdp2は、それぞれ電圧 V_{cen} で開始し、電圧 V_{cen} で終了する波形となっている。

【0044】

なお、駆動回路120a（120b）は、本例では信号Ain（Bin）をインピーダンス変換するものであるから、入力である信号Ain（Bin）の波形は、多少の誤差を伴うものの、駆動信号COM-A（COM-B）の波形そのままである。一方で、信号Ain（Bin）は、信号ain（bin）の電圧を10倍に増幅したものであるから、信号ain（bin）の波形は、信号Ain（Bin）の電圧を1/10倍とした関係にある。信号ain（bin）は、データdA（dB）をアナログ変換したものであるので、駆動信号COM-A（COM-B）の電圧波形は、制御部110によって規定されることになる。

【0045】

制御部110は、駆動信号COM-Aの台形波形に対して、次のような論理レベルとなる信号OCA（選択信号）を駆動回路120aに出力する。詳細には、制御部110は、

信号 OCa を、駆動信号 $COM-A$ (信号 a_{in}) の電圧を低下させる期間と駆動信号 $COM-A$ を閾値 V_{th} よりも低い電圧で一定にさせる期間とにわたって H レベルとし、それ以外の駆動信号 $COM-A$ の電圧を上昇させる期間と駆動信号 $COM-A$ を閾値 V_{th} 以上の電圧で一定にさせる期間とにわたって L レベルとする。

本例では、駆動信号 $COM-A$ (信号 A_{in}) の電圧の最高値を max とし、最低値を min としたときに、便宜的に $max > V_{th} > V_{cen} > min$ として説明する。なお、 $max > V_{cen} > V_{th} > min$ としても良い。

【0046】

同様に、制御部 110 は、駆動信号 $COM-B$ の台形波形に対して、次のような論理レベルとなる信号 OCb を駆動回路 120b に出力する。詳細には、制御部 110 は、信号 OCb を、駆動信号 $COM-B$ (信号 B_{in}) の電圧を低下させる期間と、駆動信号 $COM-B$ を閾値電圧 V_{th} よりも低い電圧で一定にさせる期間とにわたって H レベルとし、それ以外の駆動信号 $COM-B$ の電圧を上昇させる期間と駆動信号 $COM-B$ を閾値電圧 V_{th} 以上の電圧で一定にさせる期間とにわたって L レベルとする。

【0047】

図 6 は、図 4 における選択制御部 510 の構成を示す図である。

この図に示されるように、選択制御部 510 には、クロック信号 Sck 、印刷データ SI 、制御信号 LAT 、 CH が供給される。選択制御部 510 では、シフトレジスタ (S/R) 512 とラッチ回路 514 とデコーダー 516 との組が、圧電素子 Pzt (ノズル N) のそれぞれに対応して設けられている。

【0048】

印刷データ SI は、印刷周期 Ta にわたって、着目しているヘッドユニット 3 において、すべてのノズル N によって形成すべきドットを規定するデータである。本実施形態では、非記録、小ドット、中ドットおよび大ドットの 4 階調を表現するために、ノズル 1 個分の印刷データは、上位ビット (MSB) および下位ビット (LSB) の 2 ビットで構成される。

印刷データ SI は、クロック信号 Sck に同期してノズル N (圧電素子 Pzt) 毎に、媒体 P の搬送に合わせて供給される。当該印刷データ SI を、ノズル N に対応して 2 ビット分、一旦保持するための構成がシフトレジスタ 512 である。

詳細には、 m 個の圧電素子 Pzt (ノズル) の各々に対応した計 m 段のシフトレジスタ 512 が縦続接続されるとともに、図において左端に位置する 1 段のシフトレジスタ 512 に供給された印刷データ SI が、クロック信号 Sck にしたがって順次後段 (下流側) に転送される構成となっている。

なお、図では、シフトレジスタ 512 を区別するために、印刷データ SI が供給される上流側から順番に 1 段、2 段、…、 m 段と表記している。

【0049】

ラッチ回路 514 は、シフトレジスタ 512 で保持された印刷データ SI を制御信号 LAT の立ち上がりでラッチする。

デコーダー 516 は、ラッチ回路 514 によってラッチされた 2 ビットの印刷データ SI をデコードして、制御信号 LAT と制御信号 CH とで規定される期間 $T1$ 、 $T2$ ごとに、選択信号 sa 、 sb を出力して、選択部 520 での選択を規定する。

【0050】

図 7 は、デコーダー 516 におけるデコード内容を示す図である。

この図において、ラッチされた 2 ビットの印刷データ SI については (MSB 、 LSB) と表記している。デコーダー 516 は、例えばラッチされた印刷データ SI が (0、1) であれば、選択信号 sa 、 sb の論理レベルを、期間 $T1$ ではそれぞれ H 、 L レベルで、期間 $T2$ ではそれぞれ L 、 H レベルで、出力するということを意味している。

なお、選択信号 sa 、 sb の論理レベルについては、クロック信号 Sck 、印刷データ SI 、制御信号 LAT 、 CH の論理レベルよりも、レベルシフター (図示省略) によって、高振幅論理にレベルシフトされる。

【0051】

図8は、図4における選択部520の構成を示す図である。

この図に示されるように、選択部520は、インバーター（NOT回路）522a、522bと、トランスファークロップ524a、524bとを有する。

デコーダー516からの選択信号Saは、トランスファークロップ524aにおいて丸印が付されていない正制御端に供給される一方で、インバーター522aによって論理反転されて、トランスファークロップ524aにおいて丸印が付された負制御端に供給される。同様に、選択信号Sbは、トランスファークロップ524bの正制御端に供給される一方で、インバーター522bによって論理反転されて、トランスファークロップ524bの負制御端に供給される。

10

トランスファークロップ524aの入力端には、駆動信号COM-Aが供給され、トランスファークロップ524bの入力端には、駆動信号COM-Bが供給される。トランスファークロップ524a、524bの出力端同士は、共通接続されるとともに、対応する圧電素子Pztの一端に接続される。

トランスファークロップ524aは、選択信号SaがHレベルであれば、入力端および出力端の間を導通（オン）させ、選択信号SaがLレベルであれば、入力端と出力端との間を非導通（オフ）させる。トランスファークロップ524bについても同様に選択信号Sbに応じて、入力端および出力端の間をオンオフさせる。

【0052】

図5に示されるように、印刷データSIは、ノズル毎に、クロック信号Sckに同期して供給されて、ノズルに対応するシフトレジスタ512において順次転送される。そして、クロック信号Sckの供給が停止すると、シフトレジスタ512のそれぞれには、各ノズルに対応した印刷データSIが保持された状態になる。

20

ここで、制御信号LATが立ち上がると、ラッチ回路514のそれぞれは、シフトレジスタ512に保持された印刷データSIを一斉にラッチする。図5において、L1、L2、…、Lm内の数字は、1段、2段、…、m段のシフトレジスタ512に対応するラッチ回路514によってラッチされた印刷データSIを示している。

【0053】

デコーダー516は、ラッチされた印刷データSIで規定されるドットのサイズに応じて、期間T1、T2のそれぞれにおいて、選択信号Sa、Saの論理レベルを図7に示されるような内容で出力する。

30

すなわち、第1に、デコーダー516は、当該印刷データSIが（1、1）であって、大ドットのサイズを規定する場合、選択信号Sa、Sbを、期間T1においてH、Lレベルとし、期間T2においてもH、Lレベルとする。第2に、デコーダー516は、当該印刷データSIが（0、1）であって、中ドットのサイズを規定する場合、選択信号Sa、Sbを、期間T1においてH、Lレベルとし、期間T2においてL、Hレベルとする。第3に、デコーダー516は、当該印刷データSIが（1、0）であって、小ドットのサイズを規定する場合、選択信号Sa、Sbを、期間T1においてL、Lレベルとし、期間T2においてL、Hレベルとする。第4に、デコーダー516は、当該印刷データSIが（0、0）であって、非記録を規定する場合、選択信号Sa、Sbを、期間T1においてL、Hレベルとし、期間T2においてL、Lレベルとする。

40

【0054】

図9は、印刷データSIに応じて選択されて、圧電素子Pztの一端に供給される駆動信号の電圧波形を示す図である。

印刷データSIが（1、1）であるとき、選択信号Sa、Sbは、期間T1においてH、Lレベルとなるので、トランスファークロップ524aがオンし、トランスファークロップ524bがオフする。このため、期間T1において駆動信号COM-Aの台形波形Adp1が選択される。選択信号Sa、Sbは期間T2においてもH、Lレベルとなるので、選択部520は、駆動信号COM-Aの台形波形Adp2を選択する。

このように期間T1において台形波形Adp1が選択され、期間T2において台形波形

50

A d p 2 が選択されて、駆動信号として圧電素子 P z t の一端に供給されると、当該圧電素子 P z t に対応したノズル N から、中程度の量のインクが 2 回にわけて吐出される。このため、媒体 P にはそれぞれのインクが着弾し合体して、結果的に、印刷データ S I で規定される通りの大ドットが形成されることになる。

【0055】

印刷データ S I が (0 、 1) であるとき、選択信号 S a 、 S b は、期間 T 1 において H 、 L レベルとなるので、トランスファークロスタック 5 2 4 a がオンし、トランスファークロスタック 5 2 4 b はオフする。このため、期間 T 1 において駆動信号 C O M - A の台形波形 A d p 1 が選択される。次に、選択信号 S a 、 S b は期間 T 2 において L 、 H レベルとなるので、駆動信号 C O M - B の台形波形 B d p 2 が選択される。

したがって、ノズルから、中程度および小程度の量のインクが 2 回にわけて吐出される。このため、媒体 P には、それぞれのインクが着弾して合体して、結果的に、印刷データ S I で規定された通りの中ドットが形成されることになる。

【0056】

印刷データ S I が (1 、 0) であるとき、選択信号 S a 、 S b は、期間 T 1 においてともに L レベルとなるので、トランスファークロスタック 5 2 4 a 、 5 2 4 b がオフする。このため、期間 T 1 において台形波形 A d p 1 、 B d p 1 のいずれも選択されない。トランスファークロスタック 5 2 4 a 、 5 2 4 b がともにオフする場合、当該トランスファークロスタック 5 2 4 a 、 5 2 4 b の出力端同士の接続点から圧電素子 P z t の一端までの経路は、電氣的にどの部分にも接続されないハイ・インピーダンス状態になる。ただし、圧電素子 P z t の両端では、自己が有する容量性によって、トランスファークロスタックがオフする直前の電圧 ($V_{cen} - V_{B_s}$) が保持される。

次に、選択信号 S a 、 S b は期間 T 2 において L 、 H レベルとなるので、駆動信号 C O M - B の台形波形 B d p 2 が選択される。このため、ノズル N から、期間 T 2 においてのみ小程度の量のインクが吐出されるので、媒体 P には、印刷データ S I で規定された通りの小ドットが形成されることになる。

【0057】

印刷データ S I が (0 、 0) であるとき、選択信号 S a 、 S b は、期間 T 1 において L 、 H レベルとなるので、トランスファークロスタック 5 2 4 a がオフし、トランスファークロスタック 5 2 4 b がオンする。このため、期間 T 1 において駆動信号 C O M - B の台形波形 B d p 1 が選択される。次に、選択信号 S a 、 S b は期間 T 2 においてともに L レベルとなるので、台形波形 A d p 2 、 B d p 2 のいずれも選択されない。

このため、期間 T 1 においてノズル N 付近のインクが微振動するのみであり、インクは吐出されないので、結果的に、ドットが形成されない、すなわち、印刷データ S I で規定された通りの非記録になる。

【0058】

このように、選択部 5 2 0 は、選択制御部 5 1 0 による指示にしたがって駆動信号 C O M - A 、 C O M - B を選択し (または選択しないで) 、圧電素子 P z t の一端に印加する。このため、各圧電素子 P z t は、印刷データ S I で規定されるドットのサイズに応じて駆動されることになる。

なお、図 5 に示した駆動信号 C O M - A 、 C O M - B はあくまでも一例である。実際には、媒体 P の性質や搬送速度などに応じて、予め用意された様々な波形の組み合わせが用いられる。

また、ここでは、圧電素子 P z t が、電圧の低下に伴って上方向に撓む例で説明したが、駆動電極 7 2 、 7 6 に印加する電圧を逆転させると、圧電素子 P z t は、電圧の低下に伴って下方向に撓むことになる。このため、圧電素子 P z t が、電圧の低下に伴って下方向に撓む構成では、図に例示した駆動信号 C O M - A 、 C O M - B が、電圧 V_{cen} を基準に反転した波形となる。

【0059】

次に、メイン基板 1 0 0 における駆動回路 1 2 0 a 、 1 2 0 b について説明する。

なお、駆動回路の符号については、駆動信号COM-Aを出力する側を120aで、駆動信号COM-Bを出力する側を120bで、それぞれ統一するが、後述するように、いくつかの態様が存在するので、印刷装置と同様に、区別するために、駆動回路（その1）、駆動回路（その2）というように符号の代わりに括弧書を付与する場合がある。

【0060】

そこでまず、駆動回路（その1）について、駆動信号COM-Aを出力する側の駆動回路120aを例にとって説明する。

【0061】

図10は、駆動回路（その1）を示す図である。この図に示されるように、駆動回路120aは、差動増幅器221と、セレクター223と、トランジスタ対と、抵抗素子Ru、Rdと、コンデンサC0とを含む。

10

【0062】

差動増幅器221にあつては、負入力端（-）に信号Ainが供給される一方、正入力端（+）には出力である駆動信号COM-Aが帰還されている。このため、差動増幅器221は、正入力端（+）の電圧から負入力端（-）の電圧を減算した差電圧、つまり、出力である駆動信号COM-Aの電圧Outから、入力である大振幅の信号Ain（元駆動信号）の電圧Vinを減算した差電圧を増幅して出力することになる。

【0063】

ただし、差動増幅器221は、特に図示しないが例えば電源の高位側を電圧VDとし、低位側をグランドGndとしている。このため、出力電圧は、グランドGndから電圧VDまでの範囲となる。

20

なお、差動増幅器221の出力信号は、後述するスイッチング動作のための信号として用いられる場合もあれば、リニア動作のための信号として用いられる場合もある。スイッチング動作のための信号として用いられる場合、Hレベルは電圧VDであり、Lレベルは電圧ゼロのグランドGndである。

また、差動増幅器221による出力信号は、結局のところ、後述するようにトランジスタ231、232のスイッチング動作およびリニア動作を制御するので、トランジスタの制御信号と言うことができる。また、後述するように、駆動信号を降圧して帰還する一方、元駆動信号を電圧増幅して駆動信号として出力する場合もあるので、駆動信号に基づく信号が差動増幅器221に帰還される、と言っても良い。

30

【0064】

セレクター（選択部）223は、信号OCAがLレベルであれば、信号Gt1として差動増幅器221の出力信号を選択し、トランジスタ231のゲート端子に供給するとともに、信号Gt2としてLレベルを選択し、トランジスタ232のゲート端子に供給する。一方、セレクター223は、信号OCAがHレベルであれば、信号Gt1としてHレベルを選択し、トランジスタ231のゲート端子に供給するとともに、信号Gt2として差動増幅器221の出力信号を選択し、トランジスタ232のゲート端子に供給する。

換言すれば、セレクター223は、信号OCAがLレベルであれば、トランジスタ231を選択して、差動増幅器221の出力信号である差信号を当該トランジスタ231のゲート端子に供給し、信号OCAがHレベルであれば、トランジスタ232を選択して、上記差信号を当該トランジスタ232のゲート端子に供給する一方、選択しなかったトランジスタのゲート端子には、後述するように当該トランジスタをオフにさせる信号を供給する構成となっている。

40

【0065】

トランジスタ対は、トランジスタ231、232によって構成される。このうち、高位側のトランジスタ231（ハイサイドトランジスタ）は、例えばPチャネル型の電界効果トランジスタであり、ソース端子には電源の高位側電圧VDが印加されている。低位側のトランジスタ232（ローサイドトランジスタ）は、例えばNチャネル型の電界効果トランジスタであり、ソース端子が電源の低位側となるグランドGndに接地されている。

50

トランジスタ 231、232 のドレイン端子同士は、互いに接続されて、駆動回路 120a の出力端であるノード N2 となっている。すなわち、ノード N2 から駆動信号 COM-A が出力される構成となっている。

なお、駆動回路 120a の出力であるノード N2 の電圧を Out と表記し、入力である信号 Ain の電圧を Vin と表記する。

【0066】

ノード N2 は、差動増幅器 221 の正入力端 (+) に接続されるとともに、抵抗素子 Ru (第 1 抵抗素子) を介して電圧 V_D にプルアップされる一方で、抵抗素子 Rd (第 2 抵抗素子) を介してグランドにプルダウンされている。また、コンデンサ C0 (出力コンデンサ) は、異常発振の防止等のために設けられ、一端がノード N2 に接続され、他端が一定電位の、例えばグランド Gnd に接地されている。

10

【0067】

なお、差動増幅器 221、セレクター 223 は、トランジスタ 231、232 の制御信号を生成して出力することになるので、両者を制御信号生成部として概念することができる。また、トランジスタ 231、232、抵抗素子 Ru、Rd を 1 つのブロックとして考えてみた場合に、上記制御信号に基づいて駆動信号がノード N2 から出力されることになるので、当該ブロックを増幅部として概念することができる。

【0068】

ここでは、駆動信号 COM-A を出力する駆動回路 120a について説明したが、駆動信号 COM-B を出力する駆動回路 120b の構成については、駆動回路 120a と同一であって、入出力信号だけが異なる。すなわち、駆動回路 120b は、図 10 の括弧書きで示されるように、差動増幅器 221 の負入力端 (-) に信号 Bin が供給され、セレクター 223 に信号 OCb が供給される一方、ノード N2 から駆動信号 COM-B が出力されることになる。

20

【0069】

次に、駆動回路 120a、120b の動作について、駆動信号 COM-A を出力する駆動回路 120a を例にとって説明する。

【0070】

図 11 は、駆動回路 120a の動作を説明するための図である。

この図において、信号 Ain は、駆動信号 COM-A のインピーダンス変換前の信号であるので、当該駆動信号 COM-A とほぼ同波形である。また、上述したように、駆動信号 COM-A は、印刷周期 Ta において 2 つの同じ台形波形 Adp1、Adp2 が繰り返された波形であるので、信号 Ain も同様な繰り返し波形である。

30

【0071】

なお、図 11 は、このような繰り返し波形のうち、1 つの台形波形を示している。また、この図において、期間 P1 は、信号 Ain の電圧 Vin が電圧 V_{cen} から最低値 min まで低下する期間であり、当該期間 P1 に続く期間 P2 は、電圧 Vin が最低値 min で一定となる期間であり、当該期間 P2 に続く期間 P3 は、電圧 Vin が最低値 min から最高値 max まで上昇する期間であり、当該期間 P3 に続く期間 P4 は、電圧 Vin が最高値 max で一定となる期間であり、当該期間 P4 に続く期間 P5 は、電圧 Vin が最高値 max から電圧 V_{cen} まで低下する期間である。

40

図 11 における電圧波形のそれぞれについて、説明の便宜上、電圧を示す縦スケールは必ずしも揃っていない。

【0072】

まず、期間 P1 は、駆動信号 COM-A (Ain) の電圧低下期間である。このため、期間 P1 では、信号 OCa が H レベルであるので、セレクター 223 は、信号 Gt1 として H レベルを選択し、信号 Gt2 として差動増幅器 221 の出力信号を選択する。

期間 P1 では、信号 Gt1 が H レベルであるので、P チャンネル型のトランジスタ 231 はオフする。

一方、当該期間 P1 では、まず信号 Ain の電圧 Vin がノード N2 の電圧 Out よりも先ん

50

じて低下する。逆にいえば、電圧 Out は、電圧 V_{in} 以上となる。このため、信号 G_{t2} として選択される差動増幅器 221 の出力信号の電圧は、両者の差電圧に応じて高くなり、ほぼ H レベルに振れる。信号 G_{t2} が H レベルになると、トランジスタ 232 がオンするので、電圧 Out が低下する。なお、電圧 Out は、コンデンサ C0 や容量性を有する圧電素子 Pzt などにより、実際には、一気にグランド Gnd に低下することではなく、緩慢に低下する。

電圧 Out が電圧 V_{in} よりも低くなると、信号 G_{t2} が L レベルになり、トランジスタ 232 がオフするが、電圧 V_{in} が低下しているので、再び電圧 Out が電圧 V_{in} 以上となる。このため、信号 G_{t2} が H レベルとなって、トランジスタ 232 が再びオンすることになる。

期間 P1 では、信号 G_{t2} が H、L レベルで交互に切り替えられ、これにより、トランジスタ 232 は、オンオフを繰り返す動作、すなわちスイッチング動作をすることになる。このスイッチング動作により、電圧 Out を電圧 V_{in} の低下に追従させる制御が実行されることになる。

【0073】

次に、期間 P2 は、駆動信号 COM-A (A_{in}) が閾値電圧 V_{th} よりも低い電圧の最低値 min で一定となる期間である。このため、期間 P2 では、期間 P1 から引き続いて信号 OCa が H レベルであるので、セレクター 223 は、信号 G_{t1} として H レベルを選択し、信号 G_{t2} として差動増幅器 221 の出力信号を選択する。

前の期間 P1 では、電圧 Out が電圧 V_{in} に追従するように制御されるが、その制御内容は、上述したようにトランジスタ 232 のスイッチング動作である。このため、期間 P2 の開始直後、すなわち電圧 V_{in} が最低値 min で一定に転じた直後では、電圧 Out が、電圧 V_{in} に一致していない場合がある。

【0074】

この場合において、電圧 Out が電圧 V_{in} に対して高ければ、信号 G_{t2} の電圧、すなわち差動増幅器 221 の出力電圧も高くなるので、トランジスタ 232 のソース・ドレイン間の抵抗が小さくなり、ノード N2 の電圧 Out を低下させるように働く。一方、電圧 Out が電圧 V_{in} に対して低ければ、信号 G_{t2} の電圧も低くなるので、トランジスタ 232 のソース・ドレイン間の抵抗が大きくなり、電圧 Out を上昇させる方向に働く。

したがって、期間 P2 において、電圧 Out は、当該電圧 Out を低下させる方向と上昇させる方向とが均衡する地点、すなわち、電圧 V_{in} (最低値 min) に一致する地点で一定になる。このとき、トランジスタ 232 は線形 (リニア) 動作となり、信号 G_{t2} は、トランジスタ 232 におけるソース・ドレイン間の抵抗、および、抵抗素子 R_u 、 R_d で定まる電圧 Out が電圧 V_{in} となるような電圧で一定となる。

なお、図 11 では、期間 P1 から期間 P2 にかけての信号 G_{t2} の電圧変化については簡略化して、直ちに一定となった状態を示している。

【0075】

期間 P3 は、駆動信号 COM-A (A_{in}) の電圧上昇期間である。このため、期間 P3 では、信号 OCa が L レベルになるので、セレクター 223 は、信号 G_{t1} として差動増幅器 221 の出力信号を選択し、信号 G_{t2} として L レベルを選択する。

期間 P3 では、信号 G_{t2} が L レベルであるので、N チャネル型のトランジスタ 232 はオフする。

一方、当該期間 P3 では、まず電圧 V_{in} が電圧 Out よりも先んじて上昇する。逆にいえば、電圧 Out は、電圧 V_{in} よりも低くなる。このため、信号 G_{t1} として選択される差動増幅器 221 の出力信号の電圧は、両者の差電圧に応じて低くなり、ほぼ L レベルに振れる。信号 G_{t1} が L レベルになると、トランジスタ 231 がオンするので、電圧 Out が上昇する。なお、電圧 Out は、コンデンサ C0 や容量性を有する圧電素子 Pzt などにより、実際には、一気に電圧 V_D に上昇することではなく、緩慢に上昇する。

電圧 Out が電圧 V_{in} 以上になると、信号 G_{t2} が H レベルになり、トランジスタ 231 がオフする。トランジスタ 231 がオフすると、電圧 Out の上昇は停止するが、電圧 V

10

20

30

40

50

inが上昇しているので、再び電圧Outが電圧Vinよりも低くなる。このため、信号Gt1がLレベルとなって、トランジスタ231が再びオンすることになる。

期間P3では、信号Gt1がH、Lレベルで交互に切り替えられ、これにより、トランジスタ231は、スイッチング動作をすることになる。このスイッチング動作により、電圧Outを電圧Vinの上昇に追従させる制御が実行されることになる。

【0076】

期間P4は、駆動信号COM-A (Ain) が閾値電圧Vth以上の電圧で一定となる期間である。このため、期間P2では、期間P3から引き続いて信号OCAがLレベルであるので、セレクター223は、信号Gt1として差動増幅器221の出力信号を選択し、信号Gt2としてLレベルを選択する。

前の期間P3では、電圧Outが電圧Vinに追従するように制御されるが、その制御内容は、上述したようにトランジスタ231によるスイッチング動作であるので、期間P4において電圧Vinが最高値maxで一定に転じた直後では、電圧Outが、信号Ainの電圧Vinに一致していない場合がある。

【0077】

この場合において、電圧Outが電圧Vinに対して高ければ、信号Gt1の電圧、すなわち差動増幅器221の出力電圧も高くなるので、トランジスタ231のソース・ドレイン間の抵抗が大きくなり、ノードN2の電圧Outを低下させるように働く。一方、電圧Outが電圧Vinに対して低ければ、信号Gt1の電圧も低くなるので、トランジスタ231のソース・ドレイン間の抵抗が小さくなり、電圧Outを上昇させる方向に働く。

したがって、期間P4において、電圧Outは、当該電圧Outを低下させる方向と上昇させる方向とが均衡する地点、すなわち、電圧Vin (最高値max) に一致する地点で一定になる。このとき、トランジスタ232はリニア動作となり、信号Gt2は、トランジスタ232におけるソース・ドレイン間の抵抗、および、抵抗素子Ru、Rdで定まる電圧Outが電圧Vin (最高値max) となるような電圧で一定となる。

なお、図11では、期間P3から期間P4にかけての信号Gt2の電圧変化については簡略化して、直ちに一定となった状態を示している。

【0078】

期間P5は、駆動信号COM-A (Ain) の電圧低下期間である。このため、期間P5は、期間P1と同様な動作となる。すなわち、信号Gt2がH、Lレベルで交互に切り替えられ、これによりトランジスタ232がスイッチング動作となり、ノードN2の電圧Outを電圧Vinの電圧低下に追従させる制御が実行される。なお、期間P5は、期間P4との関係でいえば、信号OCAがHレベルに切り替わるので、セレクター223は、信号Gt1としてHレベルを選択し、信号Gt2として差動増幅器221の出力信号を選択する。

【0079】

期間P5の後の期間P6は、駆動信号COM-A (Ain) が閾値電圧Vthよりも低い電圧Vcenで一定となる期間である。このため、期間P6では、期間P5から引き続いて信号OCAがHレベルであるので、セレクター223は、信号Gt1としてHレベルを選択し、信号Gt2として差動増幅器221の出力信号を選択する。

期間P5では、電圧Outを信号Ainの電圧Vinに追従させる制御が実行されるが、期間P6において電圧Vinが電圧Vcenで一定に転じた直後では、電圧Outが、信号Ainの電圧Vinに一致していない場合があるが、期間P2に転じた直後と同様に、電圧Outは、電圧Vin (Vcen) に一致する地点で一定になる。このとき、トランジスタ232はリニア動作となり、信号Gt2は、トランジスタ232におけるソース・ドレイン間の抵抗、および、抵抗素子Ru、Rdで定まる電圧Outが電圧Vin (Vcen) となるような電圧で一定となる。

なお、図11では、期間P5から期間P6にかけての信号Gt2の電圧変化については簡略化して、直ちにバランスした状態を示している。

【0080】

図10に示した駆動回路120aによれば、期間P1～P6毎に、次のような動作によ

10

20

30

40

50

って駆動信号COM-Aの電圧Outを、信号Ainの電圧Vinに追従させる制御が実行される。

すなわち、電圧Vinが低下する期間P1、P5ではトランジスタ232のスイッチング動作により、電圧Vinが閾値Vthよりも低い値で一定となる期間P2、P6では、トランジスタ232のリニア動作により、電圧Vinが上昇する期間P3ではトランジスタ231のスイッチング動作により、電圧Vinが閾値Vth以上の値で一定となる期間P4では、トランジスタ231のリニア動作により、それぞれ電圧Outを電圧Vinに追従させる制御が実行される。

【0081】

このような駆動回路120aによれば、常時スイッチングするD級増幅と比較して、電圧Vinが一定である期間P2、P4、P6では、トランジスタ231、232がスイッチング動作をしない。また、D級増幅では、スイッチング信号を復調するLPF (Low Pass Filter)、特にコイルのようなインダクターが必要となるが、駆動回路120aでは、そのようなLPFは不要である。このため、駆動回路120aによれば、D級増幅と比較して、スイッチング動作やLPFで消費される電力を抑えることができるほか、回路の簡略化、小型化を図ることができる。

【0082】

なお、駆動回路(その1)において、駆動信号COM-Aの電圧Vout(信号Ainの電圧Vin)が上昇する期間P3では、トランジスタ231がスイッチング動作し、電圧Voutが低下する期間P1、P5では、トランジスタ232がスイッチング動作すると説明したが、接続される圧電素子Pztの個数が多い場合、トランジスタのオン抵抗と負荷容量で決まる時定数の関係で、リニア動作する場合もあり得る。

また、駆動回路(その1)において、電圧Voutが閾値Vth以上の電圧で一定となる期間P4では、トランジスタ231がリニア動作し、電圧Voutが閾値Vthよりも低い電圧で一定となる期間P2、P6では、トランジスタ232がリニア動作すると説明したが、同様な理由により、スイッチング動作する場合もあり得る。

【0083】

駆動信号COM-A (COM-B)については台形波形に限られず、正弦波などのように傾きに連続性を有する波形であっても良い。このような波形を出力させる場合、駆動回路(その1)では、駆動信号COM-Aの電圧Vout(信号Ainの電圧Vin)の変化が相対的に大きい場合、具体的には、単位時間当たりにおいて所定電圧以上で電圧が変化する期間(第1期間)でトランジスタ231、232の一方がスイッチング動作する一方で、電圧Voutの変化が相対的に小さい場合、具体的には、単位時間当たりにおいて所定電圧よりも低い電圧で変化する、または、変化しない一定の期間(第2期間)でトランジスタ231、232の一方がリニア動作することになる。

【0084】

また、駆動回路(その1)において抵抗素子Ruのプルアップ先は、駆動信号COM-Aの最高電圧以上の電圧であれば良いので、この例では、電圧V_Dの給電線としている。また、抵抗素子Rdのプルダウン先は、駆動信号COM-Aの最低電圧以下の電圧であれば良いので、この例では、グランドGndとしている。

【0085】

ここでは、駆動信号COM-Aを出力する駆動回路120aを例にとって説明したが、駆動信号COM-Bを出力する駆動回路120bについても同様な動作となる。駆動信号COM-Bの波形については図5で説明した通りであり、信号OCbについては上述した通りであるので、波形についての図示を省略する。なお、駆動回路120bについても、信号Binの電圧に追従するような電圧Voutの駆動信号COM-Bを出力することになる。

【0086】

ところで、図10に示した構成では、抵抗素子Ru、Rdが電源の電圧V_DおよびグランドGndの間で電氣的に直列に接続されるので、貫通電流が常時流れて、消費電力の点で

10

20

30

40

50

改善の余地がある。そこで次に、この点を改善した別構成に係る駆動回路（その２）について説明する。

【００８７】

図１２Ａは、駆動回路（その２）の構成を示す図である。この図に示される駆動回路（その２）が、図１０に示した駆動回路（その１）と相違する点は、スイッチＳｗｕを有する点である。スイッチＳｗｕ（第１スイッチ）は、抵抗素子Ｒｕとともに、電源電圧の高位側電圧 V_D の給電線とノードＮ２との間において電氣的に直列に接続され、信号ＯｃａがＨレベルであればオンし、Ｌレベルであればオフする。このため、スイッチＳｗｕは、セレクトー２２３により信号Ｇｔ１として差動増幅器２２１の出力信号が選択される場合、すなわち期間Ｐ１、Ｐ２、Ｐ５、Ｐ６でオンする。一方で、スイッチＳｗｕは、信号Ｇｔ２として差動増幅器２２１の出力信号が選択される場合、すなわち期間Ｐ３、Ｐ４でオフする。このため、駆動回路（その２）によれば、図１０に示される駆動回路（その１）と比較して、貫通電流により消費される電力を抑えることができる。

【００８８】

なお、駆動回路（その２）においては、プルアップ用の抵抗素子Ｒｕの側にスイッチＳｗｕを設けたが、プルダウン用の抵抗素子Ｒｄの側にも別のスイッチを設けても良い。

【００８９】

図１２Ｂは、抵抗素子Ｒｄの側にスイッチＳｗｄを有する駆動回路（その３）を示す図である。この図において、ＮＯＴ回路２９１は、信号ＯＣａの論理レベルを反転して、スイッチＳｗｄのオンオフを制御する。スイッチＳｗｄ（第２スイッチ）は、ＮＯＴ回路２９１の出力信号がＨレベルであればオンし、Ｌレベルであればオフする。

このため、スイッチＳｗｕ、Ｓｗｄが互いに排他的にオンオフするので、電源の高位側電圧 V_D からグラウンドＧｎｄに向かって、抵抗素子Ｒｕ、Ｒｄを介して貫通電流が流れない。このため、駆動回路（その３）は、駆動回路（その２）と比較して、さらに低消費電力化を図ることができる。

【００９０】

後述するように、スイッチＳｗｕについては、期間Ｐ１、Ｐ５においてもオフさせ、スイッチＳｗｄについては、期間Ｐ３においてもオフさせる構成としても良いが、信号ＯＣａとは独立した信号が必要となり、制御部１１０等の複雑化を招く。逆にいえば、駆動回路（その２、その３）では、制御部１１０を、駆動回路（その１）と同じものを用いながら、消費電力を抑えることができるのである。

【００９１】

ここで、ノードＮ２のプルアップおよびプルダウンの役割について検討する。

プルアップが特に必要となる場合とは、信号Ａｉｎ（駆動信号ＣＯＭ－Ａ）が閾値 V_{th} よりも低い電圧で一定となる期間Ｐ２、Ｐ６、すなわちトランジスタ２３２をリニア動作させる場合である。この場合、高位側のトランジスタ２３１がオフであるので、低位側のトランジスタ２３２によってノードＮ２の電圧Ｏｕｔを信号Ａｉｎに追従させるためには、ノードＮ２を高位側にプルアップする必要がある。

一方、プルダウンが特に必要となる場合とは、信号Ａｉｎ（駆動信号ＣＯＭ－Ａ）が閾値 V_{th} 以上の電圧で一定となる期間Ｐ４、すなわちトランジスタ２３１をリニア動作させる場合である。この場合、ローサイドのトランジスタ２３２がオフであるので、ハイサイドのトランジスタ２３１によってノードＮ２の電圧Ｏｕｔを電圧Ａｉｎに追従させるために、ノードＮ２を低位側にプルダウンする必要がある。

【００９２】

なお、信号ＯＣａ（ＯＣｂ）については、制御部１１０が出力するのではなく、データｄＡ（ｄＢ）を次のように解析することで、別の回路が生成することが可能である。

例えば、データｄＡ（ｄＢ）についての、時間的に隣り合う離散値（データ）同士を比較し、当該離散値同士が同じであれば、電圧一定区間であるし、当該一定区間における離散値を判別することで、一定区間の電圧が閾値 V_{th} 以上であるか否かを判別することができる。また、当該離散値同士のうち、時間的に後の離散値が前の離散値よりも電圧変換し

たときに高くなっていれば、電圧上昇区間であるし、時間的に後の離散値が前の離散値よりも電圧変換したときに低くなっていれば、電圧低下区間である。

データ d A (d B) ではなく、アナログ変換後の信号を同様に解析しても良い。

【 0 0 9 3 】

さて、駆動回路 (その 1 、 その 2 、 その 3) では、駆動信号 C O M - A (C O M - B) の振幅に合わせて一对のトランジスタ 2 3 1 、 2 3 2 が電源電圧 ($V_D - Gnd$) で動作する。上述したように駆動信号 C O M - A の電圧は最大で 4 0 ボルト程度であるので、セレクター 2 2 3 および差動増幅器 2 2 1 に対して高耐圧が要求される。その理由は、トランジスタ 2 3 1 のゲート端子に信号 G t 1 を供給するとともに、トランジスタ 2 3 2 のゲート端子に信号 G t 2 を供給する必要があるからである。

10

そこで次に、この点を改善した別構成に係る駆動回路 (その 4) について説明する。

【 0 0 9 4 】

図 1 3 は、駆動回路 (その 4) を含む印刷装置 (その 2) の電氣的な構成を示すブロック図である。この図に示される印刷装置 (その 2) が、図 4 に示した印刷装置 (その 1) と相違する点は、第 1 に、電圧増幅器 1 1 5 a 、 1 1 5 b を有さない点である。このため、D A C 1 1 3 a の出力である小振幅の信号 a i n が駆動回路 1 2 0 a に供給されるとともに、D A C 1 1 3 b の出力である小振幅の信号 b i n が駆動回路 1 2 0 b に供給される。また、相違点としては、第 2 に、データ d A が駆動回路 1 2 0 a に、データ d B が駆動回路 1 2 0 b に、それぞれ供給される点である。

20

【 0 0 9 5 】

図 1 4 A は、駆動回路 (その 4) の構成を示す図である。

この図に示されるように、駆動回路 1 2 0 a は、4 つの基準電源 E と、差動増幅器 2 2 1 およびセレクター 2 2 3 に加えて、ゲートセレクター 2 7 0 a 、 2 7 0 b 、 2 7 0 c 、 2 7 0 d と、セレクター 2 8 0 と、4 つのトランジスタ対と、抵抗素子 R 1 、 R 2 と、スイッチ S w u と、コンデンサ C 0 とを含む。

【 0 0 9 6 】

駆動回路 (その 4) では、電圧 E を出力する基準電源の 4 段直列接続によって電圧 E 、 2 E 、 3 E 、 4 E がそれぞれ電圧 V_A 、 V_B 、 V_C 、 V_D として出力される。

【 0 0 9 7 】

図 1 5 は、電圧 V_A 、 V_B 、 V_C 、 V_D について説明するための図である。

30

この図に示されるように、電圧 E を例えば 1 0 . 5 V としたとき、電圧 V_A 、 V_B 、 V_C 、 V_D の各々は、それぞれ 1 0 . 5 V 、 2 1 . 0 V 、 3 1 . 5 V 、 4 2 . 0 V である。本実施形態では、電圧 V_A 、 V_B 、 V_C 、 V_D で次のような電圧範囲が規定される。すなわち、電圧ゼロのグラウンド Gnd 以上電圧 V_A 未満の範囲が第 1 範囲として規定され、電圧 V_A 以上電圧 V_B 未満の範囲が第 2 範囲として規定され、電圧 V_B 以上電圧 V_C 未満の範囲が第 3 範囲として規定され、電圧 V_C 以上電圧 V_D 未満の範囲が第 4 範囲として規定される。

【 0 0 9 8 】

図 1 4 A の説明に戻すと、差動増幅器 2 2 1 の負入力端 (-) には小振幅の信号 a i n が供給される一方、正入力端 (+) にはノード N 3 の電圧 Out2 が印加されている。このため、差動増幅器 2 2 1 は、電圧 Out2 から、入力である信号 a i n の電圧 V_{in} を減算した差電圧を増幅して出力することになる。

40

なお、駆動回路 (その 4) における差動増幅器 2 2 1 は、駆動回路 (その 1) とは異なり、電源の高位側を電圧 V_A としている。このため、差動増幅器 2 2 1 の出力電圧は、グラウンド Gnd から電圧 V_A までの範囲となる。

【 0 0 9 9 】

セレクター 2 8 0 は、制御部 1 1 0 (図 1 3 参照) から供給されるデータ d A (d B) から、信号 a i n (b i n) の電圧 V_{in} の範囲を判別して、当該判別の結果に応じて、それぞれ次のように選択信号 S a 、 S b 、 S c 、 S d を出力する。

詳細には、セレクター 2 8 0 は、データ d A (d B) で規定される電圧 V_{in} が 0 V 以上

50

1. 0.5 V未満であると判別した場合、すなわち、電圧 V_{in} を1.0倍で増幅したときの電圧が上記第1範囲に含まれる場合、選択信号 S_a のみをHレベルとし、他の選択信号 S_b 、 S_c 、 S_d をLレベルとする。また、セレクター280は、データ d_A (d_B)で規定される電圧 V_{in} が1.0.5 V以上2.10 V未満であると判別した場合、すなわち、電圧 V_{in} を1.0倍で増幅したときの電圧が上記第2範囲に含まれる場合、選択信号 S_b のみをHレベルとし、他の選択信号 S_a 、 S_c 、 S_d をLレベルとする。同様に、セレクター280は、データ d_A (d_B)で規定される電圧 V_{in} が2.10 V以上3.15 V未満であると判別した場合、すなわち、電圧 V_{in} を1.0倍で増幅したときの電圧が上記第3範囲に含まれる場合、選択信号 S_c のみをHレベルとし、他の選択信号 S_a 、 S_b 、 S_d をLレベルとし、当該電圧 V_{in} が3.15 V以上4.20 V未満であると判別した場合、すなわち、電圧 V_{in} を1.0倍で増幅したときの電圧が上記第4範囲に含まれる場合、選択信号 S_d のみをHレベルとし、他の選択信号 S_a 、 S_b 、 S_c をLレベルとする。

10

【0100】

ここで説明の便宜上、4つのトランジスタ対について説明する。

この例において、4つのトランジスタ対は、トランジスタ231a、232aのペア、トランジスタ231b、232bのペア、トランジスタ231c、232cのペア、および、トランジスタ231d、232dのペアによって構成される。

各トランジスタ対のうち、ハイサイドのトランジスタ231a、231b、231c、231dは、例えばPチャネル型の電界効果トランジスタであり、ローサイドのトランジスタ232a、232b、232c、232dは、例えばNチャネル型の電界効果トランジスタである。

20

【0101】

トランジスタ231aについては、ソース端子に電圧 V_A が印加され、ドレイン端子がノードN2に接続される。トランジスタ232aについては、ソース端子がグランドGndに接地され、ドレイン端子がノードN2に共通に接続される。

同様に、トランジスタ231b (231c、231d)については、ソース端子に電圧 V_B (V_C 、 V_D)が印加され、ドレイン端子がノードN2に接続される。トランジスタ232b (232c、232d)については、ソース端子に電圧 V_A (V_B 、 V_C)が印加され、ドレイン端子がノードN2に共通に接続される。

【0102】

30

なお、例えばトランジスタ231aを第1ハイサイドトランジスタとし、トランジスタ232aを第1ローサイドトランジスタとして、トランジスタ231a、232aが第1トランジスタ対とした場合、トランジスタ231bが第2ハイサイドトランジスタとなり、トランジスタ232bが第2ローサイドトランジスタとして、トランジスタ231b、232bが第2トランジスタ対となる。

【0103】

詳細については後述するが、トランジスタ231a、232aは、ゲートセレクター270aがイネーブルされたときに、電圧 V_A とグランドGndとを電源電圧として駆動信号を出力し、トランジスタ231b、232bは、ゲートセレクター270bがイネーブルされたときに、電圧 V_B と電圧 V_A とを電源電圧として駆動信号を出力する。同様に、トランジスタ231c、232cは、ゲートセレクター270cがイネーブルされたときに、電圧 V_C と電圧 V_B とを電源電圧として駆動信号を出力し、トランジスタ231d、232dは、ゲートセレクター270dがイネーブルされたときに、電圧 V_D と電圧 V_C とを電源電圧として駆動信号を出力する構成となっている。

40

この構成では、トランジスタ231a、232aの電源電圧、トランジスタ231b、232bの電源電圧、トランジスタ231c、232cの電源電圧、および、トランジスタ231d、232dの電源電圧は、それぞれ1.5 Vとなる。

【0104】

ゲートセレクター270aは、入力端Enbに供給された選択信号 S_a がHレベルになってイネーブルされたときに、セレクター223から出力される信号Gt1、Gt2をそれぞれ

50

レベルシフトして、トランジスタ 231a、232a のゲート端子に供給する。詳細には、ゲートセレクター 270a は、イネーブルされたときに、信号 Gt1 の最低電圧から最高電圧までの範囲を、グラウンド Gnd から電圧 V_A までの第 1 範囲にレベルシフトして、トランジスタ 231a のゲート端子に供給し、信号 Gt2 の最低電圧から最高電圧までの範囲を、上記第 1 範囲にレベルシフトして、トランジスタ 232a のゲート端子に供給する。

なお、ゲートセレクター 270a に限って言えば、信号 Gt1、Gt2 の最低電圧から最高電圧までの範囲は第 1 範囲に一致しているので、イネーブルされたときに、信号 Gt1、Gt2 をそのままトランジスタ 231a、232a のゲート端子に供給する。

【0105】

ゲートセレクター 270b は、イネーブルされたときに、信号 Gt1 の最低電圧から最高電圧までの範囲を、電圧 V_A から電圧 V_B までの第 2 範囲にレベルシフトして、トランジスタ 231b のゲート端子に供給し、信号 Gt2 の最低電圧から最高電圧までの範囲を、上記第 2 範囲にレベルシフトして、トランジスタ 232b のゲート端子に供給する。すなわち、ゲートセレクター 270b に限って言えば、イネーブルされたときに、信号 Gt1、Gt2 に 10.5V を上乗せして、トランジスタ 231b、232b のゲート端子に供給する。

【0106】

同様に、ゲートセレクター 270c は、イネーブルされたときに、信号 Gt1 の最低電圧から最高電圧までの範囲を、電圧 V_B から電圧 V_C までの第 3 範囲にレベルシフトして、トランジスタ 231c のゲート端子に供給し、信号 Gt2 の最低電圧から最高電圧までの範囲を、上記第 3 範囲にレベルシフトして、トランジスタ 232c のゲート端子に供給する。すなわち、ゲートセレクター 270c に限って言えば、イネーブルされたときに、信号 Gt1、Gt2 に 21.0V を上乗せして、トランジスタ 231c、232c のゲート端子に供給する。

ゲートセレクター 270d についても同様に、イネーブルされたときに、信号 Gt1 の最低電圧から最高電圧までの範囲を、電圧 V_C から電圧 V_D までの第 4 範囲にレベルシフトして、トランジスタ 231d のゲート端子に供給し、信号 Gt2 の最低電圧から最高電圧までの範囲を、上記第 4 範囲にレベルシフトして、トランジスタ 232d のゲート端子に供給する。すなわち、ゲートセレクター 270d に限って言えば、イネーブルされたときに、信号 Gt1、Gt2 に 31.5V を上乗せして、トランジスタ 231d、232d のゲート端子に供給する。

【0107】

なお、ゲートセレクター 270a、270b、270c、270d は、それぞれの入力端 Enb に供給された選択信号が L レベルになってディセーブルされたとき、それぞれに対応する 2 つのトランジスタをそれぞれオフとさせる信号を出力する。すなわち、ゲートセレクター 270a、270b、270c、270d は、ディセーブルにされると、信号 Gt1 を強制的に H レベルに変換し、信号 Gt2 を強制的に L レベルに変換する。

ここでいう H、L レベルは、ゲートセレクター 270a、270b、270c、270d のそれぞれにおける電源電圧の高位側電圧、低位側電圧である。例えば、ゲートセレクター 270b は、電圧 V_B と電圧 V_A とを電源電圧とするので、高位側の電圧 V_B が H レベルであり、低位側の電圧 V_A が L レベルである。

【0108】

ノード N2 は、抵抗素子 R1 を介して差動増幅器 221 の正入力端 (+) に帰還される。この例では、便宜的に、差動増幅器 221 の正入力端 (+) をノード N3 と表記する一方、当該ノード N3 の電圧を Out2 と表記している。

ノード N3 は、抵抗素子 R2 を介してグラウンド Gnd に接地される。このため、ノード N3 の電圧 Out2 は、電圧 Out の電圧を、抵抗素子 R1、R2 の抵抗値で規定される比、すなわち、 $R2 / (R1 + R2)$ で分圧した電圧となる。本実施形態において、降圧比は、 $1 / 10$ に設定される。換言すれば、電圧 Out2 は、電圧 Out の $1 / 10$ という関係にあ

10

20

30

40

50

る。

【0109】

また、図14Aの駆動回路（その4）では、図12Aに示した駆動回路（その2）と同様に、スイッチSwuと抵抗素子Ruとが電源電圧の高位側電圧 V_D の給電線とノードN2との間において電氣的に直列に接続されている。一方で、ノードN2のプルダウンは、図14Aに示される駆動回路（その4）では、ノードN2の電圧Outを降圧して差動増幅器221に帰還する抵抗素子R1、R2が担っている。逆にいえば、駆動回路（その4）における抵抗素子R1、R2は、ノードN2をプルダウンする機能と、電圧Outを降圧して差動増幅器221に帰還する機能との双方を担っている。

【0110】

ダイオードd1、d2は逆流防止用である。ダイオードd1の順方向は、トランジスタ231a、231b、231cのドレイン端子からノードN2に向かう方向であり、ダイオードd2の順方向は、ノードN2からトランジスタ231b、231c、231dのドレイン端子に向かう方向である。

なお、ノードN2の電圧Outは電圧 V_D よりも高くないので、逆流を考慮する必要がない。このため、トランジスタ231dに対してダイオードd1は設けられていない。同様にノードN2の電圧Outは電圧ゼロのグラウンドGndよりも低くないので、トランジスタ232aに対してダイオードd2は設けられていない。

【0111】

次に、駆動回路（その4）の動作を、駆動信号COM-Aを出力する場合を例にとって説明する。

【0112】

図16は、駆動回路（その4）の動作を説明するための図である。この図に示されるように、また上述したように信号ainは、駆動信号COM-Aの相似形であるが、DAC113aによりアナログ変換した直後の小振幅の信号であって、駆動信号COM-Aの電圧の1/10の関係にある。

このため、電圧 V_A 、 V_B 、 V_C 、 V_D で規定される第1範囲から第4範囲までを、信号ainの電圧範囲に換算する場合、電圧 $V_A/10$ 、 $V_B/10$ 、 $V_C/10$ 、 $V_D/10$ で規定される。詳細には、信号ainについては、0V以上電圧 $V_A/10$ （＝1.05V）未満の範囲が第1範囲に相当し、電圧 $V_A/10$ 以上電圧 $V_B/10$ （＝2.10V）未満の範囲が第2範囲に相当し、電圧 $V_B/10$ 以上電圧 $V_C/10$ （＝3.15V）未満の範囲が第3範囲に相当し、電圧 $V_C/10$ 以上電圧 $V_D/10$ （＝4.20V）未満の範囲が第4範囲に相当する。

【0113】

まず、セレクター280は、電圧Vinがタイミングt1よりも前において第3範囲であるとデータdAから判別した場合、選択信号ScのみをHレベルとし、他の選択信号Sa、Sb、SdをLレベルとするので、ゲートセレクター270cがイネーブルされ、他のゲートセレクター270a、270b、270dがディセーブルされる。したがって、この場合、トランジスタ231c、232cが、電源電圧として電圧 V_C 、 V_B を用いて駆動信号COM-Aを出力することになる。

【0114】

次に、電圧Vinがタイミングt1からタイミングt2までの期間にわたって第2範囲となったとき、セレクター280は、選択信号SbのみをHレベルとし、他の選択信号Sa、Sc、SdをLレベルとするので、ゲートセレクター270bがイネーブルされ、他のゲートセレクター270a、270c、270dがディセーブルされる。したがって、この場合、トランジスタ231b、232bが電源電圧として電圧 V_B 、 V_A を用いて駆動信号COM-Aを出力することになる。

電圧Vinがタイミングt2からタイミングt3までの期間にわたって第1範囲となったとき、セレクター280は、選択信号SaのみをHレベルとし、この結果、ゲートセレクター270aのみがイネーブルされるので、トランジスタ231a、232aが電源電

10

20

30

40

50

圧として電圧 V_A 、グランド Gnd を用いて駆動信号 COM-A を出力することになる。

【0115】

以降については簡単に説明すると、タイミング t_3 からタイミング t_4 までの期間では、ゲートセレクター 270b のみがイネーブルされるので、トランジスタ 231b、232b が電源電圧として電圧 V_B 、 V_A を用い、タイミング t_4 からタイミング t_5 までの期間では、ゲートセレクター 270c のみがイネーブルされるので、トランジスタ 231c、232c が電源電圧として電圧 V_C 、 V_B を用い、タイミング t_5 からタイミング t_6 までの期間では、ゲートセレクター 270d のみがイネーブルされるので、トランジスタ 231d、232d が電源電圧として電圧 V_D 、 V_C を用い、タイミング t_6 からは、ゲートセレクター 270c のみがイネーブルされるので、トランジスタ 231c、232c が電源電圧として電圧 V_C 、 V_B を用いて、それぞれ駆動信号 COM-A を出力することになる。

10

【0116】

一方、ノード N3 の電圧 Out2 は、電圧 Out の $1/10$ なので、差電圧を求めるにあたって両者のスケールが揃えられている。

【0117】

駆動回路（その 4）では、信号 ain の電圧 Vin に応じてゲートセレクター 270a、270b、270c、270d のいずれかがイネーブルされるとともに、イネーブルされたいずれか 1 つのゲートセレクターに対応するトランジスタ対によって、電圧 Out を $1/10$ に降圧した電圧 Out2 が電圧 Vin に追従するような動作、逆にいえば、電圧 Vin に対して電圧 Out が 10 倍となるように動作が実行される。

20

【0118】

例えば、電圧 Out2 が電圧 Vin に追従するような動作は、電圧 Vin が第 1 範囲に相当する場合であれば、ゲートセレクター 270a がイネーブルされるので、トランジスタ 231a、232a によって実行される。同様に、電圧 Out2 が電圧 Vin に追従するような動作は、電圧 Vin が第 2 範囲に相当する場合であれば、ゲートセレクター 270b がイネーブルされるので、トランジスタ 231b、232b によって、電圧 Vin が第 3 範囲に相当する場合であれば、ゲートセレクター 270c がイネーブルされるので、トランジスタ 231c、232c によって、電圧 Vin が第 4 範囲に相当する場合であれば、ゲートセレクター 270d がイネーブルされるので、トランジスタ 231d、232d によって、それぞれ実行される。

30

【0119】

信号 ain の電圧 Vin については、第 1 範囲から第 4 範囲までにおいて隣り合う領域を跨ぐ（移行）場合がある。例えば図 16 でいえば、電圧 Vin は、タイミング t_1 において第 3 範囲から第 2 範囲へと移行する。電圧 Vin が第 3 範囲であれば、ゲートセレクター 270c がイネーブルされるので、トランジスタ 231c、232c によって、当該電圧 Vin に対して電圧 Out が 10 倍となるように制御される。タイミング t_1 において電圧 Vin が第 3 範囲から第 2 範囲に移行したとき、ゲートセレクター 270c がディセーブルになり、ゲートセレクター 270b がイネーブルされるので、トランジスタ 231b、232b によって、電圧 Out2 が電圧 Vin に追従するように制御される。

40

ここでは、電圧 Vin が第 3 範囲から第 2 範囲へと移行する場合を例にとって説明したが、他の場合でも同様であり、例えば第 2 範囲から第 1 範囲への移行であれば、ゲートセレクター 270b がディセーブルになり、ゲートセレクター 270a がイネーブルされるので、トランジスタ 231a、232a によって、引き続き電圧 Out2 が電圧 Vin に追従するように制御される。

【0120】

駆動回路（その 4）にはトランジスタ対が 4 組存在するが、動作しているトランジスタ対は、常に 1 組であり、他のトランジスタ対はオフしているので、低消費電力化を図ることができる。また、駆動回路（その 4）によれば、差動増幅器 221 およびセレクター 223 については、電源としては比較的低い電圧（ $V_A - \text{Gnd}$ ）で動作するので、素

50

子サイズの肥大化などを抑制することができる。

【0121】

図14Bは、駆動回路（その5）を示す図である。この駆動回路（その5）は、駆動回路（その3）と同様に、プルアップを無効化するスイッチSwuに加えて、プルダウンを無効化するスイッチSwdを設けた構成である。駆動回路（その5）によれば、貫通電流が流れないので、駆動回路（その4）と比較して、さらに低消費電力化を図ることができる。

【0122】

図14Aの駆動回路（その4）や図14Bの駆動回路（その5）における差動増幅器221およびセレクター223について、比較的高い電圧で動作することが許容されるのであれば、次のような駆動回路（その6）でも良い。

10

【0123】

図17は、駆動回路（その6）を含む印刷装置（その3）の電氣的な構成を示すブロック図である。この図に示される印刷装置（その3）が図13に示した印刷装置（その2）と相違する点は、DAC113a、113bを有さない点である。ただし、次に説明するように、DACおよび電圧増幅器に相当する回路が駆動回路120a（120b）の側に設けられている。

【0124】

図18は、駆動回路（その6）の構成を示す図である。この図に示される駆動回路（その6）が図14Bに示した駆動回路（その5）と相違する主な点は、第1に、駆動信号COM-Aを出力する駆動回路120aでいえば、データdAをアナログで小振幅の信号ainに変換するDAC293aと、信号ainの電圧を例えば10倍に増幅して大振幅の信号Ainとして出力する電圧増幅器295aとを備える点と、第2に、トランジスタ対のそれぞれに対応して差動増幅器とセレクターとのセットが設けられる点と、第3に、抵抗素子R1、R2を有しない点である。

20

【0125】

第1の点について説明すると、上述したように、DAC293aは図4におけるDAC113aに相当し、電圧増幅器295aは図4における電圧増幅器115aに相当する。

このため、DAC113aは、デジタルのデータdAをアナログで小振幅の信号ainに変換し、電圧増幅器295aは、当該信号ainの電圧を例えば10倍に増幅して、大振幅の信号Ainとして出力する。

30

【0126】

第2の点について説明すると、トランジスタ231a、232aの対に対応して差動増幅器221aおよびセレクター223aが設けられ、トランジスタ231b、232bの対に対応して差動増幅器221bおよびセレクター223bが設けられ、トランジスタ231c、232cの対に対応して差動増幅器221cおよびセレクター223cが設けられ、トランジスタ231d、232dの対に対応して差動増幅器221dおよびセレクター223dが設けられている。

【0127】

差動増幅器221a、221b、221c、222dは、図10における差動増幅器221と同様であり、電源の高位側を電圧V_Dとし、低位側をグラウンドGndとして、出力である駆動信号COM-Aの電圧Outから、入力である大振幅の信号Ainの電圧Vinを減算した差電圧を増幅して出力する。

40

駆動回路（その6）では、ノードN2の電圧Outを降圧して帰還する必要がないので、図14Aで示される駆動回路（その4）の抵抗素子R1、R2が廃止されている。ただし、ノードN2をプルダウンするために、抵抗素子RdがスイッチSwとともに設けられている。

【0128】

セレクター223a、223b、223c、223dは、図10におけるセレクター223と同様に、信号OCAがLレベルであれば、差動増幅器の出力信号を選択して、ハイ

50

サイドトランジスタ側に出力するとともに、ローサイドトランジスタをオフにする信号を、当該ローサイドトランジスタ側に出る一方、信号OCaがHレベルであれば、差動増幅器の出力信号を選択して、ローサイドトランジスタ側に出るするとともに、ハイサイドトランジスタをオフにする信号を、当該ハイサイドトランジスタ側に出るする。

【0129】

なお、駆動回路（その6）におけるゲートセレクトー270a、270b、270c、270dは、駆動回路（その4、その5）と比較してレベルシフトする機能を有さず、単にイネーブルされたときに、対応するトランジスタのゲート端子の各々に、対応するセレクトーの出力信号をそれぞれ供給する一方、ディセーブルされたときに、対応するトランジスタのゲート端子の各々に、当該トランジスタのそれぞれをオフする信号をそれぞれ供給する。

10

【0130】

また、駆動回路（その6）には、駆動回路（その5）と同様に、NOT回路291、スイッチSw dが設けられている。スイッチSw dは、抵抗素子R dとともに、ノードN 2とグランドGndとの間において電氣的に直列に接続され、信号O c aをNOT回路291により論理反転した信号がHレベルであればオンし、Lレベルであればオフする。このため、スイッチSw u、Sw dは、互いに排他的にオンオフする。

【0131】

駆動回路（その6）によれば、電圧Outが、電圧A inの電圧に追従するように制御される。この制御に際して、駆動回路（その6）では、駆動回路（その4、その5）と同様に、トランジスタ対が4組存在するが、動作しているトランジスタ対は、常に1組であり、他のトランジスタ対はオフしているので、低消費電力化を図ることができる。

20

また、駆動回路（その6）によれば、スイッチSw u、Sw dが互いに排他的にオンオフするので、電源の高位側電圧V_DおよびグランドGndの間において抵抗素子R 1、R 2を介して貫通電流が流れない。このため、さらなる低消費電力化を図ることができる。

【0132】

駆動回路（その4、その5、その6）において、セレクトー280は、アナログ変換前のデータd A（d B）によって電圧V inが第1範囲から第4範囲までのいずれかに含まれるかを判別する構成としたが、多少精度や遅延が発生するものの、アナログ変換後の信号a in（b in）で判別しても良い。

30

このため、トランジスタ対を元駆動信号に基づく信号に応じて選択する、といった場合の当該信号には、データd A（d B）の場合もあるし、当該データd A（d B）をアナログ変換した信号a in（b in）の場合もあるし、データd A（d B）と信号a in（b in）とを重み付けした信号の場合もある。

なお、4つのトランジスタ対については、元駆動信号に基づく信号に応じてセレクトー280によって選択されるとともに、選択されたトランジスタ対から駆動信号COM-Aが出力される一方、非選択としたトランジスタ対がゲートセレクトーによってオフにさせられるので、セレクトー280およびゲートセレクトー270a、270b、270c、270dをトランジスタ対切替部として概念することができる。

40

【0133】

駆動回路（その4、その5、その6）において、トランジスタ対のセット数をそれぞれ「4」としたが、「2」以上であれば良い。セット数が多くなるにつれて、各基準電源Eの電圧を低く抑えることができる。

また、駆動回路（その4、その5、その6）において、電圧V_A、V_B、V_C、V_Dについて、電圧Eを出力する基準電源の4段直列接続（図15参照）によって出力する構成としたので、各電圧セットにおける高位側電圧と低位側電圧との差を電圧E（＝10.5V）で揃えたが、不揃いとした構成でも良い。

電圧範囲については、第1範囲から第4範囲までのうち、隣り合う範囲については一部重複させても良い。

50

なお、セレクター 280 がアナログ変換後の信号 $a_{in}(bin)$ で判別しても良い点や、トランジスタ対のセット数が「2」以上であれば良い点等については、後述する駆動回路（その 10、その 11、その 12）でも同様に適用可能である。

【0134】

さて、駆動回路（その 4、その 5、その 6）では、4 組のトランジスタ対のうち、データ d_A (d_B) 等に応じていずれかを選択する構成としたが、次の駆動回路（その 7、その 8）のように、1 組のトランジスタ対で電源電圧をデータ d_A (d_B) 等に応じて切り替える構成も可能である。

【0135】

なお、駆動回路（その 7）を含む印刷装置の電気的な構成を示すブロック図については、図 17 の印刷装置（その 3）と同様である。すなわち、制御部 110 から、データ d_A および信号 OC_a が駆動回路 120a に供給されるとともに、データ d_B および信号 OC_b が駆動回路 120b に供給される構成となっている。

【0136】

図 19 は、駆動回路（その 7）の構成を示す図である。この図に示されるように、駆動信号 $COM-A$ を出力する駆動回路（その 7）は、単位回路 200、DAC 293a、電圧増幅器 295a および電圧切替器 300 を含む。

このうち、DAC 293a は、デジタルのデータ d_A をアナログで小振幅の信号 a_{in} に変換し、電圧増幅器 295a は、当該信号 a_{in} の電圧を例えば 10 倍に増幅して大振幅の信号 A_{in} として出力する。

【0137】

電圧切替器（電源電圧切替部）300 は、データ d_A に応じて、電圧セット (V_A 、 G_{nd})、(V_B 、 V_A)、(V_C 、 V_B) または (V_D 、 V_C) のいずれかを選択し、当該選択した電圧セットを単位回路 200 の電源電圧 (V_H 、 V_L) として給電するものである。

詳細には、電圧切替器 300 は、電圧選択器 350 と、スイッチ $S-AH$ 、 $S-AL$ の組と、スイッチ $S-BH$ 、 $S-BL$ の組と、スイッチ $S-CH$ 、 $S-CL$ の組と、スイッチ $S-DH$ 、 $S-DL$ の組と、を含み、電圧選択器 350 がデータ d_A に応じて選択信号 $Sel-A$ 、 $Sel-B$ 、 $Sel-C$ 、 $Sel-D$ を次のように出力する。

【0138】

すなわち、電圧選択器 350 は、データ d_A をアナログ変換して電圧増幅した信号 A_{in} の電圧が第 1 範囲になる場合、選択信号 $Sel-A$ を H レベルとし、選択信号 $Sel-B$ 、 $Sel-C$ 、 $Sel-D$ を L レベルとし、信号 A_{in} の電圧が第 2 範囲になる場合、選択信号 $Sel-B$ を H レベルとし、選択信号 $Sel-A$ 、 $Sel-C$ 、 $Sel-D$ を L レベルとし、信号 A_{in} の電圧が第 3 範囲になる場合、選択信号 $Sel-C$ を H レベルとし、選択信号 $Sel-A$ 、 $Sel-B$ 、 $Sel-D$ を L レベルとし、信号 A_{in} の電圧が第 4 範囲になる場合、選択信号 $Sel-D$ を H レベルとし、選択信号 $Sel-A$ 、 $Sel-B$ 、 $Sel-C$ を L レベルとする。

【0139】

スイッチ $S-AH$ 、 $S-AL$ は、選択信号 $Sel-A$ が H レベルのときにオンするものであり、スイッチ $S-AH$ の一端には電圧 V_A が印加され、スイッチ $S-AL$ の一端は電圧ゼロのグラウンド G_{nd} に接地されている。スイッチ $S-BH$ 、 $S-BL$ は、選択信号 $Sel-B$ が H レベルのときにオンするものであり、スイッチ $S-BH$ の一端には電圧 V_B が印加され、スイッチ $S-BL$ の一端には電圧 V_A が印加されている。スイッチ $S-CH$ 、 $S-CL$ は、選択信号 $Sel-C$ が H レベルのときにオンするものであり、スイッチ $S-CH$ の一端には電圧 V_C が印加され、スイッチ $S-BL$ の一端には電圧 V_B が印加されている。スイッチ $S-DH$ 、 $S-DL$ は、選択信号 $Sel-D$ が H レベルのときにオンするものであり、スイッチ $S-DH$ の一端には電圧 V_D が印加され、スイッチ $S-BL$ の一端には電圧 V_C が印加されている。

【0140】

スイッチ $S-AH$ 、 $S-BH$ 、 $S-CH$ 、 $S-DH$ の他端は、共通接続されるとともに

10

20

30

40

50

、これらのスイッチのいずれかのオンによって選択された電圧が単位回路 200 に電源の高位側電圧 V_H として給電される。同様にスイッチ $S-A_L$ 、 $S-B_L$ 、 $S-C_L$ 、 $S-D_L$ の他端は、共通接続されるとともに、これらのスイッチのいずれかのオンによって選択された電圧が単位回路 200 に電源の低位側電圧 V_L として給電される。

【0141】

したがって、単位回路 200 の電源電圧 (V_H 、 V_L) は、信号 A_{in} の電圧に応じて次のようになる。すなわち、電源電圧 (V_H 、 V_L) は、信号 A_{in} の電圧が第 1 範囲の場合に電圧セット (V_A 、 Gnd) となり、第 2 範囲の場合に電圧セット (V_B 、 V_A) となり、第 3 範囲の場合に電圧セット (V_C 、 V_B) となり、第 4 範囲の場合に電圧セット (V_D 、 V_C) となる。

10

【0142】

図 20 は、駆動回路 (その 7) における単位回路 200 の構成を示す図である。この図に示される単位回路 200 は、図 12B に示される駆動回路 (その 3) とほぼ同様であり、相違点は、トランジスタ 231 のソース端子に、高位側電圧 V_H が印加されるとともに、トランジスタ 232 のソース端子に、低位側電圧 V_L が印加される点である。

すなわち、トランジスタ対の電源電圧が相違するだけであり、ノード N2 の電圧 Out を、トランジスタ 231、232 が、電源電圧の範囲にある電圧 V_{in} に追従するように制御する点については共通である。ここで、電圧 V_{in} が、現状の電圧 V_H 以上高くなる場合、電圧 V_H 、 V_L として 1 段高いセットに切り替えられる一方、電圧 V_L より低くなる場合、電圧 V_H 、 V_L として 1 段低いセットに切り替えられる。このため、駆動回路 (その 7) によれば、信号 A_{in} の電圧 V_{in} が、グランド Gnd から電圧 V_D までの範囲にわたる場合、電圧切替器 300 によって、当該電圧 V_{in} に応じた電圧 V_H 、 V_L のセットを切り替えられながら、単位回路 200 によって、ノード N2 の電圧 Out が電圧 V_{in} に追従するように制御されることになる。

20

【0143】

また、駆動回路 (その 7) によれば、スイッチ Sw_u 、 Sw_d が互いに排他的にオンオフするので、電源の高位側電圧 V_D およびグランド Gnd の間において抵抗素子 R_1 、 R_2 を介した貫通電流が抑えられ、これにより低消費電力化が図られる。

【0144】

駆動信号 $COM-A$ の電圧 Out は 0 ~ 40 V 程度で振幅するので、電圧セットを切り替えない構成であれば、単位回路 200 における電源電圧も 40 V 程度必要となり、高コスト化や、回路規模の肥大化を招く。

30

これに対して、駆動回路 (その 7) によれば、データ d_A (電圧 V_{in}) に応じて電圧セットが切り替えられて、単位回路 200 の電源電圧として給電される。このため、本実施形態では、0 ~ 40 V 程度の電圧 Out を出力するのにもかかわらず、単位回路 200 における電源電圧は、10.5 V に抑えられるので、高コスト化や、回路規模の肥大化を防ぐことができる。

【0145】

図 21 は、駆動回路 (その 8) を含む印刷装置 (その 4) の電氣的な構成を示すブロック図である。この図に示される印刷装置 (その 4) が図 17 に示した印刷装置 (その 3) と相違する点は、印刷データ SI を含む制御信号 Ctr が駆動回路 120a、120b にそれぞれ供給される点である。

40

【0146】

図 22 は、駆動回路 (その 8) の構成を示す図である。この図に示される駆動回路 (その 8) が図 19 に示した駆動回路 (その 7) と相違する主な点は、電圧切替器 300 における電圧選択器 350 に、印刷データ SI が供給される点である。

【0147】

この点について詳述すると、駆動回路 (その 8) における電圧選択器 350 は、データ d_A (電圧 Out) に応じて選択信号 $Sel-A$ 、 $Sel-B$ 、 $Sel-C$ 、 $Sel-D$ のいずれかを H レベルで出力する点で駆動回路 (その 7) と同様であるが、印刷データ SI から容量性負

50

荷の大きさを推定し、選択信号 Sel-A、Sel-B、Sel-C、Sel-D を、推定した容量性負荷の大きさに応じた遅延量で切り替える。

なお、電圧選択器 350 のおける推定は、例えば次のようなものである。

すなわち、電圧選択器 350 は、選択制御部 510（図 6 参照）におけるシフトレジスタ 512 およびラッチ回路 514 と同様な回路によって、制御部 110 からの制御信号 Ctr に含まれる印刷データ S I をラッチするとともに、当該ラッチした印刷データ S I を解析し、印刷周期 T a の期間 T 1、T 2 のそれぞれにおいて駆動信号 COM-A が一端に印加される圧電素子 Pzt の個数を求めることによって容量性負荷の大きさを推定する。

また、ここでいう遅延量とは、選択信号の論理レベルを切り替えるタイミングでの遅れ時間をいう。

【0148】

駆動信号 COM-A を出力する駆動回路 120 a において、例えば、印刷周期 T a の期間 T 1 でヘッドユニット 3 における全ノズルで大または中ドットを形成する場合、駆動信号 COM-A がすべての圧電素子 Pzt の一端に印加されるので、負荷が最大となる一方で、全ノズルで小ドットを形成または非記録とする場合であれば、駆動信号 COM-A が選択されないで、負荷が最小（ゼロ）となる。同様なことは、駆動信号 COM-B を出力する駆動回路 120 b についても言うことができる。

すなわち、駆動回路 120 a（120 b）における容量性の負荷は、印刷データ S I で規定される印刷内容によって大きく変動する。

【0149】

ノード N 2 から圧電素子 Pzt の一端までの経路には、フレキシブルフラットケーブル 190（図 1 参照）や選択部 520 のトランスファークゲート 524 a、524 b（図 8 参照）が含まれるので、インダクタンス成分や抵抗成分などが存在する。

このため、圧電素子 Pzt の容量や、インダクタンス成分、抵抗成分などで形成される積分回路によって、最終的に圧電素子 Pzt の一端に印加される駆動信号 COM-A（COM-B）の波形が鈍る。この波形の鈍りの程度は、選択される圧電素子 Pzt の個数が多くなるにつれて、すなわち容量性負荷が大きくなるにつれて、酷くなり（大きくなり）、信号 Ain（Bin）に対して、圧電素子 Pzt の一端に印加される駆動信号 COM-A（COM-B）が遅延することになる。

このため、駆動信号 COM-A（COM-B）の遅延を想定していない構成では、当該駆動信号 COM-A（COM-B）の目標電圧と電圧切替器 300 で選択される電圧セットとが不整合となり、波形を歪ませる可能性が高くなる。

【0150】

駆動回路（その 8）では、電圧選択器 350 が、選択信号 Sel-A、Sel-B、Sel-C、Sel-D の遅延量を、制御信号 Ctr に含まれる印刷データ S I から推定される容量性負荷が大きくなるにつれて大きくする。このため、電圧セットが、駆動信号 COM-A（COM-B）の遅延に合わせて切り替えられるので、上記不整合が是正される結果、波形歪みを抑えることができる。

【0151】

なお、切替の遅延については、電圧セットを切り替える場合を例にとって説明したが、トランジスタ対を切り替える駆動回路（その 4、その 5、その 6）にも適用可能である。駆動回路（その 4、その 5、その 6）に適用する場合、特に図示しないが、例えばセレクター 280 に印刷データ S I を供給して、当該セレクター 280 が、当該印刷データ S I から容量性負荷の大きさを推定して、イネーブルするゲートセレクターを切り替えるタイミングを遅延させる構成とすれば良い。

【0152】

上述したように、駆動回路 120 a（120 b）における容量性負荷は、印刷データ S I で規定される印刷内容によって大きく変動する。一方で、駆動回路 120 a（120 b）においては、ノード N 2 における電圧 Out が差動増幅器 221 の正入力端（+）に帰還される構成となっているので、上記負荷の変動によって位相回転量が大きく変化し、条件

10

20

30

40

50

次第で異常発振することになり、安定性に欠ける。

そこで、この点を改善した駆動回路（その 9）について説明する。なお、この駆動回路（その 9）が適用される印刷装置は、図 2 1 で示した印刷装置（その 4）であり、印刷データ S I を含む制御信号 C tr が駆動回路 1 2 0 a、1 2 0 b に供給される構成となっている。

【0 1 5 3】

図 2 3 は、駆動回路（その 9）の構成を示す図である。この図に示される駆動回路（その 9）が図 2 2 に示した駆動回路（その 8）構成と相違する点は、印刷データ S I を含む制御信号 C tr が電圧切替器 3 0 0 ではなく、単位回路 2 0 0 に供給される点である。

【0 1 5 4】

図 2 4 は、駆動回路（その 9）における単位回路 2 0 0 の構成を示す図である。この図に示される単位回路が図 2 2 に示した単位回路と相違する点は、解析部 2 6 0 およびスイッチ S w c を有する点である。

スイッチ S w c は、コンデンサー C 0 の他端とグラウンド Gnd との間に介挿されて、解析部 2 6 0 から出力される信号 S ctr が H レベルであればオンし、当該信号 S ctr が L レベルであればオフする。なお、スイッチ S w c は、ノード N 2 とコンデンサー C 0 の一端との間に介挿されても良い。

【0 1 5 5】

解析部 2 6 0 は、第 1 に、制御部 1 1 0 からの制御信号 C tr に含まれる印刷データ S I をラッチし、第 2 に、当該ラッチした印刷データ S I を解析し、印刷周期 T a の期間 T 1、T 2 のそれぞれにおいて駆動信号 C O M - A が一端に印加される圧電素子 P zt の個数を求めて、当該個数に応じて信号 S ctr を出力する。具体的には、解析部 2 6 0 は、例えば期間 T 1（T 2）において駆動信号 C O M - A が一端に印加される圧電素子 P zt の個数が、例えば「0」から「 $m/2$ 」（m の半分）までの範囲にあれば、タイミング信号で規定される当該期間 T 1（T 2）において信号 S ctr を H レベルで出力し、当該圧電素子 P zt の個数がそれ以外の範囲にあれば、信号 S ctr を L レベルで出力する。

ここで、信号 S ctr が H レベルであれば、スイッチ S w c がオンするので、コンデンサー C 0 の他端がグラウンド Gnd に電氣的に接続（有効化）されて、圧電素子 P zt と並列化される。一方、信号 S ctr が L レベルであれば、スイッチ S w c がオフするので、コンデンサー C 0 の他端がグラウンド Gnd から切り離されて、当該コンデンサー C 0 が無効化される。

【0 1 5 6】

1 個のヘッドユニット 3 における m 個の圧電素子 P zt を仮にすべて並列接続したときの容量を 1 0 C としたとき、ノード N 2 に一端が接続される圧電素子 P zt の個数は、印刷データ S I に応じて「0」から「m」まで変化する。このとき、ノード N 2 からみた、容量性負荷としての圧電素子 P zt の容量は、0 C から 1 0 C までの範囲で変化する。

【0 1 5 7】

ここで、駆動回路（その 9）におけるコンデンサー C 0 の容量を便宜的に 5 C としてみる。

例えば駆動信号 C O M - A を出力する駆動回路 1 2 0 a でみると、印刷周期 T a の期間 T 1 において駆動信号 C O M - A が一端に印加される圧電素子 P zt の個数が 0 から $m/2$ （m の半分）までの範囲である場合、圧電素子 P zt の容量は 0 C から 5 C までの範囲で変動する。この場合、解析部 2 6 0 は信号 S ctrl を H レベルとするので、スイッチ S w c がオンして、容量 5 C のコンデンサー C 0 が圧電素子 P zt に対して並列接続となる。このため、ノード N 2 からみた容量性負荷の総和は、5 C から 1 0 C までの範囲となる。

【0 1 5 8】

一方、期間 T 1 において駆動信号 C O M - A が印加される圧電素子 P zt の個数が $m/2$ から m までの範囲である場合、圧電素子 P zt の容量は 5 C から 1 0 C までの範囲で変動する。この場合、解析部 2 6 0 は信号 S ctr を L レベルとするので、スイッチ S w c がオフして、コンデンサー C 0 は圧電素子 P zt に対して並列接続されない。このため、ノード N

10

20

30

40

50

2 からみた容量性負荷の総和については、5 C から 10 C までの範囲となる。

【0159】

したがって、駆動回路（その 9）によれば、ある期間において駆動信号 COM-A が一端に印加される圧電素子 Pzt の個数が 0 から m まで変動しても、ノード N2 からみた容量性負荷は、5 C から 10 C までの範囲でしか変動しないので、上記位相回転量の変化の影響が小さくなり、駆動回路の安定化を図ることが容易となるのである。

なお、ここでは駆動回路 120a についてみたが、駆動回路 120b について同様であり、駆動信号 COM-B が印加される圧電素子 Pzt の個数が変動しても、ノード N2 からみた容量性負荷の変動を抑えることができる。

【0160】

コンデンサー C0 の容量値の設定にあたっては、圧電素子 Pzt の容量値や個数 m だけでなく、トランジスタ 231、232 におけるソース・ドレイン間の抵抗や、配線抵抗、インダクタンス成分、駆動信号 COM-A（COM-B）の周波数などが考慮される。

なお、図 24 の例では、コンデンサー C0 を 1 個としたが、2 個以上としても良い。具体的には、複数個のコンデンサーのそれぞれを、スイッチを介して圧電素子 Pzt に対して並列接続する一方で、駆動信号が一端に印加される圧電素子 Pzt の個数が多くなるにつれて、オフするスイッチ Sw の個数を段階的に増加させる構成とすれば良い。

【0161】

なお、コンデンサー C0 を有効化または無効化する技術については、図 10、図 12A、図 12B、図 14A、図 14B、図 18、図 20、後述する図 25、図 29、図 31、図 32 にも適用可能である。

【0162】

駆動回路（その 7、その 8、その 9）において、電源電圧のセット数をそれぞれ「4」としたが、「2」以上であれば良い。また、駆動回路（その 7、その 8、その 9）において、各セットの電源電圧を不揃いとした構成でも良いし、電圧範囲のうち隣り合う範囲については一部重複させた構成でも良いし、電圧選択器 350 がデータ dA（dB）ではなく、アナログ変換後の信号 ain（bin）で判別する構成でも良い。

【0163】

ところで、図 14A に示した駆動回路（その 4）および図 14B に示した駆動回路（その 5）における差動増幅器 221 や、セレクター 223 は、電源として比較的低電圧を用いることができる。このため、差動増幅器 221 やセレクター 223 を構成するトランジスタ等の耐圧も低振幅の電源に合わせて低く設計できる。一方、ノード N2 の電圧 Out1 は最高で 40 V 程度であり高振幅である。したがって、耐圧の低い差動増幅器 221 に、高振幅の電圧 Out1 を直接帰還することができないので、駆動回路（その 4、その 5）では、電圧 Out1 を抵抗素子 R1、R2 で分圧し、当該分圧した電圧 Out1 を差動増幅 221 に帰還する構成となっている。

【0164】

差動増幅器 221 の回路構成そのものは、良く知られたものであり、簡略的に言えば、入力端（+）が、構成素子であるトランジスタのうち、1 つのトランジスタのゲートに接続された構成である。このため、入力端（+）には、少なからず容量成分が寄生するので、当該寄生する容量成分と抵抗素子 R1 とにより CR フィルタが形成されて、帰還経路に一次遅れ（ディレイ）が発生する。このようなディレイは、時間的に長くなるにつれてトランジスタ対でのスイッチング周波数を低下させる方向に働いて、駆動信号 COM-A（COM-B）の波形再現性を悪化させる。

【0165】

そこで次に、この点を改善した駆動回路（その 10）について説明する。なお、駆動回路（その 10）を含む印刷装置の電氣的な構成を示すブロック図については、図 13 の印刷装置（その 2）と同様である。

【0166】

図 25 は、駆動回路（その 10）の構成を示す図である。この図に示される駆動回路（

10

20

30

40

50

その 10) が図 14B に示した駆動回路 (その 5) と相違する点は、コンデンサー C1、C2 を有する点である。詳細には、駆動回路 (その 10) では、コンデンサー C1 が抵抗素子 R2 に対して並列に接続されるとともに、コンデンサー C2 が抵抗素子 R1 に対して並列に接続されて微積回路を構成している。すなわち、分圧のための抵抗素子 R1、R2 を用いつつ、コンデンサー C1、C2 を設けた微積回路によって、上記帰還経路における位相遅れを補償する構成となっている。

この微積回路における特性の具体例について説明する。

【0167】

図 26 は、微積回路における周波数－ゲイン特性の一例を示す図であり、図 27 は、微積回路における周波数－位相特性の一例を示す図である。

なお、図 27 において縦軸は、位相 (度) であり、周波数が 10 MHz 付近をピークにして位相が相対的に進んでいることを示している。したがって、微積回路では、トランジスタ対がスイッチングする周波数帯にわたって位相が進むので、帰還経路における位相遅れが補償される。

【0168】

なお、上述した例では、ノード N2 における電圧 Out1 を 1 / 10 倍にしてノード N3 に帰還するので、抵抗素子 R1、R2 の抵抗比は 9 : 1 となるが、この特性の説明では、次に説明するように、抵抗比を 40 : 1 としているので、微積回路のゲインは、トランジスタ対がスイッチングしない区間において -32.25 dB (0.0244 倍) となっている。

【0169】

次に、上記微積回路における特性について検討する。

図 25 における微積回路を、入力側を左側に、出力側を右側にそれぞれ書き改めると、図 28 に示される通りとなり、抵抗素子 R1 とコンデンサー C2 との並列接続と、抵抗素子 R2 とコンデンサー C1 との並列接続とで表現することができる。

【0170】

抵抗素子 R1 とコンデンサー C2 との並列インピーダンス Z1 は、次式 (1) で表すことができる。

【数 1】

$$\begin{aligned} Z1 &= \frac{1}{\frac{1}{R1} + j\omega C2} \\ &= \frac{1}{1 + j\omega R1 C2} \cdots (1) \end{aligned}$$

【0171】

また、抵抗素子 R2 とコンデンサー C1 との並列インピーダンス Z2 は、次式 (2) で表すことができる。

【数 2】

$$\begin{aligned} Z2 &= \frac{1}{\frac{1}{R2} + j\omega C1} \\ &= \frac{1}{1 + j\omega R2 C1} \cdots (2) \end{aligned}$$

【0172】

ノードN 2を入力とし、ノードN 3を出力とした微積回路のゲインGについては、次式(3)で表すことができる。

【数 3】

$$G = \frac{\text{Out2}}{\text{Out1}} = \frac{Z2}{Z1+Z2} = \frac{1}{\frac{Z1}{Z2} + 1}$$

$$= \frac{1}{\frac{R1(1+j\omega R2C1)}{R2(1+j\omega R1C2)} + 1} \cdots(3)$$

10

【0 1 7 3】

式(3)の虚数部分については $R2C1 = R1C2$ とおいて除去することにより、次式(4)で表すことができる。

【数 4】

$R2C1=R1C2$ であれば、

$$G = \frac{R2}{R1+R2} \cdots(4)$$

20

【0 1 7 4】

なお、式(4)で表されるゲインGは、抵抗素子 $R1$ 、 $R2$ による分圧そのものであり、電圧Out2に対して電圧Out1を小さくするためには、 $R1 > R2$ とする必要がある。

【0 1 7 5】

駆動回路(その10)によれば、ノードN 2からノードN 3までの抵抗素子 $R1$ を介した帰還経路と、差動増幅器221に寄生する容量成分とで生じるディレイは、当該抵抗素子 $R1$ のほか、抵抗素子 $R2$ 、コンデンサー $C1$ 、 $C2$ で構成される微積回路によって補償されるので、トランジスタ対の動作周波数を低下させないで済む。このため、駆動信号COM-A(COM-B)の波形再現性の悪化を抑えることができる。

30

また、ノードN 2には、異常発振防止用のコンデンサー $C0$ が接続されるが、このコンデンサー $C0$ は、ノードN 2からみたときに負荷になるので、無駄に電力が消費される原因の1つとなる。コンデンサー $C0$ の容量を小さくすれば、無駄な消費電力を抑えることができるが、コンデンサー $C1$ 、 $C2$ が存在しない構成では、異常発振の可能性が高くなる。これに対して、本実施形態によれば、コンデンサー $C1$ 、 $C2$ を含む微積回路によって、異常発振を抑えた上でコンデンサー $C0$ の容量を小さくすることができるので、低消費電力化を図ることが可能になる。

【0 1 7 6】

次に、駆動回路(その10)の応用・変形例である駆動回路(その11)について説明する。

40

【0 1 7 7】

図29は、駆動回路(その11)を示す図である。この図に示されるように、駆動回路(その11)では、ノードN 2と抵抗素子 $R1$ と間に、電圧Out2に所定係数を乗算する演算増幅器290(バッファアンプ)が設けられる。このように演算増幅器290を設けた構成によれば、ノードN 2の電圧Out2が抵抗素子 $R1$ 、 $R2$ を介したリークによって低下してしまうのを防止することができる。

【0 1 7 8】

上述したように、ノードN 2を、抵抗素子 Ru でプルアップするとともに、抵抗素子 Rd でプルダウンする構成では、貫通電流が流れてしまうので、図12A、図14A、図2

50

5で示した構成では、抵抗素子 R_u を無効化させるスイッチ Sw_u が設けられ、また、図12B、図14B、図18、図20に示した構成では、さらに抵抗素子 R_d を無効化させるスイッチ Sw_d が設けられる一方で、スイッチ Sw_u のオンオフは信号 Oca にしたがって制御され、スイッチ Sw_d のオンオフは信号 Oca の論理レベルをNOT回路291により反転した信号にしたがって制御される構成であった。

ただし、信号 Oca の本来の役目は、セレクター223における選択の指示であって、スイッチ Sw_u 、 Sw_d におけるオンオフの制御ではない。また、スイッチ Sw_u 、 Sw_d や、NOT回路291などで遅延が発生すると、貫通電流が一時的に流れる可能性もある。

そこで次に、この点を改善した駆動回路（その12）について説明する。

10

【0179】

図30は、駆動回路（その11）を含む印刷装置（その5）の電氣的な構成を示すブロック図である。この図に示される印刷装置（その5）が、図13に示した印刷装置（その2）と相違する点は、制御部110が、信号 Pua 、 Pda を駆動回路120aに供給するとともに、信号 Pub 、 Pdb を駆動回路120bに供給する点である。

【0180】

信号 Pua は、例えば駆動信号 $COM-A$ （信号 ain ）が閾値 V_{th} よりも低い電圧で一定となる期間 $P2$ 、 $P6$ （図11参照）でHレベルとなり、それ以外の期間 $P1$ 、 $P3 \sim P5$ でLレベルとなる。また、信号 Pda は、駆動信号 $COM-A$ が閾値 V_{th} 以上高い電圧で一定となる期間 $P4$ でHレベルとなり、それ以外の期間 $P1 \sim P3$ 、 $P5$ でLレベルとなる。

20

信号 Pub は、駆動信号 $COM-B$ （信号 bin ）が閾値 V_{th} よりも低い電圧で一定となる期間でHレベルとなり、それ以外の期間でLレベルとなる。また、信号 Pdb は、駆動信号 $COM-B$ が閾値 V_{th} 以上高い電圧で一定となる期間でHレベルとなり、それ以外の期間でLレベルとなる。

【0181】

図31は、駆動回路（その12）の構成を示す図である。この図に示される駆動回路（その12）が図14Bに示した駆動回路（その5）と相違する主な点は、スイッチ Sw_u のオンオフが信号 Pua にしたがって制御される点、および、スイッチ Sw_d のオンオフが信号 Pda にしたがって制御される点である。

30

【0182】

駆動回路（その12）によれば、駆動信号 $COM-A$ を出力する側でいえば、スイッチ Sw_u は、期間 $P2$ 、 $P6$ だけオンし、スイッチ Sw_d は期間 $P4$ だけオンするので、抵抗素子 R_u 、 R_d を介して貫通電流が流れるのを防止することができる。

【0183】

なお、駆動信号 $COM-A$ を出力する駆動回路において、期間 $P2$ 、 $P6$ は、上述したようにトランジスタ232がリニア動作となる場合である。この場合、トランジスタ231がオフになっているので、トランジスタ232によってノード $N2$ の電圧 Out を電圧 ain に追従させるためには、ノード $N2$ を抵抗素子 R_u によってプルアップする必要があるが、それ以外の期間 $P1$ 、 $P3 \sim P5$ では、ノード $N2$ をプルアップする必要は特

40

にない。
一方、期間 $P4$ は、トランジスタ231がリニア動作となる場合である。この場合、トランジスタ232がオフになっているので、トランジスタ231によってノード $N2$ の電圧 Out を電圧 ain に追従させるためには、ノード $N2$ を抵抗素子 R_d によってプルダウンする必要がある。ただし、それ以外の期間 $P1 \sim P3$ 、 $P5$ では、ノード $N2$ をプルダウンする必要は特

にない。
したがって、駆動回路（その12）によれば、抵抗素子 R_u によるプルアップ、および、抵抗素子 R_d によるプルダウンを、それぞれ必要な期間だけ機能させている構成ということができる。

【0184】

50

またここでは、駆動回路（その１２）として駆動信号COM-Aを出力する側を例にとって説明したが、駆動信号COM-Bを出力する駆動回路１２０bであれば、図３２の括弧書きで示されるように、スイッチSwuのオンオフが信号Pubで制御され、スイッチSwdのオンオフが信号Pdbで制御される構成となる。

【０１８５】

なお、信号Pua（Pub）、Pda（Pdb）については、信号Oca（Ocb）と同様に、データdA（dB）についての離散値と、当該離散値の時間的な連続性を解析することで、制御部１１０以外の構成で生成することが可能である。

【０１８６】

また、図２５の駆動回路（その１０）、図２９の駆動回路（その１１）および図３１の駆動回路（その１２）においては、データdA（dB）をアナログ変換し、信号ain（bin）として差動増幅器２２１の負入力端（－）に供給するDAC２９３を設けても良い。

図３２は、駆動回路（その１２）にDAC２９３を設けた駆動回路（その１３）を示す図である。駆動回路（その１０、その１１）にDAC２９３を設けた例についての図示は省略する。

【０１８７】

以上の説明では、トランジスタ対のうち、トランジスタ２３１をPチャネル型とし、トランジスタ２３２をNチャネル型としたが、トランジスタ２３１、２３２をPチャネル型またはNチャネル型で揃えても良い。ただし、差動増幅器２２１による出力信号や、信号Oca（Ocb）によってオフさせられるときのゲート信号などを適宜合わせる必要がある。

【０１８８】

また、駆動回路（その１、その２、その３）や、駆動回路（その７、その８、その９）の単位回路２００において、ノードN２からトランジスタ２３１のドレイン端子に向かう電流を阻止するためのダイオード、および、トランジスタ２３２のドレイン端子からノードN２に向かう電流を阻止するためのダイオードをそれぞれ設けても良い。

【０１８９】

上記説明では、液体吐出装置を印刷装置として説明したが、液体を吐出して立体を造形する立体造形装置や、液体を吐出して布地を染める捺染装置などであっても良い。

【０１９０】

また、駆動回路については、メイン基板１００に設けたが、駆動IC５０とともにキャリアッジ２０（またはヘッドユニット３）に設ける構成としても良い。ヘッドユニット３の側に駆動回路を設けると、大振幅の信号を、フレキシブルフラットケーブル１９０を介して供給する必要がなくなるので、耐ノイズ性を高めることができる。

【０１９１】

さらに、上記説明では、駆動回路１２０a（１２０b）の駆動対象としてインクを吐出するための圧電素子Pztを例にとって説明したが、駆動回路１２０a（１２０b）を印刷装置から切り離して考えてみたときに、駆動対象としては、圧電素子Pztに限られず、例えば超音波モーターや、タッチパネル、静電スピーカー、液晶パネルなどの容量性成分を有する負荷のすべてに適用可能である。

【符号の説明】

【０１９２】

１…印刷装置（液体吐出装置）、３…ヘッドユニット、１００…メイン基板、１２０a、１２０b…駆動回路、２００…単位回路、２２１…差動増幅器、２２３…セレクター、２３１、２３１a、２３１b、２３１c、２３１d、２３２、２３２a、２３２b、２３２c、２３２d…トランジスタ、２７０a、２７０b、２７０c、２７０d…ゲートセレクター、２８０…セレクター、２７０a、２７０b、２７０c、２７０d…ゲートセレクター、２８０…セレクター、２９０…演算増幅器、４４２…キャピティ、Pzt…圧電素子、N…ノズル、R１、R２、Ru、Rd…抵抗素子、C１、C２…コンデンサー、Swu、Swd…スイッチ。

10

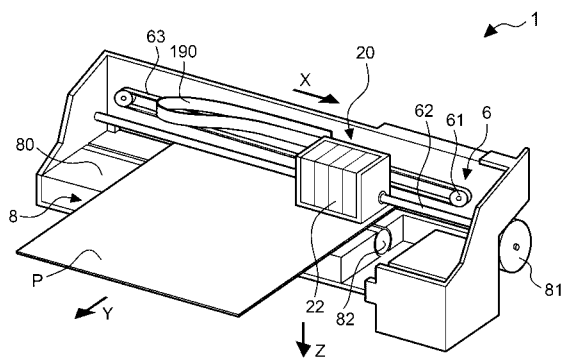
20

30

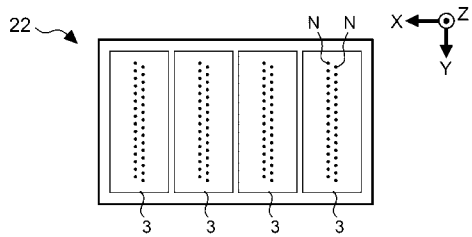
40

50

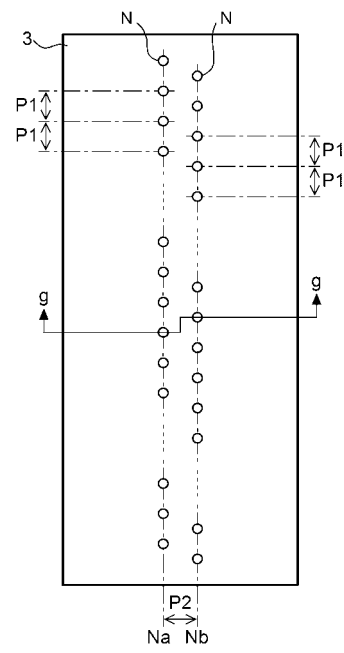
【図 1】



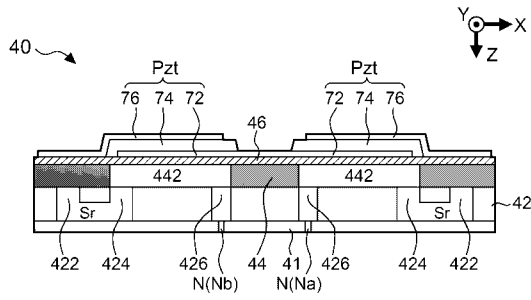
【図 2 A】



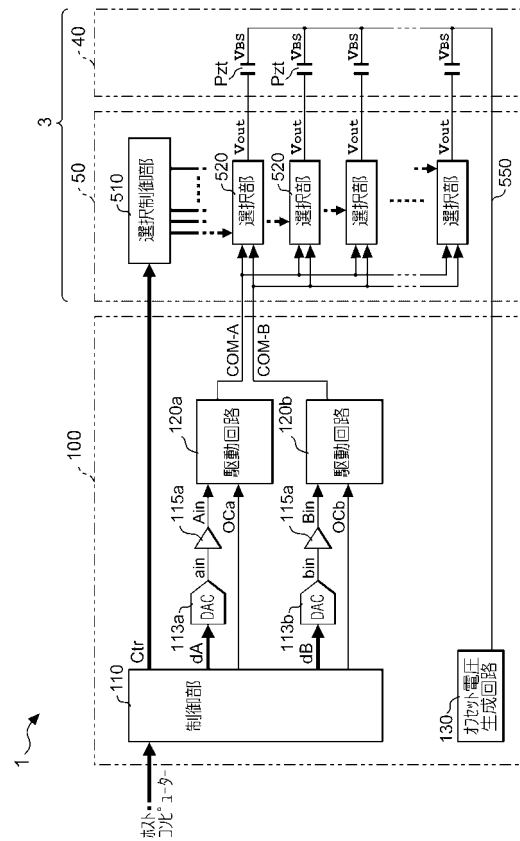
【図 2 B】



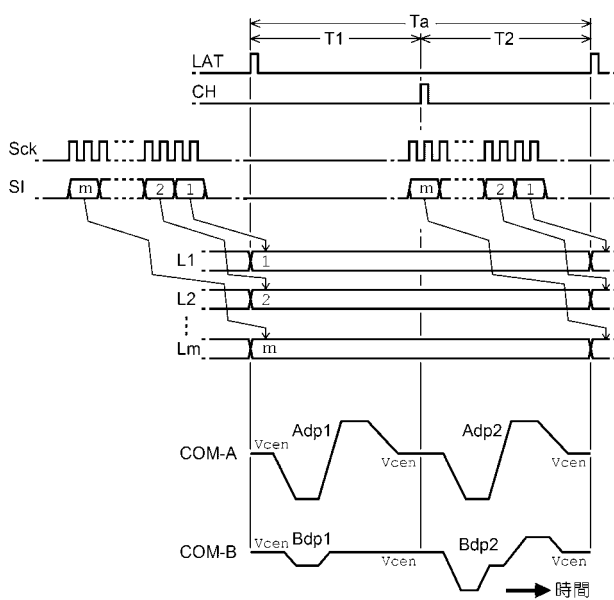
【 図 3 】



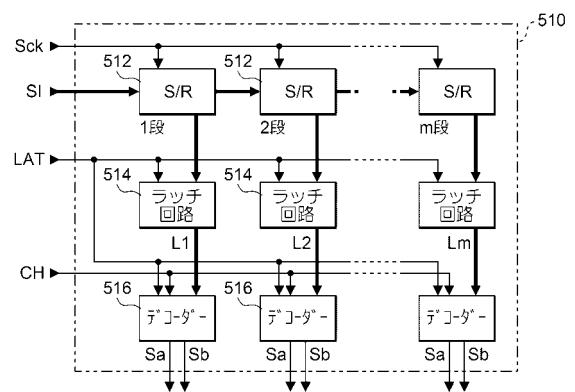
【図 4】



【図 5】



【図 6】



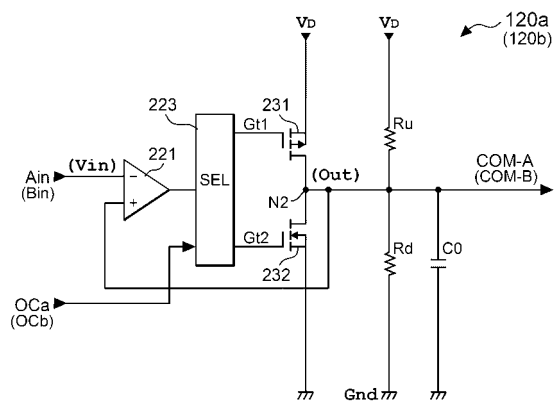
【图 7】

<デコーダーのデコード内容>

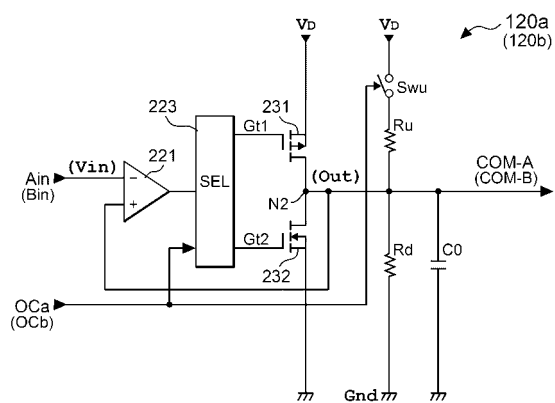
	印刷データ SI	T1		T2	
		Sa	Sb	Sa	Sb
大ドット	▶ (1, 1)	H	L	H	L
中ドット	▶ (0, 1)	H	L	L	H
小ドット	▶ (1, 0)	L	L	L	H
非記録	▶ (0, 0)	L	H	L	L

MSB LSB

【図 10】

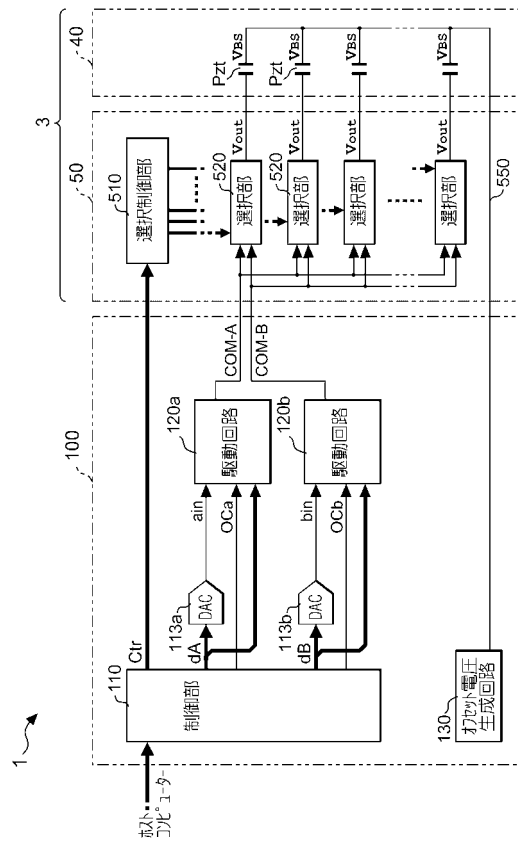


【図 1 2 A】

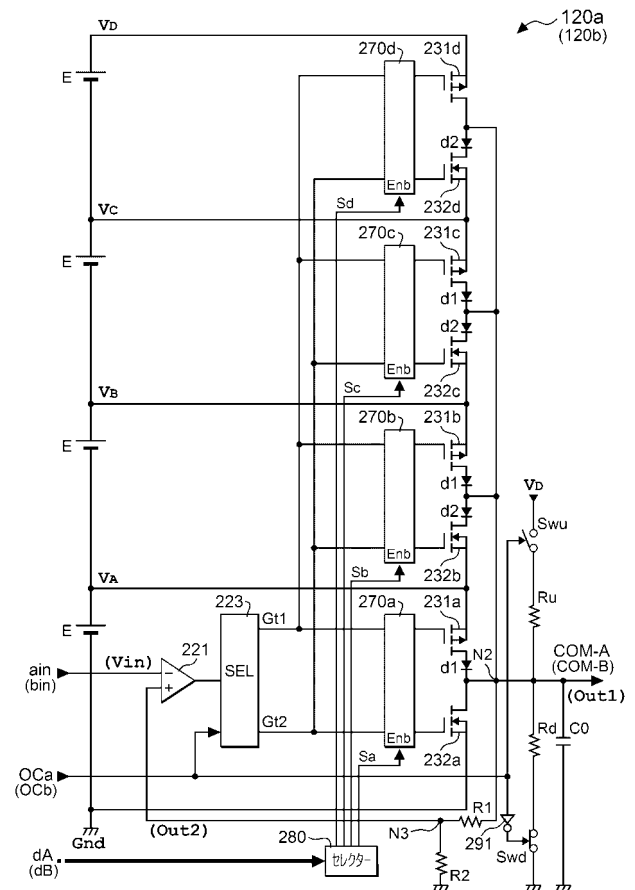


【図 1 2 A】

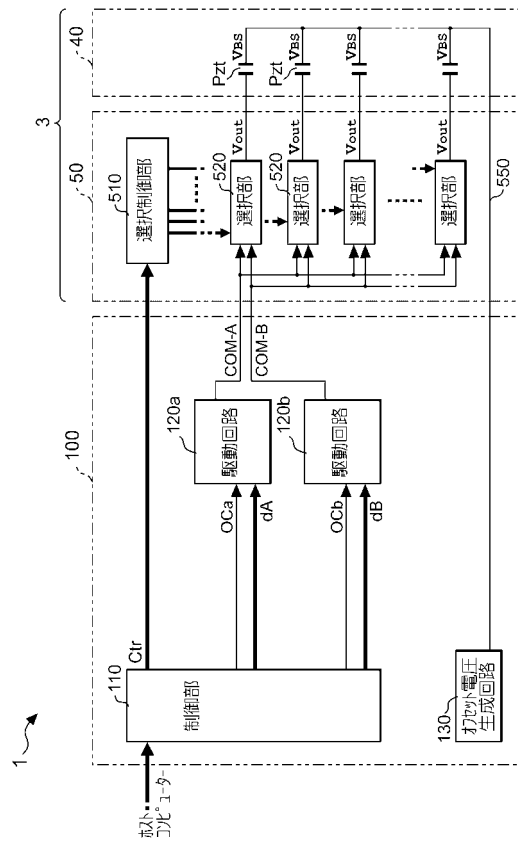
【図 1 3】



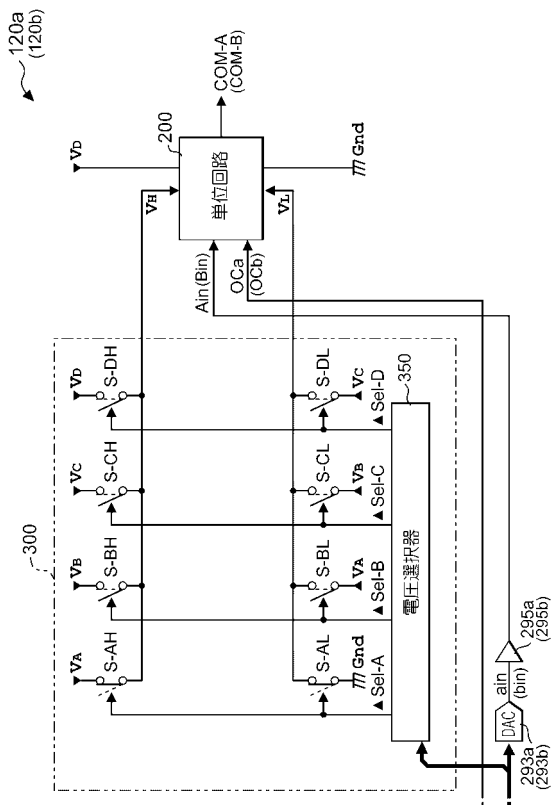
【図 1 4 B】



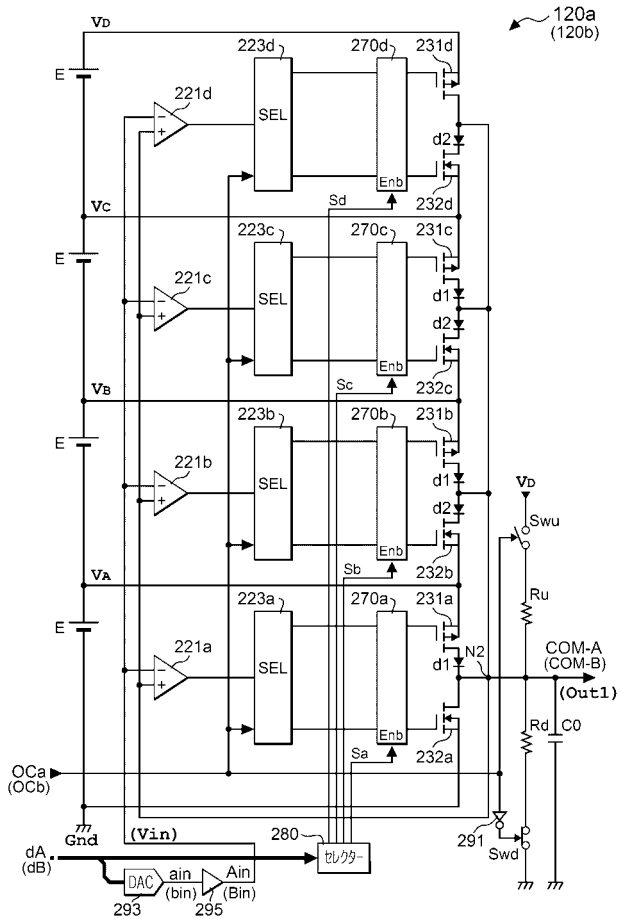
【図 17】



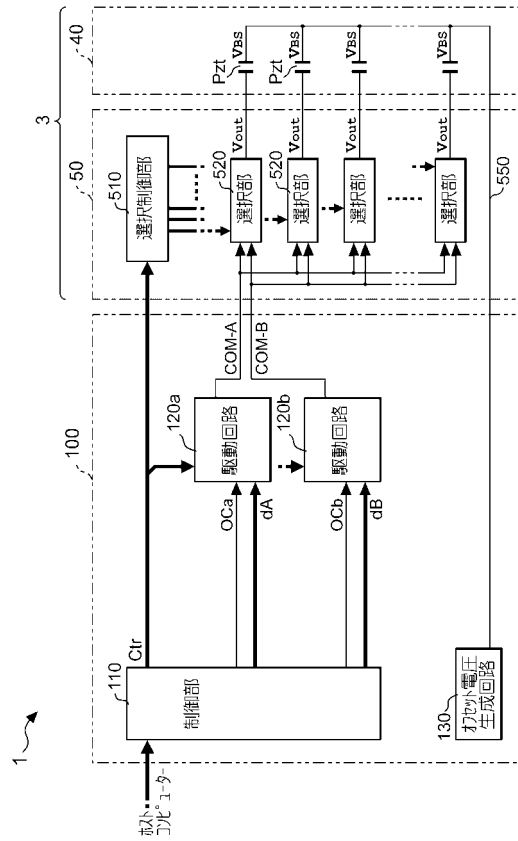
【图 19】



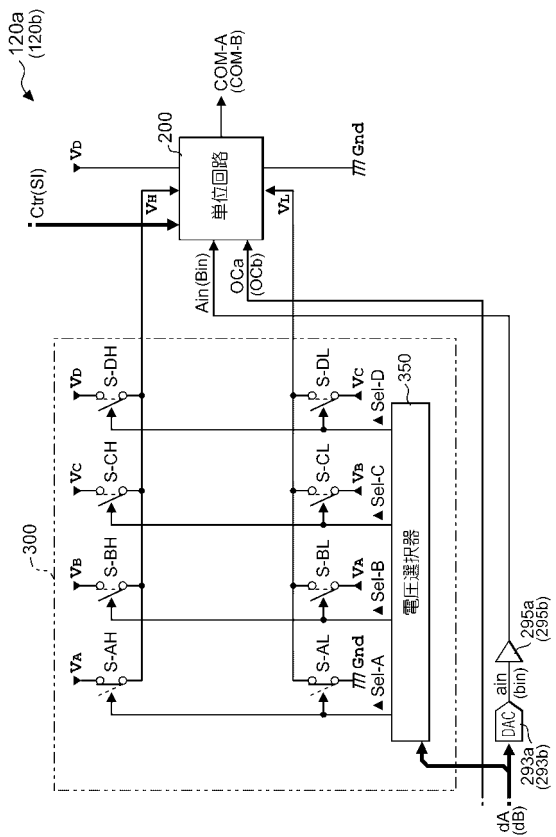
【图 19】



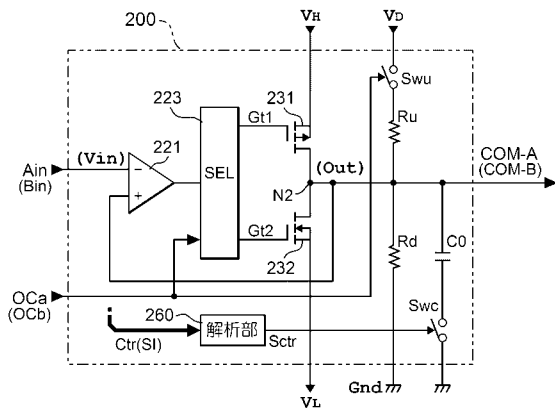
【図 2 1】



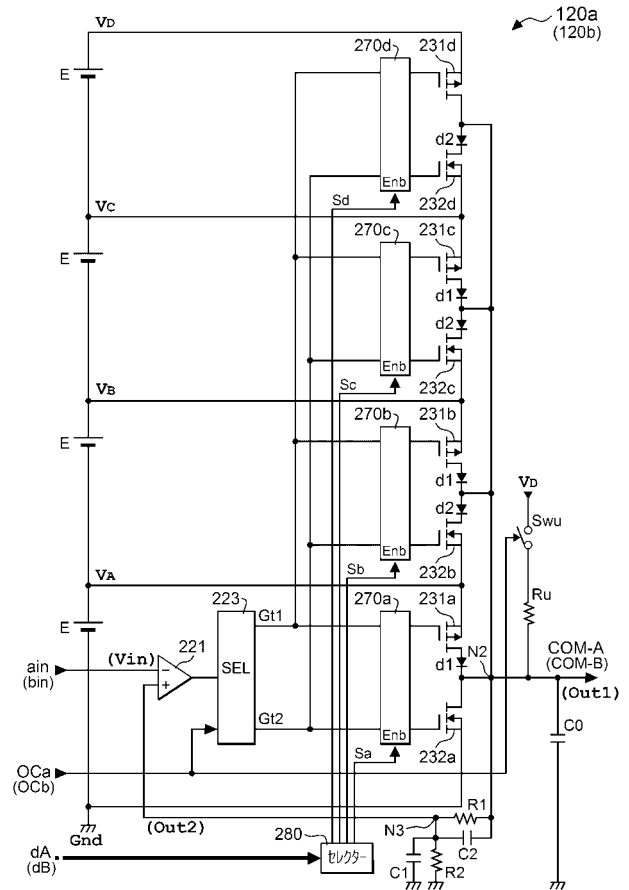
【图 2 3】



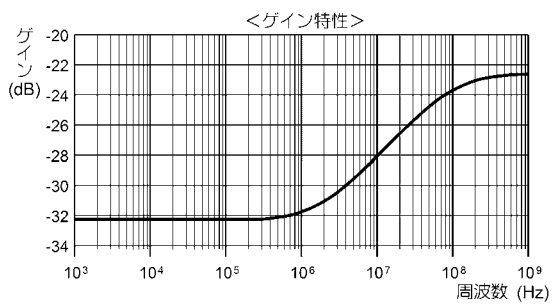
【図 2 4】



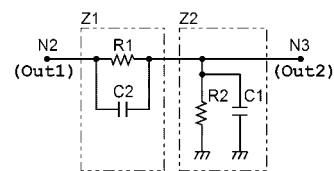
【図 2 5】



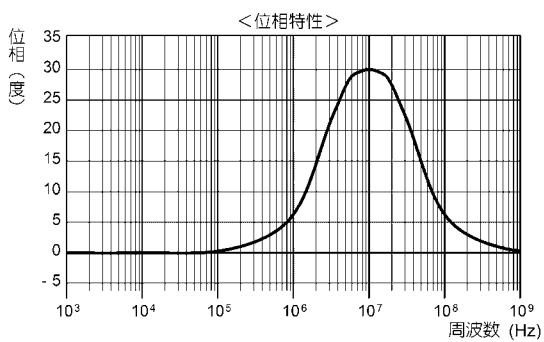
【図 2 6】



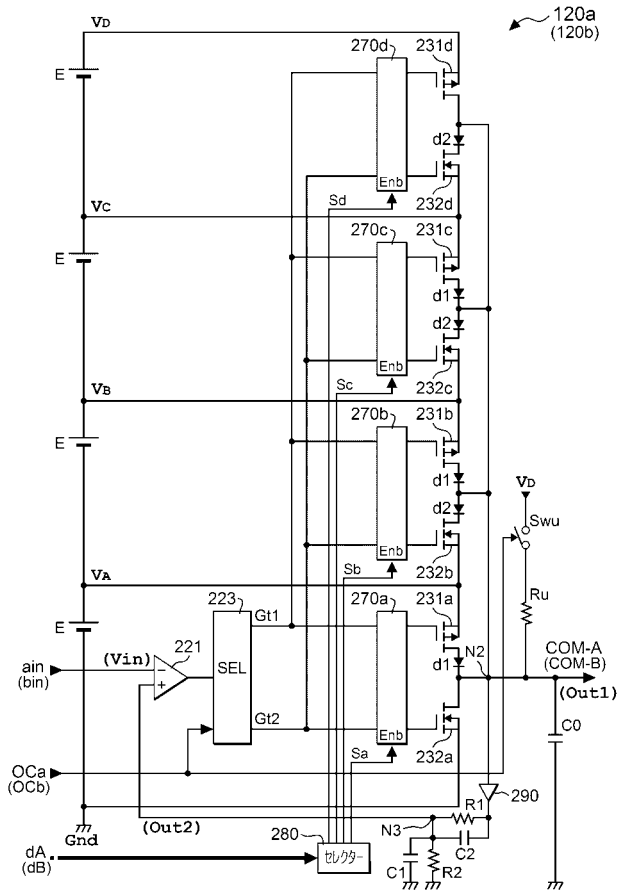
【図 2 8】



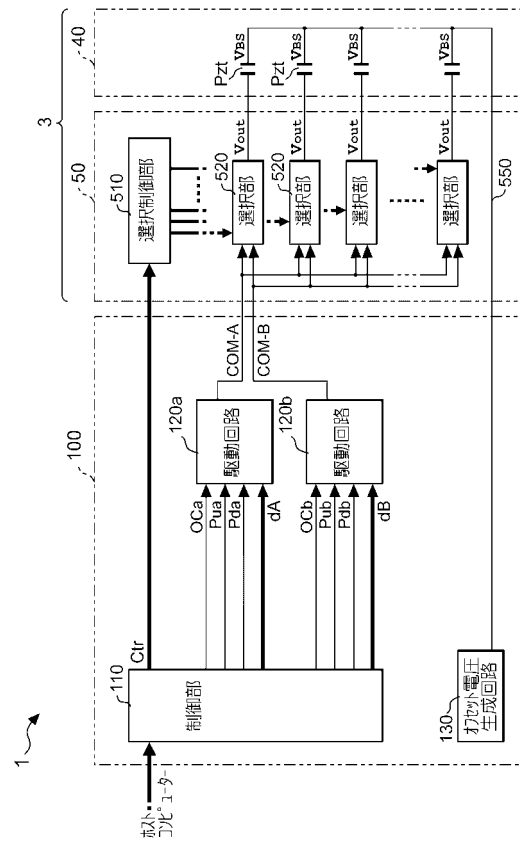
【図 2 7】



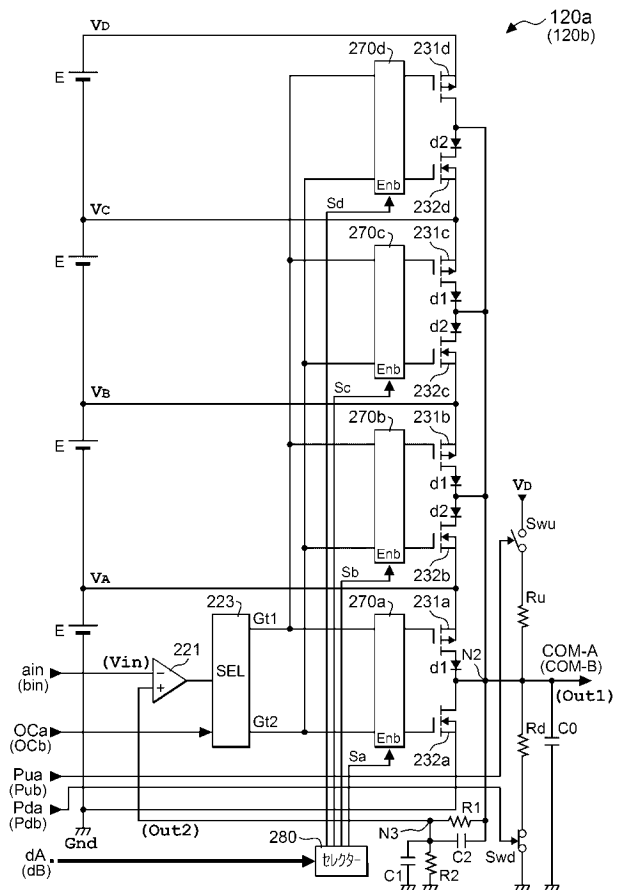
【図 29】



【図 30】



【図 31】



【図 32】

