

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5955537号
(P5955537)

(45) 発行日 平成28年7月20日(2016.7.20)

(24) 登録日 平成28年6月24日(2016.6.24)

(51) Int.Cl.	F 1		
G 0 1 T 7/00	(2006.01)	G 0 1 T 7/00	A
A 6 1 B 6/03	(2006.01)	A 6 1 B 6/03	3 2 0 Y
A 6 1 B 6/00	(2006.01)	A 6 1 B 6/00	3 0 0 S
H 0 1 L 31/10	(2006.01)	H 0 1 L 31/10	A
H 0 1 L 27/144	(2006.01)	H 0 1 L 27/14	K

請求項の数 9 (全 25 頁) 最終頁に続く

(21) 出願番号	特願2011-252145 (P2011-252145)	(73) 特許権者	390041542 ゼネラル・エレクトリック・カンパニー アメリカ合衆国、ニューヨーク州 123 45、スケネクタディ、リバーロード、1 番
(22) 出願日	平成23年11月18日 (2011.11.18)	(74) 代理人	100137545 弁理士 荒川 聰志
(65) 公開番号	特開2012-118060 (P2012-118060A)	(74) 代理人	100105588 弁理士 小倉 博
(43) 公開日	平成24年6月21日 (2012.6.21)	(74) 代理人	100129779 弁理士 黒川 俊久
審査請求日	平成26年11月6日 (2014.11.6)		
(31) 優先権主張番号	12/956,194		
(32) 優先日	平成22年11月30日 (2010.11.30)		
(33) 優先権主張国	米国(US)		

最終頁に続く

(54) 【発明の名称】 タイリング可能なセンサアレイ

(57) 【特許請求の範囲】

【請求項 1】

タイリング可能な検出器アレイを形成する方法において、
検出器モジュールを形成するステップであって、

第1の面と第2の面とを有し、センサアレイの第2の面上に配置された第1の複数の接触パッドを備える前記センサアレイを設けるステップと、

第1の面と第2の面とを有し、再配線層の第1の面上に配置された第2の複数の接触パッドを備える前記再配線層と、

複数の貫通ビアが貫設されている集積回路であって、該集積回路の第1の面が前記再配線層の第2の面上に作用的に結合され、前記集積回路が、前記集積回路の前記第1の面と第2の面においてパターン配列で配置された複数の貫通ビアを有し、前記第1の面の前記貫通ビアのパターン配列が、前記第2の面の前記貫通ビアのパターン配列と異なっている、前記集積回路と、を備える相互接続層上にセンサアレイを配置するステップであって、

前記センサアレイの前記第2の面上の第1の複数の接触パッドが、前記再配線層の前記第1の面上の第2の複数の接触パッドと位置合わせされるように、前記センサアレイを前記相互接続層上に配置するステップと、

前記センサアレイの前記第2の面上の第1の複数の接触パッドを、前記再配線層の前記第1の面上の第2の複数の接触パッドに作用的に結合して、センサ積層体を形成するステップと、

前記センサ積層体を第1の基板に結合して、前記検出器モジュールを形成するステップと

、
第2の基板上に複数の前記検出器モジュールをタイリングして、前記タイリング可能な検出器アレイを形成するステップとを含む方法。

【請求項2】

前記センサアレイの前記第2の面上の前記第1の複数の接触パッドを、前記再配線層の前記第1の面の前記第2の複数の接触パッドに作用的に結合する前記ステップが、高温フリップチップ接着工程を用いて、前記センサ積層体を形成するステップを含む、請求項1に記載の方法。

【請求項3】

前記複数の検出器モジュールをタイリングするステップが、フリップチップ接着工程を用いて、前記複数の検出器モジュールを前記第2の基板に接着するステップを含む、請求項1または2に記載の方法。 10

【請求項4】

複数のはんだボール、複数のピン、又はその組み合わせを前記第2の基板の第2の面上に配置して、プラグ接続可能な検出器モジュールを形成するステップを更に含む、請求項1乃至3のいずれかに記載の方法。

【請求項5】

複数のプラグ接続可能な検出器モジュールを第3の基板上に配置して、現場交換可能なユニットを形成するステップを更に含む、請求項4に記載の方法。

【請求項6】

処理回路を前記第2の基板の第2の面に結合するステップを更に含み、前記処理回路が制御電子素子、フロントエンド電子素子、又は制御電子素子とフロントエンド電子素子の両方を備える、請求項1乃至5のいずれかに記載の方法。 20

【請求項7】

タイリング可能な検出器アレイ(170)において、

第1の面と第2の面とを有する第1の基板(162)と、

前記第1の基板(162)の第1の面上に配置された複数の検出器モジュール(160)であって、複数の検出器モジュール(160)の各々が、

第1の面と第2の面とを有していて、第1の複数の接触パッド(20)がセンサアレイ(14)の第2の面上に配置されている前記センサアレイ(14)と、 30

相互接続層(22)であって、

第1の面と第2の面とを有し、再配線層(24)の前記第1の面上に配置された第2の複数の接触パッド(28)を備える前記再配線層(24)と、

集積回路(26)の第1の面が前記再配線層(24)の前記第2の面に作用的に結合され、複数の貫通ビア(30)が貫設されており、前記集積回路が、前記集積回路の前記第1の面と第2の面においてパターン配列で配置された複数の貫通ビアを有し、前記第1の面の前記貫通ビアのパターン配列が、前記第2の面の前記貫通ビアのパターン配列と異なっている前記集積回路(26)と、を備え、

前記センサアレイ(14)の前記第2の面上の前記第1の複数の接触パッド(20)が、前記再配線層(24)の前記第1の面上の前記第2の複数の接触パッド(28)と位置合わせされるように、前記センサアレイ(14)が前記相互接続層(22)上に配置され、前記センサアレイ(14)の前記第2の面上の前記第1の複数の接触パッド(20)が、前記再配線層(24)の前記第2の複数の接触パッド(28)に作用的に結合され、且つ、

前記集積回路(26)の第2の面上に配置された結合手段(154)を備える前記相互接続層(22)と、を備える前記複数の検出器モジュール(160)とを備え、

前記複数の検出器モジュール(160)が、前記集積回路(26)の前記第2の面上に配置された前記結合手段(154)を介して前記第1の基板(162)の前記第1の面に結合される、タイリング可能な検出器アレイ。

【請求項8】

50

20

30

40

50

プラグ接続可能な検出器モジュールを形成するため、前記基板の前記第2の面上に配置された複数のピン、複数のはんだボール、又はこれらの組み合わせを更に備える、請求項7に記載のタイミング可能な検出器アレイ(170)。

【請求項9】

1つ又は複数のプラグ接続可能な検出器モジュールに作用的に結合され、現場交換可能なユニットを形成する第2の基板を更に備える、請求項7または8に記載のタイミング可能な検出器アレイ(170)。

【発明の詳細な説明】

【技術分野】

10

【0001】

本発明は、センサアレイに関し、特にモジュラーセンサアレイに関する。

【背景技術】

【0002】

センサ又はトランスデューサは、1つの形態の入力信号を別の形態の出力信号に変換する装置である。一般に使用されているトランスデューサには、光センサ、熱センサ、及び音響センサなどがある。音響センサの例には、超音波トランスデューサがある。超音波装置では、トランスデューサは電気エネルギー信号を音響エネルギーに変換し、又は吸収された音波から電気信号を生成する。

【0003】

20

生物医学の非侵襲的診断及び材料の非破壊検査(NDT)などの様々な用途にはセンサアレイを使用する必要があり、センサは二次元(すなわちX-Y面)で構成されることが多い。例えば、医用画像、非破壊評価(NDE)及びその他の用途に超音波トランスデューサアレイが使用される。

【0004】

医用撮像及び産業用撮像、非破壊検査(NDT)、セキュリティ、手荷物検査、天体物理学、及び医学などの用途には、広い面積を網羅するセンサを必要とすることがある。X線スキャナ及び単一光子放射断層撮像(SPECT)システムにおいて、大面積センサには心撮像用に面積が約20cm×20cmのセンサ、及び胸部X線撮像用に面積が約42cm×42cmのセンサが含まれ得ることに留意されたい。更に、コンピュータ断層(CT)撮像システムでは、大面積センサには面積が約16cm×90cmのセンサが含まれる。それらに限定されないが、X線、CT、超音波及びマンモグラフィーなどの医療診断の分野では、広い面積を網羅するセンサを使用することが望ましい。例えば、X線撮像システムでは、X線検出器の面積を網羅するために、大面積トランスデューサが必要になる。更に、内出血や腫瘍の監査には、典型的には300cm²程度のより大型のセンサアレイを使用する必要がある。更に、非医療用の用途では、更に大型のアレイが必要になることがある。

30

【0005】

現在利用できる技術は典型的に、インターポーラなどの接続手段の片側に多数のトランスデューサモジュールを行と列で配置し、対応する数の接続手段の別の側に集積回路を配置することによって、このような大型のアレイを形成する。そのためには残念なことに、特にセンサと集積回路の両方のピッチが狭まるほど、回路の負荷に対処するためインターポーラの配線密度を高める必要がある。モジュール間の間隔に大幅な変動があると、このような大面積トランスデューサの性能は著しく低下する。

40

【0006】

その上、様々な大面積の用途には、サイズと形状が異なる大面積センサを使用する必要がある。大面積を網羅する単一のトランスデューサの構成に伴う複雑さとコストは、極めて膨大になる可能性がある。更に、採算が採れるように、製造可能な大面積センサの最大サイズに関しては、製造技術上の制約がある。また、大面積センサの修理中にかかる費用は相当なものになることがある。

50

【先行技術文献】**【特許文献】****【0007】**

【特許文献1】米国特許第7423335B2号

【発明の概要】**【0008】**

従って、単一の大面積センサの製造と修理に関連する複雑さやコストなどに関連する問題点を回避するために大面積センサのアレイの組立てを可能にするセンサモジュールの設計を開発することが望まれよう。更に、システムのサイズ、複雑さ、相互接続の長さを最小限にし、センサアレイの性能を高めるために、センサモジュールを効率的にタイリングして高密度の大面積センサアレイを形成することが望まれよう。 10

【0009】

本発明の態様によれば、タイリング可能な検出器アレイを形成する方法が提供される。この方法は、検出器モジュールを形成するステップであって、第1の面と第2の面とを有し、センサアレイの第2の面上に配置された第1の複数の接触パッドを含むセンサアレイを設けるステップと、第1の面と第2の面とを有し、再配線層の第1の面上に配置された第2の複数の接触パッドを含む再配線層と、集積回路の第1の面が再配線層の第2の面に作用的に結合されていて、複数の貫通ビアが貫設されている集積回路とを含む相互接続層上にセンサアレイを配置するステップであって、センサアレイの第2の面上の第1の複数の接触パッドが、再配線層の第1の面上の第2の複数の接触パッドと位置合わせされるように、センサアレイを相互接続層上に配置するステップと、センサアレイの第2の面上の第1の複数の接触パッドを、再配線層の第1の面上の第2の複数の接触パッドに作用的に結合して、センサ積層体を形成するステップと、センサ積層体を第1の基板に結合して検出器モジュールを形成するステップと、第2の基板上に複数の検出器モジュールをタイリングして、タイリング可能な検出器アレイを形成するステップとを含む。 20

【0010】

本発明の別の態様によれば、タイリング可能な検出器アレイが提供される。タイリング可能な検出器アレイは、第1の面と第2の面とを有する第1の基板と、第1の基板の第1の面上に配置された複数の検出器モジュールであって、複数の検出器モジュールの各々が、第1の面と第2の面とを有していて、第1の複数の接触パッドがセンサアレイの第2の面上に配置されているセンサアレイと、相互接続層であって、第1の面と第2の面とを有し、再配線層の第1の面上に配置された第2の複数の接触パッドを備える再配線層と、集積回路の第1の面が再配線層の第2の面に作用的に結合され、複数の貫通ビアが貫設されている集積回路と、を含み、センサアレイの第2の面上の第1の複数の接触パッドが、再配線層の第1の面上の第2の複数の接触パッドと位置合わせされるようにセンサアレイが相互接続層上に配置され、センサアレイの第2の面上の第1の複数の接触パッドが、再配線層の第2の複数の接触パッドに作用的に結合され、且つ、集積回路の第2の面上に配置された結合手段を備える相互接続層と、を含む検出器モジュールとを含み、複数の検出器モジュールが、集積回路の第2の面上に配置された結合手段を介して第1の基板の第1の面に結合される。 30

【0011】

本発明の更に別の態様によれば、検出器モジュールを形成する方法が提供される。この方法は、第1の面と第2の面とを有し、センサアレイの第2の面上に配置された第1の複数の接触パッドを備えるセンサアレイを設けるステップと、第1の面と第2の面とを有し、インターポーラの第1の面上に配置された第1組の接触パッドと、インターポーラの第2の面上に配置された第2組の接触パッドとを備えるインターポーラを設けるステップと、第1の支持構造をインターポーラの第2の面に固定するステップと、センサアレイの第2の面上に配置された第1の複数の接触パッドをインターポーラの第1の面上に配置された第1組の接触パッドに固定することによって、センサアレイをインターポーラの第1の面に結合してセンサアレイとインターポーラとの積層体を形成するステップと、第2の支 40

持構造をインターポーザの第1の面に固定するステップと、第1の支持構造を切断するステップと、センサアレイとインターポーザとの積層体を相互接続層に固定してセンサ積層体を形成するステップと、センサ積層体を基板に結合して検出器モジュールを形成するステップと、を含む。

【0012】

本発明の上記及びその他の特徴、態様並びに利点は、添付図面を参照して以下の詳細な説明を読めばより良く理解されるようになるであろう。全ての図面を通して同様の符号が同様の部分を表す。

【図面の簡単な説明】

【0013】

10

【図1】本発明の態様による、センサモジュールを形成する方法の概略図である。

【図2】本発明の態様による、センサモジュールの別の実施形態の概略図である。

【図3】貫設された貫通シリコンピアを有し、図1及び図2のセンサモジュールに使用されるように構成された集積回路の異なる実施形態の概略図である。

【図4】貫設された貫通シリコンピアを有し、図1及び図2のセンサモジュールに使用されるように構成された集積回路の異なる実施形態の概略図である。

【図5】貫設された貫通シリコンピアを有し、図1及び図2のセンサモジュールに使用されるように構成された集積回路の異なる実施形態の概略図である。

【図6】貫設された貫通シリコンピアを有し、図1及び図2のセンサモジュールに使用されるように構成された集積回路の異なる実施形態の概略図である。

20

【図7】本発明の態様による、図1又は図2の1つ又は複数のセンサモジュールを含む、プラグ接続可能な検出器モジュールの一実施形態の概略図である。

【図8】本発明の態様による、図1又は図2の1つ又は複数のセンサモジュールを含む、はんだ付け可能な検出器モジュールの別の実施形態の概略図である。

【図9】本発明の態様による、図7又は図8の1つ又は複数のプラグ接続可能な検出器モジュールを含む、現場交換可能なユニットの一実施形態の概略図である。

【図10】本発明の態様による、図7又は図8の1つ又は複数のプラグ接続可能な検出器モジュールに結合される処理回路を含む、現場交換可能なユニットの一実施形態の概略図である。

【図11】本発明の態様による、信号接続の能動アレイを示す図10の断面の概略平面図である。

30

【図12】本発明の態様による、センサモジュールの更に別の実施形態の概略図である。

【図13】本発明の態様による、図12の1つ又は複数のプラグ接続可能な検出器モジュールに結合された処理回路を含む、現場交換可能なユニットの一実施形態の概略図である。

【図14】本発明の態様による、図2のセンサモジュールの形成方法の概略図である。

【図15】本発明の態様による、図14の方法を用いて形成されたセンサモジュールの一実施形態の概略図である。

【図16】本発明の態様による、図14の方法を用いて形成されたセンサモジュールの別の実施形態の概略図である。

40

【図17】図1～図16の例示的な検出器モジュールを使用するように構成された超音波撮像システムの形態の例示的な撮像システムの概略図である。

【発明を実施するための形態】

【0014】

以下に詳細に記載するように、検出器モジュールの形成方法、及び検出器モジュールの様々な実施形態が提供される。以下に記載の検出器モジュールの形成方法、及び検出器モジュールを使用することによって、二次元(2D)の高密度タイリング可能な大面積検出器アレイを形成し得る。

【0015】

以下に示す例示的実施形態は、超音波撮像システムなどの医用撮像システムについて記

50

載するが、それらに限定されないが、X線撮像システム、コンピュータ断層（CT）撮像システム、磁気共鳴（MR）撮像システム、ポジトロン断層（PET）撮像システム、SPECT撮像システム、光音響トモグラフィ撮像システムなどの別の撮像システムも本発明に関連して考えられることを理解されたい。更に、装置の診断や検査、手荷物検査、セキュリティの用途などの別の用途に検出器モジュールを使用することも考えられる。

【0016】

次に図面の図1を参照すると、それらに限定されないが、超音波スキャナ、X線検出器、又はCT撮像システムなどのシステムで使用されるセンサモジュールの形成方法を図示した例10が示されている。このように形成されたセンサモジュールは複数の入力信号を検出するために利用し得る。本明細書で用いる「センサモジュール」という用語は、相互接続層に結合されるセンサアレイの積層体を意味する。更に、本明細書で用いる「センサアレイ」という用語は、1つ又は複数のセンサ又はセンサ素子の配列を意味する。

10

【0017】

図1に示すように、方法は、図1(a)に示すようにセンサアレイ14を設けるステップを含む。このセンサアレイ14は、複数のセンサ(図示せず)を含み得る。センサは、音響、温度、圧力、光、又はその他の信号を電子信号に変換し、又はこれらを電子信号から変換するために一般に使用されるデバイスである。図1に示す例示的実施形態では、センサアレイ14は、複数の入力信号を検出するように構成された複数の個々のセンサ(図示せず)を含む。例えば、センサアレイ14を構成するセンサには、それらに限定されないが、フォトダイオード、背面照射型フォトダイオード、音響センサ、温度センサ、又は電磁放射センサなどの複数のセンサデバイスが含まれる。また、センサには、限定されないが静電容量型微細加工超音波トランステューサ(cMUT)などの微小電気機械システム(MEM)が含まれても良い。

20

【0018】

更に、センサアレイ14は、第1の面16と第2の面18とを有する。一実施形態では、センサアレイ14の第1の面16は、入力信号を受信するように構成される。一例として、超音波撮像システムでは、センサアレイ14の第1の面16は入力音響信号を受信するように構成される。また、第1の複数の接触パッド20が、センサアレイ14の第2の面18上に配置される。これらの接触パッド20は、センサアレイ14を他の電子素子に結合し易くするように構成される。センサアレイ14の長さは、約3mm～約12cmの範囲にあることにも留意されたい。また、センサアレイ14の厚さは、約50μm～約1mmである。

30

【0019】

更に、ステップ12で、センサアレイ14が相互接続層22に隣接して配置される。本発明の態様によれば、相互接続層22は互いに作用的に結合された再配線層24と集積回路26とを含む。再配線層24は、センサアレイ14のインターフェースを集積回路26のインターフェースと適合させるように構成される。特に、再配線層24は、集積回路26のセルアレイをセンサアレイ14のセンサ配列に接続する外部接続端子(ファンアウト)を設ける。

40

【0020】

更に、再配線層24は、第1の面と第2の面とを有する。また、再配線層24は、再配線層24の第1の面上に配置された第2の複数の接触パッド28を含む。具体的には、第2の複数の接触パッド28は、第2の複数の接触パッド28の配置がセンサアレイ14の第2の面上に配置された第1の複数の接触パッド20の配置と適合するように、再配線層24の第1の面上に配置される。これらの接触パッド28は、集積回路26に入力を提供するように構成される。一例として、第2の複数の接触パッド28は、センサアレイ14の出力を処理するために、集積回路26への入力として通信し易くするように構成される。薄膜技術、又は厚膜技術を用いて再配線層24を形成しても良いことに留意されたい。薄膜技術を用いて製造された再配線層24の厚さは、約0.1μm～約2.0μmの範囲である。あるいは、厚膜技術を用いて製造された再配線層24の厚さは、約2.0μm～

50

約 25 μm である。また、再配線層 24 の長さは、センサ及び特定用途向け集積回路 (ASIC) コンポーネントの幅に適合するように、約 10 mm ~ 約 50 mm である。

【0021】

ある実施形態では、集積回路 26 には特定用途向け集積回路 (ASIC) が含まれる。ASIC 26 は、ASIC の機能性を促進する処理回路 (図示せず) を含んでも良い。また、本発明の態様によれば、集積回路 26 は貫設された 1 つ又は複数の貫通ビア 30 を含む。更に、一実施形態では、貫通ビア 30 には貫通シリコンビア (TSV) が含まれる。理解されるように、貫通シリコンビアは、シリコンウェーハ又はダイを完全に貫通し、パッケージの底面積を縮減しつつパッケージ内のデバイス間の結合を補助するように構成された垂直の接続部である。本実施形態では、集積回路 26 内の TSV 30 によって、電力信号、接地信号、アナログ信号、及び / 又はデジタル信号を、センサアレイ 14 から TSV 30 を経てダイの真下まで直接送ることが可能になる。ある実施形態では更に、集積回路 26 内の TSV 30 の数は 32 ~ 512 の範囲である。更に、第 3 の複数の接触パッド 32 が、集積回路 26 の第 1 の面上に配置される。これらの接触パッド 32 は集積回路 26 への入力である。ある実施形態では、接触パッド 32 には金属パッドが含まれる。

10

【0022】

前述のように、第 2 の複数の接触パッド 28 は、第 1 の複数の接触パッド 20 と第 3 の複数の接触パッド 32 との間の接続の配線をし易くする。一例として、第 1 の複数の接触パッド 20 は、ピッチが約 0.150 mm の (32 × 32) の電極アレイで配置される。同様に、第 3 の複数の接触パッド 32 は、例えばピッチが約 0.125 mm の (32 × 32) の ASIC セルアレイなどの定められたパターンで配置されても良い。従って、第 2 の複数の接触パッド 28 は、第 1 の複数の接触パッド 20 のパターンを第 3 の複数の接触パッド 32 のパターンに適合させるインターフェースを設けるように構成される。また、金属線 34 が、第 2 の複数の接触パッド 28 を第 3 の複数の接触パッド 32 に作用的に結合する。具体的には、これらの金属線 34 は、センサアレイ 14 と集積回路 26 内の処理回路との間で、電圧及び / 又は電流を伝送するように構成される。

20

【0023】

ステップ 12 を引き続き参照すると、センサアレイ 14 は、センサアレイ 14 の第 2 の面 18 上の第 1 の複数の接触パッド 20 が再配線層 24 の第 1 の面上の第 2 の複数の接触パッド 28 と位置合わせされるように相互接続層 22 に隣接して配置される。その後、センサアレイ 14 が相互接続層 22 に作用的に結合され、センサ積層体 40 が形成される。本発明の態様によれば、センサアレイ 14 は、高温接着工程を用いて相互接続層 22 に作用的に結合される。本明細書で用いる「高温接着工程」という用語は、約 160 ~ 約 230 の温度範囲で動作中に、センサアレイ 14 と相互接続層 22 とを接合する接合工程を意味する。従って、高融点のはんだ合金が使用される。このはんだ合金を使用することで、後のはんだ組み立て工程中に、センサアレイのこのような相互接続のリフローが確実になくなる。一例として、この結合には約 217 で融解する従来の Sn - 3.0 Ag - 0.5 Cu (305 SAC) 合金が使用される。あるいは、エポキシなどの高温接着材中に分散された導電性粒子として配合された異方性の導電性接着材の使用を高温接着工程に組み込んでも良く、この場合、導通は一方向のみで達成される。

30

【0024】

更に、一実施形態では、センサアレイ 14 を相互接続層 22 に作用的に結合するために、高温はんだフリップチップ接合工程が用いられる。理解されるように、フリップチップ工程は、チップ接合パッド上の導電性バンプによって基板、回路板又はその他の担体へのフェースダウン型電子部品を電気的に直接接続し易くなる。そのため、センサアレイ 14 を相互接続層 22 に作用的に結合し易くするように構成された接着手段 36 が、第 1 の複数の接触パッド 20 の各々の上に、且つ / 又は第 2 の複数の接触パッド 28 の各々の上に配置される。一実施形態では、接着手段 36 には導電性バンプが含まれ、この導電性バンプには、融点が比較的高い金属合金を用いて形成されたはんだバンプが含まれる。例えば、はんだバンプは、融点が約 250 ~ 320 の範囲にある高融点の鉛 (Pb) 含有率

40

50

が高いはんだ合金を用いて形成される。別のある実施形態では、約 320 °C で融解する組成が Pb 97% - Sn 3% である Pb 含有率が高いはんだバンプを使用する。そのため、例えば第 2 の複数の接触パッド 28 上に合金を堆積し、次いでリフローして Pb 含有率が高いバンプ構成を生成する、標準的なめっき工程が用いられる。そして、Pb 含有率が高いバンプ付き相互接続層 22 がセンサアレイ 14 上の接触パッド 20 と接触して配置され、リフローされる。あるいは、SnAgCu 又は Ag - Sn 合金などの鉛を含まないバンプを使用しても良い。また、別のある実施形態では、蒸着、ステンシル印刷、射出成形、電気めっき、スクリーン印刷、はんだペースト、又はニードル堆積法を用いて、導電性バンプ 36 を接触パッド 20 又は接触パッド 28 上に堆積する。

【0025】

10

一例として、一実施形態では、はんだバンプ 36 を接触パッド 28 上に堆積して、バンプ付き相互接続層を形成する。その後、はんだバンプ 36 を用いて接触パッド 20 を接触パッド 28 に接着し、アセンブリを加熱してはんだ接続によって接合することによって、バンプ付き相互接続層がセンサ層 14 に作用的に結合される。このアセンブリは、センサ積層体 40 と呼ばれる。

【0026】

更に、用途に応じて、接着手段 36 には、めっきバンプ又は接着バンプも含まれる。更に、別のある実施形態では、接着手段 36 には銅ピラーが含まれる。更に別の実施形態では、液相拡散接合 (TLP) 法による接合工程を用いて、センサアレイ 14 を相互接続層 22 に作用的に結合する。

20

【0027】

センサ積層体 40 が形成されると、本発明の態様によれば、センサ積層体 40 は基板 42 に作用的に結合され、図 1 (b) に示すようにセンサモジュールが形成される。基板 42 は、セラミックなどの剛性の安定材料、又はテフロン (商標) (ポリテトラフルオロエチレン (PTFE)) などの有機材料を用いて形成される。一実施形態では、基板 42 は、両側にロジヤース 2800 テフロン (商標) がビルドアップ積層された、銅・インバー・銅メタルコアを有するニューヨーク州エンディコットのエンディコットインターネクト株式会社製の低い熱膨張率 (CTE) で処理されたインターポーラを含む。定格 CTE が 11 ppm / °C の 11 層基板が作製され、これが標準の FR4 基板に組み立てられると極めて信頼性の高いフリップチップと BGA はんだとの相互接続がなされることが実証されている。この基板には、エンディコットインターネクト社により HyperBGA の商標が付されている。センサ積層体 40 を基板 42 に結合するため、1つ又は複数の金属パッド 44 が相互接続層 22 の第 2 の面上に堆積される。次いで、はんだバンプ 46 又はその他の接着手段が 1つ又は複数の金属パッド 44 の各々の上に堆積される。更に、1組の金属パッド 48 が基板 42 上に堆積される。はんだバンプ 48 は、センサ積層体 40 を基板 42 に結合することを補助する。具体的には、これらの金属パッド 48 は、金属パッド 44 のパターンが相互接続層 22 上の金属パッド 44 のパターンに適合するように基板 42 上に配置される。はんだバンプ 48 が形成されると、本発明の態様によれば、低温接着工程を用いてセンサ積層体 40 が基板 42 に結合され、図 1 (c) に示すようなセンサモジュール 52 が形成される。一実施形態では、約 130 °C ~ 約 200 °C の範囲の温度で動作中に、センサ積層体 40 を基板 42 上に接着するためにフリップチップはんだ工程を用いる。具体的には、センサ積層体 40 を基板 42 に結合するために、融点温度がセンサアレイ 14 を相互接続層 22 に結合するために用いられる合金の融点温度よりも低い Pb 合金が用いられる。一例として、相互接続層 22 上のはんだバンプ 46 を基板 42 上に結合するために、約 138 °C で融解する低融点の共晶 Sn - Bi 合金が用いられる。

30

【0028】

40

また、高温接着工程を用いて、センサ積層体 40 を基板 42 に結合するために使用される接着手段 46 の融点よりも融点が高い接着手段 36 を使用して、センサアレイ 14 を相互接続層 22 に結合することで、センサ積層体 40 が基板 42 に接着される際の二次リフローが有利に避けられる。

50

【0029】

図1に示すセンサモジュール52の実施形態では、センサアレイ14は相互接続層22に直接接着される。本発明の更に別の態様によれば、代わりにセンサアレイ14を相互接続層22に間接的に接着する。そのため、間接的な結合をし易くするためインターポーヴを使用しても良い。次に図2を参照すると、センサモジュールの別の実施形態60が示されている。図2に示す実施形態では、センサアレイ62はインターポーヴ64に作用的に結合される。理解されるように、インターポーヴは一方の接続と他方の接続との間をルーティングする電気的インターフェースである。具体的には、インターポーヴの目的は、接続を別の異なるピッチに広げ、又は接続を別の接続へとリルートすることである。ある実施形態では、インターポーヴ64は剛性インターポーヴを含み、一方、ある別の実施形態では、インターポーヴ64は可撓性インターポーヴを含むことに留意されたい。一例として、剛性インターポーヴにはFR4材料が含まれ、一方、可撓性インターポーヴにはポリイミドが含まれる。また、インターポーヴ64には、セラミック材料又は有機材料が含まれる。

【0030】

現在考えられている構成では、センサアレイ62の第2の面はインターポーヴ64の第1の面に結合され、センサアレイとインターポーヴとの積層体63を形成する。また、第1の複数の接触パッド66がインターポーヴ64の第2の面上に配置され、接触パッド66は、センサアレイとインターポーヴとの積層体63を他の電子素子に結合し易くするよう構成される。例えば、センサアレイとインターポーヴとの積層体63は、相互接続層68に結合される。本発明の態様によれば、相互接続層68は互いに作用的に結合された再配線層70と集積回路72とを含む。図2の実施形態では、再配線層70は、センサアレイとインターポーヴとの積層体63のインターフェースを集積回路72のインターフェースに適合させるように構成される。具体的には、再配線層70は、再配線層70の第1の面上に配置された第2の複数の接触パッド74を含む。第2の複数の接触パッド74は、第2の複数の接触パッド74の配置がインターポーヴ64の第2の面上に配置された第1の複数の接触パッド66の配置と適合するように、再配線層70の第1の面上に配置される。

【0031】

集積回路72は、貫設された1つ又は複数の貫通ビア76を含む。電力信号、接地信号、アナログ信号、及び/又はデジタル信号がセンサアレイ62からTSV76を経てダイの真下まで直接送られる。更に、第3の複数の接触パッド78が集積回路72の第1の面上に配置される。また、金属線80が第2の複数の接触パッド74を第3の複数の接触パッド78に作用的に結合し、この金属線はセンサアレイ62と集積回路72の処理回路との間で電圧及び/又は電流を伝送する。

【0032】

更に、センサアレイとインターポーヴとの積層体63は相互接続層68に作用的に結合され、センサ積層体81を形成する。具体的には、センサアレイとインターポーヴとの積層体63は高温接着工程を用いて相互接続層68に作用的に結合され、センサ積層体81を形成する。一実施形態では、センサアレイとインターポーヴとの積層体63を相互接続層68に作用的に結合するため、高温はんだフリップチップ接着工程が用いられる。そのため、センサアレイとインターポーヴとの積層体63を相互接続層68に作用的に結合し易くするよう構成された接着手段82が、第1の複数の接触パッド66の各々の上に、且つ/又は第2の複数の接触パッド74の各々の上に配置される。前述の通り、接着手段82は、はんだ球、銅ピラー、又は液相拡散接合(TLP)材料を含んでも良い。

【0033】

その後、センサ積層体81が基板84に作用的に結合され、センサモジュール60を形成する。この結合を達成するため、1つ又は複数の金属パッド86が相互接続層72の第2の面上に配置される。その後、はんだバンプ88が1つ又は複数の金属パッド86上に配置される。更に、基板84を相互接続層68の第2の面に結合し易くするために1組の

金属パッド 90 が基板 84 上に配置される。具体的には、本発明の態様によれば、基板 84 は、低温接着工程を用いて相互接続層 68 の第 2 の面に結合され、センサモジュール 60 を形成する。

【 0 0 3 4 】

図 3 ~ 6 は、図 1 の集積回路 26 などの集積回路の様々な実施形態を示す。具体的には、図 3 に示す第 1 の実施形態 100 では、貫設された 2 面 TSV 104 を有する集積回路 102 が示されている。図 1 の貫通シリコンビア (TSV) 30 などの複数の貫通ビア 104 が、集積回路 102 の第 1 の面と第 2 の面の上に配置される。ある実施形態では、集積回路 102 の第 1 の面上の TSV の配置は、集積回路 102 の第 2 の面上の TSV の配置とは異なることに留意されたい。しかし、ある別の実施形態では、集積回路 102 の第 1 の側面と第 2 の側面の両方への TSV の配置は概ね同じで良い。次に図 4 を参照すると、集積回路 112 上に部分アレイで配置された複数の TSV 114 を有する集積回路 112 の実施形態 110 が示されている。図 5 に示す実施形態 120 も、集積回路 122 の周囲に沿って配置された TSV 124 の配置を示す。本明細書で用いる「部分アレイ」とは、ダイの全領域に TSV の二次元 (2D) アレイをタイリングしない TSV のアレイを意味する。また、集積回路 132 上にフルアレイで配置された複数の TSV 134 を有する集積回路 132 の実施形態 130 が、図 6 に示されている。本明細書で用いる「フルアレイ」とは、ダイの全領域に TSV の 2D アレイをタイリングする TSV のアレイを意味する。

【 0 0 3 5 】

前述の通り、従来のパッケージ技術を用いて大型のセンサアレイを作製することは困難である。従って、大面積の検出器モジュールを構築することができるセンサ積層体の設計を開発することが望まれる。タイリングは、大面積センサモジュールの構築に関連する問題に対する魅力的な解決策をもたらすアプローチである。本発明によれば、センサ積層体 40 (図 1 を参照) などの個々のセンサモジュールをタイリングして、大面積の (X、Y) 検出器モジュールを形成することによって例示的な検出器モジュールを構築しても良い。

【 0 0 3 6 】

本発明の一実施形態によれば、複数のセンサ積層体 40 が製造される。一例として、複数のセンサ積層体 40 を有するウェーハを製造しても良い。次いで、ウェーハはダイシングされ、個々のセンサ積層体が形成される。そして、個々のセンサ積層体が検査され、大面積の検出器モジュールを構築するために有利に使用される、良好であると判明したセンサ積層体が特定される。

【 0 0 3 7 】

次に図 7 を参照すると、例示的な検出器モジュールの一実施形態 150 が示されている。複数のセンサ積層体 40 (図 1 を参照) が基板 152 の第 1 の面上に定められたパターンで配置され、検出器モジュールを形成する。典型的に、基板 152 はシリコンなどの半導体材料、又はポリイミドなどの可撓性材料を含み得るが、同様の特性を有する別の種類の材料を用いても良い。基板 152 は更に、それに限定されないが個別電子部品などの別のコンポーネントを含んでも良い。

【 0 0 3 8 】

本発明の態様によれば、フリップチップはんだ接着工程を用いて高密度のタイリング可能な検出器積層体 40 を作製するために、複数のセンサ積層体 40 が基板 152 に接着される。より具体的には、フリップチップはんだ接着工程を用いることで、基板 152 上にセンサ積層体 40 を正確に配置し、極めて密なチップ間の間隔で極めて高密度の検出器モジュール 150 を形成することが可能になる。具体的には、本発明の態様により、センサ積層体 40 間の間隙が大幅に小さくなるように複数のセンサ積層体 40 を配置し得る。一例として、隣接して配置されたセンサ積層体 40 間の間隙は、約 5 μm ~ 約 5200 μm の範囲である。ある実施形態では、隣接して配置されたセンサ積層体 40 間の間隙は、約 5 μm ~ 約 50 μm の範囲である。

10

20

30

40

50

【0039】

更に、プラグ接続可能な検出器モジュールを形成するため、基板152は検出器モジュール150の第2の面上に配置されたピンを有する。従って、結合手段154が基板152の第2の面上に配置され、この結合手段154は検出器モジュール150を別の電子素子に結合し易くする。そのため、複数の金属パッド156が、基板152の第2の面上に配置される。結合手段154は、金属パッド156の上に配置される。現在考えられている構成では、結合手段154は1つ又は複数の銅ピラーを含む。従って、銅ピラー154は各々の金属パッド156の上に配置される。複数のセンサ積層体40と、基板152の第2の面上に配置された結合手段154を有する基板152との組み合わせが、プラグ接続可能な検出器モジュール150を形成する。

10

【0040】

図8は、例示的な大面積の検出器モジュールの別の実施形態160を示す。図7を参照して前述した通り、複数のセンサ積層体40が定められたパターンで基板162の第1の面上に配置され、大面積の検出器モジュールを形成する。より具体的には、複数のセンサ積層体40は、基板162に接着されて極めて密なチップ間の間隔を有する極めて高密度の検出器モジュール160を形成するフリップチップはんだである。この場合も、結合手段164は基板162の第2の面上に配置され、結合手段164は検出器モジュール160を別の電子素子に結合し易くする。具体的には、複数の金属パッド166が基板162の第2の面上に配置される。結合手段164は金属パッド166上に配置される。また、図8の構成では、結合手段164はボールグリッドアレイ(BGA)を含む。一実施形態では、ボールグリッドアレイ164は、検出器モジュール160を次のレベルのパッケージにはんだ付けし易くする複数のはんだボールを含む。具体的には、ボールグリッドアレイ内のはんだボールを各々の金属パッド166上に配置して、パッケージ内の別の電子素子にはんだ付け可能な検出器モジュール160を形成しても良い。

20

【0041】

本発明の更に別の態様によれば、図7のプラグ接続可能な個々の検出器モジュール150をタイリングして、より大型のタイリング可能な検出器アレイを形成する。次に図9を参照すると、このような大面積検出器アレイの実施形態170が示されている。現在考えられている構成では、プラグ接続可能な複数の検出器モジュール150が定められたパターンで配置され、より大型の検出器アレイを形成する。具体的には、プラグ接続可能な個々の検出器モジュール150をマザーボード172にプラグ接続して、図9に示すような大型の($M \times N$)タイリング可能なアレイを作製しても良い。理解されるように、マザーボード172は、それらに限定されないが、高電圧のフィールドプログラマブルグリッドアレイ(FPGA)、電力調整回路、調整器、直流(DC)電源などの別のコンポーネントを含んでも良い。参照番号174は全体として、プラグ接続可能な検出器モジュール150をマザーボード172に結合し易くする、マザーボード172上に配置されたソケットを表している。また、図8の検出器モジュール160を用いて大型($M \times N$)のタイリング可能なアレイが形成される場合は、個々の検出器モジュール160はソケット174を介してマザーボード172にはんだ付けされることに留意されたい。大面積検出器アレイ170の設計によって各々の検出器モジュールが交換可能になり、それによって、不良の検出器モジュールを容易に取り外して交換できる現場交換可能ユニット(FRU)が作製される。

30

【0042】

また、本発明の更に別の態様によれば、デジタル及びアナログ信号がローカル処理されるタイリングされた大面積アレイを実現し得る。図10は、タイリングされた大面積検出器アレイの断面図180を示す。具体的には、図10に示す実施形態では、検出器モジュール160(図8を参照)などの複数のタイリング可能な検出器モジュールが定められたパターンで並置され、大面積検出器アレイを形成する。具体的には、複数の検出器モジュール160が第2の基板182上に配置され、図10に示すような大型($M \times N$)のタイリング可能なアレイが作製される。第2の基板182は、一般に共通システム基板と呼ば

40

50

れる。

【 0 0 4 3 】

図8を参照して前述したように、各々のタイミング可能な検出器モジュール160は、第1の基板162(図8を参照)上に配置された一連のタイミングされたセンサ積層体40から構成される。本発明の態様によれば、検出器モジュール160は付加的に、基板162の第2の面上に配置された処理回路を含む。処理回路は、制御電子素子184及び/又はその他のフロントエンド電子素子188を含む。制御電子素子184は、ある実施形態では、はんだバンプ186を使用することにより第1の基板162の第2の面に作用的に結合される。同様に、フロントエンド電子素子188も、はんだバンプ190を使用することにより、第1の基板162の第2の面に作用的に結合される。

10

【 0 0 4 4 】

制御電子素子 184 及び / 又はフロントエンド電子素子 188 を含む処理回路は、信号のローカル処理及び制御機能を実行するために使用される。ある実施形態では、信号のローカル処理及び制御機能には、それらに限定されないがそれぞれのセンサ積層体の構成データの記憶、それぞれのセンサ積層体内の ASIC のプログラミング及び動作のタイミング及び制御、センサ積層体から受信した信号を処理するための振幅、可変利得制御、及びアナログ デジタル変換器、電圧調整器、電源デカップリング、並びに受信したデータを更なる処理のためにシステムバスにバッファするために、適宜の信号調整及び送信 / 受信手段が含まれる。送信 / 受信手段の性質は、電子素子（例えば低電圧差分信号処理（LVDS）、光通信、又は無線周波数（RF）である。

20

〔 0 0 4 5 〕

更に、第2の基板182は標準的なプリント基板材料（例えばFR4）、シリコン基板、セラミック基板、剛性の支持基板を有する可撓性回路（例えばカプトン）、ガラス、又はその他の材料を含む。第2の基板182は平坦でも良く、又は別の形状のものでも良い。一例として、第2の基板182は湾曲していることで、腹部撮像用に使用する湾曲したアレイの形成を補助する。また、第2の基板182は、電力及び接地を提供するための、且つタイリング可能な個々のモジュール160に、又は個々のモジュール160から信号送信するための適宜の信号ルーティングを含む。更に、第2の基板182は、タイリング可能なモジュール160の物理的な支持体としての役割を果たし、タイリング可能なモジュール160間の相互接続は、コネクタを介して各々のタイリング可能なモジュール160に取り付けられる可撓性回路などの補助手段で達成されても良い。更に、はんだボール、スタッドバンプ、又はポストを用いて、タイリング可能なモジュール160を第2の基板182に接着しても良い。

30

[0 0 4 6]

更に、タイミング可能な検出器アレイの平面図 200 が図 11 に示されている。具体的には、図 11 に示すように、タイミング可能な検出器モジュール 160 (図 8 を参照) などの複数のタイミング可能な検出器モジュールを、相互間の空隙を最小限にして (2 × N) の構成でタイミングする。参照番号 201 及び 202 は、第 1 のタイミング可能な検出器モジュールと第 2 のタイミング可能な検出器モジュールとをそれぞれ表している。図 11 の実施形態では、図示のようにアレイ 203 の能動領域の上下でタイミング可能なモジュール 201 と 202 との間の信号接続を達成する。参照番号 204 は全体として信号接続を表している。また、フルにタイミングされた 2D アレイでは、図 10 の断面図に示すように信号接続の経路をアレイの真後ろにルーティングしても良い。

10

〔 0 0 4 7 〕

図12は、センサモジュールの別の実施形態206の概略図である。図12に示す実施形態では、センサアレイ207はインターポーザ208を介して間接的に集積回路214に結合される。従って、センサアレイ207はインターポーザ208に作用的に結合される。前述のように、インターポーザ208は、1つの接続から別の接続へヒルティングする電気インターフェースである。ある実施形態では、インターポーザ208は剛性インターポーザを含み、一方、別のある実施形態では、インターポーザ208は可撓性インターポーザを含む。

50

一ポーナを含む。一例として、剛性インターポーナにはFR4材料が含まれ、一方、可撓性インターポーナにはポリイミドが含まれる。また、インターポーナ208には、セラミック材料又は有機材料が含まれていても良い。

【0048】

現在考えられている構成では、センサアレイ207の第2の面はインターポーナ208の第1の面に結合され、センサアレイとインターポーナとの積層体を形成する。この結合を行い易くするため、第1の複数の接触パッド209がセンサアレイ207の第2の面上に配置され、この接触パッド209は、センサアレイ207をインターポーナ208に結合し易くするように構成される。また、第2の複数の接触パッド211がインターポーナ208の第1の面上に配置され、一方、第3の複数の接触パッド212がインターポーナ208の第2の面上に配置される。第2の複数の接触パッド211は、センサアレイ207のインターポーナ208への結合を補助する。具体的には、インターポーナ208の第1の面上に配置された第2の複数の接触パッド211は、一実施形態では、第2の複数の接触パッド211の配置がセンサアレイ207の第2の面上に配置された第1の複数の接触パッド209の配置と適合するようにインターポーナ208の第1の面上に配置される。また、金属線213は、第2の複数の接触パッド211を第3の複数の接触パッド212に作用的に結合し、この金属線は、電圧及び/又は電流をセンサアレイ207と集積回路214内の処理回路との間で伝送するように構成される。

【0049】

更に、本発明の態様によれば、センサアレイ207は高温接着工程を用いてインターポーナ208に作用的に結合される。一実施形態では、センサアレイ207をインターポーナ208に作用的に結合するために、高温はんだフリップチップ接着工程が用いられる。そのため、センサアレイ207をインターポーナ208に作用的に結合し易くするように構成された接着手段210は、各々の第1の複数の接触パッド209、又は各々の第2の複数の接触パッド211上に配置される。前述の通り、接着手段210には、はんだボール、銅ピラー、又は液相拡散接合(TLP)材料が含まれていても良い。

【0050】

本発明の更に別の態様によれば、集積回路214はインターポーナ208の第2の面に作用的に結合される。この結合を達成するため、1つ又は複数の接触パッド215が集積回路214の第1の面上に配置される。具体的には、一実施形態では、集積回路214の第1の面上に配置される1つ又は複数の接触パッド215は、1つ又は複数の接触パッド215の配置がインターポーナ208の第2の面上に配置された第3の複数の接触パッド212の配置と適合するように集積回路214の第1の面上に配置される。また、結合手段216が、インターポーナ208の第2の面上の第3の複数の接触パッド212上に、又は集積回路214の第1の面上の1つ又は複数の接触パッド215上に配置される。結合手段216は、集積回路214をインターポーナ208に作用的に結合することを補助するように構成される。この場合も、接着手段216には、はんだボール、銅ピラー、又は液相拡散接合(TLP)材料が含まれる。更に、高温接着工程を用いて集積回路214をインターポーナ208に結合しても良い。

【0051】

更に、1組の金属パッド217がインターポーナ208の第2の面上に配置される。これらの金属パッド217は、センサアレイ207、インターポーナ208、及び集積回路214を含む積層体を基板220に結合することを補助する。具体的には、基板220はインターポーナ208の第2の面上に配置される。また、金属パッド219が基板220の第1の面上に配置される。結合手段218は、金属パッド217又は金属パッド219上に配置される。結合手段218は、基板220をインターポーナ208の第2の面上に結合することを補助する。具体的には、本発明の態様によれば、基板220は、低温接着工程を用いてインターポーナ208の第2の面上に結合され、センサモジュール206を形成する。

【0052】

10

20

30

40

50

次に図13を参照すると、タイリングされた大面積検出器アレイの断面図222が示されている。具体的には、図13に示す実施形態では、タイリング可能な複数の検出器モジュール223が定められたパターンで配置され、大面積検出器アレイが形成される。具体的には、図13に示すように、複数の検出器モジュール223が第2の基板226上に配置され、大型の(M×N)タイリング可能なアレイが作製される。第2の基板226は、一般に共通システム基板と呼ばれる。

【0053】

各々のタイリング可能な検出器モジュール223は、第1の基板220上に配置された一連のタイリングされたセンサ積層体206から構成される(図12を参照)。本発明の態様によれば、検出器モジュール223は、付加的に基板220の第2の面上に配置された処理回路を含んでも良い。処理回路は、制御電子素子227及び/又はその他のフロントエンド電子素子229を含む。制御電子素子227は、ある実施形態では、はんだバンプ228を使用することにより、第1の基板220の第2の面に作用的に結合される。同様に、フロントエンド電子素子229も、はんだバンプ231を使用することにより、第1の基板220の第2の面に作用的に結合される。

【0054】

前述のように、制御電子素子227及び/又はフロントエンド電子素子229を含む処理回路は、信号のローカル処理及び制御機能を実行するために使用される。また、第2の基板226は、標準的なプリント基板材料(例えばFR4)、シリコン基板、セラミック基板、剛性の支持基板を有する可撓性回路(例えばカプトン)、ガラス、又はその他の材料を含む。第2の基板226は平坦でも良く、又は別の形状のものでも良い。更に、結合手段225を用いて、タイリング可能な検出器モジュール223を第2の基板226上に接着する。結合手段225には、はんだボール、スタッドバンプ、又はポストが含まれる。参考番号224は全体として、基板220の第2の面上に配置される金属パッドを表している。タイリング可能な複数の検出器モジュール223を第2の基板226に結合することを補助するため、結合手段225をこれらの金属パッド224上に配置しても良い。本発明の態様によれば、タイリング可能な複数の検出器モジュール223は、低温接着工程を用いて第2の基板226に結合される。

【0055】

更に、図2に示すように、インターポーラを使用してセンサアレイを間接的に相互接続相に結合しても良い。図14は、図2のセンサモジュール60を形成する方法の概略図230を示している。図14(a)に示すように、この方法には、図2のインターポーラ64のようなインターポーラ232を設けるステップが含まれる。インターポーラ232は、第1の面234と第2の面236とを有する。現在考えられている構成では、インターポーラ232は有機インターポーラが含まれる。同様の特性を有する別の材料を用いてインターポーラを形成しても良いことに留意されたい。更に、本発明の態様によれば、インターポーラ232は1つ又は複数の貫通ビア238を含み、1つ又は複数の貫通ビア238にはセンサアレイの性能を最適化するように構成されたエポキシが充填される。また、第1組の接触パッド240がインターポーラ232の第1の面234に沿って貫通ビア238上に配置され、一方、第2組の接触パッド242はインターポーラ232の第2の面236に沿って貫通ビア238上に配置される。第1組の接触パッド240は、センサアレイをインターポーラ232の第1の面234に結合するために役立ち、一方、第2組の接触パッド242は、インターポーラ232、又はASICなどの別の電子素子の第2の面に結合するために役立つ。

【0056】

また、第1の補強材244がインターポーラ232の第2の面236上に配置される。また、一実施形態では、第1の補強材をインターポーラ232の第2の面236の一部に接着する。一例として、一実施形態では、第1の補強材244をインターポーラ232の第2の面236の周囲に沿って取り付ける。第1の補強材244は、インターポーラ232の剛性と平坦さを保つために、インターポーラ232を支持するように構成される。ス

10

20

30

40

50

テンレス鋼又はセラミック部材を用いて第1の補強材244を形成しても良い。ステンレス鋼のCTE値は11 ppmであり、これは基板のCTE値と概ね一致するので、第1の補強材244を形成するためにステンレス鋼が使用されることに留意されたい。更に、第1の補強材244は、リング形、ボックス形、円形、方形などの形状のもので良い。

【0057】

その後、図14(b)に示すように、センサ層246が設けられる。具体的には、センサ層246はインターポーラ232の第1の面234上に配置され、センサアレイとインターポーラとの積層体256を形成する。このセンサ層246は、センサアレイと支持層250とを含む。また、センサアレイ248の厚さは、約50 μm～約3000 μmの範囲である。ある実施形態では、支持層250はセンサアレイ248を支持するように構成される。更に、センサアレイ248が超音波トランステューサアレイを含む場合は、超音波反射板として機能するように支持層250を構成しても良い。一例として、超音波プローブのように、支持層250は炭化タングステン(WC)によって形成され、超音波エネルギーを外向き方向に推進する役割を果たす。

10

【0058】

更に、図14(b)に示されるように、センサアレイ248をダイシングして、センサアレイとインターポーラとの積層体256を別の電子素子に取り付ける前に、複数のセンサ素子252を形成しても良い。参考番号254は、全体として切り口を表している。センサアレイとインターポーラとの積層体256を形成した後であるが、センサアレイとインターポーラとの積層体256を別の電子素子に結合する前に、センサアレイ248をダイシングしてセンサ素子252を形成することで、ASICなどの敏感な電子素子が激しい振動に晒され、ダイシング工程中に粉塵が発生することが回避される。また、インターポーラ232を使用することで、センサアレイ形成工程がセンサアレイとインターポーラとの積層体256を、ASICに取り付けるために用いられるより清浄なマイクロエレクトロニクス取り付け工程と分離することが可能になる。

20

【0059】

センサアレイ248が超音波トランステューサを含む場合、一実施形態では、超音波トランステューサアレイ248はcMUTを含んでも良いことに留意されたい。このような場合、複数のセンサ素子を形成するための図14(b)のダイシングステップを省いても良い。

30

【0060】

更に、図14(c)に示すように、第2の補強材258がインターポーラ232の第1の面234上に配置される。第2の補強材258は、ステンレス鋼又はセラミック材料を用いて形成される。具体的には、第2の補強材258は高弾性率の材料を用いて形成される。更に、第2の補強材258は、典型的には弾性率が比較的低い材料を用いて形成されるインターポーラ232を支持するように構成される。また、第2の補強材258は、第1の面234上のインターポーラ232の構造的に強固な支持体を提供することによって、スクリーン印刷やその他の工程を可能にする平坦な遮られない表面を備えるように構成される。一実施形態では、第2の補強材258をインターポーラ232の第1の面234に取り付けるために、低温工程が用いられる。また、図14(d)に示すように、第1の補強材244は切断され、その結果、接点242への微細ピッチの低温エポキシ堆積層をステンシル印刷することを可能にするセンサ積層体の構成が得られる。この場合、センサ層246の製造中に構造を支えるために第1の補強材244が用いられる。しかし、接触パッド242上で別の動作を実行できるようにするために、第1の補強材244は次いで除去される。更に、図14(e)に示すように、センサ積層体260が形成される。このセンサ積層体260は、1つ又は複数のASICを含み得る相互接続層の第1の面に取り付けられる。

40

【0061】

図15は、図2のセンサモジュール60などのセンサモジュールの一実施形態270を示す。図15では、センサ積層体(図14を参照)は相互接続層272に作用的に結合さ

50

れる。前述のように、相互接続層 272 は、再配線層 274 と、ASICなどの集積回路 276 を含む。具体的には、センサ積層体 246 を相互接続層 272 に結合するため、一実施形態では、複数のスタッドバンプ 278 を第2組の金属パッド 242（図14を参照）上に配置する。ある実施形態では、スタッドバンプ 278 には金（Au）のスタッドバンプが含まれる。金のスタッドバンプを第2組の金属パッド 242 に取り付けるために、エポキシ塗布工程が用いられる。この金のスタッドバンプ 278 は、センサ積層体 246 と相互接続層 272 との間の均一の高さを保つことを補助する。低温工程を用いてセンサ積層体 272 を相互接続層 272 に取り付けて、センサモジュール 270 を形成しても良い。

【0062】

第2の補強材 258 をインターポーザ 232 の第1の面 234 に取り付ける工程と、センサアレイとインターポーザとの積層体 256 を相互接続層 232 に取り付ける工程の両方の工程とも比較的低温（例えば 100 未満）で実行されるため、センサモジュール 270 は損傷を受けない。例えば、超音波トランスデューサ材料を低温で処理することは、材料の圧電特性を確保するために材料をリポールする必要がないことを意味する。また、放射線検出器の場合、材料は高い抵抗性と良好な電荷収集効率を保つ。更に、ある種のセンサモジュールは温度に敏感である。具体的には、一般に使用されているチタン酸ジルコン酸鉛（PZT）は、温度が特性温度 T_c 、すなわちキュリー温度に近付くとその圧電特性を失う。1つの共通式 PZT-5H の場合、キュリー温度は 190 である。 T_c で相互接続層を処理できることは、材料の圧電作用を再生するために必要とされる追加の処理ステップが回避されるので有利である。理解されるように、この工程はリポールである。

10

【0063】

本発明の態様によれば、図15の金のスタッドバンプ 278 の代わりに、又はこれと組み合わせて、銅ピラーを用いてセンサ積層体 246 を相互接続層 272 に作用的に結合しても良い。図16は、図2のセンサモジュール 60 などのセンサモジュールの別の実施形態 280 を示している。具体的には、図16では、センサモジュール（図15を参照）は銅ピラー 282 を使用して相互接続層 272（図15を参照）などの相互接続層に作用的に結合される。従って、センサ積層体 246 を相互接続層 272 に結合することを補助するため、銅ピラー 282 が第2組の金属パッド 242 上に配置される。

20

【0064】

本発明の態様によれば、上述の検出器モジュールの様々な実施形態を超音波撮像システムなどの医用撮像システムに使用できる。図17は、超音波撮像システム 290 の実施形態のブロック図である。更に、超音波撮像システム 290 は収集サブシステム 292 と処理サブシステム 294 とを含むものとして図示されている。収集サブシステム 292 は、トランスデューサーセンブリ 306 を含んでも良い。また、収集サブシステム 292 は、送信／受信（T/R）切り換え回路 308、送信機 310、受信機 312、及びビームフォーマ 314 を含む。

30

【0065】

一実施形態では、トランスデューサーセンブリ 306 を超音波プローブなどの画像収集装置内に配置する。また、ある実施形態では、トランスデューサーセンブリ 306 は典型的に、例えば一次元又は二次元トランスデューサアレイなどのトランスデューサアレイを形成するために間隔を隔てて配置される複数のトランスデューサ素子（図示せず）を含む。現在考えられている構成では、検出器モジュール 150、160、170、及び 180 をトランスデューサーセンブリ 306 内で使用しても良い。また、トランスデューサーセンブリ 306 は、トランスデューサアレイを、それに限定されないがケーブルアセンブリ又は関連する電子素子などの外部装置（図示せず）に作用的に結合し易くするように構成された相互接続構造（図示せず）を含む。相互接続構造は、トランスデューサアレイを T/R 切り換え回路 308 に結合するように構成される。

40

【0066】

50

処理サブシステム 294 は、制御プロセッサ 316、復調器 318、撮像モードプロセッサ 320、スキャンコンバータ 322、及びディスプレープロセッサ 324 を含む。ディスプレープロセッサ 324 は更に、画像を表示するためにディスプレーモニタ 300 に結合される。ユーザーインターフェース 302 は、制御プロセッサ 316 及びディスプレー 300 と相互作用する。制御プロセッサ 316 を、ウェブサーバ 328 及びリモート接続インターフェース 330 を含むリモート接続サブシステム 326 に結合しても良い。処理サブシステム 294 を更に、超音波画像データを受けるように構成されたデータリポジトリ 298 に結合しても良い。データリポジトリ 298 は、画像ワークステーション 334 と相互作用する。

【0067】

10

前述のコンポーネントは、デジタル信号プロセッサを有する回路板などの専用ハードウェア素子でも良く、又は商用オフザシェルフパーソナルコンピュータ (PC) などの汎用コンピュータ又はプロセッサで実行されるソフトウェアであっても良い。本発明の様々な実施形態に応じて、様々なコンポーネントを組み合わせたり分離したりしても良い。従つて、超音波撮像システムは例示的に提示されたものであり、本発明は特定のシステム構成に決して限定されないことが当業者には理解されよう。

【0068】

収集サブシステム 292 で、トランスデューサーセンブリ 306 は患者 332 と接触する。トランスデューサーセンブリ 306 は、送信 / 受信 (T / R) 切り替え回路 308 に結合される。また、T / R 切り替え回路 308 は、送信機 310 の出力及び受信機 312 の入力と作用に関連する。受信機 312 の出力は、ビームフォーマ 314 の入力である。また、ビームフォーマ 314 は更に、送信機 310 の入力、及び復調器 318 の入力に結合される。ビームフォーマ 314 はまた、図 17 に示すように制御プロセッサ 316 に作用的に結合される。

20

【0069】

処理サブシステム 294 で、復調器 318 の出力は撮像モードプロセッサ 320 の入力と作用的に関連する。また、制御プロセッサ 316 は撮像モードプロセッサ 320、スキャンコンバータ 322、及びディスプレープロセッサ 324 と相互作用する。撮像モードプロセッサ 320 の出力は、スキャンコンバータ 322 の入力に結合される。また、スキャンコンバータ 322 の出力は、ディスプレープロセッサ 324 の入力に作用的に結合される。ディスプレープロセッサ 324 の出力は、ディスプレー 300 に結合される。

30

【0070】

超音波システム 290 は、超音波エネルギーを患者 332 に伝送し、患者 332 からの後方散乱超音波信号を受信し、且つ処理して画像を生成し、表示する。超音波エネルギーの透過ビームを生成するため、制御プロセッサ 316 はコマンドデータをビームフォーマ 314 に送り、送信パラメータを作成して、所望の操舵角でトランスデューサーセンブリ 306 の表面のあるポイントから発する所望の形状のビームを生成する。送信パラメータは、ビームフォーマ 314 から送信機 310 に送られる。送信機 310 は、送信パラメータを利用して、T / R 切り替え回路 308 を経てトランスデューサーセンブリ 306 に送られる予定の送信信号を適切にエンコードする。送信信号は、相互にあるレベル及び位相に設定され、トランスデューサーセンブリ 306 の個々のトランスデューサ素子に提供される。送信信号はトランスデューサ素子を励起して、同じ位相及びレベル関係で超音波を投射させる。その結果、トランスデューサーセンブリ 306 が、例えば超音波ゲルを用いて患者 332 に音響結合されると、走査線に沿って超音波エネルギーの透過ビームが患者 332 の体内に形成される。この工程は電子スキャンとして知られている。

40

【0071】

一実施形態では、トランスデューサーセンブリ 306 は 2 方向トランスデューサである。超音波が患者 332 の体内に透過されると、超音波は患者 332 の組織及び血液サンプルから後方散乱する。トランスデューサーセンブリ 306 は、後方散乱波がそこから戻るまでの距離、及びトランスデューサーセンブリ 306 の表面に対する角度に応じて異なる

50

タイミングで後方散乱波を受信する。トランステューサ素子は、後方散乱波からの超音波エネルギーを電気信号に変換する。

【0072】

次いで、電気信号は、T / R 切り換え回路308を経て受信機312に送られる。受信機312は、受信した信号を増幅し、且つデジタル化し、利得補償などの別の機能を提供する。異なるタイミングで各々のトランステューサ素子によって受信された後方散乱波に対応するデジタル化された受信信号は、組織を通る音響経路の長さによって左右される。また、デジタル化された受信信号は後方散乱波の振幅及び位相の情報を保存する。

【0073】

デジタル化された信号はビームフォーマ314に送られる。制御プロセッサ316は、コマンドデータをビームフォーマ314に送る。ビームフォーマ314はコマンドデータを利用して、典型的には走査線に沿って透過された以前の超音波ビームのポイントと操舵角とに対応する操舵角でトランステューサセンブリ306の表面上のポイントから発された受信ビームを形成する。ビームフォーマ314は、制御プロセッサ316からのコマンドデータの命令に従って時間遅延及び集束を行うことによって、適宜の受信信号で動作して、患者322の体内の走査線に沿ったサンプル値に対応する受信ビーム信号を生成する。受信ビーム信号を生成するため、様々なトランステューサ素子から受信した信号の位相、振幅、及びタイミング情報が利用される。

【0074】

受信ビーム信号は処理サブシステム294に送られる。復調器318は受信ビーム信号を復調して、走査線に沿ったサンプル値に対応する一対のI及びQ復調データ値を生成する。復調は、受信ビーム信号の位相及び振幅を基準周波数と比較することによって達成される。I及びQ復調データ値は、受信信号の位相及び振幅情報を保存する。

【0075】

復調データは撮像モードプロセッサ320に伝送される。撮像モードプロセッサ320はパラメータ評価技術を用いて、復調データから走査シーケンスフォーマットで撮像パラメータ値を生成する。撮像パラメータには、例えばBモード、カラー音速モード、スペクトルドップラーモード、及び組織速度撮像モードなどの可能な様々な撮像モードに対応するパラメータが含まれていても良い。撮像パラメータ値はスキャンコンバータ322に送られる。スキャンコンバータ322は、走査シーケンスフォーマットからディスプレーフォーマットへの変換を行うことによって、パラメータデータを処理する。変換には、パラメータデータに補間動作を行ってディスプレーフォーマットでディスプレー・ピクセルデータを生成することも含まれる。

【0076】

走査変換ピクセルデータはディスプレープロセッサ324に送られ、これは走査変換ピクセルデータにいずれかの最終的又は暫定的なフィルタリングを行って、走査変換ピクセルデータにグレースケール又はカラーを指定し、且つディスプレー300に表示するためにデジタルピクセルデータをアナログデータに変換する。ディスプレー300に表示されたデータに基づいて、ユーザーが超音波撮像システム290とインターフェース連絡できるように、ユーザーインターフェース302が制御プロセッサ316に結合される。

【0077】

更に、撮像システム290、収集サブシステム292、及び/又は処理サブシステム294によって実行し得るような前述の実施例、説明内容及び工程ステップを、汎用又は専用コンピュータなどのプロセッサベースシステムで適宜のコードにより実施しても良い。更に、本発明の異なる実装形態が、本明細書に記載のステップの一部又は全部を異なる順序で、又は概ね同時に、すなわち並行して実行しても良いことにも留意されたい。更に、諸機能は、それらに限定されないがC++又はJava(商標)を含む多様なプログラミング言語で実装される。このようなコードは、プロセッサベースのシステムによりアクセスして保存されたコードを実行し得る、データレジストリチップ、ローカル又はリモートハードディスク、光ディスク(すなわちCD又はDVD)、メモリ、又はその他の媒体な

10

20

30

40

50

どの1つ又は複数の有形の機械読み取り可能媒体に保存され、又は格納されるように構成される。有形媒体は命令がプリントされた紙、又はその他の適宜の媒体であっても良いことに留意されたい。例えば、命令を紙又はその他の媒体の光学走査により電子的に取り込み、次いでコンパイル、解読、又は必要ならば適宜の方法で処理し、その後データレジストリ298又はメモリに保存する。

【0078】

上述の検出器モジュール形成方法、及び検出器モジュールの様々な実施形態は、二次元高密度のタイリング可能なセンサアレイを形成する能力を劇的に高める。具体的には、A S I C内に貫通シリコンビア(T S V)を使用することで、電力信号、接地信号、アナログ信号、及び/又はデジタル信号をダイの真下にルーティングすることが可能になる。また、上述の方法によって、高温接着工程を用いてA S I Cの上部にセンサアレイを接着し、センサ積層体を形成することが可能になる。また、貫設されたT S Vを有するA S I Cの上部にセンサを直接積層することで、フリップチップダイと同様に取り扱い可能なタイリング可能な素子を形成することが可能になる。

10

【0079】

更に、複数のセンサ積層体は、基板に接着してチップ間の間隔が極めて密な超高密度検出器モジュールを製造するためのフリップチップはんだであっても良い。また、これらの検出器モジュールをプラグ接続可能な検出器モジュールとして形成することができる。そしてこれらのプラグ接続可能な検出器モジュールを、より大型のタイリング可能なアレイを作製するために使用できる。このパッケージ概念により、積層体全体が取り付けられる場合に相互接続がリフローしないように高密度検出器アレイを作製可能になる。また、検出器モジュールを基板にプラグ接続するか、又ははんだ付けすることによって、F R U 検出器モジュールを形成可能である。また、この方法はセンサ積層体をインターポーラ上に作製し、この積層体をA S I C上に結合するのに役立つ。更に、携帯システムで使用する輪郭が極めて小さい小型パッケージを作製するためにこのパッケージ概念を利用できる。

20

【0080】

本明細書では、本発明のある特定の特徴を図示し、記載したが、当業者には多くの修正や変更が考えられよう。従って、このような修正や変更は、本発明の真の趣旨に含まれることを意図するものである。

30

【符号の説明】

【0081】

- 1 0 センサモジュールの形成方法のフローチャート
- 1 2 センサアレイを配置するステップ
- 1 6 センサアレイの第1の面
- 1 8 センサアレイの第2の面
- 2 0 接触パッド
- 2 2 相互接続層
- 2 4 再配線層
- 2 6 集積回路
- 2 8 接触パッド
- 3 0 貫通ビア
- 3 2 接触パッド
- 3 4 金属線
- 3 6 接着手段
- 3 8 センサ積層体を形成するステップ
- 4 0 センサ積層体
- 4 2 基板
- 4 4 金属パッド
- 4 6 はんだバンブ
- 4 8 金属パッド

40

50

5 0	形成されたセンサモジュールを示すステップ	
5 2	センサモジュール	
6 0	センサモジュール	
6 2	センサアレイ	
6 3	センサアレイとインターポーヴとの積層体	
6 4	インターポーヴ	
6 6	接触パッド	
6 8	相互接続層	
7 0	再配線層	10
7 2	集積回路	
7 4	接触パッド	
7 6	貫通ビア	
7 8	接触パッド	
8 0	金属線	
8 1	センサ積層体	
8 2	接着手段	
8 4	基板	
8 6	金属パッド	
8 8	はんだバンプ	
9 0	金属パッド	20
1 0 0	貫通シリコンビア (TSV) を有する集積回路	
1 0 2	集積回路	
1 0 4	TSV	
1 1 0	貫通シリコンビア (TSV) を有する集積回路	
1 1 2	集積回路	
1 1 4	TSV	
1 2 0	貫通シリコンビア (TSV) を有する集積回路	
1 2 2	集積回路	
1 2 4	TSV	
1 3 0	貫通シリコンビア (TSV) を有する集積回路	30
1 3 2	集積回路	
1 3 4	TSV	
1 5 0	検出器モジュール	
1 5 2	基板	
1 5 4	結合手段	
1 5 6	金属パッド	
1 6 0	検出器モジュール	
1 6 2	基板	
1 6 4	結合手段	
1 6 6	金属パッド	40
1 7 0	大面積検出器アレイ	
1 7 2	マザーボード	
1 7 4	ソケット	
1 8 0	大面積検出器アレイ	
1 8 2	共通システム基板	
1 8 4	制御電子素子	
1 8 6	はんだバンプ	
1 8 8	フロントエンド電子素子	
1 9 0	はんだバンプ	
2 0 0	大面積検出器アレイの平面図	50

2 0 1	第 1 のタイミング可能な検出器モジュール	
2 0 2	第 2 のタイミング可能な検出器モジュール	
2 0 3	能動アレイ	
2 0 4	信号接続	
2 0 6	センサ積層体	
2 0 7	センサアレイ	
2 0 8	インターポーザ	
2 0 9	接触パッド	
2 1 0	はんだバンプ	
2 1 1	接触パッド	10
2 1 2	接触パッド	
2 1 3	金属線	
2 1 4	集積回路	
2 1 5	接触パッド	
2 1 6	はんだバンプ	
2 1 7	金属パッド	
2 1 8	はんだバンプ	
2 1 9	金属パッド	
2 2 0	基板	
2 2 2	大面積検出器アレイ	20
2 2 3	検出器モジュール	
2 2 4	接触パッド	
2 2 5	はんだバンプ	
2 2 6	共通システム基板	
2 2 7	制御電子素子	
2 2 8	はんだバンプ	
2 2 9	フロントエンド電子素子	
2 3 0	インターポーザを有するセンサモジュールを形成する方法	
2 3 1	はんだバンプ	
2 3 2	インターポーザ	30
2 3 4	インターポーザの第 1 の面	
2 3 6	インターポーザの第 2 の面	
2 3 8	貫通ビア	
2 4 0	接触パッド	
2 4 2	接触パッド	
2 4 4	第 1 の補強材	
2 4 6	センサ層	
2 4 8	センサアレイ	
2 5 0	支持層	
2 5 2	センサ素子	40
2 5 4	切り口	
2 5 6	センサアレイとインターポーザとの積層体	
2 5 8	第 2 の補強材	
2 6 0	センサ積層体	
2 7 0	検出器モジュール	
2 7 2	相互接続層	
2 7 4	再配線層	
2 7 6	集積回路	
2 7 8	スタッドバンプ	
2 8 0	検出器モジュール	50

2 8 2	銅ピラー	
2 9 0	医用撮像システム	
2 9 2	収集サブシステム	
2 9 4	処理サブシステム	
2 9 8	データリポジトリ	
3 0 0	ディスプレー	
3 0 2	ユーザーインターフェース	
3 0 6	トランステューサアセンブリ	
3 0 8	送信 / 受信 (T / R) 切り替え回路	
3 1 0	送信機	10
3 1 2	受信機	
3 1 4	ビームフォーマ	
3 1 6	制御プロセッサ	
3 1 8	復調器	
3 2 0	撮像モードプロセッサ	
3 2 2	スキャンコンバータ	
3 2 4	ディスプレープロセッサ	
3 2 6	リモート接続サブシステム	
3 2 8	ウェブサーバ	
3 3 0	インターフェース	20
3 3 2	患者	
3 3 4	画像ワークステーション	

【図1】

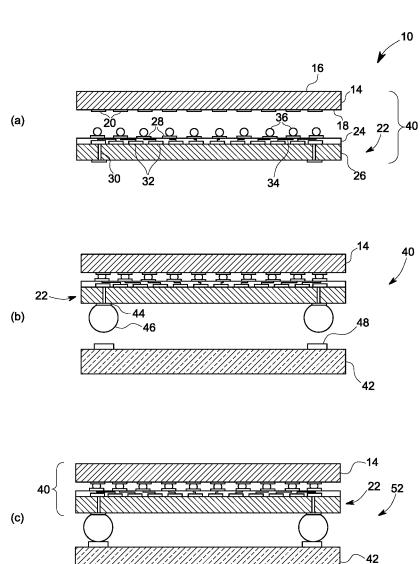


FIG. 1

【図2】

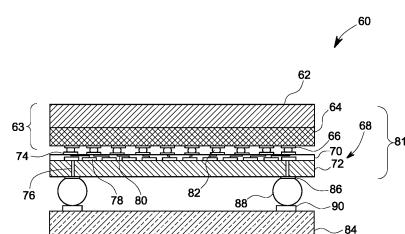


FIG. 2

【図3】

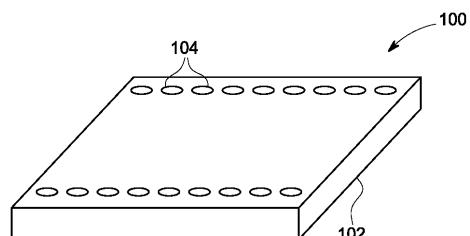


FIG. 3

【図4】

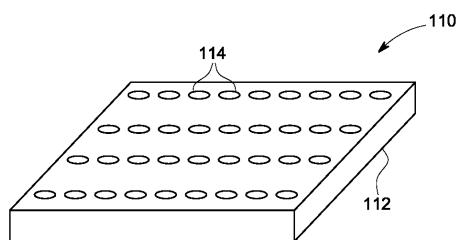


FIG. 4

【図6】

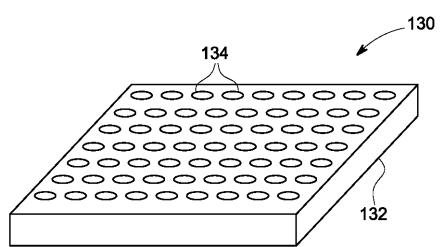


FIG. 6

【図5】

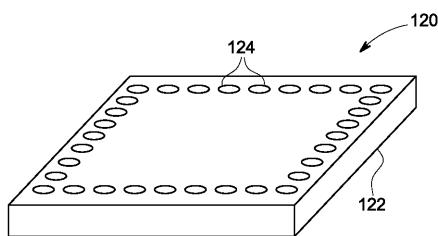


FIG. 5

【図7】

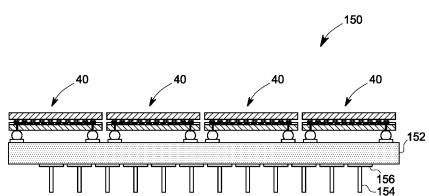


FIG. 7

【図8】

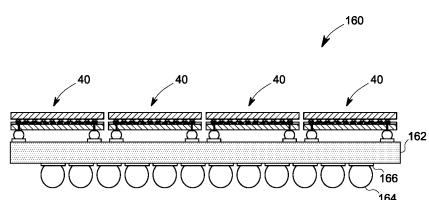


FIG. 8

【図10】

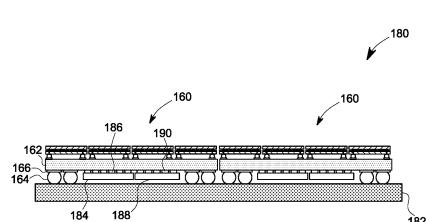


FIG. 10

【図9】

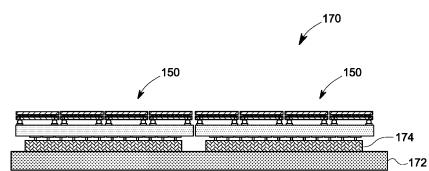


FIG. 9

【図11】

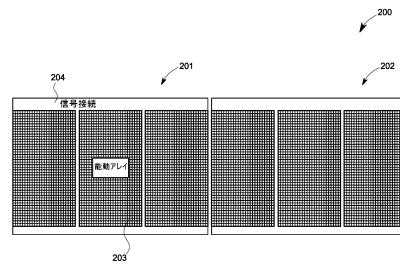


FIG. 11

【図12】

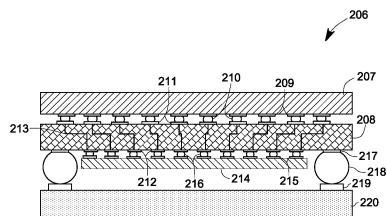


FIG. 12

【図13】

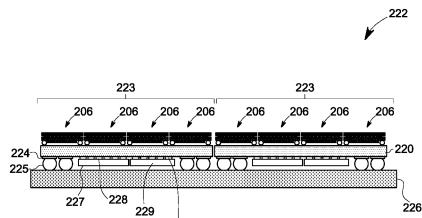


FIG. 13

【図14】

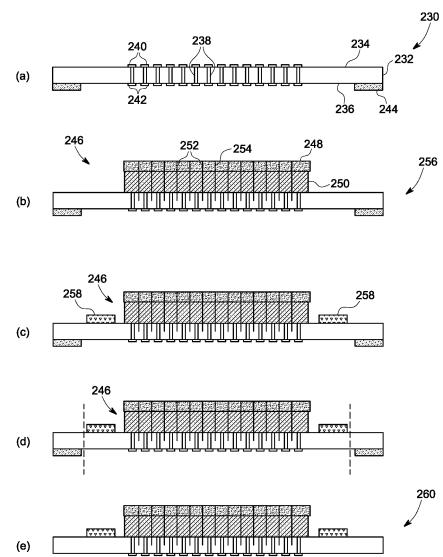


FIG. 14

【図15】

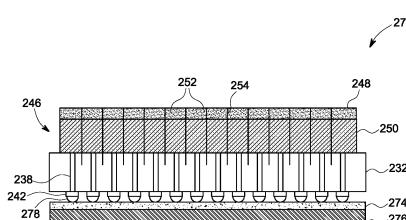


FIG. 15

【図17】

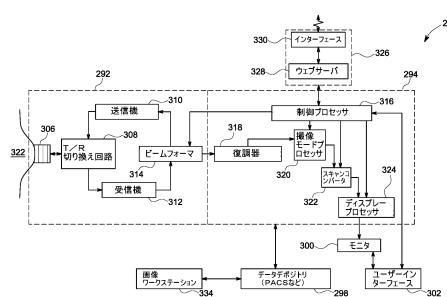


FIG. 17

【図16】

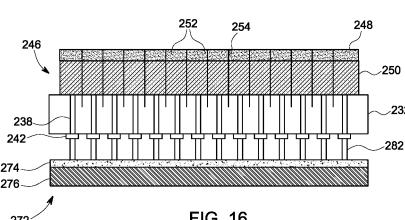


FIG. 16

フロントページの続き

(51)Int.Cl.	F I
H 01 L 27/146 (2006.01)	H 01 L 27/14 F
H 01 L 27/14 (2006.01)	H 01 L 27/14 D

- (72)発明者 ジョン・エリック・カジック
 アメリカ合衆国、ニューヨーク州・12309、ニスカユナ、ビルディング・ケイ1-3エイ59
 、ワン・リサーチ・サークル、ゼネラル・エレクトリク・カンパニイ・グローバル・リサーチ
- (72)発明者 ロウェル・スコット・スミス
 アメリカ合衆国、ニューヨーク州・12309、ニスカユナ、ビルディング・ケイ1-3エイ59
 、ワン・リサーチ・サークル、ゼネラル・エレクトリク・カンパニイ・グローバル・リサーチ
- (72)発明者 チャールズ・エドワード・バウムガートナー
 アメリカ合衆国、ニューヨーク州・12309、ニスカユナ、ビルディング・ケイ1-3エイ59
 、ワン・リサーチ・サークル、ゼネラル・エレクトリク・カンパニイ・グローバル・リサーチ
- (72)発明者 ロバート・ギデオン・ウォドニキ
 アメリカ合衆国、ニューヨーク州・12309、ニスカユナ、ビルディング・ケイ1-3エイ59
 、ワン・リサーチ・サークル、ゼネラル・エレクトリク・カンパニイ・グローバル・リサーチ
- (72)発明者 ライエット・アン・フィッシャー
 アメリカ合衆国、ニューヨーク州・12309、ニスカユナ、ビルディング・ケイ1-3エイ59
 、ワン・リサーチ・サークル、ゼネラル・エレクトリク・カンパニイ・グローバル・リサーチ
- (72)発明者 チャールズ・ジェラルド・ウォイチック
 アメリカ合衆国、ニューヨーク州・12309、ニスカユナ、キャサリンズ・ウッズ・ドライブ、
 1011番
- (72)発明者 ロバート・スティーブン・レワンドウスキ
 アメリカ合衆国、ニューヨーク州・12010、アムステルダム、カウンティ・ハイウェイ・12
 6、978番

審査官 西出 隆二

- (56)参考文献 特開2003-264280(JP, A)
 特開2004-265884(JP, A)
 特開2005-026419(JP, A)
 特開平05-207341(JP, A)
 特開2008-161689(JP, A)

(58)調査した分野(Int.Cl., DB名)

G 01 T	7 / 00
A 61 B	6 / 00
A 61 B	6 / 03
H 01 L	27 / 14
H 01 L	27 / 144
H 01 L	27 / 146
H 01 L	31 / 10