



(19) RU⁽¹¹⁾ 2 231 920⁽¹³⁾ C2
(51) МПК⁷ H 03 K 5/26

РОССИЙСКОЕ АГЕНТСТВО
ПО ПАТЕНТАМ И ТОВАРНЫМ ЗНАКАМ

(12) ОПИСАНИЕ ИЗОБРЕТЕНИЯ К ПАТЕНТУ РОССИЙСКОЙ ФЕДЕРАЦИИ

(21), (22) Заявка: 2002108080/09, 29.03.2002

(24) Дата начала действия патента: 29.03.2002

(43) Дата публикации заявки: 20.09.2003

(46) Дата публикации: 27.06.2004

(56) Ссылки: SU 663096, 25.05.1975. RU 2178207 C1, 10.01.2002. US 3790881, 05.02.1974. US 5912728 A, 15.06.1999.

(98) Адрес для переписки:
432027, г.Ульяновск, ул. Северный Венец, 32,
УлГТУ, проректору по НИР

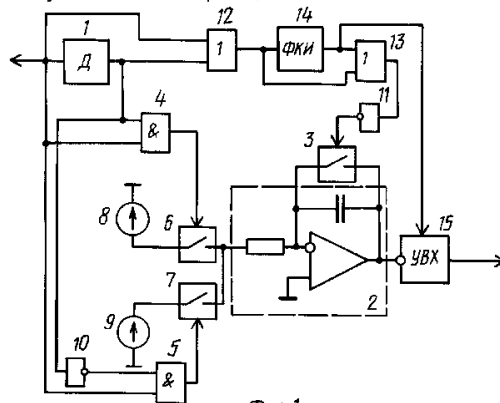
(72) Изобретатель: Казаков М.К. (RU),
Маслова Е.И. (RU), Хлынов А.Н. (RU)

(73) Патентообладатель:
Ульяновский государственный технический
университет (RU)

(54) УСТРОЙСТВО ДЛЯ СРАВНЕНИЯ ДЛИТЕЛЬНОСТЕЙ ДВУХ РАЗНОВРЕМЕННЫХ ИМПУЛЬСОВ

(57) Изобретение относится к измерению параметров импульсных сигналов. Технический результат заключается в обеспечении возможности сравнения длительностей двух соседних разновременных импульсов из импульсной последовательности. Устройство содержит делитель частоты входных импульсов (Д) (1), интегрирующий операционный усилитель (ОУ) (2), ключи (К) (3, 6, 7), логические ячейки 2И (4, 5), 2ИЛИ (12, 13), источники отрицательного (8) и положительного (9) постоянных напряжений, логические инверторы (10, 11), формирователь короткого импульса (ФКИ) (14), устройство выборки-хранения (УВХ) (15). Для сравнения производится преобразование каждого из двух соседних разновременных импульсов в напряжение с помощью интегратора ОУ (2).

Остаточное напряжение на интеграторе ОУ (2) пропорционально разности длительностей импульсов. 1 з.п. ф-лы, 2 ил.





(19) **RU** ⁽¹¹⁾ **2 231 920** ⁽¹³⁾ **C2**
(51) Int. Cl.⁷ **H 03 K 5/26**

RUSSIAN AGENCY
FOR PATENTS AND TRADEMARKS

(12) **ABSTRACT OF INVENTION**

(21), (22) Application: 2002108080/09, 29.03.2002

(24) Effective date for property rights: 29.03.2002

(43) Application published: 20.09.2003

(46) Date of publication: 27.06.2004

(98) Mail address:
432027, g.Ul'janovsk, ul. Severnyj Venets,
32, UIGTU, prorektoru po NIR

(72) Inventor: **Kazakov M.K. (RU),
Maslova E.I. (RU), Khlynov A.N. (RU)**

(73) Proprietor:
**Ul'janovskij gosudarstvennyj tekhnicheskij
universitet (RU)**

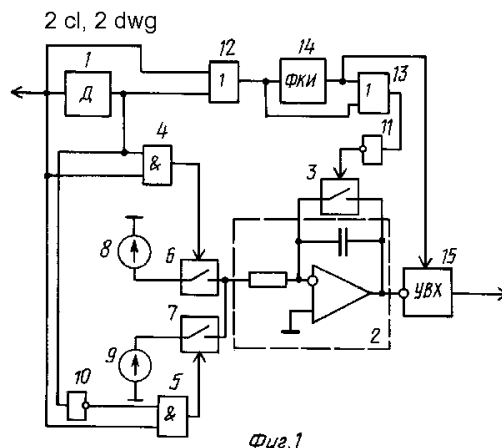
(54) **DEVICE FOR COMPARING LENGTH OF DIVERSE PULSES**

(57) Abstract:

FIELD: measurement of pulse signal parameters.

SUBSTANCE: device has input pulse frequency divider 1, integrating operational amplifier 2, switches 3, 6, 7, 2AND (4, 5), and 2OR (12, 13) gates, negative (8) and positive (9) dc voltage supplies, short-pulse shaper 14, and retrieval-storage device 15. For comparison each of two adjacent diverse pulses is converted into voltage by means of integrator of operational amplifier 2. Residual voltage across integrator of operational amplifier 2 is proportional to difference in pulse lengths.

EFFECT: provision for comparing two adjacent diverse pulses of pulse train.



Изобретение относится к электроизмерительной технике, в частности к измерению параметров импульсных сигналов.

При проведении патентного поиска аналогов предлагаемого решения авторами не обнаружено.

Технический результат - обеспечение возможности сравнения длительностей двух соседних (т.е. разновременных) импульсов из импульсной последовательности.

Указанный технический результат достигается тем, что в устройстве для сравнения длительностей двух разновременных импульсов особенность заключается в том, что оно содержит интегрирующий операционный усилитель, в цепь отрицательной обратной связи которого включен первый ключ, а вход через второй ключ подключен к источнику отрицательного напряжения и через третий ключ - к источнику положительного напряжения, делитель частоты входных импульсов, вход которого подключен к первой, второй логическим ячейкам 2И, а также - к первой логической ячейке 2ИЛИ, а выход подсоединен к первой логической ячейке 2И и к первой логической ячейке 2ИЛИ непосредственно, а ко второй логической ячейке 2И - через первый логический инвертор, выход первой логической ячейки 2И подключен к входу управления второго ключа, а выход второй логической ячейки 2И подключен к входу управления третьего ключа, выход интегрирующего операционного усилителя соединен с устройством выборки-хранения, выход которого является выходом предлагаемого устройства, выход первой логической ячейки 2ИЛИ соединен с входом второй логической ячейки 2ИЛИ и через формирователь короткого импульса - с входом управления третьего ключа, выход формирователя короткого импульса соединен с входом второй логической ячейки 2ИЛИ, выход которой через второй логический инвертор подсоединен к входу управления первого ключа.

Проведенный анализ уровня техники позволил установить, что заявителем не обнаружено аналога, характеризующегося признаками, тождественными всем признакам заявленного изобретения, а определение из перечня аналогов прототипа позволило выявить совокупность существенных по отношению к усматриваемому заявителем техническому результату отличительных признаков в заявленном устройстве, изложенных в формуле изобретения. Следовательно, заявляемое изобретение соответствует условию "новизна".

Для проверки соответствия заявленного изобретения условию "изобретательский уровень" заявитель провел дополнительный поиск известных решений, чтобы выявить признаки, совпадающие с отличительными от прототипа признаками заявленного устройства. Результаты поиска показали, что заявленное изобретение не вытекает для специалиста явным образом из известного уровня техники, поскольку из уровня техники, определенного заявителем, не выявлено влияние предусматриваемых существенными признаками заявленного изобретения преобразований на достижение технического результата. Следовательно, заявленное изобретение соответствует условию

"изобретательский уровень"

На чертежах представлено: на фиг.1 показана схема предлагаемого устройства; на фиг.2 приведены временные диаграммы, поясняющие работу устройства.

5 Устройство (фиг.1) содержит делитель частоты входных импульсов 1, интегрирующий операционный усилитель (ОУ) 2, первый ключ 3, первую 4 и вторую 5 логические ячейки 2И, второй 6 и третий 7 ключи, источники отрицательного 8 и положительного 9 постоянных напряжений, первый 10 и второй 11 логические инверторы, первую 12 и вторую 13 логические ячейки 2ИЛИ, формирователь короткого импульса 14, устройство выборки-хранения 15.

15 Устройство работает следующим образом. Входные импульсы (например, первый длительностью Δt_1 и второй длительностью Δt_2 (фиг.2,а)) подаются на вход делителя частоты 1, который уменьшает частоту этих импульсов в два раза (фиг.2,б). На входы первой ячейки 2И 4 подаются входные импульсы и сигнал с выхода делителя 1, поэтому на выходе этой ячейки сигнал "1" присутствует в течение действия только первого входного импульса (фиг.2,в). На входы второй ячейки 2И 5 кроме входных импульсов подаются инвертированные (с помощью логического инвертора 10) импульсы с выхода делителя 1, поэтому на выходе этой ячейки сигнал "1" присутствует в течение действия только второго входного импульса (фиг.2,г).

30 Сигналы с ячеек 4 и 5 подаются на входы управления второго 6 и третьего 7 ключей. Ключ 6 подключает к входу интегрирующего ОУ 2 источник отрицательного напряжения 8. Напряжение на выходе интегрирующего ОУ 2 возрастает в течение времени Δt_1 по линейному закону до напряжения u_1 (фиг.2,д), которое прямо пропорционально длительности импульса:

$$u_1 = k \Delta t_1, \quad (1)$$

40 где $k = \text{const}$ - коэффициент пропорциональности, определяемый параметрами интегрирующего ОУ 2.

В интервале времени Δt_2 к входу интегрирующего ОУ 2 (с помощью третьего ключа 7) подключается источник положительного напряжения 9 (напряжения источников 8 и 9 по абсолютной величине должны быть равны). Интегрирование происходит в обратную сторону, причем если бы оно осуществлялось с нулевого уровня, то процесс происходил бы до напряжения u_2 (фиг.2д):

$$u_2 = k \Delta t_2. \quad (2)$$

55 Суммарное напряжение на выходе узла 2 за время ($\Delta t_1 + \Delta t_2$) с учетом (1) и (2) будет равно:

$$\Delta u = u_1 - u_2 = k \Delta t_1 - k \Delta t_2 = k \Delta t, \quad (3)$$

где Δt - разность (по длительности) между двумя соседними импульсами.

60 Входные импульсы (фиг.2,а) и напряжение с выхода делителя 2 (фиг.2,б) подаются на первую логическую ячейку 2ИЛИ 12, поэтому ее выходное напряжение имеет вид, показанный на фиг.2,е. Задним фронтом этого напряжения запускается формирователь короткого импульса 14, вырабатывающий импульс (фиг.2,ж), с помощью которого

напряжение (3) запоминается устройством выборки-хранения (УВХ) 15. Оно выполняется инвертирующим с целью изменения знака напряжения (3). Дело в том, что при $\Delta t_2 > \Delta t_1$ это напряжение отрицательно (фиг.2,д). Таким образом, выходное напряжение устройства прямо пропорционально разности длительностей разновременных импульсов:

$$U_{\text{взх}} = k_c \Delta t.$$

Напряжения с выхода ячейки 12 (фиг.2,е) и с выхода формирователя 14 (фиг.2,ж) подаются на вторую логическую ячейку 2ИЛИ 13, выходное напряжение которой показано на фиг.2,з. Оно подается через второй логический инвертор 11 на вход управления первого ключа 3, благодаря чему разряжается конденсатор интегрирующего ОУ 2. С приходом следующего входного импульса (третий импульс на фиг.2,а) цикл повторяется.

Формирователь 14 может быть выполнен на основе одновибратора (ждущего мультивибратора), а УВХ - с использованием известных схем на основе ключа, конденсатора и операционных усилителей.

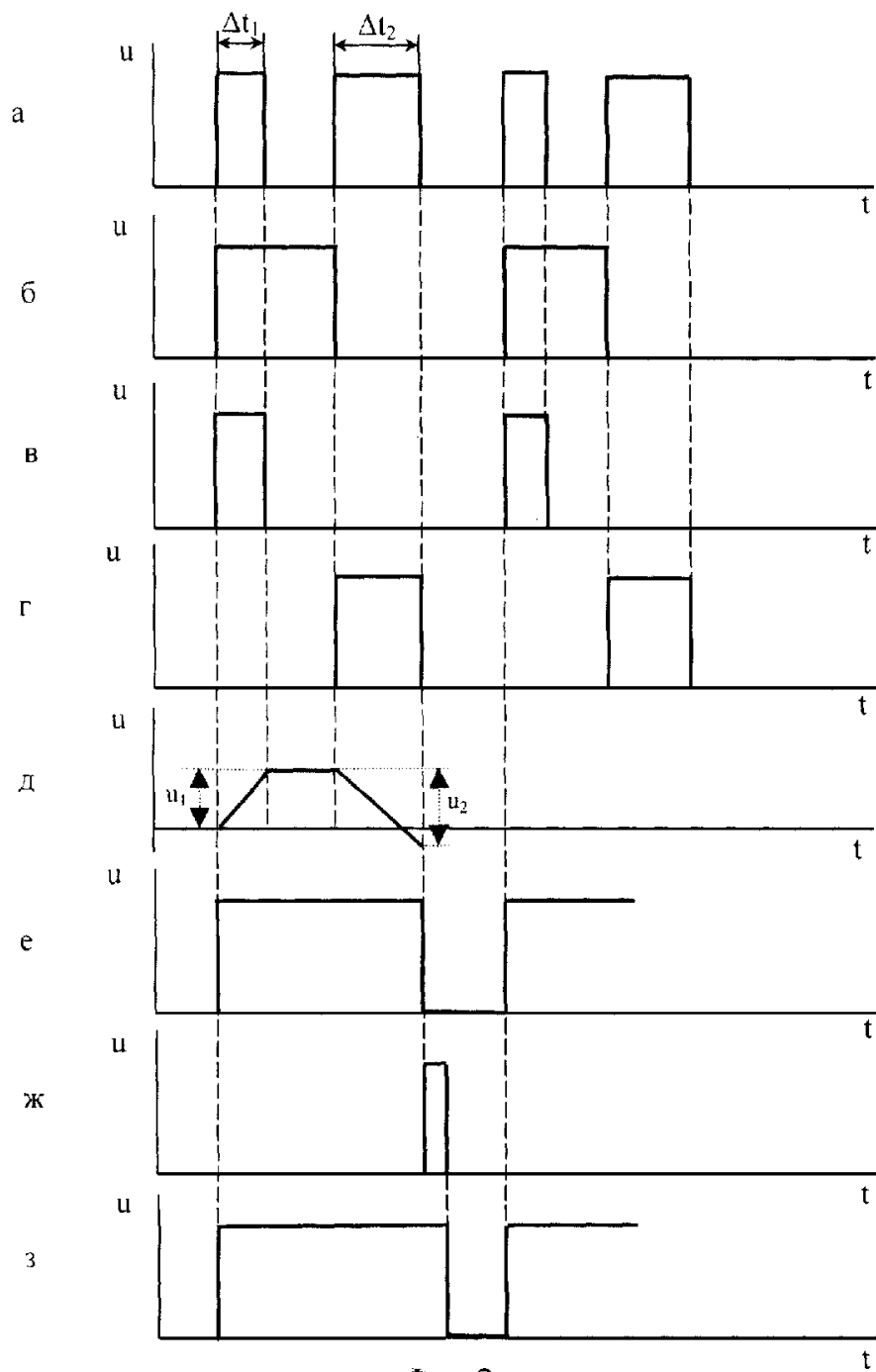
Таким образом, для заявленного устройства в том виде, как оно охарактеризовано в изложенной ниже формуле изобретения, подтверждена возможность его осуществления с помощью описанных в заявке средств. Также устройство, воплощающее заявленное изобретение при его осуществлении, способно обеспечить достижение усматриваемого заявителем технического результата, заключающегося в сравнении длительностей двух разновременных импульсов, что может использоваться, например, в различных устройствах электроизмерительной техники и автоматики.

Следовательно, заявленное изобретение соответствует условию "промышленная применимость".

Формула изобретения:

1. Устройство для сравнения длительностей двух разновременных импульсов, отличающееся тем, что содержит интегрирующий операционный усилитель, в цепь отрицательной обратной связи которого включен первый ключ, а вход через второй ключ подключен к источнику отрицательного напряжения и через третий ключ к источнику положительного напряжения, делитель частоты входных импульсов, вход которого подключен к первой и второй логическим ячейкам 2И, а также к первой логической ячейке 2ИЛИ непосредственно, а ко второй логической ячейке 2И через первый логический инвертор, выход первой логической ячейки 2И подключен к входу управления второго ключа, а выход второй логической ячейки 2И подключен к входу управления третьего ключа, выход интегрирующего операционного усилителя соединен с устройством выборки-хранения, выход которого является выходом устройства для сравнения длительностей двух разновременных импульсов, выход первой логической ячейки 2ИЛИ соединен с одним входом второй логической ячейки 2ИЛИ, при этом выходным напряжением первой логической ячейки 2ИЛИ запускается формирователь короткого импульса, с помощью которого напряжение, пропорциональное разности длительностей соседних импульсов, в виде суммарного напряжения на выходе интегрирующего операционного усилителя запоминается устройством выборки-хранения, выход формирователя короткого импульса соединен с другим входом второй логической ячейки 2ИЛИ, выход которой через второй логический инвертор соединен с входом управления первого ключа.

2. Устройство для сравнения длительностей двух разновременных импульсов по п.1, отличающееся тем, что коэффициент деления делителя частоты входных импульсов выбирается равным двум.



Фиг.2