

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2013-215043
(P2013-215043A)

(43) 公開日 平成25年10月17日(2013.10.17)

(51) Int.Cl.

H02M 7/483 (2007.01)
H02M 7/48 (2007.01)

F 1

H02M 7/483
H02M 7/48

テーマコード(参考)

5H007

M

審査請求 未請求 請求項の数 3 O L (全 10 頁)

(21) 出願番号
(22) 出願日特願2012-83932(P2012-83932)
平成24年4月2日(2012.4.2)(71) 出願人 000005234
富士電機株式会社
神奈川県川崎市川崎区田辺新田1番1号
(74) 代理人 100150441
弁理士 松本 洋一
(72) 発明者 滝沢 脍毅
神奈川県川崎市川崎区田辺新田1番1号
富士電機株式会社内
F ターム(参考) 5H007 AA17 BB06 CA01 CB02 CB05
CC04 CC06 FA13 FA19 GA08

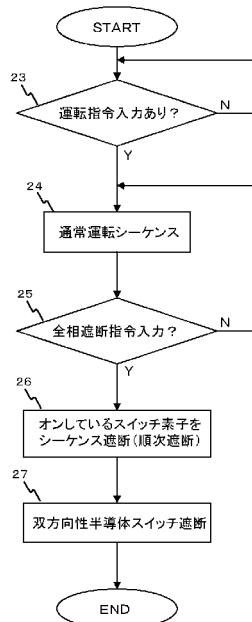
(54) 【発明の名称】マルチレベル電力変換装置

(57) 【要約】

【課題】直流電源の中点に双方向スイッチを接続する構成のマルチレベル電力変換回路で、装置の遮断を行う場合、半導体スイッチを一括遮断すると半導体スイッチに過電圧が印加され、破壊の恐れがある。

【解決手段】直流電源部の中間電位点である中点に双方向性の半導体スイッチを接続したマルチレベルの電力変換回路において、事前に決められたシーケンス、あるいはその時の電圧、電流の状態に応じたシーケンスに基づき、時間差をもって順番に半導体スイッチのゲートを遮断し、最後に遮断させる半導体スイッチを直流電源部の中点に接続されている双方向性の半導体スイッチとする。その結果、最小限の電圧変動によって運転状態から停止状態への移行を可能とする。

【選択図】図1



【特許請求の範囲】

【請求項 1】

直流から交流、もしくは交流から直流に変換する電力変換回路であって、正極端子と、負極端子と、前記正極端子と前記負極端子との中間電位点である中点端子とを備えた直流電源と、1相分の回路として前記直流電源の正極端子と負極端子との間に接続するダイオードを逆並列接続した半導体スイッチを少なくとも4個直列に接続した半導体スイッチ直列回路と、前記直流電源の中点端子と前記半導体スイッチ直列回路の中間接続点との間に接続された双方向性にスイッチングが可能な双方向スイッチと、前記直列接続された半導体スイッチ群の半導体スイッチ同士が接続されている電位を出力する端子と前記双方向性スイッチの前記直流電源側に接続されていない側の端子との間に接続されたダイオードを逆並列接続した半導体スイッチ又はコンデンサ、又は両方を含んだ回路を接続した回路構成のマルチレベル電力変換回路であって、前記電力変換回路を動作状態から停止させる場合、所定のシーケンス動作に基づき半導体スイッチを順々に遮断し、最後に遮断させる半導体スイッチは前記双方向性スイッチとすることを特徴とするマルチレベル電力変換装置。

【請求項 2】

前記半導体スイッチを遮断させるシーケンス動作は、オンしている半導体スイッチを所定の時間ごとに1素子ずつ順々に遮断させることを特徴とする請求項1に記載のマルチレベル電力変換装置。

【請求項 3】

前記マルチレベル電力変換回路として、5レベル以上のマルチレベル電力変換回路を用いることを特徴とする請求項1又は2に記載のマルチレベル電力変換装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、直流を交流に変換又は交流を直流に変換するマルチレベル電力変換装置の制御方式に関し、特に装置を安全に遮断する遮断制御方式に関する。

【背景技術】

【0002】

図4に、直流を交流に変換する電力変換回路である5レベルインバータの回路例を示す。1、2が直列に接続された直流電源(電圧は $2E_d \times 2$)で、正極電位をP、負極電位をN、中点電位をMとしている。一般に本直流電源を交流電源システムより構成する場合は、図示していない整流器と大容量のコンデンサで構成された直流電源を2個直列接続することによって構成することが可能である。

【0003】

S1、S2、S5、S6がP側電位とN側電位間に4個直列接続されているダイオードを逆並列接続した半導体スイッチとしてのIGBTである。S7とS8は、IGBT S1とS2との接続点とIGBT S5とS6との接続点との間に接続されたダイオードを逆並列接続したIGBTである。S9は直流電源の1と2の直列接続点であるM電位とIGBT S7とS8の直列接続点との間に接続された双方向性の半導体スイッチで、図4に示すように逆耐圧を有するIGBTを逆並列接続するか、もしくは図9(a)、図9(b)に示すように逆耐圧を有しないIGBT Q1、Q2とダイオードD1、D2とを組み合わせて構成できる。図9(a)はIGBT Q1、Q2のコレクタ同士を共通接続した構成で、図9(b)はIGBT Q1、Q2のエミッタ同士を共通接続した構成である。

【0004】

また10がフライングキャパシタと呼ばれるコンデンサで、その両端の平均的な電圧は E_d に制御され、その充放電現象を利用して直流電源1又は2の中間電位の出力を実現する。これら回路群11UがU相の回路で、V相用の回路11V、W相用の回路11Wにも同じ回路を用いることにより3相のインバータを構成する。

【0005】

10

20

30

40

50

12が本システムの負荷例である交流電動機である。本回路構成とすることで、変換器の出力端子13の電位は、P電位、N電位、M電位、及び半導体スイッチのオンオフとコンデンサ10の電圧を利用してP電位(2Ed) - EdとN電位(-2Ed) + Edの直流電源1又は2の中間電位を出力することが可能となるため、5レベル出力のインバータとなる。図10に出力電圧(Vout)波形例を示す。

【0006】

本方式は2レベルタイプのインバータに対して、低次の高調波成分が少ないとや、半導体スイッチのスイッチング損失が低減することから、高効率システムの構築が可能となる。

【0007】

また図5、図6には、図4に示す5レベルの変換回路などのマルチレベル変換回路の基本形となる回路を示す。図5は図4の回路におけるIGBT S2とS5を除去した構成である。また図6は、図4におけるIGBT S7とS9の機能を双方向性のスイッチS12とし、またIGBT S8とS9の機能を双方向性のスイッチS13とした構成である。図5の端子部16、17、又は図6の端子部18、19に、半導体スイッチなどからなる変換回路を追加することで5レベル以上のマルチレベル化が可能となる(図4ではIGBT S2とS5を接続した例となる)。

【0008】

図7にその応用回路として7レベルインバータの回路例1を示す。直流電源電圧(3Ed × 2)に対してIGBT S3のコレクタとIGBT S4のエミッタとの間に1単位の電圧分(Ed)に充電されるコンデンサ20を接続し、またIGBT S2のコレクタとIGBT S5のエミッタとの間には2単位の電圧(2Ed)に充電されるコンデンサ21を接続することで、7レベルの電位の出力が可能となる。

【0009】

また図8は、半導体スイッチの耐圧を全て等しくした場合の回路構成である。図7のIGBT S1とS6は4直列分、IGBT S7とS8とは2直列分が必要となる。この場合、静的な状態での各素子の電圧分担の均等化を図るために、一般的に各IGBTと並列に図示していない分圧抵抗を接続する。但し本抵抗の接続は、スイッチング時などの動的な状態での電圧均等化を図ることを目的としていないため、スイッチング時の電圧均等化は別途対策が必要となる。

また図11は7レベル変換回路の変形例として、図8のIGBT S7aとS7bの接続点とIGBT S8aとS8bとの接続点との間に、1単位分(Ed)の電圧に充電されるコンデンサ22を接続した構成である。

以上の5レベルインバータの回路例、およびマルチレベル回路の基本回路については、特許文献1に記載されている。

【先行技術文献】

【特許文献】

【0010】

【特許文献1】特表2009-525717号公報

【発明の概要】

【発明が解決しようとする課題】

【0011】

一般に3レベル以上のマルチレベル回路を適用したシステムにおいて、システム停止などで強制的な全相遮断を実施する際、例えば図12(a)に示す7レベルの回路の場合で、通常運転中(図12(a))ではIGBT S1a～S1d、S2、S3が導通して電流が交流出力へ流れている場合に、同時に全IGBT(S1a～S1d、S2、S3)のゲート遮断を実施すると、電流は図12(b)に示すように、IGBT S4、S5、S6a～S6dと逆並列接続されているダイオード側に転流する。その際、過渡的なサージ電圧を含めると6Ed以上の電圧が、IGBT S1aのコレクタとS3のエミッタとの間に印加される。

10

20

30

40

50

【 0 0 1 2 】

特に直列接続された I G B T S 1 a ~ S 1 d においては 4 E d 以上の電圧が印加されるが、この時、直列接続された素子の電圧分担が均等化されていれば、各素子に印加される電圧は E d 程度となる。直列接続されたこれらの I G B T を駆動するゲート駆動回路の信号伝達時間のばらつきや I G B T 自身のスイッチング特性のばらつきなどがあると、電圧分担に不均衡が生じ、特定の I G B T に過電圧が印加され、結果として電圧破壊を招くおそれがある。

【 0 0 1 3 】

このような電圧不均衡常態となった場合においても、半導体スイッチを破壊から防止するためには、高い電圧耐量をもった素子を適用すれば良いが、この場合、素子の大型化やコストアップといった課題が発生する。10

【 0 0 1 4 】

従って、本発明の課題は装置を遮断させるに際し、高い電圧耐量をもった素子を適用することなく、各半導体スイッチに過電圧が印加されないように、各半導体スイッチを遮断することで、装置の小型化と低価格化を図ることである。

【課題を解決するための手段】**【 0 0 1 5 】**

上述の課題を解決するために、第1の発明においては、直流から交流、もしくは交流から直流に変換する電力変換回路で、正極端子と、負極端子と、前記正極端子と前記負極端子との中間電位点である中点端子とを備えた直流電源と、1相分の回路として前記直流電源の正極端子と負極端子との間に接続するダイオードを逆並列接続した半導体スイッチを少なくとも 4 個直列に接続した半導体スイッチ直列回路と、前記直流電源の中点端子と前記半導体スイッチ直列回路の中間接続点との間に接続された双方向性にスイッチング可能な双方向スイッチと、前記直列接続された半導体スイッチ群の半導体スイッチ同士が接続されている電位を出力する端子と前記双方向性スイッチの前記直流電源側に接続されていない側の端子との間に接続されたダイオードを逆並列接続した半導体スイッチ又はコンデンサ、又は両方を含んだ回路を接続した回路構成のマルチレベル電力変換回路において、前記電力変換回路を動作状態から停止させる場合、所定のシーケンス動作に基づき半導体スイッチを順々に遮断し、最後に遮断させる半導体スイッチは前記双方向性スイッチとする。20

【 0 0 1 6 】

第2の発明においては、第1の発明における前記半導体スイッチを遮断させるシーケンス動作は、オンしている半導体スイッチを所定の時間ごとに1素子ずつ順々に遮断させる。30

【 0 0 1 7 】

第3の発明においては、第1又は第2の発明を適用する前記マルチレベル電力変換回路として、5 レベル以上のマルチレベル電力変換回路を用いる。

【発明の効果】**【 0 0 1 8 】**

本発明では、マルチレベル電力変換回路を停止させる時、所定のシーケンス動作に基づき半導体スイッチを順々に遮断し、最後に遮断させる半導体スイッチは直流電源の中点に接続された双方向性スイッチとする。40

この結果、強制停止時における半導体スイッチの全相遮断時においても、特定素子に高い電圧が印加することがなくなるため、電圧耐量の低いスイッチ素子を適用することが可能となり、結果、小型、低コストの装置を構築することが可能となる。

【図面の簡単な説明】**【 0 0 1 9 】**

【図1】本発明の第1の実施例を示すフローチャートである。

【図2】5 レベル電力変換回路における停止時の動作説明図1である。

【図3】5 レベル電力変換回路における停止時の動作説明図2である。50

【図4】5レベル電力変換回路を用いたインバータ回路図例である。

【図5】マルチレベル電力変換回路の基本形1である。

【図6】マルチレベル電力変換回路の基本形2である。

【図7】マルチレベル電力変換回路の基本形1を用いた7レベル電力変換回路の例である。
。

【図8】半導体スイッチの耐圧と同じにした場合の7レベル電力変換回路の例である。

【図9】双方向スイッチの構成例である。

【図10】5レベルインバータの出力線間電圧(V_{out})波形例である。

【図11】7レベル電力変換回路の変形例である。

【図12】7レベル電力変換回路の停止時の動作例である。

10

【発明を実施するための形態】

【0020】

本発明の要点は、直流電源部の中間電位点である中点に双方向性の半導体スイッチを接続したマルチレベルの電力変換回路において、事前に決められたシーケンス、あるいはその時の電圧、電流の状態に応じたシーケンスに基づき、時間差をもって順番に半導体スイッチのゲートを遮断し、最後に遮断させる半導体スイッチを直流電源部の中点に接続されている双方向性の半導体スイッチとする点である。その結果、最小限の電圧変動によって運転状態から停止状態への移行を可能とするものである。

【実施例1】

【0021】

図1に、本発明の実施例である通常の動作状態から主回路を停止させるための、動作フロー図を示す。ブロック23において、運転指令が入力された場合に、ブロック24における通常運転動作中に、ブロック25において強制停止における全相遮断するか否かを判断する。全相遮断を実施しない通常の動作の場合は、ブロック24に戻る。

20

【0022】

全相遮断を実施する場合は、ブロック26において、ある決められたシーケンスに基づき、オンしているスイッチ素子をある設定された時間ごとに順番に遮断し、最後に直流部の中点電位に接続されている双方向性の半導体スイッチを遮断する(27)。本双方向性の半導体スイッチは図2の主回路方式ではS9となる。

【0023】

図2に5レベル変換回路における全相遮断時の第1の動作例を示す。回路構成は図4と同じであるので、説明は省略する。図2(a)ではIGBT S1とS2が導通している状態である。この時、全相遮断指令に基づき、全てのIGBT S1、S2を同時に遮断すると、IGBT S5、S6のダイオードに環流するモードである図2(e)の状態となる。その際、IGBT S1には直流電源の電圧($2E_d \times 2$)からコンデンサ10の電圧 E_d を減算した電圧 $3E_d$ (実際はサージ分が重畠)が印加され、本IGBT S1を直列構成とした場合は、電圧のアンバランスにより素子破壊する恐れがある。

30

【0024】

その防止策として遮断順序をIGBT S1 IGBT S2 IGBT S8の順にある設定された時間ごとに遮断し、最後に双方向性スイッチS9を遮断することで、スイッチングが行われる各IGBTに印加される電圧は、IGBT S1、S6は直列接続したと仮定すると全てのIGBTに印加される電圧は $E_d + サージ分$ の電圧となる。但し、S1、S6には静的には、 $2E_d$ もしくは $3E_d$ の電圧が印加されるが、並列に抵抗を接続することで、電圧分担は図れる。

40

【0025】

以下IGBTをS1 S2 S8の順に遮断した時の動作を説明する。

IGBT S1、S2がオンしている状態(図2(a))即ち交流出力に直流電源1の電圧 $2E_d$ が出力されている状態からIGBT S1をオフすると、IGBT S1、S2を流れている電流は図2(b)に破線で示すように、直流電源のM点 双方向性IGBT S9 IGBT S8 コンデンサ10 IGBT S2 交流出力の経路となる。この時、交流出

50

力での電圧はコンデンサ 1 0 の電圧 E_d となり、IGBT S 1 に印加される電圧は直流電源 1 の電圧 $2E_d$ からコンデンサ 1 0 の電圧 E_d を減算した電圧 E_d となる。

【0026】

この状態からIGBT S 2 をオフすると、IGBT S 2 を流れていた電流は図 2 (c) に破線で示すように、直流電源の M 点 双方向性 IGBT S 9 IGBT S 8 IGBT S 5 のダイオード 交流出力の経路となる。この時交流出力電圧は直流電源の中点電位 M となり、IGBT S 2 に印加される電圧はコンデンサ 1 0 の電圧 E_d となる。

【0027】

この状態からIGBT S 8 をオフすると、IGBT S 8 を流れていた電流は図 2 (d) に破線で示すように、直流電源の M 点 双方向性 IGBT S 9 IGBT S 7 のダイオード コンデンサ 1 0 IGBT S 5 のダイオード 交流出力の経路となる。この時交流出力の電位は M 点電位 (零) からコンデンサ 1 0 の電圧を減算した電圧 - E_d となり、IGBT S 8 に印加される電圧はコンデンサ 1 0 の電圧 E_d となる。

10

【0028】

次に双方向性 IGBT 9 をオフさせると、交流出力の負荷電流は IGBT S 5 、 S 6 のダイオードを流れる経路に転流し、この時双方向性 IGBT S 9 に印加される電圧は E_d となる。この様に、オフ動作する IGBT には 1 単位の電圧 E_d が印加されるだけであり、高耐圧の半導体スイッチを使用することなく、安全に回路を遮断させることが可能となる。

20

【実施例 2】

【0029】

図 3 に 5 レベル変換回路における全相遮断時の第 2 の動作例を示す。回路構成は図 4 と同じであるので、説明は省略する。図 2 では IGBT S 1 、 S 2 がオンの状態から S 1 を先にオフした時の動作例を示したが、本実施例では IGBT S 2 を先にオフさせる場合の動作例を示す。図 3 (a) では IGBT S 1 と S 2 が導通している状態である。この時、全相遮断指令に基づき、全ての IGBT S 1 、 S 2 を同時に遮断すると、IGBT S 5 、 S 6 のダイオードに環流するモードである図 3 (e) の状態となる。その際、IGBT S 1 には直流電源の電圧 ($2E_d \times 2$) からコンデンサ 1 0 の電圧 E_d を減算した電圧 $3E_d$ (実際はサーボ分が重畠) が印加され、本 IGBT S 1 を直列構成とした場合は、電圧のアンバランスにより素子破壊する恐れがある。

30

【0030】

その防止策として遮断順序を IGBT S 2 IGBT S 1 IGBT S 8 の順にある設定された時間ごとに遮断し、最後に双方向性スイッチ S 9 を遮断することで、スイッチングが行われる各 IGBT に印加される電圧は、IGBT S 1 、 S 6 は直列接続したと仮定すると全ての IGBT に印加される電圧は $E_d + \text{サーボ分}$ の電圧となる。但し、S 1 、 S 6 には静的には、 $2E_d$ もしくは $3E_d$ の電圧が印加されるが、並列に抵抗を接続することで、電圧分担は図れる。

【0031】

以下 IGBT を S 2 S 1 S 8 の順に遮断した時の動作を説明する。

IGBT S 1 、 S 2 がオンしている状態 (図 2 (a)) 即ち交流出力に直流電源 1 の電圧 $2E_d$ が出力されている状態から IGBT S 2 をオフすると、IGBT S 1 、 S 2 を流れていた電流は図 2 (b) に破線で示すように、直流電源の P 点 IGBT S 1 コンデンサ 1 0 IGBT S 5 のダイオード 交流出力の経路となる。この時、交流出力での電圧は直流電源 1 の電圧 $2E_d$ からコンデンサ 1 0 の電圧 E_d を減算した電圧 E_d となり、IGBT S 2 に印加される電圧はコンデンサ 1 0 の電圧 E_d となる。

40

【0032】

この状態からIGBT S 1 をオフすると、IGBT S 1 を流れていた電流は図 2 (c) に破線で示すように、直流電源の M 点 双方向性 IGBT S 9 IGBT S 8 IGBT S 5 のダイオード 交流出力の経路となる。この時交流出力電圧は直流電源の中点電位 M となり、IGBT S 1 に印加される電圧は直流電源 1 の電圧 $2E_d$ からコンデンサ 1 0 の

50

電圧 E_d を減算した電圧 E_d となる。この状態から IGBT S8 をオフすると、IGBT S8 を流れていた電流は図 2 (d) に破線で示すように、直流電源の M 点 双方向性 IGBT S9 IGBT S7 のダイオード コンデンサ 10 IGBT S5 のダイオード 交流出力の経路となる。この時交流出力の電位は M 点電位(零)からコンデンサ 10 の電圧を減算した電圧 $-E_d$ となり、IGBT S8 に印加される電圧はコンデンサ 10 の電圧 E_d となる。

【0033】

次に双方向性 IGBT 9 をオフさせると、交流出力の負荷電流は IGBT S5、S6 のダイオードを流れる経路に転流し、この時双方向性 IGBT S9 に印加される電圧は E_d となる。この様に、オフ動作する IGBT には 1 単位の電圧 E_d が印加されるだけであり、高耐圧の半導体スイッチを使用することなく、安全に回路を遮断させることが可能となる。

10

【0034】

いずれの方式においても、あるシーケンスに基づいた順番で遮断し、最後に双方向性スイッチである IGBT S9 を遮断することによって、スイッチオフ時において半導体スイッチに印加される電圧は $E_d + \text{サーボ分}$ となる。

【0035】

本実施回路例では、5 レベル変換回路と 7 レベル変換回路例の場合について示したが、図 5 又は図 6 の基本回路に基づき、直流電圧の中間電位点 M に双方向性のスイッチ素子を接続して構成した 9 レベル以上のマルチレベル変換器においても、適用可能である。
また、直流を交流に変換する回路について説明したが、交流を直流に変換する回路についても同様に実現可能である。

20

【産業上の利用可能性】

【0036】

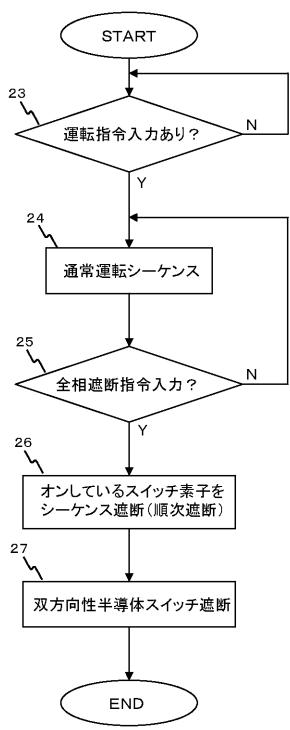
本発明は、少ない数の直流電源からマルチレベルの高電圧交流を作り出す高圧インバータや高電圧の交流電源からマルチレベルの直流を作り出す直流電源に関する回路技術であり、高電圧の電動機駆動装置、系統連系用インバータ装置などへの適用が可能である。

【符号の説明】

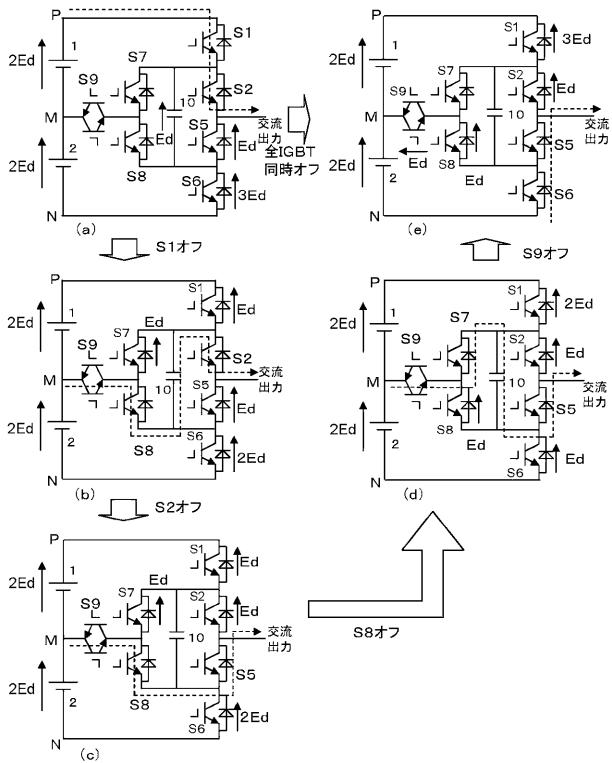
【0037】

1、2・・・直流電源	$10, 20, 21, 22 \dots$ コンデンサ	30
11U、11V、11W・・・マルチレベル回路(1相分)		
12・・・電動機負荷	D1、D2・・・ダイオード	
S1、S1a～S1d、S2、S3、S4、S5・・・IGBT		
S6、S6a～S6d・・・IGBT		
S7、S7a、S7b、S8、S8a、S8b、Q1、Q2・・・IGBT		
S9、S12、S13・・・双方向性スイッチ(双方向性IGBT)		

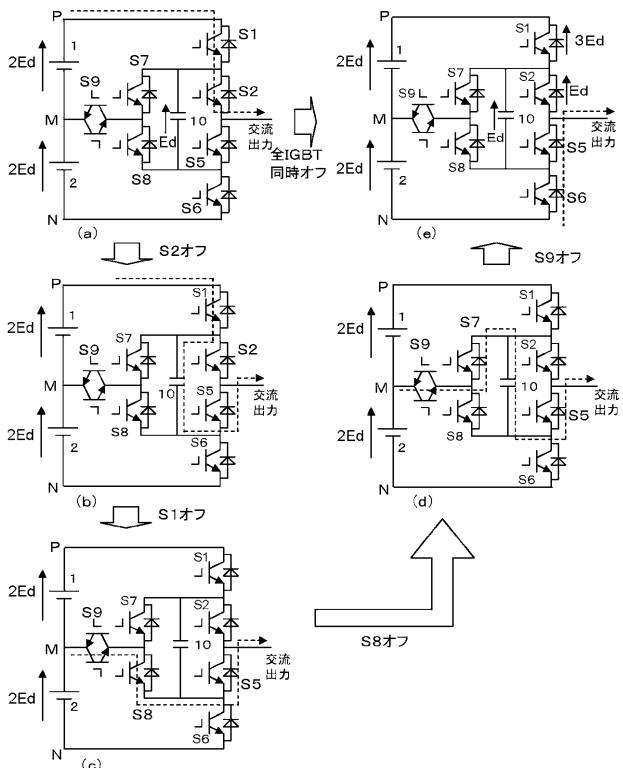
【図1】



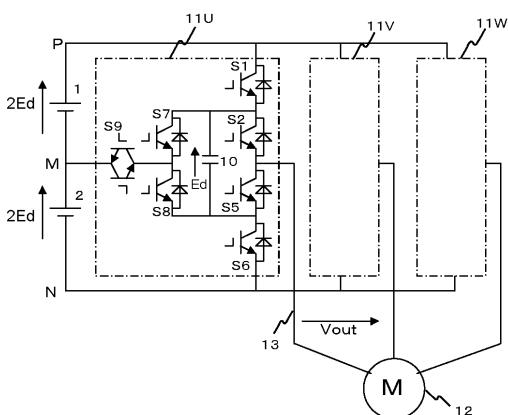
【図2】



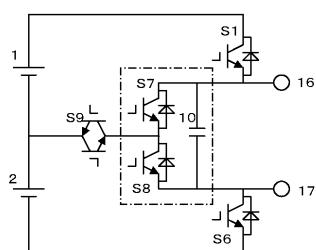
【図3】



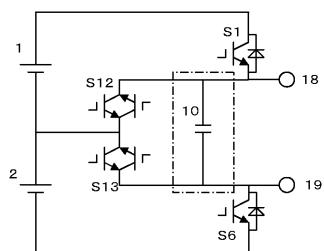
【図4】



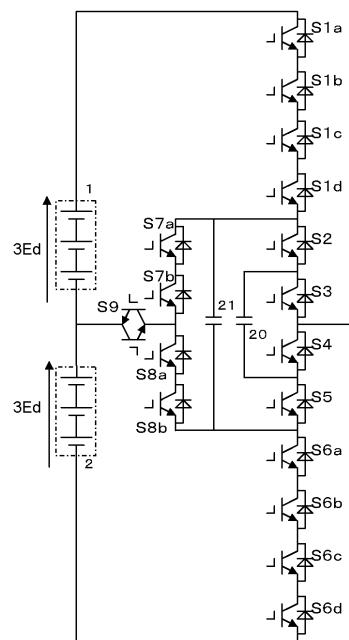
【図5】



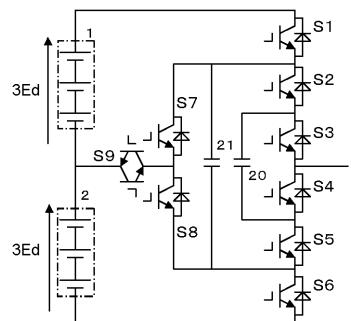
【図 6】



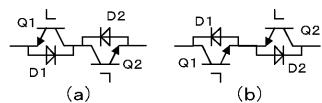
【図 8】



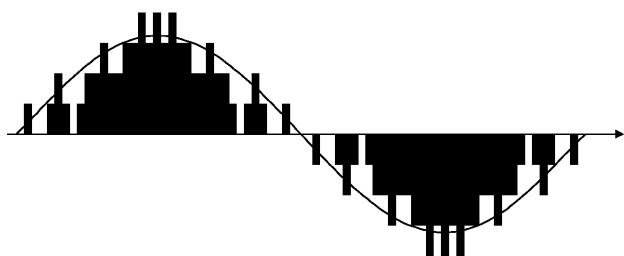
【図 7】



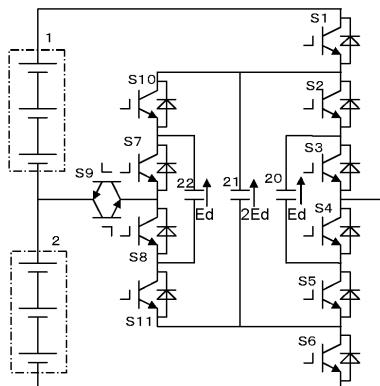
【図 9】



【図 10】



【図 11】



【図 1 2】

