

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5241179号
(P5241179)

(45) 発行日 平成25年7月17日 (2013. 7. 17)

(24) 登録日 平成25年4月12日 (2013. 4. 12)

(51) Int. Cl.

F I

G 0 6 F 12/16 (2006.01)

G 0 6 F 12/16 3 4 0 Q

G 0 3 B 21/00 (2006.01)

G 0 3 B 21/00 D

請求項の数 1 (全 16 頁)

(21) 出願番号 特願2007-232173 (P2007-232173)
 (22) 出願日 平成19年9月7日 (2007. 9. 7)
 (65) 公開番号 特開2009-64285 (P2009-64285A)
 (43) 公開日 平成21年3月26日 (2009. 3. 26)
 審査請求日 平成22年8月20日 (2010. 8. 20)

(73) 特許権者 000001007
 キヤノン株式会社
 東京都大田区下丸子3丁目30番2号
 (74) 代理人 100110412
 弁理士 藤元 亮輔
 (74) 代理人 100104628
 弁理士 水本 敦也
 (72) 発明者 安田 均
 東京都大田区下丸子3丁目30番2号 キ
 ヤノン株式会社内
 審査官 桜井 茂行

最終頁に続く

(54) 【発明の名称】 投射型表示装置

(57) 【特許請求の範囲】

【請求項 1】

光源の光を用いて画像を投射する画像投射部と、
 前記光源への供給電力を制御する電力制御部と、
 前記電力制御部へ出力される指令信号の制御を行うシステム制御部と、
 揮発性メモリと、
 前記揮発性メモリに記憶されたデータを記憶する不揮発性メモリと、
 外部電源から前記電力制御部への供給電圧を生成するために用いられるコンデンサを備えた電源部と、
 前記システム制御部と前記電力制御部との間にスイッチ部とを有し、
 前記システム制御部は、前記外部電源が遮断した場合に、前記コンデンサの蓄積電荷により生成された電圧を利用して、前記光源を消灯させるための動作を行った後に、前記揮発性メモリ内のデータを前記不揮発性メモリに記憶させ、
 前記スイッチ部は、前記電源部に設けられた入力電圧レベル検知部が外部電源の遮断に応じて出力する信号により、前記システム制御部と前記電力制御部との間を遮断することを特徴とする投射型表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、光源の光を用いて画像を投射する投射型表示装置に係り、特に、外部電源が

強制的に遮断したとき、揮発性メモリのデータを不揮発性メモリへ記憶させる投射型表示装置に関する。

【背景技術】

【0002】

プロジェクタを使用するとき、明るさや色味、コントラスト、言語設定等、ユーザが個別で設定できる内容がある。また、ランプ点灯時間や点灯回数、エラー内容等、プロジェクタのシステムが独自に更新して保持している内容がある。

【0003】

これらのデータは、一旦、揮発性メモリであるRAM(Random Access Memory)に記憶される。揮発性メモリに記憶されたデータは、一定時間毎にまとめて、不揮発性メモリであるEEPROM(Electrically Erasable Programmable Read Only Memory)やFLASH-EEPROMに記憶される。このような制御を行うのは、不揮発性メモリが揮発性メモリに比べてアクセススピードが遅く、書き換え回数にも制限があるためである。

10

【0004】

入力電源が遮断したとき、揮発性メモリ上のデータは消失する。しかし、揮発性メモリに記憶されたデータは、定期的に不揮発性メモリに記憶されている。このため、次に入力電源が供給されたときは、不揮発性メモリ上からデータが読み込まれ、元のデータが復元されることになる。ところが、揮発性メモリのデータが更新されてから不揮発性メモリに記憶される前に、入力電源が強制的に遮断された場合が問題となる。この場合、記憶されなかったデータは、次に入力電源が供給されるようになっても復元されない。

20

【0005】

このため、従来のプロジェクタでは、バックアップ用のサブ電源として、充放電可能な二次電池や電気二重層コンデンサ等を備えていた。プロジェクタがバックアップ用のサブ電源を備えることにより、入力電源の遮断が検知された場合にはバックアップ用のサブ電源から電源が供給される。そして、バックアップ用のサブ電源からの電源が供給されている間に、揮発性メモリのデータは不揮発性メモリに記憶される(特許文献1、特許文献2参照)。

【特許文献1】特開昭58-108932号公報

【特許文献2】特許第3113486号公報

【発明の開示】

30

【発明が解決しようとする課題】

【0006】

しかしながら、バックアップ用のサブ電源を備える投射型表示装置は、サブ電源を備えるためにコストがアップする。また、基板上の実装面積が削減され、サブ電源用の部品が増えることにより、プロジェクタとしての信頼性も低下することになる。

【0007】

そこで本発明は、バックアップ用のサブ電源を備えていなくても、外部電源が遮断したときに、揮発性メモリ上のデータを不揮発性メモリに確実に記憶させることができる投射型表示装置を提供する。

【0008】

40

また本発明は、バックアップ用のサブ電源を備えている投射型表示装置においては、外部電源が遮断したとき、バックアップできる時間をより長くできる、あるいはバックアップ用のサブ電源を小型化できる投射型表示装置を提供することにある。

【課題を解決するための手段】

【0009】

上記目的を達成するため、本発明の投射型表示装置のうち代表的な一つは、光源の光を用いて画像を投射する画像投射部と、前記光源への供給電力を制御する電力制御部と、前記電力制御部へ出力される指令信号の制御を行うシステム制御部と、揮発性メモリと、前記揮発性メモリに記憶されたデータを記憶する不揮発性メモリと、外部電源から前記電力制御部への供給電圧を生成するために用いられるコンデンサを備えた電源部と、前記シス

50

テム制御部と前記電力制御部との間にスイッチ部とを有し、前記システム制御部は、前記外部電源が遮断した場合に、前記コンデンサの蓄積電荷により生成された電圧を利用して、前記光源を消灯させるための動作を行った後に、前記揮発性メモリ内のデータを前記不揮発性メモリに記憶させ、前記スイッチ部は、前記電源部に設けられた入力電圧レベル検知部が外部電源の遮断に応じて出力する信号により、前記システム制御部と前記電力制御部との間を遮断することを特徴とする。

【 0 0 1 2 】

本発明のその他の特徴については、以下の実施例において説明される。

【発明の効果】

【 0 0 1 3 】

本発明によれば、電源部に設けられたコンデンサを利用して揮発性メモリのデータを不揮発性メモリに記憶させるため、低コストで信頼性の高い投射型表示装置を提供することができる。

【発明を実施するための最良の形態】

【 0 0 1 4 】

以下、本発明の実施例及び参考例について、図面を参照しながら詳細に説明する。

[参考例 1]

【 0 0 1 5 】

図 1 に、本参考例の投射型表示装置であるプロジェクタ 1 0 0 のブロック図を示す。

【 0 0 1 6 】

まず、プロジェクタ 1 0 0 の構成を説明する。1 は、プロジェクタ 1 0 0 の光源として用いられる放電ランプである。2 は、放電ランプ 1 の点灯制御及び定電力制御を行うバラスト（電力制御部）である。バラスト 2 は、放電ランプ 1 への供給電力を安定させるために、放電ランプ 1 と電源部 4 との間に設けられている。3 は、システム制御部である。システム制御部 3 は、バラスト 2 へのランプ点灯指令信号の出力制御を行う。バラスト 2 は、システム制御部 3 から出力されたランプ点灯指令信号に基づいて、放電ランプ 1 の制御を行う。また、システム制御部 3 は、プロジェクタ 1 0 0 に接続される P C やビデオ機器等から受信した投射画像信号の信号処理や、後述する画像投射部 6 の一部であるライトバルブ（例えば、液晶パネル）へ送信する画像信号の生成を行う。3 1 は、システム制御部 3 の内部に設けられている R A M（Random Access Memory）等の揮発性メモリである。揮発性メモリ 3 1 は、諸々の設定データを一時的に記憶するためのメモリである。3 2 は、E E P R O M（Electrically Erasable Programmable Read Only Memory）や F L A S H - E E P R O M 等の不揮発性メモリである。不揮発性メモリ 3 2 は、揮発性メモリ 3 1 に一時的に記憶されたデータを記憶することにより、このデータを保持するためのメモリである。

【 0 0 1 7 】

7 は、外部電源である A C 電源（例えば、A C 1 0 0 V）から電力を供給するための A C 電源入力部である。

【 0 0 1 8 】

4 は、A C 電源入力部 7 から入力された A C 入力電圧に基づいて、プロジェクタ 1 0 0 の各部への供給電圧を生成する電源部である。電源部 4 は、A C 電源入力部 7 を介して供給される A C 電源に基づいて、バラスト 2 へ供給するための D C 3 7 0 V 電源、及び、システム制御部 3 へ供給するための各種定電圧電源（D C 5 V、D C 1 2 V 等）を生成する。4 1 は、電源部 4 に設けられた入力電圧レベル検知部である。入力電圧レベル検知部 4 1 は、A C 電源入力部 7 から供給された A C 入力電圧が所定の電圧値より高いか低いかを検知して、この検知結果に基づいて、A C 入力電圧検知信号を出力する。

【 0 0 1 9 】

6 は、システム制御部 3 から出力された画像信号に基づき、放電ランプ 1 の照射光を用いて、図示しない被投射面（スクリーン）に投射するための画像投射部である。

【 0 0 2 0 】

次に、プロジェクタ 100 の動作について説明する。

【0021】

AC 電源入力部 7 を AC 電源に接続すると、電源部 4 により生成された電源が、プロジェクタ 100 の各部に供給される。

【0022】

システム制御部 3 は、電源部 4 から電源が供給されると、プロジェクタ 100 の各部の初期化処理を行う。また、システム制御部 3 は、不揮発性メモリ 32 に記憶されている設定データを揮発性メモリ 31 に読み込む。

【0023】

ユーザが操作部（図示なし）よりプロジェクタ 100 のランプ点灯操作を行うと、システム制御部 3 は、バラスト 2 へランプ点灯指令信号を出力する。このとき、スイッチ部 5 は、通常、導通状態となっている。バラスト 2 は、システム制御部 3 から出力されたランプ点灯指令信号に基づき放電ランプ 1 を点灯させる。また、バラスト 2 は、放電ランプ 1 が定電力で点灯し続けるよう定電力制御を行う。

【0024】

システム制御部 3 は、プロジェクタ 100 に接続される PC やビデオ機器等から受信した投射画像信号の信号処理を行い、画像投射部 6 の一部である液晶パネル等のライトバルブへ画像信号を出力する。ライトバルブ（図示なし）に表示された画像は、放電ランプ 1 の照射光でスクリーン（図示なし）に投射される。

【0025】

システム制御部 3 は、入力電圧レベル検知部 41 から出力される AC 入力電圧検知信号がパルス信号の場合、AC 入力電圧が正常に電源部 4 に入力されていると判断し、特別な処理は行わない。

【0026】

AC 電源入力部 7 が AC 電源から引き抜かれると、プロジェクタ 100 に供給される AC 電源は、強制的に遮断される。AC 電源が遮断されたことにより、プロジェクタ 100 の電源部 4 へ AC 入力電圧が供給されなくなると、入力電圧レベル検知部 41 は、AC 入力電圧が所定の基準電圧（AC 70V）より低くなったと判断する。このとき、入力電圧レベル検知部 41 は、システム制御部 3 に対して、ハイレベルの AC 入力電圧検知信号を出力する。システム制御部 3 は、入力電圧レベル検知部 41 からの AC 入力電圧検知信号がハイレベル信号のとき、バラスト 2 へ出力されるランプ点灯指令信号を遮断する。すなわち、システム制御部 3 はランプ点灯指令信号を出力しない。システム制御部 3 でのこのようなランプ消灯制御は、マイコンのプログラムにより実行される。

【0027】

システム制御部 3 は、その後、揮発性メモリ 31 内の設定データを不揮発性メモリ 32 へ記憶させる。再度、プロジェクタ 100 の電源部 4 に AC 入力電圧が供給されると、不揮発性メモリ 32 へ記憶されていた設定データが揮発性メモリ 31 に読み込まれる。このような制御により、プロジェクタ 100 の外部電源が供給された場合には、外部電源が遮断される直前の設定データが反映されることになる。

【0028】

このように本参考例では、プロジェクタ 100 の電源部 4 へ AC 入力電圧が供給されなくなると、システム制御部 3 はランプ点灯指令信号を遮断する。なお、システム制御部 3 でのランプ消灯制御は、マイコンのプログラムを介して行われる。

【0029】

次に、プロジェクタ 100 の電源部 4 の構成及び動作について説明する。プロジェクタ 100 の電源部 4 のブロック図を図 2 に示す。また、図 2 中の位置 A、B、C における代表的な電圧波形図（V - t 特性）を図 3 に示す。

【0030】

電源部 4 は、入力電圧レベル検知部 41、AC フィルタ回路 42、ダイオードブリッジ 43、昇圧回路 44、二次電源生成回路 45、分圧抵抗 46、47、及び、コンデンサ 4

10

20

30

40

50

8を有する。また、入力電圧レベル検知部41は、レベル比較回路411、基準電圧412、フォトカプラ413、及び、ドライバ414を有する。

【0031】

AC電源入力部7から入力されたAC入力電圧は、ACフィルタ回路42により外部からのノイズ成分がカットされる。このときの代表的な波形図は、図3の波形Aとして示される。縦軸が電圧(V)であり、横軸が時間(t)である。ACフィルタ回路42によりノイズ成分がカットされたAC入力電圧は、ダイオードブリッジ43により全波整流される。このときの代表的な波形図は、図3の波形Bとして示される。ダイオードブリッジ43で全波整流された電圧は、昇圧回路44により370Vの直流電圧に昇圧される。

【0032】

コンデンサ48は、370Vの直流電圧を平滑するための一次平滑コンデンサとして動作する。同時に、コンデンサ48は、瞬時停電の際に放電ランプ1を保護するように動作する。またコンデンサ48は、AC電源からバラスト2への供給電圧を生成するために用いられる。

【0033】

コンデンサ48により平滑化された370Vの直流電圧は、そのままランプ点灯用電源として、バラスト2に供給される。また、この直流電圧は、二次電源生成回路45に供給される。二次電源生成回路45において、各種二次電源が生成される。これらの二次電源は、システム制御部3の各部における定電圧電源(DC5V、DC12V等)として、システム制御部3へ供給される。

【0034】

入力電圧レベル検知部41は、ダイオードブリッジ43で整流された電圧(図3波形B)を監視する。入力電圧レベル検知部41に設けられたレベル比較回路411は、ダイオードブリッジ43の出力電圧を分圧抵抗46、47で分圧した電圧と、基準電圧412と、をレベル比較回路411により比較する。

【0035】

整流されたAC入力電圧が基準電圧412より高い場合、レベル比較回路411はハイレベルの信号を出力する。このため、AC入力電圧のピーク値(図3波形A)が基準電圧(図3波形B)として設定された所定の電圧値より高い場合、レベル比較回路411からは方形波パルスが出力される(図3波形C)。この方形波パルスは、AC入力電圧の整流後の電圧と基準電圧との比較に基づくため、AC入力電圧の周波数の2倍の周期となっている。

【0036】

一方、整流されたAC入力電圧が基準電圧412より低い場合、レベル比較回路411はローレベルの信号を出力する。

【0037】

レベル比較回路411の出力電圧(図3波形C)は、フォトカプラ413を介して一次電源系から二次電源系へ伝達される。フォトカプラ413から出力された信号は、ドライバ414を介して、システム制御部3及びスイッチ部5へ入力される。

【0038】

ここで、ドライバ414は、MOSFET等のスイッチング素子を有している。本参考例のスイッチング素子は、ローレベルの信号が入力されたときに導通し、ハイレベルの信号が入力されたときに遮断する特性を備える。このため、AC入力電圧のピーク値が基準電圧より小さい場合には、ドライバ414からは一定のハイレベルの信号が出力される。

【0039】

この後のシステム制御部3及びスイッチ部5の動作は前述したとおりである。

【0040】

次に、システム制御部3における処理方法について説明する。

【0041】

図4は、システム制御部3におけるAC入力電圧検知信号についてのMAIN処理ルー

10

20

30

40

50

チンを示すフローチャートである。プロジェクタ 100 の AC 電源が入力されると (S 401)、初期値として “pulse_count=0” をセットする (S 402)。また、40 msec 周期のタイマをスタートさせ (S 403)、MAIN ルーチン (S 404) の処理に入る。ここで、“pulse_count” は、AC 入力電圧が所定の値より高いときにドライバ 414 から出力されるパルス信号が、エッジ割込みとしてシステム制御部 3 にて検出された回数を示す。エッジ検出は、立上りエッジで検出しても良いし、立下りエッジで検出してもよい。また、立上りエッジ及び立下りエッジの両方で検出することもできる。

【0042】

システム制御部 3 は、40 msec 周期のタイマ期間に AC 入力電圧検知信号によるパルス割り込みが一度も発生しないとき、AC 電源の入力が遮断されたと判定する。なお、本参考例のタイマの周期は 40 msec に設定されているが、特にこれに限られない。本参考例において、40 msec という値は、瞬時停電や瞬時電圧降下に耐えるのに必要な時間を考慮して設定されている。ただし、プロジェクタの仕様等、その他の条件により、40 msec より長い期間を設定したタイマ、または、40 msec より短い期間を設定したタイマを用いることもできる。

【0043】

図 5 は、AC 入力電圧検知信号のパルス信号によるエッジ割込みのカウント処理ルーチンを示すフローチャートである。AC 入力電圧が所定の値 (本参考例では AC 70 V) より高いときは、ドライバ 414 から出力されるパルス信号がシステム制御部 3 に入力される。パルス信号はエッジ割込みとして処理される (S 411)。また、割込み回数をカウントするための “pulse_count” がインクリメントされる (S 412)。

【0044】

図 6 は、AC 電源の入力が遮断されたときの処理ルーチンを示すフローチャートである。AC 電源の入力遮断時の処理は、40 msec 周期のタイマ割込みとして処理される (S 421)。まず、40 msec の期間中に、ドライバ 414 からのパルスエッジ割込みがあったか否かが判断される (S 422)。ここで、パルスエッジ割込みが一度でも発生していた場合は、AC 電源が入力されていると判定される。このとき、“pulse_count” を 0 クリアして (S 423)、割り込みルーチンを抜ける。

【0045】

一方、40 msec の期間中に、パルスエッジ割込みが一度も発生しなかった場合は、AC 電源が遮断されたと判定される。AC 電源が遮断された直後には、電源部 4 に設けられたコンデンサ 48 に十分な電荷が蓄積されている。このため、コンデンサ 48 の蓄積電荷により生成された電圧を利用して、揮発性メモリ 31 内のデータを不揮発性メモリ 32 へ記憶させることができる。コンデンサ 48 は、瞬時停電の際に放電ランプ 1 を有効に保護するため、大きな容量を備えている。しかし、ランプ点灯指令信号の出力を維持すると、コンデンサ 48 に蓄積された電荷は短期間に放電してしまう。

【0046】

そこで、本参考例では、まず、ランプ点灯指令信号の出力を遮断する (S 424)。ランプ点灯指令信号が遮断することにより、放電ランプ 1 は消灯する。このため、コンデンサ 48 には、揮発性メモリ 31 内のデータを不揮発性メモリ 32 へ記憶させるのに十分な電荷量を確保することができる。ランプ点灯指令信号を遮断した後、揮発性メモリ 31 に対して現在の状態を示すデータを更新し (S 425)、揮発性メモリ 31 内のデータを不揮発性メモリ 32 へ記憶させる (S 426)。次に、“pulse_count” を 0 クリアして (S 427)、通常のランプ消灯後の処理へジャンプする (S 428)。

[実施例 1]

【実施例 1】

【0047】

次に、本発明の実施例 1 について説明する。

【0048】

図 7 に、本実施例の投射型表示装置であるプロジェクタ 200 のブロック図を示す。本

10

20

30

40

50

実施例において、参考例 1 の構成及び動作と同様の部分についての説明は省略し、参考例 1 と異なる部分だけ説明する。

【 0 0 4 9 】

本実施例の構成は、システム制御部 3 とバラスト 2 との間にスイッチ部 5 を設けた点で、参考例 1 の構成とは異なる。

【 0 0 5 0 】

スイッチ部 5 は、M O S F E T やトランジスタ等のハード回路として形成される。スイッチ部 5 は、オン / オフ動作により、システム制御部 3 からバラスト 2 へ出力されるランプ点灯指令信号の伝達を制御する。すなわちスイッチ部 5 は、電源部 4 に設けられた入力電圧レベル検知部 4 1 からの A C 入力電圧検知信号に基づいて、システム制御部 3 とバラ

10

【 0 0 5 1 】

プロジェクト 2 0 0 の動作中、電源部 4 に入力される A C 入力電圧が所定の基準電圧 (例えば、A C 7 0 V) より高い場合、入力電圧レベル検知部 4 1 は、システム制御部 3 及びスイッチ部 5 へ、所定の A C 入力電圧検知信号を出力する。本実施例では、このときの A C 入力電圧検知信号は、ローレベルとハイレベルを繰り返すパルス信号である。

【 0 0 5 2 】

スイッチ部 5 は、入力電圧レベル検知部 4 1 からの A C 入力電圧検知信号がパルス信号のとき、システム制御部 3 からバラスト 2 に出力されるランプ点灯指令信号を遮断しないように、スイッチを導通させる。

20

【 0 0 5 3 】

A C 電源入力部 7 が A C 電源から引き抜かれると、プロジェクト 2 0 0 に供給される A C 電源は、強制的に遮断される。このとき、入力電圧レベル検知部 4 1 は、システム制御部 3 とスイッチ部 5 に対して、ハイレベルの A C 入力電圧検知信号を出力する。システム制御部 3 は、入力電圧レベル検知部 4 1 からの A C 入力電圧検知信号がハイレベル信号になると、バラスト 2 へ出力されるランプ点灯指令信号を遮断する。

【 0 0 5 4 】

ここで、システム制御部 3 でのランプ消灯制御は、マイコンのプログラムにより実行される。ところが、マイコンのプログラムによるソフト的な消灯制御では、コンデンサ 4 8 の蓄積電荷の放電量を少なくするのに十分速い制御を行えない場合がある。

30

【 0 0 5 5 】

そこで、本実施例のスイッチ部 5 は、入力電圧レベル検知部 4 1 からハイレベルの A C 入力電圧検知信号が入力されると、バラスト 2 へ出力されるランプ点灯信号を遮断する。このとき、ランプ点灯信号はハード回路であるスイッチ部 5 により遮断されるため、高速な遮断制御を行うことができる。

【 0 0 5 6 】

このように本実施例では、プロジェクト 2 0 0 の電源部 4 へ A C 入力電圧が供給されなくなると、システム制御部 3 のマイコンによるランプ点灯指令信号のソフト制御に加えて、スイッチ部 5 によるハード制御を行う。すなわち、プロジェクト 2 0 0 は、A C 入力電圧が供給されなくなった場合、システム制御部 3 及びスイッチ部 5 の 2 箇所でランプ点灯指令信号の遮断制御を行う。

40

【 0 0 5 7 】

このため、本実施例は、コンデンサ 4 8 の容量が小さい場合や不揮発性メモリ 3 2 に記憶するデータが多い場合などに、特に有効である。

【 0 0 5 8 】

なお、プロジェクト 2 0 0 が、システム制御部 3 で動作されるソフトウェアによるランプ消灯制御だけで問題が生じない場合には、システム制御部 3 のみのランプ消灯制御だけでも構わない。このとき、スイッチ部 5 によるランプ消灯制御については省略することができ、参考例 1 と同様な構成となる。ここで、システム制御部 3 によるランプ消灯処理だけで問題無いか否かは、適用されるシステムによって異なる。このため、システム制御部

50

3のみの制御で問題無いか否かをシステム毎に確認し、問題無いことが確認されれば、スイッチ部5による制御は削除できる。

【0059】

以上、本発明の実施例について詳細に説明した。ただし、本発明は上記実施例で説明した事項に限定されるものではなく、本発明の技術思想を逸脱しない範囲で適宜変更が可能である。

【0060】

例えば、上記実施例において、システム制御部3は、放電ランプ1を消灯する動作を行ってから不揮発性メモリ32へのデータ記憶の動作を行うが、この順序でなくてもよい。電源部4に設けられたコンデンサ48の容量が比較的大きい場合や、不揮発性メモリ32へ記憶させるデータ量が比較的少ない場合には、順序を適宜変更できる。

10

【0061】

システム制御部3は、不揮発性メモリ32へのデータ記憶を指示した後であって、不揮発性メモリ32へのデータ記憶が完了する前に、放電ランプ1を消灯するように指示することもできる。また、コンデンサ48として大容量のコンデンサを用いれば、システム制御部3は、不揮発性メモリ32へのデータ記憶が完了した後に、放電ランプ1を消灯するように指示することも可能である。

【0062】

また、上記実施例では、入力電源としてAC電源を用いる投射型表示装置について説明したが、これに代えて、入力電源としてDC電源を用いる投射型表示装置を採用することもできる。

20

【0063】

また、投射型表示装置が、システム制御部3に対するバックアップ用のサブ電源として、充放電可能な二次電池や電気二重層コンデンサ等を備えているものであってもよい。この場合、上記実施例を適用することにより、サブ電源でのバックアップ可能な時間をより長くすることができ、または、サブ電源を小型化できるようになる。

【0064】

以上のとおり、上記実施例によれば、電源部に設けられたコンデンサを利用して揮発性メモリのデータを不揮発性メモリに記憶させるため、低コストで高信頼性の投射型表示装置を提供することができる。

30

【0065】

また、AC電源が遮断したことを検知した場合には、まず光源である放電ランプを消灯し、その後に揮発性メモリのデータを不揮発性メモリに記憶させる。このため、電源部内に設けられたコンデンサに蓄積された電荷の放電時間を延ばすことができ、この延びた時間を利用して、揮発性メモリ内のデータを不揮発性メモリに記憶させることが可能になる。このため、従来のように、バックアップ専用のサブ電源を備える必要が無くなり、コスト低減、基板実装面積削減、信頼性の向上を図ることができる。

【0066】

また、バックアップ用のサブ電源を備えた投射型表示装置においては、AC電源が遮断してからのバックアップできる時間をより長くすることができる。このため、バックアップ処理の内容を増加させることができ、または、バックアップ用のサブ電源の小型化を図ることができる。

40

【0067】

また、スイッチ部を設けて、AC入力電圧検知信号に基づいて直接ハード的に光源の消灯を行うように構成すれば、システム制御部のマイコンの処理時間に依存しない、安定した素早い光源の消灯が可能になる。

【図面の簡単な説明】

【0068】

【図1】参考例1におけるプロジェクタのブロック図である。

【図2】参考例1におけるプロジェクタの電源部のブロック図である。

50

【図 3】参考例 1 におけるプロジェクタの電源部の波形図である。

【図 4】参考例 1 における A C 入力電圧検知信号の M A I N 処理ルーチンを示すフローチャートである。

【図 5】参考例 1 における A C 入力電圧検知信号によるエッジ割込みカウント処理ルーチンのフローチャートである。

【図 6】参考例 1 において A C 電源が遮断した場合の処理ルーチンのフローチャートである。

【図 7】実施例 1 におけるプロジェクタのブロック図である。

【符号の説明】

【 0 0 6 9 】

10

1 : 放電ランプ

2 : バラスト

3 : システム制御部

4 : 電源部

5 : スイッチ部

6 : 画像投射部

7 : A C 電源入力部

3 1 : 揮発性メモリ

3 2 : 不揮発性メモリ

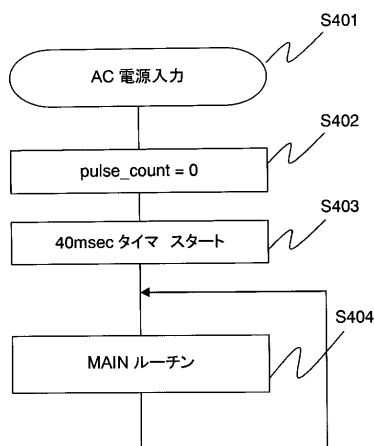
4 1 : 入力電圧レベル検知部

4 8 : コンデンサ

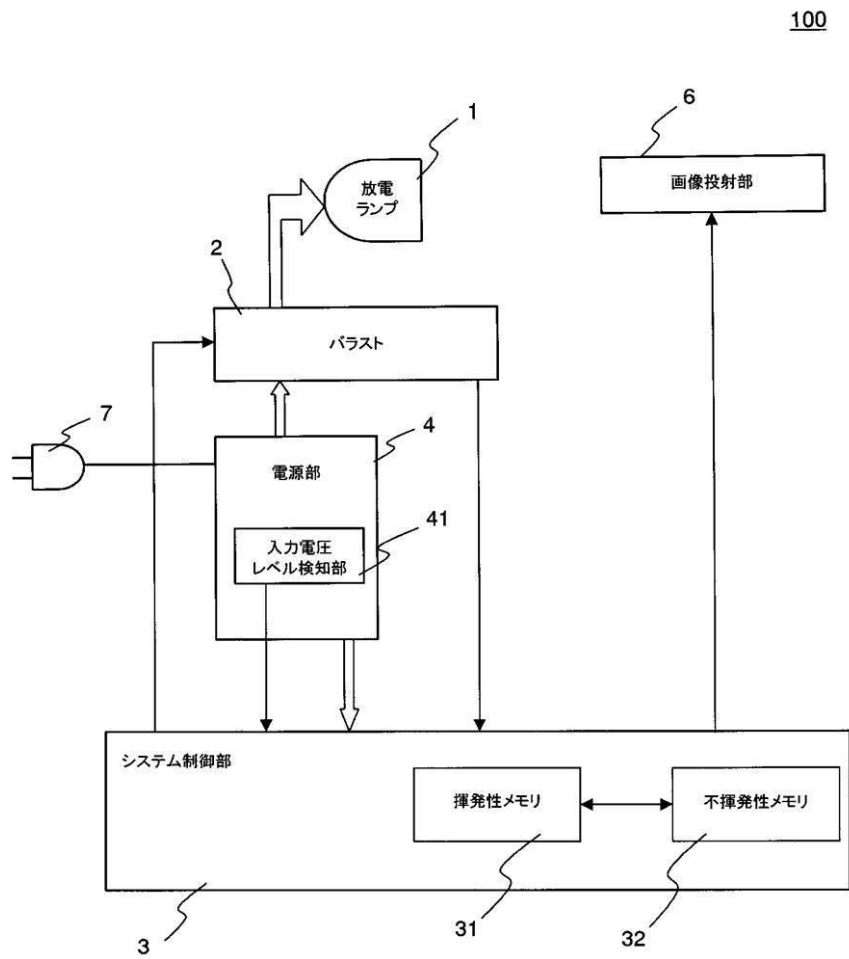
1 0 0 、 2 0 0 : プロジェクタ

20

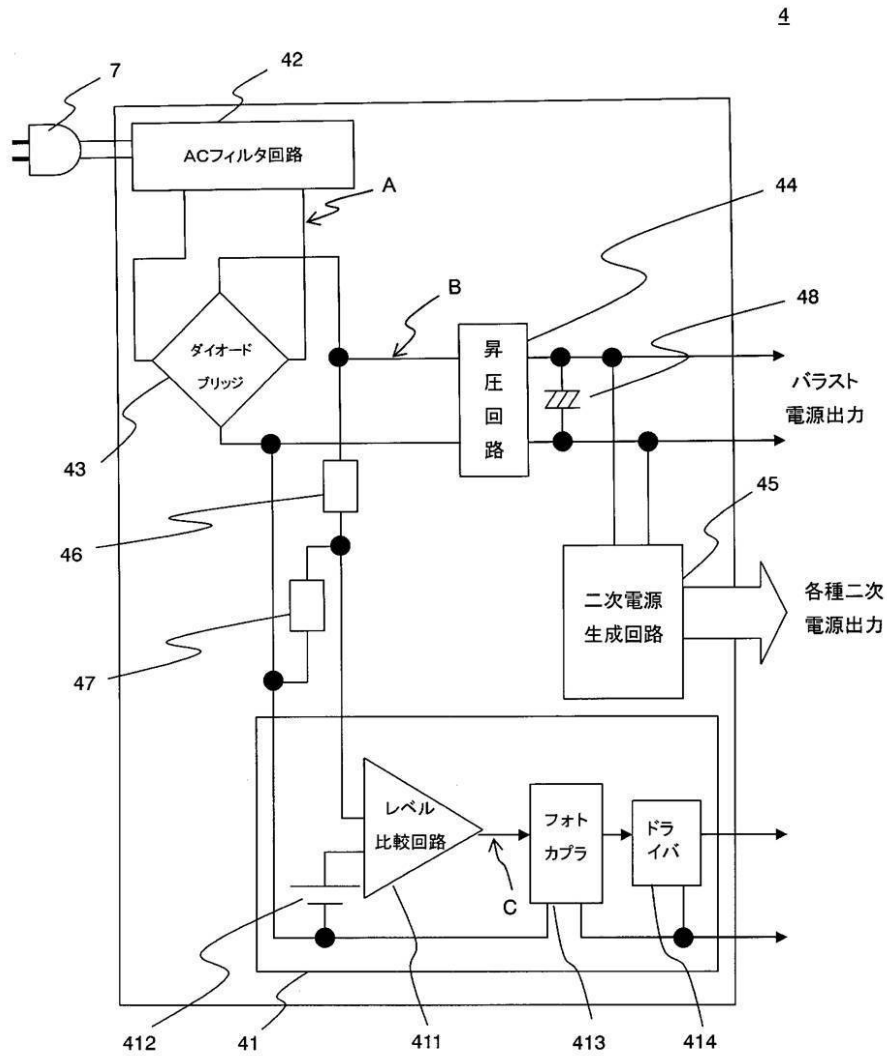
【図 4】



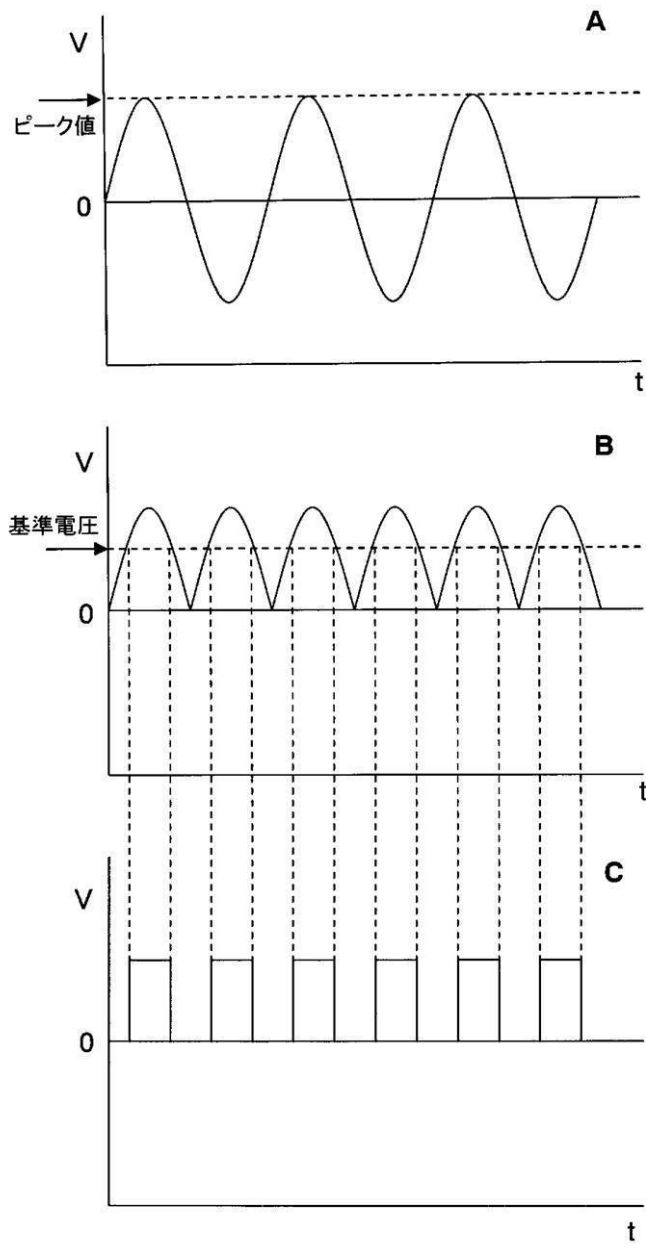
【図 1】



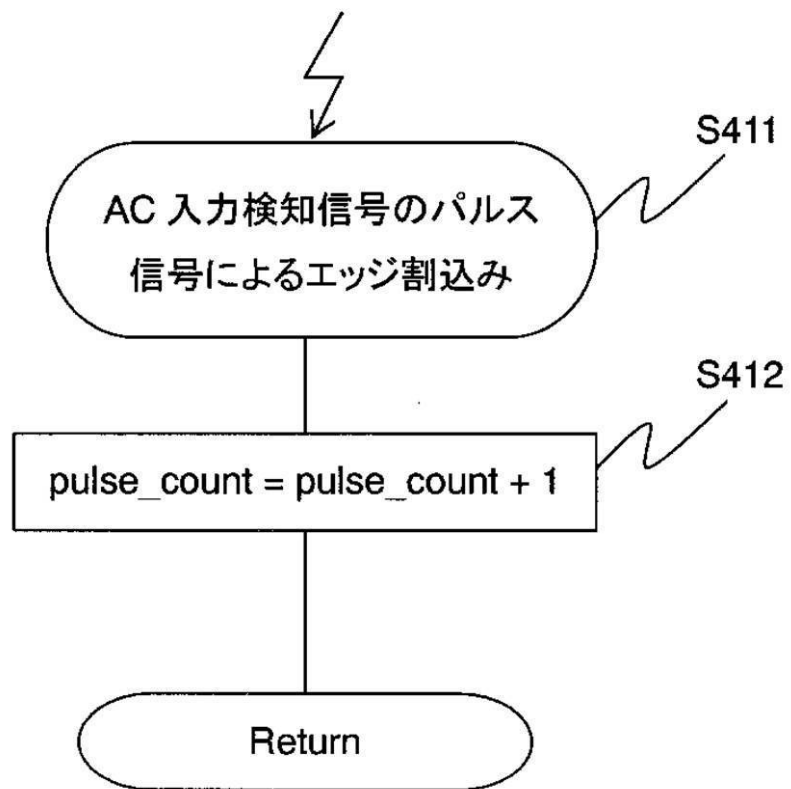
【図2】



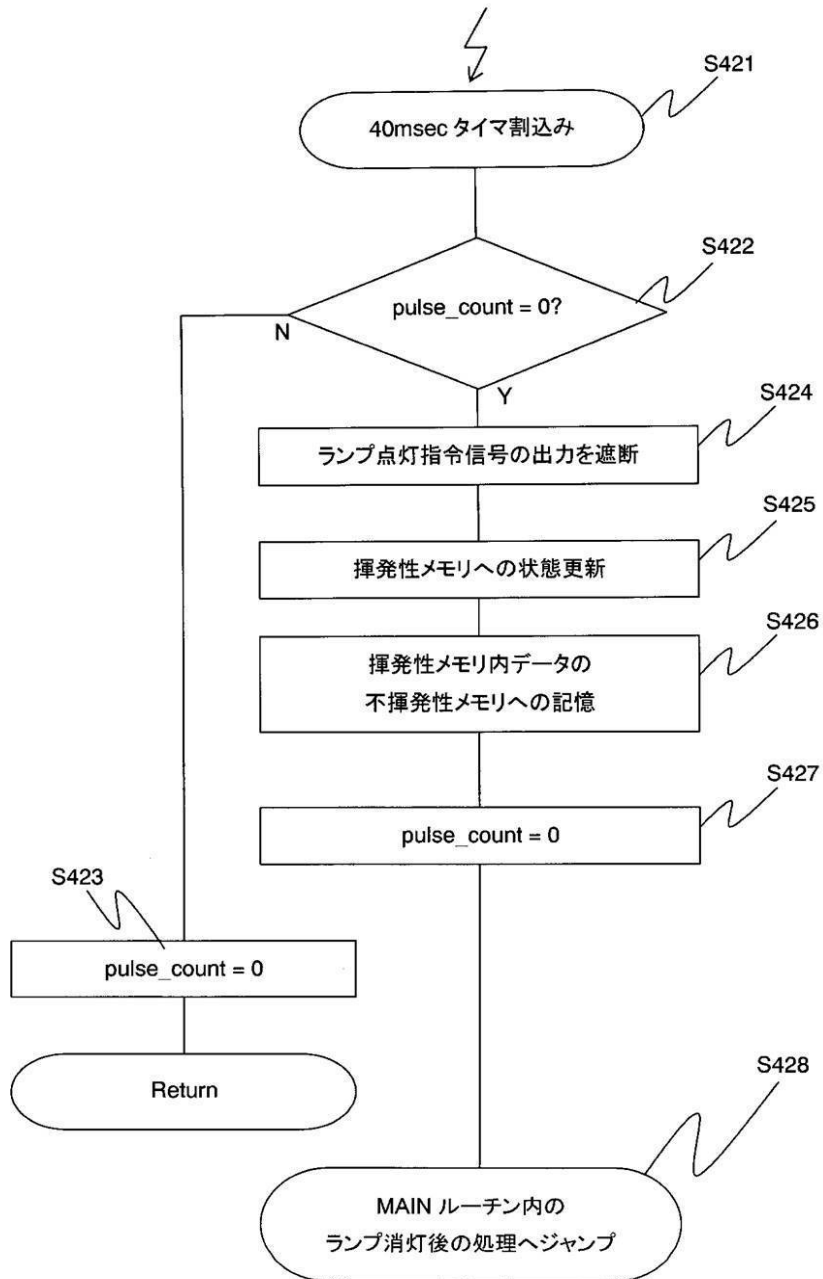
【図 3】



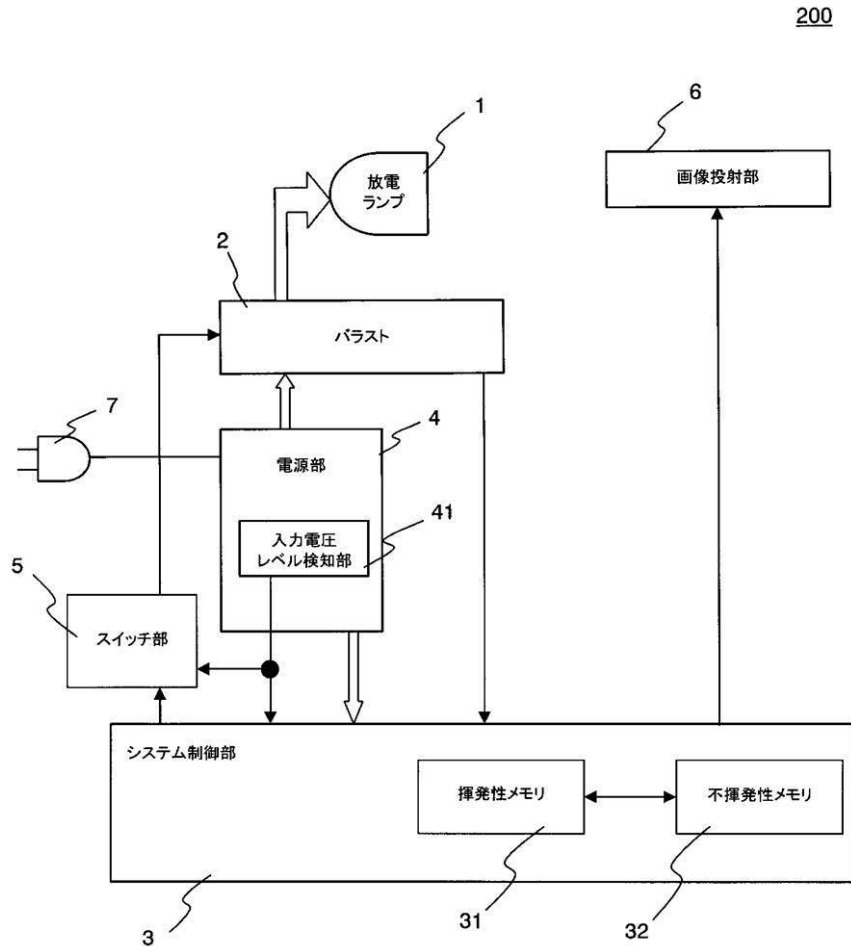
【図5】



【図 6】



【図 7】



フロントページの続き

(56)参考文献 特開 2 0 0 0 - 0 4 0 0 3 7 (J P , A)
特開 2 0 0 6 - 2 9 2 9 8 4 (J P , A)
特開 2 0 0 3 - 2 8 2 2 8 4 (J P , A)
特開 2 0 0 6 - 1 1 9 6 7 6 (J P , A)
特開 2 0 0 7 - 1 7 1 8 8 5 (J P , A)
特開昭 5 8 - 1 0 8 9 3 2 (J P , A)
特許第 3 1 1 3 4 8 6 (J P , B 1)

(58)調査した分野(Int.Cl. , D B 名)
G 0 6 F 1 2 / 1 6
G 0 3 B 2 1 / 0 0