(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2011-0084692
(43) 공개일자 2011년07월26일

(51) Int. Cl.
H02M 3/155 (2006.01)
(21) 출원번호 10-2010-0004384
(22) 출원일자 2010년01월18일
심사청구일자 2010년01월18일

(71) 출원인
고려대학교 산학협력단
서울 성북구 안암동5가 1
(72) 발명자
김철우
서울특별시 성북구 길음동 1283 길음뉴타운 605-1301
김정문
경기도 시흥시 신천동 892-1 무지개 404호
(74) 대리인
특허법인 신성

전체 청구항 수 : 총 6 항

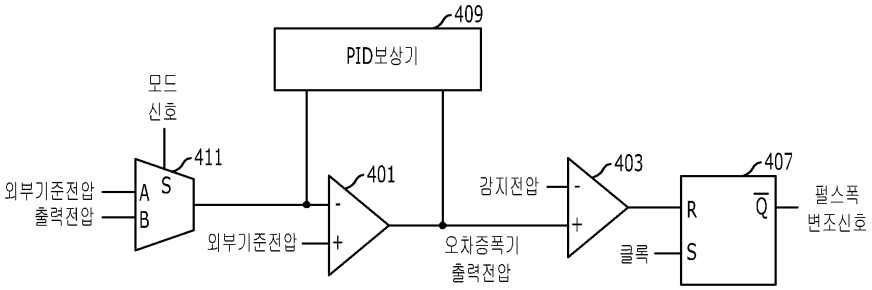
(54) 이중모드 직류-직류 변환기 및 그 제어방법

(57) 요 약

본 발명은 직류-직류 변환기에 관한 것으로서, 더욱 상세하게는 이중모드 직류-직류 변환기에 관한 것이다.

본 발명에 따른 이중모드 직류-직류 변환기는 펄스폭변조기와 펄스주파수변조기를 포함하는 이중모드 직류-직류 변환기에 있어서, 펄스폭변조기는 펄스폭변조모드와 펄스주파수변조모드에 대한 모드신호에 따라 이중모드 직류-직류 변환기의 출력전압과 제1 기준전압을 선택하여 출력하는 선택부, 선택부의 출력신호와 제2 기준전압을 비교하는 오차증폭기 및 오차증폭기의 출력신호를 이용하여 펄스폭변조신호를 출력하는 펄스폭변조부를 포함한다.

대 표 도 - 도4



이 발명을 지원한 국가연구개발사업
과제고유번호 20090083099
부처명 한국과학재단
연구관리전문기관
연구사업명 중견연구자지원_도약연구
연구과제명 차세대 모바일 단말기 및 유비쿼터스 센서노드용 저전력 관리 기술
기여율
주관기관 고려대학교 산학협력단
연구기간 2009. 07. 01 ~ 2010. 06. 30

특허청구의 범위

청구항 1

펄스폭변조기와 펄스주파수변조기를 포함하는 이중모드 직류-직류 변환기에 있어서,

상기 펄스폭변조기는

펄스폭변조모드와 펄스주파수변조모드에 대한 모드신호에 따라 상기 이중모드 직류-직류 변환기의 출력전압과 제1 기준전압을 선택하여 출력하는 선택부;

상기 선택부의 출력신호와 제2 기준전압을 비교하는 오차증폭기; 및

상기 오차증폭기의 출력신호를 이용하여 펄스폭변조신호를 출력하는 펄스폭변조부를 포함하는, 이중모드 직류-직류 변환기.

청구항 2

제1항에 있어서,

상기 선택부는

상기 출력전압과 상기 제1 기준전압을 입력받아 상기 모드신호에 따라 출력을 제어하는 다중화부를 포함하는, 이중모드 직류-직류 변환기.

청구항 3

제1항에 있어서,

상기 선택부는

상기 모드신호가 상기 펄스폭변조모드인 경우 상기 출력전압을 출력하고,

상기 모드신호가 상기 펄스주파수변조모드로 변경되는 경우 상기 제1 기준전압을 출력하는, 이중모드 직류-직류 변환기.

청구항 4

제1항에 있어서,

상기 제1 기준전압과 상기 제2 기준전압은 동일한 값을 갖는, 이중모드 직류-직류 변환기.

청구항 5

펄스폭변조기와 펄스주파수변조기를 포함하는 이중모드 직류-직류 변환기의 제어방법에 있어서,

상기 펄스폭변조기는 제1 입력전압과 제2 기준전압을 입력받는 오차증폭기를 포함하고,

상기 펄스폭변조기의 제어는

펄스폭변조모드와 펄스주파수변조모드에 대한 모드신호를 입력받는 단계; 및

상기 모드신호에 따라 상기 제1 입력전압의 입력을 제어하는 단계를 포함하고,

상기 제1 입력전압의 입력을 제어하는 단계는

상기 모드신호가 상기 펄스폭변조모드인 경우 상기 이중모드 직류-직류 변환기의 출력전압을 상기 제1 입력전압

에 입력시키고, 상기 모드신호가 상기 펄스주파수변조모드로 변경되는 경우 제1 기준전압을 상기 제1 입력전압에 입력시키도록 제어하는 단계를 포함하는, 이중모드 직류-직류 변환기의 제어방법.

청구항 6

제5항에 있어서,

상기 제1 기준전압과 상기 제2 기준전압은 동일한 값을 갖는, 이중모드 직류-직류 변환기의 제어방법.

명 세 서

기 술 분 야

[0001] 본 발명은 직류-직류 변환기에 관한 것으로서, 더욱 상세하게는 이중모드 직류-직류 변환기에 관한 것이다.

[0002] 본 발명은 교육과학기술부의 재원으로 한국과학재단의 지원을 받아 수행된 연구로부터 도출된 것이다. [과제관리번호: ROA-2007-000-20059-0]

배 경 기 술

[0003] DC-DC 변환기는 저전력 어플리케이션에서 사용되는 전력 관리 장치의 핵심이 되었다.

[0004] 가장 널리 보급되어 있는 많은 휴대용 전자기기들은 DSP 동작, 오디오 및 비디오 플레이, 무선 통신 등을 특징으로 갖으며, 이러한 모든 동작들은 다양한 범위의 전력 소모량을 가지게 된다. 베터리 수명을 연장하기 위하여 전력 관리 장치에서의 고효율 DC-DC 변환기는 단지 다양한 부하 상태 변화에 대응해야 될 뿐만 아니라 적극적인 시스템 전력 감소 기술로서 동적전압변환 기능을 가져야 한다.

[0005] 전압-모드와 히스테릭-모드와 같은 DC-DC 변환기의 종류들이 각기 장점을 자랑하며 최근 많은 점유율을 차지하기 위해 경쟁하고 있지만, 전류-모드 방식을 사용하는 DC-DC 변환기가 여전히 오늘날 가장 큰 비중을 가지고 다양한 장점을 가지며 사용되고 있다.

[0006] 전류-모드 DC-DC 변환기는 뛰어난 라인 레귤레이션 성능과 고속의 과도 응답 성능을 가지고, 작은 출력전압 리플만을 가지는 장점이 있다. 이러한 특징들과 함께, 전류-모드 DC-DC 변환기가 만들어 내는 인덕터전류 또는 부하 전류 정보는 아날로그-디지털 변환기 없이 DC-DC 변환기가 최적의 지점에서 정확하게 모드를 변환하는데 이용될 수 있으며, 동적전압변환의 빠른 기준전압 추적 동안 안정적인 전류 제한 기능을 얻도록 만들어 준다.

[0007] 도 1은 부하에 연결된 일반적인 DC-DC 벅 변환기의 블록도이다. 도 1을 참조하면, DC-DC 벅 변환기는 PMOS 전력 트랜지스터(101), NMOS 전력 트랜지스터(103), 인덕터(105), 캐패시터(107), DC-DC 변환기 제어부(111)를 구비한다. 출력단에는 부하가 연결되어 DC-DC 벅 변환기로부터 원하는 전압과 전류를 공급받는다.

[0008] DC-DC 벅 변환기는 입력받는 직류 전압을 부하가 원하는 직류 전압으로 변환하여 출력한다. DC-DC 벅 변환기의 경우 출력 전압의 값은 입력 전압보다 항상 작다.

[0009] PMOS 전력 트랜지스터(101)와 NMOS 전력 트랜지스터(103)는 스위치 역할을 하며 출력 전압 값에 대응하는 듀티를 갖는 게이트 펄스 전압을 가지고, 서로 번갈아 온(ON)과 오프(OFF)를 한다. 스위칭 노드의 펄스 전압은 인덕터(105)와 캐패시터(107)로 구성되는 저역필터를 통해 직류의 출력전압으로 변환된다. 스위칭 노드의 듀티 크기에 따라 출력 전압의 크기가 결정된다.

[0010] DC-DC 변환기 제어부(111)는 원하는 출력전압을 조정하기 위해 외부기준전압을 입력하고, PMOS 전력 트랜지스터(101)와 NMOS 전력 트랜지스터(103)의 구동신호를 출력한다.

발명의 내용

해결하려는 과제

[0011] 본 발명은 이중모드 DC-DC 변환기에 관한 것으로서, 종래의 이중모드 DC-DC 변환기의 모드 변환은 모드 변환 시에 이중모드 DC-DC 변환기의 출력전압의 변화가 커서 부하가 요구하는 전압의 범위, 보통 ± 10%의 범위에서 벗어날 수 있다는 문제점이 있다.

[0012] 즉, 펄스주파수변조에서 펄스폭변조로 모드가 변환할 때, 오차증폭기의 느리게 적응하며 변하는 출력전압으로 인해 이중모드 DC-DC 변환기의 출력전압이 크게 변할 수 있다. 기존의 펄스주파수변조에서는 이중모드 DC-DC 변환기의 출력전압이 외부기준전압보다 약간 높은 전압으로 고정되어 있다. 즉, 오차증폭기의 반전 단자에 이중모드 DC-DC 변환기의 출력전압을 입력하고 비반전 단자에 외부기준전압을 입력하면 오차증폭기의 출력전압은 펄스주파수변조 동안 접지전압 가까이에서 펄스폭변조로의 변환을 대기하고 있게 된다. 모드 변환기의 요구에 따라 펄스주파수변조에서 펄스폭변조로 변환될 때, 오차증폭기의 출력전압이 정상 상태의 전압에 이르는 시간 동안, 이중모드 DC-DC 변환기의 출력전압이 크게 변하는 문제점이 있다. 따라서 오차증폭기의 출력전압은 펄스주파수변조에서 펄스폭변조로의 변환에 대비하여야 한다.

[0013] 또한, 부하의 갑작스런 변화에 즉각적으로 반응하여 모드가 변환되면, 부하로 인한 이중모드 DC-DC 변환기의 출력전압의 변화와 모드 변환으로 인한 이중모드 DC-DC 변환기의 출력전압의 변화가 서로 더해져서 요구되는 출력전압의 범위 밖으로 벗어날 수 있는 위험이 더욱 커지는 단점이 있다. 따라서 전술한 두 요인에 시간차를 둠으로써 이중모드 DC-DC 변환기의 출력전압 변환의 최대값을 감소시킬 수 있다. 이는 또한 불필요한 빈번한 모드변환도 방지할 수 있다.

[0014] 도 2는 종래의 이중모드 DC-DC 변환기의 문제점을 설명하기 위한 도면이다. 도 2를 참조하면, 펄스주파수변조 동작 시에 외부기준전압보다 약간 높은 전압 값을 가지는 이중모드 DC-DC 변환기의 출력전압 때문에, 오차증폭기 출력전압은 접지전압 가까이에 머물며 펄스폭변조 방식으로 변환을 대기하고 있게 된다. 따라서 펄스폭변조 방식으로의 변환 시에 제1 비교기는 접지전압에 머물러 있는 오차증폭기 출력전압과 감지전압의 비교를 즉각적으로 수행할 수 없게 되고, 오차증폭기 출력전압이 정상상태의 전압 범위로 안정화가 이루어질 때까지 이중모드 DC-DC 변환기의 출력전압은 크게 출렁거리게 된다.

과제의 해결 수단

[0015] 본 발명에 따른 이중모드 직류-직류 변환기는 펄스폭변조기와 펄스주파수변조기를 포함하는 이중모드 직류-직류 변환기에 있어서, 펄스폭변조기는 펄스폭변조모드와 펄스주파수변조모드에 대한 모드신호에 따라 이중모드 직류-직류 변환기의 출력전압과 제1 기준전압을 선택하여 출력하는 선택부, 선택부의 출력신호와 제2 기준전압을 비교하는 오차증폭기 및 오차증폭기의 출력신호를 이용하여 펄스폭변조신호를 출력하는 펄스폭변조부를 포함한다.

[0016] 여기서, 선택부는 출력전압과 제1 기준전압을 입력받아 모드신호에 따라 출력을 제어하는 다중화부를 포함할 수 있다.

[0017] 한편, 선택부는 모드신호가 펄스폭변조모드인 경우 출력전압을 출력하고, 모드신호가 펄스주파수변조모드로 변경되는 경우 제1 기준전압을 출력할 수 있다.

[0018] 제1 기준전압과 제2 기준전압은 동일한 값을 갖을 수 있다.

[0019] 본 발명의 다른 실시예에 따른 이중모드 직류-직류 변환기의 제어방법은 펄스폭변조기와 펄스주파수변조기를 포함하는 이중모드 직류-직류 변환기의 제어방법에 있어서, 펄스폭변조기는 제1 입력전압과 제2 기준전압을 입

력받는 오차증폭기를 포함하고, 펄스폭변조기의 제어는 펄스폭변조모드와 펄스주파수변조모드에 대한 모드신호를 입력받는 단계 및 모드신호에 따라 제1 입력전압의 입력을 제어하는 단계를 포함하고, 제1 입력전압의 입력을 제어하는 단계는 모드신호가 펄스폭변조모드인 경우 이중모드 직류-직류 변환기의 출력전압을 제1 입력전압에 입력시키고, 모드신호가 펄스주파수변조모드로 변경되는 경우 제1 기준전압을 제1 입력전압에 입력시키도록 제어하는 단계를 포함한다.

[0020] 여기서, 제1 기준전압과 제2 기준전압은 동일한 값을 갖을 수 있다.

[0021] 상술한 목적, 특징 및 장점은 첨부된 도면과 관련한 다음의 상세한 설명을 통하여 보다 분명해 질 것이며, 그에 따라 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 본 발명의 기술적 사상을 용이하게 실시할 수 있을 것이다. 또한, 본 발명을 설명함에 있어서 본 발명과 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우에 그 상세한 설명을 생략하기로 한다. 이하, 첨부된 도면을 참조하여 본 발명에 따른 바람직한 일실시예를 상세히 설명하기로 한다.

발명의 효과

[0022] 본 발명에 의하면, 펄스폭변조와 펄스주파수변조 간의 변환 속도가 향상되고 DC-DC 변환기의 출력전압이 안정적인 범위 밖으로 벗어나는 것을 방지한다.

도면의 간단한 설명

[0023] 도 1은 부하에 연결된 일반적인 DC-DC 벅 변환기의 블록도이다.

도 2는 종래의 이중모드 DC-DC 변환기의 문제점을 설명하기 위한 도면이다.

도 3은 본 발명에 따른 이중모드 DC-DC 변환기 제어부의 구성에 대한 블록도이다.

도 4는 본 발명에 따른 펄스폭변조기에 대한 일 예를 도시한 것이다.

도 5는 본 발명에 따른 펄스폭변조기에 의한 펄스주파수변조에서 펄스폭변조로의 모드 변환 시의 파형도이다.

발명을 실시하기 위한 구체적인 내용

[0024] 이하의 내용은 단지 본 발명의 원리를 예시한다. 그러므로 당업자는 비록 본 명세서에 명확히 설명되거나 도시되지 않았지만 본 발명의 원리를 구현하고 본 발명의 개념과 범위에 포함된 다양한 장치를 발명할 수 있는 것이다. 또한, 본 명세서에 열거된 모든 조건부 용어 및 실시예들은 원칙적으로, 본 발명의 개념이 이해되도록 하기 위한 목적으로만 명백히 의도되고, 이와같이 특별히 열거된 실시예들 및 상태들에 제한적이지 않는 것으로 이해되어야 한다.

[0025] 또한, 본 발명의 원리, 관점 및 실시예들 뿐만 아니라 특정 실시예를 열거하는 모든 상세한 설명은 이러한 사항의 구조적 및 기능적 균등물을 포함하도록 의도되는 것으로 이해되어야 한다. 또한 이러한 균등물들은 현재 공지된 균등물뿐만 아니라 장래에 개발될 균등물 즉 구조와 무관하게 동일한 기능을 수행하도록 발명된 모든 소자를 포함하는 것으로 이해되어야 한다.

[0026] 본 명세서의 청구범위에서, 상세한 설명에 기재된 기능을 수행하기 위한 수단으로 표현된 구성요소는 예를 들어 상기 기능을 수행하는 회로 소자의 조합 또는 펌웨어/마이크로 코드 등을 포함하는 모든 형식의 소프트웨어를 포함하는 기능을 수행하는 모든 방법을 포함하는 것으로 의도되었으며, 상기 기능을 수행하도록 상기 소프트웨어를 실행하기 위한 적절한 회로와 결합된다. 이러한 청구범위에 의해 정의되는 본 발명은 다양하게 열거된 수단에 의해 제공되는 기능들이 결합되고 청구항이 요구하는 방식과 결합되기 때문에 상기 기능을 제공할 수 있는 어떠한 수단도 본 명세서로부터 파악되는 것과 균등한 것으로 이해되어야 한다.

[0027] 상술한 목적, 특징 및 장점은 첨부된 도면과 관련한 다음의 상세한 설명을 통하여 보다 분명해 질 것이며, 그에 따라 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 본 발명의 기술적 사상을 용이하게 실시할 수 있을 것이다. 또한, 본 발명을 설명함에 있어서 본 발명과 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우에 그 상세한 설명을 생략하기로 한다. 이하, 첨부된 도면을 참조하여 본 발명에 따른 바람직한 일실시예를 상세히 설명하기로 한다.

[0028] 본 발명에 따른 이중모드 DC-DC 변환기는 펄스폭변조 모드와 펄스주파수변조 모드의 모드 변환 시에 출력 전압을 원하는 범위 내로 제할 할 수 있도록 한다. 여기서, 본 발명에 따른 이중모드 DC-DC 변환기는 고부하에서는 펄스폭변조 방식으로 동작하며 저부하에서는 펄스주파수 방식으로 동작할 수 있다.

[0029] 구체적으로, 본 발명에 따른 이중모드 DC-DC 변환기의 펄스폭변조기는 2개의 입력에 대한 오차를 증폭하는 오차증폭기를 포함하고, 펄스폭변조모드와 펄스주파수변조모드에 대한 모드신호에 따라 오차증폭기에 입력되는 신호를 제어한다.

[0030] 예를 들어, 오차증폭기에 입력되는 신호가 제1 입력전압과 제2 기준전압인 경우, 제1 입력전압을 펄스폭변조모드와 펄스주파수변조모드에 대한 모드신호에 따라 다르게 인가하는 것이다.

[0031] 모드신호에 따라 제1 입력전압에는 이중모드 직류-직류 변환기의 출력전압 또는 제1 기준전압이 선택적으로 인가될 수 있다. 예를 들어, 모드신호가 펄스폭변조모드인 경우 이중모드 직류-직류 변환기의 출력전압을 제1 입력전압에 입력시키고, 모드신호가 펄스주파수변조모드인 경우 제1 기준전압을 제1 입력전압에 입력시키도록 제어할 수 있다.

[0032] 이하, 도면을 참조하여 본 발명을 상세히 설명한다.

[0033] 도 3은 본 발명에 따른 이중모드 DC-DC 변환기 제어부의 구성에 대한 블록도이다. 도 3을 참조하면, 본 발명에 따른 이중모드 DC-DC 변환기 제어부는 이중변조기(301), 데드타임회로(303), 과전류 방지회로(315), 역과전류 방지회로(311), 인덕터전류 감지회로(313), 최대 및 평균전압 생성기(309), 모드변환기(307), 불연속전류모드 제어기(305)를 포함할 수 있다.

[0034] 이중변조기(301)는 펄스폭변조기(317), 펄스주파수변조기(319) 및 제1먹스(321)를 포함할 수 있다. 이중변조기(301)는 이중모드 DC-DC 변환기의 출력전압과 외부기준전압을 같은 전압이 되게 하며, 전력 트랜지스터를 위한 구동신호의 기초가 되는 변조신호를 출력한다. 고부하 상태를 감지한 모드변환기(307)는 이중변조기가 펄스폭변조신호를 출력하도록 하며, 저부하 상태가 감지되면 펄스주파수변조신호를 출력하도록 한다.

[0035] 도 4는 본 발명에 따른 펄스폭변조기에 대한 일 예를 도시한 것이고, 도 5는 본 발명에 따른 펄스폭변조기에 의한 펄스주파수변조에서 펄스폭변조로의 모드 변환 시의 파형도이다. 도 4에서는 오차증폭기(401)의 비반전입력단자(+)에 외부기준전압이 인가되고, 제2먹스(411)의 A단자에 외부기준전압이 인가되는 것에 대해 설명하고 있으나, 이에 한정하는 것은 아니다.

[0036] 따라서, 예를 들어 오차증폭기(401)의 비반전입력단자(+)에 제2 기준전압이 인가되고, 제2먹스(411)의 A단자에 제1 기준전압이 인가될 수 있으며, 제1 기준전압과 제2 기준전압은 서로 다를 수 있다. 만약, 제2 기준전압이 이중모드 DC-DC 변환기의 출력전압인 경우, 제1 기준전압은 제2 기준전압과 동일하지 않더라도 모드 변환에 따른 출력전압의 변동을 감소시킬 수 있는 범위 내에서 선택된 전압일 수 있다.

[0037] 도 4를 참조하면, 본 발명에 따른 펄스폭변조기는 오차증폭기(401), 제1 비교기(403), 제1 RS플립플롭(407), PID보상기(409) 및 제2먹스(411)를 포함한다.

[0038] 오차증폭기(401)는 이중모드 DC-DC 변환기의 출력전압이 외부기준전압과 같도록 조정한다. 인덕터전류의 상승을 따라 인덕터전류 감지회로의 감지전압이 상승할 때, 오차증폭기(401) 출력전압에 의해 감지전압의 상승이 제1 비교기(403)를 통해 제한된다. 제1 비교기(403)가 출력하는 인덕터 상승 전류의 제한 신호와, 인덕터 하강 전류

의 제한 신호 역할을 하는 클록신호를 기초로, 제1 RS플립플롭(407)이 펄스폭변조신호를 출력하게 된다.

[0039] 오차증폭기(401)의 반전 입력단자는 제2 먹스(411)를 통해 신호를 입력한다. 펄스폭변조 방식을 나타내는 모드신호가 제2 먹스(411)에 입력될 경우, 이중모드 DC-DC 변환기의 출력전압을 오차증폭기(401)로 통과시켜 오차증폭기(401)의 두 입력, 즉 외부기준전압과 이중모드 DC-DC 변환기의 출력전압이 같도록 조정한다.

[0040] 그러나 펄스주파수변조 방식을 나타내는 모든신호가 제2 먹스(411)에 입력될 경우, 외부기준전압을 통과시켜 오차증폭기(401)는 비반전 입력단자와 반전 입력단자 모두 외부기준전압이 입력된다. 따라서 펄스주파수변조 방식으로 이중모드 DC-DC 변환기 제어부가 동작을 하고 있는 동안, 오차증폭기(401)의 출력전압은 공통모드 전압값을 가지게 된다. 그러므로 펄스폭변조 방식으로 변환할 때, 감지전압과 오차증폭기(401)의 출력전압은 즉각적으로 제1 비교기(403)에 의해 비교가 되기 때문에, 이중모드 DC-DC 변환기의 출력전압은 안정적인 5% 범위 내에서 머물 수 있게 된다.

[0041] 도 5를 참조하면, 도 2와는 달리 이중모드 DC-DC 변환기의 출력전압은 안정적인 5% 범위 내에서 머물 수 있음을 확인할 수 있다.

[0042] 도 2는 도 4에서 제2먹스(411)가 없는 경우의 파형도에 해당한다. 도 2에서는 펄스주파수변조 동작 시에 외부기준전압보다 약간 높은 전압 값을 가지는 이중모드 DC-DC 변환기의 출력전압 때문에, 오차증폭기(401)의 출력전압은 접지전압 가까이에 머물며 펄스폭변조 방식으로 변환을 대기하고 있게 되고, 펄스폭변조 방식으로의 변환 시에 제1 비교기(403)는 접지전압에 머물러 있는 오차증폭기(401)의 출력전압과 감지전압의 비교를 즉각적으로 수행할 수 없게 되고, 오차증폭기(401)의 출력전압이 정상상태의 전압 범위로 안정화가 이루어질 때까지 이중모드 DC-DC 변환기의 출력전압은 크게 출렁거리게 된다.

[0043] 반면, 도 5는 도 4에서 제2먹스(411)가 있는 경우의 파형도에 해당하는 것으로서, 펄스주파수변조 방식을 나타내는 모든신호가 제2 먹스(411)에 입력될 경우, 외부기준전압을 통과시켜 오차증폭기(401)는 비반전 입력단자와 반전 입력단자 모두 외부기준전압이 입력되고, 오차증폭기(401)의 출력전압은 공통모드 전압값을 가지게 된다. 그러므로 펄스폭변조 방식으로 변환할 때, 감지전압과 오차증폭기(401)의 출력전압은 즉각적으로 제1 비교기(403)에 의해 비교가 되기 때문에, 이중모드 DC-DC 변환기의 출력전압은 안정적인 5% 범위 내에서 머물 수 있게 된다.

[0044] 한편, 전술한 본 발명에 따른 이중모드 DC-DC 변환기에 대한 제어방법으로, 펄스폭변조기와 펄스주파수변조기를 포함하는 이중모드 직류-직류 변환기의 제어방법에 있어서, 펄스폭변조기는 제1 입력전압과 제2 기준전압을 입력받는 오차증폭기를 포함하고, 펄스폭변조기의 제어는 펄스폭변조모드와 펄스주파수변조모드에 대한 모드신호를 입력받는 단계 및 모드신호에 따라 제1 입력전압의 입력을 제어하는 단계를 포함하고, 제1 입력전압의 입력을 제어하는 단계는 모드신호가 펄스폭변조모드인 경우 이중모드 직류-직류 변환기의 출력전압을 제1 입력전압에 입력시키고, 모드신호가 펄스주파수변조모드인 경우 제1 기준전압을 제1 입력전압에 입력시키도록 제어하는 단계를 포함할 수 있다. 이에 대한 자세한 설명은 전술한 바와 중복되므로, 여기서는 생략하기로 한다.

산업상 이용가능성

[0045] 본 발명은 이중모드 DC-DC 변환기에 적용할 수 있다.

부호의 설명

[0046] 101: PMOS 전력 트랜지스터

103: NMOS 전력 트랜지스터

105: 인덕터

107: 캐패시터

109: 부하전류

111: DC-DC 변환기 제어부

301: 이중변조기

303: 데드타임회로

305: 불연속전류모드 제어기

307: 모드변환기

309: 최대 및 평균전압 생성기

311: 역과전류 방지회로

313: 인덕터전류 감지회로

315: 과전류 방지회로

317: 펄스폭변조기

319: 펄스주파수변조기

321: 제1먹스

401: 오차증폭기

403: 제1 비교기

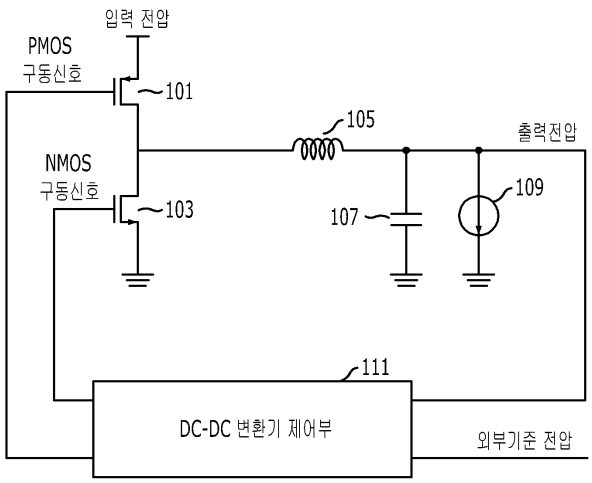
407: 제1 RS플립플롭

409: PID보상기

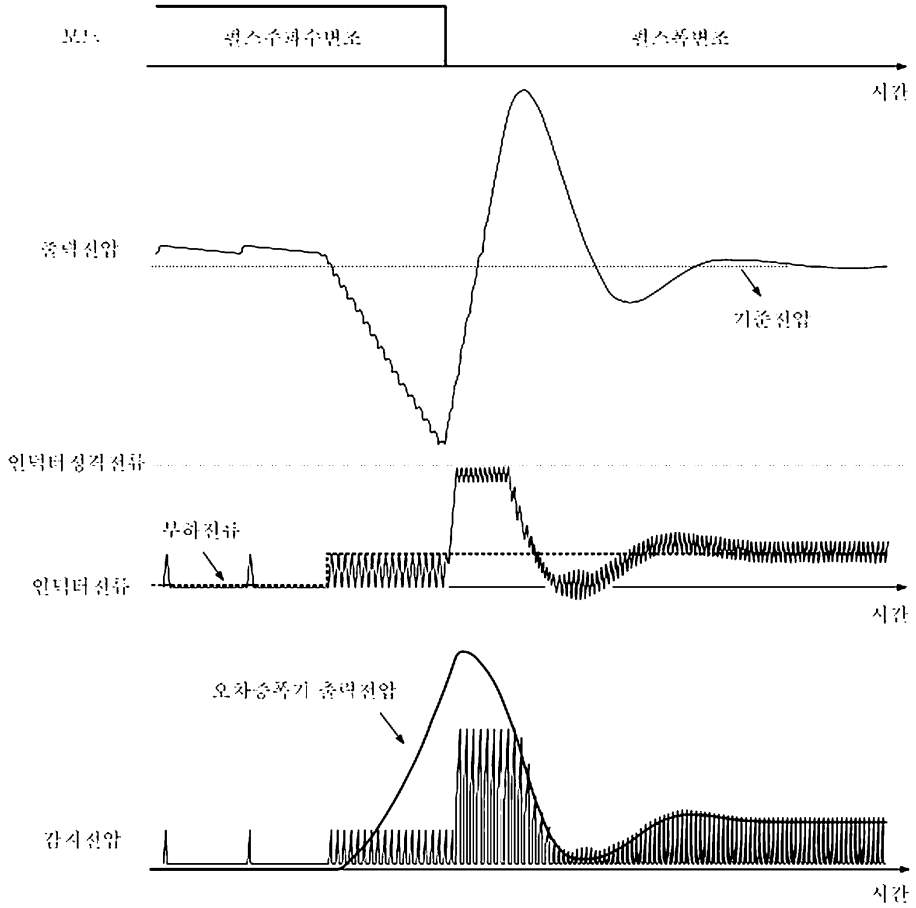
411: 제2먹스

도면

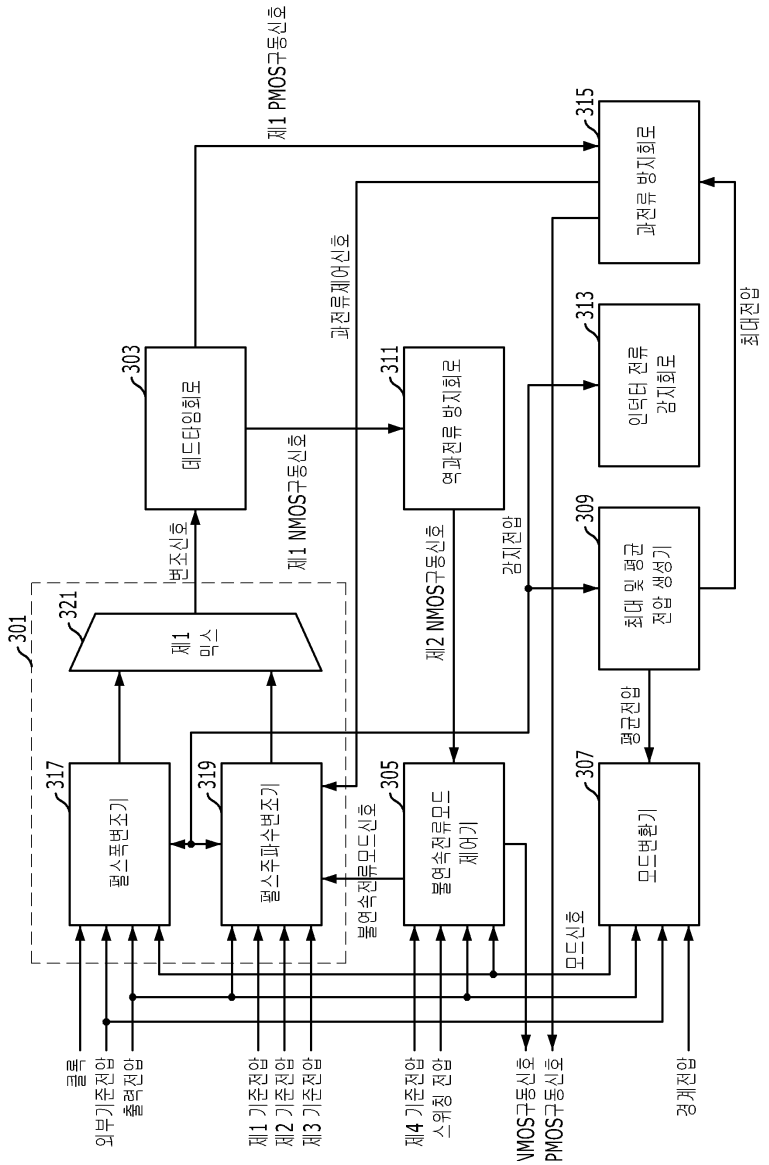
도면1



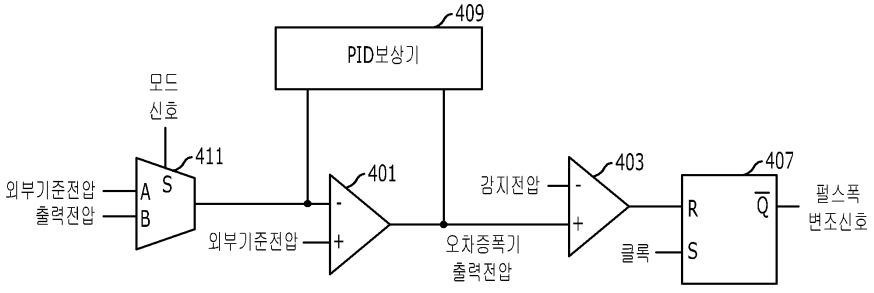
도면2


모드
펄스주파수변조
펄스폭변조
시간
흡입전압
기준전압
인덕터정격전류
부하전류
인덕터전류
시간
오차증폭기 출력전압
감지전압
시간

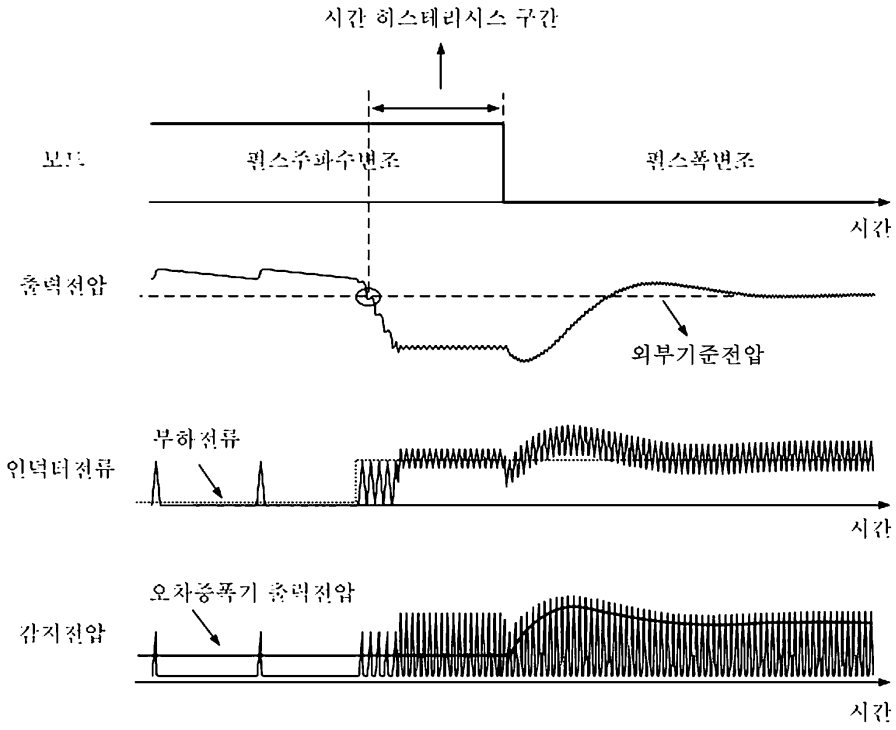
도면3


제1 PMOS구동신호
315
과전류 방지회로
과전류제어신호
303
데드타임회로
311
역과전류 방지회로
313
인덕터 전류
감지회로
최대전압
변조신호
제1 NMOS구동신호
제2 NMOS구동신호
감지전압
309
최대 및 평균
전압 생성기
301
321
제1
믹스
평균전압
317
펄스폭변조기
319
펄스주파수변조기
305
불연속전류모드
제어기
307
모드변환기
불연속전류모드신호
모드신호
클록
외부기준전압
출력전압
제1 기준전압
제2 기준전압
제3 기준전압
제4 기준전압
스위칭 전압
VMOS구동신호
PMOS구동신호
경계전압

도면4


409
PID보상기
모드
신호
411
외부기준전압
출력전압
A
B
S
401
외부기준전압
오차증폭기
출력전압
감지전압
403
407
R
S
Q
펄스폭
변조신호
클록

도면5


시간 히스테리시스 구간
모드
펄스주파수변조
펄스폭변조
시간
출력전압
외부기준전압
인덕터전류
부하전류
시간
감지전압
오차증폭기 출력전압
시간