(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2015 年 10 月 29 日 (29.10.2015)

WIPO | PCT

(10) 国际公布号
WO 2015/161528 A1

(51) 国际专利分类号:
G09G 3/36 (2006.01)

(21) 国际申请号: PCT/CN2014/076829

(22) 国际申请日: 2014 年 5 月 6 日 (06.05.2014)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201410167258.0 2014 年 4 月 24 日 (24.04.2014) CN

(71) 申请人: **深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.)** [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(72) 发明人: **肖军城 (XIAO, Juncheng)**; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(74) 代理人: **深圳汇智容达专利商标事务所（普通合伙） (SHENZHEN RONDA PATENT AND TRADEMARK LAW OFFICE)**; 中国广东省深圳市福田区深南中路与广深高速公路交界东南金运世纪大厦 04 层 04G, Guangdong 518040 (CN)。

(81) 指定国 (除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明，要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

[见续页]

(54) **Title**: GOA CIRCUIT FOR LIQUID CRYSTAL DISPLAY, AND LIQUID CRYSTAL DISPLAY DEVICE

(54) **发明名称** : 一种用于液晶显示的 GOA 电路及液晶显示装置

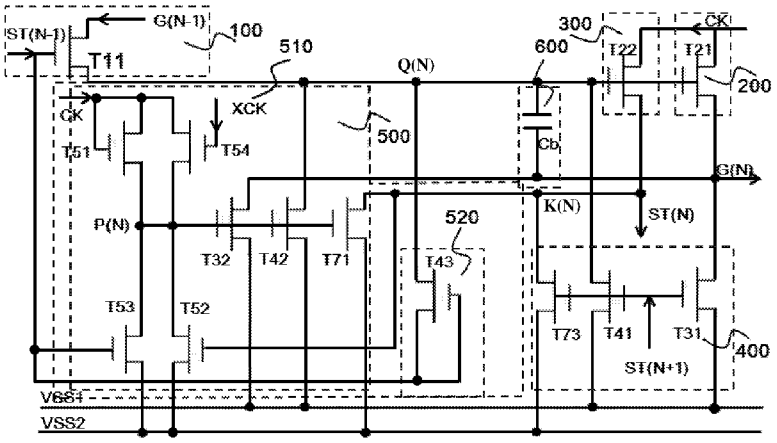


图 3 / FIG.3

(57) **Abstract**: A GOA circuit for a liquid crystal display, comprising a plurality of cascading GOA units, wherein the charging of an N^{th}-level horizontal scanning line of a display region is controlled according to an N^{th}-level GOA unit. The N^{th}-level GOA unit comprises a pull-up circuit (200), a pull-down circuit (400), a first pull-down holding circuit (510), a second pull-down holding circuit (520), a pull-up control circuit (100), a downlink circuit (300) and a bootstrap capacitor (600). Also disclosed is a liquid crystal display device, which can reduce the costs of liquid crystal displays, improve the functionality of a GOA circuit and prolong the operating life.

(57) **摘要**: 一种用于液晶显示的ＧＯＡ电路包括级联的多个ＧＯＡ单元，按照第Ｎ级ＧＯＡ单元控制对显示区域第Ｎ级水平扫描线充电，该第Ｎ级ＧＯＡ单元包括上拉电路（200）、下拉电路（400）、第一下拉维持电路（510）、第二下拉维持电路（520）、上拉控制电路（100）、下传电路（300）及自举电容（600）。还公开了一种液晶显示装置，可以降低液晶显示器的成本、提高ＧＯＡ电路功能性不良以及操作寿命。

WO 2015/161528 A1

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

一种用于液晶显示的GOA电路及液晶显示装置

本申请要求于2014年4月24日提交中国专利局、申请号为201410167258.0、发明名称为“一种用于液晶显示的GOA电路及液晶显示装置”的中国专利申请的优先权，上述专利的全部内容通过引用结合在本申请中。

技术领域

本发明涉及液晶显示技术领域，特别是涉及一种用于液晶显示的GOA（Gate Driver on Array，阵列基板行扫描驱动）电路及液晶显示装置。

背景技术

在主动式液晶显示器中，每个像素具有一个薄膜晶体管（TFT），其栅极（Gate）连接至水平扫描线，漏极（Drain）连接至垂直方向的数据线，源极（Source）则连接至像素电极。在水平扫描线上施加足够的电压，会使得该条线上的所有TFT打开，此时该水平扫描线会与垂直方向的数据线连接，从而将数据线上的显示信号电压写入像素，控制不同液晶的透光度进而达到控制色彩的效果。

目前主动式液晶显示面板水平扫描线的驱动主要由面板外接的IC来完成，外接的IC可以控制各级水平扫描线的逐级充电和放电。

而阵列基板行扫描驱动（GOA）技术，可以运用液晶显示面板的原有制程将水平扫描线的驱动电路制作在显示区周围的基板上，使之能替代外接IC来完成水平扫描线的驱动。GOA技术能减少外接IC的绑定（bonding）工序，有机会提升产能并降低产品成本，而且可以使液晶显示面板更适合制作窄边框或无边框的显示产品。

现有的GOA电路通常包括级联的多个GOA单元，每一级GOA单元对应驱动一级水平扫描线。GOA单元主要包括有上拉电路（Pull-up part）、上拉控制电路（Pull-up control part），下传电路（Transfer Part）、下拉电路（Key Pull-down Part）和下拉维持电路（Pull-down Holding Part），以及负责电位抬升的自举（Boast）电容。其中，上拉电路主要负责将时钟信号（Clock）

输出为栅极（Gate）信号；上拉控制电路负责控制上拉电路的打开时间，一般连接前面级 GOA 单元传递过来的下传信号或者 Gate 信号；下拉电路负责在第一时间将 Gate 信号拉低为低电位，即关闭 Gate 信号；下拉维持电路则负责将 Gate 输出信号和上拉电路的 Gate 信号（通常称为 Q 点）维持（Holding）在关闭状态（即负电位），通常有两个下拉维持模块交替作用；自举电容（C boast）则负责 Q 点的二次抬升，这样有利于上拉电路的 G（N）输出。

如图 1 所示，示出了现有的一种 GOA 电路的示意图；在图 1 中，该 GOA 单元包括：上拉控制电路 100、上拉电路 200 、下传电路 300、下拉电路 400 、自举电容 600、第一下拉维持电路 510、第二下拉维持电路 520。

如图 2 示为图 1 的 GOA 电路各种输入信号、输出信号和关键节点的信号，其中，CK 和 XCK 为两组相位上互补的信号，VSS2<VSS1，G（N）和 G（N+1）为上下级 Gate 输出信号，可以看出 G（N）会被拉到 VSS1 的低电位，P（N）在 Q（N）和 G（N）高电位时会被拉到 VSS2 的更低的电位。

但是现有的这种 GOA 电路存在如下不足之处：

首先，Q（N）点的第一阶段的抬升不够高，会影响 Q（N）点在第二阶段抬升的高度，Q（N）点电位不足将直接影响到 G（N）的输出和电路的下传，以及下拉电路的启动速度，具体表现为，当 Q（N）点电位不足时，则 T21 和 T22 的启动速度被延迟，G（N）输出和 ST（N）存在较大的延迟（Delay）；

另外，G（N）的延迟将影响显示区画面 TFT 充电情况，严重的情况下会导致错充的情形发生，将会使画面出现异常；

而 ST（N）的延迟将直接影响下拉维持电路的启动，当 ST（N）的延迟过于严重，则 P（N）点将缓慢的抬升，形成 P（N）点电位在非作用期间的延迟，严重的时候将出现 Q（N）和 G（N）的波纹电流（ripple），从而影响电路的正常运行；

再者，ST（N）的下拉在 XCK 时间段会存在没有下拉的风险，具体表现在单下拉电路中，除 P（N）点下拉外，没有更多的下拉预防措施；如果单边下拉失效，则整体电路功能失效，尤其是在图 1 中针对 ST（N）的处理和使用较多，对 ST（N）的信号处理就尤其重要，如果没有处理得当，将直接导致整个下拉维持电路的功能性失效，严重将导致整个 GOA 电路的失效。

发明内容

本发明所要解决的技术问题在于，提供一种用于液晶显示的 GOA 电路及液晶显示装置，可以降低液晶显示器的成本、提高 GOA 电路功能性不良以及操作寿命。

为解决上述技术问题，本发明的实施例的一方面提供了一种用于液晶显示的 GOA 电路，其中，包括级联的多个 GOA 单元，按照第 N 级 GOA 单元控制对显示区域第 N 级水平扫描线充电，该第 N 级 GOA 单元包括上拉电路、下拉电路、第一下拉维持电路、第二下拉维持电路、上拉控制电路、下传电路及自举电容；

所述上拉电路、下拉电路、第一下拉维持电路、第二下拉维持电路及自举电容分别与栅极信号点和所述第 N 级水平扫描线连接；

所述上拉控制电路和下传电路分别与所述栅极信号点连接；

所述第一下拉维持电路包括：

第一 TFT，其栅极连接第一电路点，其漏极和源极分别连接第 N 级水平扫描线和输入第一直流低电压；

第二 TFT，其栅极连接第一电路点，其漏极和源极分别连接栅极信号点和输入第一直流低电压；

第三 TFT，其栅极连接第二电路点，其漏极和源极分别连接第一电路点和输入第二直流低电压；

第四 TFT，其源极连接第一电路点，其栅极和漏极均连接第一时钟信号；

第七 TFT，其栅极连接第一电路点，其漏极和源极分别连接第二电路点和输入第二直流低电压；

其中，所述第二直流低电压低于所述第一直流低电压。

其中，所述第二下拉维持电路包括：

第八 TFT，其栅极连接第二时钟信号，其漏极和源极分别连接第 N 级水平扫描线和输入第一直流低电压；

第九 TFT，其栅极连接所述第八 TFT）的栅极，其漏极和源极分别连接栅极信号点和输入第 N-1 级开动信号；

所述第一下拉维持电路进一步包括：

第六 TFT，其栅极连接第一时钟信号，其漏极和源极均连接第一电路点；

其中，所述第二时钟信号与所述第一时钟信号相位互补。

其中，进一步包括第三下拉维持电路，其包括：

第十 TFT，其漏极和源极分别连接第二电路点和输入第二直流低电压；

第十一 TFT，其栅极连接所述栅极信号点，其漏极和源极分别连接所述第十 TFT 的栅极和输入第一直流低电压；

第十二 TFT，其源极连接所述第十 TFT 的栅极，其漏极和栅极均连接第一时钟信号。

其中，进一步包括第三下拉维持电路，其包括：

第十 TFT，其漏极和源极分别连接第二电路点和输入第二直流低电压；

第十一 TFT，其栅极连接所述栅极信号点，其漏极和源极分别连接所述第十 TFT 的栅极和输入第一直流低电压；

第十二 TFT，其源极连接所述第十 TFT 的栅极，其漏极和栅极均连接第二时钟信号；

第十三 TFT，其源极连接所述第十 TFT 的栅极，其漏极和栅极分别连接第一时钟信号和第二时钟信号。

其中，所述第二下拉维持电路包括：

第十四 TFT，其栅极和源极均输入第 N-1 级开动信号，其漏极连接栅极信号点；

所述第一下拉维持电路进一步包括：

第五 TFT，其栅极输入第 N-1 级开动信号，其漏极和源极分别连接第一电路点和输入第二直流低电压；

第六 TFT，其栅极连接第一时钟信号，其漏极和源极均连接第一电路点；

其中，所述第二时钟信号与所述第一时钟信号相位互补。

其中，所述上拉电路包括：

第十五 TFT（T21），其栅极连接所述栅极信号点，其漏极和源极分别连接第一时钟信号和连接所述第 N 级水平扫描线；

所述下传电路包括：

第十六 TFT，其栅极连接所述栅极信号点，其漏极和源极分别连接第一

时钟信号和输出第 N 级开动信号;

所述上拉控制电路包括:

第十七 TFT，其栅极输入第 N-1 级开动信号，其漏极和源极分别输入第 N-1 级水平扫描线和连接所述栅极信号点。

其中，所述下拉电路包括:

第十八 TFT，其栅极输入第 N+1 级开动信号，其漏极和源极分别连接所述第 N 级水平扫描线和输入所述第一直流低电压;

第十九 TFT，其栅极连接所述第十八 TFT 的栅极，其漏极和源极分别连接所述栅极信号点和输入所述第一直流低电压;

第二十 TFT，其栅极连接所述第十八 TFT 的栅极，其漏极和源极分别连接所述第 N 级水平扫描线和输入所述第二直流低电压。

相应地，本发明实施例还提供一种用于液晶显示的 GOA 电路，其中，包括级联的多个 GOA 单元，按照第 N 级 GOA 单元控制对显示区域第 N 级水平扫描线充电，该第 N 级 GOA 单元包括上拉电路、下拉电路、第一下拉维持电路、第二下拉维持电路、上拉控制电路、下传电路及自举电容;

所述上拉电路、下拉电路、第一下拉维持电路、第二下拉维持电路及自举电容分别与栅极信号点和所述第 N 级水平扫描线连接;

所述上拉控制电路和下传电路分别与所述栅极信号点连接;

所述第一下拉维持电路包括:

第一 TFT，其栅极连接第一电路点，其漏极和源极分别连接第 N 级水平扫描线和输入第一直流低电压;

第二 TFT，其栅极连接第一电路点，其漏极和源极分别连接栅极信号点和输入第一直流低电压;

第三 TFT，其栅极连接第二电路点，其漏极和源极分别连接第一电路点和输入第二直流低电压;

第四 TFT，其源极连接第一电路点，其栅极和漏极均连接第一时钟信号;

第六 TFT，其栅极连接第一时钟信号，其漏极和源极均连接第一电路点;

所述第二下拉维持电路包括:

第八 TFT，其栅极连接第二时钟信号，其漏极和源极分别连接第 N 级水

平扫描线和输入第一直流低电压;

第九 TFT，其栅极连接所述第八 TFT 的栅极，其漏极和源极分别连接栅极信号点和输入第 N-1 级开动信号;

其中，所述第二时钟信号与所述第一时钟信号相位互补; 所述第二直流低电压低于所述第一直流低电压。

其中，进一步包括第三下拉维持电路，其包括:

第十 TFT，其漏极和源极分别连接第二电路点和输入第二直流低电压;

第十一 TFT，其栅极连接所述栅极信号点，其漏极和源极分别连接所述第十 TFT 的栅极和输入第一直流低电压;

第十二 TFT，其源极连接所述第十 TFT 的栅极，其漏极和栅极均连接第一时钟信号。

其中，所述下拉电路包括:

第十八 TFT，其栅极输入第 N+1 级开动信号，其漏极和源极分别连接所述第 N 级水平扫描线和输入所述第一直流低电压;

第十九 TFT，其栅极连接所述第十八 TFT 的栅极，其漏极和源极分别连接所述栅极信号点和输入所述第一直流低电压。

其中，所述下拉电路进一步包括:

第二十 TFT，其栅极连接所述第十八 TFT 的栅极，其漏极和源极分别连接所述第 N 级水平扫描线和输入所述第二直流低电压。

其中，进一步包括第三下拉维持电路，其包括:

第十 TFT，其漏极和源极分别连接第二电路点和输入第二直流低电压;

第十一 TFT，其栅极连接所述栅极信号点，其漏极和源极分别连接所述第十 TFT 的栅极和输入第一直流低电压;

第十二 TFT，其源极连接所述第十 TFT 的栅极，其漏极和栅极均连接第二时钟信号;

第十三 TFT，其源极连接所述第十 TFT 的栅极，其漏极和栅极分别连接第一时钟信号和第二时钟信号。

其中，所述下拉电路包括:

第十八 TFT，其栅极输入第 N+1 级开动信号，其漏极和源极分别连接

所述第 N 级水平扫描线和输入所述第一直流低电压;

第十九 TFT，其栅极连接所述第十八 TFT 的栅极，其漏极和源极分别连接所述栅极信号点和输入所述第一直流低电压;

所述第一下拉维持电路进一步包括:

第七 TFT，其栅极连接第二电路点，其漏极和源极分别连接第二电路点和输入第二直流低电压。

其中， 所述上拉电路包括:

第十五 TFT，其栅极连接所述栅极信号点，其漏极和源极分别连接第一时钟信号和连接所述第 N 级水平扫描线;

所述下传电路包括:

第十六 TFT，其栅极连接所述栅极信号点，其漏极和源极分别连接第一时钟信号和输出第 N 级开动信号;

所述上拉控制电路包括:

第十七 TFT，其栅极输入第 N-1 级开动信号，其漏极和源极分别输入第 N-1 级水平扫描线和连接所述栅极信号点。

相应地，本发明实施例还提供一种液晶显示装置，其中，包括前述的用于液晶显示的 GOA 电路。

实施本发明的实施例，具有如下的有益效果:

首先，在对 Q（N）点第一阶段抬升时，用 T43 的漏极连接 ST（N-1），当 ST（N-1）对 Q（N）点第一阶段充电的时候，可以获得一个高电位对 Q（N）点第一阶段的电位进行抬升，以此解决 Q（N）点第一阶段电位不足的问题，这样可以使 Q（N）点在第二阶段的自举（Boost）将会相对较高且稳定，而且 G（N）和 ST（N）的输出将更迅速，使电路的整体性获得提高;

另外，通过第三下拉维持电路 530 中的 ST（N）下拉模块对 ST（N）进行处理，可以防止 ST（N）的下拉不良，能防止电路因为 ST（N）的下拉不足而导致下拉维持电路失效，从而使向下传递的信号逐级均非常准确，不会出现问题;

同时，由于在第一下拉维持电路、第二下拉维持电路采用交替工作的方式，且对 ST（N）的电位实现下拉也采用了第十 TFT（T72）和第七 TFT（T71）

交替实现，可以提高 GOA 电路的操作寿命。

附图说明

为了更清楚地说明本发明实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本发明的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其它的附图。

图 1 是现有的一种 GOA 电路的示意图；

图 2 是图 1 中的 GOA 电路在实际操作时关键节点的时序示意图；

图 3 是本发明提供的用于液晶显示的 GOA 电路的第一实施例的电路示意图；

图 4 是图 3 中的 GOA 电路在实际操作时关键节点的时序示意图；

图 5 是本发明提供的用于液晶显示的 GOA 电路的第二实施例的电路示意图；

图 6 是本发明提供的用于液晶显示的 GOA 电路的第三实施例的电路示意图；

图 7 是本发明提供的用于液晶显示的 GOA 电路的第四实施例的电路示意图；

图 8 是本发明提供的用于液晶显示的 GOA 电路的第五实施例的电路示意图；

图 9 是本发明提供的用于液晶显示的 GOA 电路的第六实施例的电路示意图；

图 10 是本发明提供的用于液晶显示的 GOA 电路的第七实施例的电路示意图；

图 11 是采用 SPICE 软件对本发明实施例的电路进行仿真的结果示意图。

具体实施方式

下面参考附图对本发明的优选实施例进行描述。

如图 3 所示，是本发明提供的用于液晶显示的 GOA 电路的第一实施例的电路示意图；在该实施例中，该 GOA 电路包括级联的多个 GOA 单元，按照第 N 级 GOA 单元控制对显示区域第 N 级水平扫描线 G（N）充电，该

第 N 级 GOA 单元包括上拉电路 200、下拉电路 400、第一下拉维持电路 510、第二下拉维持电路 520、上拉控制电路 100、下传电路 300 及自举电容 600，其中第一下拉维持电路 510 和第二下拉维持电路 520 组成了下拉维持电路 500;

上拉电路 200、下拉电路 400、第一下拉维持电路 510、第二下拉维持电路 520 及自举电容 600 分别与栅极信号点 Q(N)和第 N 级水平扫描线 G(N)连接;

上拉控制电路 100 和下传电路 300 分别与栅极信号点 Q（N）连接;

其中，第一下拉维持电路 510 包括:

第一 TFT（即 T32），其栅极连接第一电路点 P（N），其漏极和源极分别连接第 N 级水平扫描线 G（N）和输入第一直流低电压 VSS1;

第二 TFT（即 T42），其栅极连接第一电路点 P（N），其漏极和源极分别连接栅极信号点 Q（N）和输入第一直流低电压 VSS1;

第三 TFT（即 T52），其栅极连接第二电路点 K（N），其漏极和源极分别连接第一电路点 P（N）和输入第二直流低电压 VSS2;

第四 TFT（即 T51），其源极连接第一电路点 P（N），其栅极和漏极均连接第一时钟信号 CK;

第五 TFT（即 T53），其栅极输入第 N-1 级开动信号 ST（N-1），其漏极和源极分别连接第一电路点 P（N）和输入第二直流低电压 VSS2;

第六 TFT（即 T54），其栅极连接第二时钟信号 XCK，其漏极和源极均连接第一电路点 P（N);

第七 TFT（即 T71），其栅极连接第一电路点 P（N），其漏极和源极分别连接第二电路点 K（N）和输入第二直流低电压 VSS2;

第二下拉维持电路 520 包括:

第十四 TFT(即 T43),其栅极和源极均输入第 N-1 级开动信号 ST(N-1),其漏极连接栅极信号点 Q（N)。

上拉电路 200 包括:

第十五 TFT（即 T21），其栅极连接栅极信号点 Q（N），其漏极和源极分别连接第一时钟信号 CK 和连接第 N 级水平扫描线 G（N);

下传电路 300 包括:

第十六 TFT（即 T22），其栅极连接栅极信号点 Q（N），其漏极和源极分别连接第一时钟信号 CK 和输出第 N 级开动信号 ST（N）;

上拉控制电路 100 包括:

第十七 TFT（即 T11），其栅极输入第 N-1 级开动信号 ST（N-1），其漏极和源极分别输入第 N-1 级水平扫描线 G（N-1）和连接栅极信号点 Q（N）。

下拉电路 400 包括:

第十八 TFT（即 T31），其栅极输入第 N+2 级开动信号 ST（N+1），其漏极和源极分别连接第 N 级水平扫描线 G(N)和输入第一直流低电压 VSS1;

第十九 TFT（即 T41），其栅极连接述第十八 TFT 的栅极，其漏极和源极分别连接栅极信号点 Q（N）和输入第一直流低电压 VSS1;

第二十 TFT（即 T73），其栅极连接述第十八 TFT 的栅极，其漏极和源极分别连接第 N 级水平扫描线 G（N）和输入第二直流低电压 VSS2。

其中，第二直流低电压 VSS2 低于第一直流低电压 VSS1。第二直流低电压 VSS2 主要负责下拉第一电路点 P（N）的低电位，而第一直流低电压 VSS1 主要负责下拉第 N 级水平扫描线 G（N）和栅极信号点 Q（N）的低电位。

其中，第一 TFT（即 T32）和第二 TFT（即 T42）两颗 TFT 的栅极均连接 P（N），而漏极分别连接 G（N）和 Q（N），且源极均连接 VSS1，两者主要负责维持 G（N）和 Q（N）的低电位;

第三 TFT（即 T52）和第五 TFT（即 T53）两颗 TFT 的栅极分别接 ST（N）和 ST（N-1），而漏极均连接 P（N），且源极均连接 VSS2，两者主要负责作用期间下拉 P（N）和 K（N），从而关闭下拉维持电路 500，以防止对 Q（N）和 G（N）输出的影响，而 VSS2 的负电位设计成低于 VSS1 (即 VSS2<VSS1)，主要是为了降低 P（N）、ST（N）的电位，P（N）在作用期间被拉得越低，则第一 TFT（即 T32）和第二 TFT（即 T42）就关闭得越好，可防止对 GN 的放电导致输出异常；而第九 TFT（即 T43）的栅极和漏极均连接 ST（N-1），而源极连接 Q（N）点，可以对 Q（N）点第一阶段的自举起促进作用；而第七 TFT（即 T71）和第二十 TFT（即 T73）的栅极分别接

P（N）和 ST（N+1），而漏极均连接 ST（N），而源极均连接 VSS2，主要负责对 ST（N）下拉处理。

如图 4 所示，是图 3 中的 GOA 电路在实际操作时关键节点的时序示意图；

其中，第一时钟信号 CK 和第二时钟信号 XCK 为两组相位上互补的时钟信号，而 VSS2<VSS1，且 G（N）和 G（N+1）为上下级栅极输出信号。从图 4 中，可以看出 Q（N）和 G（N）会被拉到 VSS1 的低电位，P（N）在作用期间会被拉到 VSS2 的更低的电位，这样保证作用期间 Q（N）和 G（N）的正常。

如图 5 所示，是本发明提供的用于液晶显示的 GOA 电路的第二实施例的电路示意图；在该实施例中， 该 GOA 电路包括级联的多个 GOA 单元，其中，该第 N 级 GOA 单元与图 3 中示出的 GOA 单元的区别在于，在本实施例中，省去了第五 TFT（即 T53），且第六 TFT（即 T54）的连接关系与第二下拉维持电路 520 的结构稍有不同，该第二下拉维持电路 520 具体包括:

第八 TFT（即 T33），其栅极连接第二时钟信号 XCK，其漏极和源极分别连接第 N 级水平扫描线 G（N）和输入第一直流低电压 VSS1;

第九 TFT（即 T43），其栅极连接第八 TFT（即 T33）的栅极，其漏极和源极分别连接栅极信号点 Q（N）和输入第 N-1 级开动信号 ST（N-1）;

其中，第一下拉维持电路（510）所包含的第六 TFT（即 T54）连接关系具体为，其漏极连接第一时钟信号（CK），其栅极和源极均连接第一电路点（P（N））;

其中，第二时钟信号 XCK 与第一时钟信号 CK 相位互补。

其中，第一 TFT（即 T32）和第二 TFT（即 T42）两颗 TFT 的栅极均连接 P（N），而漏极分别连接 G（N）和 Q（N），且源极均连接 VSS1，两者主要负责维持 G（N）和 Q（N）的低电位;

第三 TFT（即 T52）和第五 TFT（即 T53）两颗 TFT 的栅极分别接 ST（N）和 ST（N-1），而漏极均连接 P（N），且源极均连接 VSS2，两者主要负责作用期间下拉 P（N）和 K（N），从而关闭下拉维持电路 500，以防止对 Q（N）和 G（N）输出的影响，而 VSS2 的负电位设计成低于 VSS1 (即

VSS2<VSS1)，主要是为了降低 P（N）、ST（N）的电位，P（N）在作用期间被拉得越低，则第一 TFT（即 T32）和第二 TFT（即 T42）就关闭得越好，可防止对 GN 的放电导致输出异常；

而第七 TFT（即 T71）和第二十 TFT（即 T73）的栅极分别接 P（N）和 ST（N+1），而漏极均连接 ST（N），而源极均连接 VSS2，主要负责对 ST（N）下拉处理。

而第八 TFT（即 T33）和第九 TFT（即 T43）的栅极均连接 XCK 信号，而漏极分别连接 ST（N1）和 G（N），而源极分别连接 Q（N）和连接 VSS1，可以对 Q（N）点第一阶段的自举起促进作用；

同时具有一个非对称的第二下拉维持电路 520，可以交替和第一下拉维持电路 510 作用，共同完轮流完成交替作用，相应的波形可以参见图 4 所示。

如图 6 所示，是本发明提供的用于液晶显示的 GOA 电路的第三实施例的电路示意图；在该实施例中， 该 GOA 电路包括级联的多个 GOA 单元，其中，该第 N 级 GOA 单元与图 5 中示出的 GOA 单元的区别在于，在本实施例中，在图 5 的基础上，该下拉维持电路 520 还包括有一个第三下拉维持电路 530，该第三下拉维持电路 530 包括：

第十 TFT（即 T72），其漏极和源极分别连接第二电路点 K（N）和输入第二直流低电压 VSS2；

第十一 TFT（即 T44），其栅极连接栅极信号点 Q（N），其漏极和源极分别连接第十 TFT（即 T72）的栅极和输入第一直流低电压 VSS1；

第十二 TFT（即 T61），其源极连接第十 TFT（即 T72）的栅极，其漏极和栅极均连接第一时钟信号 CK。

其中，在本实施例中增加了一个第三下拉维持电路 530 用于对 ST（N）进行下拉处理，保证其在作用期间之外的所有时间持续地实现作用，首先，防止 ST（N）信号出现下拉不足的波纹电压（Ripple），其中，第十一 TFT（即 T44）主要用来实现控制 T72 开关的作用，而第十二 TFT（即 T61）通过第一时钟信号 CK 对第十 TFT（即 T72）的栅极进行充电，由于第十二 TFT（即 T61）为二极体，其无法放电，故会会持续的高电位，且通过第十一 TFT（即 T44）保持和 Q（N）点相反的电位，这样，可以在非作用期间通过第

十 TFT（即 T72）持续下拉 ST（N），其他部件的原理参见前述对图 5 的说明，此实施例相应的波形可以参见图 4 所示。

如图 7 所示，是本发明提供的用于液晶显示的 GOA 电路的第四实施例的电路示意图；在该实施例中， 该 GOA 电路包括级联的多个 GOA 单元，其中，该第 N 级 GOA 单元与图 6 中示出的 GOA 单元的区别在于，在本实施例中，在第一下拉维持电路 510 中省去了第七 TFT（即 T71），其他结构与图 6 中相同。

参照前述对图 6 中电路的原理的介绍，由于在非作用期间将会通过第十 TFT（即 T72）持续下拉 ST（N）点的电位，故实现了第七 TFT（即 T71）的作用，故可以第七 TFT（即 T71），此实施例相应的波形可参见图 4 所示。

如图 8 所示，是本发明提供的用于液晶显示的 GOA 电路的第五实施例的电路示意图；在该实施例中， 该 GOA 电路包括级联的多个 GOA 单元，其中，该第 N 级 GOA 单元与图 7 中示出的 GOA 单元的区别在于，在本实施例中，在本实施例中，在下拉电路 400 中省去了第二十 TFT（即 T73），其他结构与图 7 中相同。

参照前述对图 6 中电路的原理的介绍，由于在非作用期间将会通过第十 TFT（即 T72）持续下拉 ST（N）点的电位，故实现了第二十 TFT（即 T73），故可以第第二十 TFT（即 T73），此实施例相应的波形可参见图 4 所示。

如图 9 所示，是本发明提供的用于液晶显示的 GOA 电路的第六实施例的电路示意图；在该实施例中， 该 GOA 电路包括级联的多个 GOA 单元，其中，该第 N 级 GOA 单元与图 6 中示出的 GOA 单元的区别在于，其第三下拉维持电路 530 稍有不同，具体地，在本实施例中，该第三下拉维持电路 530 包括:

第十 TFT（即 T72），其漏极和源极分别连接第二电路点 K（N）和输入第二直流低电压 VSS2;

第十一 TFT（即 T44），其栅极连接栅极信号点 Q（N），其漏极和源极分别连接第十 TFT（即 T72）的栅极和输入第一直流低电压 VSS1;

第十二 TFT（即 T61），其源极连接第十 TFT（即 T72）的栅极，其漏极和栅极均连接第二时钟信号 XCK;

第十三 TFT（即 T64），其源极连接第十 TFT（即 T72）的栅极，其漏极和栅极分别连接第一时钟信号 CK 和第二时钟信号 XCK。

其中，在本实施例中，在第三下拉维持电路 530 中增加了一个第十三 TFT（即 T64），其可以使实现第十 TFT（即 T72）和第七 TFT（即 T71）之间可以交替的对 ST（N）的电位实现下拉，这样可以减小第十 TFT（即 T72）这颗 TFT 的压力，从而增加了电路的寿命，此实施例的相应的波形可参见图 4 所示。

如图 10 所示，是本发明提供的用于液晶显示的 GOA 电路的第七实施例的电路示意图；在该实施例中，该 GOA 电路包括级联的多个 GOA 单元，其中，该第 N 级 GOA 单元与图 9 中示出的 GOA 单元的区别在于，其中，下拉电路 400 仍然包括有第二十 TFT（即 T73），其栅极输入第 N+2 级开动信号 ST（N+1），其漏极和源极分别连接第 N 级水平扫描线 G（N）和输入第二直流低电压 VSS2。

其中，在图 9 所示的电路上增加第二十 TFT（即 T73），是因为考虑到 ST（N）的延迟（Delay）小于 G（N）的延迟，这样通过第可以第二十 TFT（即 T73）的作用，可以在第一时间对 ST（N）的电位实现下拉操作，可以更加有效的控制 ST（N）的延迟。此实施例的相应的波形可以参见图 4 所示。

如图 11 所示为采用 SPICE（Simulation program with integrated circuit emphasis）仿真软件对本发明前述实施例中的 GOA 电路的仿真效果示意图。在 SPICE 仿真软件中模拟 60 级 5 个帧（Frame）获得的结果，从中可以看出，整体能够输出良好，相邻级数之间的栅极电压相差不足 0.1V，所有级数都能完整输出。

相应地，本发明实施例还提供了一种液晶显示装置，其包括前述图 3 至图 10 示出的用于液晶显示的 GOA 电路。

实施本发明实施例，具有如下的有益效果：

首先，在对 Q（N）点第一阶段抬升时，用 T43 的漏极连接 ST（N-1），当 ST（N-1）对 Q（N）点第一阶段充电的时候，可以获得一个高电位对 Q（N）点第一阶段的电位进行抬升，以此解决 Q（N）点第一阶段电位不足的问题，这样可以使 Q（N）点在第二阶段的自举（Boost）将会相对较高且

稳定，而且G（N）和ST（N）的输出将更迅速，使电路的整体性获得提高；

另外，通过第三下拉维持电路530中的ST（N）下拉模块对ST（N）进行处理，可以防止ST（N）的下拉不良，能防止电路因为ST（N）的下拉不足而导致下拉维持电路失效，从而使向下传递的信号逐级均非常准确，不会出现问题；

同时，由于在第一下拉维持电路、第二下拉维持电路采用交替工作的方式，且对ST（N）的电位实现下拉也采用了第十TFT（即T72）和第七TFT（即T71）交替实现，可以提高GOA电路的操作寿命。

以上所揭露的仅为本发明较佳实施例而已，当然不能以此来限定本发明之权利范围，因此等同变化，仍属本发明所涵盖的范围。

权 利 要 求

1、一种用于液晶显示的 GOA 电路，其中，包括级联的多个 GOA 单元，按照第 N 级 GOA 单元控制对显示区域第 N 级水平扫描线充电，该第 N 级 GOA 单元包括上拉电路、下拉电路、第一下拉维持电路、第二下拉维持电路、上拉控制电路、下传电路及自举电容;

所述上拉电路、下拉电路、第一下拉维持电路、第二下拉维持电路及自举电容分别与栅极信号点和所述第 N 级水平扫描线连接;

所述上拉控制电路和下传电路分别与所述栅极信号点连接;

所述第一下拉维持电路包括:

第一 TFT，其栅极连接第一电路点，其漏极和源极分别连接第 N 级水平扫描线和输入第一直流低电压;

第二 TFT，其栅极连接第一电路点，其漏极和源极分别连接栅极信号点和输入第一直流低电压;

第三 TFT，其栅极连接第二电路点，其漏极和源极分别连接第一电路点和输入第二直流低电压;

第四 TFT，其源极连接第一电路点，其栅极和漏极均连接第一时钟信号;

第七 TFT，其栅极连接第一电路点，其漏极和源极分别连接第二电路点和输入第二直流低电压;

其中，所述第二直流低电压低于所述第一直流低电压。

2、如权利要求 1 所述的用于液晶显示的 GOA 电路，其中，所述下拉电路包括:

第十八 TFT，其栅极输入第 N+1 级开动信号，其漏极和源极分别连接所述第 N 级水平扫描线和输入所述第一直流低电压;

第十九 TFT，其栅极连接所述第十八 TFT 的栅极，其漏极和源极分别连接所述栅极信号点和输入所述第一直流低电压;

第二十 TFT，其栅极连接所述第十八 TFT 的栅极，其漏极和源极分别连接所述第 N 级水平扫描线和输入所述第二直流低电压。

3、如权利要求 2 所述的用于液晶显示的 GOA 电路，其中，

所述上拉电路包括:

第十五 TFT，其栅极连接所述栅极信号点，其漏极和源极分别连接第一时钟信号和连接所述第 N 级水平扫描线；

所述下传电路包括：

第十六 TFT，其栅极连接所述栅极信号点，其漏极和源极分别连接第一时钟信号和输出第 N 级开动信号；

所述上拉控制电路包括：

第十七 TFT，其栅极输入第 N-1 级开动信号，其漏极和源极分别输入第 N-1 级水平扫描线和连接所述栅极信号点。

4、如权利要求 3 所述的用于液晶显示的 GOA 电路，其中，所述第二下拉维持电路包括：

第八 TFT，其栅极连接第二时钟信号，其漏极和源极分别连接第 N 级水平扫描线和输入第一直流低电压；

第九 TFT，其栅极连接所述第八 TFT 的栅极，其漏极和源极分别连接栅极信号点和输入第 N-1 级开动信号；

所述第一下拉维持电路进一步包括：

第六 TFT，其漏极连接第一时钟信号，其栅极和源极均连接第一电路点；

其中，所述第二时钟信号与所述第一时钟信号相位互补。

5、如权利要求 4 所述的用于液晶显示的 GOA 电路，其中，进一步包括第三下拉维持电路，其包括：

第十 TFT，其漏极和源极分别连接第二电路点和输入第二直流低电压；

第十一 TFT，其栅极连接所述栅极信号点，其漏极和源极分别连接所述第十 TFT 的栅极和输入第一直流低电压；

第十二 TFT，其源极连接所述第十 TFT 的栅极，其漏极和栅极均连接第一时钟信号。

6、如权利要求 4 所述的用于液晶显示的 GOA 电路，其中，进一步包括第三下拉维持电路，其包括：

第十 TFT，其漏极和源极分别连接第二电路点和输入第二直流低电压；

第十一 TFT，其栅极连接所述栅极信号点，其漏极和源极分别连接所述第十 TFT 的栅极和输入第一直流低电压；

第十二 TFT，其源极连接所述第十 TFT 的栅极，其漏极和栅极均连接第二时钟信号；

第十三 TFT，其源极连接所述第十 TFT 的栅极，其漏极和栅极分别连接第一时钟信号和第二时钟信号。

7、如权利要求 3 所述的用于液晶显示的 GOA 电路，其中，

所述第二下拉维持电路包括：

第十四 TFT，其栅极和源极均输入第 N-1 级开动信号，其漏极连接栅极信号点；

所述第一下拉维持电路进一步包括：

第五 TFT，其栅极输入第 N-1 级开动信号，其漏极和源极分别连接第一电路点和输入第二直流低电压；

第六 TFT，其栅极连接第二时钟信号，其漏极和源极分别连接第一时钟信号和连接第一电路点；

其中，所述第二时钟信号与所述第一时钟信号相位互补。

8、一种用于液晶显示的 GOA 电路，其中，包括级联的多个 GOA 单元，按照第 N 级 GOA 单元控制对显示区域第 N 级水平扫描线充电，该第 N 级 GOA 单元包括上拉电路、下拉电路、第一下拉维持电路、第二下拉维持电路、上拉控制电路、下传电路及自举电容；

所述上拉电路、下拉电路、第一下拉维持电路、第二下拉维持电路及自举电容分别与栅极信号点和所述第 N 级水平扫描线连接；

所述上拉控制电路和下传电路分别与所述栅极信号点连接；

所述第一下拉维持电路包括：

第一 TFT，其栅极连接第一电路点，其漏极和源极分别连接第 N 级水平扫描线和输入第一直流低电压；

第二 TFT，其栅极连接第一电路点，其漏极和源极分别连接栅极信号点和输入第一直流低电压；

第三 TFT，其栅极连接第二电路点，其漏极和源极分别连接第一电路点和输入第二直流低电压；

第四 TFT，其源极连接第一电路点，其栅极和漏极均连接第一时钟信号；

第六 TFT，其栅极连接第一时钟信号，其漏极和源极均连接第一电路点；

所述第二下拉维持电路包括：

第八 TFT，其栅极连接第二时钟信号，其漏极和源极分别连接第 N 级水平扫描线和输入第一直流低电压；

第九 TFT，其栅极连接所述第八 TFT 的栅极，其漏极和源极分别连接栅极信号点和输入第 N-1 级开动信号；

其中，所述第二时钟信号与所述第一时钟信号相位互补；所述第二直流低电压低于所述第一直流低电压。

9、如权利要求 8 所述的用于液晶显示的 GOA 电路，其中，进一步包括第三下拉维持电路，其包括：

第十 TFT，其漏极和源极分别连接第二电路点和输入第二直流低电压；

第十一 TFT，其栅极连接所述栅极信号点，其漏极和源极分别连接所述第十 TFT 的栅极和输入第一直流低电压；

第十二 TFT，其源极连接所述第十 TFT 的栅极，其漏极和栅极均连接第一时钟信号。

10、如权利要求 9 所述的用于液晶显示的 GOA 电路，其中，所述下拉电路包括：

第十八 TFT，其栅极输入第 N+1 级开动信号，其漏极和源极分别连接所述第 N 级水平扫描线和输入所述第一直流低电压；

第十九 TFT，其栅极连接所述第十八 TFT 的栅极，其漏极和源极分别连接所述栅极信号点和输入所述第一直流低电压。

11、如权利要求 10 所述的用于液晶显示的 GOA 电路，其中，所述下拉电路进一步包括：

第二十 TFT，其栅极连接所述第十八 TFT 的栅极，其漏极和源极分别连接所述第 N 级水平扫描线和输入所述第二直流低电压。

12、如权利要求 8 所述的用于液晶显示的 GOA 电路，其中，进一步包括第三下拉维持电路，其包括：

第十 TFT，其漏极和源极分别连接第二电路点和输入第二直流低电压；

第十一 TFT，其栅极连接所述栅极信号点，其漏极和源极分别连接所述

第十 TFT 的栅极和输入第一直流低电压;

第十二 TFT，其源极连接所述第十 TFT 的栅极，其漏极和栅极均连接第二时钟信号;

第十三 TFT，其源极连接所述第十 TFT 的栅极，其漏极和栅极分别连接第一时钟信号和第二时钟信号。

13、如权利要求 12 所述的用于液晶显示的 GOA 电路，其中，

所述下拉电路包括:

第十八 TFT，其栅极输入第 N+1 级开动信号，其漏极和源极分别连接所述第 N 级水平扫描线和输入所述第一直流低电压;

第十九 TFT，其栅极连接所述第十八 TFT 的栅极，其漏极和源极分别连接所述栅极信号点和输入所述第一直流低电压;

所述第一下拉维持电路进一步包括:

第七 TFT，其栅极连接第二电路点，其漏极和源极分别连接第二电路点和输入第二直流低电压。

14、如权利要求 10 所述的用于液晶显示的 GOA 电路，其中，

所述上拉电路包括:

第十五 TFT，其栅极连接所述栅极信号点，其漏极和源极分别连接第一时钟信号和连接所述第 N 级水平扫描线;

所述下传电路包括:

第十六 TFT，其栅极连接所述栅极信号点，其漏极和源极分别连接第一时钟信号和输出第 N 级开动信号;

所述上拉控制电路包括:

第十七 TFT，其栅极输入第 N-1 级开动信号，其漏极和源极分别输入第 N-1 级水平扫描线和连接所述栅极信号点。

15、如权利要求 11 所述的用于液晶显示的 GOA 电路，其中，

所述上拉电路包括:

第十五 TFT，其栅极连接所述栅极信号点，其漏极和源极分别连接第一时钟信号和连接所述第 N 级水平扫描线;

所述下传电路包括:

第十六 TFT，其栅极连接所述栅极信号点，其漏极和源极分别连接第一时钟信号和输出第 N 级开动信号；

所述上拉控制电路包括：

第十七 TFT，其栅极输入第 N-1 级开动信号，其漏极和源极分别输入第 N-1 级水平扫描线和连接所述栅极信号点。

16、如权利要求 13 所述的用于液晶显示的 GOA 电路，其中，

所述上拉电路包括：

第十五 TFT，其栅极连接所述栅极信号点，其漏极和源极分别连接第一时钟信号和连接所述第 N 级水平扫描线；

所述下传电路包括：

第十六 TFT，其栅极连接所述栅极信号点，其漏极和源极分别连接第一时钟信号和输出第 N 级开动信号；

所述上拉控制电路包括：

第十七 TFT，其栅极输入第 N-1 级开动信号，其漏极和源极分别输入第 N-1 级水平扫描线和连接所述栅极信号点。

17、一种液晶显示装置，其包括一种用于液晶显示的 GOA 电路，其中，该 GOA 电路包括级联的多个 GOA 单元，按照第 N 级 GOA 单元控制对显示区域第 N 级水平扫描线充电，该第 N 级 GOA 单元包括上拉电路、下拉电路、第一下拉维持电路、第二下拉维持电路、上拉控制电路、下传电路及自举电容；

所述上拉电路、下拉电路、第一下拉维持电路、第二下拉维持电路及自举电容分别与栅极信号点和所述第 N 级水平扫描线连接；

所述上拉控制电路和下传电路分别与所述栅极信号点连接；

所述第一下拉维持电路包括：

第一 TFT，其栅极连接第一电路点，其漏极和源极分别连接第 N 级水平扫描线和输入第一直流低电压；

第二 TFT，其栅极连接第一电路点，其漏极和源极分别连接栅极信号点和输入第一直流低电压；

第三 TFT，其栅极连接第二电路点，其漏极和源极分别连接第一电路点

和输入第二直流低电压;

第四 TFT，其源极连接第一电路点，其栅极和漏极均连接第一时钟信号;

第七 TFT，其栅极连接第一电路点，其漏极和源极分别连接第二电路点和输入第二直流低电压;

其中，所述第二直流低电压低于所述第一直流低电压。

18、如权利要求 17 所述的液晶显示装置，其中，所述第二下拉维持电路包括:

第八 TFT，其栅极连接第二时钟信号，其漏极和源极分别连接第 N 级水平扫描线和输入第一直流低电压;

第九 TFT，其栅极连接所述第八 TFT 的栅极，其漏极和源极分别连接栅极信号点和输入第 N-1 级开动信号;

所述第一下拉维持电路进一步包括:

第六 TFT，其漏极连接第一时钟信号，其栅极和源极均连接第一电路点;

其中，所述第二时钟信号与所述第一时钟信号相位互补。

19、如权利要求 18 所述的液晶显示装置，其中，进一步包括第三下拉维持电路，其包括:

第十 TFT，其漏极和源极分别连接第二电路点和输入第二直流低电压;

第十一 TFT，其栅极连接所述栅极信号点，其漏极和源极分别连接所述第十 TFT 的栅极和输入第一直流低电压;

第十二 TFT，其源极连接所述第十 TFT 的栅极，其漏极和栅极均连接第一时钟信号。

20、如权利要求 18 所述的液晶显示装置，其中，进一步包括第三下拉维持电路，其包括:

第十 TFT，其漏极和源极分别连接第二电路点和输入第二直流低电压;

第十一 TFT，其栅极连接所述栅极信号点，其漏极和源极分别连接所述第十 TFT 的栅极和输入第一直流低电压;

第十二 TFT，其源极连接所述第十 TFT 的栅极，其漏极和栅极均连接第二时钟信号;

第十三 TFT，其源极连接所述第十 TFT 的栅极，其漏极和栅极分别连

接第一时钟信号和第二时钟信号。

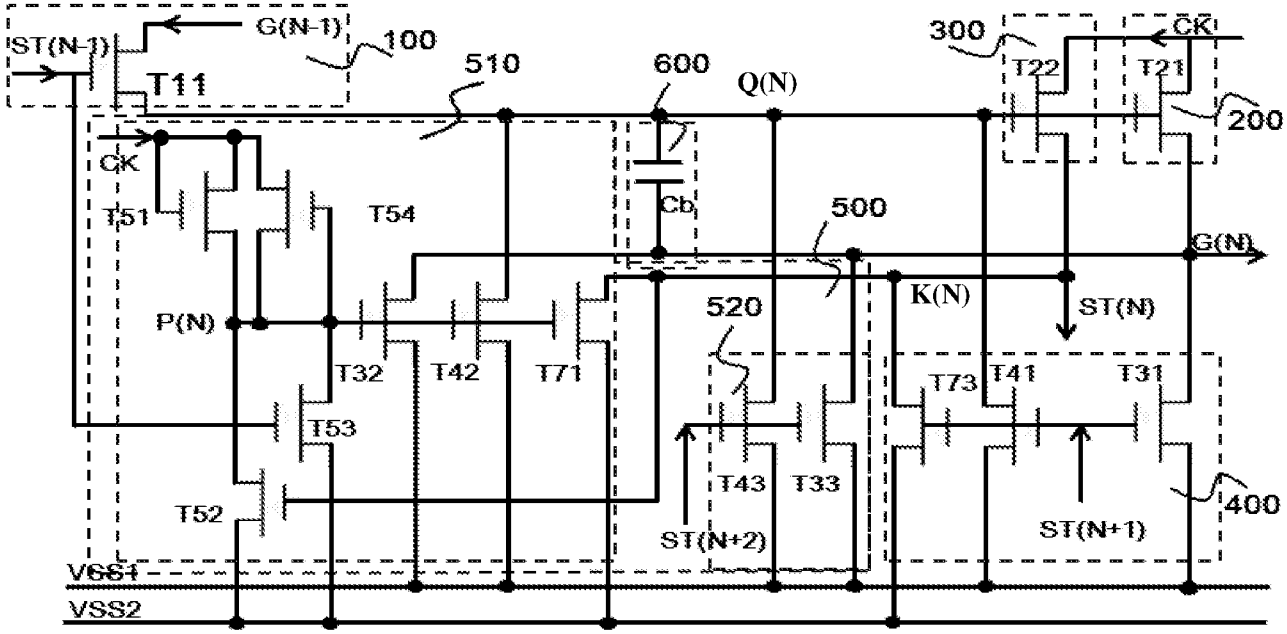

ST(N-1)
G(N-1)
100
T11
510
600
Q(N)
300
CK
T22
T21
200
CK
T51
T54
Cb
500
G(N)
P(N)
520
K(N)
ST(N)
T32
T42
T71
T73
T41
T31
T53
T43
T33
T52
ST(N+2)
ST(N+1)
400
VSS1
VSS2

图 1

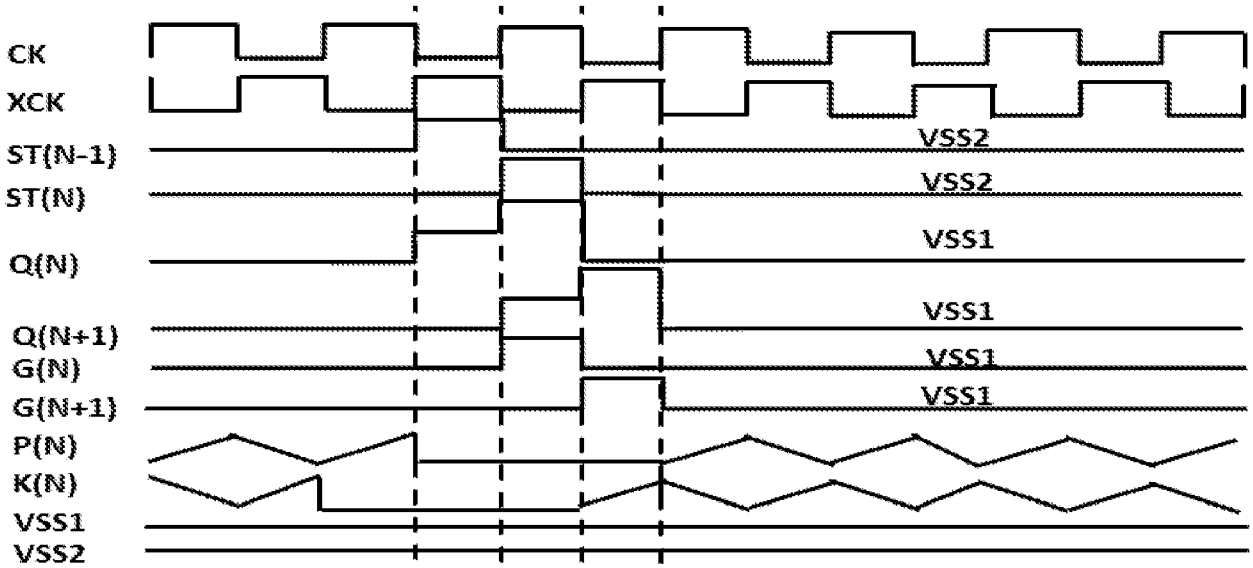

CK
XCK
ST(N-1)
ST(N)
Q(N)
Q(N+1)
G(N)
G(N+1)
P(N)
K(N)
VSS1
VSS2
VSS2
VSS2
VSS1
VSS1
VSS1
VSS1

图 2

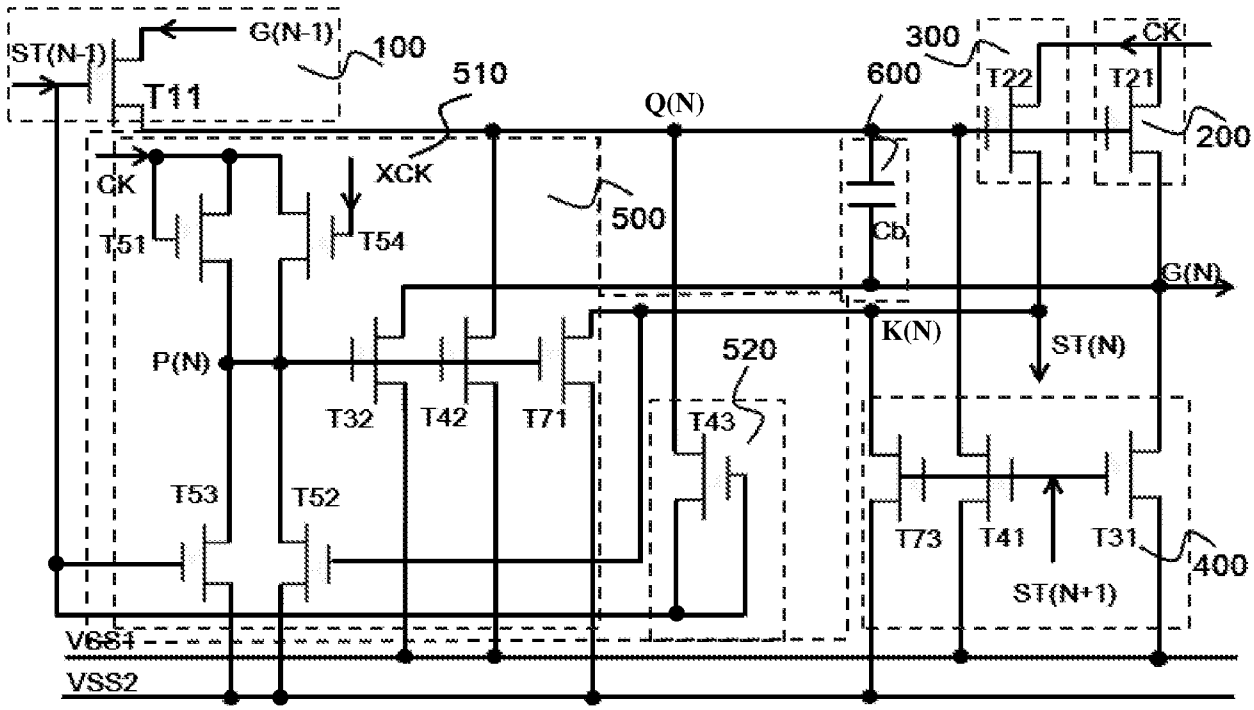

ST(N-1)
G(N-1)
100
510
T11
Q(N)
600
300
T22
CK
T21
200
XCK
CK
T51
T54
500
Cb
G(N)
P(N)
K(N)
ST(N)
520
T32
T42
T71
T43
T53
T52
T73
T41
T31
400
ST(N+1)
VSS1
VSS2

图 3

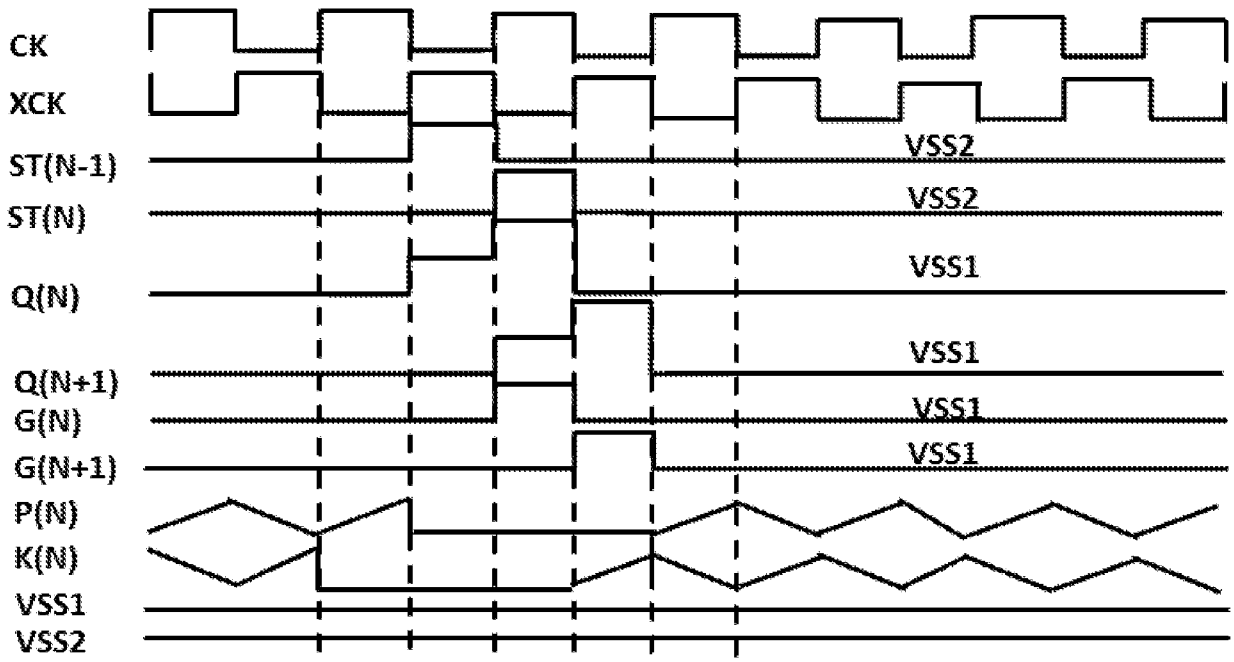

CK
XCK
ST(N-1)
ST(N)
Q(N)
Q(N+1)
G(N)
G(N+1)
P(N)
K(N)
VSS1
VSS2
VSS2
VSS2
VSS1
VSS1
VSS1
VSS1

图 4

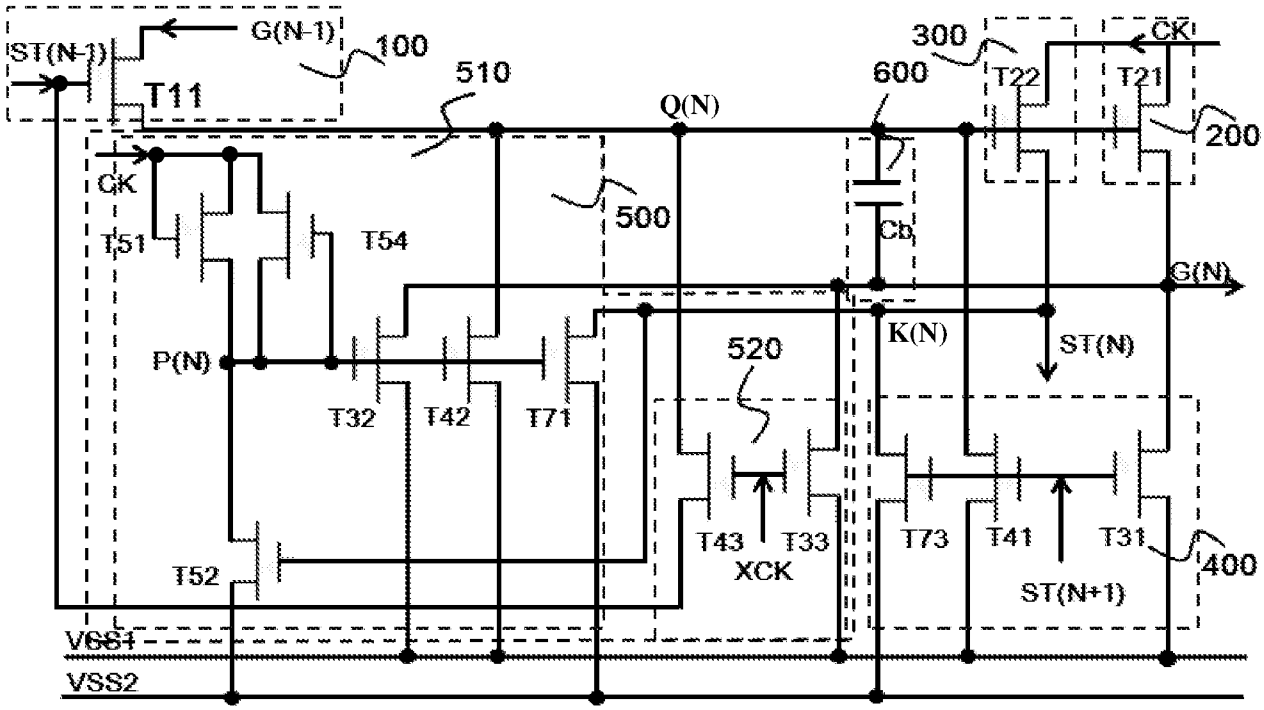

ST(N-1)
G(N-1)
100
T11
510
Q(N)
600
300
T22
CK
T21
200
CK
T51
T54
500
Cb
G(N)
P(N)
K(N)
ST(N)
520
T32
T42
T71
T43
T33
XCK
T73
T41
T31
400
T52
ST(N+1)
VSS1
VSS2

图 5

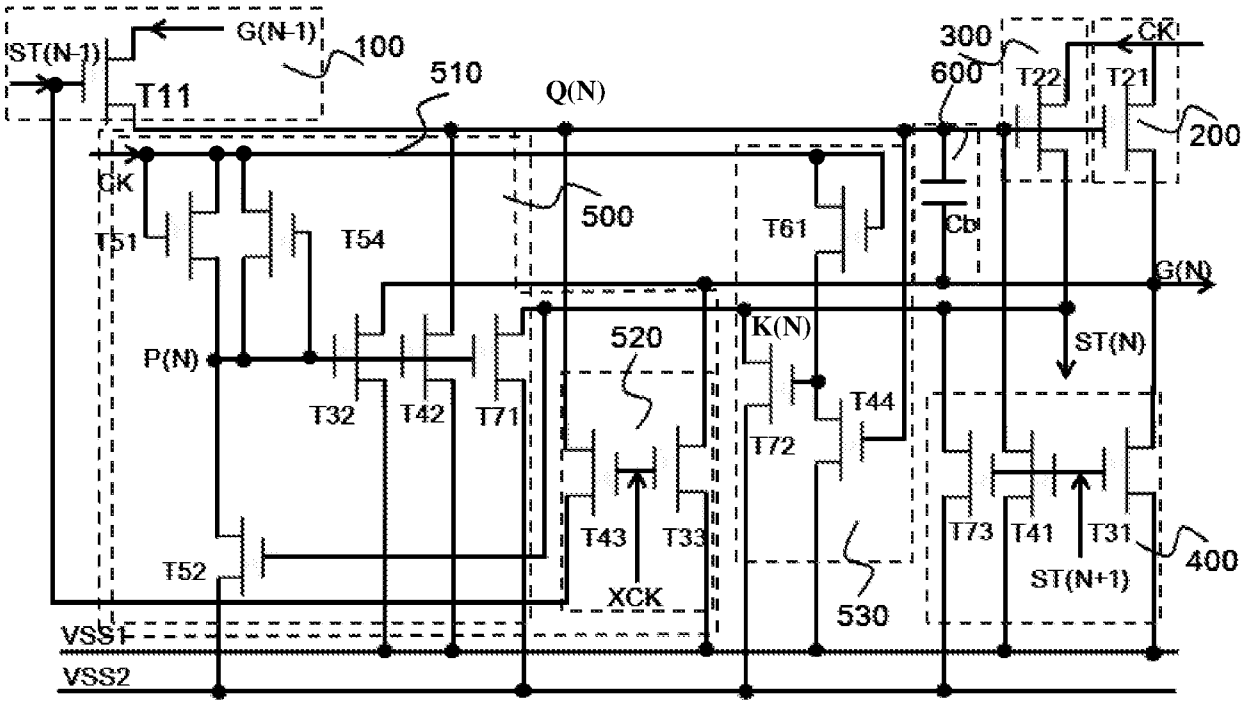

ST(N-1)
G(N-1)
100
T11
510
Q(N)
300
600
T22
CK
T21
200
CK
T51
T54
500
T61
Cb
G(N)
P(N)
520
K(N)
ST(N)
T32
T42
T71
T72
T44
T43
T33
XCK
T73
T41
T31
400
T52
530
ST(N+1)
VSS1
VSS2

图 6

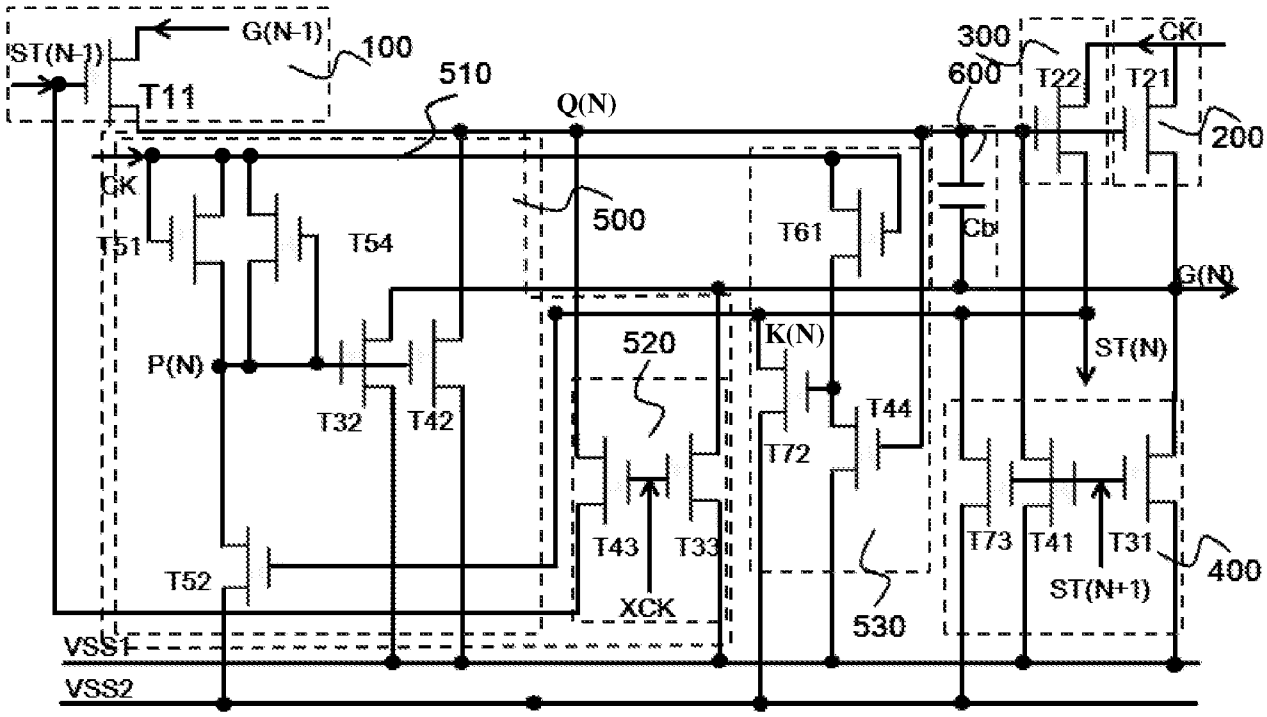

ST(N-1)
G(N-1)
100
510
Q(N)
300
600
T22
CK
T21
200
T11
CK
T51
T54
500
T61
Cb
G(N)
P(N)
520
K(N)
ST(N)
T32
T42
T44
T72
T52
T43
T33
T73
T41
T31
400
XCK
530
ST(N+1)
VSS1
VSS2

图 7

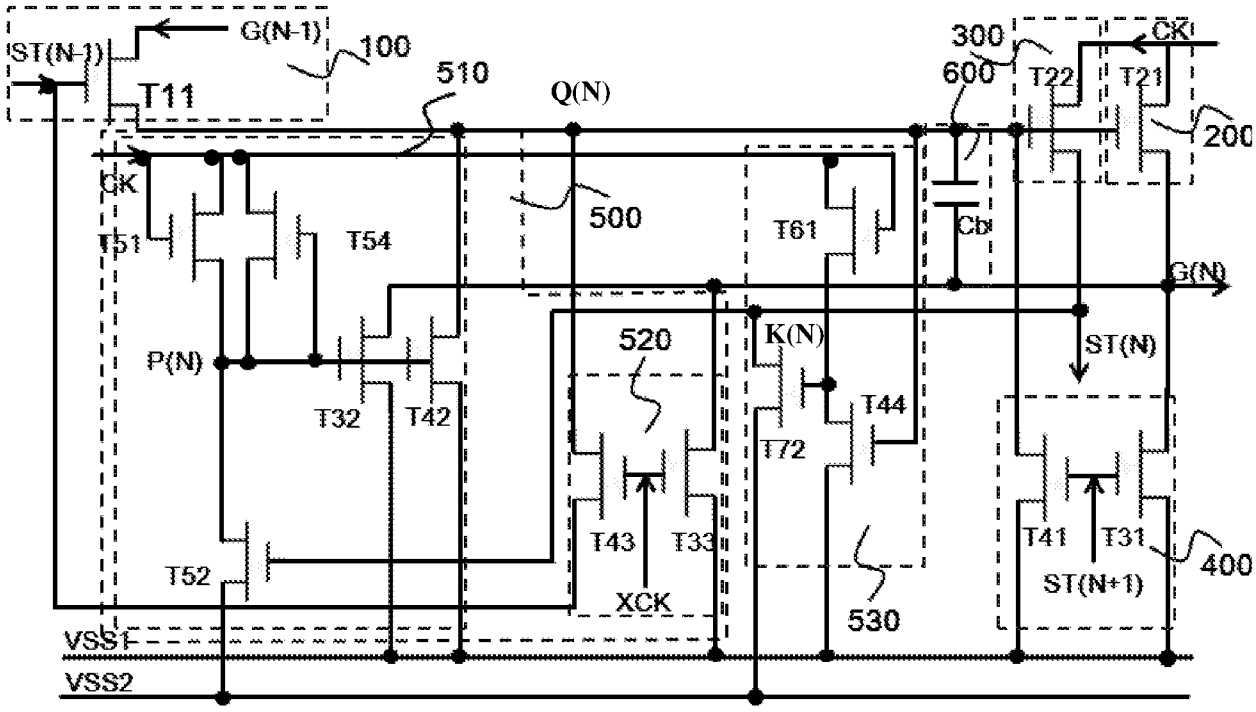

ST(N-1)
G(N-1)
100
510
Q(N)
300
600
T22
CK
T21
200
T11
CK
T51
T54
500
T61
Cb
G(N)
P(N)
520
K(N)
ST(N)
T32
T42
T44
T72
T52
T43
T33
T41
T31
400
XCK
530
ST(N+1)
VSS1
VSS2

图 8

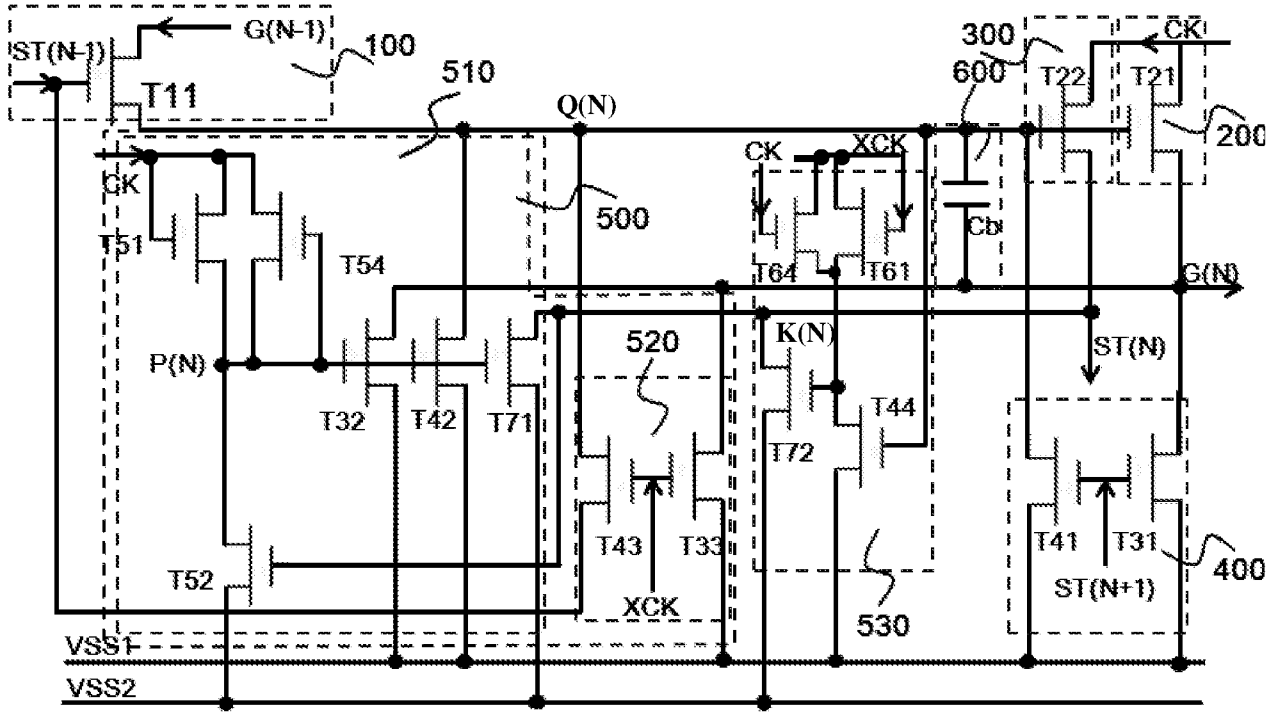

ST(N-1)
G(N-1)
100
T11
510
Q(N)
300
600
T22
T21
CK
200
CK
XCK
Cb
T51
T54
500
T64
T61
G(N)
P(N)
520
K(N)
ST(N)
T32
T42
T71
T72
T44
T43
T33
T41
T31
400
T52
XCK
530
ST(N+1)
VSS1
VSS2

图 9

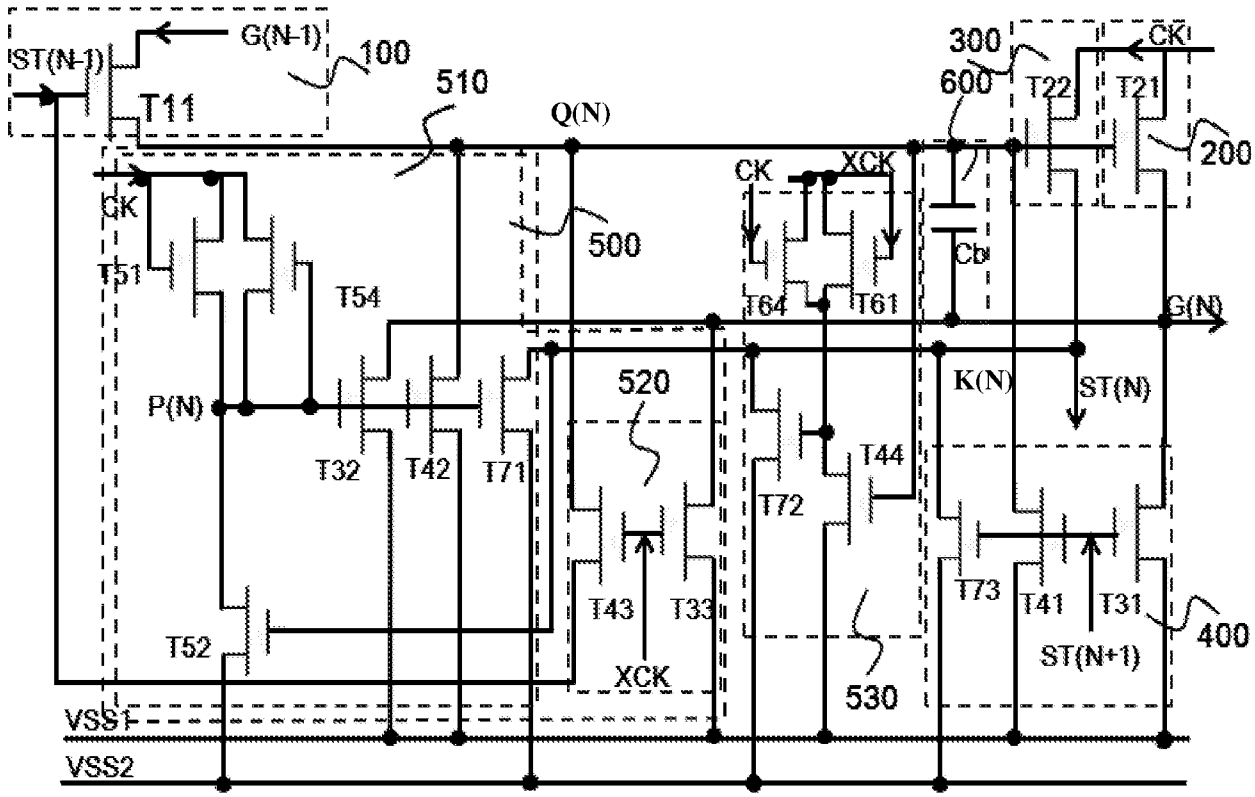

ST(N-1)
G(N-1)
100
T11
510
Q(N)
300
600
T22
T21
CK
200
CK
XCK
Cb
T51
T54
500
T64
T61
G(N)
P(N)
520
K(N)
ST(N)
T32
T42
T71
T72
T44
T73
T43
T33
T41
T31
400
T52
XCK
530
ST(N+1)
VSS1
VSS2

图 10

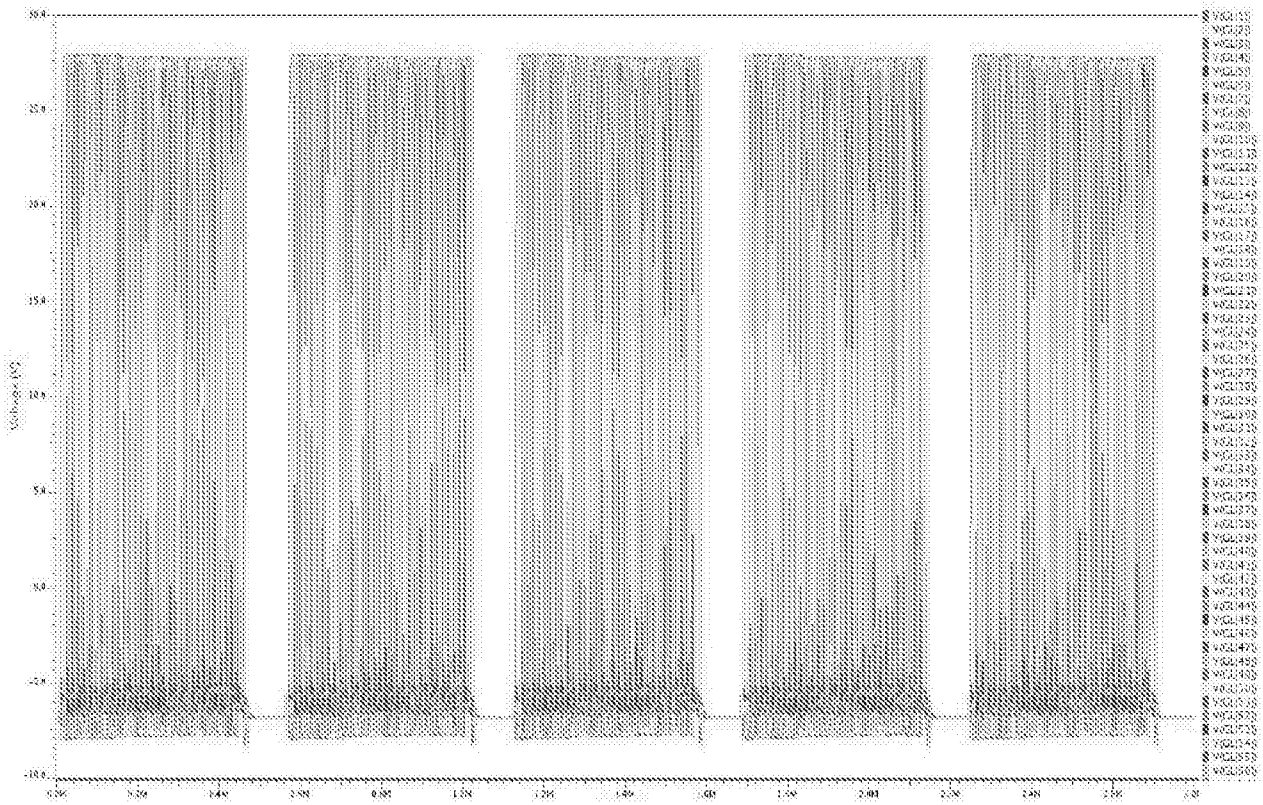


图 11

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2014/076829

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/36 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CPRS, VEN: xiao, juncheng, shenzhen china star, shift, register, line, dirv+, pull-up, pull-down, maintain+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 103680453 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECH) 26 March 2014 (26.03.2014) description, paragraphs [0044]-[0068], and figures 1-10	1-4, 7, 8,10, 11, 13-18
A	CN 103745700 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECH) 23 April 2014 (23.04.2013) the whole document	1-20
A	CN 103680388 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECH) 26 March 2014 (26.03.2014) the whole document	1-20
A	US 2004125069 A1 (LG PHILIPS LCD CO LTD) 01.July 2004 (01.07.2004) the whole document	1-20

☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&"document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
15 January 2015	28 January 2015
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer WANG, Min Telephone No. (86-10) 62085827

Form PCT/ISA /210 (second sheet) (July 2009)

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2014/076829

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 103680453 A	26 March 2014	None	
CN 103745700 A	23 April 2014	None	
CN 103680388 A	26 March 2014	None	
US 2004125069 A1	01 July 2004	DE 10328387 A8	07 April 2005
		KR 100487439 B1	03 May 2005
		JP 4031414 B2	09 January 2008
		CN 1296882 C	24 January 2007
		GB 0314821 D0	30 July 2003
		TWI 226034 B	01 January 2005
		JP 2004212939 A	29 July 2004
		DE 10328387 B4	18 December 2014
		DE 10328387 A1	22 July 2004
		KR 20040061680 A	07 July 2004
		CN 1514421 A	21 July 2004
		US 7081890 B2	25 July 2006
		GB 2396948 A	07 July 2004
		GB 2396948 B	17 November 2004

国际检索报告

国际申请号 PCT/CN2014/076829

A. 主题的分类

G09G 3/36(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G09G

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用）)

CPRS，VEN：肖军城，华星光电，移位寄存器，行驱动，上拉，下拉，上拉控制，下拉维持；SHENZHEN CHINA STAR，shift，register，line，dirv+，pull-up，pull-down，maintain+

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
X	CN 103680453 A (深圳市华星光电技术有限公司) 2014年 3月 26日 (2014-03-26) 说明书第44-68段，图1-10	1-4,7-8,10-11,13-18
A	CN 103745700 A (深圳市华星光电技术有限公司) 2014年 4月 23日 (2014-04-23) 全文	1-20
A	CN 103680388 A (深圳市华星光电技术有限公司) 2014年 3月 26日 (2014-03-26) 全文	1-20
A	US 2004125069 A1 (LG PHILIPS LCD CO LTD) 2004年 7月 01日 (2004-07-01) 全文	1-20

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2015年 1月 15日	2015年 1月 28日

ISA/CN的名称和邮寄地址	受权官员
中华人民共和国国家知识产权局(ISA/CN) 北京市海淀区蓟门桥西土城路6号 100088 中国 传真号 (86-10)62019451	王敏 电话号码 (86-10)62085827

表 PCT/ISA/210 (第2页) (2009年7月)

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2014/076829

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	103680453	A	2014年 3月 26日	无			
CN	103745700	A	2014年 4月 23日	无			
CN	103680388	A	2014年 3月 26日	无			
US	2004125069	A1	2004年 7月 01日	DE	10328387	A8	2005年 4月 07日
				KR	100487439	B1	2005年 5月 03日
				JP	4031414	B2	2008年 1月 09日
				CN	1296882	C	2007年 1月 24日
				GB	0314821	D0	2003年 7月 30日
				TW	I226034	B	2005年 1月 01日
				JP	2004212939	A	2004年 7月 29日
				DE	10328387	B4	2014年 12月 18日
				DE	10328387	A1	2004年 7月 22日
				KR	20040061680	A	2004年 7月 07日
				CN	1514421	A	2004年 7月 21日
				US	7081890	B2	2006年 7月 25日
				GB	2396948	A	2004年 7月 07日
				GB	2396948	B	2004年 11月 17日