

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6746476号  
(P6746476)

(45) 発行日 令和2年8月26日 (2020.8.26)

(24) 登録日 令和2年8月7日 (2020.8.7)

(51) Int. Cl.	F I
<b>HO 4 N 5/369 (2011.01)</b>	HO 4 N 5/369
<b>HO 1 L 27/146 (2006.01)</b>	HO 1 L 27/146 A
<b>HO 4 N 5/374 (2011.01)</b>	HO 4 N 5/374

請求項の数 20 (全 21 頁)

(21) 出願番号	特願2016-228063 (P2016-228063)	(73) 特許権者	000001007
(22) 出願日	平成28年11月24日 (2016.11.24)		キヤノン株式会社
(65) 公開番号	特開2018-85645 (P2018-85645A)		東京都大田区下丸子3丁目30番2号
(43) 公開日	平成30年5月31日 (2018.5.31)	(74) 代理人	100126240
審査請求日	令和1年11月14日 (2019.11.14)		弁理士 阿部 琢磨
		(74) 代理人	100124442
			弁理士 黒岩 創吾
		(72) 発明者	有嶋 優
			東京都大田区下丸子3丁目30番2号キヤノン株式会社内
		(72) 発明者	戸塚 洋史
			東京都大田区下丸子3丁目30番2号キヤノン株式会社内
		審査官	松永 隆志

最終頁に続く

(54) 【発明の名称】 撮像装置、撮像システム、および、移動体

(57) 【特許請求の範囲】

【請求項 1】

第1の光電変換部、および、前記第1の光電変換部で生じた電荷に基づく信号を出力する第1のトランジスタをそれぞれが含む複数の第1の画素の配された第1の基板と、

第2の光電変換部、および、前記第2の光電変換部で生じた電荷に基づく信号を出力する第2のトランジスタをそれぞれが含む複数の第2の画素の配された第2の基板と、を備え、

前記第1の基板と前記第2の基板とは間に絶縁膜を介して積層され、

前記第1の基板と前記絶縁膜との界面に平行な面への前記第1の光電変換部の正射影と、前記面への前記第2の光電変換部の正射影とは、少なくとも部分的に重なり、

前記第1のトランジスタの入力ノードと、前記第2のトランジスタの入力ノードとは、互いに電氣的に分離されている、

ことを特徴とする撮像装置。

【請求項 2】

前記複数の第1の画素に接続された第1の出力線と、

前記複数の第2の画素に接続された第2の出力線と、

前記第2の基板に配され、前記第1のトランジスタから前記第1の出力線へ出力された第1の信号、および、前記第2のトランジスタから前記第2の出力線へ出力された第2の信号を処理する信号処理回路と、を備える

ことを特徴とする請求項1に記載の撮像装置。

**【請求項 3】**

前記信号処理回路は、前記第 1 の信号と前記第 2 の信号とを加算または平均化することを特徴とする請求項 2 に記載の撮像装置。

**【請求項 4】**

前記信号処理回路は、前記第 1 の信号と前記第 2 の信号とを互いに独立に外部へ出力する

ことを特徴とする請求項 2 に記載の撮像装置。

**【請求項 5】**

前記第 1 の信号と前記第 2 の信号とは互いに異なる用途に用いられる

ことを特徴とする請求項 4 に記載の撮像装置。

10

**【請求項 6】**

第 1 のモードにおいて、前記信号処理回路は、前記第 1 の信号と前記第 2 の信号とを加算または平均化し、

第 2 のモードにおいて、前記信号処理回路は、前記第 1 の信号と前記第 2 の信号とを互いに独立に外部へ出力する

ことを特徴とする請求項 2 に記載の撮像装置。

**【請求項 7】**

前記信号処理回路は、前記第 1 の信号および前記第 2 の信号のそれぞれに対してアナログデジタル変換を行う

ことを特徴とする請求項 2 乃至請求項 6 のいずれか一項に記載の撮像装置。

20

**【請求項 8】**

入射光は、前記第 1 の基板の前記第 1 の光電変換部に入射し、

前記第 1 の光電変換部に入射した前記入射光の一部が、前記第 1 の光電変換部を通過して、前記第 2 の基板の前記第 2 の光電変換部に入射する

ことを特徴とする請求項 2 乃至請求項 7 のいずれか一項に記載の撮像装置。

**【請求項 9】**

前記第 1 の出力線および前記第 2 の出力線は、前記第 1 の基板と前記第 2 の基板との間に配され、

前記絶縁膜の一部が、前記第 1 の出力線と前記第 1 の基板の一部との間に配され、

前記絶縁膜の別の一部が、前記第 1 の出力線と前記第 2 の基板の一部との間に配される

ことを特徴とする請求項 2 乃至請求項 8 のいずれか一項に記載の撮像装置。

30

**【請求項 10】**

前記第 1 の出力線と前記信号処理回路とを接続する配線経路に、前記第 1 の基板の配線と前記第 2 の基板の配線とが接続された接続部が含まれる

ことを特徴とする請求項 9 に記載の撮像装置。

**【請求項 11】**

前記複数の第 1 の画素に接続された第 1 の出力線と、

前記第 1 の基板に配され、前記第 1 のトランジスタから前記第 1 の出力線へ出力された第 1 の信号を処理する第 1 の信号処理回路と、

前記複数の第 2 の画素に接続された第 2 の出力線と、

前記第 2 の基板に配され、前記第 2 のトランジスタから前記第 2 の出力線へ出力された第 2 の信号を処理する第 2 の信号処理回路と、を備える

ことを特徴とする請求項 1 に記載の撮像装置。

40

**【請求項 12】**

前記第 1 の信号と前記第 2 の信号とは互いに異なる用途に用いられる

ことを特徴とする請求項 11 に記載の撮像装置。

**【請求項 13】**

前記第 1 の信号処理回路によって処理された前記第 1 の信号と、前記第 2 の信号処理回路によって処理された前記第 2 の信号とが、加算または平均化される、

ことを特徴とする請求項 11 に記載の撮像装置。

50

**【請求項 1 4】**

前記第 1 の信号処理回路は、前記第 1 の信号に対してアナログデジタル変換を行い、  
前記第 2 の信号処理回路は、前記第 2 の信号に対してアナログデジタル変換を行う  
ことを特徴とする請求項 1 1 乃至請求項 1 3 のいずれか一項に記載の撮像装置。

**【請求項 1 5】**

入射光は、前記第 1 の基板の前記第 1 の光電変換部に入射し、  
前記第 1 の光電変換部に入射した前記入射光の一部が、前記第 1 の光電変換部を通過し  
て、前記第 2 の基板の前記第 2 の光電変換部に入射する  
ことを特徴とする請求項 1 1 乃至請求項 1 4 のいずれか一項に記載の撮像装置。

**【請求項 1 6】**

前記第 1 の出力線および前記第 2 の出力線は、前記第 1 の基板と前記第 2 の基板との間  
に配され、

前記絶縁膜の一部が、前記第 1 の出力線と前記第 1 の基板の一部との間に配され、  
前記絶縁膜の別の一部が、前記第 1 の出力線と前記第 2 の基板の一部との間に配される  
ことを特徴とする請求項 1 1 乃至請求項 1 5 のいずれか一項に記載の撮像装置。

**【請求項 1 7】**

前記第 1 の信号処理回路と前記第 2 の信号処理回路とを接続する配線経路に、前記第 1  
の基板の配線と前記第 2 の基板の配線とが接続された接続部が含まれる

ことを特徴とする請求項 1 1 乃至請求項 1 5 のいずれか一項に記載の撮像装置。

**【請求項 1 8】**

第 1 の光電変換部、および、前記第 1 の光電変換部で生じた電荷に基づく信号を出力す  
る第 1 のトランジスタをそれぞれが含む複数の第 1 の画素の配された第 1 の基板と、

第 2 の光電変換部、および、前記第 2 の光電変換部で生じた電荷に基づく信号を出力す  
る第 2 のトランジスタをそれぞれが含む複数の第 2 の画素の配された第 2 の基板と、を備  
え、

前記第 1 の基板と前記第 2 の基板とは間に絶縁膜を介して積層され、

前記第 1 の光電変換部に入射した入射光の一部が、前記第 1 の光電変換部を通過して、  
前記第 2 の基板の前記第 2 の光電変換部に入射し、

前記第 1 のトランジスタの入力ノードと、前記第 2 のトランジスタの入力ノードとは、  
互いに電氣的に分離されている、

ことを特徴とする撮像装置。

**【請求項 1 9】**

請求項 1 乃至請求項 1 8 のいずれか一項に記載の撮像装置と、

前記撮像装置から出力された信号を処理して画像信号を取得する処理装置と、を備えた  
撮像システム。

**【請求項 2 0】**

移動体であって、

請求項 1 乃至請求項 1 8 のいずれか一項に記載の撮像装置と、

前記撮像装置から出力された信号に対して処理を行う処理装置と、

前記処理の結果に基づいて前記移動体を制御する制御手段と、を有することを特徴とす  
る移動体。

**【発明の詳細な説明】****【技術分野】****【0 0 0 1】**

本発明は撮像装置、撮像システム、および、移動体に関する。

**【背景技術】****【0 0 0 2】**

特許文献 1 には、2 つの基板を積層した撮像装置が開示されている。第 1 の基板に第 1  
のフォトダイオードが形成され、第 2 の基板に第 2 のフォトダイオードが形成されてい  
る。2 つのフォトダイオードは、2 つのパッドを介して、電氣的に接続されている。特許文

10

20

30

40

50

献 1 は、このような構成により、高い量子効率を実現することができると述べている。

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特表 2014 - 523148 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

特許文献 1 に記載の撮像装置によれば、2つのフォトダイオードで生じた電荷は、それぞれ、画素の増幅部を構成するトランジスタの入力ノードに転送される。そして、当該入力ノードにおいて、転送された電荷が電圧信号に変換される。しかし、特許文献 1 の撮像装置においては、入力ノードが2つの基板の接続部、つまり、2つのパッドを含んでいる。そのため、入力ノードの容量が大きくなりやすい。結果として、電荷電圧変換効率が低下し、S/N比が低下する可能性がある。

10

【0005】

上記の課題に鑑み、本発明は、S/N比を向上することが可能な撮像装置を提供することを目的とする。

【課題を解決するための手段】

【0006】

本発明の1つの側面に係る実施例の撮像装置は、第1の光電変換部、および、前記第1の光電変換部で生じた電荷に基づく信号を出力する第1のトランジスタをそれぞれが含む複数の第1の画素の配された第1の基板と、第2の光電変換部、および、前記第2の光電変換部で生じた電荷に基づく信号を出力する第2のトランジスタをそれぞれが含む複数の第2の画素の配された第2の基板と、を備え、前記第1の基板と前記第2の基板とは間に絶縁膜を介して積層され、前記第1の基板と前記絶縁膜との界面に平行な面への前記第1の光電変換部の正射影と、前記面への前記第2の光電変換部の正射影とは、少なくとも部分的に重なり、前記第1のトランジスタの入力ノードと、前記第2のトランジスタの入力ノードとは、互いに電氣的に分離されている。

20

【0007】

本発明の別の側面に係る実施例の撮像装置は、第1の光電変換部、および、前記第1の光電変換部で生じた電荷に基づく信号を出力する第1のトランジスタをそれぞれが含む複数の第1の画素の配された第1の基板と、第2の光電変換部、および、前記第2の光電変換部で生じた電荷に基づく信号を出力する第2のトランジスタをそれぞれが含む複数の第2の画素の配された第2の基板と、を備え、前記第1の基板と前記第2の基板とは間に絶縁膜を介して積層され、前記第1の光電変換部に入射した入射光の一部が、前記第1の光電変換部を通過して、前記第2の基板の前記第2の光電変換部に入射し、前記第1のトランジスタの入力ノードと、前記第2のトランジスタの入力ノードとは、互いに電氣的に分離されている。

30

【発明の効果】

【0008】

本発明によれば、S/N比を向上することができる。

40

【図面の簡単な説明】

【0009】

【図 1】撮像装置の全体構成を模式的に示す図。

【図 2】撮像装置の画素の等価回路を示す図。

【図 3】撮像装置の断面構造を模式的に示す図。

【図 4】撮像装置の全体構成を模式的に示す図。

【図 5】撮像装置の全体構成を模式的に示す図。

【図 6】撮像装置の断面構造を模式的に示す図。

【図 7】撮像装置の動作を模式的に示す図。

50

- 【図 8】撮像装置の全体構成を模式的に示す図。  
【図 9】撮像装置の全体構成を模式的に示す図。  
【図 10】撮像装置の列読み出し回路の等価回路を示す図。  
【図 11】撮像装置の動作を模式的に示す図。  
【図 12】撮像装置の画素の等価回路を示す図。  
【図 13】撮像システムの実施例のブロック図。  
【図 14】移動体の実施例のブロック図。  
【発明を実施するための形態】  
【0010】

[ 実施例 1 ]

10

実施例 1 について説明する。図 1 は、実施例 1 に係る撮像装置の構成を模式的に示している。撮像装置は、第 1 の基板と第 2 の基板とを含む。図 1 ( a ) が、第 1 の基板および第 2 の基板のそれぞれの構成を模式的に示している。第 1 の基板および第 2 の基板のそれぞれが、画素アレイと、垂直走査回路、水平走査回路、列読み出し回路、および、出力回路などを含む信号処理回路とを含む。平面視において、換言すると、入射光の光軸に沿って見たときに、第 1 の基板の光電変換部と第 2 の基板の光電変換部とが互いに重なるように、第 1 の基板と第 2 の基板とが積層される。

【0011】

図 1 ( b ) は、第 1 の基板および第 2 の基板のそれぞれの画素アレイ、および、列読み出し回路、および、出力回路の構成を模式的に示している。図 1 ( b ) に関する説明は、第 1 の基板、および、第 2 の基板に対して共通である。

20

【0012】

画素アレイ 300 は、複数の画素 301 を含む。複数の画素 301 は、複数の列および複数の行を成すように配置される。1 つの列に属する複数の画素 301 が 1 つの列出力線 106 に接続される。1 つの行に属する複数の画素 301 は、共通の制御線に接続される。制御線には、垂直走査回路からの制御信号が供給される。

【0013】

列出力線 106 ( 206 ) には、電流源 107 ( 207 ) および列読み出し回路 302 が接続される。列読み出し回路 302 は、列出力線 106 または列出力線 206 に出力された信号に対して、信号処理を行う。列読み出し回路 302 の行う信号処理は、例えば、信号の保持、信号のサンプルホールド、信号の増幅、信号からのノイズ除去、信号に対するアナログデジタル変換 ( 以下、A/D 変換 )、複数の信号の加算、複数の信号の平均化を含む。列読み出し回路 302 は、これらの信号処理のいずれか 1 つを行ってもよいし、複数の信号処理を行ってもよい。

30

【0014】

水平走査回路は、複数の列読み出し回路 302 からの信号を、順次、第 2 出力線 303 に出力する。出力回路 304 は、第 2 出力線 303 の信号を撮像装置の外部に出力する。

【0015】

図 2 は、本実施例の画素 301 の等価回路を示す。本実施例の撮像装置は、第 1 の基板と第 2 の基板とに、それぞれ画素 301 を有する。第 1 の基板の画素 301 と第 2 の基板の画素 301 とは、同じ等価回路で示される。

40

【0016】

第 1 の基板の画素 301 は、光電変換部 100、転送トランジスタ 101、リセットトランジスタ 102、増幅トランジスタ 103、および、選択トランジスタ 104 を有している。光電変換部 100 は、例えば、フォトダイオードである。リセットトランジスタ 102 のドレインおよび増幅トランジスタ 103 のドレインは、電源 VDD を供給する電源線に接続される。転送トランジスタ 101 は、光電変換部 100 で生じた信号電荷を浮遊拡散部 105 ( 以下、FD 部 105 ) へ転送する。FD 部 105 は、増幅トランジスタ 103 のゲート電極に接続されている。増幅トランジスタ 103 と、列出力線 106 に接続された電流源 107 は、ソースフォロワ回路を構成する。このような構成により、増幅ト

50

ランジスタ１０３は、ＦＤ部１０５の電圧に応じた出力を、選択トランジスタ１０４を介して、列出力線１０６へ出力する。つまり、ＦＤ部１０５は増幅トランジスタ１０３の入力ノードを構成する。リセットトランジスタ１０２は、増幅トランジスタ１０３のゲート、すなわちＦＤ部１０５を、既定の電位（リセット電位）にリセットする。垂直走査回路（不図示）が、信号を出力する行を選択する。

#### 【００１７】

第２の基板の画素３０１は、光電変換部２００、転送トランジスタ２０１、リセットトランジスタ２０２、増幅トランジスタ２０３、および、選択トランジスタ２０４を有している。光電変換部２００は、例えば、フォトダイオードである。リセットトランジスタ２０２のドレインおよび増幅トランジスタ２０３のドレインは、電源ＶＤＤを供給する電源線に接続される。転送トランジスタ２０１は、光電変換部２００で生じた信号電荷をＦＤ部２０５へ転送する。ＦＤ部２０５は、増幅トランジスタ２０３のゲート電極に接続されている。増幅トランジスタ２０３と、列出力線２０６に接続された電流源２０７は、ソースフォロワ回路を構成する。このような構成により、増幅トランジスタ２０３は、ＦＤ部２０５の電圧に応じた出力を、選択トランジスタ２０４を介して、列出力線２０６へ出力する。つまり、ＦＤ部２０５は増幅トランジスタ２０３の入力ノードを構成する。リセットトランジスタ２０２は、増幅トランジスタ２０３のゲート、すなわちＦＤ部２０５を、既定の電位（リセット電位）にリセットする。垂直走査回路（不図示）が、信号を出力する行を選択する。

10

#### 【００１８】

なお、便宜的に第１の基板の画素３０１に含まれる要素と、第２の基板の画素３０１に含まれる要素とに別の符号を付している。しかし、同じ名称の要素は、同じ機能を有する。

20

#### 【００１９】

次に、撮像装置の断面構造を説明する。図３は、撮像装置の断面構造を模式的に示す。第１の基板は、シリコンなどで形成された半導体基板１５１と、半導体基板１５１の上に配された配線およびゲート電極を含む。第２の基板は、シリコンなどで形成された半導体基板２５１と、半導体基板２５１の上に配された配線およびゲート電極を含む。

#### 【００２０】

第１の基板と第２の基板とは積層されている。図３の点線ＡＢが２つの基板の接触面を表している。本実施例では、第１の基板および第２の基板が、それぞれ、配線を覆う層間絶縁膜１５２、および、層間絶縁膜２５２を含む。そして、第１の基板の層間絶縁膜１５２と第２の基板の層間絶縁膜２５２とが互いに接している。このような構成により、層間絶縁膜１５２および層間絶縁膜２５２により構成された絶縁膜を介して、第１の基板と第２の基板とが積層される。

30

#### 【００２１】

図３は、第１の基板の上に配された配線として列出力線１０６、および、第２の基板の上に配された配線として列出力線２０６を示している。列出力線１０６および列出力線２０６は、半導体基板１５１と半導体基板２５１との間に配されている。列出力線１０６と半導体基板１５１とはコンタクトプラグを介して接続され、一方で、列出力線１０６の一部と半導体基板１５１の一部との間には層間絶縁膜１５２の一部が配される。列出力線２０６と半導体基板２５１とはコンタクトプラグを介して接続され、一方で、列出力線２０６の一部と半導体基板２５１の一部との間には層間絶縁膜２５２の一部が配される。

40

#### 【００２２】

また、光が入射する面に、マイクロレンズＭＬおよびカラーフィルタＣＦなどの光学部材が配される。本実施例では、第１の基板に光が入射する。そのため、第１の基板にだけ、マイクロレンズＭＬおよびカラーフィルタＣＦが配される。しかし、第２の基板にも、マイクロレンズＭＬおよびカラーフィルタＣＦなどの光学部材が配されてもよい。

#### 【００２３】

半導体基板１５１には、光電変換部１００を構成する半導体領域が配される。半導体基

50

板 2 5 1 には、光電変換部 2 0 0 を構成する半導体領域が配される。半導体基板 1 5 1、および、半導体基板 2 5 1 には、それぞれ、トランジスタのソースまたはドレインあるいは F D 部を構成する半導体領域（図 3 の 1 0 5、1 1 0、2 0 5、2 1 0）が配される。また、半導体基板 1 5 1、および、半導体基板 2 5 1 には、それぞれ、半導体領域を互いに分離するための分離部 1 1 1 および分離部 2 1 1 が配される。

#### 【 0 0 2 4 】

本実施例においては、平面視において、第 1 の基板の画素 3 0 1 に含まれる光電変換部 1 0 0 と、第 2 の基板の画素 3 0 1 に含まれる光電変換部 2 0 0 とが、少なくとも部分的に重なる。平面とは、例えば、半導体基板 1 5 1 と層間絶縁膜 1 5 2 との界面に平行な面である。つまり、光電変換部 1 0 0 の当該界面に平行な面へ正射影と、光電変換部 2 0 0 の当該界面に平行な面へ正射影とが、少なくとも部分的に重なる。正射影とは、法線に沿った射影を意味する。

10

#### 【 0 0 2 5 】

別の観点では、入射光の光軸に沿った方向で見たときに、第 1 の基板の画素 3 0 1 に含まれる光電変換部 1 0 0 と、第 2 の基板の画素 3 0 1 に含まれる光電変換部 2 0 0 とが、少なくとも部分的に重なる。図 3 は入射光の光軸 O を示している。光軸 O は、例えば、入射面に対する法線である。図 3 が示すように、断面で見たときに、入射光の光軸 O が光電変換部 1 0 0 と光電変換部 2 0 0 との両方を通過する。半導体基板 1 5 1 と層間絶縁膜 1 5 2 との界面が平坦ではない実施例では、このように光軸に沿って光電変換部 1 0 0 と光電変換部 2 0 0 とが配列される。

20

#### 【 0 0 2 6 】

入射光の光軸に沿って見たときに、光電変換部 1 0 0 の形と光電変換部 2 0 0 の形とが互いに一致していてもよい。あるいは、光電変換部 1 0 0 および光電変換部 2 0 0 の一方が他方を内包していてもよい。あるいは、光電変換部 1 0 0 の一部が、光電変換部 2 0 0 の一部と重なっていてもよい。

#### 【 0 0 2 7 】

撮像装置に入射した光の一部は、第 1 の基板の画素 3 0 1 に含まれる光電変換部 1 0 0 において電荷に変換される。光電変換部 1 0 0 を通過した光は、第 2 の基板の画素 3 0 1 に含まれる光電変換部 2 0 0 に入射し、そして、光電変換部 2 0 0 において電荷に変換される。このように、入射光の一部が光電変換部 1 0 0 で電荷に変換され、入射光の別の一部が光電変換部 2 0 0 で電荷に変換される。これらの電荷は、それぞれ、第 1 の基板の画素 3 0 1 に含まれる増幅トランジスタ 1 0 3 と、第 2 の基板の画素 3 0 1 に含まれる増幅トランジスタ 2 0 3 とによって、互いに独立に読み出される。

30

#### 【 0 0 2 8 】

本実施例では、増幅トランジスタ 1 0 3 の入力ノード（F D 部 1 0 5）と、増幅トランジスタ 2 0 3 の入力ノード（F D 部 2 0 5）とは、互いに電氣的に分離されている。換言すると、撮像装置は、増幅トランジスタ 1 0 3 の入力ノード（F D 部 1 0 5）と増幅トランジスタ 2 0 3 の入力ノード（F D 部 2 0 5）とがショートしていない状態を持つ。そのため、F D 部 1 0 5 の容量および F D 部 2 0 5 の容量を小さくすることが可能である。

#### 【 0 0 2 9 】

40

光電変換部 1 0 0 と光電変換部 2 0 0 で光電変換された電荷は、それぞれ、F D 部 1 0 5 及び F D 部 2 0 5 で電圧信号に変換される。 $V = Q / C$  の関係式にしたがって、容量が小さいほど、変換ゲインは高くなる。

#### 【 0 0 3 0 】

光電変換部 1 0 0 と光電変換部 2 0 0 とが F D 部を共有した場合、F D 部の容量が大きくなりやすい。結果として、電圧信号の振幅は圧縮されてしまう。その場合、後段の回路でゲインを大きくかける必要があり、ノイズ成分も大きくなる。つまり、画質が低下する可能性がある。

#### 【 0 0 3 1 】

これに対し、本実施例では、光電変換部 1 0 0 と光電変換部 2 0 0 は、1 つの F D 部を

50

共有していない。代わりに、光電変換部100と光電変換部200のそれぞれに対して、別個のFD部105及びFD部205が割り当てられる。そのため、より大きな振幅を持つ電圧信号が、増幅トランジスタに入力される。結果として、SN比を向上することが可能である。

#### 【0032】

第1の基板の光電変換部100で生じた電荷に基づく信号（以下、第1の信号と呼ぶ）と、第2の基板の光電変換部200で生じた電荷に基づく信号（以下、第2の信号と呼ぶ）とは、例えば、異なる波長帯の光についての情報を持つ。第1の基板が入射面を持つため、第1の信号は相対的に短い波長の光についての情報を含み、第2の信号が相対的に長い波長の光についての情報を含む。カラーフィルタCFを設けないことにより、可視光の中で異なる色の光を個別に検知することができる。あるいは、可視光の中の所定の波長帯の光と、赤外光を透過するカラーフィルタCFを用いることで、可視光と赤外光とを個別に検知することができる。このような構成により、本実施例の撮像装置は、高精細にカラー画像を撮像することができる。あるいは、本実施例の撮像装置は、可視光による画像と赤外光による画像とを同時に取得することができる。これらの例では、第1の信号と第2の信号は同一の用途に用いられる。

#### 【0033】

一方、第1の信号と第2の信号とが、互いに異なる用途に用いられてもよい。例えば、第1の信号を撮像に用い、第2の信号を焦点検出に用いることができる。他にも、例えば、第1の信号を撮像に用い、第2の信号をTOF (Time Of Flight) 法による測距に用いることができる。このような構成により、本実施例の撮像装置は、撮像動作と、焦点検出などの撮像動作以外の動作とを同時に行うことができる。

#### 【0034】

図1(a)が示すように、本実施例では、第1の基板と第2の基板とがそれぞれ信号処理回路を含んでいる。第1の基板の信号処理回路は、第1の基板の光電変換部100で生じた電荷に基づく信号（第1の信号）を処理する。第2の基板の信号処理回路は、第2の基板の光電変換部200で生じた電荷に基づく信号（第2の信号）を処理する。図1(a)に示された構成によれば、第1の信号と第2の信号とは、それぞれ、別の出力回路によって撮像装置の外部に出力される。

#### 【0035】

外部に出力された第1の信号および第2の信号が、外部の信号処理装置によって加算されてもよい。また、変形例として、撮像装置の内部で、第1の信号と第2の信号とが加算または平均化されてもよい。そのために、第1の基板の信号処理回路と第2の基板の信号処理回路とが電気的に接続されうる。2つの信号処理回路を接続する配線経路に、第1の基板の配線と第2の基板の配線とを接続する接続部が含まれる。例えば、列読み出し回路302がAD変換を行う場合には、デジタル信号を伝達する信号線の配線経路に接続部が含まれる。あるいは、列読み出し回路302がアナログの増幅回路を含む場合には、増幅されたアナログ信号を伝達する信号線の配線経路に接続部が含まれる。

#### 【0036】

本実施例では、異なる基板で生じた2つの信号を加算または平均化することで、感度を向上させることができる。あるいは、本実施例では、異なる基板で生じた2つの信号を加算または平均化することで、従来技術では得ることができなかった新たな信号を取得することができる。

#### 【0037】

以上に説明した通り、本実施例では、増幅トランジスタ103の入力ノード（FD部105）と、増幅トランジスタ203の入力ノード（FD部205）とは、互いに電気的に分離されている。このような構成によれば、SN比を向上させることが可能である。

#### 【0038】

##### [実施例2]

実施例2について説明する。実施例2の撮像装置は、信号処理回路の一部が第2の基板

10

20

30

40

50



にのみ配されている点で、実施例 1 の撮像装置と異なる。そこで、以下では主として実施例 1 と異なる部分を説明し、実施例 1 と同様の部分についての説明を省略する。

【 0 0 3 9 】

図 4 は、実施例 2 に係る撮像装置の構成を模式的に示している。撮像装置は、第 1 の基板と第 2 の基板とを含む。図 4 は、第 1 の基板および第 2 の基板のそれぞれの構成を模式的に示している。第 1 の基板および第 2 の基板のそれぞれが、画素アレイと、垂直走査回路とを含む。信号処理回路に含まれる水平走査回路、列読み出し回路、および、出力回路は、第 2 の基板だけに配されている。平面視において、換言すると、入射光の光軸に沿って見たときに、第 1 の基板の光電変換部と第 2 の基板の光電変換部とが互いに重なるように、第 1 の基板と第 2 の基板とが積層される。

10

【 0 0 4 0 】

図 4 は、さらに、第 1 の基板の配線と第 2 の基板の配線とを接続する接続部 4 0 1 を示している。第 1 の基板の列出力線 1 0 6 は、接続部 4 0 1 を介して、第 2 の基板に配された信号処理回路に接続されている。換言すると、第 1 の基板の列出力線 1 0 6 と第 2 の基板に配された信号処理回路とを接続する配線経路に、接続部 4 0 1 が含まれる。このような構成により、第 1 の基板と第 2 の基板とが、第 2 の基板に配された信号処理回路（水平走査回路、列読み出し回路、および、出力回路）を共有している。

【 0 0 4 1 】

図 5 ( a ) は、第 1 の基板の信号処理回路の構成を模式的に示している。図 1 ( b ) の要素と同じ機能を有する部分には、図 1 ( b ) と同じ符号が付されている。図 1 ( b ) と同じ機能を有する要素については、図 1 ( b ) についての説明が全て適用される。

20

【 0 0 4 2 】

図 5 ( a ) が示す通り、列出力線 1 0 6 は、電流源 1 0 7 および接続部 4 0 1 に接続される。第 1 の基板には、列読み出し回路 3 0 2、水平走査回路、出力回路 3 0 4 が配されていない。

【 0 0 4 3 】

図 5 ( b ) は、第 2 の基板の信号処理回路の構成を模式的に示している。図 1 ( b ) の要素と同じ機能を有する部分には、図 1 ( b ) と同じ符号が付されている。図 1 ( b ) と同じ機能を有する要素については、図 1 ( b ) についての説明が全て適用される。

【 0 0 4 4 】

30

本実施例においては、第 1 の基板の列出力線 1 0 6、および、第 2 の基板の列出力線 2 0 6 が、1 つの列読み出し回路 3 0 2 に接続される。第 1 の基板の列出力線 1 0 6 は、接続部 4 0 1 を介して、第 2 の基板に配された列読み出し回路 3 0 2 に接続される。列読み出し回路 3 0 2 は、列出力線 1 0 6 の信号と列出力線 2 0 6 の信号とを選択する選択手段を含んでいてもよい。

【 0 0 4 5 】

本実施例の画素 3 0 1 の等価回路は、実施例 1 の画素 3 0 1 の等価回路と同じである。すなわち、図 2 は、本実施例の画素 3 0 1 の等価回路を示す。画素 3 0 1 の等価回路についての説明は省略する。

【 0 0 4 6 】

40

次に、撮像装置の断面構造を説明する。図 6 は、撮像装置の断面構造を模式的に示す。図 3 に示された要素と同じ機能を有する部分には、図 3 と同じ符号を付してある。図 3 と同じ機能を持つ部分については、図 3 についての説明が全て適用される。

【 0 0 4 7 】

第 1 の基板と第 2 の基板とは積層されている。図 6 の点線 A B が 2 つの基板の接触面を表している。本実施例では、第 1 の基板および第 2 の基板が、それぞれ、配線を覆う層間絶縁膜 1 5 2、および、層間絶縁膜 2 5 2 を含む。そして、第 1 の基板の層間絶縁膜 1 5 2 と第 2 の基板の層間絶縁膜 2 5 2 とが互いに接している。このような構成により、層間絶縁膜 1 5 2 および層間絶縁膜 2 5 2 により構成された絶縁膜を介して、第 1 の基板と第 2 の基板とが積層される。

50

## 【 0 0 4 8 】

図 6 は、第 1 の基板の上に配された配線として列出力線 1 0 6、および、第 2 の基板の上に配された配線として列出力線 2 0 6 を示している。列出力線 1 0 6 および列出力線 2 0 6 は、半導体基板 1 5 1 と半導体基板 2 5 1 との間に配されている。列出力線 1 0 6 と半導体基板 1 5 1 とはコンタクトプラグを介して接続され、一方で、列出力線 1 0 6 の一部と半導体基板 1 5 1 の一部との間には層間絶縁膜 1 5 2 の一部が配される。列出力線 2 0 6 と半導体基板 2 5 1 とはコンタクトプラグを介して接続され、一方で、列出力線 2 0 6 の一部と半導体基板 2 5 1 の一部との間には層間絶縁膜 2 5 2 の一部が配される。

## 【 0 0 4 9 】

半導体基板 1 5 1 には、光電変換部 1 0 0 を構成する半導体領域が配される。半導体基板 2 5 1 には、光電変換部 2 0 0 を構成する半導体領域が配される。半導体基板 1 5 1、および、半導体基板 2 5 1 には、それぞれ、トランジスタのソースまたはドレインあるいは F D 部を構成する半導体領域 ( 図 6 の 1 1 0、2 1 0 ) が配される。また、半導体基板 1 5 1、および、半導体基板 2 5 1 には、それぞれ、半導体領域を互いに分離するための分離部 1 1 1 および分離部 2 1 1 が配される。

## 【 0 0 5 0 】

本実施例においては、平面視において、第 1 の基板の画素 3 0 1 に含まれる光電変換部 1 0 0 と、第 2 の基板の画素 3 0 1 に含まれる光電変換部 2 0 0 とが、少なくとも部分的に重なる。平面とは、例えば、半導体基板 1 5 1 と層間絶縁膜 1 5 2 との界面に平行な面である。つまり、光電変換部 1 0 0 の当該界面に平行な面へ正射影と、光電変換部 2 0 0 の当該界面に平行な面へ正射影とが、少なくとも部分的に重なる。正射影とは、法線に沿った射影を意味する。

## 【 0 0 5 1 】

別の観点では、入射光の光軸に沿った方向で見たときに、第 1 の基板の画素 3 0 1 に含まれる光電変換部 1 0 0 と、第 2 の基板の画素 3 0 1 に含まれる光電変換部 2 0 0 とが、少なくとも部分的に重なる。図 6 は入射光の光軸 O を示している。光軸 O は、例えば、入射面に対する法線である。図 6 が示すように、断面で見たときに、入射光の光軸 O が光電変換部 1 0 0 と光電変換部 2 0 0 との両方を通過する。半導体基板 1 5 1 と層間絶縁膜 1 5 2 との界面が平坦ではない実施例では、このように光軸に沿って光電変換部 1 0 0 と光電変換部 2 0 0 とが配列される。

## 【 0 0 5 2 】

入射光の光軸に沿って見たときに、光電変換部 1 0 0 の形と光電変換部 2 0 0 の形とが互いに一致していてもよい。あるいは、光電変換部 1 0 0 および光電変換部 2 0 0 の一方が他方を内包していてもよい。あるいは、光電変換部 1 0 0 の一部が、光電変換部 2 0 0 の一部と重なっていてもよい。

## 【 0 0 5 3 】

撮像装置に入射した光の一部は、第 1 の基板の画素 3 0 1 に含まれる光電変換部 1 0 0 において電荷に変換される。光電変換部 1 0 0 を通過した光は、第 2 の基板の画素 3 0 1 に含まれる光電変換部 2 0 0 に入射し、そして、光電変換部 2 0 0 において電荷に変換される。このように、入射光の一部が光電変換部 1 0 0 で電荷に変換され、入射光の別の一部が光電変換部 2 0 0 で電荷に変換される。これらの電荷は、それぞれ、第 1 の基板の画素 3 0 1 に含まれる増幅トランジスタ 1 0 3 と、第 2 の基板の画素 3 0 1 に含まれる増幅トランジスタ 2 0 3 とによって、互いに独立に読み出される。

## 【 0 0 5 4 】

本実施例では、第 1 の基板の列出力線 1 0 6 が、接続部 4 0 1 を介して、第 2 の基板の列読み出し回路 3 0 2 を構成するトランジスタに接続される。接続部 4 0 1 は、2 層の配線が接触している構造を有している。このような構成により、第 2 の基板に配された信号処理回路は、第 1 の基板の光電変換部 1 0 0 で生じた電荷に基づく信号 ( 以下、第 1 の信号と呼ぶ ) と、第 2 の基板の光電変換部 2 0 0 で生じた電荷に基づく信号 ( 以下、第 2 の信号と呼ぶ ) との両方を処理する。具体的に、第 2 の基板に配された列読み出し回路 3 0

10

20

30

40

50

2 は、第 1 の信号に対して、信号の保持、信号のサンプルホールド、信号の増幅、信号からのノイズ除去、信号に対する A/D 変換、複数の信号の加算、複数の信号の平均化などの信号処理を行う。また、第 2 の基板に配された列読み出し回路 302 は、第 2 の信号に対して、信号の保持、信号のサンプルホールド、信号の増幅、信号からのノイズ除去、信号に対する A/D 変換、複数の信号の加算、複数の信号の平均化などの信号処理を行う。列読み出し回路 302 は、第 1 の信号と第 2 の信号とのどちらに対して信号処理を行うかを選択することができる。

#### 【0055】

図 7 は、本実施例の撮像装置の動作を模式的に示している。図 7 (a) に示された動作では、まず、第 1 の基板の画素アレイのうち、n 行目の画素 301 の信号 (第 1 の信号) が読み出される。次に、第 2 の基板の画素アレイのうち、n 行目の画素 301 の信号 (第 2 の信号) が読み出される。その後、第 1 の基板の画素アレイのうち、n + 1 行目の画素 301 の信号 (別の第 1 の信号) が読み出される。以降、同様の読み出しが繰り返される。

10

#### 【0056】

ここで、n 行目の第 1 の基板の読み出し時間には、各列の信号を水平転送する時間が含まれてもよい。さらには、列読み出し回路 302 のメモリ等に信号を保持することで、第 1 の信号の水平転送時間と、第 2 の信号の読み出し時間の一部とを重ねることができる。

#### 【0057】

なお、図 7 (b) が示すように、第 1 の基板の n 行目の画素 301 から第 1 の信号が読み出され、そのあとに、第 2 の基板の m 行目 (m > n) の画素 301 から第 2 の信号が読み出されてもよい。

20

#### 【0058】

第 1 の信号と第 2 の信号の用途は、実施例 1 と同様である。例えば、第 1 の信号と第 2 の信号とは、互いに異なる波長帯の光についての情報を持つ。あるいは、第 1 の信号と第 2 の信号とが、互いに異なる用途に用いられてもよい。

#### 【0059】

本実施例においては、第 2 の基板に配された信号処理回路が、第 1 の基板の列出力線に出力された第 1 の信号と、第 2 の基板の列出力線 206 に出力された第 2 の信号との両方を処理する。このように、第 1 の信号の処理および第 2 の信号の処理に、共通の信号処理回路を使用することで、列読み出し回路 302 の数を減らすことができる。結果として、撮像装置のサイズを小さくすることが可能である。また、図 7 に示されるように、順次信号を読み出すことにより、消費電力を低減する効果が得られる。

30

#### 【0060】

また、実施例 1 と同様に、本実施例では、増幅トランジスタ 103 の入力ノード (FD 部 105) と、増幅トランジスタ 203 の入力ノード (FD 部 205) とは、互いに電氣的に分離されている。このような構成によれば、S/N 比を向上させることが可能である。

#### 【0061】

##### [ 実施例 3 ]

実施例 3 について説明する。本実施例の撮像装置は、第 1 の基板と第 2 の基板とが出力回路 304 のみを共有している点で、実施例 1 の撮像装置、および、実施例 2 の撮像装置とことなる。そこで、以下では主として実施例 1 および実施例 2 と異なる部分を説明し、実施例 1 または実施例 2 と同様の部分についての説明を省略する。

40

#### 【0062】

図 8 は、実施例 3 に係る撮像装置の構成を模式的に示している。撮像装置は、第 1 の基板と第 2 の基板とを含む。第 1 の基板および第 2 の基板のそれぞれが、画素アレイと、垂直走査回路と、列読み出し回路と、保持容量回路と、水平走査回路を含む。信号処理回路に含まれる出力回路は、第 2 の基板だけに配されている。平面視において、換言すると、入射光の光軸に沿って見たときに、第 1 の基板の光電変換部と第 2 の基板の光電変換部とが互いに重なるように、第 1 の基板と第 2 の基板とが積層される。

50

## 【 0 0 6 3 】

列読み出し回路 3 0 2 の後段に、保持容量回路 3 1 3 が接続される。保持容量回路 3 1 3 は、列読み出し回路 3 0 2 から出力された信号を保持する。水平走査回路は、保持容量回路 3 1 3 に保持された信号を、順次、第 2 出力線 3 0 3 に出力する。出力回路 3 0 4 は、第 2 出力線 3 0 3 の信号を撮像装置の外部に出力する。

## 【 0 0 6 4 】

図 8 は、さらに、第 1 の基板の配線と第 2 の基板の配線とを接続する接続部 4 0 2 を示している。第 1 の基板の保持容量回路 3 1 3 は、接続部 4 0 2 を介して、第 2 の基板に配された信号処理回路に接続されている。換言すると、第 1 の基板の保持容量回路 3 1 3 と第 2 の基板に配された信号処理回路とを接続する配線経路に、接続部 4 0 2 が含まれる。図視されていないが、接続部 4 0 2 は、2 層の配線が接触している構造を有している。このような構成により、第 1 の基板と第 2 の基板とが、第 2 の基板に配された信号処理回路（出力回路）を共有している。

10

## 【 0 0 6 5 】

図 9 ( a ) は、第 1 の基板の信号処理回路の構成を模式的に示している。図 9 ( b ) は、第 2 の基板の信号処理回路の構成を模式的に示している。図 1 ( b ) の要素と同じ機能を有する部分には、図 1 ( b ) と同じ符号が付されている。図 1 ( b ) と同じ機能を有する要素については、図 1 ( b ) についての説明が全て適用される。

## 【 0 0 6 6 】

第 1 の基板に配された保持容量回路 3 1 3 、および、第 2 の基板に配された保持容量回路 3 1 3 は、それぞれ、容量素子 3 0 6 と転送スイッチ 3 0 7 とを含む。水平走査回路からの制御信号が、転送スイッチ 3 0 7 のゲートに入力される。第 1 の基板の転送スイッチ 3 0 7 は、容量素子 3 0 6 と接続部 4 0 2 とを接続する。そして、第 1 の基板の保持容量回路 3 1 3 は、接続部 4 0 2 を介して第 2 出力線 3 0 3 に接続される。第 2 の基板の転送スイッチ 3 0 7 は、容量素子 3 0 6 と第 2 出力線とを接続する。第 2 出力線 3 0 3 の信号は、出力回路 3 0 4 に入力される。

20

## 【 0 0 6 7 】

本実施例の画素 3 0 1 の等価回路は、実施例 1 の画素 3 0 1 の等価回路と同じである。すなわち、図 2 は、本実施例の画素 3 0 1 の等価回路を示す。画素 3 0 1 の等価回路についての説明は省略する。

30

## 【 0 0 6 8 】

上述の通り、本実施例では、第 1 の基板と第 2 の基板とが、第 2 出力線および出力回路 3 0 4 を共有している。第 2 の基板に配された出力回路 3 0 4 は、第 1 の基板の光電変換部 1 0 0 で生じた電荷に基づく信号（第 1 の信号）と、第 2 の基板の光電変換部 2 0 0 で生じた電荷に基づく信号（第 2 の信号）とを、撮像装置の外部へ出力する。このような構成により、回路規模を小さくすることができ、消費電力の低減効果を得ることができる。

## 【 0 0 6 9 】

また、実施例 1 と同様に、本実施例では、増幅トランジスタ 1 0 3 の入力ノード（F D 部 1 0 5 ）と、増幅トランジスタ 2 0 3 の入力ノード（F D 部 2 0 5 ）とは、互いに電氣的に分離されている。このような構成によれば、S N 比を向上させることが可能である。

40

## 【 0 0 7 0 】

## [ 実施例 4 ]

実施例 4 について説明する。本実施例の撮像装置は、列読み出し回路 3 0 2 の機能および構成が異なる点を除いて、実施例 2 の撮像装置と同じである。そこで、以下では主として、実施例 2 と異なる部分を説明し、実施例 2 と同様の部分についての説明を適宜省略する。

## 【 0 0 7 1 】

本実施例に係る撮像装置の構成は、実施例 2 の撮像装置と同じである。すなわち、図 4 および図 5 は、本実施例の撮像装置の構成を模式的に示している。図 4 および図 5 についての説明は、全て本実施例に適用される。

50

## 【 0 0 7 2 】

本実施例の列読み出し回路 3 0 2 は、第 1 の基板の光電変換部 1 0 0 で生じた電荷に基づく信号（以下、第 1 の信号と呼ぶ）と、第 2 の基板の光電変換部 2 0 0 で生じた電荷に基づく信号（以下、第 2 の信号と呼ぶ）とを加算する。列読み出し回路 3 0 2 について、詳細に説明する。

## 【 0 0 7 3 】

図 1 0 は、列読み出し回路 3 0 2 の等価回路を示す。列読み出し回路 3 0 2 は、第 1 容量素子 8 0 0、第 2 容量素子 8 0 1、オペアンプ 8 0 2、帰還回路 8 0 3、および、サンプルホールド回路 8 0 4 を含む。

## 【 0 0 7 4 】

第 1 の基板の列出力線 1 0 6 は、接続部 4 0 1 および第 1 容量素子 8 0 0 を介して、オペアンプ 8 0 2 の反転入力ノードに接続される。第 1 容量素子 8 0 0 の一端が接続部 4 0 1 に接続され、第 1 容量素子 8 0 0 の他端がオペアンプ 8 0 2 の反転入力ノードに接続される。第 2 の基板の列出力線 2 0 6 は、第 2 容量素子 8 0 1 を介して、オペアンプ 8 0 2 の反転入力ノードに接続される。第 2 容量素子 8 0 1 の一端が列出力線 2 0 6 に接続され、第 2 容量素子 8 0 1 の他端がオペアンプ 8 0 2 の反転入力ノードに接続される。オペアンプ 8 0 2 の非反転入力ノードには、所定の参照電圧が供給される。

## 【 0 0 7 5 】

帰還回路 8 0 3 は、帰還容量と、帰還容量へ直列に接続された帰還スイッチと、帰還容量に並列に接続されたリセットスイッチとを含む。帰還回路 8 0 3 は、オペアンプ 8 0 2 の出力ノードと反転入力ノードとの間に負帰還ループを形成する。サンプルホールド回路 8 0 4 は、サンプリングスイッチと保持容量素子と転送スイッチと、を含む

列読み出し回路 3 0 2 が加算を行うための動作を説明する。まず、リセットスイッチをオンすることで、オペアンプ 8 0 2 の反転入力ノードをリセットする。リセットスイッチをオフにした後に、帰還スイッチをオンにする。続いて、第 1 の信号と第 2 の信号とが、それぞれ、第 1 容量素子 8 0 0 と第 2 容量素子 8 0 1 に入力される。これにより、オペアンプ 8 0 2 は、第 1 の信号の振幅と第 2 の信号の振幅との和に相当する振幅を持つ信号を出力する。

## 【 0 0 7 6 】

図 1 1 は、本実施例の撮像装置の動作を模式的に表している。図 1 1 において、1 つの読み出し期間として示された期間に、上述のオペアンプのリセットおよび第 1 の信号と第 2 の信号との加算が行われる。まず、第 1 の基板の画素アレイのうち、n 行目の画素 3 0 1 の信号（第 1 の信号）が読み出される。同時に、第 2 の基板の画素アレイのうち、n 行目の画素 3 0 1 の信号（第 2 の信号）が読み出される。そのため、第 1 の信号と第 2 の信号とが、同時に、読み出し回路 3 0 2 に入力され、そして、加算される。続いて、n + 1 行目の画素 3 0 1 の読み出しを行う。以降、同様の動作を繰り返す。

## 【 0 0 7 7 】

このような構成により、信号の S N 比を向上させることができる。例えば、一般的な光電変換部では、長波長の光の変換効率が低い。そのため、第 1 の基板の光電変換部 1 0 0 に入射した光の一部が、第 1 の基板を通過する可能性がある。本実施例によれば、第 1 の基板を通過した光が、第 2 の基板の光電変換部 2 0 0 に入射し、信号電荷に変換される。そして、列読み出し回路 3 0 2 が、第 1 の基板の光電変換部 1 0 0 で生じた電荷に基づく信号（第 1 の信号）と、第 2 の基板の光電変換部 2 0 0 で生じた電荷に基づく信号（第 2 の信号）とを加算する。このように、実質的に光の変換効率を向上させることが可能である。

## 【 0 0 7 8 】

異なる基板で生じた電荷を、電荷の状態に加算するためには、加算が行われるノードの寄生容量が大きくなりやすい。特許文献 1 のように、異なる基板の半導体領域が接続部を介して接続されるためである。そのため、実効的な光の変換効率を向上させても、電荷電圧変換効率が低下するため、S N 比を向上させることが困難である。これに対して、本実

10

20

30

40

50

施例では、実施例 1 ~ 3 と同様に、増幅トランジスタ 1 0 3 の入力ノード ( F D 部 1 0 5 ) と、増幅トランジスタ 2 0 3 の入力ノード ( F D 部 2 0 5 ) とは、互いに電氣的に分離されている。そのため、高い変換効率で電荷を電圧信号に変換することができる。結果として、S N 比を向上させることができるのである。

【 0 0 7 9 】

なお、本実施例では第 1 の信号と第 2 の信号とが加算されるが、変形例では、第 1 の信号と第 2 の信号とが平均化される。平均化を行うことによっても、本実施例と同様に、S N 比の向上の効果をj得ることができる。

【 0 0 8 0 】

[ 実施例 5 ]

実施例 5 について説明する。本実施例の撮像装置は、信号処理回路が第 1 の信号と第 2 の信号を加算するモードと、信号処理回路が第 1 の信号と第 2 の信号とを独立に出力するモードとを持つ点で、実施例 4 の撮像装置と異なる。そこで、以下では主として、実施例 4 と異なる部分を説明し、実施例 4 と同様の部分についての説明を適宜省略する。

【 0 0 8 1 】

図 1 2 は、実施例にかかる撮像装置の画素 3 0 1 の等価回路を示す。各画素 3 0 1 の構成は、実施例 1 ~ 4 と同じである。つまり、図 2 についての説明が、全て、本実施例に適用される。

【 0 0 8 2 】

まず、第 1 の基板の光電変換部 1 0 0 で生じた電荷に基づく信号 ( 以下、第 1 の信号と呼ぶ ) と、第 2 の基板の光電変換部 2 0 0 で生じた電荷に基づく信号 ( 以下、第 2 の信号と呼ぶ ) とを加算する加算モードを説明する。加算モードでは、図 1 2 の一番上の行に示されているように、第 1 の基板の選択トランジスタ 1 0 4 と、第 2 の基板の選択トランジスタ 2 0 4 とが、同時にオンする。これにより、第 1 の信号と第 2 の信号とが同時に列読み出し回路 3 0 2 に入力される。列読み出し回路 3 0 2 の機能および構成は、実施例 4 の列読み出し回路 3 0 2 と同様であるため、説明は省略する。

【 0 0 8 3 】

次に、第 1 の信号と第 2 の信号とを独立に出力する非加算モードを説明する。非加算モードでは、図 1 2 の中段の行、あるいは、一番下の行に示されるように、第 1 の基板の選択トランジスタ 1 0 4 と、第 2 の基板の選択トランジスタ 2 0 4 との一方オンし、他方がオフする。これにより、列読み出し回路 3 0 2 には、第 1 の信号と第 2 の信号とが順次入力される。列読み出し回路 3 0 2 は、第 1 の信号と第 2 の信号とを個別に出力する。

【 0 0 8 4 】

本実施例では、画素 3 0 1 の色によって、第 1 の信号と第 2 の信号を加算して読みだすか、加算せずに読みだすかを使い分ける。例えば、赤のカラーフィルタ C F を有する画素 3 0 1 においては、第 1 の信号と第 2 の信号とを加算する。一方、青のカラーフィルタ C F が配置された画素 3 0 1 は、非加算モードで読み出す。青色など短波長の光が入射する場合は、入射光の大部分が第 1 の基板の光電変換部 1 0 0 で変換される。そのため、第 2 の基板の画素 3 0 1 からは信号を読み出さないことで、消費電力の低減が可能となる。

【 0 0 8 5 】

このように、本実施例の撮像装置によれば、実施例 1 ~ 4 の撮像装置で得られる効果に加えて、消費電力を低減することができる。

【 0 0 8 6 】

[ 実施例 6 ]

撮像システムの実施例について説明する。撮像システムとして、デジタルスチルカメラ、デジタルカムコーダ、カメラヘッド、複写機、ファックス、携帯電話、車載カメラ、観測衛星などがあげられる。図 1 3 に、撮像システムの例としてデジタルスチルカメラのブロック図を示す。

【 0 0 8 7 】

図 1 3 において、1 0 0 1 はレンズの保護のためのバリアである。1 0 0 2 は被写体の

10

20

30

40

50

光学像を撮像装置 1004 に結像させるレンズである。1003 はレンズ 1002 を通った光量を可変するための絞りである。撮像装置 1004 には、上述の各実施例で説明した撮像装置が用いられる。

#### 【0088】

1007 は撮像装置 1004 より出力された画素信号に対して、補正やデータ圧縮などの処理を行い、画像信号を取得する信号処理部である。そして、図 13 において、1008 は撮像装置 1004 および信号処理部 1007 に、各種タイミング信号を出力するタイミング発生部、1009 はデジタルスチルカメラ全体を制御する全体制御部である。1010 は画像データを一時的に記憶する為のフレームメモリ部である。1011 は記録媒体に記録または読み出しを行うためのインターフェース部である。1012 は撮像データの記録または読み出しを行う為の半導体メモリ等の着脱可能な記録媒体である。1013 は外部コンピュータ等と通信する為のインターフェース部である。

10

#### 【0089】

なお、撮像システムは少なくとも撮像装置 1004 と、撮像装置 1004 から出力された画素信号を処理する信号処理部 1007 とを有すればよい。その場合、他の構成は撮像システムの外部に配される。

#### 【0090】

以上に説明した通り、撮像システムの実施例において、撮像装置 1004 には、実施例 1 乃至実施例 5 のいずれかの撮像装置が用いられる。このような構成によれば、撮像装置から出力される信号の S/N 比を向上させることができる。

20

#### 【0091】

##### [ 実施例 7 ]

移動体の実施例について説明する。本実施例の移動体は、車載カメラを備えた自動車である。図 14 ( a ) は、自動車 2100 の外観と主な内部構造を模式的に示している。自動車 2100 は、撮像装置 2102、撮像システム用集積回路 ( A S I C : A p p l i c a t i o n S p e c i f i c I n t e g r a t e d C i r c u i t ) 2103、警報装置 2112、主制御部 2113 を備える。

#### 【0092】

撮像装置 2102 には、上述の各実施例で説明した撮像装置が用いられる。警報装置 2112 は、撮像システム、車両センサ、制御ユニットなどから異常を示す信号を受けたときに、運転手へ向けて警告を行う。主制御部 2113 は、撮像システム、車両センサ、制御ユニットなどの動作を統括的に制御する。なお、自動車 2100 が主制御部 2113 を備えていなくてもよい。この場合、撮像システム、車両センサ、制御ユニットが個別に通信インターフェースを有して、それぞれが通信ネットワークを介して制御信号の送受を行う (例えば C A N 規格)。

30

#### 【0093】

図 14 ( b ) は、自動車 2100 のシステム構成を示すブロック図である。自動車 2100 は、第 1 の撮像装置 2102 と第 2 の撮像装置 2102 を含む。つまり、本実施例の車載カメラはステレオカメラである。撮像装置 2102 には、光学部 2114 により被写体像が結像される。撮像装置 2102 から出力された画素信号は、画像前処理部 2115 によって処理され、そして、撮像システム用集積回路 2103 に伝達される。画像前処理部 2115 は、S - N 演算や、同期信号付加などの処理を行う。

40

#### 【0094】

撮像システム用集積回路 2103 は、画像処理部 2104、メモリ 2105、光学測距部 2106、視差演算部 2107、物体認知部 2108、異常検出部 2109、および、外部インターフェース ( I / F ) 部 2116 を備える。画像処理部 2104 は、画素信号を処理して画像信号を生成する。また、画像処理部 2104 は、画像信号の補正や異常画素の補完を行う。メモリ 2105 は、画像信号を一時的に保持する。また、メモリ 2105 は、既知の撮像装置 2102 の異常画素の位置を記憶していてもよい。光学測距部 2106 は、画像信号を用いて被写体の合焦または測距を行う。視差演算部 2107 は、視差

50

画像の被写体照合（ステレオマッチング）を行う。物体認知部 2108 は、画像信号を解析して、自動車、人物、標識、道路などの被写体の認知を行う。異常検出部 2109 は、撮像装置 2102 の故障、あるいは、誤動作を検知する。異常検出部 2109 は、故障や誤動作を検知した場合には、主制御部 2113 へ異常を検知したことを示す信号を送る。外部 I/F 部 2116 は、撮像システム用集積回路 2103 の各部と、主制御部 2113 あるいは種々の制御ユニット等との間での情報の授受を仲介する。

#### 【0095】

自動車 2100 は、車両情報取得部 2110 および運転支援部 2111 を含む。車両情報取得部 2110 は、速度・加速度センサ、角速度センサ、舵角センサ、測距レーダ、圧力センサなどの車両センサを含む。

10

#### 【0096】

運転支援部 2111 は、衝突判定部を含む。衝突判定部は、光学測距部 2106、視差演算部 2107、物体認知部 2108 からの情報に基づいて、物体との衝突可能性があるか否かを判定する。光学測距部 2106 や視差演算部 2107 は、対象物までの距離情報を取得する距離情報取得手段の一例である。すなわち、距離情報とは、視差、デフォーカス量、対象物までの距離等に関する情報である。衝突判定部はこれらの距離情報のいずれかを用いて、衝突可能性を判定してもよい。距離情報取得手段は、専用に設計されたハードウェアによって実現されてもよいし、ソフトウェアモジュールによって実現されてもよい。

#### 【0097】

20

運転支援部 2111 が他の物体と衝突しないように自動車 2100 を制御する例を説明したが、他の車両に追従して自動運転する制御や、車線からはみ出さないように自動運転する制御などにも適用可能である。

#### 【0098】

自動車 2100 は、さらに、エアバッグ、アクセル、ブレーキ、ステアリング、トランスミッション等の走行に用いられる駆動部を具備する。また、自動車 2100 は、それらの制御ユニットを含む。制御ユニットは、主制御部 2113 の制御信号に基づいて、対応する駆動部を制御する。

#### 【0099】

本実施例に用いられた撮像システムは、自動車に限らず、例えば、船舶、航空機あるいは産業用ロボットなどの移動体（移動装置）に適用することができる。加えて、移動体に限らず、高度道路交通システム（ITS）等、広く物体認識を利用する機器に適用することができる。

30

#### 【0100】

以上に説明した通り、自動車の実施例において、撮像装置 2102 には、実施例 1 乃至実施例 5 のいずれかの撮像装置が用いられる。このような構成によれば、撮像装置から出力される信号の S/N 比を向上させることができる。

#### 【符号の説明】

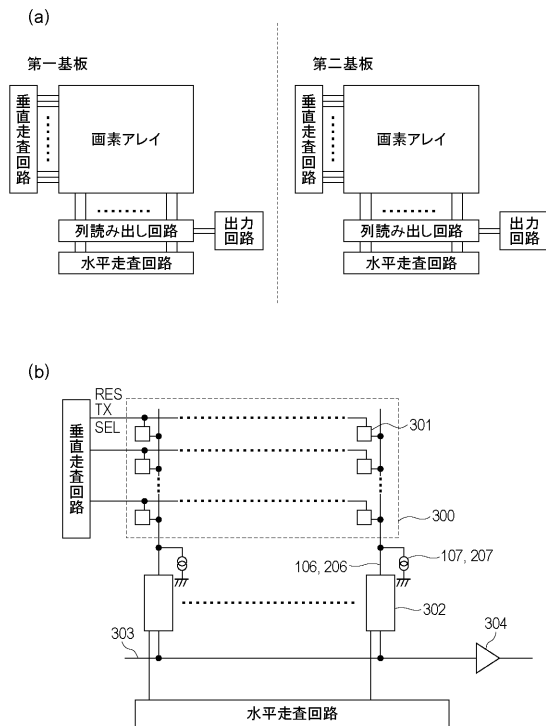
#### 【0101】

- 100 第1の基板の光電変換部
- 104 第1の基板の増幅トランジスタ
- 200 第2の基板の光電変換部
- 204 第2の基板の増幅トランジスタ
- 301 画素
- 302 列読み出し回路

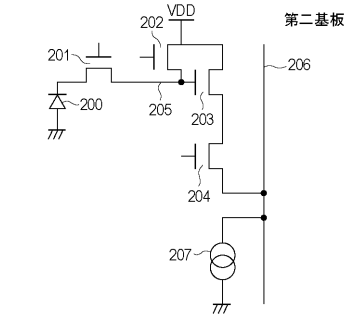
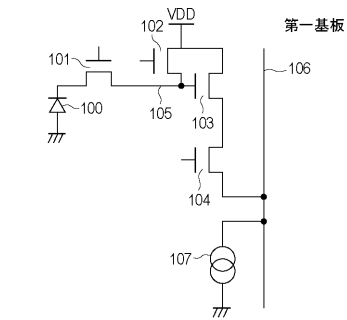
40



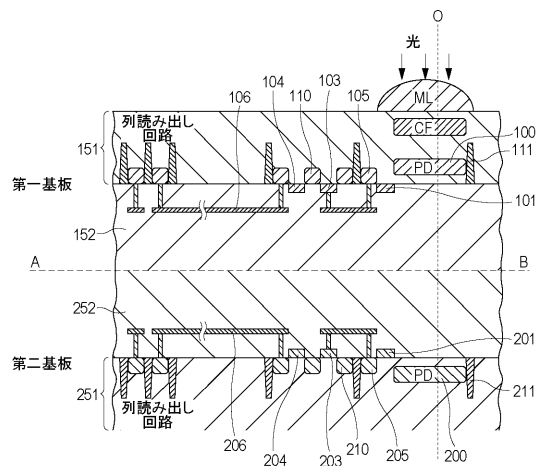
【図 1】



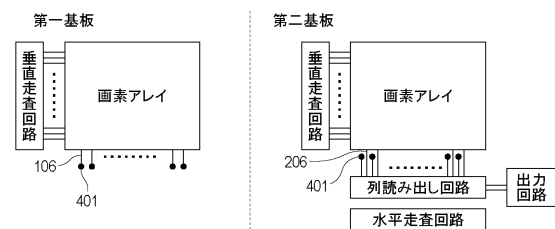
【図 2】



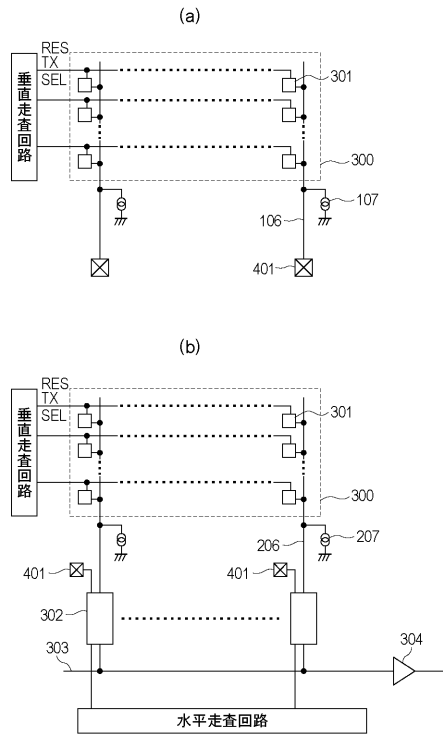
【図 3】



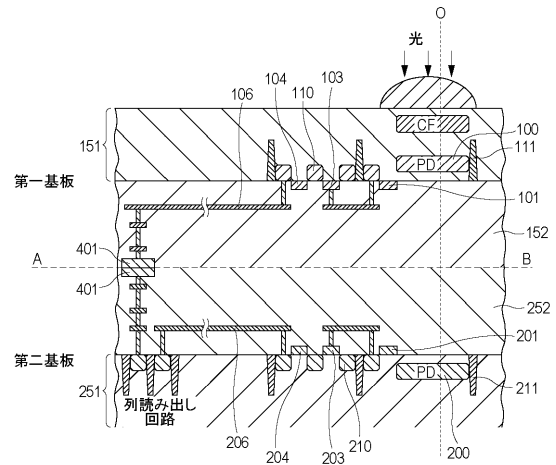
【図 4】



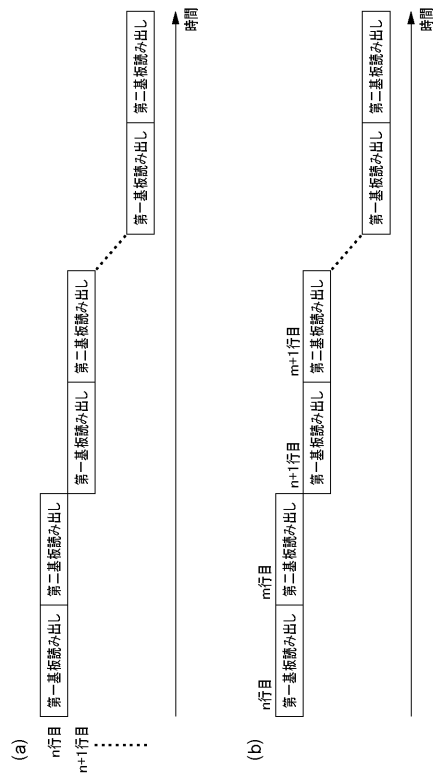
【図 5】



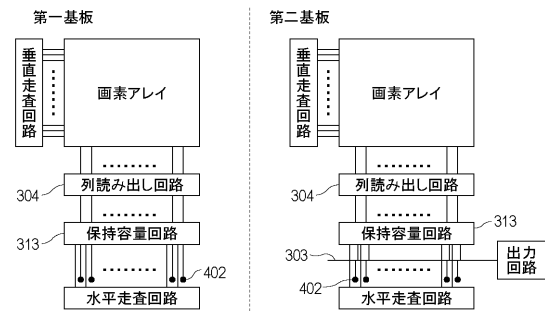
【図 6】



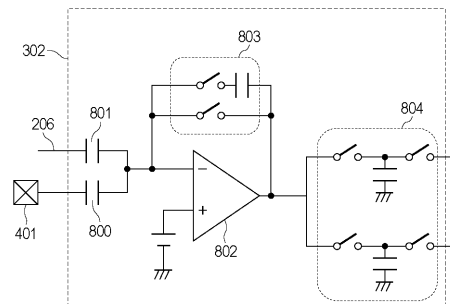
【図 7】



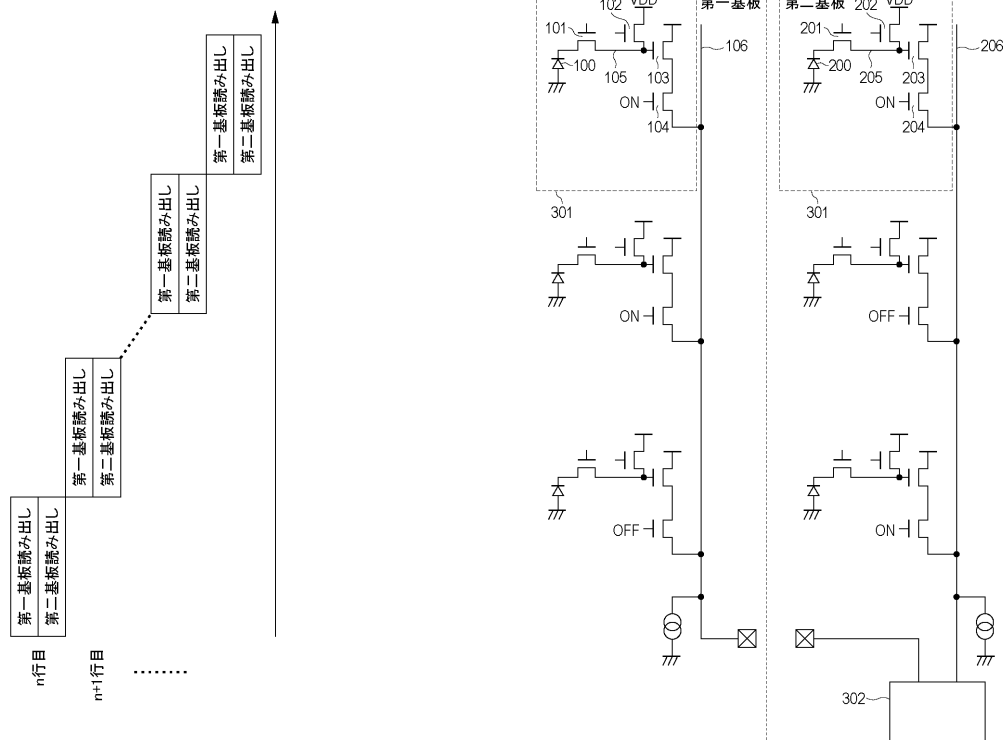
【図 8】



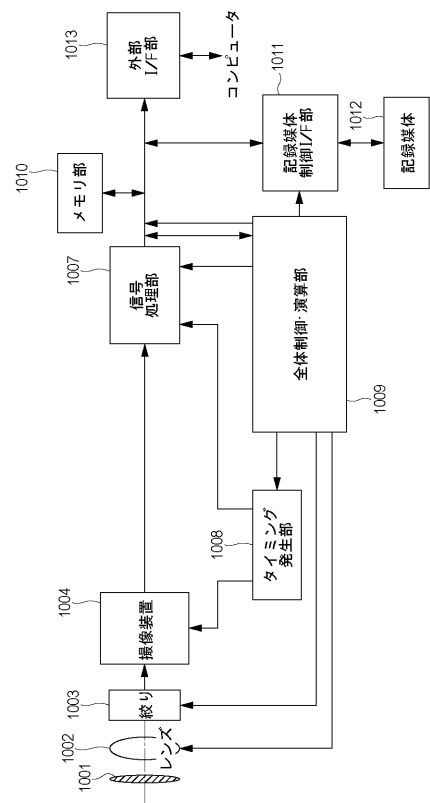
【 図 1 0 】



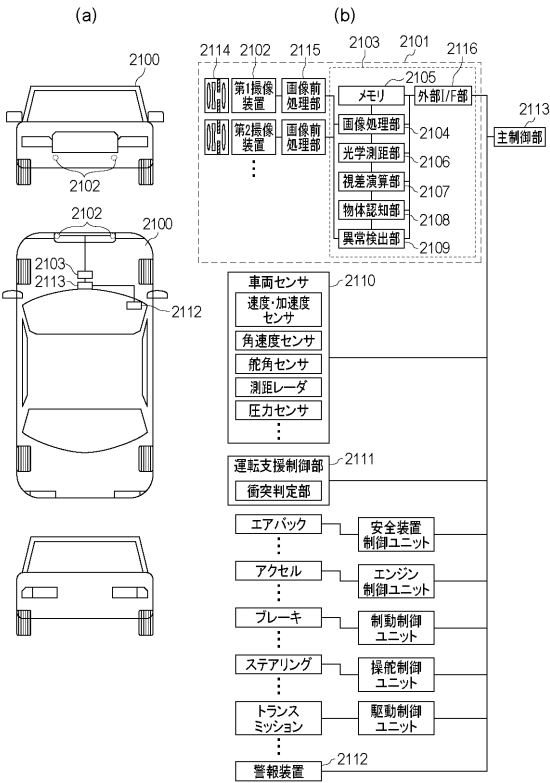
【 図 1 2 】



【図 13】



【図 14】



---

フロントページの続き

(56)参考文献 特開 2 0 1 3 - 2 4 7 5 4 8 ( J P , A )  
特表 2 0 1 4 - 5 2 3 1 4 8 ( J P , A )  
特開 2 0 1 6 - 0 5 8 8 6 6 ( J P , A )  
国際公開第 2 0 1 6 / 1 7 8 2 6 6 ( W O , A 1 )  
国際公開第 2 0 1 6 / 1 4 7 8 3 7 ( W O , A 1 )  
特開 2 0 1 5 - 2 6 8 9 5 ( J P , A )

(58)調査した分野(Int.Cl. , D B 名)

H 0 4 N 5 / 2 2 5 - 5 / 3 7 8  
H 0 4 N 9 / 0 0 - 9 / 1 1  
H 0 1 L 2 7 / 1 4 6