

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6746476号
(P6746476)

(45) 発行日 令和2年8月26日(2020.8.26)

(24) 登録日 令和2年8月7日(2020.8.7)

(51) Int.Cl.

F 1

HO4N 5/369 (2011.01)

HO4N 5/369

HO1L 27/146 (2006.01)

HO1L 27/146

HO4N 5/374 (2011.01)

HO4N 5/374

A

請求項の数 20 (全 21 頁)

(21) 出願番号

特願2016-228063 (P2016-228063)

(22) 出願日

平成28年11月24日(2016.11.24)

(65) 公開番号

特開2018-85645 (P2018-85645A)

(43) 公開日

平成30年5月31日(2018.5.31)

審査請求日

令和1年11月14日(2019.11.14)

(73) 特許権者 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(74) 代理人 100126240

弁理士 阿部 琢磨

(74) 代理人 100124442

弁理士 黒岩 創吾

(72) 発明者 有嶋 優

東京都大田区下丸子3丁目30番2号キヤノン株式会社内

(72) 発明者 戸塚 洋史

東京都大田区下丸子3丁目30番2号キヤノン株式会社内

審査官 松永 隆志

最終頁に続く

(54) 【発明の名称】撮像装置、撮像システム、および、移動体

(57) 【特許請求の範囲】

【請求項 1】

第1の光電変換部、および、前記第1の光電変換部で生じた電荷に基づく信号を出力する第1のトランジスタをそれぞれが含む複数の第1の画素の配された第1の基板と、

第2の光電変換部、および、前記第2の光電変換部で生じた電荷に基づく信号を出力する第2のトランジスタをそれぞれが含む複数の第2の画素の配された第2の基板と、を備え、

前記第1の基板と前記第2の基板とは間に絶縁膜を介して積層され、

前記第1の基板と前記絶縁膜との界面に平行な面への前記第1の光電変換部の正射影と、前記面への前記第2の光電変換部の正射影とは、少なくとも部分的に重なり、

前記第1のトランジスタの入力ノードと、前記第2のトランジスタの入力ノードとは、互いに電気的に分離されている、

ことを特徴とする撮像装置。

【請求項 2】

前記複数の第1の画素に接続された第1の出力線と、

前記複数の第2の画素に接続された第2の出力線と、

前記第2の基板に配され、前記第1のトランジスタから前記第1の出力線へ出力された第1の信号、および、前記第2のトランジスタから前記第2の出力線へ出力された第2の信号を処理する信号処理回路と、を備える

ことを特徴とする請求項1に記載の撮像装置。

10

20

【請求項 3】

前記信号処理回路は、前記第1の信号と前記第2の信号とを加算または平均化することを特徴とする請求項2に記載の撮像装置。

【請求項 4】

前記信号処理回路は、前記第1の信号と前記第2の信号とを互いに独立に外部へ出力する

ことを特徴とする請求項2に記載の撮像装置。

【請求項 5】

前記第1の信号と前記第2の信号とは互いに異なる用途に用いられる
ことを特徴とする請求項4に記載の撮像装置。

10

【請求項 6】

第1のモードにおいて、前記信号処理回路は、前記第1の信号と前記第2の信号とを加算または平均化し、

第2のモードにおいて、前記信号処理回路は、前記第1の信号と前記第2の信号とを互いに独立に外部へ出力する

ことを特徴とする請求項2に記載の撮像装置。

【請求項 7】

前記信号処理回路は、前記第1の信号および前記第2の信号のそれぞれに対してアナログデジタル変換を行う

ことを特徴とする請求項2乃至請求項6のいずれか一項に記載の撮像装置。

20

【請求項 8】

入射光は、前記第1の基板の前記第1の光電変換部に入射し、

前記第1の光電変換部に入射した前記入射光の一部が、前記第1の光電変換部を通過して、前記第2の基板の前記第2の光電変換部に入射する

ことを特徴とする請求項2乃至請求項7のいずれか一項に記載の撮像装置。

【請求項 9】

前記第1の出力線および前記第2の出力線は、前記第1の基板と前記第2の基板との間に配され、

前記絶縁膜の一部が、前記第1の出力線と前記第1の基板の一部との間に配され、

前記絶縁膜の別の一部が、前記第1の出力線と前記第2の基板の一部との間に配される

ことを特徴とする請求項2乃至請求項8のいずれか一項に記載の撮像装置。

30

【請求項 10】

前記第1の出力線と前記信号処理回路とを接続する配線経路に、前記第1の基板の配線と前記第2の基板の配線とが接続された接続部が含まれる

ことを特徴とする請求項9に記載の撮像装置。

【請求項 11】

前記複数の第1の画素に接続された第1の出力線と、

前記第1の基板に配され、前記第1のトランジスタから前記第1の出力線へ出力された第1の信号を処理する第1の信号処理回路と、

前記複数の第2の画素に接続された第2の出力線と、

前記第2の基板に配され、前記第2のトランジスタから前記第2の出力線へ出力された第2の信号を処理する第2の信号処理回路と、を備える

ことを特徴とする請求項1に記載の撮像装置。

40

【請求項 12】

前記第1の信号と前記第2の信号とは互いに異なる用途に用いられる

ことを特徴とする請求項11に記載の撮像装置。

【請求項 13】

前記第1の信号処理回路によって処理された前記第1の信号と、前記第2の信号処理回路によって処理された前記第2の信号とが、加算または平均化される、

ことを特徴とする請求項11に記載の撮像装置。

50

【請求項 1 4】

前記第1の信号処理回路は、前記第1の信号に対してアナログデジタル変換を行い、

前記第2の信号処理回路は、前記第2の信号に対してアナログデジタル変換を行う

ことを特徴とする請求項11乃至請求項13のいずれか一項に記載の撮像装置。

【請求項 1 5】

入射光は、前記第1の基板の前記第1の光電変換部に入射し、

前記第1の光電変換部に入射した前記入射光の一部が、前記第1の光電変換部を通過して、前記第2の基板の前記第2の光電変換部に入射する

ことを特徴とする請求項11乃至請求項14のいずれか一項に記載の撮像装置。

【請求項 1 6】

前記第1の出力線および前記第2の出力線は、前記第1の基板と前記第2の基板との間に配され、

前記絶縁膜の一部が、前記第1の出力線と前記第1の基板の一部との間に配され、

前記絶縁膜の別の一部が、前記第1の出力線と前記第2の基板の一部との間に配される

ことを特徴とする請求項11乃至請求項15のいずれか一項に記載の撮像装置。

【請求項 1 7】

前記第1の信号処理回路と前記第2の信号処理回路とを接続する配線経路に、前記第1の基板の配線と前記第2の基板の配線とが接続された接続部が含まれる

ことを特徴とする請求項11乃至請求項15のいずれか一項に記載の撮像装置。

【請求項 1 8】

第1の光電変換部、および、前記第1の光電変換部で生じた電荷に基づく信号を出力する第1のトランジスタをそれぞれが含む複数の第1の画素の配された第1の基板と、

第2の光電変換部、および、前記第2の光電変換部で生じた電荷に基づく信号を出力する第2のトランジスタをそれぞれが含む複数の第2の画素の配された第2の基板と、を備え、

前記第1の基板と前記第2の基板とは間に絶縁膜を介して積層され、

前記第1の光電変換部に入射した入射光の一部が、前記第1の光電変換部を通過して、前記第2の基板の前記第2の光電変換部に入射し、

前記第1のトランジスタの入力ノードと、前記第2のトランジスタの入力ノードとは、互いに電気的に分離されている、

ことを特徴とする撮像装置。

【請求項 1 9】

請求項1乃至請求項18のいずれか一項に記載の撮像装置と、

前記撮像装置から出力された信号を処理して画像信号を取得する処理装置と、を備えた撮像システム。

【請求項 2 0】

移動体であつて、

請求項1乃至請求項18のいずれか一項に記載の撮像装置と、

前記撮像装置から出力された信号に対して処理を行う処理装置と、

前記処理の結果に基づいて前記移動体を制御する制御手段と、を有することを特徴とする移動体。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は撮像装置、撮像システム、および、移動体に関する。

【背景技術】**【0002】**

特許文献1には、2つの基板を積層した撮像装置が開示されている。第1の基板に第1のフォトダイオードが形成され、第2の基板に第2のフォトダイオードが形成されている。2つのフォトダイオードは、2つのパッドを介して、電気的に接続されている。特許文

10

20

30

40

50

献1は、このような構成により、高い量子効率を実現することができる」と述べている。

【先行技術文献】

【特許文献】

【0003】

【特許文献1】特表2014-523148号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

特許文献1に記載の撮像装置によれば、2つのフォトダイオードで生じた電荷は、それぞれ、画素の增幅部を構成するトランジスタの入力ノードに転送される。そして、当該入力ノードにおいて、転送された電荷が電圧信号に変換される。しかし、特許文献1の撮像装置においては、入力ノードが2つの基板の接続部、つまり、2つのパッドを含んでいる。そのため、入力ノードの容量が大きくなりやすい。結果として、電荷電圧変換効率が低下し、S/N比が低下する可能性がある。10

【0005】

上記の課題に鑑み、本発明は、S/N比を向上することが可能な撮像装置を提供することを目的とする。

【課題を解決するための手段】

【0006】

本発明の1つの側面に係る実施例の撮像装置は、第1の光電変換部、および、前記第1の光電変換部で生じた電荷に基づく信号を出力する第1のトランジスタをそれぞれが含む複数の第1の画素の配された第1の基板と、第2の光電変換部、および、前記第2の光電変換部で生じた電荷に基づく信号を出力する第2のトランジスタをそれぞれが含む複数の第2の画素の配された第2の基板と、を備え、前記第1の基板と前記第2の基板とは間に絶縁膜を介して積層され、前記第1の基板と前記絶縁膜との界面に平行な面への前記第1の光電変換部の正射影と、前記面への前記第2の光電変換部の正射影とは、少なくとも部分的に重なり、前記第1のトランジスタの入力ノードと、前記第2のトランジスタの入力ノードとは、互いに電気的に分離されている。20

【0007】

本発明の別の側面に係る実施例の撮像装置は、第1の光電変換部、および、前記第1の光電変換部で生じた電荷に基づく信号を出力する第1のトランジスタをそれぞれが含む複数の第1の画素の配された第1の基板と、第2の光電変換部、および、前記第2の光電変換部で生じた電荷に基づく信号を出力する第2のトランジスタをそれぞれが含む複数の第2の画素の配された第2の基板と、を備え、前記第1の基板と前記第2の基板とは間に絶縁膜を介して積層され、前記第1の光電変換部に入射した入射光の一部が、前記第1の光電変換部を通過して、前記第2の基板の前記第2の光電変換部に入射し、前記第1のトランジスタの入力ノードと、前記第2のトランジスタの入力ノードとは、互いに電気的に分離されている。30

【発明の効果】

【0008】

本発明によれば、S/N比を向上することができる。

【図面の簡単な説明】

【0009】

【図1】撮像装置の全体構成を模式的に示す図。

【図2】撮像装置の画素の等価回路を示す図。

【図3】撮像装置の断面構造を模式的に示す図。

【図4】撮像装置の全体構成を模式的に示す図。

【図5】撮像装置の全体構成を模式的に示す図。

【図6】撮像装置の断面構造を模式的に示す図。

【図7】撮像装置の動作を模式的に示す図。

40

50

【図8】撮像装置の全体構成を模式的に示す図。

【図9】撮像装置の全体構成を模式的に示す図。

【図10】撮像装置の列読み出し回路の等価回路を示す図。

【図11】撮像装置の動作を模式的に示す図。

【図12】撮像装置の画素の等価回路を示す図。

【図13】撮像システムの実施例のブロック図。

【図14】移動体の実施例のブロック図。

【発明を実施するための形態】

【0010】

【実施例1】

10

実施例1について説明する。図1は、実施例1に係る撮像装置の構成を模式的に示している。撮像装置は、第1の基板と第2の基板とを含む。図1(a)が、第1の基板および第2の基板のそれぞれの構成を模式的に示している。第1の基板および第2の基板のそれぞれが、画素アレイと、垂直走査回路、水平走査回路、列読み出し回路、および、出力回路などを含む信号処理回路とを含む。平面視において、換言すると、入射光の光軸に沿って見たときに、第1の基板の光電変換部と第2の基板の光電変換部とが互いに重なるように、第1の基板と第2の基板とが積層される。

【0011】

図1(b)は、第1の基板および第2の基板のそれぞれの画素アレイ、および、列読み出し回路、および、出力回路の構成を模式的に示している。図1(b)に関する説明は、第1の基板、および、第2の基板に対して共通である。

20

【0012】

画素アレイ300は、複数の画素301を含む。複数の画素301は、複数の列および複数の行を成すように配置される。1つの列に属する複数の画素301が1つの列出力線106に接続される。1つの行に属する複数の画素301は、共通の制御線に接続される。制御線には、垂直走査回路からの制御信号が供給される。

【0013】

列出力線106(206)には、電流源107(207)および列読み出し回路302が接続される。列読み出し回路302は、列出力線106または列出力線206に出力された信号に対して、信号処理を行う。列読み出し回路302の行う信号処理は、例えば、信号の保持、信号のサンプルホールド、信号の増幅、信号からのノイズ除去、信号に対するアナログデジタル変換(以下、A/D変換)、複数の信号の加算、複数の信号の平均化を含む。列読み出し回路302は、これらの信号処理のいずれか1つを行ってもよいし、複数の信号処理を行ってもよい。

30

【0014】

水平走査回路は、複数の列読み出し回路302からの信号を、順次、第2出力線303に出力する。出力回路304は、第2出力線303の信号を撮像装置の外部に出力する。

【0015】

図2は、本実施例の画素301の等価回路を示す。本実施例の撮像装置は、第1の基板と第2の基板とに、それぞれ画素301を有する。第1の基板の画素301と第2の基板の画素301とは、同じ等価回路で示される。

40

【0016】

第1の基板の画素301は、光電変換部100、転送トランジスタ101、リセットトランジスタ102、増幅トランジスタ103、および、選択トランジスタ104を有している。光電変換部100は、例えば、フォトダイオードである。リセットトランジスタ102のドレインおよび増幅トランジスタ103のドレインは、電源VDDを供給する電源線に接続される。転送トランジスタ101は、光電変換部100で生じた信号電荷を浮遊拡散部105(以下、FD部105)へ転送する。FD部105は、増幅トランジスタ103のゲート電極に接続されている。増幅トランジスタ103と、列出力線106に接続された電流源107は、ソースフォロワ回路を構成する。このような構成により、増幅ト

50

ランジスタ 103 は、FD 部 105 の電圧に応じた出力を、選択トランジスタ 104 を介して、列出力線 106 へ出力する。つまり、FD 部 105 は増幅トランジスタ 103 の入力ノードを構成する。リセットトランジスタ 102 は、増幅トランジスタ 103 のゲート、すなわち FD 部 105 を、既定の電位（リセット電位）にリセットする。垂直走査回路（不図示）が、信号を出力する行を選択する。

【0017】

第2の基板の画素 301 は、光電変換部 200、転送トランジスタ 201、リセットトランジスタ 202、増幅トランジスタ 203、および、選択トランジスタ 204 を有している。光電変換部 200 は、例えば、フォトダイオードである。リセットトランジスタ 202 のドレインおよび増幅トランジスタ 203 のドレインは、電源 VDD を供給する電源線に接続される。転送トランジスタ 201 は、光電変換部 200 で生じた信号電荷を FD 部 205 へ転送する。FD 部 205 は、増幅トランジスタ 203 のゲート電極に接続されている。増幅トランジスタ 203 と、列出力線 206 に接続された電流源 207 は、ソースフォロワ回路を構成する。このような構成により、増幅トランジスタ 203 は、FD 部 205 の電圧に応じた出力を、選択トランジスタ 204 を介して、列出力線 206 へ出力する。つまり、FD 部 205 は増幅トランジスタ 203 の入力ノードを構成する。リセットトランジスタ 202 は、増幅トランジスタ 203 のゲート、すなわち FD 部 205 を、既定の電位（リセット電位）にリセットする。垂直走査回路（不図示）が、信号を出力する行を選択する。

【0018】

なお、便宜的に第1の基板の画素 301 に含まれる要素と、第2の基板の画素 301 に含まれる要素とに別の符号を付している。しかし、同じ名称の要素は、同じ機能を有する。

【0019】

次に、撮像装置の断面構造を説明する。図3は、撮像装置の断面構造を模式的に示す。第1の基板は、シリコンなどで形成された半導体基板 151 と、半導体基板 151 の上に配された配線およびゲート電極を含む。第2の基板は、シリコンなどで形成された半導体基板 251 と、半導体基板 251 の上に配された配線およびゲート電極を含む。

【0020】

第1の基板と第2の基板とは積層されている。図3の点線 A B が2つの基板の接触面を表している。本実施例では、第1の基板および第2の基板が、それぞれ、配線を覆う層間絶縁膜 152、および、層間絶縁膜 252 を含む。そして、第1の基板の層間絶縁膜 152 と第2の基板の層間絶縁膜 252 とが互いに接している。このような構成により、層間絶縁膜 152 および層間絶縁膜 252 により構成された絶縁膜を介して、第1の基板と第2の基板とが積層される。

【0021】

図3は、第1の基板の上に配された配線として列出力線 106、および、第2の基板の上に配された配線として列出力線 206 を示している。列出力線 106 および列出力線 206 は、半導体基板 151 と半導体基板 251 との間に配されている。列出力線 106 と半導体基板 151 とはコントクトプラグを介して接続され、一方で、列出力線 106 の一部と半導体基板 151 の一部との間には層間絶縁膜 152 の一部が配される。列出力線 206 と半導体基板 251 とはコントクトプラグを介して接続され、一方で、列出力線 206 の一部と半導体基板 251 の一部との間には層間絶縁膜 252 の一部が配される。

【0022】

また、光が入射する面に、マイクロレンズ M L およびカラーフィルタ C F などの光学部材が配される。本実施例では、第1の基板に光が入射する。そのため、第1の基板にだけ、マイクロレンズ M L およびカラーフィルタ C F が配される。しかし、第2の基板にも、マイクロレンズ M L およびカラーフィルタ C F などの光学部材が配されてもよい。

【0023】

半導体基板 151 には、光電変換部 100 を構成する半導体領域が配される。半導体基

10

20

30

40

50

板 251 には、光電変換部 200 を構成する半導体領域が配される。半導体基板 151、および、半導体基板 251 には、それぞれ、トランジスタのソースまたはドレインあるいは FD 部を構成する半導体領域（図 3 の 105、110、205、210）が配される。また、半導体基板 151、および、半導体基板 251 には、それぞれ、半導体領域を互いに分離するための分離部 111 および分離部 211 が配される。

【0024】

本実施例においては、平面視において、第 1 の基板の画素 301 に含まれる光電変換部 100 と、第 2 の基板の画素 301 に含まれる光電変換部 200 とが、少なくとも部分的に重なる。平面とは、例えば、半導体基板 151 と層間絶縁膜 152 との界面に平行な面である。つまり、光電変換部 100 の当該界面に平行な面へ正射影と、光電変換部 200 の当該界面に平行な面へ正射影とが、少なくとも部分的に重なる。正射影とは、法線に沿った射影を意味する。

10

【0025】

別の観点では、入射光の光軸に沿った方向で見たときに、第 1 の基板の画素 301 に含まれる光電変換部 100 と、第 2 の基板の画素 301 に含まれる光電変換部 200 とが、少なくとも部分的に重なる。図 3 は入射光の光軸 O を示している。光軸 O は、例えば、入射面に対する法線である。図 3 が示すように、断面で見たときに、入射光の光軸 O が光電変換部 100 と光電変換部 200 との両方を通過する。半導体基板 151 と層間絶縁膜 152 との界面が平坦ではない実施例では、このように光軸に沿って光電変換部 100 と光電変換部 200 とが配列される。

20

【0026】

入射光の光軸に沿って見たときに、光電変換部 100 の形と光電変換部 200 の形とが互いに一致していてもよい。あるいは、光電変換部 100 および光電変換部 200 の一方が他方を内包していてもよい。あるいは、光電変換部 100 の一部が、光電変換部 200 の一部と重なっていてもよい。

【0027】

撮像装置に入射した光の一部は、第 1 の基板の画素 301 に含まれる光電変換部 100 において電荷に変換される。光電変換部 100 を通過した光は、第 2 の基板の画素 301 に含まれる光電変換部 200 に入射し、そして、光電変換部 200 において電荷に変換される。このように、入射光の一部が光電変換部 100 で電荷に変換され、入射光の別の一部が光電変換部 200 で電荷に変換される。これらの電荷は、それぞれ、第 1 の基板の画素 301 に含まれる增幅トランジスタ 103 と、第 2 の基板の画素 301 に含まれる增幅トランジスタ 203 とによって、互いに独立に読み出される。

30

【0028】

本実施例では、增幅トランジスタ 103 の入力ノード（FD 部 105）と、增幅トランジスタ 203 の入力ノード（FD 部 205）とは、互いに電気的に分離されている。換言すると、撮像装置は、增幅トランジスタ 103 の入力ノード（FD 部 105）と增幅トランジスタ 203 の入力ノード（FD 部 205）とがショートしていない状態を持つ。そのため、FD 部 105 の容量および FD 部 205 の容量を小さくすることが可能である。

40

【0029】

光電変換部 100 と光電変換部 200 で光電変換された電荷は、それぞれ、FD 部 105 及び FD 部 205 で電圧信号に変換される。V = Q / C の関係式にしたがって、容量が小さいほど、変換ゲインは高くなる。

【0030】

光電変換部 100 と光電変換部 200 とが FD 部を共有した場合、FD 部の容量が大きくなりやすい。結果として、電圧信号の振幅は圧縮されてしまう。その場合、後段の回路でゲインを大きくかける必要があり、ノイズ成分も大きくなる。つまり、画質が低下する可能性がある。

【0031】

これに対し、本実施例では、光電変換部 100 と光電変換部 200 は、1 つの FD 部を

50

共有していない。代わりに、光電変換部 100 と光電変換部 200 のそれぞれに対して、別個の F D 部 105 及び F D 部 205 が割り当てられる。そのため、より大きな振幅を持つ電圧信号が、増幅トランジスタに入力される。結果として、S N 比を向上することが可能である。

【 0 0 3 2 】

第 1 の基板の光電変換部 100 で生じた電荷に基づく信号（以下、第 1 の信号と呼ぶ）と、第 2 の基板の光電変換部 200 で生じた電荷に基づく信号（以下、第 2 の信号と呼ぶ）とは、例えば、異なる波長帯の光についての情報を持つ。第 1 の基板が入射面を持つため、第 1 の信号は相対的に短い波長の光についての情報を含み、第 2 の信号が相対的に長い波長の光についての情報を含む。カラーフィルタ C F を設けないことにより、可視光の中で異なる色の光を個別に検知することができる。あるいは、可視光の中の所定の波長帯の光と、赤外光を透過するカラーフィルタ C F を用いることで、可視光と赤外光とを個別に検知することができる。このような構成により、本実施例の撮像装置は、高精細にカラーパターンを撮像することができる。あるいは、本実施例の撮像装置は、可視光による画像と赤外光による画像とを同時に取得することができる。これらの例では、第 1 の信号と第 2 の信号は同一の用途に用いられる。

【 0 0 3 3 】

一方、第 1 の信号と第 2 の信号とが、互いに異なる用途に用いられてもよい。例えば、第 1 の信号を撮像に用い、第 2 の信号を焦点検出に用いることができる。他にも、例えば、第 1 の信号を撮像に用い、第 2 の信号を T O F (Time Of Flight) 法による測距に用いることができる。このような構成により、本実施例の撮像装置は、撮像動作と、焦点検出などの撮像動作以外の動作とを同時に用いることができる。

【 0 0 3 4 】

図 1 (a) が示すように、本実施例では、第 1 の基板と第 2 の基板とがそれぞれ信号処理回路を含んでいる。第 1 の基板の信号処理回路は、第 1 の基板の光電変換部 100 で生じた電荷に基づく信号（第 1 の信号）を処理する。第 2 の基板の信号処理回路は、第 2 の基板の光電変換部 200 で生じた電荷に基づく信号（第 2 の信号）を処理する。図 1 (a) に示された構成によれば、第 1 の信号と第 2 の信号とは、それぞれ、別の出力回路によって撮像装置の外部に出力される。

【 0 0 3 5 】

外部に出力された第 1 の信号および第 2 の信号が、外部の信号処理装置によって加算されてもよい。また、変形例として、撮像装置の内部で、第 1 の信号と第 2 の信号とが加算または平均化されてもよい。そのために、第 1 の基板の信号処理回路と第 2 の基板の信号処理回路とが電気的に接続されうる。2 つの信号処理回路を接続する配線経路に、第 1 の基板の配線と第 2 の基板の配線とを接続する接続部が含まれる。例えば、列読み出し回路 302 が A D 変換を行う場合には、デジタル信号を伝達する信号線の配線経路に接続部が含まれる。あるいは、列読み出し回路 302 がアナログの増幅回路を含む場合には、増幅されたアナログ信号を伝達する信号線の配線経路に接続部が含まれる。

【 0 0 3 6 】

本実施例では、異なる基板で生じた 2 つの信号を加算または平均化することで、感度を向上させることができる。あるいは、本実施例では、異なる基板で生じた 2 つの信号を加算または平均化することで、従来技術では得ることができなかつた新たな信号を取得することができる。

【 0 0 3 7 】

以上に説明した通り、本実施例では、増幅トランジスタ 103 の入力ノード（ F D 部 105 ）と、増幅トランジスタ 203 の入力ノード（ F D 部 205 ）とは、互いに電気的に分離されている。このような構成によれば、S N 比を向上させることができる。

【 0 0 3 8 】

[実施例 2]

実施例 2 について説明する。実施例 2 の撮像装置は、信号処理回路の一部が第 2 の基板

10

20

30

40

50

にのみ配されている点で、実施例 1 の撮像装置と異なる。そこで、以下では主として実施例 1 と異なる部分を説明し、実施例 1 と同様の部分についての説明を省略する。

【 0 0 3 9 】

図 4 は、実施例 2 に係る撮像装置の構成を模式的に示している。撮像装置は、第 1 の基板と第 2 の基板とを含む。図 4 は、第 1 の基板および第 2 の基板のそれぞれの構成を模式的に示している。第 1 の基板および第 2 の基板のそれぞれが、画素アレイと、垂直走査回路とを含む。信号処理回路に含まれる水平走査回路、列読み出し回路、および、出力回路は、第 2 の基板だけに配されている。平面視において、換言すると、入射光の光軸に沿って見たときに、第 1 の基板の光電変換部と第 2 の基板の光電変換部とが互いに重なるように、第 1 の基板と第 2 の基板とが積層される。

10

【 0 0 4 0 】

図 4 は、さらに、第 1 の基板の配線と第 2 の基板の配線とを接続する接続部 401 を示している。第 1 の基板の列出力線 106 は、接続部 401 を介して、第 2 の基板に配された信号処理回路に接続されている。換言すると、第 1 の基板の列出力線 106 と第 2 の基板に配された信号処理回路とを接続する配線経路に、接続部 401 が含まれる。このような構成により、第 1 の基板と第 2 の基板とが、第 2 の基板に配された信号処理回路（水平走査回路、列読み出し回路、および、出力回路）を共有している。

【 0 0 4 1 】

図 5 (a) は、第 1 の基板の信号処理回路の構成を模式的に示している。図 1 (b) の要素と同じ機能を有する部分には、図 1 (b) と同じ符号が付されている。図 1 (b) と同じ機能を有する要素については、図 1 (b) についての説明が全て適用される。

20

【 0 0 4 2 】

図 5 (a) が示す通り、列出力線 106 は、電流源 107 および接続部 401 に接続される。第 1 の基板には、列読み出し回路 302、水平走査回路、出力回路 304 が配されている。

【 0 0 4 3 】

図 5 (b) は、第 2 の基板の信号処理回路の構成を模式的に示している。図 1 (b) の要素と同じ機能を有する部分には、図 1 (b) と同じ符号が付されている。図 1 (b) と同じ機能を有する要素については、図 1 (b) についての説明が全て適用される。

【 0 0 4 4 】

30

本実施例においては、第 1 の基板の列出力線 106、および、第 2 の基板の列出力線 206 が、1 つの列読み出し回路 302 に接続される。第 1 の基板の列出力線 106 は、接続部 401 を介して、第 2 の基板に配された列読み出し回路 302 に接続される。列読み出し回路 302 は、列出力線 106 の信号と列出力線 206 の信号とを選択する選択手段を含んでいてもよい。

【 0 0 4 5 】

本実施例の画素 301 の等価回路は、実施例 1 の画素 301 の等価回路と同じである。すなわち、図 2 は、本実施例の画素 301 の等価回路を示す。画素 301 の等価回路についての説明は省略する。

【 0 0 4 6 】

40

次に、撮像装置の断面構造を説明する。図 6 は、撮像装置の断面構造を模式的に示す。図 3 に示された要素と同じ機能を有する部分には、図 3 と同じ符号を付してある。図 3 と同じ機能を持つ部分については、図 3 についての説明が全て適用される。

【 0 0 4 7 】

第 1 の基板と第 2 の基板とは積層されている。図 6 の点線 A B が 2 つの基板の接触面を表している。本実施例では、第 1 の基板および第 2 の基板が、それぞれ、配線を覆う層間絶縁膜 152、および、層間絶縁膜 252 を含む。そして、第 1 の基板の層間絶縁膜 152 と第 2 の基板の層間絶縁膜 252 とが互いに接している。このような構成により、層間絶縁膜 152 および層間絶縁膜 252 により構成された絶縁膜を介して、第 1 の基板と第 2 の基板とが積層される。

50

【0048】

図6は、第1の基板の上に配された配線として列出力線106、および、第2の基板の上に配された配線として列出力線206を示している。列出力線106および列出力線206は、半導体基板151と半導体基板251との間に配されている。列出力線106と半導体基板151とはコンタクトプラグを介して接続され、一方で、列出力線106の一部と半導体基板151の一部との間には層間絶縁膜152の一部が配される。列出力線206と半導体基板251とはコンタクトプラグを介して接続され、一方で、列出力線206の一部と半導体基板251の一部との間には層間絶縁膜252の一部が配される。

【0049】

半導体基板151には、光電変換部100を構成する半導体領域が配される。半導体基板251には、光電変換部200を構成する半導体領域が配される。半導体基板151、および、半導体基板251には、それぞれ、トランジスタのソースまたはドレインあるいはFD部を構成する半導体領域(図6の110、210)が配される。また、半導体基板151、および、半導体基板251には、それぞれ、半導体領域を互いに分離するための分離部111および分離部211が配される。

【0050】

本実施例においては、平面視において、第1の基板の画素301に含まれる光電変換部100と、第2の基板の画素301に含まれる光電変換部200とが、少なくとも部分的に重なる。平面とは、例えば、半導体基板151と層間絶縁膜152との界面に平行な面である。つまり、光電変換部100の当該界面に平行な面へ正射影と、光電変換部200の当該界面に平行な面へ正射影とが、少なくとも部分的に重なる。正射影とは、法線に沿った射影を意味する。

【0051】

別の観点では、入射光の光軸に沿った方向で見たときに、第1の基板の画素301に含まれる光電変換部100と、第2の基板の画素301に含まれる光電変換部200とが、少なくとも部分的に重なる。図6は入射光の光軸Oを示している。光軸Oは、例えば、入射面に対する法線である。図6が示すように、断面で見たときに、入射光の光軸Oが光電変換部100と光電変換部200との両方を通過する。半導体基板151と層間絶縁膜152との界面が平坦ではない実施例では、このように光軸に沿って光電変換部100と光電変換部200とが配列される。

【0052】

入射光の光軸に沿って見たときに、光電変換部100の形と光電変換部200の形とが互いに一致していてもよい。あるいは、光電変換部100および光電変換部200の一方が他方を内包していてもよい。あるいは、光電変換部100の一部が、光電変換部200の一部と重なっていてもよい。

【0053】

撮像装置に入射した光の一部は、第1の基板の画素301に含まれる光電変換部100において電荷に変換される。光電変換部100を通過した光は、第2の基板の画素301に含まれる光電変換部200に入射し、そして、光電変換部200において電荷に変換される。このように、入射光の一部が光電変換部100で電荷に変換され、入射光の別の一部が光電変換部200で電荷に変換される。これらの電荷は、それぞれ、第1の基板の画素301に含まれる增幅トランジスタ103と、第2の基板の画素301に含まれる增幅トランジスタ203とによって、互いに独立に読み出される。

【0054】

本実施例では、第1の基板の列出力線106が、接続部401を介して、第2の基板の列読み出し回路302を構成するトランジスタに接続される。接続部401は、2層の配線が接觸している構造を有している。このような構成により、第2の基板に配された信号処理回路は、第1の基板の光電変換部100で生じた電荷に基づく信号(以下、第1の信号と呼ぶ)と、第2の基板の光電変換部200で生じた電荷に基づく信号(以下、第2の信号と呼ぶ)との両方を処理する。具体的に、第2の基板に配された列読み出し回路30

10

20

30

40

50

2は、第1の信号に対して、信号の保持、信号のサンプルホールド、信号の増幅、信号からのノイズ除去、信号に対するA/D変換、複数の信号の加算、複数の信号の平均化などの信号処理を行う。また、第2の基板に配された列読み出し回路302は、第2の信号に対して、信号の保持、信号のサンプルホールド、信号の増幅、信号からのノイズ除去、信号に対するA/D変換、複数の信号の加算、複数の信号の平均化などの信号処理を行う。列読み出し回路302は、第1の信号と第2の信号とのどちらに対して信号処理を行うかを選択することができる。

【0055】

図7は、本実施例の撮像装置の動作を模式的に示している。図7(a)に示された動作では、まず、第1の基板の画素アレイのうち、n行目の画素301の信号(第1の信号)が読み出される。次に、第2の基板の画素アレイのうち、n行目の画素301の信号(第2の信号)が読み出される。その後、第1の基板の画素アレイのうち、n+1行目の画素301の信号(別の第1の信号)が読み出される。以降、同様の読み出しが繰り返される。

10

【0056】

ここで、n行目の第1の基板の読み出し時間には、各列の信号を水平転送する時間が含まれてもよい。さらには、列読み出し回路302のメモリ等に信号を保持することで、第1の信号の水平転送時間と、第2の信号の読み出し時間の一部とを重ねることができる。

【0057】

なお、図7(b)が示すように、第1の基板のn行目の画素301から第1の信号が読み出され、その後に、第2の基板のm行目(m>n)の画素301から第2の信号が読み出されてもよい。

20

【0058】

第1の信号と第2の信号の用途は、実施例1と同様である。例えば、第1の信号と第2の信号とは、互いに異なる波長帯の光についての情報を持つ。あるいは、第1の信号と第2の信号とが、互いに異なる用途に用いられてもよい。

【0059】

本実施例においては、第2の基板に配された信号処理回路が、第1の基板の列出力線に出力された第1の信号と、第2の基板の列出力線206に出力された第2の信号との両方を処理する。このように、第1の信号の処理および第2の信号の処理に、共通の信号処理回路を使用することで、列読み出し回路302の数を減らすことができる。結果として、撮像装置のサイズを小さくすることができる。また、図7に示されるように、順次信号を読み出すことにより、消費電力を低減する効果が得られる。

30

【0060】

また、実施例1と同様に、本実施例では、増幅トランジスタ103の入力ノード(FD部105)と、増幅トランジスタ203の入力ノード(FD部205)とは、互いに電気的に分離されている。このような構成によれば、S/N比を向上させることができる。

【0061】

[実施例3]

実施例3について説明する。本実施例の撮像装置は、第1の基板と第2の基板とが、出力回路304のみを共有している点で、実施例1の撮像装置、および、実施例2の撮像装置とことなる。そこで、以下では主として実施例1および実施例2と異なる部分を説明し、実施例1または実施例2と同様の部分についての説明を省略する。

40

【0062】

図8は、実施例3に係る撮像装置の構成を模式的に示している。撮像装置は、第1の基板と第2の基板とを含む。第1の基板および第2の基板のそれぞれが、画素アレイと、垂直走査回路と、列読み出し回路と、保持容量回路と、水平走査回路を含む。信号処理回路に含まれる出力回路は、第2の基板だけに配されている。平面視において、換言すると、入射光の光軸に沿って見たときに、第1の基板の光電変換部と第2の基板の光電変換部とが互いに重なるように、第1の基板と第2の基板とが積層される。

50

【0063】

列読み出し回路302の後段に、保持容量回路313が接続される。保持容量回路313は、列読み出し回路302から出力された信号を保持する。水平走査回路は、保持容量回路313に保持された信号を、順次、第2出力線303に出力する。出力回路304は、第2出力線303の信号を撮像装置の外部に出力する。

【0064】

図8は、さらに、第1の基板の配線と第2の基板の配線とを接続する接続部402を示している。第1の基板の保持容量回路313は、接続部402を介して、第2の基板に配された信号処理回路に接続されている。換言すると、第1の基板の保持容量回路313と第2の基板に配された信号処理回路とを接続する配線経路に、接続部402が含まれる。図視されていないが、接続部402は、2層の配線が接触している構造を有している。このような構成により、第1の基板と第2の基板とが、第2の基板に配された信号処理回路(出力回路)を共有している。

10

【0065】

図9(a)は、第1の基板の信号処理回路の構成を模式的に示している。図9(b)は、第2の基板の信号処理回路の構成を模式的に示している。図1(b)の要素と同じ機能を有する部分には、図1(b)と同じ符号が付されている。図1(b)と同じ機能を有する要素については、図1(b)についての説明が全て適用される。

【0066】

第1の基板に配された保持容量回路313、および、第2の基板に配された保持容量回路313は、それぞれ、容量素子306と転送スイッチ307とを含む。水平走査回路からの制御信号が、転送スイッチ307のゲートに入力される。第1の基板の転送スイッチ307は、容量素子306と接続部402とを接続する。そして、第1の基板の保持容量回路313は、接続部402を介して第2出力線303に接続される。第2の基板の転送スイッチ307は、容量素子306と第2出力線とを接続する。第2出力線303の信号は、出力回路304に入力される。

20

【0067】

本実施例の画素301の等価回路は、実施例1の画素301の等価回路と同じである。すなわち、図2は、本実施例の画素301の等価回路を示す。画素301の等価回路についての説明は省略する。

30

【0068】

上述の通り、本実施例では、第1の基板と第2の基板とが、第2出力線および出力回路304を共有している。第2の基板に配された出力回路304は、第1の基板の光電変換部100で生じた電荷に基づく信号(第1の信号)と、第2の基板の光電変換部200で生じた電荷に基づく信号(第2の信号)とを、撮像装置の外部へ出力する。このような構成により、回路規模を小さくすることができ、消費電力の低減効果を得ることができる。

【0069】

また、実施例1と同様に、本実施例では、増幅トランジスタ103の入力ノード(FD部105)と、増幅トランジスタ203の入力ノード(FD部205)とは、互いに電気的に分離されている。このような構成によれば、S/N比を向上させることができることである。

40

【0070】

[実施例4]

実施例4について説明する。本実施例の撮像装置は、列読み出し回路302の機能および構成が異なる点を除いて、実施例2の撮像装置と同じである。そこで、以下では主として、実施例2と異なる部分を説明し、実施例2と同様の部分についての説明を適宜省略する。

【0071】

本実施例に係る撮像装置の構成は、実施例2の撮像装置と同じである。すなわち、図4および図5は、本実施例の撮像装置の構成を模式的に示している。図4および図5についての説明は、全て本実施例に適用される。

50

【0072】

本実施例の列読み出し回路302は、第1の基板の光電変換部100で生じた電荷に基づく信号（以下、第1の信号と呼ぶ）と、第2の基板の光電変換部200で生じた電荷に基づく信号（以下、第2の信号と呼ぶ）とを加算する。列読み出し回路302について、詳細に説明する。

【0073】

図10は、列読み出し回路302の等価回路を示す。列読み出し回路302は、第1容量素子800、第2容量素子801、オペアンプ802、帰還回路803、および、サンプルホールド回路804を含む。

【0074】

第1の基板の列出力線106は、接続部401および第1容量素子800を介して、オペアンプ802の反転入力ノードに接続される。第1容量素子800の一端が接続部401に接続され、第1容量素子800の他端がオペアンプ802の反転入力ノードに接続される。第2の基板の列出力線206は、第2容量素子801を介して、オペアンプ802の反転入力ノードに接続される。第2容量素子801の一端が列出力線206に接続され、第2容量素子801の他端がオペアンプ802の反転入力ノードに接続される。オペアンプ802の非反転入力ノードには、所定の参照電圧が供給される。

【0075】

帰還回路803は、帰還容量と、帰還容量へ直列に接続された帰還スイッチと、帰還容量に並列に接続されたリセットスイッチとを含む。帰還回路803は、オペアンプ802の出力ノードと反転入力ノードとの間に負帰還ループを形成する。サンプルホールド回路804は、サンプリングスイッチと保持容量素子と転送スイッチと、を含む

列読み出し回路302が加算を行うための動作を説明する。まず、リセットスイッチをオンすることで、オペアンプ802の反転入力ノードをリセットする。リセットスイッチをオフにした後に、帰還スイッチをオンにする。続いて、第1の信号と第2の信号とが、それぞれ、第1容量素子800と第2容量素子801に入力される。これにより、オペアンプ802は、第1の信号の振幅と第2の信号の振幅との和に相当する振幅を持つ信号を出力する。

【0076】

図11は、本実施例の撮像装置の動作を模式的に表している。図11において、1つの読み出し期間として示された期間に、上述のオペアンプのリセットおよび第1の信号と第2の信号との加算が行われる。まず、第1の基板の画素アレイのうち、n行目の画素301の信号（第1の信号）が読み出される。同時に、第2の基板の画素アレイのうち、n行目の画素301の信号（第2の信号）が読み出される。そのため、第1の信号と第2の信号とが、同時に、読み出し回路302に入力され、そして、加算される。続いて、n+1行目の画素301の読み出しを行う。以降、同様の動作を繰り返す。

【0077】

このような構成により、信号のS/N比を向上させることができる。例えば、一般的な光電変換部では、長波長の光の変換効率が低い。そのため、第1の基板の光電変換部100に入射した光の一部が、第1の基板を通過する可能性がある。本実施例によれば、第1の基板を通過した光が、第2の基板の光電変換部200に入射し、信号電荷に変換される。そして、列読み出し回路302が、第1の基板の光電変換部100で生じた電荷に基づく信号（第1の信号）と、第2の基板の光電変換部200で生じた電荷に基づく信号（第2の信号）とを加算する。このように、実質的に光の変換効率を向上させることができる。

【0078】

異なる基板で生じた電荷を、電荷の状態で加算するためには、加算が行われるノードの寄生容量が大きくなりやすい。特許文献1のように、異なる基板の半導体領域が接続部を介して接続されるためである。そのため、実効的な光の変換効率を向上させても、電荷電圧変換効率が低下するため、S/N比を向上させることが困難である。これに対して、本実

10

20

30

40

50

施例では、実施例1～3と同様に、増幅トランジスタ103の入力ノード(FD部105)と、増幅トランジスタ203の入力ノード(FD部205)とは、互いに電気的に分離されている。そのため、高い変換効率で電荷を電圧信号に変換することができる。結果として、S/N比を向上させることができるのである。

【0079】

なお、本実施例では第1の信号と第2の信号とが加算されるが、変形例では、第1の信号と第2の信号とが平均化される。平均化を行うことによっても、本実施例と同様に、S/N比の向上の効果を得ることができる。

【0080】

[実施例5]

10

実施例5について説明する。本実施例の撮像装置は、信号処理回路が第1の信号と第2の信号を加算するモードと、信号処理回路が第1の信号と第2の信号とを独立に出力するモードとを持つ点で、実施例4の撮像装置と異なる。そこで、以下では主として、実施例4と異なる部分を説明し、実施例4と同様の部分についての説明を適宜省略する。

【0081】

図12は、実施例にかかる撮像装置の画素301の等価回路を示す。各画素301の構成は、実施例1～4と同じである。つまり、図2についての説明が、全て、本実施例に適用される。

【0082】

まず、第1の基板の光電変換部100で生じた電荷に基づく信号(以下、第1の信号と呼ぶ)と、第2の基板の光電変換部200で生じた電荷に基づく信号(以下、第2の信号と呼ぶ)とを加算する加算モードを説明する。加算モードでは、図12の一番上の行に示されているように、第1の基板の選択トランジスタ104と、第2の基板の選択トランジスタ204とが、同時にオンする。これにより、第1の信号と第2の信号とが同時に列読み出し回路302に入力される。列読み出し回路302の機能および構成は、実施例4の列読み出し回路302と同様であるため、説明は省略する。

20

【0083】

次に、第1の信号と第2の信号とを独立に出力する非加算モードを説明する。非加算モードでは、図12の中段の行、あるいは、一番下の行に示されるように、第1の基板の選択トランジスタ104と、第2の基板の選択トランジスタ204との一方オンし、他方がオフする。これにより、列読み出し回路302には、第1の信号と第2の信号とが順次入力される。列読み出し回路302は、第1の信号と第2の信号とを個別に出力する。

30

【0084】

本実施例では、画素301の色によって、第1の信号と第2の信号を加算して読みだすか、加算せずに読みだすかを使い分ける。例えば、赤のカラーフィルタCFを有する画素301においては、第1の信号と第2の信号とを加算する。一方、青のカラーフィルタCFが配置された画素301は、非加算モードで読み出す。青色など短波長の光が入射する場合は、入射光の大部分が第1の基板の光電変換部100で変換される。そのため、第2の基板の画素301からは信号を読み出さないことで、消費電力の低減が可能となる。

【0085】

40

このように、本実施例の撮像装置によれば、実施例1～4の撮像装置で得られる効果に加えて、消費電力を低減することができる。

【0086】

[実施例6]

撮像システムの実施例について説明する。撮像システムとして、デジタルスチルカメラ、デジタルカムコーダ、カメラヘッド、複写機、ファックス、携帯電話、車載カメラ、観測衛星などがあげられる。図13に、撮像システムの例としてデジタルスチルカメラのブロック図を示す。

【0087】

図13において、1001はレンズの保護のためのバリアである。1002は被写体の

50

光学像を撮像装置 1004 に結像させるレンズである。1003 はレンズ 1002 を通った光量を可変するための絞りである。撮像装置 1004 には、上述の各実施例で説明した撮像装置が用いられる。

【0088】

1007 は撮像装置 1004 より出力された画素信号に対して、補正やデータ圧縮などの処理を行い、画像信号を取得する信号処理部である。そして、図 13 において、1008 は撮像装置 1004 および信号処理部 1007 に、各種タイミング信号を出力するタイミング発生部、1009 はデジタルスチルカメラ全体を制御する全体制御部である。1010 は画像データを一時的に記憶する為のフレームメモリ部である。1011 は記録媒体に記録または読み出しを行うためのインターフェース部である。1012 は撮像データの記録または読み出しを行う為の半導体メモリ等の着脱可能な記録媒体である。1013 は外部コンピュータ等と通信する為のインターフェース部である。
10

【0089】

なお、撮像システムは少なくとも撮像装置 1004 と、撮像装置 1004 から出力された画素信号を処理する信号処理部 1007 とを有すればよい。その場合、他の構成は撮像システムの外部に配される。

【0090】

以上に説明した通り、撮像システムの実施例において、撮像装置 1004 には、実施例 1 乃至実施例 5 のいずれかの撮像装置が用いられる。このような構成によれば、撮像装置から出力される信号の S/N 比を向上させることができる。
20

【0091】

【実施例 7】

移動体の実施例について説明する。本実施例の移動体は、車載カメラを備えた自動車である。図 14 (a) は、自動車 2100 の外観と主な内部構造を模式的に示している。自動車 2100 は、撮像装置 2102、撮像システム用集積回路 (ASIC : Application Specific Integrated Circuit) 2103、警報装置 2112、主制御部 2113 を備える。

【0092】

撮像装置 2102 には、上述の各実施例で説明した撮像装置が用いられる。警報装置 2112 は、撮像システム、車両センサ、制御ユニットなどから異常を示す信号を受けたときに、運転手へ向けて警告を行う。主制御部 2113 は、撮像システム、車両センサ、制御ユニットなどの動作を統括的に制御する。なお、自動車 2100 が主制御部 2113 を備えていなくてもよい。この場合、撮像システム、車両センサ、制御ユニットが個別に通信インターフェースを有して、それぞれが通信ネットワークを介して制御信号の送受を行う（例えば CAN 規格）。

【0093】

図 14 (b) は、自動車 2100 のシステム構成を示すブロック図である。自動車 2100 は、第 1 の撮像装置 2102 と第 2 の撮像装置 2102 を含む。つまり、本実施例の車載カメラはステレオカメラである。撮像装置 2102 には、光学部 2114 により被写体像が結像される。撮像装置 2102 から出力された画素信号は、画像前処理部 2115 によって処理され、そして、撮像システム用集積回路 2103 に伝達される。画像前処理部 2115 は、S-N 演算や、同期信号付加などの処理を行う。
40

【0094】

撮像システム用集積回路 2103 は、画像処理部 2104、メモリ 2105、光学測距部 2106、視差演算部 2107、物体認知部 2108、異常検出部 2109、および、外部インターフェース (I/F) 部 2116 を備える。画像処理部 2104 は、画素信号を処理して画像信号を生成する。また、画像処理部 2104 は、画像信号の補正や異常画素の補完を行う。メモリ 2105 は、画像信号を一時的に保持する。また、メモリ 2105 は、既知の撮像装置 2102 の異常画素の位置を記憶していてもよい。光学測距部 2106 は、画像信号を用いて被写体の合焦または測距を行う。視差演算部 2107 は、視差

画像の被写体照合（ステレオマッチング）を行う。物体認知部 2108 は、画像信号を解析して、自動車、人物、標識、道路などの被写体の認知を行う。異常検出部 2109 は、撮像装置 2102 の故障、あるいは、誤動作を検知する。異常検出部 2109 は、故障や誤動作を検知した場合には、主制御部 2113 へ異常を検知したことを示す信号を送る。外部 I/F 部 2116 は、撮像システム用集積回路 2103 の各部と、主制御部 2113 あるいは種々の制御ユニット等との間での情報の授受を仲介する。

【0095】

自動車 2100 は、車両情報取得部 2110 および運転支援部 2111 を含む。車両情報取得部 2110 は、速度・加速度センサ、角速度センサ、舵角センサ、測距レーダ、圧力センサなどの車両センサを含む。

10

【0096】

運転支援部 2111 は、衝突判定部を含む。衝突判定部は、光学測距部 2106、視差演算部 2107、物体認知部 2108 からの情報に基づいて、物体との衝突可能性があるか否かを判定する。光学測距部 2106 や視差演算部 2107 は、対象物までの距離情報を取得する距離情報取得手段の一例である。すなわち、距離情報とは、視差、デフォーカス量、対象物までの距離等に関する情報である。衝突判定部はこれらの距離情報のいずれかを用いて、衝突可能性を判定してもよい。距離情報取得手段は、専用に設計されたハードウェアによって実現されてもよいし、ソフトウェアモジュールによって実現されてもよい。

【0097】

運転支援部 2111 が他の物体と衝突しないように自動車 2100 を制御する例を説明したが、他の車両に追従して自動運転する制御や、車線からはみ出さないように自動運転する制御などにも適用可能である。

20

【0098】

自動車 2100 は、さらに、エアバッグ、アクセル、ブレーキ、ステアリング、トランスミッション等の走行に用いられる駆動部を具備する。また、自動車 2100 は、それらの制御ユニットを含む。制御ユニットは、主制御部 2113 の制御信号に基づいて、対応する駆動部を制御する。

【0099】

本実施例に用いられた撮像システムは、自動車に限らず、例えば、船舶、航空機あるいは産業用ロボットなどの移動体（移動装置）に適用することができる。加えて、移動体に限らず、高度道路交通システム（ITS）等、広く物体認識を利用する機器に適用することができる。

30

【0100】

以上に説明した通り、自動車の実施例において、撮像装置 2102 には、実施例 1 乃至実施例 5 のいずれかの撮像装置が用いられる。このような構成によれば、撮像装置から出力される信号の S/N 比を向上させることができる。

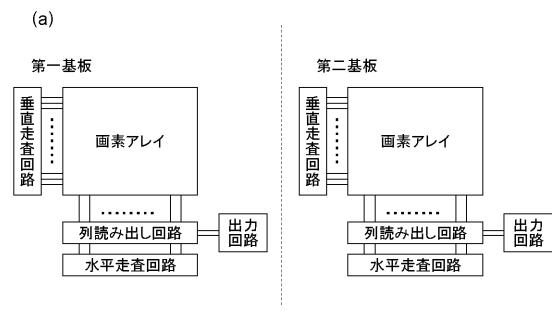
【符号の説明】

【0101】

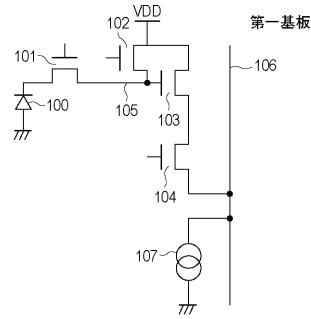
- 100 第1の基板の光電変換部
- 104 第1の基板の増幅トランジスタ
- 200 第2の基板の光電変換部
- 204 第2の基板の増幅トランジスタ
- 301 画素
- 302 列読み出し回路

40

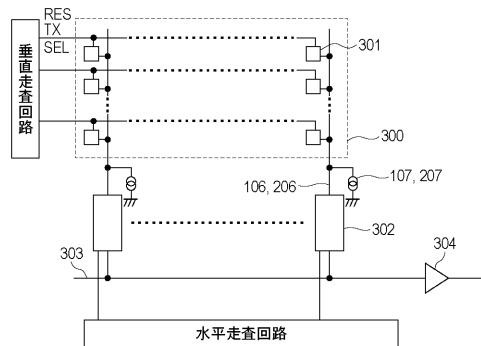
【図1】



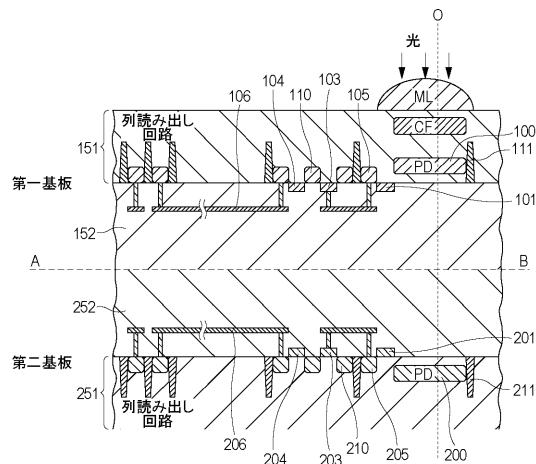
【図2】



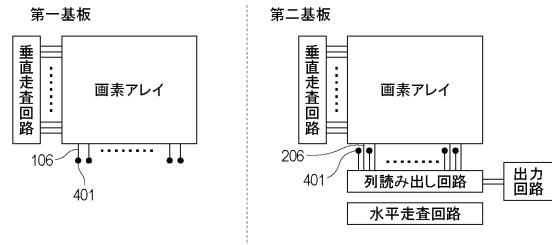
(b)



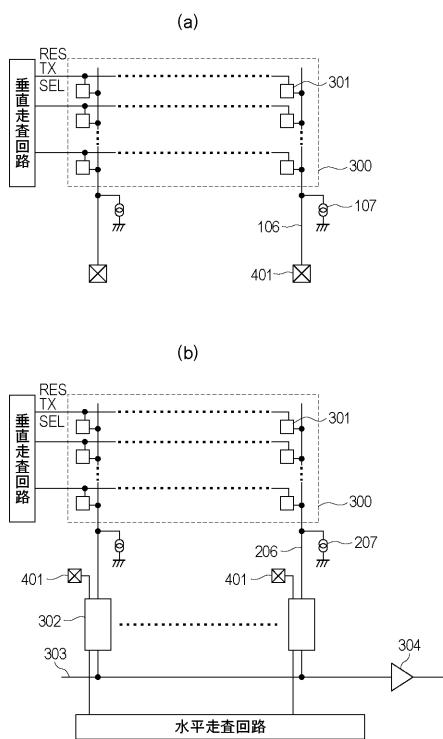
【図3】



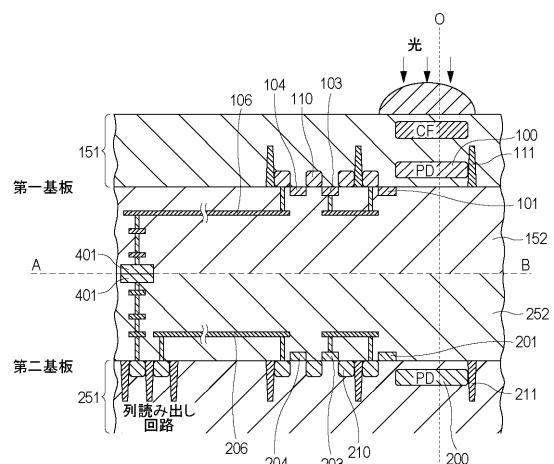
【図4】



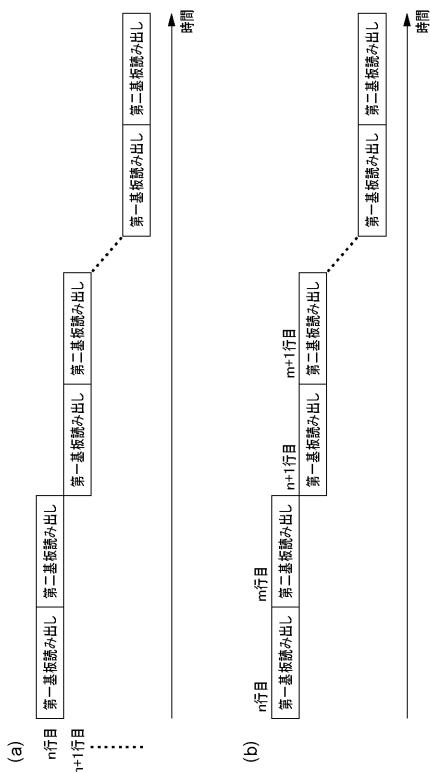
【図5】



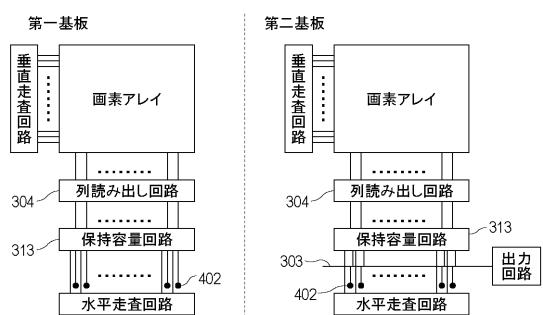
【図6】



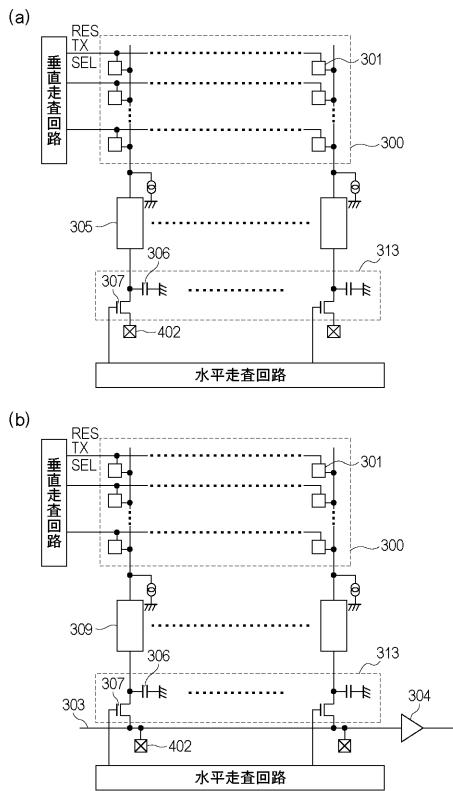
【図7】



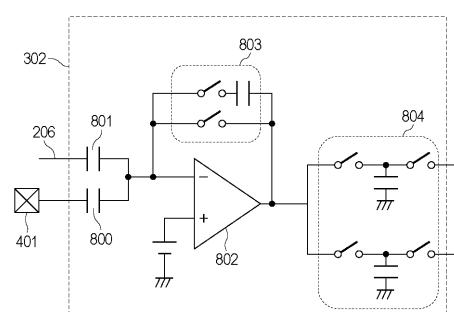
【図8】



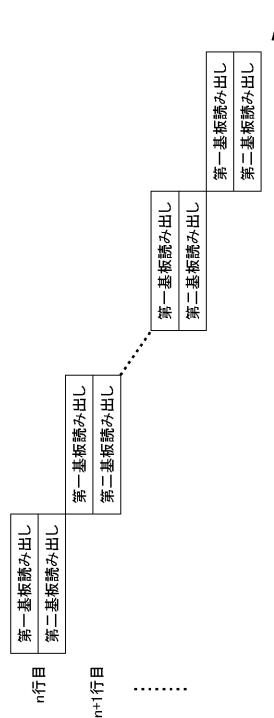
【図9】



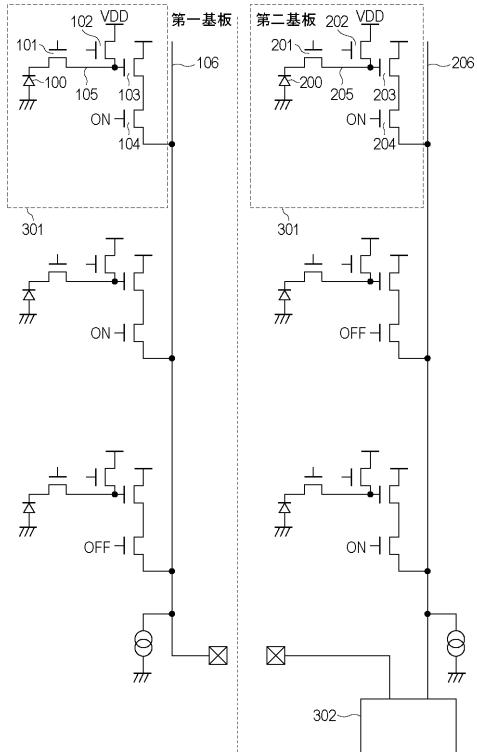
【図10】



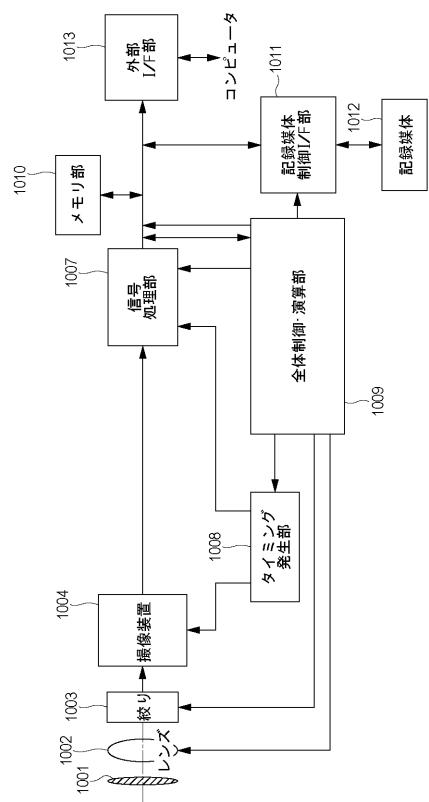
【図11】



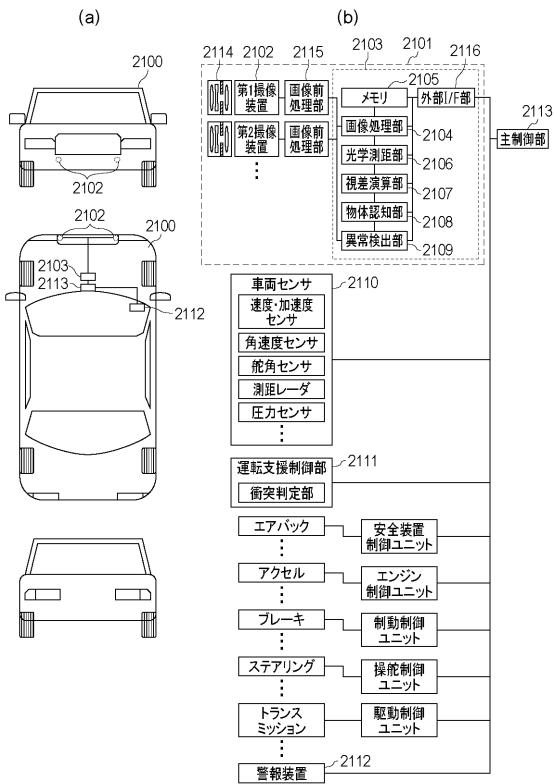
【図12】



【図13】



【図14】



フロントページの続き

(56)参考文献 特開2013-247548(JP,A)
特表2014-523148(JP,A)
特開2016-058866(JP,A)
国際公開第2016/178266(WO,A1)
国際公開第2016/147837(WO,A1)
特開2015-26895(JP,A)

(58)調査した分野(Int.Cl., DB名)

H04N 5/225-5/378
H04N 9/00-9/11
H01L 27/146