



(12)发明专利

(10)授权公告号 CN 102738405 B

(45)授权公告日 2016.12.14

(21)申请号 201210080135.4

(22)申请日 2012.03.23

(65)同一申请的已公布的文献号
申请公布号 CN 102738405 A

(43)申请公布日 2012.10.17

(30) 优先权数据
2011-078493 2011.03.31 JP

(73)专利权人 株式会社日本有机雷特显示器
地址 日本东京

(72)发明人 诸沢成浩

(74)专利代理机构 北京康信知识产权代理有限公司 11240
代理人 余刚 吴孟秋

(51) Int.Cl.

H01L 51/52(2006.01)

H01L 27/32(2006.01)

G02F 1/133(2006.01)

(56)对比文件

JP 2007-13013 A, 2007.01.18.

CN 101752390 A, 2010.06.23,

TW I256106 B,2006.06.01,

CN 101196668 A, 2008.06.11,

JP 2010-161382 A, 2010.07.22.

审查员 陈凯妍

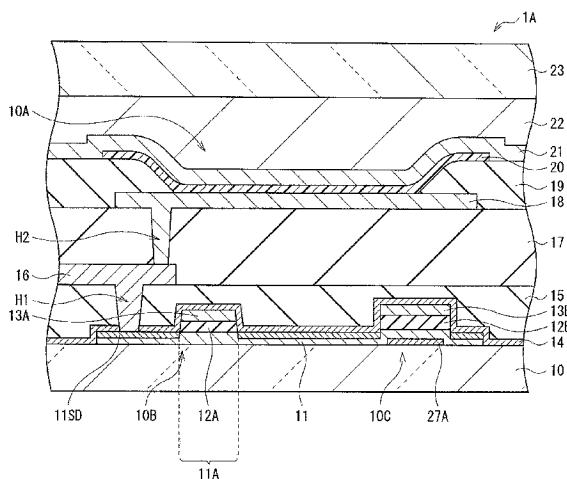
权利要求书2页 说明书15页 附图16页

(54)发明名称

显示装置和电子设备

(57)摘要

本发明涉及显示装置和电子设备,其中,该显示装置包括:基板;显示元件;晶体管,作为显示元件的驱动元件;以及电容保持元件,保持对应于视频信号的电荷,并且以靠近基板的顺序包括第一导电膜、包含氧化物半导体的第一半导体层、绝缘膜以及第二导电膜。显示元件、晶体管和电容保持元件设置在基板上。



1. 一种显示装置,包括:
基板;
显示元件;
晶体管,作为所述显示元件的驱动元件;以及
电容保持元件,保持对应于视频信号的电荷,并且以靠近所述基板的顺序包括第一导电膜、包含氧化物半导体的半导体层的第一区域、绝缘膜以及第二导电膜,其中,
所述显示元件、所述晶体管和所述电容保持元件设置在所述基板上。
2. 根据权利要求1所述的显示装置,其中,所述晶体管以靠近所述基板的顺序包括:
半导体层的第二区域,包含氧化物半导体,
栅极绝缘膜,设置在所述半导体层的第二区域的选择性区域上,
栅电极,设置在所述栅极绝缘膜上,以及
源/漏电极层,电连接到所述半导体层的第二区域。
3. 根据权利要求2所述的显示装置,其中,所述第一导电膜设置在所述基板的选择性区域上,
所述半导体层的第一区域和所述半导体层的第二区域由相同材料一体地形成在所述基板上,
所述绝缘膜由与所述栅极绝缘膜的材料相同的材料形成,并且
所述第二导电膜由与所述栅电极的材料相同的材料形成。
4. 根据权利要求2所述的显示装置,其中,所述半导体层在不与所述电容保持元件和所述栅电极相对的区域在所述半导体层的顶侧上的部分中具有电阻比其他区域的电阻低的低电阻区域,并且
所述源/漏电极层电连接到所述低电阻区。
5. 根据权利要求4所述的显示装置,其中,高电阻膜被设置为覆盖所述电容保持元件、所述栅电极以及所述半导体层的低电阻区。
6. 根据权利要求1所述的显示装置,其中,所述显示元件是有机电致发光元件。
7. 根据权利要求1所述的显示装置,其中,所述显示元件是液晶显示元件。
8. 根据权利要求1所述的显示装置,其中,所述半导体层的第一区域从所述晶体管延伸,并且所述第一导电膜、所述绝缘膜和所述第二导电膜设置在与所述晶体管分离的选择性区域中。
9. 一种显示装置,包括:
基板;
显示元件;
晶体管,作为所述显示元件的驱动元件;以及
电容保持元件,保持对应于视频信号的电荷,并且以靠近所述基板的顺序包括包含氧化物半导体的半导体层的第一区域、第一导电膜、绝缘膜以及第二导电膜,其中
所述显示元件、所述晶体管和所述电容保持元件设置在所述基板上。
10. 根据权利要求9所述的显示装置,其中,所述晶体管以靠近所述基板的顺序包括:
半导体层的第二区域,包含氧化物半导体,
栅极绝缘膜,设置在所述半导体层的第二区域的选择性区域上,

栅电极,设置在所述栅极绝缘膜上,以及
源/漏电极层,电连接到所述半导体层的第二区域。

11.根据权利要求10所述的显示装置,其中,所述半导体层的第一区域和所述半导体层的第二区域由相同材料一体地形成在所述基板上,

所述绝缘膜由与所述栅极绝缘膜的材料相同的材料形成,并且
所述第二导电膜由与所述栅电极的材料相同的材料形成。

12.根据权利要求10所述的显示装置,其中,所述第一导电膜设置在所述半导体层的第一区域的选择性区域上,并且由包括铝(Al)、钼(Mo)和钛(Ti)中的一种的单层膜或包括铝(Al)、钼(Mo)和钛(Ti)中的两种以上的堆叠膜构成,并且

所述半导体层的第一区域和所述半导体层的第二区域均包括铟锡氧化物(ITZO)、铟锌氧化物(IZO)、铟镓氧化物(IGO)和铟镓锌氧化物(IGZO)中的一种。

13.根据权利要求10所述的显示装置,其中,所述半导体层在不与所述电容保持元件和所述栅电极相对的区域在所述半导体层的顶侧上的部分中具有电阻比其他区域的电阻低的低电阻区域,并且

所述源/漏电极层电连接到所述低电阻区。

14.根据权利要求13所述的显示装置,其中,高电阻膜被设置为覆盖所述电容保持元件、所述栅电极以及所述半导体层的低电阻区。

15.根据权利要求9所述的显示装置,其中,所述显示元件是有机电致发光元件。

16.根据权利要求9所述的显示装置,其中,所述显示元件是液晶显示元件。

17.一种具有显示装置的电子设备,所述显示装置包括:

基板;

显示元件;

晶体管,作为所述显示元件的驱动元件;以及

电容保持元件,保持对应于视频信号的电荷,并且以靠近所述基板的顺序包括第一导电膜、包含氧化物半导体的第一半导体层、绝缘膜以及第二导电膜,其中,

所述显示元件、所述晶体管和所述电容保持元件设置在所述基板上。

18.一种具有显示装置的电子设备,所述显示装置包括:

基板;

显示元件;

晶体管,作为所述显示元件的驱动元件;以及

电容保持元件,保持对应于视频信号的电荷,并且以靠近所述基板的顺序包括包含氧化物半导体的第一半导体层、第一导电膜、绝缘膜以及第二导电膜,其中,

所述显示元件、所述晶体管和所述电容保持元件设置在所述基板上。

显示装置和电子设备

技术领域

[0001] 本发明涉及优选用于有机电致发光(EL)显示装置和液晶显示装置的显示装置,并涉及包括该显示装置的电子设备。

背景技术

[0002] 在有源驱动液晶显示装置或有机电致发光显示装置中,薄膜晶体管被用作驱动元件,且电容保持元件保持与用于记录视频图像的信号电压相对应的电荷。如果在薄膜晶体管的栅电极与其源或漏电极的交叉区域中寄生电容增加,则信号电压可能变化,导致图像质量劣化。

[0003] 特别地,如果有机电致发光显示装置中的寄生电容大,则需要增加电容保持元件的电容,导致像素布局中配线等的占据率的增加。这导致配线间短路等的概率增加,并导致成品率降低。

[0004] 对于具有包括诸如氧化锌(ZnO)和氧化铟镓锌(IGZO)的氧化物半导体的沟道的薄膜晶体管,过去,试图减小在栅电极和源电极或漏电极的交叉区域中形成的寄生电容。

[0005] 例如,日本未审查专利申请公开第2007-220817号和J.Park等人的“Self-Aligned Top-Gate Amorphous Gallium Indium Zinc Oxide Thin Film Transistors”,Applied Physics Letters,American Institute of Physics,2008,93,053501每一个均描述了自对准顶栅薄膜晶体管,其中栅电极和栅极绝缘膜以相同的形状形成在氧化物半导体薄膜层的沟道区域上,然后将氧化物半导体薄膜层的未被栅电极和栅极绝缘膜覆盖的区域的电阻减小,以形成源/漏区。R.Hayashi等人的“Improved Amorphous In-Ga-Zn-O TFTs”,SID 08 DIGEST,2008,42.1,pp.621-624描述了自对准底栅薄膜晶体管,其中通过以栅电极作为掩膜背面曝光而在氧化物半导体膜中形成源极和漏极。

发明内容

[0006] 如上所述与包括氧化物半导体的晶体管一起设置在基板上的电容保持元件,期望保持抑制图像质量的降低所需的电容。

[0007] 期望提供抑制图像质量降低的一种显示装置,以及包括该显示装置的电子设备。

[0008] 根据本发明的实施方式的第一显示装置包括:基板;显示元件;晶体管,作为显示元件的驱动元件;以及电容保持元件,保持对应于视频信号的电荷,并且以靠近基板的顺序包括第一导电膜、包含氧化物半导体的第一半导体层、绝缘膜和第二导电膜。显示元件、晶体管和电容保持元件设置在基板上。

[0009] 在根据本发明的实施方式的第一显示装置中,与基板上的显示元件和晶体管一起设置的电容保持元件,形成为包含氧化物半导体的第一半导体层和绝缘膜夹在第一导电膜和第二导电膜之间的堆叠结构。这抑制了电容保持元件的电容根据所施加的电压而变化。

[0010] 根据本发明的实施方式的第二显示装置包括:基板;显示元件;晶体管,作为显示元件的驱动元件;以及电容保持元件,保持对应于视频信号的电荷,并且以靠近基板的顺序

包括包含氧化物半导体的第一半导体层、第一导电膜、绝缘膜和第二导电膜。显示元件、晶体管 and 电容保持元件设置在基板上。

[0011] 在根据本发明的实施方式的第二显示装置中,与基板上的显示元件和晶体管一起设置的电容保持元件,形成为绝缘膜夹在第一导电膜和第二导电膜之间的堆叠结构。这抑制了电容保持元件的电容根据所施加的电压而变化。

[0012] 根据本发明的实施方式的第一电子设备包括显示装置,该显示装置包括:基板;显示元件;晶体管,作为显示元件的驱动元件;以及电容保持元件,保持对应于视频信号的电荷,并且以靠近基板的顺序包括第一导电膜、包含氧化物半导体的第一半导体层、绝缘膜和第二导电膜。显示元件、晶体管和电容保持元件设置在基板上。

[0013] 根据本发明的实施方式的第二电子设备包括显示装置,该显示装置包括:基板;显示元件;晶体管,作为显示元件的驱动元件;以及电容保持元件,保持对应于视频信号的电荷,并且以靠近基板的顺序包括包含氧化物半导体的第一半导体层、第一导电膜、绝缘膜和第二导电膜。显示元件、晶体管和电容保持元件设置在基板上。

[0014] 依照根据本发明的实施方式的第一显示装置和第一电子设备,与显示元件和晶体管一起设置在基板上的电容保持元件,形成为包含氧化物半导体的第一半导体层和绝缘膜夹在第一导电膜和第二导电膜之间的堆叠结构。这抑制了电容保持元件的电容根据所施加的电压而变化,从而保持了所需的电容。结果,抑制了图像质量的降低。

[0015] 依照根据本发明的实施方式的第二显示装置和第二电子设备,与显示元件和晶体管一起设置在基板上的电容保持元件,形成为绝缘膜夹在第一导电膜和第二导电膜之间的堆叠结构。这抑制了电容保持元件的电容根据所施加的电压而变化,从而保持了所需的电容。结果,抑制了图像质量的降低。

[0016] 应理解,前面的概述和下面的详细说明是示例性的,且旨在提供对所要求保护技术的进一步说明。

附图说明

[0017] 所包括的附图提供对本发明的进一步理解,并包含在本说明书中且构成本说明书的一部分。附图示出了实施方式并和说明书一起用来解释本技术的原理。

[0018] 图1示出了根据本发明的第一实施方式的有机EL显示装置的截面结构。

[0019] 图2以放大方式示出了图1中所示的电容保持元件的截面结构。

[0020] 图3示出了图1中所示的有机EL显示装置及其外围电路的整体结构。

[0021] 图4示出了图3中所示像素的电路结构。

[0022] 图5A和图5B示出了图1中所示有机EL显示装置的制造处理的顺序步骤。

[0023] 图6A和图6B示出了图5B中的步骤之后的步骤。

[0024] 图7A和图7B示出了图6B中的步骤之后的步骤。

[0025] 图8A和图8B示出了图7B中的步骤之后的步骤。

[0026] 图9A和图9B示出了图8B中的步骤之后的步骤。

[0027] 图10是示出了根据比较例1的电容保持元件的截面结构的示意图。

[0028] 图11A和图11B是示出了根据比较例2的电容保持元件的截面结构和平面结构的示意图。

- [0029] 图12示出了根据本发明的第二实施方式的有机EL显示装置的截面结构。
- [0030] 图13以放大方式示出了图12中所示的电容保持元件的截面结构。
- [0031] 图14A和图14B说明了图12中所示有机EL显示装置的制造处理。
- [0032] 图15A和图15B示出了图14B中的步骤之后的步骤。
- [0033] 图16示出了根据修改例的液晶显示装置的截面结构。
- [0034] 图17是示出了具有显示装置的模块的示意性结构的平面图。
- [0035] 图18是示出了应用例1外观的立体图。
- [0036] 图19A是示出了从前侧观看的应用例2的外观的立体图,并且图19B是示出了从后侧观看的应用例2的外观的立体图。
- [0037] 图20是示出了应用例3的外观的立体图。
- [0038] 图21是说明应用例4的外观的立体图。
- [0039] 图22A和图22B是应用例5在打开状态下的前视图和侧视图,图22C至图22G分别是应用例5在闭合状态下的前视图、左侧视图、右侧视图、顶视图和底视图。

具体实施方式

- [0040] 下面将参考附图详细说明本发明的实施方式。按以下顺序进行说明。
- [0041] 1.第一实施方式(具有在一对导电膜之间包括氧化物半导体层和栅极绝缘膜(包括在氧化物半导体层下方的导电膜)的电容保持元件的有机EL显示装置的实例)。
- [0042] 2.第二实施方式(具有在一对导电膜之间包括栅极绝缘膜(包括在氧化物半导体层上方的导电膜)的电容保持元件的有机EL显示装置的实例)。
- [0043] 3.修改例(液晶显示装置的实例)。
- [0044] 4.应用例(模块和电子设备的实例)。
- [0045] [第一实施方式]
- [0046] [结构]
- [0047] 图1示出了根据本发明的第一实施方式的显示装置(有机EL显示装置1A)的截面结构。有机EL显示装置1A包括:例如通过有源矩阵驱动来驱动的多个像素(有机EL元件10A)。应注意,图1仅示出对应于一个像素(子像素)的区域。在有机EL显示装置1A中,例如,晶体管10B和电容保持元件10C设置在基板10上,且有机EL元件10A设置在这些部件上。有机EL元件10A是通过例如保护层(钝化层)22密封的,且密封基板23附着到保护层22上,其间介有未示出的粘接层。发光型的有机EL显示装置1A可以是所谓的顶发光型或底发光型。有机EL元件10A、晶体管10B和电容保持元件10C中每一个的结构在下面具体说明。
- [0048] [有机EL元件10A]
- [0049] 有机EL元件10A在第一电极18上具有像素隔离膜19,该像素隔离膜具有用于各个像素的开口,并在像素隔离膜19的开口中具有有机层20。第二电极21设置在有机层20上。
- [0050] 例如,为每个像素设置用作阳极的第一电极18。在底发光型中,第一电极18由透明导电膜构成,例如包括氧化铟锡(ITO)、氧化铟锌(IZO)和氧化铟镓(InZnO)中的一种的单层膜或包括其中两种以上的堆叠膜。在顶发光型中,第一电极18由包括包含铝(Al)、镁(Mg)、钙(Ca)和钠(Na)中的一种以上的金属单质的单层膜,或包含一种以上金属的合金的单层膜,或包含两个以上单层膜的多层膜而构成。

[0051] 像素隔离膜19限定每个像素的发光区域,并包括例如光敏树脂,如聚酰亚胺树脂、丙烯酸树脂和酚醛树脂。

[0052] 有机层20包括有机电致发光层(有机EL层),并响应于所施加的驱动电流而发光。有机层20例如以靠近基板10的顺序包括例如空穴注入层、空穴传输层、有机EL层和电子传输层,上述所有均未被示出。在有机EL层中,由于所施加的电场,电子和空穴复合以导致发光。有机EL层的材料通常可包括低分子或高分子有机材料而不受任何限制。例如,可为每个像素分别涂覆红色、绿色和蓝色的彩色发光层,或者可在基板的整个表面上设置白色发光层(例如,红色、绿色和蓝色的堆叠彩色发光层)。空穴注入层改善空穴注入效率,并防止漏电。空穴传输层改善对有机EL层的空穴传输效率。根据需要,可设置有机EL层以外的这些层。

[0053] 用作阴极的第二电极21由金属导电膜构成。在底发光型中,第二电极21由包括包含铝、镁、钙和钠中的一种以上的金属单质,或包括包含一种以上金属的合金的单层膜,或作为两个以上单层膜的堆叠体的多层膜而构成。在顶发光型中,第二电极21例如包括包含ITO或IZO的透明导电膜。第二电极21对于所有像素公共地设置有机层20上,同时与第一电极18绝缘。

[0054] 保护层22可由绝缘材料或导电材料构成。绝缘材料例如包括非晶硅(a-Si)、非晶碳化硅(a-SiC)、非晶氮化硅(a-Si_{1-x}N_x)和非晶碳(a-C)。

[0055] 基板10和密封基板23均包括:例如包括石英、玻璃、硅和塑料的片材。允许使用廉价的塑料膜用于基板,因为半导体层11是通过下述溅射处理沉积的而无需加热基板10。塑料材料例如包括聚对苯二甲酸乙二醇酯(PET)和聚萘二甲酸乙二醇酯(PEN)。可选地,根据目的可使用包括不锈钢(SUS)的金属基板。在顶发光型中,密封基板23包括包含玻璃或塑料的透明基板,并可以在其上具有未示出的滤色片或遮光膜。在底发光型中,基板10包括透明基板。

[0056] [晶体管10B]

[0057] 晶体管10B例如对应于下述像素驱动电路50a中的采样晶体管Tr1或驱动晶体管5B,并且是具有错层结构(staggered structure)的薄膜晶体管,或所谓的顶栅薄膜晶体管。晶体管10B具有在基板10上的半导体基板11,并具有在半导体层11中的选择性区域上的栅电极13A,其间介有栅极绝缘膜12A。层间绝缘膜15设置为覆盖半导体层11、栅极绝缘膜12A和栅电极13A。层间绝缘膜15具有被配置为与半导体层11相对的接触孔H1,且源/漏电极层16设置在层间绝缘膜15上,以填充接触孔H1。因此,源/漏电极层16电连接至半导体层11的预定区域(下述源/漏区11SD)。

[0058] 在该实施方式中,半导体层11被设置为从晶体管10B到电容保持元件10C。具体地,在半导体层11中,对应于晶体管10B的部分对应于“第二半导体层”,并且对应于电容保持元件10C的部分对应于“第一半导体层”。半导体层11对应于“第一半导体层”和“第二半导体层”一体设置的结构的具体实例。

[0059] 半导体层11响应于所施加的栅极电压形成沟道,并包括例如包含铟(In)、镓(Ga)、锌(Zn)、硅(Si)和锡(Sn)中的一种以上的氧化物半导体。这样的氧化物半导体包括例如非晶氧化物半导体,如铟锡锌氧化物(ITZO)和铟镓锌氧化物(IGZO, InGaZnO)。此外,氧化物半导体包括包含氧化锌(ZnO)、铟锌氧化物(IZO)、铟镓氧化物(IGO)、ITO和氧化铟(InO)的晶

体氧化物半导体。半导体层11具有作为与源/漏电极层16的连接区域的源/漏区11SD,该源/漏区与栅电极13A相对的区域(沟道区11A)邻近。例如,半导体层11的厚度约为50nm。应注意,半导体层11在不与栅电极13A和电容保持元件10C相对的区域在该半导体层的顶侧上的部分中具有电阻比其他区域的电阻低的低电阻区。

[0060] 从顶部以深度方向设置在半导体层11的一部分中的源/漏区11SD的电阻比沟道区11A低。源/漏区11SD的这样的低电阻是通过下述制造处理过程中通过金属的反应在氧化物半导体中扩散诸如铝的金属而提供的。结果,晶体管10B具有所谓的自对准结构并具有稳定的特性。

[0061] 栅极绝缘膜12A例如包括:包括氧化硅(SiO_x)、氮化硅(SiN_x)、氧氮化硅(SiON)和氧化铝(AlO_x)中之一的单层膜,或包括两个以上单层膜的堆叠膜。其中,氧化硅膜或氧化铝膜是优选的,因为其几乎不会使氧化物半导体脱氧。栅极绝缘膜12A的厚度例如是约300nm。在该实施方式中,因为电容保持元件10C的栅极绝缘膜12A和绝缘膜12B由相同材料在同一步骤中形成,栅极绝缘膜12A的厚度基本与绝缘膜12B的厚度相同。这反映在栅极绝缘膜12A的厚度的设置中,因为电容保持元件10C的电容取决于绝缘膜12B的厚度。

[0062] 栅电极13A对晶体管10B施加栅极电压(V_g)从而控制半导体层11中的载流子密度,并用作提供电位至晶体管的配线。栅电极13A包括:例如包含钼(Mo)、钛(Ti)、铝、银、钕(Nd)和铜(Cu)中的一种的金属单质或合金,或包含其中两种以上的堆叠膜。特别地,栅电极13A包括诸如铝或银的低电阻金属被钼或钛所夹持的堆叠结构,或包括铝和钕的合金(AlNd合金)。可选地,栅电极13A可由诸如ITO的透明导电膜构成。栅电极13A的厚度例如为约10nm到500nm,包括10nm和500nm。

[0063] 层间绝缘膜15例如具有约2 μm 的厚度,并例如包括包含氧化硅膜、氮化硅膜、氧氮化硅膜和氧化铝膜中的一种的单层膜、或包括其中两种以上的堆叠膜。可选地,层间绝缘膜15可包括包含丙烯酸或聚酰亚胺树脂的有机绝缘膜。特别地,使用氧化硅膜和氧化铝膜的堆叠膜来抑制水渗入或扩散到半导体层11中,以改善晶体管10B的电特性和可靠性。

[0064] 源/漏电极层16用作晶体管10B的源电极或漏电极。源/漏电极层16例如具有约200nm的厚度,且包括类似于所列出的用于栅电极13A或类似的透明导电膜的金属。例如,优选地,源/漏电极层16由诸如铝或铜的低电阻金属构成,更优选地由这样的低电阻金属被包括钛或钼的阻挡层所夹持的堆叠膜构成。使用这类堆叠膜能够减少驱动中的配线延迟。所期望的是,源/漏电极层16设置在栅电极13A的正上方的部分之外的区域中,以防止在栅电极13A和源/漏电极层16的交叉区域中形成寄生电容。

[0065] 平坦化膜17被设置为覆盖层间绝缘膜15和源/漏电极层16。平坦化膜17例如包括聚酰亚胺或丙烯酸类树脂,并设置在整个显示区域上。然而,平坦化膜17具有将晶体管10B的源/漏电极层16电连接至有机EL元件10A的第一电极18的接触孔H2。第一电极18设置在平坦化膜17上以填充接触孔H2。

[0066] [电容保持元件10C]

[0067] 例如,电容保持元件10C保持对应于下述像素电路50a中的视频信号的电荷。图2示出了电容保持元件10C的放大截面结构。由于使用晶体管10B的半导体层11的一部分的堆叠结构,电容保持元件10C具有一定电容。详细地,电容保持元件10C以靠近基板10的顺序具有导电膜27A、半导体层11、绝缘膜12B和导电膜13B的堆叠结构。在该实施方式中,导电膜27A

设置在半导体层11的下方(在靠近基板10的区域上)。在电容保持元件10C中,半导体层11从晶体管10B延伸(与晶体管10B一体设置),并且导电膜27A、绝缘膜12B和导电膜13B设置在与晶体管10B分离的选择性区域中。

[0068] 应注意,电容保持元件10C的导电膜27A对应于本发明的第一显示装置的“第一导电膜”的具体实例,并且导电膜13B对应于其“第二导电膜”的具体实例。

[0069] 例如,绝缘膜12B由与晶体管10B的栅极绝缘膜12A相同的材料形成,并且与栅极绝缘膜12A在同一步骤中形成。类似地,例如,导电膜13B由与栅电极13A相同的材料形成,并且与栅电极13A在同一步骤中形成。

[0070] 导电膜27A包括例如包含铝、钼和钛中的一种的单层膜,或包括其中两种以上的堆叠膜,并且具有的厚度例如为约50nm。在该实施方式中,如下文所详细描述,导电膜27A在形成半导体层11之前形成。

[0071] [高电阻膜14]

[0072] 高电阻膜14被设置为覆盖电容保持元件10C、晶体管10B的栅极绝缘膜12A和栅电极13A、半导体层11上的不与栅电极13A和电容保持元件10C中的每一个相对的区域(低电阻区)。高电阻膜14的与源/漏电极层16相对的一部分被选择性地去除。

[0073] 高电阻膜14是从金属膜变化得到的氧化物膜,其用作下述制造处理过程中扩散到半导体层11的低电阻区(例如,源/漏区11SD)中的金属的供应源。这样的高电阻膜14例如包括氧化钛、氧化铝、氧化铟和氧化锡。高电阻膜14具有对外部气氛的高阻挡性能,因此具有减小氧和水的功能,这样,除了上述制造处理中的功能,还可改变晶体管10B的半导体层11的电特性。高电阻膜14稳定晶体管10B和电容保持元件10C中的每一个的电特性,这增强了层间绝缘膜15的效果。高电阻膜14的厚度例如为20nm以下。

[0074] [外围电路和像素电路的结构]

[0075] 现在将说明上述有机EL显示装置1A的外围电路和像素电路的结构。图3示出了有机EL显示装置1A及其外围电路的整体结构。例如,如图所示,包括有机EL元件10A的多个像素PXL以矩阵形式配置的显示区域50设置在基板10上,并且作为信号线驱动电路的水平选择器(HSEL)51、作为扫描线驱动电路的写入扫描器(WSCN)52、乙级作为电源线驱动电路的电源扫描器(DSCN)53设置在显示区域50的外围。

[0076] 在显示区域50中,多个(整数n)信号线DTL1至DTLn沿列方向配置,且多个(整数m)扫描线WSL1至WSLm和多个电源线DSL1至DSLm沿行方向配置。每个像素PXL(对应于R、G和B的像素中的一个)设置在各信号线DTL和各扫描线WSL的交叉部。每个信号线DTL连接到将视频信号提供到每个扫描线DTL的水平选择器51。每个扫描线WSL连接到将扫描信号(选择脉冲)提供到每个扫描线WSL的写入扫描器52。每个电源线DSL连接到将电源信号(控制脉冲)提供到每个电源线DSL的电源扫描器53。

[0077] 图4具体示出了像素PXL的示例性电路结构。每个PXL具有包括有机EL元件10A的像素电路50a。像素电路50a是有源驱动电路,其包括采样晶体管Tr1、驱动晶体管Tr2、电容保持元件10C和有机EL元件10A。采样晶体管Tr1(或驱动晶体管Tr2)对应于上述实施方式等中的晶体管10B。

[0078] 采样晶体管Tr1的栅极连接到相应的扫描线WSL,其源极和漏极中的一个连接到相应的信号线DTL,而另一个连接到驱动晶体管Tr2的栅极。驱动晶体管Tr2的漏极连接到相应

的电源线DSL,且其源极连接到有机EL元件10A的阳极。有机EL元件10A的阴极连接到地线5H。应注意,地线5H公共地配线至所有像素PXLC。电容保持元件10C设置在驱动晶体管Tr2的源极和栅极之间。

[0079] 采样晶体管Tr1响应于从扫描线WSL提供的扫描信号(选择脉冲)而导通,因而对从信号线DTL提供的视频信号的信号电位进行采样,并保持电容保持元件10C中的信号电位。驱动晶体管Tr2从设定为预定的第一电位(未示出)的电源线DSL接收电流,并根据保持在电容保持元件10C中的信号电位将驱动电流提供到有机EL元件10A。有机EL元件10A响应于从驱动晶体管Tr2提供的驱动电流以根据视频信号的信号电位的亮度发光。

[0080] 在这种电路结构中,采样晶体管Tr1响应于从扫描线WSL提供的扫描信号(选择脉冲)导通,因此对从信号线DTL提供的视频信号的信号电位进行采样并保持在电容保持元件10C中。将电流从设定为第一电位的电源线DSL提供到驱动晶体管Tr2,并根据保持在电容保持元件10C中信号电位将驱动电流提供给有机EL元件10A(红色、绿色和蓝色有机EL元件中的每一个)。每个有机EL元件10A响应于所提供的驱动电流、以基于视频信号的信号电位的亮度发光。因此,显示装置基于视频信号显示视频图像。

[0081] [制造方法]

[0082] 例如,上述有机EL显示装置1A以下列方式制造。首先,在基板10上形成晶体管10B和电容保持元件10C。

[0083] 具体地,首先,如图5A所示,通过例如溅射处理在基板10的整个表面上沉积包括上述材料的导电膜27A。然后,如图5B所示,导电膜27A通过例如光刻和蚀刻被图案化而设置在基板10的选择性区域(电容形成区域)上。

[0084] 然后,如图6A所示,沉积包括上述氧化物半导体的半导体层11。详细地,如图6A所示,半导体层11通过例如溅射处理沉积在基板10的整个表面上并覆盖导电膜27A。在这种沉积中,具有与目标氧化物半导体相同成分的陶瓷用作靶材。因为氧化物半导体中的载体浓度显著依赖于溅射过程中的氧分压,所以控制氧分压以实现所需的晶体管特征。然后,半导体层11通过例如光刻和蚀刻图案化为预定形状。在图案化时,半导体层11优选利用磷酸、硝酸和乙酸混合溶液通过湿蚀刻来处理。磷酸、硝酸和乙酸混合溶液可以显著增加半导体层相对于基板的蚀刻选择性,以使得较易于处理。

[0085] 然后,例如通过等离子体化学气相沉积(CVD)处理在基板10的整个表面上沉积包括例如氧化硅膜的绝缘膜12(栅极绝缘膜12A和绝缘膜12B),如图6B所示。可选地,氧化硅膜可通过反应溅射处理形成。氧化铝膜不仅可以通过反应溅射处理和CVD处理而且可以通过原子层沉积处理来沉积。

[0086] 然后,例如钼或钛膜和铝膜的堆叠膜的导电膜13(栅电极13A和导电膜13B)通过例如溅射处理在绝缘膜12的整个表面上沉积,如图6B所示。

[0087] 然后,导电膜13例如通过光刻和蚀刻而图案化,从而在半导体层11中的选择性区域上形成栅电极13A和导电膜13B,如图7A所示。

[0088] 然后,利用栅电极13A和导电膜13作为掩膜来蚀刻绝缘膜12,如图7B所示。这里,在半导体层11由诸如ZnO、IZO和IGO的晶体材料形成的情况下,例如,可使用氢氟酸来保持大的蚀刻选择性,从而有助于蚀刻处理。因此,栅极绝缘膜12A被图案化为与栅电极13A相同的形状,且绝缘膜12B和导电膜13B形成在导电膜27A上。这样,包括导电膜27A、半导体层11、绝

缘膜12B和导电膜13B的堆叠结构的电容保持元件10C在基板10的选择性区域上形成。

[0089] 然后,如图8A所示,通过例如溅射处理在基板10的整个表面上沉积金属膜14a,厚度为例如5nm到10nm,包括5nm和10nm,该金属膜包括在较低温度与氧反应的金属,如钛、铝和铟。

[0090] 然后,如图8B所示,金属膜14a进行例如约300℃的温度的热处理以被氧化,从而形成包括金属氧化物膜的高电阻膜14。同时,在不与栅电极13A和电容保持元件10C相对的区域中形成低电阻区(包括源/漏区11SD)。因为包含在氧化物半导体中的部分氧用于金属膜14a的氧化反应,所以半导体层11中的氧浓度从其与金属膜14a接触的表面起随着金属膜14a的氧化进程而逐渐减小。此外,诸如铝的金属从金属膜14a扩散到半导体层11中。金属元素用作减小半导体层11顶部与金属膜14a接触的区域电阻的杂质。这导致形成了具有低电阻的源/漏区域11SD。

[0091] 应注意,优选金属膜14a在例如约300℃的温度通过退火进行热处理。这里,金属膜14a在例如含氧的氧化气氛中退火,这抑制了低电阻区的氧浓度的过度减小,使得能够供应充分的氧给半导体层11。因此,使得能够省略后面的退火步骤,导致处理简化。

[0092] 可选地,高电阻膜14可以下面的方式形成。例如,在图8A中所示的步骤中,可沉积金属膜14a,同时基板10保持约200℃的较高温度。结果,减小了半导体层11的预定区域的电阻,而无需图8B中所示的热处理。在这类情况下,半导体层11中的载流子浓度减小到晶体管所需的水平。

[0093] 优选金属膜14a沉积厚度为例如10nm以下。这是因为如果金属膜14a的厚度为10nm以下,则金属膜14a通过热处理而完全氧化(形成高电阻膜14)。如果金属膜14a没有完全氧化,则这种未氧化的金属膜14a需要在额外的蚀刻步骤中去除。这是因为金属膜14a也沉积在栅电极13A上,所以如果金属膜没有充分氧化,则可能发生漏电流。如果金属膜14a完全氧化且因此形成高电阻膜14,则这样的去除步骤是不需要的,从而简化制造处理。即,无需利用蚀刻的去除步骤就可防止漏电流。应注意,在金属膜14a沉积厚度为10nm以下的情况下,热处理后高电阻膜14的厚度约为20nm以下。

[0094] 尽管金属膜14a通过上述热处理被氧化,但金属膜14a的氧化可通过诸如在蒸汽气氛中的氧化和等离子体氧化的方法加速。特别地,等离子体氧化具有下列优点。具体地,在通过金属膜14a的等离子体氧化形成高电阻膜14之后,允许通过等离子体CVD处理连续地(不断地)形成层间绝缘膜15。这消除了附加的氧化步骤。理想地,等离子体氧化在基板10的温度约为200℃到400℃(包括200℃和400℃)时,通过在例如氧和一氧化二氮(dinitroxide)的混合气体的含氧气氛中生成的等离子体进行。这是因为这种等离子体处理提供了如上所述具有对于外部环境的高阻挡性能的高电阻膜14。

[0095] 此外,除上述金属膜14a和半导体层11的反应之外,还可通过等离子体处理或从等离子体CVD处理沉积的氮化硅膜扩散氢来减小半导体层11的预定区域的电阻。

[0096] 然后,如图9A所示,形成层间绝缘膜15。具体地,层间绝缘膜15包括上述包含丙烯酸树脂的有机膜、或包含氧化硅膜或氧化铝膜的无机膜、或有机膜和无机膜的堆叠膜,并以上述厚度沉积在高电阻膜14的整个表面上。氧化硅膜理想地通过等离子体CVD处理沉积,且氧化铝膜理想地通过使用具有铝靶的利用DC或AC电源的反应性溅射处理沉积。这是因为这样的沉积处理实现了高速沉积。有机膜通过例如旋转涂覆或狭缝涂覆而沉积。

[0097] 然后,在不与半导体层11的源/漏区11SD相对的区域的一部分中例如通过光刻和蚀刻形成接触孔H1,以贯通层间绝缘膜15和高电阻膜14。

[0098] 如图9B所示,然后,通过例如溅射处理在层间绝缘膜15上沉积包括上述材料等的源/漏电极层16,以填充接触孔H1。然后通过光刻和蚀刻处理将源/漏电极层16图案化为预定形状。因此,形成源/漏电极层16并将其与半导体层11的源/漏区11SD电连接。如上所述,在基板10上形成了晶体管10B和电容保持元件10C。

[0099] 然后,通过例如旋转涂覆或狭缝涂覆来沉积包括上述材料的平坦化膜17以覆盖层间绝缘膜15和源/漏电极层16。然后,在与源/漏电极层16相对的区域的一部分中形成接触孔H2。

[0100] 然后,在平坦化膜17上形成有机EL元件10A。具体地,包括上述材料的第一电极18通过例如溅射处理在平坦化膜17上形成,以填充接触孔H2,然后通过光刻和蚀刻图案化第一电极18。然后,在第一电极18上形成具有开口的像素隔离膜19,且通过例如真空蒸发处理沉积有机层20。然后,通过溅射处理在有机层20上沉积包括上述材料的第二电极21。然后,通过例如CVD处理在第二电极21上沉积保护层22,然后将密封基板23附着到保护层22上。图1中所示有机EL显示装置1的制造处理至此结束。

[0101] [操作和效果]

[0102] 在第一实施方式的有机EL显示装置1A中,例如,当对应于每种色彩的视频信号的驱动电流施加到对应于R、G和B之一的每个像素时,电子和空穴分别通过第一和第二电极18和21注入到有机层20中。电子和空穴在有机层20的有机EL层中复合,导致发光。以该方式,有机EL显示装置1A例如执行R、G和B的全色视频显示。

[0103] 在有机EL显示装置1A中,对应于视频信号的电位在上述视频显示操作过程中施加到电容保持元件10C的一端,以使得对应于视频信号的电荷累积在电容保持元件10C中。在该实施方式中,如上所述,电容保持元件10C具有堆叠结构,其中包含氧化物半导体的半导体层11和绝缘膜12B夹在导电膜27A和导电膜13B之间。

[0104] 图10示出了根据该实施方式的比较例(比较例1)的电容保持元件100的堆叠结构。在比较例1中,例如,绝缘膜102由基板101上晶体管的栅极绝缘膜的一部分形成,且在绝缘膜102上(在与晶体管的栅电极相同的层中)设置导电膜103。在导电膜103上设置具有大厚度的层间绝缘膜104,且在层间绝缘膜104上在与源/漏电极层相同的层中设置导电膜105。以该方式,比较例1的电容保持元件100具有以下结构,其中层间绝缘膜104夹在导电膜103和105之间,导电膜103和105分别设置在与晶体管的栅电极和源/漏电极相同的层中。电容也允许通过这样的堆叠结构形成。然而,在这样的电容保持元件100中,层间绝缘膜104的厚度较大(微米级尺寸),且因此电容小,导致对寄生电容的灵敏度较高。

[0105] 在第一实施方式中,电容保持元件10C具有半导体层11和绝缘膜12B夹在导电膜27A和导电膜13B之间的堆叠结构。因此,半导体层11和绝缘膜12B的总厚度小于层间绝缘膜15的厚度。结果,该实施方式的电容保持元件10C与比较例1相比具有较大电容。

[0106] 图11A和图11B示出了根据第一实施方式的另一比较例(比较例2)的电容保持元件100A的堆叠结构。在电容保持元件100A中,导电膜103设置在半导体层101上,其间介有由栅极绝缘膜形成的绝缘膜102,并且通过这样的堆叠结构提供了一定电容。虽然如同在第一实施方式中那样,这种电容保持元件100A实现了较大的电容,但电容容易根据在半导体层101

与导电膜103之间施加的电压而变化。这样的电容变化可能导致根据像素电路的驱动条件的电容不足,从而导致图像质量降低。

[0107] 在该实施方式中,电容保持元件10C具有导电膜27A设置在半导体层11的下方,并且半导体层11和绝缘膜12B夹在导电膜27A和由栅电极13A形成的导电膜13B之间的结构。提供到电容保持元件10C的电压被保持在导电膜27A和导电膜13B之间(而不是半导体层11),这减小了根据所施加的电压的电容变化。

[0108] 在第一实施方式中,如上所述,与有机EL元件10A和晶体管10B一起设置在基板10上的电容保持元件10C具有堆叠结构,在该堆叠结构中包括氧化物半导体的半导体层11和绝缘膜12B(包括与栅极绝缘膜12A的材料相同的材料)夹在导电膜27A和导电膜13B(包括与栅电极13A的材料相同的材料)之间。这抑制了电容保持元件10C的电容根据所施加的电压变化,以保持所需的电容,从而抑制图像质量的降低。

[0109] 此外,这使得有源驱动显示器显示高质量图像,从而实现大画面、高分辨率和高帧率。此外,由于电容保持元件10C具有较大电容,所以可减小像素布局中的配线的占据率,从而以高产量制造具有较少数量缺陷的显示面板。

[0110] [第二实施方式]

[0111] 图12示出了根据本发明的第二实施方式的显示装置(有机EL显示装置1B)的截面结构。如同第一实施方式中的有机显示装置1A那样,有机EL显示装置1B包括例如通过有源矩阵驱动而驱动的多个像素(有机EL元件10A),以及驱动像素用于显示的晶体管10B和电容保持元件10C驱动。每个有机EL元件10A被保护层22和密封基板23密封。每个晶体管10B是具有包括氧化物半导体的半导体层11的顶栅薄膜晶体管。应注意,与第一实施方式中的元件相似的元件由相同的附图标记表示,并且适当地省略其说明。

[0112] [结构]

[0113] 电容保持元件10C保持对应于如上文在第一实施方式中所述的像素电路50a中的视频信号的电荷。图13示出电容保持元件20C的放大截面结构。虽然电容保持元件20C由晶体管10B的堆叠结构的一部分形成,但是电容保持元件20C具有与第一实施方式的第一电容保持元件10C不同的堆叠结构。详细地,在电容保持元件20C中,半导体层11、导电膜27B、绝缘膜12B和导电膜13B以靠近基板10的顺序堆叠。即,导电膜27B设置在半导体层11上或在其上方(在靠近绝缘膜12B的区域)。具体地,在电容保持元件20C中,导电膜27B、绝缘膜12B和导电膜13B以所述顺序设置在半导体层11的选择性区域上,并且由于绝缘膜12B夹在导电膜27B和导电膜13B之间的堆叠结构而提供了一定电容。

[0114] 应注意,电容保持元件20C的导电膜27B对应于本发明的第二显示装置的“第一导电膜”的具体实例,并且导电膜13B对应于其“第二导电膜”的具体实例。

[0115] 在这种结构中,绝缘膜12B同样由例如与晶体管10B的栅极绝缘膜12A的材料相同的材料形成,并且与其在同一步骤中形成。类似地,导电膜13B由例如与栅电极13A的材料相同的材料形成,并且与其在同一步骤中形成。

[0116] 导电膜27B包括例如包含钛、铝和钼中的一种的单层膜,或包括其中的两种以上的堆叠膜,并且具有的厚度为例如约50nm。在该实施方式中,导电膜27B在形成半导体层11之后形成。

[0117] 例如,上述有机电致发光显示装置1B按以下方法制造。首先在基板10上形成晶体

管10B和电容保持元件20C。具体地,首先,如图14A所示,通过例如溅射处理在基板10上沉积半导体层11,然后,通过光刻或任何其他处理将其图案化为预定形状。然后,包括上述材料等的导电膜27B通过例如溅射处理沉积在基板10的整个表面上。

[0118] 然后,如图14B所示,导电膜27B通过光刻和蚀刻而被图案化从而被设置在半导体层11的选择性区域上。在蚀刻过程中,需要选择性地去除导电膜27B而不蚀刻半导体层11。例如,在利用磷酸/乙酸/硝酸的溶液来对导电膜27B进行湿蚀刻的情况下,理想地,将晶体铟镓氧化物(IGO)或铟锌氧化物(IZO)、或非晶铟锡锌氧化物(ITZO)用于半导体层11。在将铟锡锌氧化物(ITZO)用于半导体层11的情况下,通过导电膜27B的干蚀刻处理实现导电膜27B对半导体层11的高蚀刻选择性。利用磷酸/乙酸/硝酸蚀刻的导电膜27B的材料例如包括钛、钼和铝。

[0119] 如图15A所示,通过与第一实施方式相似的处理在基板10的整个表面上沉积包含例如氧化硅膜或氧化铝膜的绝缘膜12(栅极绝缘膜12A和绝缘膜12B)。然后,通过与第一实施方式相似的处理在绝缘膜12的整个表面上沉积导电膜13(栅电极13A和导电膜13B)。

[0120] 然后,如图15B所示,通过与第一实施方式相似的处理使导电膜13图案化(形成栅电极13A和导电膜13B),然后对绝缘膜12进行蚀刻。此处,如第一实施方式中那样,在半导体层11由诸如ZnO、IZO和IGO的晶体材料形成的情况下,使用诸如氢氟酸的腐蚀剂从而促进蚀刻处理。因此,栅极绝缘膜12A被图案化为与栅电极13A基本相同的形状,并且绝缘膜12B和导电膜13B形成在导电膜27B上。这样,在半导体层11的选择性区域上形成了包括导电膜27B、绝缘膜12B和导电膜13B的堆叠结构的电容保持元件20C。

[0121] 以上述方式形成电容保持元件20C,然后如第一实施方式中那样,在基板10的整个表面上沉积金属膜14a(未示出)。然后,通过例如热处理形成高电阻膜14,并且在半导体层11的顶侧上的预定区域中形成源极/漏极区11SD。然后,如第一实施方式中那样形成层间绝缘膜15和源极/漏电极层16,从而形成了晶体管10B。如第一实施方式中那样,在基板10(其上以上述方式形成有晶体管10B和电容保持元件20C)上形成平坦化膜17、有机电致发光元件10A和保护层22,然后将密封基板23附着到保护层22上。图12中所示有机电致发光显示装置1B的制造处理至此结束。

[0122] [操作和效果]

[0123] 在第二实施方式的有机电致发光显示装置1B中,如在第一实施方式的有机电致发光显示装置1A中那样,当对应于各颜色的视频信号的驱动电流通过第一电极18和第二电极21施加到每个像素上时,有机层20发光。这导致了例如R、G和B的全色彩视频显示。在这个过程中,对应于视频信号的电位施加到电容保持元件20C的一端,使得在电容保持元件20C中累积电荷。此处,电容保持元件20C具有这样的堆叠结构,其中,具有较小的厚度的绝缘膜12B夹在导电膜27B和导电膜13B之间,实现了较大的电容。结果,减小了寄生电容的影响。此外,电容保持元件20C具有以下结构,其中,由栅极绝缘膜12A形成的绝缘膜12B夹在导电膜27B和由栅电极13A形成的导电膜13B之间。提供到电容保持元件20C的电压被保持在导电膜27A和导电膜13B之间而不是半导体层11中,这减小了根据所施加的电压的电容变化。

[0124] 在第二实施方式中,如上所述,与有机电致发光元件10A和晶体管10B一起设置在基板10上的电容保持元件20C具有绝缘膜12B(包含与栅极绝缘膜12A的材料相同的材料)夹在导电膜27B和导电膜13B(包含与栅电极13A的材料相同的材料)之间的堆叠结构。如在第

一实施方式中那样,这抑制了电容保持元件20C的电容根据所施加的电压而变化,从而保持了所需的电容。因此,实现了与第一实施方式中相同的效果。

[0125] 此外,第二实施方式的电容保持元件20C在半导体层11上或在其上方具有导电膜27B,因此具有仅绝缘膜12B夹在导电膜27B与13B之间的堆叠结构,这与第一实施方式的电容保持元件10C不同。结果,电容保持元件20C具有比第一实施方式的电容保持元件10C更大的电容,从而更有效地减小了寄生电容的影响。

[0126] [修改例]

[0127] 现在描述根据本发明的修改例的显示装置(液晶显示装置2)。图16示出了液晶显示装置2的截面结构。如第一实施方式中的有机EL显示装置1A那样,液晶显示装置2包括基板10上的显示元件、晶体管10B和电容保持元件10C,但显示元件是液晶显示元件20A而非有机EL元件。具体地,在液晶显示装置2中,晶体管10B和电容保持元件10C设置在基板10上,并且液晶显示元件20A设置在它们上或者它们的上方。背光30设置在基板10的下方。偏光板28a和28b分别附着到基板10的背光30侧以及密封基板23上。应注意,与这些实施方式中相似的部件以相同符号表示,并适当省略其说明。此外,尽管通过第一实施方式中描述的电容保持元件10C例示了修改例,但其也可以通过第二实施方式中描述的电容保持元件20C来例示。

[0128] 在液晶显示元件20A中,例如,液晶层25A被封闭在像素电极29和对向电极26之间,且对准膜24a和24b设置在像素电极29和对向电极26的面向液晶层25的各个表面上。例如,为每个像素设置像素电极29,并且像素电极29电连接至晶体管10B的源/漏电极层16。例如,对向电极26对于多个像素公共地设置,并保持在公共电位。液晶层25包括例如以垂直对准(VA)模式、扭转向列(TN)模式或面内切换(IPS)模式驱动的液晶。

[0129] 背光30是将光发射到液晶层25的光源,并例如包括例如多个发光二极管(LED)或冷阴极荧光灯(CCFL)。背光30由未示出的背光驱动部件控制开或关。

[0130] 偏光板28a和28b(偏光镜和分析仪)例如以交叉尼科尔(crossed-Nicol)方式设置,从而在未施加电压时阻挡从背光30照射的光(关闭),并在施加电压时使其透过(打开)。

[0131] 在这种液晶显示装置2中,如第一实施方式的有机EL显示装置1A中那样,电容保持元件10C具有半导体层11和绝缘膜12B夹在导电膜27A和13B之间的堆叠结构。因此,修改例的电容保持元件10C也具有较大的电容,且减小了电容对的电压依赖性。特别地,本发明的显示装置不仅可应用到上述有机EL显示装置1A,而且可应用到液晶显示装置2。

[0132] [应用例]

[0133] 以下,将说明上述显示装置(有机EL显示装置1和液晶显示装置2)应用到电子设备的实例。电子设备例如包括电视设备、数码相机、笔记本个人计算机、如移动电话的移动终端装置以及视频摄像机。换句话说,上述显示装置可应用于不同领域的电子设备,以将外部接收或内部生成的视频信号显示为静态或视频图像。

[0134] [模块]

[0135] 各显示装置例如作为图17中所示的模块内置在诸如下述应用例1到5的各种电子设备中。在模块中,例如,基板10的一侧具有从密封基板23暴露的区域210,并且通过延伸水平选择器51、写入扫描器52和电源扫描器53的配线,将外部连接端子(未示出)设置在暴露区域210上。外部连接端子可以附有柔性印刷电路(FPC)220,以用于输入/输出信号。

[0136] [应用例1]

[0137] 图18示出了电视设备的外观。电视设备例如具有包括前面板310和滤光玻璃320的图像显示画面部300,且图像显示画面部300对应于上述显示装置。

[0138] [应用例2]

[0139] 图19A和图19B示出了数码相机的外观。数码相机例如具有用于闪光的发光部410、显示部420、菜单开关430和快门按钮440,且显示部420对应于上述显示装置。

[0140] [应用例3]

[0141] 图20示出了笔记本个人计算机的外观。笔记本个人计算机例如具有主体510、用于字母等的输入的键盘520和用于显示图像的显示部530,且显示部530对应于上述显示装置。

[0142] [应用例4]

[0143] 图21示出了视频摄像机的外观。视频摄像机例如具有主体部610、设置在主体部610的前侧的物体拍摄镜头620、用于拍摄的启动/停止开关630和显示部640。显示部640对应于上述显示装置。

[0144] [应用例5]

[0145] 图22A至图22G示出了移动电话的外观。例如,移动电话由通过铰链部730彼此连接的上壳体710和下壳体720构成,并具有显示器740、副显示器750、画面灯760和摄像头770。显示器740或副显示器750对应于上述显示装置。

[0146] 虽然上文参考实施方式及其修改例对本发明进行了描述,但本发明不限于这些实施方式和修改例,并可做出各种其他修改或变化。例如,虽然实施方式和修改例已经通过电容保持元件10C或20C的绝缘膜12B与晶体管10B的栅极绝缘膜12A分开图案化的结构来例示,但栅极绝缘膜12A和绝缘膜12B不必分开,并且可以从晶体管10B到电容保持元件10C或20C连续设置。此外,尽管已例示了半导体层11从晶体管10B到电容保持元件10C或20C一体(连续)设置,但导体层11可以分开设置在晶体管10B和电容保持元件10C或20C的每一个中。

[0147] 此外,虽然已经以具有高电阻膜14的示例性结构对实施方式和修改例进行了描述,但可以省略高电阻膜14。然而,期望的是如上所述结构具有高电阻膜14,从而稳定地保持晶体管10B和电容保持元件10C或20C的电特性。

[0148] 此外,虽然实施方式和修改例中半导体层11的预定区域的电阻通过金属膜14a和半导体层11的反应减小,但是也可以通过等离子体处理、或通过从等离子体CVD处理沉积的氮化硅膜扩散氢来减小电阻。

[0149] 通过上述本发明的示例性实施方式和修改例,至少可以实现以下结构。

[0150] (1)一种显示装置,包括:

[0151] 基板;

[0152] 显示元件;

[0153] 晶体管,作为显示元件的驱动元件;以及

[0154] 电容保持元件,保持对应于视频信号的电荷,并且以靠近基板的顺序包括第一导电膜、包含氧化物半导体的第一半导体层、绝缘膜以及第二导电膜,其中,

[0155] 显示元件、晶体管和电容保持元件设置在基板上。

[0156] (2)根据(1)的显示装置,其中,晶体管以靠近基板的顺序包括:

[0157] 第二半导体层,包含氧化物半导体,

- [0158] 栅极绝缘膜,设置在第二半导体层的选择性区域上,
- [0159] 栅电极,设置在栅极绝缘膜上,以及
- [0160] 源/漏电极层,电连接到第二半导体层。
- [0161] (3)根据(2)的显示装置,其中,第一导电膜设置在基板的选择性区域上,
- [0162] 第一半导体层和第二半导体层由相同材料一体地形成在基板上,
- [0163] 绝缘膜由与栅极绝缘膜的材料相同的材料形成,并且
- [0164] 第二导电膜由与栅电极的材料相同的材料形成。
- [0165] (4)根据(2)或(3)的显示装置,其中,第一半导体层和第二半导体层在不与电容保持元件和栅电极这二者相对的区域中具有电阻比其他区域低的低电阻区,并且
- [0166] 源/漏电极层电连接到低电阻区。
- [0167] (5)根据(2)至(4)中任一项的显示装置,其中,高电阻膜被设置为覆盖电容保持元件、栅电极以及第一半导体层和第二半导体层的低电阻区。
- [0168] (6)根据(1)至(5)中任一项的显示装置,其中,显示元件是有机电致发光元件。
- [0169] (7)根据(1)至(5)中任一项的显示装置,其中,显示元件是液晶显示元件。
- [0170] (8)一种显示装置,包括:
- [0171] 基板;
- [0172] 显示元件;
- [0173] 晶体管,作为显示元件的驱动元件;以及
- [0174] 电容保持元件,保持对应于视频信号的电荷,并且以靠近基板的顺序包括包含氧化物半导体的第一半导体层、第一导电膜、绝缘膜以及第二导电膜,其中
- [0175] 显示元件、晶体管和电容保持元件设置在基板上。
- [0176] (9)根据(8)的显示装置,其中,晶体管以靠近基板的顺序包括:
- [0177] 第二半导体层,包含氧化物半导体,
- [0178] 栅极绝缘膜,设置在第二半导体层的选择性区域上,
- [0179] 栅电极,设置在栅极绝缘膜上,以及
- [0180] 源/漏电极层,电连接到第二半导体层。
- [0181] (10)根据(9)的显示装置,其中,第一半导体层和第二半导体层由相同材料一体地形成在基板上,
- [0182] 绝缘膜由与栅极绝缘膜的材料相同的材料形成,并且
- [0183] 第二导电膜由与栅电极的材料相同的材料形成。
- [0184] (11)根据(9)或(10)的显示装置,其中,第一导电膜设置在第一半导体层的选择性区域上,并且由包括铝(Al)、钼(Mo)和钛(Ti)中的一种的单层膜或包括铝(Al)、钼(Mo)和钛(Ti)中的两种以上的堆叠膜构成,并且
- [0185] 第一半导体层和第二半导体层均包括铟锡氧化物(ITZO)、铟锌氧化物(IZO)、铟镓氧化物(IGO)和铟镓锌氧化物(IGZO)中的一种。
- [0186] (12)根据(9)至(11)中任一项的显示装置,其中,第一半导体层和第二半导体层在不与电容保持元件和栅电极这二者相对的区域中具有电阻比其他区域低的低电阻区,并且
- [0187] 源/漏电极层电连接到低电阻区。
- [0188] (13)根据(9)至(12)中任一项的显示装置,其中,高电阻膜被设置为覆盖电容保持

元件、栅电极以及第一半导体层和第二半导体层的低电阻区。

[0189] (14)根据(8)至(13)中任一项的显示装置,其中,显示元件是有机电致发光元件。

[0190] (15)根据(8)至(13)中任一项的显示装置,其中,显示元件是液晶显示元件。

[0191] 本发明包含于2011年3月31日向日本专利局提交的日本在先专利申请JP 2011-78493中所公开的主题,其全部内容结合于此作为参考。

[0192] 本领域的技术人员应当理解,根据设计要求和因素,可以进行各种修改、组合、子组合和变形,只要它们在所附权利要求或其等同物的范围之内。

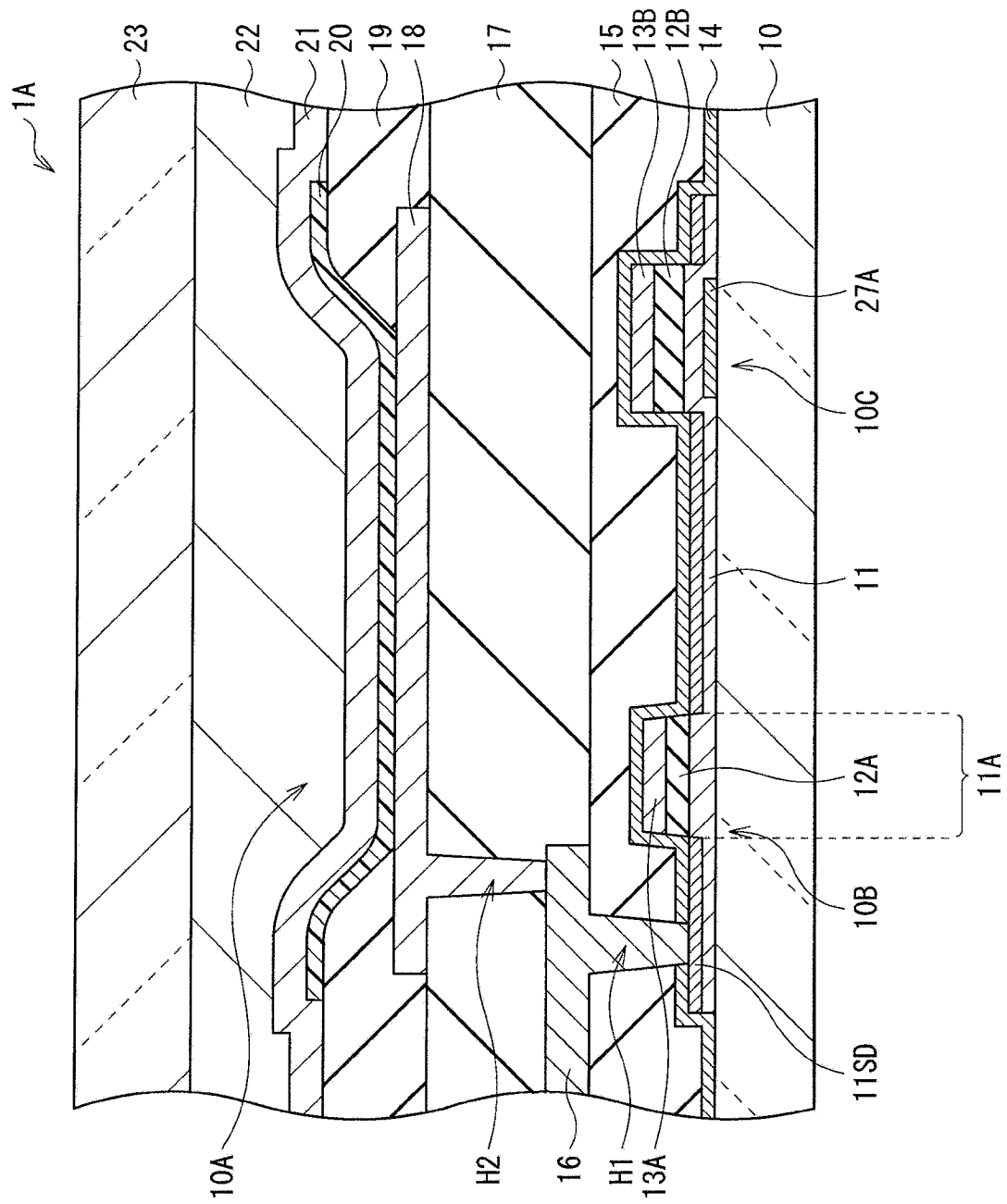


图1

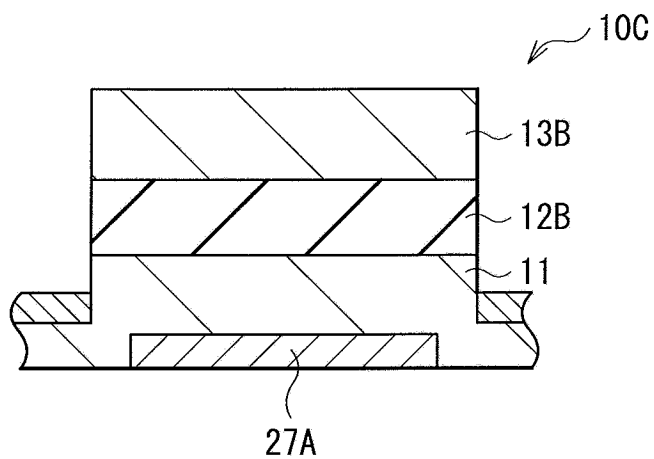


图2

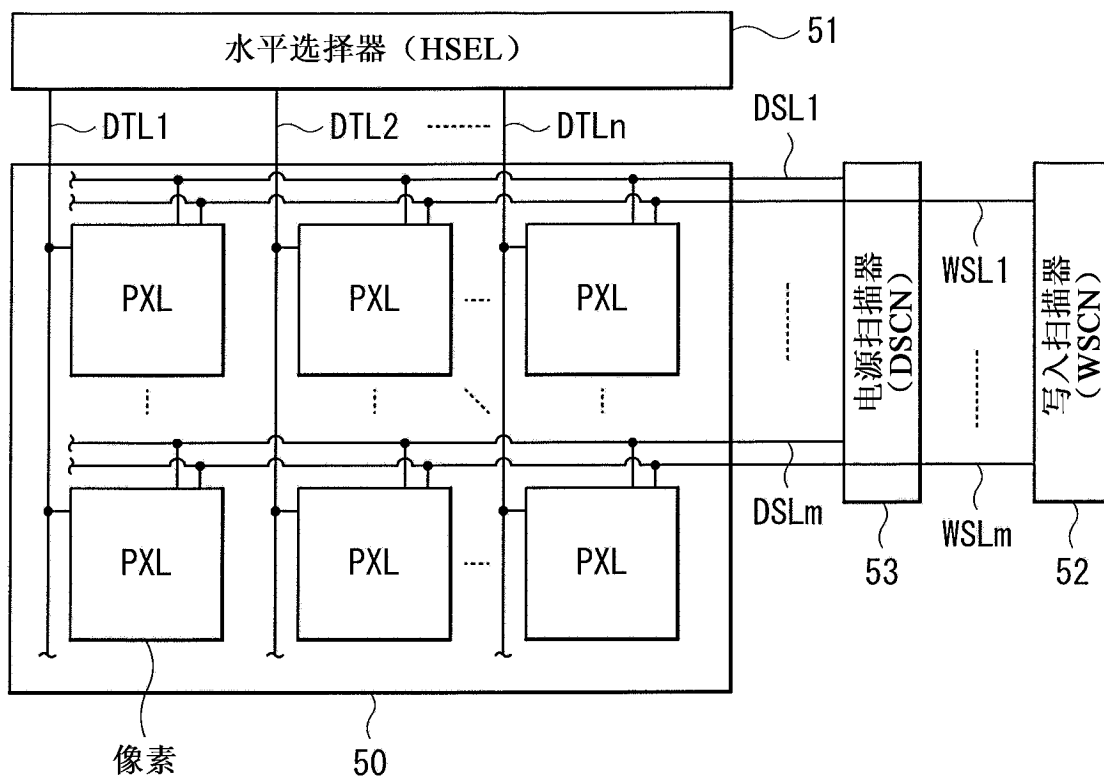


图3

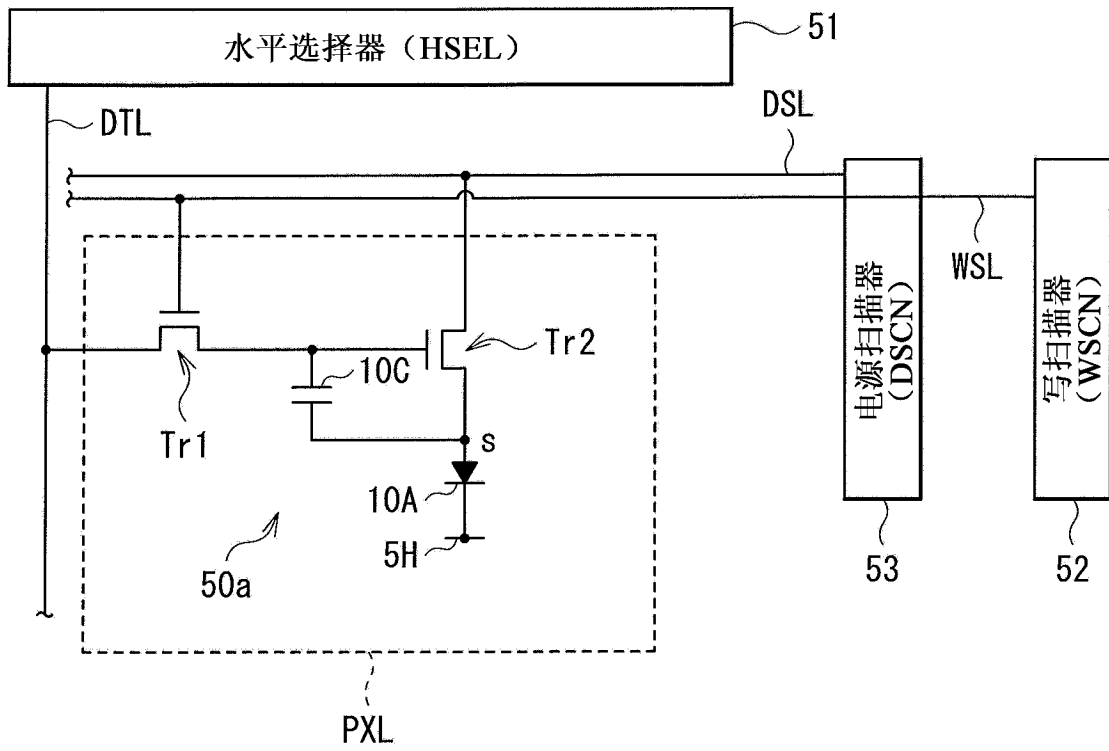


图4

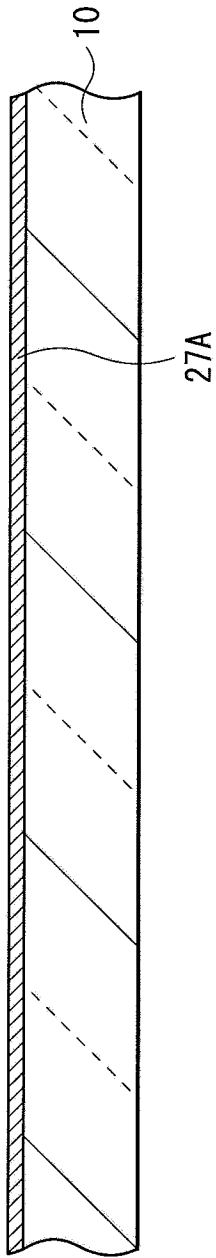


图5A

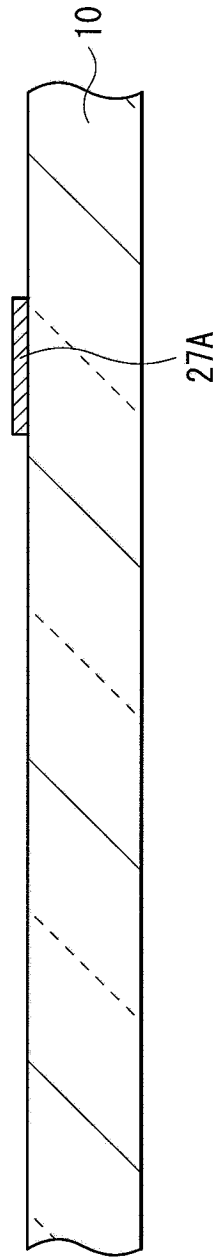


图5B

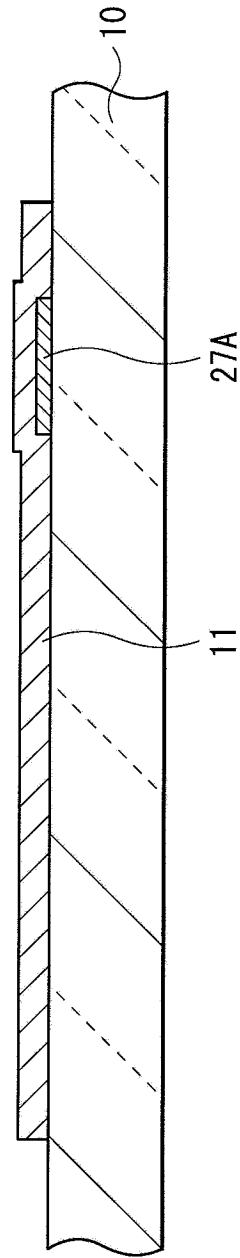


图6A

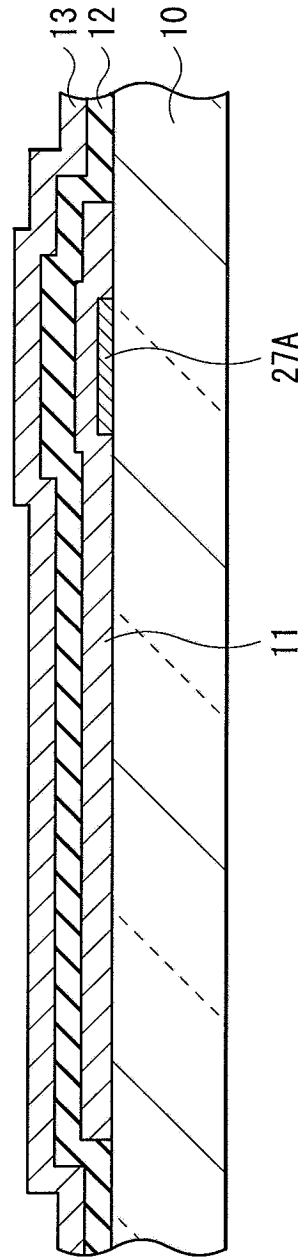


图6B

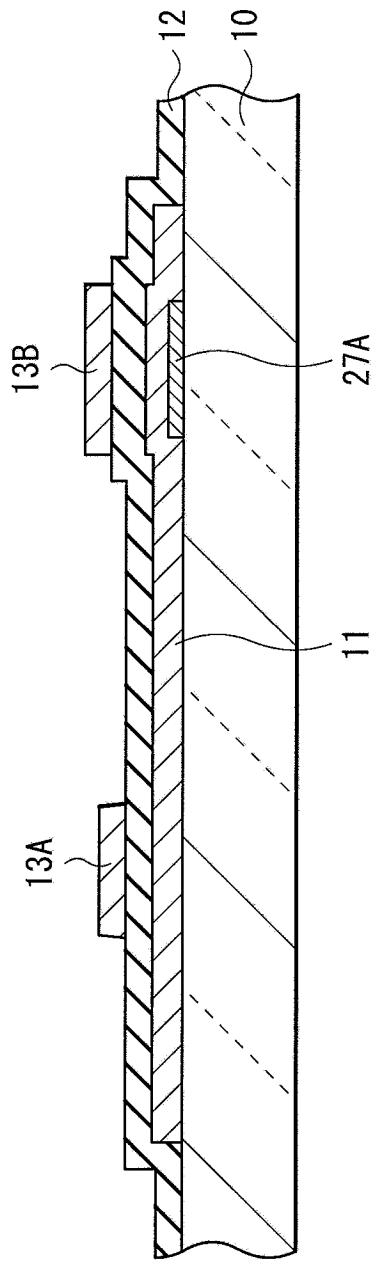


图7A

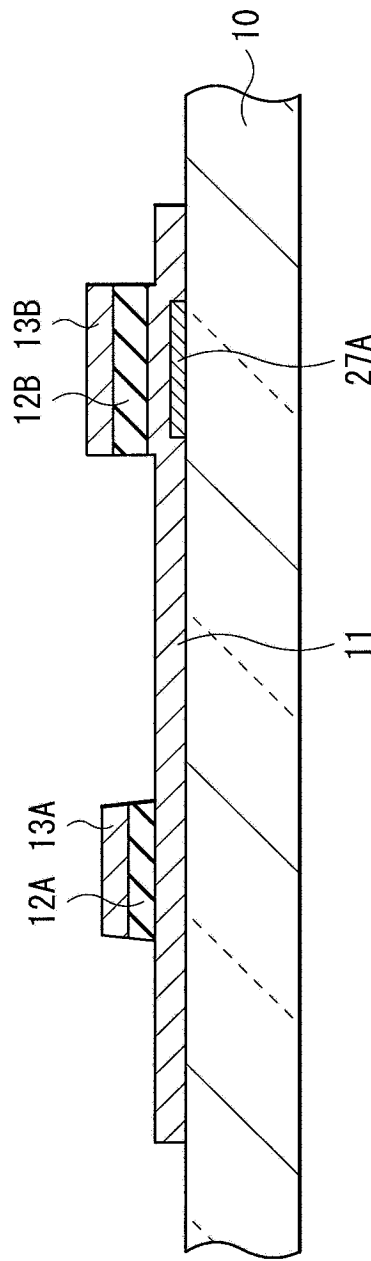


图7B

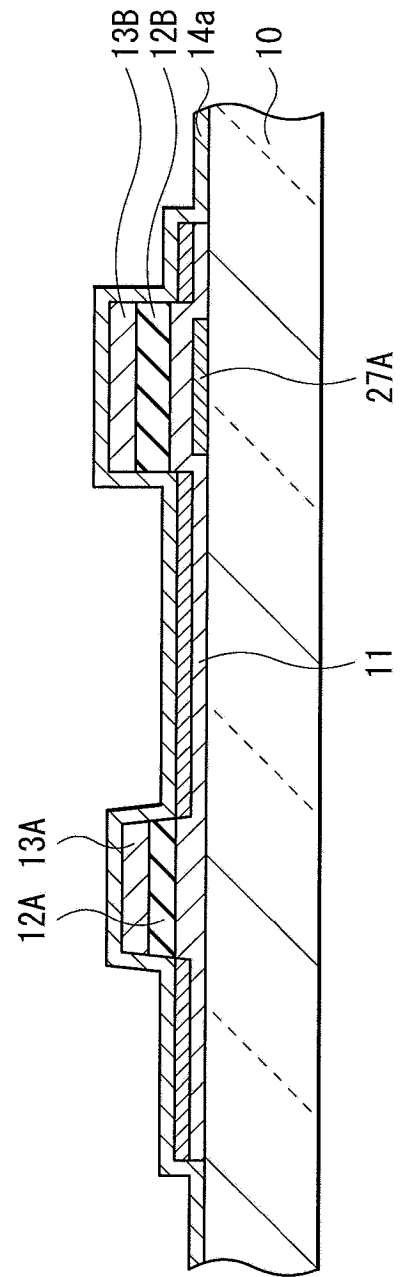


图8A

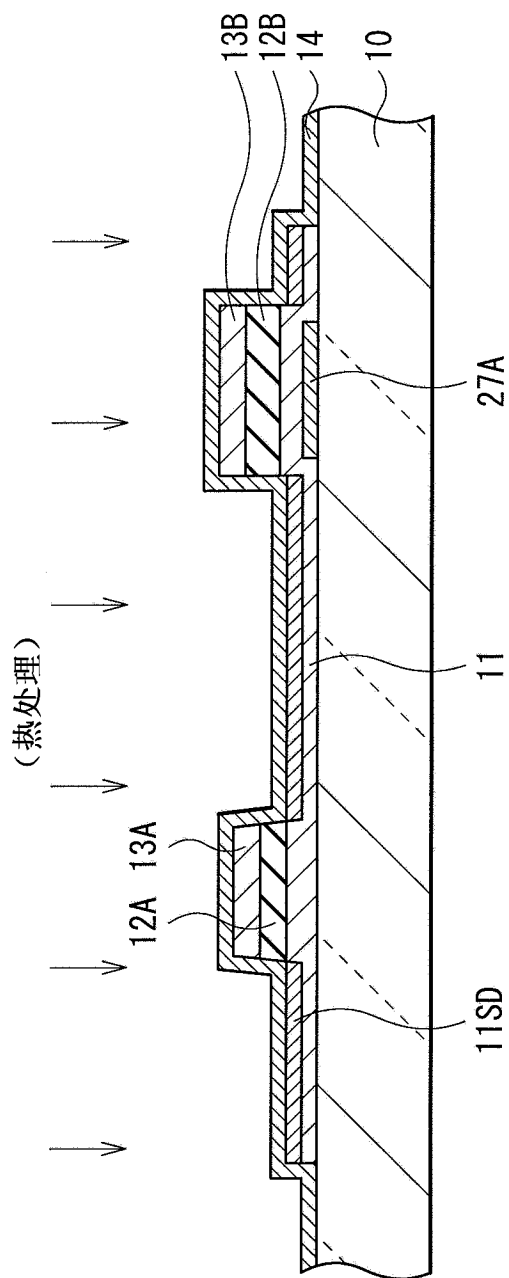


图8B

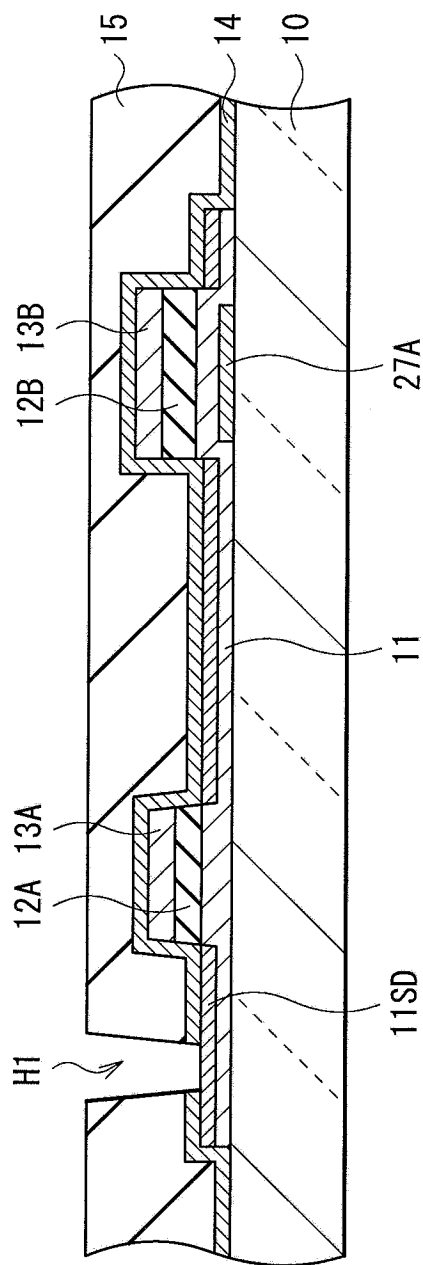


图9A

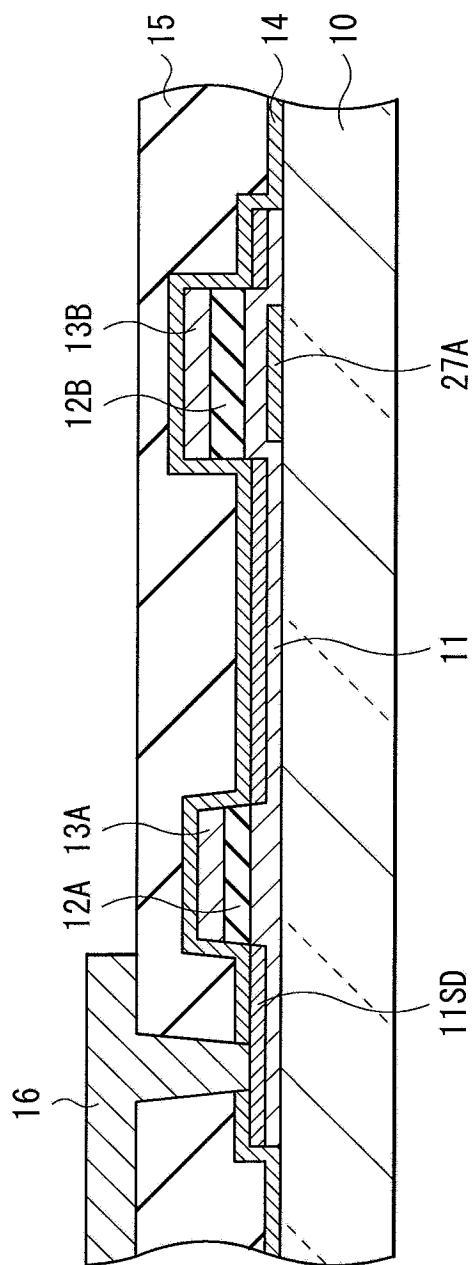


图9B

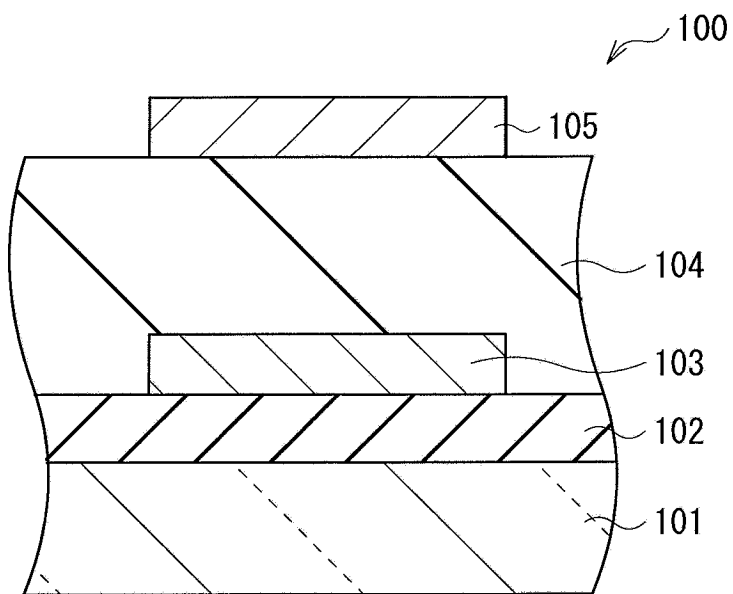


图10

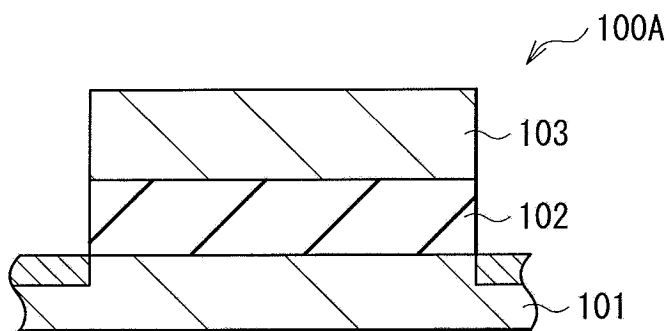


图11A

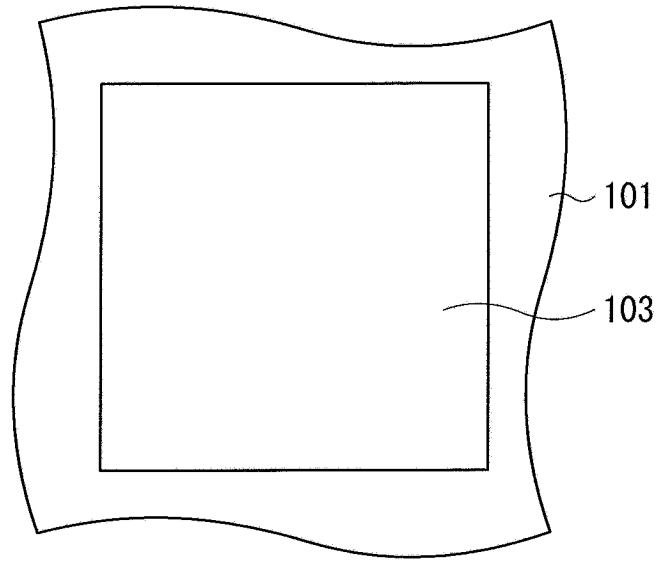


图11B

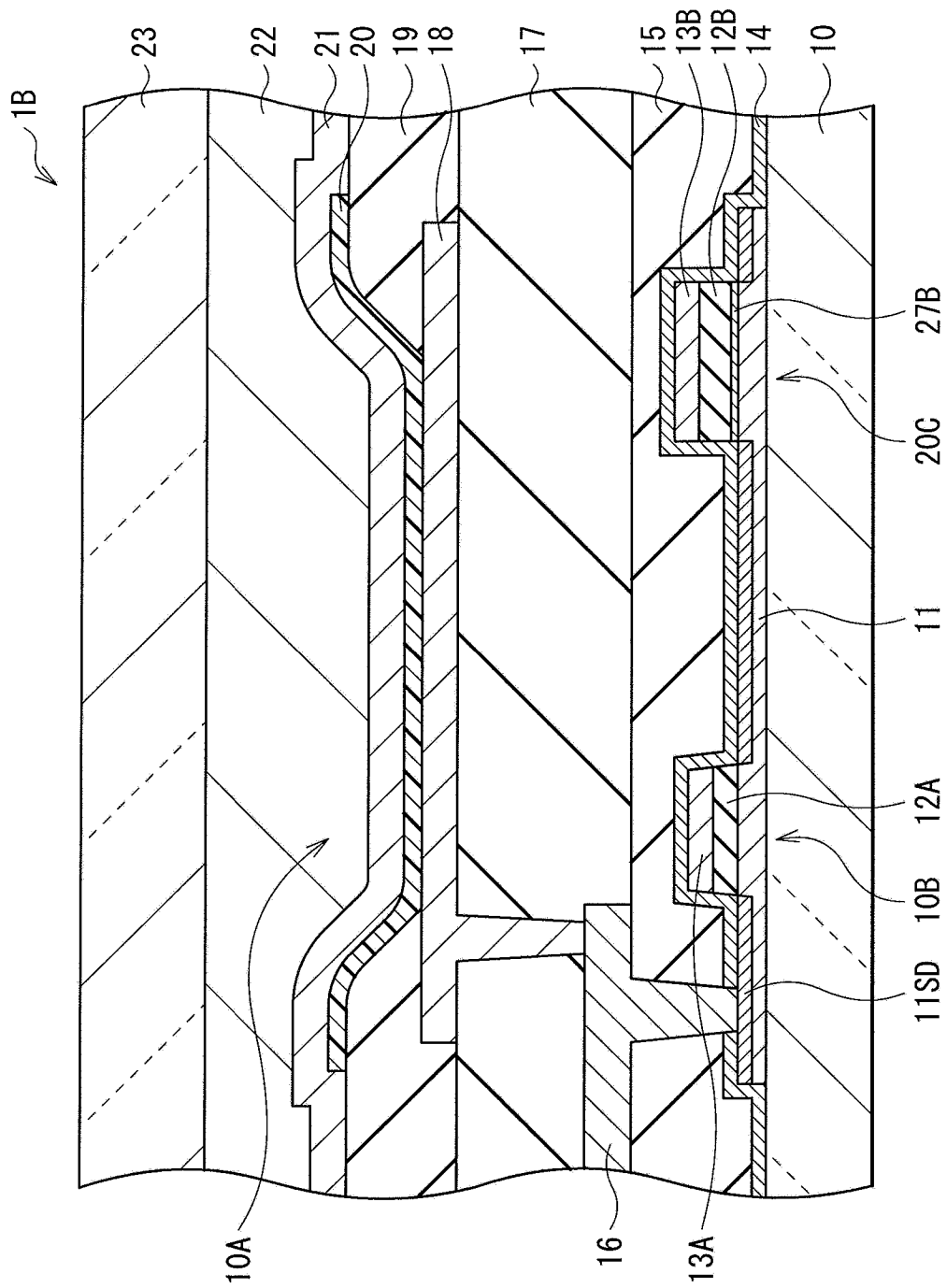


图12

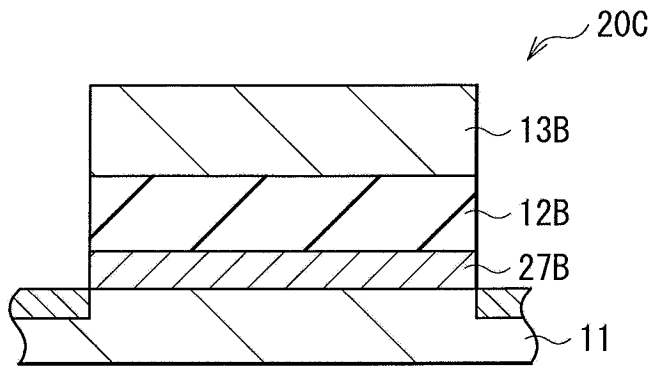


图13

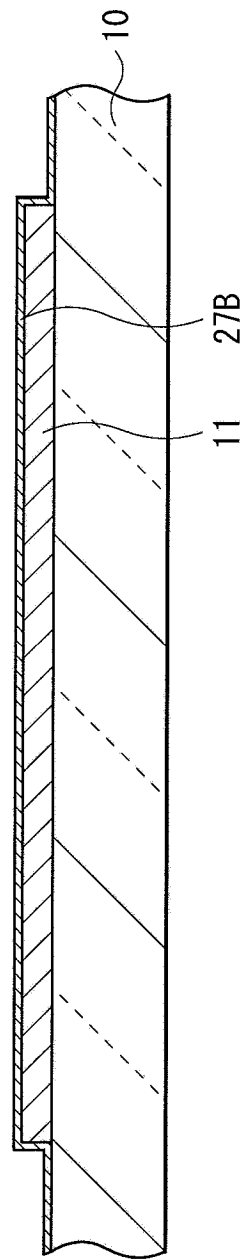


图14A

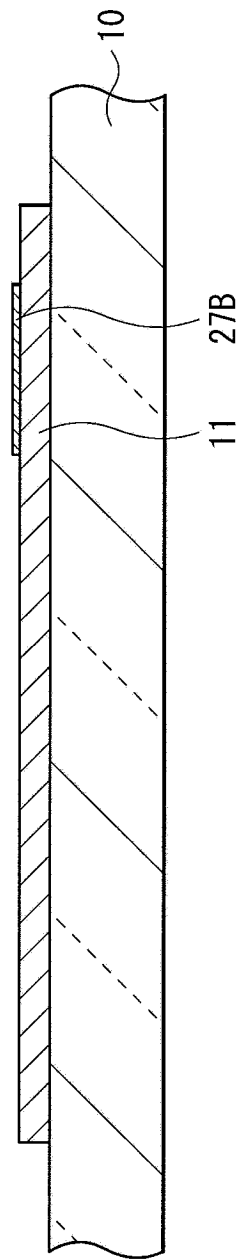


图14B

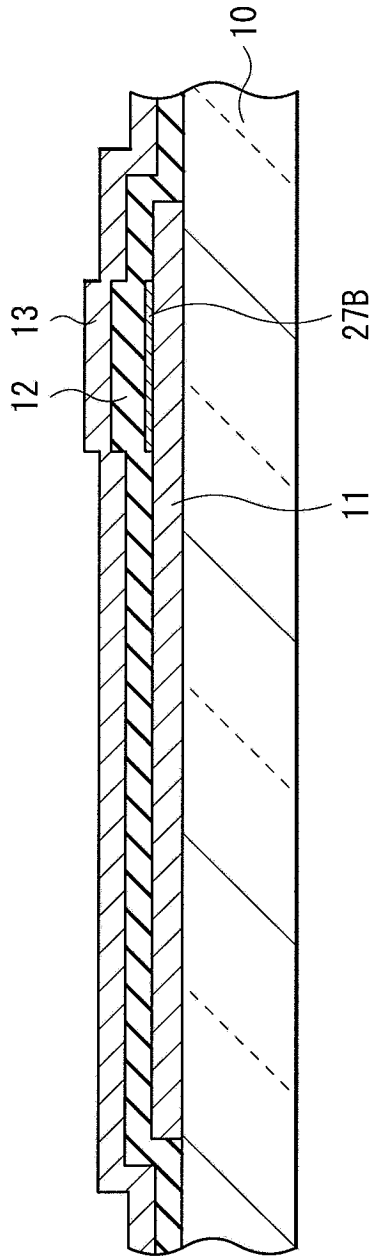


图15A

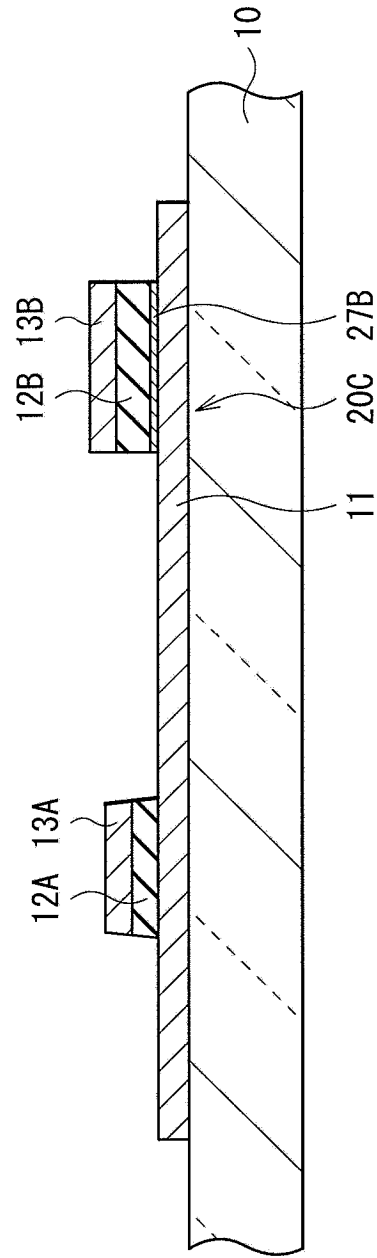


图15B

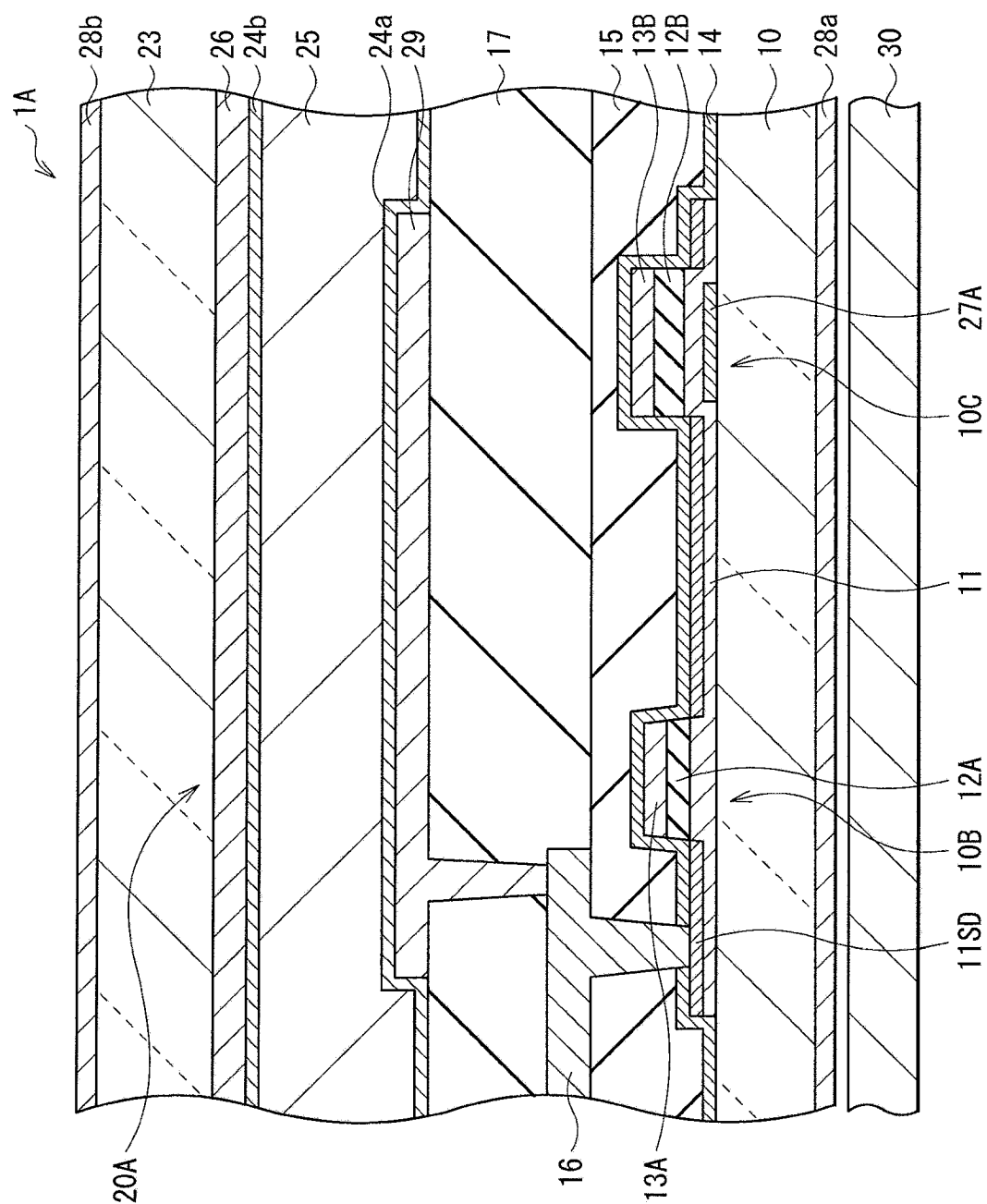


图 16

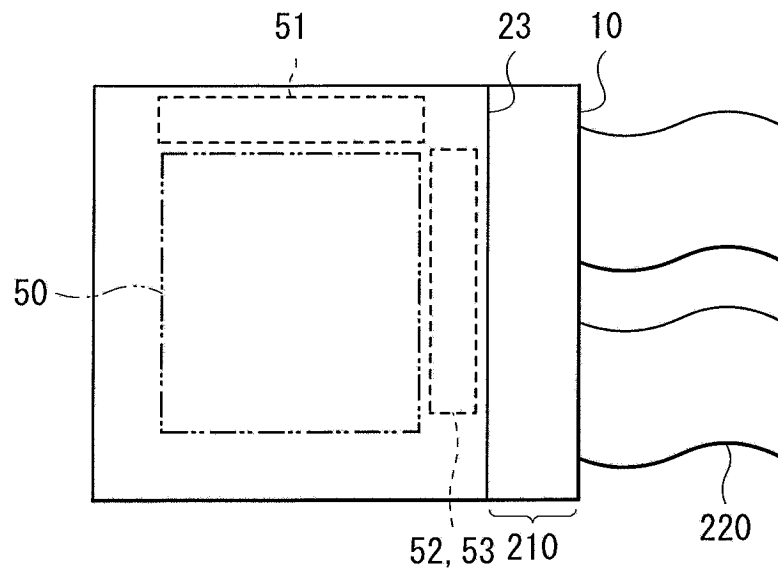


图17

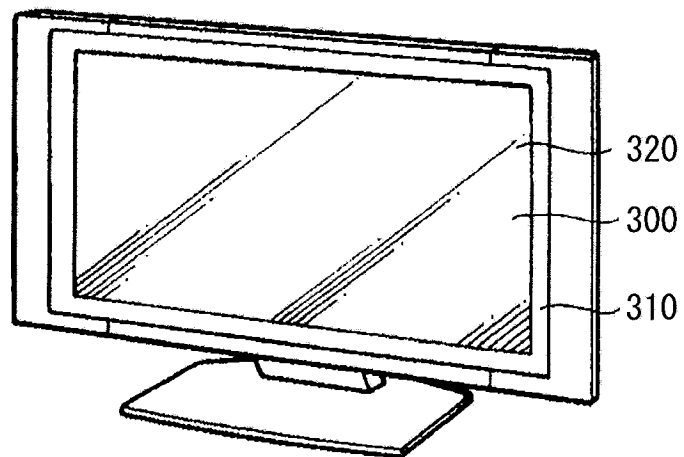


图18

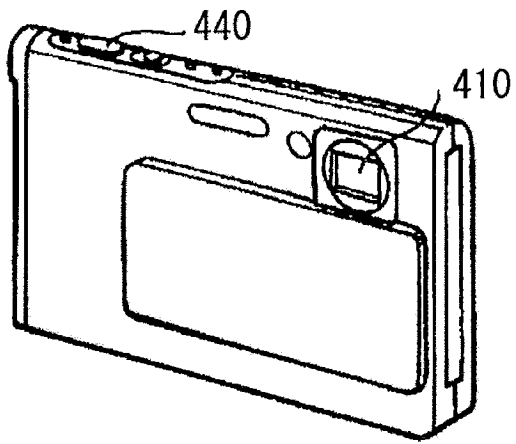


图19A

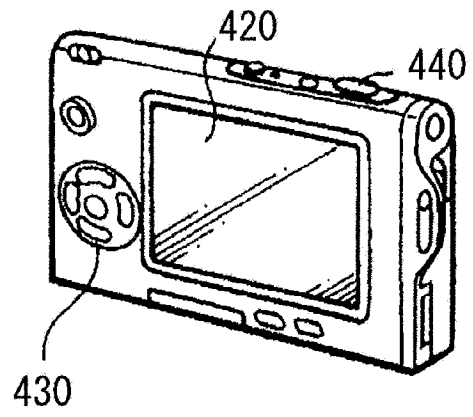


图19B

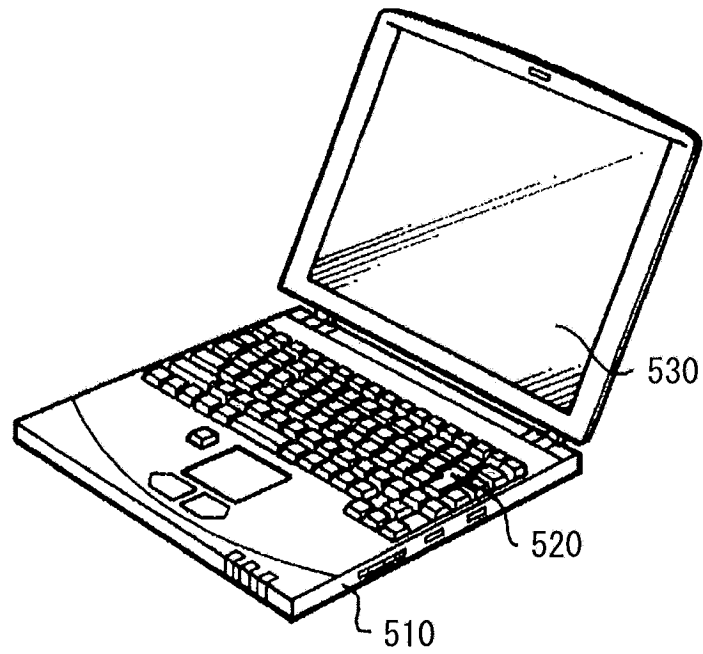


图20

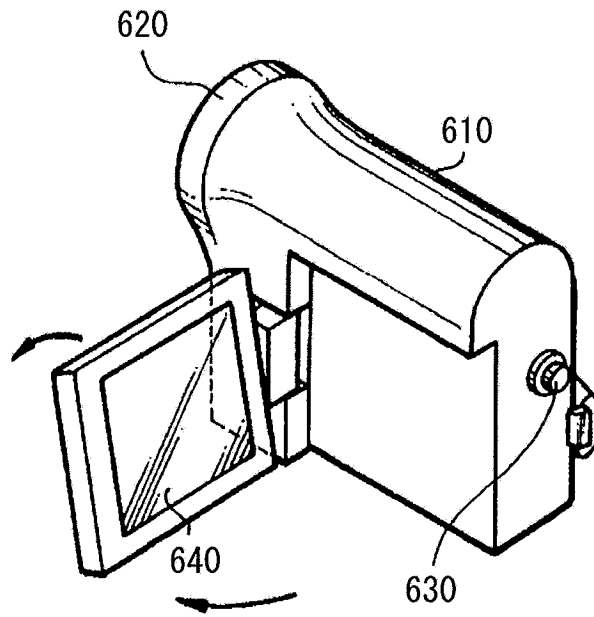


图21

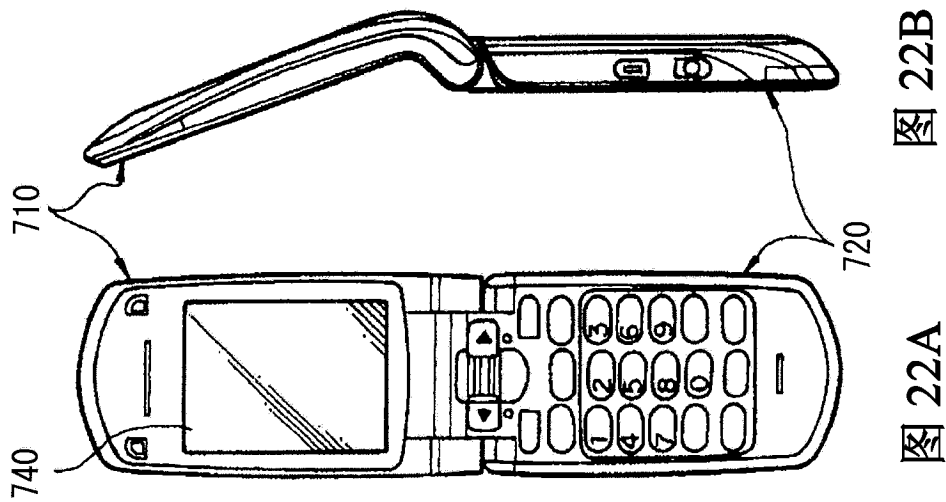


图 22B

图 22A

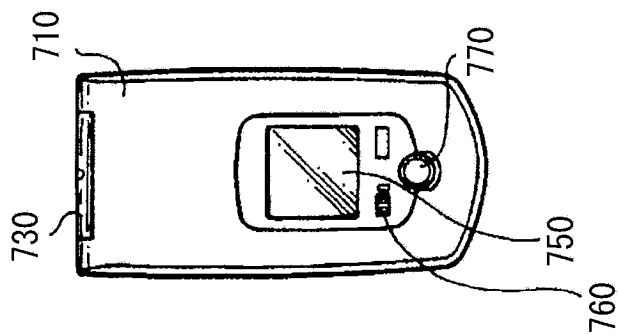


图22C

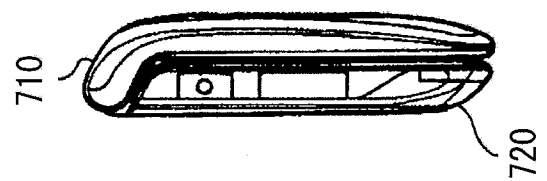


图22D

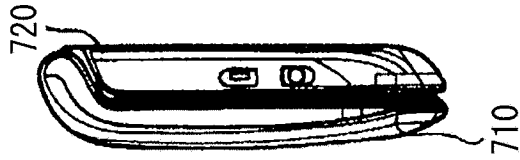


图22E

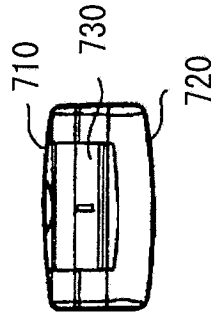


图22F

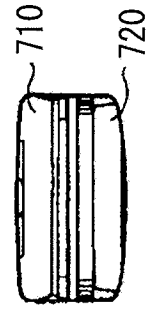


图22G