



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU 217942

K AUTORSKÉMU OSVĚDČENÍ (11) (B1)

(22) Přihlášeno 05 08 81
(21) (PV 5920 - 81)

(51) Int. Cl.³
H 03 K 5/13

(40) Zveřejněno 28 05 82

(45) Vydáno 15 12 84

(75)

Autor vynálezu

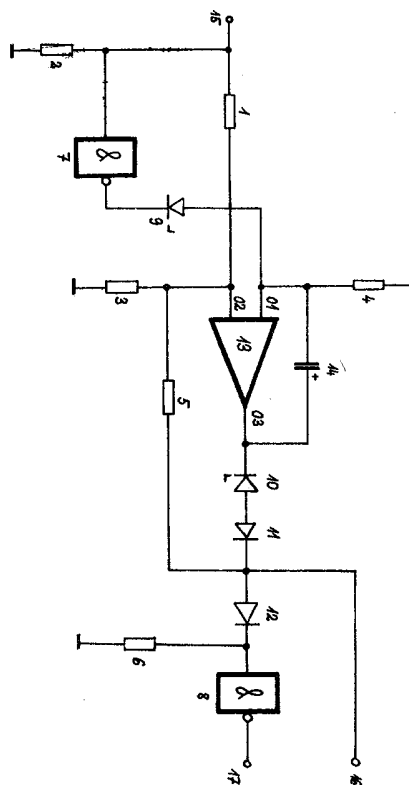
OUZKÝ FRANTIŠEK, PRAHA

(54) Zapojení časového členu s dlouhou časovou konstantou

Vynález se týká automatizace a řeší zapojení časového členu s dlouhou časovou konstantou.

Vstupní impuls se současně přivádí na tvarovací hradlo a na vstup integrátoru, který je tvořen analogovým operačním zesilovačem. Tento zesilovač je opatřen kladnou zpětnou vazbou, která je vedena přes Zenerovu diodu na vstup zesilovače. Po přivedení vstupního impulsu odblokuje vstupní hradlo integrátor, který začne integrovat. Po naintegrovaní na napětí větší než je napětí Zenerovy diody se uplatní kladná vazba a integrátor se překlápí na maximální napětí. Toto napětí se tvaruje výstupním hradlem.

Vynálezu se využije pro časové spojení začátku impulsů, přičemž konec impulsů je nezpožděn.



Vynález se týká zapojení časového členu s dlouhou časovou konstantou. Při regulaci logických systémů jsou často potřebné časové členy.

Časový člen je obvod, který provádí zpoždění začátku impulsů, přičemž konec impulsů je nezpožděn. To znamená, že po přivedení impulsů na vstup časového členu je na jeho výstupu impuls až s časovým zpožděním, které je předem nastaveno. Od tohoto základního časového členu je možno pomocí negátorů u součinnového členu odvozovat ostatní časové funkce, jako je např. zpoždění konce impulsů a zpoždění začátku i konce impulsů. Časové členy je možno řešit pomocí speciálních integrovaných obvodů nebo zapojením složeným z tranzistorů, odporů a kondenzátorů.

Integrované číslicové časové členy jsou jednoduché, ale jejich nevýhodou je malá odolnost proti rušení a to, že se obtížně realizují dlouhá časová zpoždění - velké zpožďující kapacity. Časové členy zapojené pomocí tranzistorů, kondenzátorů jsou složité a nákladné.

Uvedené nedostatky odstraňuje zapojení časového členu s dlouhou časovou konstantou podle vynálezu. Podstata vynálezu spočívá v tom, že vstupní svorka je spojena s jedním vývodem prvního tlumicího obvodu, s jedním vývodem vstupního odporu a se vstupem vstupního hradla, jehož výstup je spojen s katodou první Zenerovy diody. Anoda první Zenerovy diody je spojena s invertujícím vstupem operačního zesilovače, s jedním vývodem druhého zemnicího odporu a s jedním pólem integračního kondenzátoru, jehož druhý pól je spojen s výstupem operačního zesilovače a s katodou druhé Zenerovy diody. Anoda druhé Zenerovy diody je spojena s anodou výstupní diody, jejíž katoda je spojena s jedním vývodem zpětnovazebního odporu, s výstupní svorkou a s anodou oddělovací diody. Katoda oddělovací diody je spojena s jedním vývodem druhého tlumicího odporu a se vstupem výstupního hradla, jehož výstup je spojen inverzní výstupní svorkou zapojení. Zemní svorka zapojení je spojena s druhým vývodem prvního tlumicího odporu, s druhým vývodem druhého zemnicího odporu, s druhým vývodem druhého tlumicího odporu a s druhým vývodem prvního tlumicího odporu, jehož první vývod je spojen s druhým vývodem vstupního odporu, s druhým vývodem zpětnovazebního odporu a s neinvertujícím vstupem operačního zesilovače.

Výhodou tohoto zapojení je, že je jednoduché, odolné proti rušivým signálům a je možno jej zapojit z levných, tuzemských, běžně dostupných součástek. Zapojení umožňuje dosáhnout dlouhých časových konstant. Příklad zapojení podle vynálezu je schematicky znázorněn na přiloženém výkresu.

Jednotlivé bloky je možno charakterizovat takto:

Operační zesilovač 13 je integrovaný analogový zesilovač se symetrickým vstupem a asymetrickým výstupem. Jako zesilovač je možno použít integrované zesilovače.

Vstupní hradlo 7 a výstupní hradlo 8 jsou stejná hradla, která jsou zapojena jako invertor, který převádí vstupní napětí dolní úrovně na výstupní napětí horní úrovně a naopak. Jako tato hradla je možno použít integrované obvody. Vstupní svorka 15 je spojena s jedním vývodem prvního tlumicího odporu 2, s jedním vývodem vstupního odporu 1 a se vstupem vstupního hradla 7. Výstup vstupního hradla 7 je spojen s katodou první Zenerovy diody 9. Anoda první Zenerovy diody 9 je spojena s invertujícím vstupem 01 operačního zesilovače 13, s jedním vývodem druhého zemnicího odporu 4 a s jedním pólem integračního kondenzátoru 14. Druhý pól integračního kondenzátoru 14 je spojen s výstupem 03 operačního zesilovače 13 a s katodou druhé Zenerovy diody 10. Anoda druhé Zenerovy diody 10 je spojena s anodou výstupní diody 11. Katoda výstupní diody 11 je spojena s jedním vývodem zpětnovazebního odporu 5, s výstupní svorkou 16 a s anodou oddělovací diody 12. Katoda oddělovací diody 12 je spojena s jedním vývodem druhého tlumicího odporu 6, a se vstupem výstupního hradla 8. Výstup výstupního hradla 8 je spojen inverzní výstupní svorkou 17 zapojení. Se zemní svorkou zapojení je spojen druhý vývod prvního tlumicího odporu 2, druhý vývod druhého zemnicího odporu 4, druhý vývod druhého tlumicího odporu 6 a druhý vývod prvního tlumicího odporu 3.

První vývod prvního tlumicího odporu 3 je spojen se druhým vývodem vstupního odporu 1, se druhým vývodem zpětnovazebního odporu 5 a s neinvertujícím vstupem 02 operačního zesilovače 13.

Zapojení pracuje následovně. Je-li vstupní číslicový signál přivedený na vstupní svorku 15 nulové úrovně, je na výstupu vstupního hradla 7 signál horní kladné úrovně. Tento signál je větší než Zenerovo napětí první Zenerovy diody 9. Na invertujícím vstupu 01 operačního zesilovače 13 je kladné napětí. Na jeho neinvertujícím vstupu 02 je napětí nulové úrovně. Na výstupu 03 operačního zesilovače 13 je maximální záporné napětí. Protože je výstup 03 operačního zesilovače 13 připojen na výstupní svorku 16 přes výstupní diodu 11, která nepropouští záporné napětí, je na výstupní svorce 16 nulové napětí, které je tedy i na vstupu výstupního hradla 8. Protože výstupní hradlo 8 pracuje jako invertor, je na výstupu výstupního hradla 8 a na inverzní výstupní svorce 17 napětí horní kladné úrovně.

Přivede-li se na vstupní svorku 15 kladný číslicový signál horní úrovně, potom je na výstupu vstupního hradla 7 i na inverzní výstupní svorce 17 signál dolní úrovně, který je menší než Zenerovo napětí první Zenerovy diody 9 a na invertujícím vstupu 01 operačního zesilovače 13 je proto nulové napětí. Neinvertujícím vstupem 02 operačního zesilovače 13 protéká proud, který protlačuje signál na vstupní svorce 15 přes vstupní odpor 1. Operační zesilovač 13 má zapojen v záporné zpětné vazbě integrační kondenzátor 14 a proto integruje. Rychlost integrace je závislá na velikosti vstupního napětí, vstupním proudem - odporu - operačního zesilovače 13 a na velikosti integračního kondenzátoru 14. Výstupní napětí operačního zesilovače 13, které bylo záporné začne klesat, nabývá nulové úrovně a přechází do kladné polarity. Na výstupních svorkách 16 a 17 se zatím stav nemění do té doby, pokud na výstupu 03 operačního zesilovače 13 nenaintegruje kladné napětí větší než je Zenerovo napětí druhé Zenerovy diody 10. Potom vznikne na výstupní svorce 16 malé kladné napětí a protože je tento výstup připojen přes zpětnovazební odpor 5 na neinvertující vstup 02 operačního zesilovače 13 jako silná kladná zpětná vazba, přejde výstup 03 operačního zesilovače 13 skokem na maximální kladné napětí. Toto napětí je potom i na výstupní svorce 16 a na vstupu výstupního hradla 8. Na výstupu výstupního hradla 8 a tím i na inverzní výstupní svorce 17 je napětí nulové úrovně.

Přejde-li vstupní signál na nulovou úroveň, přejde rychle výstup 03 operačního zesilovače 13 z maximální kladné úrovně na maximální zápornou úroveň. Na výstupní svorce 16 je zase nulová úroveň a na inverzní výstupní svorce 17 horní kladná úroveň. První tlumicí odpor 2 slouží k uzemnění vstupu vstupního hradla 7. První zemnicí odpor 3 a druhý zemnicí odpor 4 slouží k uzemnění vstupů 02, 01 operačního zesilovače 13. Druhý tlumicí odpor slouží k uzemnění vstupu výstupního hradla 8 a oddělovací dioda 12 k napětíovému oddělení vstupu hradla 8 od kladné zpětné vazby operačního zesilovače 13 tvořené zpětnovazebním odporem 5. Toto oddělení je nutné při používání hradel typu DTL.

Vynález se využije při realizaci časových členů logických obvodů, zejména je vhodný pro časový člen řídicí přepínač hvězda - trojúhelník asynchronních motorů.

PŘEDMĚT VYNÁLEZU

Zapojení časového členu s dlouhou časovou konstantou vyznačující se tím, že vstupní svorka (15) je spojena s jedním vývodem prvního tlumicího odporu (2), s jedním vývodem vstupního odporu (1) a se vstupem vstupního hradla (7), jehož výstup je spojen s katodou první Zenerovy diody (9), jejíž anoda je spojena s invertujícím vstupem (01) operačního zesilovače (13), s jedním vývodem druhého zemnicího odporu (4) a s jedním pólem integračního kondenzátoru (14), jehož druhý pól je spojen s výstupem (03) operačního zesilovače (13) a s katodou druhé Zenerovy diody (10), jejíž anoda je spojena s anodou výstupní diody (11), jejíž katoda je spojena s jedním vývodem zpětnovazebního odporu (5), s výstupní svorkou (16) a s anodou oddělovací diody (12), jejíž katoda je spojena s jedním vývodem druhého tlumicího odporu (6) a se vstupem výstupního hradla (8), jehož výstup je spojen s inverzní svorkou (17) zapojení, jehož zemní svorka je spojena s druhým vývodem prvního tlumicího odporu (2), s druhým vývodem druhého zemnicího odporu (4), s druhým vývodem druhého tlumicího odporu (6) a s druhým vývodem prvního tlumicího odporu (3), jehož první vývod je spojen s druhým vývodem vstupního odporu (1), s druhým vývodem zpětnovazebního odporu (5) a s neinvertujícím vstupem (02) operačního zesilovače (13).

1 list výkresu

217942

