

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2013-171966

(P2013-171966A)

(43) 公開日 平成25年9月2日(2013.9.2)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 21/329 (2006.01)	HO 1 L 29/88	S
HO 1 L 29/88 (2006.01)	HO 1 L 29/66	T
HO 1 L 29/66 (2006.01)	HO 3 B 7/08	
HO 3 B 7/08 (2006.01)		

審査請求 未請求 請求項の数 8 O L (全 12 頁)

(21) 出願番号 特願2012-34749 (P2012-34749)
 (22) 出願日 平成24年2月21日 (2012.2.21)

(71) 出願人 000004226
 日本電信電話株式会社
 東京都千代田区大手町二丁目3番1号
 (71) 出願人 304021417
 国立大学法人東京工業大学
 東京都目黒区大岡山2丁目12番1号
 (74) 代理人 100064621
 弁理士 山川 政樹
 (74) 代理人 100098394
 弁理士 山川 茂樹
 (74) 代理人 100153006
 弁理士 小池 勇三
 (72) 発明者 杉山 弘樹
 東京都千代田区大手町二丁目3番1号 日
 本電信電話株式会社内

最終頁に続く

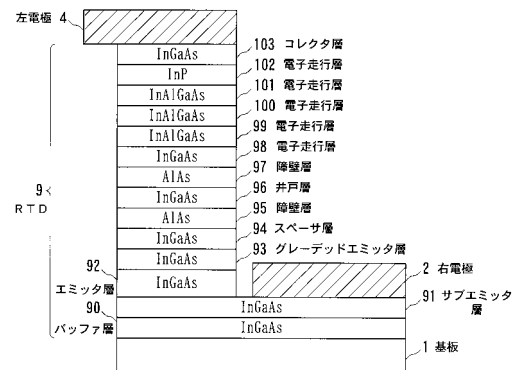
(54) 【発明の名称】 共鳴トンネルダイオードおよびテラヘルツ発振器

(57) 【要約】

【課題】 - Lバレー間散乱を抑圧し、電子走行層中の電子の走行時間を短縮する。

【解決手段】 共鳴トンネルダイオードは、エミッタ層92と、グレーデッドエミッタ層93と、障壁層95と、井戸層96と、障壁層97と、エミッタ層92からグレーデッドエミッタ層93と障壁層95と井戸層96と障壁層97とを経て電子が流れ込む電子走行層と、コレクタ層103とが、基板1上に順次積層された構造からなる。グレーデッドエミッタ層93は、障壁層95に近づくに従ってバンドギャップが段階的に大きくなるような半導体からなる。電子走行層は、障壁層97に近い方から順に、第1の電子走行層98と第2の電子走行層102の少なくとも2層からなり、第2の電子走行層102は、第1の電子走行層98よりも - Lバレー間エネルギー分離が大きい半導体からなる。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

不純物がドーピングされた半導体からなるエミッタ層と、
 不純物がドーピングされた半導体からなるグレーデッドエミッタ層と、
 前記エミッタ層および前記グレーデッドエミッタ層の各層の電子に対して障壁となる第 1 の障壁層と、
 電氣的に中性な半導体からなる井戸層と、
 前記エミッタ層および前記グレーデッドエミッタ層の各層の電子に対して障壁となる第 2 の障壁層と、
 電氣的に中性な半導体からなり、前記エミッタ層から前記グレーデッドエミッタ層と前記第 1 の障壁層と前記井戸層と前記第 2 の障壁層とを経て電子が流れ込む電子走行層と、
 不純物がドーピングされた半導体からなるコレクタ層とが順次積層され、
 前記グレーデッドエミッタ層は、前記第 1 の障壁層に近づくに従ってバンドギャップが段階的に大きくなるような半導体からなり、
 前記電子走行層は、前記第 2 の障壁層に近い方から順に、第 1 の電子走行層と第 2 の電子走行層の少なくとも 2 層からなり、
 前記第 2 の電子走行層は、前記第 1 の電子走行層よりも Γ -L バレー間エネルギー分離が大きい半導体からなることを特徴とする共鳴トンネルダイオード。

【請求項 2】

請求項 1 記載の共鳴トンネルダイオードにおいて、
 前記第 1 の電子走行層は、電氣的に中性な InGaAs からなり、
 前記第 2 の電子走行層は、電氣的に中性な InP からなることを特徴とする共鳴トンネルダイオード。

【請求項 3】

請求項 2 記載の共鳴トンネルダイオードにおいて、
 さらに、前記第 1 の電子走行層と前記第 2 の電子走行層との間に、前記第 1 の電子走行層の Γ バンドと前記第 2 の電子走行層の Γ バンドとの間のエネルギーの Γ バンドを持ち、かつ、前記第 1 の電子走行層の伝導帯と前記第 2 の電子走行層の伝導帯との間のエネルギーの伝導帯を持つ第 3 の電子走行層を備え、
 この第 3 の電子走行層は、電氣的に中性な InAlGaAs または InGaAsP からなることを特徴とする共鳴トンネルダイオード。

【請求項 4】

請求項 3 記載の共鳴トンネルダイオードにおいて、
 前記第 3 の電子走行層として InAlGaAs を用いる場合、前記コレクタ層に近づくに従って Al 組成が高くなり、 Ga 組成が低くなり、
 前記第 3 の電子走行層として InGaAsP を用いる場合、前記コレクタ層に近づくに従って In 組成が高くなり、 Ga 組成が低くなり、 As 組成が低くなり、 P 組成が高くなることを特徴とする共鳴トンネルダイオード。

【請求項 5】

請求項 1 乃至 4 のいずれか 1 項に記載の共鳴トンネルダイオードにおいて、
 前記エミッタ層に負の電圧が印加され、前記コレクタ層に正の電圧が印加される場合において、基板上に前記エミッタ層、前記グレーデッドエミッタ層、前記第 1 の障壁層、前記井戸層、前記第 2 の障壁層、前記電子走行層、前記コレクタ層の順に積層されることを特徴とする共鳴トンネルダイオード。

【請求項 6】

請求項 1 乃至 4 のいずれか 1 項に記載の共鳴トンネルダイオードにおいて、
 前記エミッタ層に正の電圧が印加され、前記コレクタ層に負の電圧が印加される場合において、基板上に前記コレクタ層、前記電子走行層、前記第 2 の障壁層、前記井戸層、前記第 1 の障壁層、前記グレーデッドエミッタ層、前記エミッタ層の順に積層されることを特徴とする共鳴トンネルダイオード。

【請求項 7】

請求項 1 乃至 6 のいずれか 1 項に記載の共鳴トンネルダイオードにおいて、
さらに、前記エミッタ層の外側に前記エミッタ層と接するように積層され、前記エミッタ層および前記コレクタ層と同じ導電型を示す不純物で、かつ前記エミッタ層よりも高い濃度の不純物がドーパされた半導体からなるサブエミッタ層を備えることを特徴とする共鳴トンネルダイオード。

【請求項 8】

請求項 1 乃至 7 のいずれか 1 項に記載の共鳴トンネルダイオードと、
この共鳴トンネルダイオードに接続された共振器であるスロットアンテナと、
前記共鳴トンネルダイオードのエミッタ層とコレクタ層との間にバイアス電圧を印加する電源とからなることを特徴とするテラヘルツ発振器。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、テラヘルツ周波数帯の光源となる発振素子を構成する共鳴トンネルダイオードの層構造、および共鳴トンネルダイオードを使用したテラヘルツ発振器に関するものである。

【背景技術】

【0002】

100 GHz から 10 THz にあるテラヘルツ周波数帯は、電子デバイスの動作周波数の上限に近く、簡便に利用可能な小型の光源が無かったことから、これまで特殊な計測・分析、電波天文学等に利用が限られていた。室温で動作する小型のテラヘルツ周波数帯光源は、イメージングによるセキュリティ技術、短距離大容量の無線通信技術への応用等、幅広い分野への応用が期待されることから、その実現が望まれている。

20

【0003】

微分負性抵抗を有する共鳴トンネルダイオード (Resonant Tunneling Diode: 以下、RTD) は、電子が走行する際の短いトンネル時間と短い空乏層 (電子走行層) 走行時間、高電流密度と小さい寄生容量がもたらす短い充電時間により、テラヘルツ周波数帯の発振が可能であることから、室温動作する小型のテラヘルツ光源として期待されている。その中でも InP 基板上に積層した InGaAs 層、AlAs 層からなる RTD は、InGaAs と AlAs 間の大きな伝導帯バンド不連続により室温において比較的大きな微分負性抵抗を得ることが可能であり、優れた発振特性をもたらす。

30

【0004】

RTD は、電流 - 電圧特性 (以下、I - V 特性) における微分負性抵抗領域において発振動作する。RTD の I - V 特性を特徴づけるパラメータとして、ピーク電流密度 J_p と、ピーク電圧 V_p と、バレー電流密度と呼ばれる微分負性抵抗領域の電流密度極小値 J_v 等がある。

発明者らは、これまでに InP 基板上に積層した InGaAs 層、AlAs 層からなる RTD、特に $1 \times 10^6 \text{ A/cm}^2$ を上回る高いピーク電流密度 J_p を有する RTD を用いた発振器によって、831 GHz の室温基本波発振を実現した (非特許文献 1 参照)。

40

【0005】

発明者らは、前記非特許文献 1 において、理論的に予想される発振周波数よりも実験的に得られた発振周波数が低くなることを見出した。そして、実験において発振周波数の上昇を制限している理由は、電子走行層を走行する際の Γ - L バレー間散乱による電子の走行速度低下であると考察した。

【0006】

最近、発明者らは、同じく InP 基板上に積層された InGaAs 層、AlAs 層からなる RTD を用いた発振器によって、前記の Γ - L バレー間散乱による電子速度の低下を抑制するために、階段状のポテンシャルを有するエミッタおよびスペーサからなる、グレーデッドエミッタ構造を適用することによって、低 V_p 化、つまり発振器の低電圧動作化

50

を実現し、低電圧動作に伴う電子走行時間の短縮により、室温において1.04 THzまでの基本波発振を向上させることに成功した（非特許文献2参照）。

このように1 THzを超える高い周波数における室温発振が従来のRTDによって実現されているが、テラヘルツ周波数帯の光源として用いるために、さらなる発振周波数の向上が望まれている。

【先行技術文献】

【非特許文献】

【0007】

【非特許文献1】Safumi Suzuki, Atsushi Teranishi, Kensuke Hinata, Masahiro Asada, Hiroki Sugiyama, and Haruki Yokoyama, "Fundamental Oscillation of up to 831 GHz in GaInAs/AlAs Resonant Tunneling Diode", Applied Physics Express 2, 社団法人応用物理学会, 054501, 2009年4月17日 10

【非特許文献2】Safumi Suzuki, Masahiro Asada, Atsushi Teranishi, Hiroki Sugiyama, and Haruki Yokoyama, "Fundamental oscillation of resonant tunneling diodes above 1 THz at room temperature", Applied Physics Letter 97, 242102, 2010年12月13日

【発明の概要】

【発明が解決しようとする課題】

【0008】

前記のようにRTDを高速動作させるため、従来は、電子が電子走行層を走行する際に起こる - Lバレー間散乱を抑圧するためのグレーデッドエミッタ構造により走行層の低電圧化を行ったが、 - Lバレー間散乱を完全に抑制することは出来なかった。 20

【0009】

- Lバレー間散乱は、バンドとLバンド間のエネルギー分離が大きいほど起こりにくくなり、電子は弾道的に走行しやすくなる。

【0010】

本発明は、上記課題を解決するためになされたもので、 - Lバレー間散乱を抑圧し、電子走行層中の電子の走行時間を短縮することを目的とする。

【課題を解決するための手段】

【0011】

本発明の共鳴トンネルダイオードは、不純物がドーブされた半導体からなるエミッタ層と、不純物がドーブされた半導体からなるグレーデッドエミッタ層と、前記エミッタ層および前記グレーデッドエミッタ層の各層の電子に対して障壁となる第1の障壁層と、電気的に中性な半導体からなる井戸層と、前記エミッタ層および前記グレーデッドエミッタ層の各層の電子に対して障壁となる第2の障壁層と、電気的に中性な半導体からなり、前記エミッタ層から前記グレーデッドエミッタ層と前記第1の障壁層と前記井戸層と前記第2の障壁層とを経て電子が流れ込む電子走行層と、不純物がドーブされた半導体からなるコレクタ層とが順次積層され、前記グレーデッドエミッタ層は、前記第1の障壁層に近づくに従ってバンドギャップが段階的に大きくなるような半導体からなり、前記電子走行層は、前記第2の障壁層に近い方から順に、第1の電子走行層と第2の電子走行層の少なくとも2層からなり、前記第2の電子走行層は、前記第1の電子走行層よりも - Lバレー間エネルギー分離が大きい半導体からなることを特徴とするものである。 40

【0012】

また、本発明の共鳴トンネルダイオードの1構成例において、前記第1の電子走行層は、電気的に中性なInGaAsからなり、前記第2の電子走行層は、電気的に中性なInPからなることを特徴とするものである。

また、本発明の共鳴トンネルダイオードの1構成例は、さらに、前記第1の電子走行層と前記第2の電子走行層との間に、前記第1の電子走行層のバンドと前記第2の電子走行層のバンドとの間のエネルギーのバンドを持ち、かつ、前記第1の電子走行層の伝導帯と前記第2の電子走行層の伝導帯との間のエネルギーの伝導帯を持つ第3の電子走行 50

層を備え、この第3の電子走行層は、電氣的に中性なInAlGaAsまたはInGaAsPからなることを特徴とするものである。

また、本発明の共鳴トンネルダイオードの1構成例は、前記第3の電子走行層としてInAlGaAsを用いる場合、前記コレクタ層に近づくに従ってAl組成が高くなり、Ga組成が低くなり、前記第3の電子走行層としてInGaAsPを用いる場合、前記コレクタ層に近づくに従ってIn組成が高くなり、Ga組成が低くなり、As組成が低くなり、P組成が高くなることを特徴とするものである。

【0013】

また、本発明の共鳴トンネルダイオードの1構成例は、前記エミッタ層に負の電圧が印加され、前記コレクタ層に正の電圧が印加される場合において、基板上に前記エミッタ層、前記グレーデッドエミッタ層、前記第1の障壁層、前記井戸層、前記第2の障壁層、前記電子走行層、前記コレクタ層の順に積層されることを特徴とするものである。

また、本発明の共鳴トンネルダイオードの1構成例は、前記エミッタ層に正の電圧が印加され、前記コレクタ層に負の電圧が印加される場合において、基板上に前記コレクタ層、前記電子走行層、前記第2の障壁層、前記井戸層、前記第1の障壁層、前記グレーデッドエミッタ層、前記エミッタ層の順に積層されることを特徴とするものである。

また、本発明の共鳴トンネルダイオードの1構成例は、さらに、前記エミッタ層の外側に前記エミッタ層と接するように積層され、前記エミッタ層および前記コレクタ層と同じ導電型を示す不純物で、かつ前記エミッタ層よりも高い濃度の不純物がドーピングされた半導体からなるサブエミッタ層を備えることを特徴とするものである。

【0014】

また、本発明のテラヘルツ発振器は、共鳴トンネルダイオードと、この共鳴トンネルダイオードに接続された共振器であるスロットアンテナと、前記共鳴トンネルダイオードのエミッタ層とコレクタ層との間にバイアス電圧を印加する電源とからなることを特徴とするものである。

【発明の効果】

【0015】

本発明によれば、電子走行層を、第2の障壁層に近い方から順に、第1の電子走行層と第2の電子走行層の少なくとも2層から構成し、第2の電子走行層を、第1の電子走行層よりもLバレー間エネルギー分離が大きい半導体で構成することにより、Lバレー間散乱を抑圧することが可能となり、電子走行層中の電子の走行時間を低減することができる。その結果、本発明では、テラヘルツ周波数帯での高い発振周波数を持つ発振器を実現することができる。

【図面の簡単な説明】

【0016】

【図1】本発明の第1の実施の形態に係る共鳴トンネルダイオードの構造を示す断面図である。

【図2】本発明の第2の実施の形態に係る共鳴トンネルダイオードの構造を示す断面図である。

【図3】本発明の第2の実施の形態に係るテラヘルツ発振器の構造を示す斜視図である。

【図4】本発明の第2の実施の形態に係るテラヘルツ発振器の分解斜視図である。

【図5】本発明の第2の実施の形態に係るテラヘルツ発振器の等価回路図である。

【図6】本発明の第2の実施の形態に係る共鳴トンネルダイオードの発振器動作点バイアス電圧における伝導帯バンドプロファイルを計算した結果を示す図である。

【図7】比較用の共鳴トンネルダイオードの発振器動作点バイアス電圧における伝導帯バンドプロファイルを計算した結果を示す図である。

【発明を実施するための形態】

【0017】

[第1の実施の形態]

以下、本発明の実施の形態について図面を参照して説明する。図1は本発明の第1の実

10

20

30

40

50

施の形態に係る R T D の構造を示す断面図である。本実施の形態の R T D 2 0 は、電氣的に中性な半導体からなるバッファ層 2 2 と、不純物がドーブされた半導体からなるサブエミッタ層 2 3 と、不純物がドーブされた半導体からなるエミッタ層 2 4 と、不純物がドーブされ、後述する障壁層に近づくに従ってバンドギャップが段階的に大きくなるような階段状バンド構造をもつ半導体からなるグレーデッドエミッタ層 2 5 と、電氣的に中性な半導体からなるスペーサ層 2 6 と、サブエミッタ層 2 3、エミッタ層 2 4、グレーデッドエミッタ層 2 5 およびスペーサ層 2 6 の各層の電子に対して障壁となる障壁層 2 7 と、電氣的に中性な半導体からなる井戸層 2 8 と、サブエミッタ層 2 3、エミッタ層 2 4、グレーデッドエミッタ層 2 5 およびスペーサ層 2 6 の各層の電子に対して障壁となる障壁層 2 9 と、電氣的に中性な半導体からなり、サブエミッタ層 2 3 からエミッタ層 2 4 とグレーデッドエミッタ層 2 5 とスペーサ層 2 6 と障壁層 2 7 と井戸層 2 8 と障壁層 2 9 とを経て電子が流れ込む電子走行層 3 0 と、不純物がドーブされた半導体からなるコレクタ層 3 1 とが、基板 2 1 上に順次積層された構造からなる。

10

【 0 0 1 8 】

R T D 2 0 は、下側に位置する右電極 3 2 と上側に位置する左電極 3 3 にオーミックに接続される構造となっている。サブエミッタ層 2 3 とコレクタ層 3 1 は、右電極 3 2 と左電極 3 3 のオーミック接触抵抗を小さくし、またそれぞれ右電極 3 2 からエミッタ層 2 4 までの寄生抵抗成分、左電極 3 3 からコレクタ層 3 1 までの寄生抵抗成分を小さくすることで、素子全体の寄生抵抗成分を小さくする役目を果たす。

20

【 0 0 1 9 】

本実施の形態では、電子走行層 3 0 の組成を層中で段階的に変化させることにより、障壁層 2 9 にヘテロ接合している電子走行層 3 0 の伝導帯の電子から見たポテンシャルを変化させ、障壁層 2 9 との接合面での電子走行層 3 0 のポテンシャルがコレクタ層 3 1 のポテンシャルよりも低く、コレクタ層 3 1 に近づくに従ってポテンシャルがコレクタ層 3 1 のポテンシャルに近づき、 Γ -L バレー間エネルギー分離が段階的に大きくなるような構造としている。このような構造により、本実施の形態では、 Γ -L バレー間散乱の抑圧が可能となり、電子走行層中の電子の走行時間を低減することができるので、テラヘルツ発振器の高周波化を実現することができる。

【 0 0 2 0 】

また、本実施の形態では、グレーデッドエミッタ層 2 5 の組成を層中で変化させることにより、グレーデッドエミッタ層 2 5 の伝導帯の電子から見たポテンシャルを変化させ、障壁層 2 7 に近づくに従ってグレーデッドエミッタ層 2 5 のポテンシャルが高くなりバンドギャップが段階的に大きくなるような構造としている。このような構造により、本実施の形態では、バイアス電圧を低下させやすくすることができる。その結果、本実施の形態では、低バイアス電圧化により R T D の消費電力を低減することが可能となる。

30

【 0 0 2 1 】

[第 2 の実施の形態]

次に、本発明の第 2 の実施の形態について説明する。本実施の形態は、第 1 の実施の形態で説明した R T D の具体例を示すものである。図 2 は本実施の形態に係る R T D の構造を示す断面図である。本実施の形態の R T D 9 は、アンダーインジウムガリウムヒ素 ($u n - I n_{0.53} G a_{0.47} A s$) からなるバッファ層 9 0 と、 n 型インジウムガリウムヒ素 ($n - I n_{0.53} G a_{0.47} A s$) からなるサブエミッタ層 9 1 と、 n 型インジウムガリウムヒ素 ($n - I n_{0.53} G a_{0.47} A s$) からなるエミッタ層 9 2 と、 n 型インジウムガリウムヒ素 ($n - I n_{0.51} G a_{0.49} A s$ および $n - I n_{0.49} G a_{0.51} A s$) からなるグレーデッドエミッタ層 9 3 と、アンダーインジウムガリウムヒ素 ($u n - I n_{0.47} G a_{0.53} A s$) からなるスペーサ層 9 4 と、アルミニウムヒ素 ($A l A s$) からなる障壁層 9 5 と、アンダーインジウムガリウムヒ素 ($u n - I n_{0.8} G a_{0.2} A s$) からなる井戸層 9 6 と、アルミニウムヒ素 ($A l A s$) からなる障壁層 9 7 と、アンダーインジウムガリウムヒ素 ($u n - I n_{0.53} G a_{0.47} A s$) からなる電子走行層 9 8 と、アンダーインジウムアルミニウムガリウムヒ素 ($u n - I n_{0.53} A l_{0.05} G a_{0.42} A s$) からなる電子走行層 9

40

50

9と、アンドープインジウムアルミニウムガリウムヒ素 ($un - In_{0.53}Al_{0.1}Ga_{0.37}As$) からなる電子走行層100と、アンドープインジウムアルミニウムガリウムヒ素 ($un - In_{0.53}Al_{0.15}Ga_{0.32}As$) からなる電子走行層101と、アンドープインジウム燐 ($un - InP$) からなる電子走行層102と、n型インジウムガリウムヒ素 ($n - In_{0.7}Ga_{0.3}As$ および $n - In_{0.53}Ga_{0.47}As$) からなるコレクタ層103とが、基板1上に順次積層された構造からなる。

【0022】

RTD9は、下側に位置する右電極2と上側に位置する左電極4にオーミックに接続される構造となっている。サブエミッタ層91とコレクタ層103は、右電極2と左電極4のオーミック接触抵抗を小さくし、またそれぞれ右電極2からエミッタ層92までの寄生抵抗成分、左電極4からコレクタ層103までの寄生抵抗成分を小さくすることで、素子全体の寄生抵抗成分を小さくする役目を果たす。

【0023】

バッファ層90、サブエミッタ層91、エミッタ層92、グレーデッドエミッタ層93、スペーサ層94、障壁層95、井戸層96、障壁層97、電子走行層98、電子走行層99、電子走行層100、電子走行層101、電子走行層102、コレクタ層103の厚さは、それぞれ200nm、400nm、20nm、5nm、2nm、1.2nm、4.5nm、1.2nm、2.5nm、2.5nm、2.5nm、2.5nm、15nm、23nmである。InPからなる電子走行層102の厚さは、全電子走行層98~102の厚さの1/2以上とすればよい。グレーデッドエミッタ層93は、基板1に近い方から順に、厚さ2.5nmの $n - In_{0.51}Ga_{0.49}As$ と厚さ2.5nmの $n - In_{0.49}Ga_{0.51}As$ の2層からなる。コレクタ層103は、基板1に近い方から順に、厚さ15nmの $n - In_{0.53}Ga_{0.47}As$ と厚さ8nmの $n - In_{0.7}Ga_{0.3}As$ の2層からなる。

【0024】

サブエミッタ層91のドーパントはSiで、ドーピング濃度は約 $2 \times 10^{19} \text{ cm}^{-3}$ 、エミッタ層92とグレーデッドエミッタ層93のドーパントはSiで、ドーピング濃度は約 $3 \times 10^{18} \text{ cm}^{-3}$ 、コレクタ層103のドーパントはSiで、ドーピング濃度は約 $2 \times 10^{19} \text{ cm}^{-3}$ である。

【0025】

次に、本実施の形態のRTD9を用いたテラヘルツ発振器について説明する。図3は本実施の形態に係るテラヘルツ発振器の構造を示す斜視図である。図3に示すテラヘルツ発振器では、インジウム燐 (InP) からなる基板1上に、金 (Au)、パラジウム (Pd)、またはチタン (Ti) 等で作製される右電極2が積層されている。同じく金、パラジウムまたはチタンからなる左電極4は、酸化シリコンからなる絶縁体3を挟んで右電極2と対向するように積層されている。

【0026】

左電極4には、右電極2と絶縁体3を介して重なっている部分の中央部に2箇所の凹部5, 6が形成されており、この2つの凹部5, 6に挟まれた箇所に凸部7が形成されている。さらに、この凸部7の先端に突起部8が形成され、この突起部8の下側に右電極2と挟まれるようにしてRTD9が配置されている。右電極2と左電極4には、直流電源11が接続されるとともに、寄生発振を防止するための抵抗10が接続されている。

【0027】

この右電極2と左電極4とからスロットアンテナが形成されている。右電極2と左電極4とは、絶縁体3によって高周波的に短絡されると共に、直流的に遮断されるように形成されている。凹部5, 6の深さ (図3のD) は4μm程度、凸部7の幅 (図3のW) は6μm程度が好ましいが、このサイズはこれに限定されるものではなく、発振する高周波の周波数に応じて設計上適宜設定されるものである。

【0028】

図4は本実施の形態のテラヘルツ発振器の分解斜視図である。図4に示すように、右電極2と、絶縁体3と、左電極4と、RTD9とが基板1上に積層されてテラヘルツ発振器

10

20

30

40

50

が構成される。

図5は本実施の形態のテラヘルツ発振器の等価回路図である。図5において、 G_{RTD} はRTD9の抵抗成分、 G_{ANT} はスロットアンテナの抵抗成分、 C_{RTD} はRTD9のキャパシタンス成分、 C_{ANT} はスロットアンテナのキャパシタンス成分、 L はスロットアンテナのインダクタンス成分である。

【0029】

スロットアンテナは、共振器と電磁波の放射アンテナとを兼ねている。図3、図5に示したように、テラヘルツ発振器に対して直流電源11からバイアス電圧を供給すると、基板1に対して上方向と下方向の2方向に電磁波が放射される。このとき、テラヘルツ発振器の発振周波数 f は、 $1 / [2 \{ L (C_{RTD} + C_{ANT}) \}^{1/2}]$ となる。

10

【0030】

次に、本実施の形態のRTD9とテラヘルツ発振器の特性について説明する。図2に示した構造を有するRTD9の試料Aのパラメータの値を表1に示す。なお、比較用の試料として、電子走行層99~102を省いた試料Bのパラメータも示す。

【0031】

【表1】

	A	B
電子走行層98の厚さ [nm]	2.5	25
電子走行層99の厚さ [nm]	2.5	0
電子走行層100の厚さ [nm]	2.5	0
電子走行層101の厚さ [nm]	2.5	0
電子走行層102の厚さ [nm]	15	0

20

【0032】

図6は、図2に示したRTD構造を有する試料Aの発振器としての動作電圧付近での伝導帯バンドプロファイルを計算した結果を示す図、図7は、同様に試料Bの発振器としての動作電圧付近での伝導帯バンドプロファイルを計算した結果を示す図である。電子走行層については、Lバンドプロファイルも併せて示している。なお、表1から明らかのように、図6における電子走行層とは、電子走行層98~102であり、図7における電子走行層とは、電子走行層98であることは言うまでもない。図6、図7の横軸は基板表面を原点とした層構造の厚さ、縦軸はエネルギーである。ここでは、基板側のサブエミッタ層91に負の電圧を印加し、コレクタ層103に正の電圧を印加した状態を示している。エミッタ層92側のバンドが平坦な領域とコレクタ層103側のバンドが平坦な領域とのエネルギー差が、印加バイアス電圧に対応する。

30

40

【0033】

図7に示した比較用の試料Bよりも図6に示した本実施の形態の試料Aの方が、電子走行層102を形成するInPによって電子走行層のLバレー間エネルギー分離が大きくなっていることが分かる。

【0034】

以上のように、本実施の形態では、RTDにおいて、電子走行層を、電子走行層98~102の5層で構成し、うち電子走行層102をLバレー間エネルギー分離の大きいInPで構成することにより、Lバレー間散乱の抑圧が可能となり、電子走行層中の電子の走行時間を低減することができるので、テラヘルツ発振器の高周波化を実現することができる。

50

【0035】

なお、本実施の形態では、電子が基板側から表面側に流れるバイアス極性を想定し、グレーデッドエミッタ層93を二重障壁部分よりも基板側に設置し、電子走行層98~102を二重障壁部分よりも表面側に設置した。電子が表面側から基板側に流れるバイアス極性、つまりサブエミッタ層91に正の電圧を印加し、コレクタ層103に負の電圧を印加する極性を想定する場合には、グレーデッドエミッタ層93を二重障壁部分よりも表面側に設置し、電子走行層98~102を二重障壁部分よりも基板側に設ければ良い。つまり、図2において、エミッタ層92から電子走行層102までの構造の上下を反転させた構造を用いても、本実施の形態と同様の効果を得ることができる。

【0036】

なお、本実施の形態では、電子走行層99~101をInGaAlAsによって構成したが、これらの層を構成する材料はこの限りではない。電子走行層99~101は、 $In_{0.53}Ga_{0.47}As$ からなる電子走行層98のバンドとInPからなる電子走行層102のバンドとの間のエネルギーのバンドを持ち、かつ、電子走行層98の伝導帯と電子走行層102の伝導帯との間のエネルギーの伝導帯を持つ層であればよい。具体的には、例えばInGaAsPを電子走行層99~101として用いても良い。例えば、電子走行層99を $In_{0.58}Ga_{0.42}As_{0.9}P_{0.1}$ によって構成し、電子走行層100を $In_{0.68}Ga_{0.32}As_{0.7}P_{0.3}$ によって構成し、電子走行層101を $In_{0.79}Ga_{0.21}As_{0.45}P_{0.55}$ によって構成しても、本実施の形態と同様の効果が期待できる。

【0037】

また、本実施の形態では、電子走行層を、電子走行層98~102の5層で構成したが、電子走行層99~101を省いてもよく、電子走行層98と102の少なくとも2層があればよい。

【産業上の利用可能性】

【0038】

本発明は、共鳴トンネルダイオード、および共鳴トンネルダイオードを使用したテラヘルツ発振器に適用することができる。

【符号の説明】

【0039】

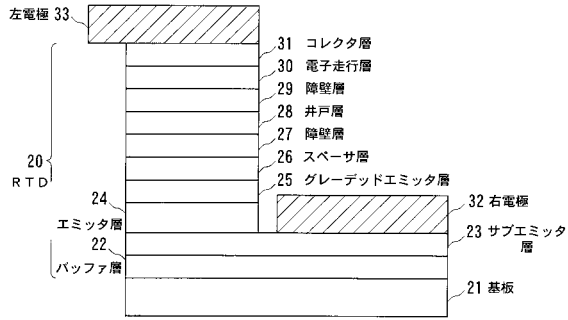
1, 21...基板、2, 32...右電極、3...絶縁体、4, 33...左電極、5, 6...凹部、7...凸部、8...突起部、9, 20...共鳴トンネルダイオード、10...抵抗、11...直流電源、22, 90...バッファ層、23, 91...サブエミッタ層、24, 92...エミッタ層、25, 93...グレーデッドエミッタ層、26, 94...スペーサ層、27, 29, 95, 97...障壁層、28, 96...井戸層、30, 98~102...電子走行層、31, 103...コレクタ層。

10

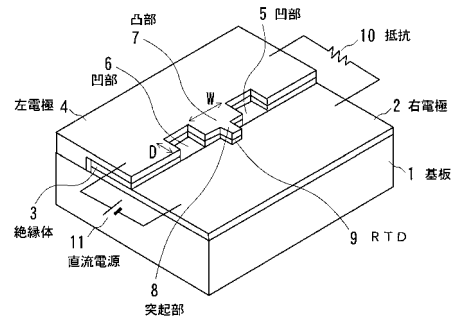
20

30

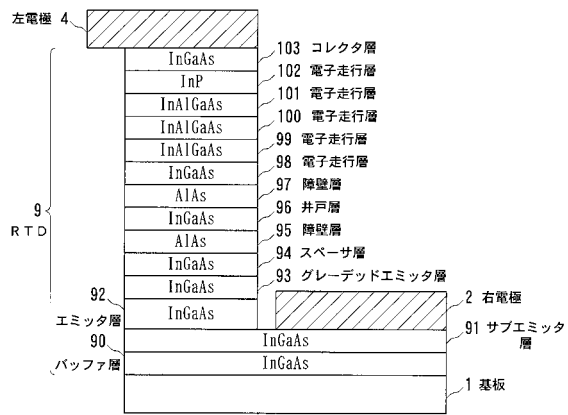
【 図 1 】



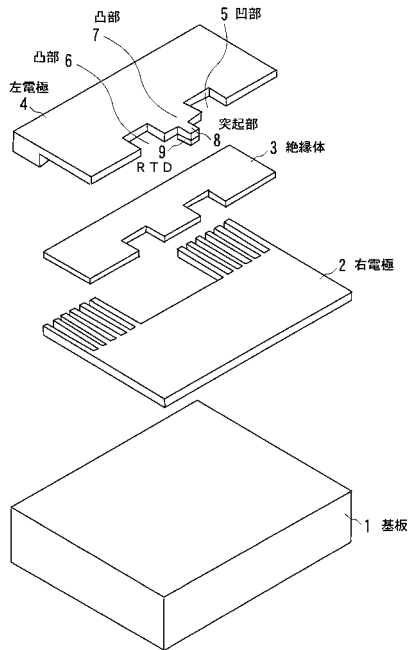
【 図 3 】



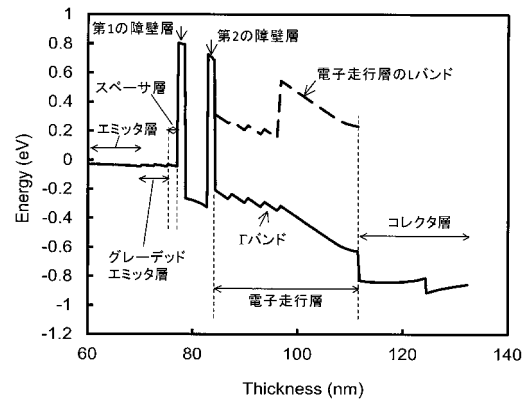
【 図 2 】



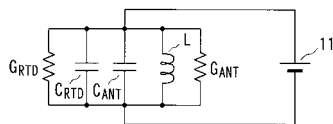
【 図 4 】



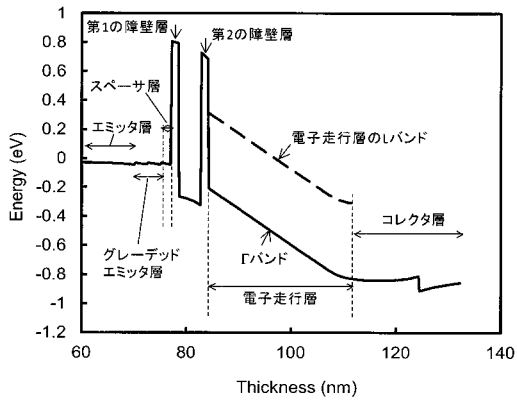
【 図 6 】



【 図 5 】



【 図 7 】



フロントページの続き

- (72)発明者 鈴木 左文
東京都目黒区大岡山 2 - 1 2 - 1 国立大学法人東京工業大学内
- (72)発明者 浅田 雅洋
東京都目黒区大岡山 2 - 1 2 - 1 国立大学法人東京工業大学内