(19)日本国特許庁(JP)　(12)公表特許公報(A)　(11)特許出願公表番号
特表2004-507109
(P2004-507109A)
(43)公表日　平成16年3月4日(2004.3.4)

(51)Int.Cl.[7]	F I			テーマコード（参考）
H01L 21/304	H01L	21/304	622P	3C049
B24B 1/00	H01L	21/304	622F	3C058
B24B 37/04	B24B	1/00	A	
	B24B	37/04	K	

審査請求 未請求　予備審査請求 未請求　（全 47 頁）

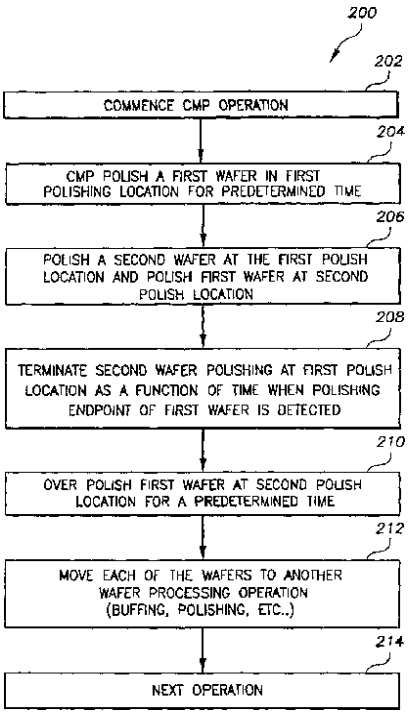
(21)出願番号　特願2002-521350(P2002-521350)
(86)(22)出願日　平成13年8月20日(2001.8.20)
(85)翻訳文提出日　平成14年4月23日(2002.4.23)
(86)国際出願番号　PCT/EP2001/009648
(87)国際公開番号　WO2002/017381
(87)国際公開日　平成14年2月28日(2002.2.28)
(31)優先権主張番号　09/645,735
(32)優先日　平成12年8月24日(2000.8.24)
(33)優先権主張国　米国(US)
(81)指定国　EP(AT,BE,CH,CY,DE,DK,ES,FI,FR,GB,GR,IE,IT,LU,MC,NL,PT,SE,TR),CN,JP,KR

(71)出願人　590000248
コーニンクレッカ　フィリップス　エレクトロニクス　エヌ　ヴィ
Koninklijke Philips Electronics N.V.
オランダ国　5621　ベーアー　アインドーフェン　フルーネヴァウツウェッハ　1
Groenewoudseweg 1, 5621 BA Eindhoven, The Netherlands
(74)代理人　100075812
弁理士　吉武　賢次
(74)代理人　100088889
弁理士　橋谷　英俊

最終頁に続く

(54)【発明の名称】連続する多段研磨処理におけるウェーハの損傷防止方法

(57)【要約】
多段研磨作業においてウェーハ上の残留物の乾燥を防止するための方法は、ウェーハ処理のスループットを向上させるとともに、CMP作業で使用される研磨パッドの耐用年数を延ばす。この方法は、ウェーハにおける第１の研磨作業に続く第２の研磨工程で研磨されるウェーハの研磨終点を検出する工程を含む。終点検出によって、第１の研磨作業における他のウェーハの研磨を終了し、第２の研磨作業において先のウェーハにオーバーポリッシングを施す。所定時間後、第２の研磨作業における先のウェーハのオーバーポリッシングが終了する。最後に、各ウェーハは、研磨作業またはバフ研磨作業を含み得る次の処理作業へと移動される。本発明の１つの利点は、同じ研磨パッドに関して全体の処理時間が増え、これによって、プラテンパッドの変更の間に非常に多くのウェーハを研磨することができるため、プラテンパッドの変更の間にプラテンパッド全体を最大限に使用することができるという点である。



【特許請求の範囲】
【請求項１】
連続する多段研磨作業においてウェーハ上の残留物の乾燥を防止する方法において、
第１のウェーハ（１１４）の第１の研磨作業に続く第２の研磨作業において研磨される第１のウェーハ（１１４）の研磨終点を検出し、
第１の研磨作業における第２のウェーハ（１１０）の研磨を終了し、第２の研磨作業において第１のウェーハにオーバーポリッシングを行ない、
第２の研磨作業における第１のウェーハ（１１４）のオーバーポリッシングを終了し、
各ウェーハ（１１４，１１０）を次のウェーハ処理作業へと移動する、
ウェーハ上の残留物の乾燥を防止する方法。
【請求項２】
第１の研磨作業における第２のウェーハ（１１０）の研磨時間と、第２の研磨作業における第１のウェーハ（１１４）の終点までの研磨時間とは、ほぼ等しい請求項１に記載の方法。
【請求項３】
研磨終点の検出は、第１のウェーハ（１１４）の表面上の膜厚を決定することを含む請求項１に記載の方法。
【請求項４】
研磨終点の検出は、検出装置（１１８，１２０）からの終点トレースの解析を含む請求項１に記載の方法。
【請求項５】
研磨終点の検出は、検出装置（１１８，１２０）からの干渉分光曲線の解析を含む請求項１に記載の方法。
【請求項６】
研磨終点の検出は、第１のウェーハ（１１４）の表面から反射されるレーザビームの解析を含む請求項１に記載の方法。
【請求項７】
第２の研磨作業における第１のウェーハ（１１４）のオーバーポリッシングは、所定の時間にわたって行なわれる請求項１に記載の方法。
【請求項８】
所定の時間にわたって行なわれる第１のウェーハ（１１４）のオーバーポリッシングは、第１の研磨作業における第２のウェーハ（１１０）を次の研磨作業へと移動する準備を十分に行なえる時間を含んでいる請求項７に記載の方法。
【請求項９】
次の作業への各ウェーハ（１１４，１１０）の移動は、次に続く研磨作業を含んでいる請求項１に記載の方法。
【請求項１０】
次の作業への各ウェーハ（１１４，１１０）の移動は、次に続くバフ研磨作業を含んでいる請求項１に記載の方法。
【請求項１１】
第１の研磨作業における第２のウェーハ（１１０）の研磨の終了は、第２の研磨作業における第１のウェーハ（１１４）の研磨の終点時間に応じてなされる請求項１に記載の方法。
【請求項１２】
多段研磨作業においてウェーハ上の残留物の乾燥を防止する方法において、
第１の研磨位置にある第２のウェーハ（１１０）と第２の研磨位置にある第１のウェーハ（１１４）とを同時に研磨し、
第２の研磨位置にある第１のウェーハ（１１４）の研磨終点が検出される時間に応じて、
第１の研磨位置にある第２のウェーハ（１１０）の研磨を終了し、
第２の研磨位置にある第１のウェーハ（１１４）を所定時間だけオーバーポリッシングす

る、
ウェーハ上の残留物の乾燥を防止する方法。
【請求項１３】
同時に研磨する前に、第１の研磨位置で第１のウェーハ（１１４）を所定時間だけ研磨する工程を更に含む請求項１２に記載の方法
【請求項１４】
連続する多段研磨作業においてウェーハ上の残留物の乾燥を防止する装置において、
第１の研磨位置（１０８）にある第２のウェーハ（１１０）と第２の研磨位置（１１２）にある第１のウェーハ（１１４）とを同時に研磨する研磨手段（１０８，１１２，１２０）と、
第２の研磨位置（１１２）にある第１のウェーハ（１１４）の研磨終点が検出される時間に応じて、第１の研磨位置（１０８）にある第２のウェーハ（１１０）の研磨を終了する終了手段（１２０）と、
第２の研磨位置（１１２）にある第１のウェーハ（１１４）を所定時間だけオーバーポリッシングするオーバーポリッシング手段（１１２）と、
を備えている、ウェーハ上の残留物の乾燥を防止する装置。
【請求項１５】
複合研磨パッド装置におけるウェーハ研磨パッドの耐用年数を延ばす方法において、
少なくとも第１および第２の研磨パッド（１０４Ａ，１０２Ａ）を用意し、
第１の研磨パット（１０４Ａ）を用いて第２のウェーハ（１１０）を研磨するとともに、
第２の研磨パット（１０２Ａ）を用いて第１のウェーハ（１１４）を研磨し、
第２のウェーハ（１１０）における研磨終点の検出に基づいて、第１の研磨パッド（１０４Ａ）を用いた第２のウェーハ（１１０）の研磨を終了して、第２の研磨パッド（１０２Ａ）を用いた第１のウェーハ（１１４）のオーバーポリッシングを行ない、
第２の研磨パッド（１０２Ａ）による第１のウェーハのオーバーポリッシングを終了し、
各ウェーハ（１１０，１１４）を次のウェーハ処理作業へと移動する、
ウェーハ研磨パッドの耐用年数を延ばす方法。
【請求項１６】
第１の研磨パッド（１０４Ａ）を用いて第１のウェーハ（１１４）を所定時間だけ研磨する工程を更に含む請求項１５に記載の方法。
【請求項１７】
第２の研磨パッド（１０２Ａ）を用いたオーバーポリッシング工程は所定時間続けられる請求項１６に記載の方法。
【請求項１８】
第１の研磨パッド（１０４Ａ）を用いた研磨時間と、第２の研磨パッド（１０２Ａ）を用いた終点までの研磨時間とは、ほぼ等しい請求項１７に記載の方法。
【請求項１９】
少なくとも２つの研磨パッド（１０２Ａ，１０４Ａ）間での累積磨耗時間の差を追従する工程を更に含む請求項１５に記載の方法。
【請求項２０】
研磨終点を検出する工程は、検出装置（１２０）からの終点トレースの解析を含んでいる請求項１５に記載の方法。
【発明の詳細な説明】
【０００１】
本発明は、一般的に、半導体デバイスおよびそれらの製造方法に関するものであり、特に、研磨処理におけるウェーハの損傷防止方法に関するものである。
【０００２】
半導体産業は、消費者に利用可能な多くの製品で使用できる多数のデバイスを製造している。これらのデバイスは、半導体基板材料上に実装されるマイクロプロセッサを含んでいる。基板材料は、大抵の場合、一般にウェーハと呼ばれる薄い断片に形成されるシリコン

から成る。そのようなウェーハ上には、様々な電子回路部品が実装される。この場合、ウェーハは、複数のダイまたはチップに分割され、これらのそれぞれは多くの回路部品を有している。

【０００３】

製造プロセスの様々なポイントで、ウェーハは、その上に半導体デバイスの電子回路部品を配置するための平面を形成する処理を必要とする場合がある。そのような処理は、ウェーハの表面を損傷させることなく所望の基板平面を形成する高度の制御を行なわなければならない。平坦な基板平面を得るために、種々の研磨方法が使用される。化学機械研磨法（ＣＭＰ）は、ウェーハ処理産業で広く使用される方法の１つである。

【０００４】

ＣＭＰは、研磨パッドを保持するための１または複数のプラテンと、ウェーハを保持するための複数のヘッドとを有する研磨装置上で行なわれる。研磨パッドは微粒子スラリーを有しており、この微粒子スラリーは、プラテンおよびパッドが回転する時に、研磨ヘッドによりパッドに押し付けられるウェーハを研磨する。例えばアプライド・マテリアルズ・ミラ（Ａｐｐｌｉｅｄ Ｍａｔｅｒｉａｌｓ Ｍｉｒｒａ）社（米国、カリフォルニア州、サンタクララ）から市販されているデバイス等の複数の研磨パッドを有する複合プラテンＣＭＰ装置でウェーハが研磨される場合、その特定のウェーハの全体の研磨シーケンスは、同じ研磨ヘッド上で行なわれる。しかしながら、そのヘッドは、異なる研磨プラテンに対して回転される。研磨シーケンスの第１の部分は、１つのプラテン（「プラテン１」）上で行なわれる。研磨シーケンスの第１の部分が終了すると、ヘッドおよびウェーハは、研磨シーケンスの第２の部分のための第２の研磨プラテン（「プラテン２」）へと移動する。最初のウェーハは、研磨シーケンスの第２の部分を受けるプラテン２上にあり、一方、第２のウェーハを保持する第２の研磨ヘッドは、研磨シーケンスの第１の部分をプラテン１上で行なう。第１のヘッド（「ヘッド１」）がプラテン２における研磨シーケンスの第２の部分を終了し、第２のヘッド（「ヘッド２」）がプラテン１における研磨シーケンスの第１の部分を終了すると、これらのヘッドはプラテンを再び変更し、これにより、ヘッド１がプラテン３へと移動し、ヘッド２がプラテン２へと移動し、ヘッド３がプラテン１へと移動する。１つの共通の研磨装置構成において、プラテン３では研磨（酸化膜除去）が行なわれない。その代わり、プラテン１およびプラテン２でのみ研磨が行なわれ、プラテン３は、化学的な残留物を除去するための次のＣＭＰバフ研磨作業（「バフ」）のために使用される。

【０００５】

ＣＭＰ作業が制御され、研磨プラテンに配置された光放射線検出器および光レーザを使用して研磨の終点が検出される。放射線を透過するために、透明窓がプラテンの表面に埋め込まれる。各プラテンの研磨パッドは、レーザ放射線を透過させることができる材料から成る対応する埋め込みパッド（「窓付きパッド」）を有している。この窓付きパッドは、プラテンの窓およびパッドの窓を通じて放射線を透過させることができるように、プラテン上で位置合わせされる。位置合わせされたプラテンの窓およびパッドの窓は、総称して、「終点窓」と称される。プラテンが回転すると、終点窓は、１回転毎に１回、ウェーハと対向し、これによって、窓を通じて放射線を透過させてウェーハで反射させるとともに、窓を通じて反射した放射線を検出器に戻すことができる。

【０００６】

不透明基板（例えば、シリコン上に二酸化珪素を堆積させたもの）の上にコーティングされた透明な膜を研磨している間、検出器での放射線の強度は、膜が表面から除去されるにつれて、周期性を示す。この周期性は、式$d=\lambda/(2n\cos\theta)$によって決定される。ここで、ｄは最大ピーク間の膜を通じた距離であり、ｎは放射線の波長における膜の屈折率であり、θは集束角度（ｃｏｌｌｅｃｔｉｏｎ ａｎｇｌｅ）であり、λは放射線の波長である。研磨時間に対する反射光強度のプロットによって、干渉分光曲線が形成される。この干渉分光曲線は、研磨終点検出のために使用することができる。この曲線は、「終点トレース」と称される。終点トレースのサインは、膜厚および研磨レートの特性

である。与えられるトレースサインと研磨レートと膜厚との間の関係の知識から、トレースの特定の節点もしくはその近傍で、研磨の「終点」を決定することができる。

【０００７】

処理中に１つのウェーハによってアクセスされる各研磨プレートからの終点トレースを電子的に組み合わせて、ウェーハのための１つの仮想トレースを形成することができる。前述したように、プラテン３でバフ研磨工程が行なわれる場合には、プラテン１およびプラテン２からの終点トレースだけが収集されて組み合わされる。研磨シーケンスの２つの工程において、１つのウェーハにおける研磨時間は、ほぼ等しい部分、すなわち、プラテン１で行なわれる全研磨時間の約半分と、プラテン２で行なわれる全研磨時間の約半分とに分割される。このような分割は、以下の複数の方法のうちのいずれかによって行なわれる。

【０００８】

シングル・プラテン終点モードにおいては、プラテン１およびプラテン２の両方から終点トレースが収集され、これらの終点トレースの両方が組み合わされて、１つの仮想トレースが形成される。しかしながら、トレースは、第２のプラテンにおいてのみ研磨終点を引き起こすために使用される。プラテン１における研磨時間は、除去される膜厚および研磨レートの知識に基づいて、予想される研磨時間の約半分に固定される。その後、プラテン２における研磨時間は、光学的な終点解析によって決定される。

【０００９】

デュアル・プラテン終点モードにおいては、プラテン１およびプラテン２の両方から終点トレースが収集され、これらの終点トレースの両方が組み合わされて、１つの仮想トレースが形成される。トレースは、両方のプラテンにおいて研磨終点を引き起こすために使用される。第１のプラテンにおける研磨時間は、除去される厚さと終点トレースとの間の関係の知識に基づき、測定されるトレースの特定の特徴を検出することによって、研磨時間の約半分となるように決定される。プラテン２における研磨時間は、光学的な終点解析によって決定される。

【００１０】

特定のプラテンにおける研磨シーケンスの一部が終了すると、ヘッドがプラテンから引き上げられ、ウェーハは、負圧によってヘッドに保持されるとともに、装置の他のセクションの全てにおいてシーケンスが終了するまで、研磨パッドの上側で吊下げられる。例えば、プラテン２におけるウェーハが研磨終点に達すると、ヘッドは、プラテンからウェーハを引き上げるとともに、他のヘッドにおける研磨シーケンスが終了するまで、プラテンの上側でウェーハを保持する。全てのヘッドがその研磨シーケンスの役目を満たし、全てのウェーハがプラテンから引き上げられると、全てのヘッドは、研磨シーケンスの次のステーションへと回転される。ウェーハが研磨プラテンの上側で吊下げ保持される間、ウェーハの表面上には幾らかのスラリー残留物が存在する場合がある。プラテン２での研磨後あるいはプラテン３でのバフ研磨後のアイドリング時間中にスラリー残留物が乾燥すると、次の処理作業中にウェーハの表面に有害な擦り傷が生じる可能性がある。

【００１１】

アイドリング時間中にヘッドおよびウェーハの領域に水蒸気を導入すれば、ウェーハ表面上でのスラリーの乾燥を防止できるかもしれない。しかしながら、研磨装置に水分を与えると、研磨性能に影響を与える可能性があり、また、処理を更に複雑化させる。

【００１２】

本発明は、研磨工程間において研磨スラリーがウェーハの表面上で乾燥することを防止することにより、連続する多段研磨処理におけるウェーハへの損傷を防止するとともに、前述した必要性および他の必要性に対応する方法および装置を提供することを目的とする。本発明は、多くの実施形態や用途で例示されるが、そのうちの幾つかを以下に要約する。

【００１３】

本発明の一実施形態においては、連続する多段研磨作業においてウェーハ上の残留物の乾燥を防止するための方法が見出された。この方法は、第１のウェーハの第１の研磨作業に

続く第２の研磨作業において、研磨される第１のウェーハにおける研磨終点を検出することを含む。終点検出によって、第１の研磨作業における第２のウェーハの研磨を終了し、その後、第２の研磨作業において第１のウェーハのオーバーポリッシングが行なわれる。所定時間後、第２の研磨作業における第１のウェーハのオーバーポリッシングが終了する。最後に、各ウェーハは、バフ研磨作業、別の研磨作業を含むことができる次のウェーハ処理作業へと移動され、あるいは、単にウェーハ処理ライン上に引き継がれる。関連する用途において、第１のウェーハは、研磨されるとともに、両方のウェーハが２つの研磨位置のそれぞれで同時に研磨される前に第２の研磨位置へと移動される。第１の位置での研磨作業は、第２の位置で研磨される第１のウェーハが終点に達する時間に応じて終了する。

【００１４】
本発明の他の実施形態においては、複合研磨パッド装置におけるウェーハ研磨パッドの耐用年数を延ばすための方法が見出された。この方法は、少なくとも第１および第２の研磨パッドを用意し、第１の研磨パットを用いて第２のウェーハを研磨するとともに、第２の研磨パットを用いて第１のウェーハを研磨することを含む。第１のウェーハにおける研磨終点の検出に基づいて、第１の研磨パッドを用いた第２のウェーハの研磨が終了する。その後、第１のウェーハは、第２の研磨パッドを用いてオーバーポリッシングされ、その後、オーバーポリッシング作業が終了する。その後、各ウェーハは、次のウェーハ処理作業へと移動される。関連する実施形態においては、交換時期を決めるために、２以上のパッド間の累積磨耗時間の差が探知される。

【００１５】
本発明の前記要約は、図示された各実施形態または本発明の全ての実施形態を説明することを意図したものではない。図および詳細な説明は、これらの典型的な実施形態を例示するものである。

【００１６】
本発明は、添付図面を参照しながら本発明の様々な実施形態の以下の詳細な説明を考慮すれば、より完全に理解することができる。

【００１７】
本発明は、種々の変形例および他の形式に修正可能であり、その詳細は、図面に一例として示されており、詳細に説明されている。しかしながら、無論、説明した特定の実施形態に本発明を限定することを必ずしも意図したものではない。逆に、添付のクレームによって規定されるような本発明の思想および範囲内にある全ての変形例、等価物、代替物を網羅することを意図している。

【００１８】
本発明は、一般的には、研磨作業においてウェーハ表面上の残留物の乾燥を防止する方法および装置に関する。また、本発明は、複数のウェーハを研磨するために同時に使用される複数の研磨パッドの耐用年数を延ばすのに適している。本発明は必ずしもウェーハ処理の用途に限定されないが、本発明は、そのような特定の状況における典型的な実施例についての説明によってより良く理解される。

【００１９】
一実施形態において、ここでは、ウェーハ表面上の残留物の乾燥を防止し且つ多段階研磨装置におけるウェーハのスループットを向上させるための方法について説明する。特に、３つの研磨プラテン、すなわち、プラテン１、プラテン２、第３のバフ研磨プラテン（プラテン３）を有する研磨装置においては、プラテン２上での研磨工程が終了した後にプラテン２に配置されたウェーハおよびヘッドにおけるアイドリング時間を防止するように、研磨終点検出プログラムが変更される。例えば終点干渉分光曲線の解析によってプラテン２上で研磨終点が検出されると、これがプラテン１およびプラテン２におけるイベントを同時にトリガーする。プラテン１上のウェーハの研磨が終了すると、短時間のオーバーポリッシング工程がプラテン２上で行なわれる。研磨終点検出後のオーバーポリッシングは、ウェーハ内研磨レートの不均一性を補償する。このオーバーポリッシング期間により、

プラテン１のウェーハおよびヘッドが研磨パッドから退避するための十分な時間が得られる。このようにすれば、プラテン１における所定の研磨時間が終了するのを待つ間のアイドリング時間中に、ウェーハがプラテン２上で待機しなくて済む。したがって、バフ研磨工程前のアイドリング時間に起因するウェーハ表面上でのスラリーの乾燥が最小限に抑えられ、その結果、バフ研磨プラテン－３上におけるウェーハの有害な引掻き傷が減少する。プラテン１で研磨されたバッチ内の最初のウェーハに関しては、プラテン２での終点検出がない。しかしながら、プラテン１における研磨時間は、単純に、各ウェーハから除去される膜の量および研磨レートの知識に基づいて予想される全研磨時間の約半分に決められる。

【００２０】

さて、図を参照するに、図１は、本発明の一実施形態に従って設けられた研磨装置１００を示している。この実施形態において、装置１００は２つの研磨パッド１０２Ａ，１０４Ａを有している。研磨パッド１０２Ａ，１０４Ａは別個のプラテン１０２Ｂ，１０４Ｂと、その上に配置された研磨スラリー１０６を備えている。各パッドの上方には、研磨される一対のウェーハ１１０，１１４を保持する研磨ヘッド１０８，１１２が配置されている。プラテン１０４Ｂおよびパッド１０４Ａは、位置合わせされるとともに、デバイス１１８に光学的に接続される埋め込み終点ウインドウ１１６を有している。デバイス１１８は、両方の研磨ヘッド１０８，１１２に接続され且つ研磨パッドに向かう研磨ヘッドの上下運動を制御するコンピュータデバイス１２４と通信を行なう。他の実施形態においては、バッチの最初のウェーハの研磨における終点をより正確に検出するために、任意の終点ウインドウ１２２および対応するデバイス１２４が設けられる。ヘッド１１２にある最初のウェーハ１１４で終点が検出されると、この情報は、デバイス１１８を介してコンピュータ１２０に送信され、ウェーハ１１０を研磨パッド１０２Ａから引き離すようにヘッド１０８に信号が送られる。

【００２１】

図２のフローチャート２００は、本発明の実施形態に従って複数のウェーハを研磨する動作の流れの一例を示している。ブロック２０２で、ウェーハのバッチが研磨装置に供給されると、ＣＭＰ研磨動作が開始される。ブロック２０４で、第１のウェーハが第１の研磨位置（例えばヘッド１０８）に所定時間だけ配置される。この例において、時間は、予想されるウェーハの全研磨時間の約半分に設定される。ブロック２０６で、第２のウェーハが第１の研磨位置で研磨され、第１のウェーハが研磨のために第２の研磨位置へと移動される。ここで、両方のウェーハは、両方の位置で同時に研磨される。ブロック２０８で、第１のウェーハの研磨終点が検出される時間に応じて、第１の研磨位置での第２のウェーハの研磨が終了する。

【００２２】

第１の研磨位置におけるアセンブリの回転が低下すると、ヘッドおよびウェーハが研磨パッドから引き上げられ、第２の研磨位置では、ブロック２１０で、第１のウェーハに対してオーバーポリッシング動作が所定時間行なわれる。この例において、所定時間は約５秒であるが、時間は、通常、両方のプラテンでの全研磨時間の５％として計算される。両方の研磨ヘッドがプラテンから引き上げられると、ブロック２１２で示されるように、ウェーハは、他のウェーハ処理作業部へと移動される。この例において、第１のウェーハは、バフ研磨のため、第３のプラテンへと移動される。一方、第２のウェーハは第２の研磨位置へと移動され、第３のウェーハは第１の研磨位置へと移動される。バッチ内の全てのウェーハの研磨シーケンスが終了すると、これらのウェーハは、カセット内に戻され、ブロック２１４で、ウェーハ処理ライン上を次の作業部へ向かって移動される。

【００２３】

本発明の他の実施形態では、研磨装置おける研磨パッドの耐用年数を延ばすための方法が提供される。これは、２つの研磨プラテン間での全研磨時間の差を減らして、プラテン間でのパッド磨耗の差を減らすことによって達成される。磨耗量が一定の量を超えると、パッド性能が低下し、研磨レートが低下するため、ウェーハ内の不均一性が過度になる。

【００２４】
前述したデュアル・プラテン終点モードは、プラテン１およびプラテン２の両方において研磨を制御するため、光学的な終点解析を利用している。また、前述したシングル・プラテン終点モードは、プラテン１での研磨時間を全研磨時間の約半分に設定し、プラテン２での研磨時間は光学的な終点解析によって決定される。プラテン２での研磨後のアイドリング時間を無くすため、プラテン１での研磨時間は、予想される全研磨時間の半分よりも十分に短い所定の時間に設定される。時間におけるこのような方法により、プラテン２におけるパッドの磨耗がプラテン１におけるパッドの磨耗よりも大きくなり、これにより、プラテン２におけるパッドの性能は、研磨時間が２つのパッド間で均等に分配される場合よりも早く低下する。したがって、数少ないウェーハを研磨した後、プラテン２におけるパッドを交換する必要が生じ、また、研磨パッドの交換および再適合に必要な装置の中断時間の重大性により、両方のプラテンにおけるパッドが同時に交換される。プラテン２におけるパッドのみがその耐用年数の終端に達している時でも両方のプラテン１およびプラテン２のパッドを交換しなければならない場合には、プラテン１におけるパッドの使用可能性が損なわれる。最終的な結果として、パッドの交換が頻繁になり、同じ数のウェーハを処理するために使用されるパッドの使用率が高くなる。

【００２５】
本発明は、研磨パッド間に相互関係を形成することにより、種々の研磨パッドにおける磨耗率を制御する。第１の研磨位置で所定時間だけウェーハを研磨する代わりに、第２の研磨位置もしくはその近傍の研磨位置でウェーハの終点を検出することによって、研磨時間が制御される。一実施例においては、２４個のウェーハを有する２つのバッチを処理するために、４つのヘッドおよび４つのプラテンを有するＣＭＰ装置が使用された。ウェーハは、４８５０Å（４８５ｎｍ）の酸化膜を除去するのに充分な研磨時間を必要とする。プラテン１およびプラテン２（例えば、図１のプラテン１０２Ｂ，１０４Ｂ）の全研磨時間の５％に相当するプラテン２でのオーバーポリッシン時間で４６５０Å（４６５ｎｍ）の酸化膜を各ウェーハから除去するように、研磨終点が設定される。ヘッド１（例えばヘッド１０８）における研磨レートは約４０Å（４ｎｍ）／秒であり、ヘッド２（例えばヘッド１１２）における研磨レートは約３９Å（３．９ｎｍ）／秒であり、ヘッド３（図示せず）における研磨レートは約４２Å（４．２ｎｍ）／秒であり、ヘッド４（図示せず）における研磨レートは約４０Å（４．０ｎｍ）／秒である。

【００２６】
図３Ａは、約５５秒の第１の研磨工程（固定された所要時間）と光学的な終端に達した後に５秒間オーバーポリッシングを行なう第２の研磨工程とを有するシングル・プラテン終点モードを使用した、２４個のウェーハを有する１つのバッチのＣＭＰ処理に関する概略的な表を示している。プラテン１におけるウェーハ毎の平均研磨時間とプラテン２におけるウェーハ毎の平均研磨時間との間の差は、１０．２５秒（６５．２５秒－５５．００秒）である。パッド磨耗時間における累積差は、図３Ａから、２４６秒である。シングル・プラタン終点モードにおいて、５５秒の固定された時間は、プラテン１に関して選択された。プラテン１における時間が５６秒まで増大すると、望ましくないアイドリング時間がプラテン２で生じる。プラテン１における時間が５５秒よりも少なくなると、スループットが低下し、プラテン１のパッドとプラテン２のパッドとの間で磨耗差が大きくなる。

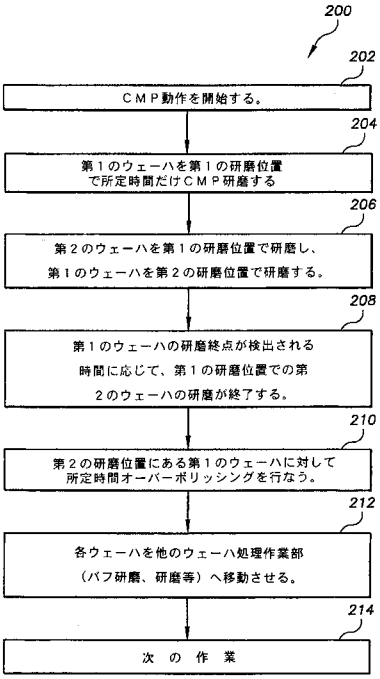
【００２７】
この例においては、プラテン２によってオーバーポリッシング作業が行なわれるまで、両方のプラテンの研磨作業がほぼ同じ所要時間である。図３Ｂは、本発明の終点モードを使用した、２４個のウェーハを有する１つのバッチのＣＭＰ処理に関する他の概略的な表を示している。終点モードは、プラテン２における５秒のオーバーポリッシングを含んでいる。ここで、プラテン１におけるウェーハ毎の平均研磨時間とプラテン２におけるウェーハ毎の平均研磨時間との間の差は、７．２５秒（６３．７５秒　対　５６．５０秒）である。パッド磨耗時間における累積差は、図３Ｂから、１７４秒であり、図３Ａに示されるシングル・プラテン終点モードの場合よりも７２秒も改善された。

【００２８】
典型的には、３００個のウェーハがパッド変更の間に処理される。大容量ＡＳＩＣ型チップと小容量ＡＳＩＣ型チップとの組み合わせを含むウェーハの処理においては、２４個のウェーハを有するほとんどのロットに関し、ロットサイズが、ロット当たりのウェーハ数がわずか４個のものから、ロット当たりのウェーハ数が２４個のものまで変化する。図３Ａおよび図３Ｂの例は、本発明の教示内容に従って２４個のウェーハから成る１つのロットを研磨すると、パッド磨耗時間の差が約７２秒だけ減り、プラテン２のパッドにおける全磨耗時間が３６秒だけ減ることを示している。したがって、２４個のウェーハから成るロットを１２個処理すると、プラテン２のパッドにおける全磨耗時間が４３２秒節約される。節約される磨耗時間により、パッドの変更の必要性が生じる前に、プラテン２のパッドにおいて３８４秒の磨耗時間が必要となる６個のウェーハから成る別の１つのロットを十分に処理することができる。その結果、プラテンパッドの変更の間にプラテンパッド全体の使用が、処理されるウェーハの総数ではなく、全処理時間において特定される場合、本発明の教示内容により、２４個の処理ウェーハから成る１２個のロットの全てにおいて、パッド変更の間に６個のウェーハから成る余分な１つのロットを研磨することができる。

【００２９】
複数の特定の実施例に関して本発明を説明してきたが、当業者であれば分かるように、特許請求の範囲に示された本発明の思想や範囲から逸脱することなく、多くの変更を加えることができる。

【図面の簡単な説明】
【図１】２つのヘッドおよび２つの研磨パッドを有する本発明の一実施形態に係る２プラテン研磨装置の例である。
【図２】ウェーハ上の残留物の乾燥を防止するように、つまりは、研磨装置の研磨パッドの寿命を延ばすように研磨パッドを制御する方法のフローチャートである。
【図３Ａ】図３Ａ－１ないし図３Ａ－６はシングル・プラテン終点モードを使用するとともに、最初の研磨作業における研磨時間を固定して、２４個のウェーハから成る１つのバッチを処理した場合の概略的な表である。
【図３Ｂ】図３Ｂ－１ないし図３Ｂ－６は本発明の一実施形態に従って２４個のウェーハから成る１つのバッチを処理した場合の概略的な表である。

【図２】



【図３Ａ－１】

図３Ａ－２へ

シングル・プラテン終点モードにおけるパッド摩耗および処理時間例

事象１#	プラテン１のヘッド#	プラテン１の研磨レート	プラテン１の研磨時間	ーに基づくプラテン１の研磨時間	プラテン２のヘッド#	プラテン２の研磨レート	プラテン２の終点時間	プラテン２のオーバーポリッシング時間	プラテン２の全研磨時間
		A/sec	sec			A/sec	sec	sec	sec
				固定					
1	1	40	55	レシピ	なし	0	0	0	0
2	2	39	55	”	1	40	61	5	66
3	3	42	55	”	2	39	64	5	69
4	4	40	55	”	3	42	55	5	60
5	1	40	55	”	4	40	61	5	66

図３Ａ－３へ

【図３Ａ－２】

ーに基づくプラテン２の時間	全研磨時間	プラテン１の全研磨時間	プラテン２の全研磨時間	パッド摩耗時間の差	全研磨＋次のリンス時間	研磨＋リンスによる累積処理時間
	sec	sec	sec	sec	sec	sec
終点	55	55	0	55	61	61
終点	121	110	66	44	72	133
終点	124	165	135	30	75	208
終点	115	220	195	25	66	274
終点	121	275	261	14	72	346

図３Ａ－４へ

図３Ａ－１から

【図３Ａ－３】

図３Ａ－４へ

6	2	39	55	”	1	40	61	5	66
7	3	42	55	”	2	39	64	5	69
8	4	40	55	”	3	42	55	5	60
9	1	40	55	”	4	40	61	5	66
10	2	39	55	”	1	40	61	5	66
11	3	42	55	”	2	39	64	5	69
12	4	40	55	”	3	42	55	5	60
13	1	40	55	”	4	40	61	5	66
14	2	39	55	”	1	40	61	5	66
15	3	42	55	”	2	39	64	5	69

図３Ａ－５へ

【図３Ａ－４】

図３Ａ－２から

終　点	121	330	327	3	72	418
終　点	124	385	396	11	75	493
終　点	115	440	456	16	66	559
終　点	121	495	522	27	72	631
終　点	121	550	588	38	72	703
終　点	124	605	657	52	75	778
終　点	115	660	717	57	66	844
終　点	121	715	783	68	72	916
終　点	121	770	849	79	72	988
終　点	124	825	918	93	75	1063

図Ａ３－３から

図３Ａ－６へ

【図３Ａ－５】

図３Ａ－３から

16	4	40	55	〃	3	42	55	5	60
17	1	40	55	〃	4	40	61	5	66
18	2	39	55	〃	1	40	61	5	66
19	3	42	55	〃	2	39	64	5	69
20	4	40	55	〃	3	42	55	5	60
21	1	40	55	〃	4	40	61	5	66
22	2	39	55	〃	1	40	61	5	66
23	3	42	55	〃	2	39	64	5	69
24	4	40	55	〃	3	42	55	5	60
25					4	40	61	5	66
平　均		40.25	55			40.25	60.25	5	65.25

図Ａ３－６へ

【図３Ａ－６】

図３Ａ－４から

終　点	115	860	978	98	66	1129
終　点	121	935	1044	109	72	1201
終　点	121	990	1110	120	72	1273
終　点	124	1045	1179	134	75	1348
終　点	115	1100	1239	139	66	1414
終　点	121	1155	1305	150	72	1486
終　点	121	1210	1371	161	72	1558
終　点	124	1265	1440	175	75	1633
終　点	115	1320	1500	180	66	1699
終　点	121	1320	1566	246	72	1771
	120.25				70.84	

図Ａ３－５から

【図３Ｂ－１】

「プラテン２の終点がプラテン１の研磨時間を決定する」
場合のパッド摩耗および処理時間例

事象1#	プラテン1のヘッド#	プラテン1の研磨レート	プラテン1の研磨時間	プラテン1の研磨時間に基づくプラテン2の研磨時間	プラテン2のヘッド#	プラテン2の研磨レート	プラテン2の終点時間	プラテン2のオーバーポリッシング時間	プラテン2の全研磨時間
		A/sec	sec			A/sec	sec	sec	sec
1	1	40	30	固定（第1のウェーハ）	なし				
2	2	39	86	プラテン2	1	40	86	5	91
3	3	42	33	プラテン2	2	39	33	5	38
4	4	40	77	プラテン2	3	42	77	5	82
5	1	40	39	プラテン2	4	40	39	5	44

図Ｂ２－１へ

図３Ｂ－３へ

【図３Ｂ－２】

図３Ｂ－１から

		30	0	30	36	36
終点	121	116	91	25	97	133
終点	124	149	129	20	44	177
終点	115	226	211	15	88	265
終点	121	265	255	10	50	315

図３Ｂ－４へ

【図３Ｂ－３】

図３Ｂ－１から

6	2	39	77	プラテン２	1	40	77	5	82
7	3	42	42	プラテン２	2	39	42	5	47
8	4	40	68	プラテン２	3	42	68	5	73
9	1	40	48	プラテン２	4	40	48	5	53
10	2	39	68	プラテン２	1	40	68	5	73
11	3	42	51	プラテン２	2	39	51	5	56
12	4	40	59	プラテン２	3	42	59	5	64
13	1	40	57	プラテン２	4	40	57	5	62
14	2	39	59	プラテン２	1	40	59	5	64
15	3	42	60	プラテン２	2	39	60	5	65

図３Ｂ－４へ

図３Ｂ－５へ

【図３Ｂ－４】

図３Ｂ－２から

終点	121	342	337	5	88	403
終点	124	384	384	0	53	456
終点	115	452	457	5	79	535
終点	121	500	510	10	59	594
終点	121	568	583	15	79	673
終点	124	619	639	20	62	735
終点	115	678	703	25	70	805
終点	121	735	765	30	68	873
終点	121	794	829	35	70	943
終点	124	854	894	40	71	1014

図３Ｂ－３から

図３Ｂ－６へ

【図３Ｂ－５】

図３Ｂ－３から

16	4	40	50	プラテン２	3	42	50	5	55
17	1	40	66	プラテン２	4	40	66	5	71
18	2	39	50	プラテン２	1	40	50	5	55
19	3	42	69	プラテン２	2	39	69	5	74
20	4	40	41	プラテン２	3	42	41	5	46
21	1	40	75	プラテン２	4	40	75	5	80
22	2	39	41	プラテン２	1	40	41	5	46
23	3	42	78	プラテン２	2	39	78	5	83
24	4	40	32	プラテン２	3	42	32	5	37
25					4	40	84	5	89
平均		40.25	56.5			40.25	58.75		63.75

図３Ｂ－６へ

【図３Ｂ－６】

図３Ｂ－４から

図３Ｂ－５から

終　点	115	904	949	45	61	1075
終　点	121	970	1020	50	77	1152
終　点	121	1020	1075	55	61	1213
終　点	124	1089	1149	60	80	1293
終　点	115	1130	1195	65	52	1345
終　点	121	1205	1275	70	86	1431
終　点	121	1246	1321	75	52	1483
終　点	124	1324	1404	80	89	1572
終　点	115	1356	1441	85	43	1615
終　点	121	1356	1530	174	95	1710
	120.25				69.75	

【国際公開パンフレット】

(12) INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(19) World Intellectual Property Organization
International Bureau

(43) International Publication Date
28 February 2002 (28.02.2002)

PCT

(10) International Publication Number
WO 02/17381 A2

(51) International Patent Classification7: H01L 21/66, 21/3105

(21) International Application Number: PCT/EP01/09648

(22) International Filing Date: 20 August 2001 (20.08.2001)

(25) Filing Language: English

(26) Publication Language: English

(30) Priority Data:
09/645,735 24 August 2000 (24.08.2000) US

(71) Applicant: KONINKLIJKE PHILIPS ELECTRONICS N.V. [NL/NL]; Groenewoudseweg 1, NL-5621 BA Eindhoven (NL).

(72) Inventors: DUNTON, Samuel; Prof. Holstlaan 6, NL-5656 AA Eindhoven (NL). LIANG, Victor; Prof. Holstlaan 6, NL-5656 AA Eindhoven (NL). ZHANG, Liming; Prof. Holstlaan 6, NL-5656 AA Eindhoven (NL).

(74) Agent: DUIJVESTIJN, Adrianus, J.; Internationaal Octrooibureau B.V., Prof. Holstlaan 6, NL-5656 AA Eindhoven (NL).

(81) Designated States (national): CN, JP, KR.

(84) Designated States (regional): European patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR).

Published:
— *without international search report and to be republished upon receipt of that report*

For two-letter codes and other abbreviations, refer to the "Guidance Notes on Codes and Abbreviations" appearing at the beginning of each regular issue of the PCT Gazette.

WO 02/17381 A2

(54) Title: METHOD FOR PREVENTING DAMAGE TO WAFERS IN A SEQUENTIAL MULTIPLE STEPS POLISHING PROCESS

(57) Abstract: A method for preventing the drying of a residue on a wafer surface in a multiple stage polishing operation increases wafer processing throughput and extends the useful life of polishing pads used in a CMP operation. The method includes detecting a polishing endpoint for a wafer polished in a second polishing step following a first polishing operation for the wafer. Endpoint detection terminates polishing of another wafer in the first polishing operation and triggers overpolishing of the prior wafer in the second polishing operation. After a set period, overpolishing of the prior wafer in the second polishing operation ends. Finally each of the wafers moves to a subsequent processing operation, which may include a polishing operation or a buffing operation. One of the advantages of the invention is the maximization of total platen pad usage between platen pad changes since total processing time has been increased for the same polishing pads, thus permitting polishing of greater numbers of wafers between platen pad changes.

Method for preventing damage to wafers in a sequential multiple steps polishing process

The present invention relates generally to semiconductor devices and their fabrication and, more particularly, to a method for preventing damage to wafers in a polishing process.

The semiconductor industry fabricates large numbers of devices for use in many products available to consumers. These devices include microprocessors that are fabricated on a semiconductor substrate material. The substrate material is most often composed of silicon that is produced in thin sections, commonly called wafers. Various electronic circuitry components are fabricated upon such wafers, with the wafers subdivided into dies or chips, each containing many circuitry components.

At various points in the fabrication process, the wafers may require processing to provide a planar surface on which to locate the electronic circuitry components of the semiconductor device. Such processing must provide a high degree of control in generating the substrate planar surface desired without damaging the wafer surface. Various polishing methods are employed to obtain a planar substrate surface. Chemical mechanical planarization (CMP) is one method that is used widely in the industry for wafer processing.

CMP is performed on a polishing device that has one or multiple platens for holding polishing pads and multiple heads for holding wafers. The polishing pads contain a particulate slurry that polishes a wafer held against the pad by a polishing head as the platen and pad rotate. When a wafer is polished in a multiple platen CMP device with multiple polishing heads, such as a device available from Applied Materials Mirra (Santa Clara, CA., USA), that particular wafer's entire polishing sequence is performed on the same polishing head. However, that head is rotated to different polishing platens. The first portion of the polishing sequence is performed on one platen ("Platen-1"). When the first portion of the polishing sequence is complete, the head and wafer move to a second polishing platen ("Platen-2") for the second portion of the polishing sequence. While the original wafer is on Platen 2- receiving the second portion of the polishing sequence, a second polishing head holding a second wafer performs the first portion of the polishing sequence on Platen-1.

When the first head ("Head-1") has completed the second portion of the polishing sequence at Platen-2 and the second head ("Head-2") has completed the first portion of the polishing sequence at Platen-1, the heads change platens again so that Head-1 moves to Platen-3, Head-2 moves to Platen-2 and Head-3 moves to Platen-1. In one common polishing device configuration, polishing (oxide film removal) is not performed on Platen-3. Instead, polishing occurs only on Platens-1 and 2, and Platen-3 is used for a post-CMP buffing operation ("buff") to remove chemical residue.

The CMP operation is controlled and the endpoint of polishing is detected using optical lasers and optical radiation detectors located in the polishing platens. Transparent windows are embedded into the platen surface for radiation transmission. The polishing pad of each platen has a matching embedded pad of a material that allows transmission of the laser radiation ("windowed pad"). The windowed pad is aligned on the platen so that the radiation may be transmitted through the platen-window and through the pad window. The aligned platen-window and pad-window are referred to collectively as the "endpoint window." As the platen rotates, the endpoint window encounters the wafer once per rotation, allowing radiation to pass through the window and be reflected from the wafer back through the window to the detector.

During polishing of a transparent film that is coated over an opaque substrate (such as silicon dioxide over silicon), the intensity of the radiation at the detector displays a periodicity as the film is removed from the surface. The periodicity is governed by the equation $d = \lambda / (2n \cos \theta)$, where d is the distance through the film between peak maxima, n is the refractive index of the film for the radiation wavelength, θ is the collection angle, and λ is the radiation wavelength. A plot of the reflected light intensity versus polishing time yields an interferometery curve that may be used for polishing endpoint detection. The curve is referred to as an "endpoint trace". The signature of the endpoint trace is characteristic of the film thickness and the polishing rate. From knowledge of relationships between the trace signature, polishing rate and film thickness to be provided, the polishing "endpoint" can be determined at or near a particular node in the trace.

The endpoint traces from each of the polishing platens visited by a single wafer during processing may be electronically stitched together into a virtual single trace for the wafer. If a buffing step is performed on Platen-3, as described above, then only endpoint traces from Platens-1 and 2 are collected and stitched. In a two step polishing sequence, the polishing time for a wafer is divided into roughly equal portions, with approximately half the

total polishing time performed on platen-1 and approximately half the total polishing time performed on Platen-2. This division is achieved by either of the following strategies.

In the single-platen endpoint mode, the endpoint trace is collected from both Platen-1 and Platen-2 and both are stitched together into one virtual trace. However, the trace is used to trigger the polishing endpoint only on the second platen. Polishing time on Platen-1 is fixed at approximately half of the expected polishing time, based on knowledge of the polishing rate and film thickness to be removed. Polishing time on Platen-2 is then determined by optical endpoint analysis.

In the dual-platen endpoint mode, the endpoint trace is collected from both Platen-1 and Platen-2 and both are stitched together into one virtual trace. The trace is used to trigger the polishing endpoint on both polishing platens. Polishing time on the first platen is determined by detection of a particular feature in the trace that is determined to be approximately halfway through the polishing time, based on knowledge of relationships between endpoint trace and thickness removed. Polishing time on Platen-2 is again determined by optical endpoint analysis.

When the portion of the polishing sequence for a particular platen is complete, the head is lifted from the platen and the wafer is held by vacuum to the head, suspended above the polishing pad until the sequences are completed for all of the other stations of the device. For example, when the polishing endpoint is reached for a wafer on Platen-2, the head lifts the wafer from the platen and holds the wafer above the platen until the polishing sequences for the other heads are also complete. When all heads have satisfied their part of the polishing sequence and all wafers are lifted from the platens, the heads are all rotated to the next station in the polishing sequence. While the wafers are held suspended above the polishing platens, some slurry residue may be present on the wafer surface. Should the slurry residue dry during such idle times after polishing on Platen-2 or buffing on Platen-3, it can cause deleterious scratching of the wafer surface during subsequent processing operations.

Introduction of a water mist in the area of the heads and wafers during idle time may prevent slurry drying on the wafer surface. However, adding water to the polishing system can impact polishing performance and further complicates the process.

The present invention is directed to a method and system for addressing the above and other needs in connection with preventing damage to wafers in a sequential multiple steps polishing process by preventing the polishing slurry from drying on a wafer

surface between polishing steps. The present invention is exemplified in a number of implementations and applications, some of which are summarized below.

According to one aspect of the invention, a method for preventing drying of residue on a wafer surface in a sequential multiple steps polishing operation has been discovered. The method includes detecting a polishing endpoint for a first wafer polished in a second polishing operation following a first polishing operation of the first wafer. Endpoint detection terminates polishing of a second wafer in the first polishing operation and then the first wafer in the second polishing operation is overpolished. After a predetermined time period, overpolishing of the first wafer in the second polishing operation terminates. Finally each of the wafers are moved to a subsequent wafer processing operation, which can include a buffing operation, an additional polishing operation or simply continues on the wafer processing line. In a related application, the first wafer is polished and moved to the second polishing location before both wafers are polished simultaneously in each of two polishing locations. The polishing operation at the first location is terminated as a function of the time when the endpoint is reached in the first wafer being polished in the second location.

According to another aspect of the invention, a method for extending wafer polishing pad useful life in a multiple polishing pad device has been discovered. The method includes providing at least a first and second polishing pad and polishing a second wafer with the first polishing pad and polishing a first wafer with the second polishing pad. The polishing of the second wafer with the first polishing pad is then terminated upon detecting a polishing endpoint for the first wafer. The first wafer is then overpolished with the second polishing pad and then the overpolishing operation is terminated. Each of the wafers is then

Fig. 1 is an example of a two platen polishing system, including two heads and two polishing pads, in accordance with one embodiment of the invention;

Fig. 2 is a flowchart of the manner in which the polishing pads are controlled to prevent drying of a residue on wafers and to conversely extend the life of the polishing pads on the polishing device;

Fig. 3A is a summary table for processing a batch of 24 wafers utilizing the single platen endpoint mode and a fixed polishing time for the initial polishing operation; and

Fig. 3B is a summary table for processing a batch of 24 wafers in accordance with an example embodiment of the present invention.

While the invention is amenable to various modifications and alternative forms, specifics thereof have been shown by way of example in the drawings and will be described in detail. It should be understood, however, that the intention is not necessarily to limit the invention to the particular embodiments described. On the contrary, the intention is to cover all modifications, equivalents, and alternatives falling within the spirit and scope of the invention as defined by the appended claims.

The present invention is generally directed to a method and system for preventing drying of residue on a wafer surface in a polishing operation. The invention is also suited for extending the useful life of multiple polishing pads that are simultaneously used for polishing multiple wafers. While the present invention is not necessarily limited to a wafer processing application the invention will be better appreciated using a discussion of exemplary embodiments in such a specific context.

In an example embodiment, a method of preventing the drying of residue on a wafer surface and increasing wafer throughput on a multiple stage polishing device is described herein. In particular, in a polishing device that includes three polishing platens, Platen-1 and Platen-2 and a third buffing platen (Platen-3), the polishing endpoint detection program is altered to prevent idle time for the head and wafer located at Platen-2 after the polishing step on that platen is complete. When the polishing endpoint is detected on Platen-2, such as by analysis of an endpoint interferometry curve, this simultaneously triggers events on Platen-1 and Platen-2. Polishing of a wafer on Platen-1 is terminated and a short duration overpolishing step on Platen-2 is triggered. Overpolishing after detection of the polishing endpoint compensates for within-wafer polishing rate non-uniformity. The overpolishing duration allows sufficient time for the head and wafer at Platen-1 to retract from the polishing

pad. In this manner, the wafers are not suspended over Platen-2 during an idle time while waiting for completion of the fixed polishing time on Platen-1. Thus, slurry drying on the wafer surface due to idle time before the buffing step is minimized which in turn reduces deleterious scratching of the wafer on the buffing Platen-3. There is no Platen-2 endpoint detection for the first wafer in a batch polished at Platen-1. However the polishing time on Platen-1 is simply fixed to approximately half of the expected total polishing time based upon knowledge of the polishing rate and amount of film to be removed from each wafer.

Referring now to the figures, Fig. 1 illustrates a polishing system 100 arranged in accordance with one embodiment of the invention. In this example, system 100 includes two polishing pads 102A and 104A, disposed on separate platens, 102B and 104B, having a polishing slurry 106 disposed thereon. Above each of the pads is located polishing heads 108 and 112 that are holding a pair of wafers 110 and 114 that are to be polished. Platen 104B and pad 104A are aligned and have an embedded endpoint window 116 that is optically coupled to a device 118. Device 118 communicates with a computer arrangement 124 that is coupled to both polishing heads 108 and 112 and that controls their movement up and down towards the polishing pads. In another embodiment, an optional endpoint window 122 and corresponding device 124 is provided in order to more accurately detect an endpoint in polishing the first wafer of a batch. Once the endpoint is detected at the first wafer 114 at head 112, this information is communicated via device 118 to computer 120 to signal head 108 to pull wafer 110 from polishing pad 102A.

Referring to Fig. 2, a flowchart 200 illustrates an example of the flow of operations of polishing multiple wafers in accordance with an embodiment of the present invention. At 202, the CMP polishing operation commences with the batch of wafers being presented to the polishing device. At 204, a first wafer is placed in the first polishing location (for instance, head 108) for a predetermined time. In this example, the time is set for about half the total expected polishing time for the wafer. At 206, a second wafer is polished at the first polishing location and the first wafer is moved to the second polishing location for polishing. At this point, both wafers are polished simultaneously at both locations. At 208, the polishing of the second wafer terminates at the first polishing location as a function of the time when the polishing endpoint of the first wafer is detected.

As the assembly at the first polishing location is winding down and the head and wafer is lifted from the polishing pad, the second polishing location performs an overpolishing operation on the first wafer at 210 for a predetermined time. In this example, the predetermined time is about 5 seconds, however the time is usually calculated as 5% of

the total polishing time at both platens. Once both polishing heads are lifted from the platens the wafers are moved to the another wafer processing operation as depicted at 212. In this example, the first wafer is moved to the third platen for buffing while the second wafer is moved to the second polishing location and a third wafer is moved into the first polishing location. Once all of the wafers in the batch have completed their polishing sequence they are placed back in the cassette and moved to the next operation on the wafer processing line at 214.

In another embodiment of the present invention there is provided a method of extending the useful life of the polishing pads on the polishing device. This is accomplished by reducing the difference in the total polishing time between two polishing platens, thereby reducing the difference in pad wear between the platens. After a certain amount of wear, pad performance degrades and the polishing rate drops, resulting in excessive within-wafer nonuniformity.

The dual-platen endpoint mode described above utilizes optical endpoint analysis for controlling polishing on both Platen-1 and Platen–2. The single-platen endpoint mode, also described above, sets the polishing time on Platen-1 to approximately half the total polishing time while the polishing time on Platen-2 is determined by optical endpoint analysis. To ensure there is no idle time after polishing on Platen-2, the polishing time on Platen-1 is for a fixed duration that is significantly less than half the expected total polishing time. This approach over time leads to more wear of the pad on Platen-2 than the pad on Platen-1, causing performance of the Platen-2 pad to degrade sooner than if the polishing time were split evenly between the two pads. Thus, the Platen-2 pad requires changing after polishing fewer wafers and due to the significant equipment down time required to change and requalify polishing pads, the pads on both platens are changed at the same time. If both platen-1 and 2 pads must be changed when only the pad on Platen-2 has reached the end of its useful life, then some potential use of Platen-1 pad is lost. The net result is more frequent pad changes and higher pad usage rates for the same number of wafers processed.

The present invention controls the wear rate on the various polishing pads by creating an interrelationship between them. Instead of polishing the wafer in the first polishing location for a fixed time, the polishing time is controlled by the detection of the endpoint of the wafer in the second or proximate polishing location. In an example embodiment, a CMP device having four heads and four platens was used to process two 24-wafer batches. The wafers require a polishing time sufficient to remove 4850 Å of oxide film. The polishing endpoint was set to remove 4650 Å of oxide film from each wafer with an

overpolishing duration on Platen-2 of 5% of total polishing time of Platen-1 and Platen-2 (*e.g.* platens 102B and 104B of Fig. 1). The polishing rate on head 1(*e.g.* head 108) is about 40 Å/sec., head 2 (*e.g.* head 112) is about 39 Å/sec., head 3 (not shown) is about 42 Å/sec., and head 4 (not shown) is about 40 Å/sec.

Fig. 3A provides a summary table for CMP processing of a batch of 24 wafers utilizing the single platen endpoint mode with a first polishing step (fixed time duration) of about 55 seconds and a second polishing step to the optical endpoint plus 5 seconds of overpolishing. The difference in average polishing time per wafer for Platen-1 vs. Platen-2 is 10.25 seconds (65.25 sec. vs. 55.00 sec.). The cumulative difference in pad wear time from Fig. 3A is 246 seconds. In the single platen endpoint mode, a fixed time of 55 seconds was chosen for Platen-1. Increasing the Platen-1 time to 56 seconds causes an undesirable idle time on Platen-2. Decreasing the Platen-1 time to less than 55 seconds reduces the throughput and increases the difference in wear between the pads of Platen-1 and Platen-2.

In this example, both platen polishing operations are of about the same duration, until the overpolishing operation performed by Platen-2. Fig. 3B provides another summary table for CMP processing of a batch of 24 wafers utilizing the endpoint mode of the present invention. The endpoint mode includes 5 seconds of overpolishing on Platen-2. The difference in average polishing time per wafer for Platen-1 vs. Platen-2 is now 7.25 seconds (63.75 sec. vs. 56.50 sec.). The cumulative difference in pad wear time from Fig. 3B is now 174 seconds, an improvement of 72 seconds over the single platen endpoint mode illustrated in Fig. 3A.

Typically, 300 wafers are processed between pad changes. In the processing of wafers involving a mixture of high-volume and low-volume ASIC design chips, the lot sizes vary from as few as 4 to as many as 24 wafers per lot, with most of the lots having 24 wafers. The examples in Figs. 3A and 3B, illustrate that polishing a 24-wafer lot according to the teachings of the present invention reduces the difference in pad wear time by approximately 72 seconds, with total wear time on Platen-2 pad reduced by 36 seconds. Thus, processing twelve lots of 24 wafers results in a total wear time saved on Platen-2 pad of 432 seconds. The wear time saved is sufficient to processing an additional 6-wafer lot requiring 384 seconds of wear time on the Palten-2 pad before the pads need to be changed. Consequently, if the total platen pad usage between platen pad changes is specified in total processing time rather than the total number of wafers processed, the teachings of the present invention permit polishing of an extra 6-wafer lot between pad changes for every twelve lots of 24 wafers processed.

While the present invention has been described with reference to several particular example embodiments, those skilled in the art will recognize that many changes may be made thereto without departing from the spirit and scope of the present invention, which is set forth in the following claims.

CLAIMS:

1. A method for preventing drying of residue on a wafer surface in a sequential multiple step polishing operation, the method comprising:

detecting a polishing endpoint for a first wafer (114) polished in a second polishing operation following a first polishing operation of the first wafer (114);

terminating polishing of a second wafer (110) in the first polishing operation and overpolishing the first wafer in the second polishing operation;

terminating overpolishing of the first wafer (114) in the second polishing operation; and

moving each of the wafers (114, 110) to a subsequent wafer processing operation.

2. The method of claim 1, wherein polishing the second wafer (110) in the first polishing step and polishing the first wafer (114) to an endpoint in the second polishing step are of about equal duration.

3. The method of claim 1, wherein detecting the polishing endpoint includes determining a film thickness on the surface of the first wafer (114).

4. The method of claim 1, wherein detecting the polishing endpoint includes analyzing an endpoint trace from a detection device (118, 120).

5. The method of claim 1, wherein detecting the polishing endpoint includes analyzing an interferometry curve from a detection device (118, 120).

6. The method of claim 1, wherein detecting the polishing endpoint includes analyzing a laser beam reflected from the surface of the first wafer (114).

7. The method of claim 1, wherein overpolishing the first wafer (114) in the second polishing step occurs for a selected time period.

8. The method of claim 7, wherein overpolishing the first wafer (114) for a selected time period includes a duration sufficient for the second wafer (110) in the first polishing step to prepare for movement to a subsequent polishing operation.

9. The method of claim 1, wherein moving each wafer (114, 110) to a subsequent operation includes a subsequent polishing step.

10. The method of claim 1, wherein moving each wafer (114, 110) to a subsequent operation includes a subsequent buffing operation.

11. The method of claim 1, wherein terminating polishing of the second wafer (110) in the first polishing operation is a function of the time when the endpoint of polishing the first wafer (114) in the second polishing operation.

12. A method of preventing drying of residue on a wafer surface in a multiple stage polishing operation, the method comprising:

simultaneously polishing a second wafer (110) at a first polishing location and a first wafer (114) at a second polishing location;

terminating polishing of the second wafer (110) at the first polishing location as a function of the time when a polishing endpoint is detected for the first wafer (114) at the second polishing location; and

overpolishing the first wafer (114) at the second polishing location for a predetermined period of time.

13. The method of claim 12, prior to the simultaneously polishing, further including the step of polishing the first wafer (114) in the first polishing location for a predetermined time period.

14. A system for preventing drying of residue on a wafer surface in a sequential multiple steps polishing process, the system comprising:

means (108, 112, 120) for simultaneously polishing a second wafer (110) at a first polishing location (108) and a first wafer (114) at a second polishing location (112);

means (120) for terminating polishing of the second wafer (110) at the first polishing location (108) as a function of the time when a polishing endpoint is detected for the first wafer (114) at the second polishing location (112); and

means (112) for overpolishing the first wafer (114) at the second polishing location (112) for a predetermined period of time.

15. A method for extending useful wafer polishing pad life in a multiple polishing pad device, the method comprising:

providing at least first and second polishing pads (104A, 102A);

polishing a second wafer (110) with the first polishing pad (104A) and polishing a first wafer (114) with the second polishing pad (102A);

terminating polishing of the second wafer (110) with the first polishing pad (104A) and overpolishing the first wafer (114) with the second polishing pad (102A) upon detecting a polishing endpoint for the second wafer (110);

terminating overpolishing of the first wafer by the second polishing pad (102A);

and

moving each of the wafers (110, 114) to a subsequent wafer processing operation.

16. The method of claim 15, further including the step of polishing the first wafer (114) with the first polishing (104A) pad for a predetermined duration.

17. The method of claim 16, wherein the step of overpolishing with the second polishing pad (102A) continues for a predetermined duration.

18. The method of claim 17, wherein the polishing with the first polishing pad (104A) and polishing with the second polishing pad (102A) to an endpoint are of about equal duration.

19. The method of claim 15, further including the step of tracking the difference in cumulative wear time between the at least two polishing pads (102A, 104A).

20. The method of claim 15, wherein the step of detecting the polishing endpoint includes analyzing an endpoint trace from a detection device (120).

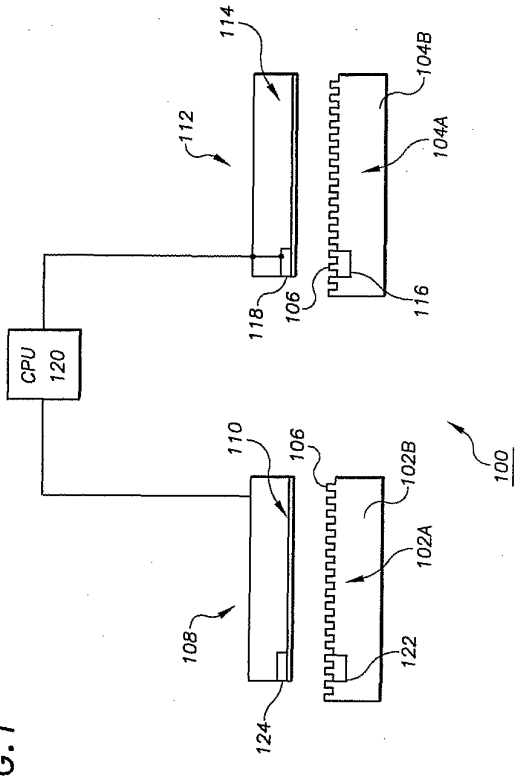

CPU
120
112
114
118
106
104B
104A
116
108
110
106
102B
102A
122
124
100

FIG. 1

FIG.2

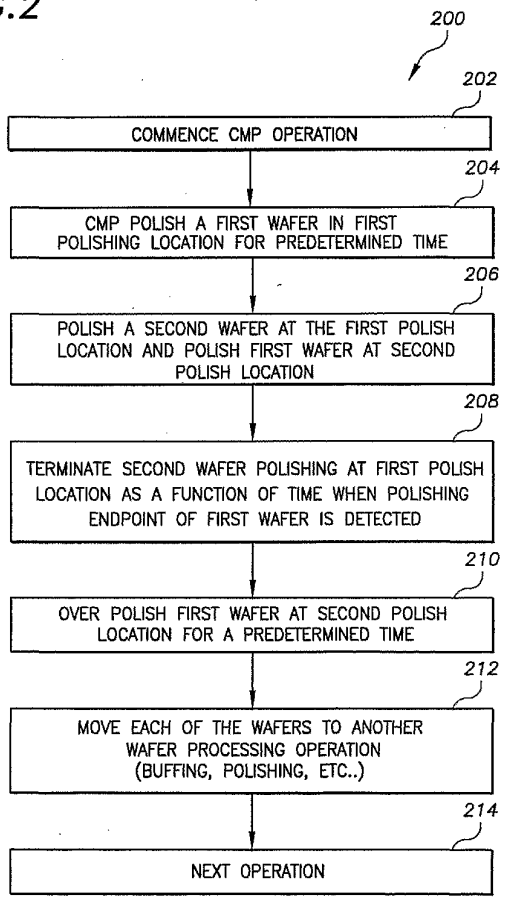

200
202
COMMENCE CMP OPERATION
204
CMP POLISH A FIRST WAFER IN FIRST POLISHING LOCATION FOR PREDETERMINED TIME
206
POLISH A SECOND WAFER AT THE FIRST POLISH LOCATION AND POLISH FIRST WAFER AT SECOND POLISH LOCATION
208
TERMINATE SECOND WAFER POLISHING AT FIRST POLISH LOCATION AS A FUNCTION OF TIME WHEN POLISHING ENDPOINT OF FIRST WAFER IS DETECTED
210
OVER POLISH FIRST WAFER AT SECOND POLISH LOCATION FOR A PREDETERMINED TIME
212
MOVE EACH OF THE WAFERS TO ANOTHER WAFER PROCESSING OPERATION (BUFFING, POLISHING, ETC..)
214
NEXT OPERATION

FIG.3A−1

Pad wear and process time example for Single−Platen Endpoint Mode

even 1#	head # on plat−1	polish rate on plat−1	plat−1 pol time	plat−1 pol time based on	head # on plat−2	polish rate upon plat−2	plat−2 endpt time	plat−2 overpol time	plat−2 total pol time
		A/sec	sec			A/sec	sec	sec	sec
1	1	40	55	fixed in recipe	none	0	0	0	0
2	2	39	55	"	1	40	61	5	66
3	3	42	55	"	2	39	64	5	69
4	4	40	55	"	3	42	55	5	60
5	1	40	55	"	4	40	61	5	66

TO FIG. 3A−2

TO FIG. 3A−3

FIG.3A-2

FROM FIG. 3A-1

plat-2 time based on	total polishing time	total wear time on plat-1	total wear time on plat-2	difference in pad wear time	total polish+ post-rinse time	cum proc time due to pol + rinse
	sec	sec	sec	sec	sec	sec
endpt	55	55	0	55	61	61
endpt	121	110	66	44	72	133
endpt	124	165	135	30	75	208
endpt	115	220	195	25	66	274
endpt	121	275	261	14	72	346

TO FIG. 3A-4

FROM FIG. 3A-1

FIG.3A-3

6	2	39	55	"	1	40	61	5	66
7	3	42	55	"	2	39	64	5	69
8	4	40	55	"	3	42	55	5	60
9	1	40	55	"	4	40	61	5	66
10	2	39	55	"	1	40	61	5	66
11	3	42	55	"	2	39	64	5	69
12	4	40	55	"	3	42	55	5	60
13	1	40	55	"	4	40	61	5	66
14	2	39	55	"	1	40	61	5	66
15	3	42	55	"	2	39	64	5	69

TO FIG. 3A-4

TO FIG. 3A-5

FROM FIG. 3A-2

FIG.3A-4

endpt	121	330	327	3	72	418
endpt	124	385	396	11	75	493
endpt	115	440	456	16	66	559
endpt	121	495	522	27	72	631
endpt	121	550	588	38	72	703
endpt	124	605	657	52	75	778
endpt	115	660	717	57	66	844
endpt	121	715	783	68	72	916
endpt	121	770	849	79	72	988
endpt	124	825	918	93	75	1063

FROM FIG. 3A-3

TO FIG. 3A-6

FROM FIG. 3A-3

FIG.3A-5

16	4	40	55	"	3	42	55	5	60
17	1	40	55	"	4	40	61	5	66
18	2	39	55	"	1	40	61	5	66
19	3	42	55	"	2	39	64	5	69
20	4	40	55	"	3	42	55	5	60
21	1	40	55	"	4	40	61	5	66
22	2	39	55	"	1	40	61	5	66
23	3	42	55	"	2	39	64	5	69
24	4	40	55	"	3	42	55	5	60
25					4	40	61	5	66
AVERAGE		40.25	55			40.25	60.25	5	65.25

TO FIG. 3A-6

FROM FIG. 3A-4

FROM FIG. 3A-5

FIG.3A-6

endpt	115	860	978	98	66	1129
endpt	121	935	1044	109	72	1201
endpt	121	990	1110	120	72	1273
endpt	124	1045	1179	134	75	1348
endpt	115	1100	1239	139	66	1414
endpt	121	1155	1305	150	72	1486
endpt	121	1210	1371	161	72	1558
endpt	124	1265	1440	175	75	1633
endpt	115	1320	1500	180	66	1699
endpt	121	1320	1566	246	72	1771
	120.25				70.84	

FIG.3B-1

Pad wear and process time example for "Platen-2 endpoint triggers platen-1 polish time"

even 1#	head # on plat-1	polish rate on plat-1	plat-1 pol time	plat-1 pol time based on	head # on plat-2	polish rate upon plat-2	plat-2 endpt time	plat-2 overpol time	plat-2 total pol time
		A/sec	sec			A/sec	sec	sec	sec
1	1	40	30	fixed (1st wfr)	none				
2	2	39	86	plat-2	1	40	86	5	91
3	3	42	33	plat-2	2	39	33	5	38
4	4	40	77	plat-2	3	42	77	5	82
5	1	40	39	plat-2	4	40	39	5	44

TO FIG. 3B-2

TO FIG. 3B-3

FIG.3B-2

FROM FIG. 3B-1

plat-2 time based on	total polishing time	total wear time on plat-1	total wear time on plat-2	difference in pad wear time	total polish+ post-rinse time	cum proc time due to pol + rinse
	sec	sec	sec	sec	sec	sec
		30	0	30	36	36
endpt	121	116	91	25	97	133
endpt	124	149	129	20	44	177
endpt	115	226	211	15	88	265
endpt	121	265	255	10	50	315

TO FIG. 3B-4

FROM FIG. 3B-1

FIG.3B-3

6	2	39	77	plat-2	1	40	77	5	82
7	3	42	42	plat-2	2	39	42	5	47
8	4	40	68	plat-2	3	42	68	5	73
9	1	40	48	plat-2	4	40	48	5	53
10	2	39	68	plat-2	1	40	68	5	73
11	3	42	51	plat-2	2	39	51	5	56
12	4	40	59	plat-2	3	42	59	5	64
13	1	40	57	plat-2	4	40	57	5	62
14	2	39	59	plat-2	1	40	59	5	64
15	3	42	60	plat-2	2	39	60	5	65

TO FIG. 3B-4

TO FIG. 3B-5

FROM FIG. 3B-2

FIG.3B-4

endpt	121	342	337	5	88	403
endpt	124	384	384	0	53	456
endpt	115	452	457	5	79	535
endpt	121	500	510	10	59	594
endpt	121	568	583	15	79	673
endpt	124	619	639	20	62	735
endpt	115	678	703	25	70	805
endpt	121	735	765	30	68	873
endpt	121	794	829	35	70	943
endpt	124	854	894	40	71	1014

FROM FIG. 3B-3

TO FIG. 3B-6

FROM FIG. 3B-3

FIG.3B-5

16	4	40	50	plat-2	3	42	50	5	55
17	1	40	66	plat-2	4	40	66	5	71
18	2	39	50	plat-2	1	40	50	5	55
19	3	42	69	plat-2	2	39	69	5	74
20	4	40	41	plat-2	3	42	41	5	46
21	1	40	75	plat-2	4	40	75	5	80
22	2	39	41	plat-2	1	40	41	5	46
23	3	42	78	plat-2	2	39	78	5	83
24	4	40	32	plat-2	3	42	32	5	37
25					4	40	84	5	89
AVERAGE		40.25	56.5			40.25	58.75		63.75

TO FIG. 3B-6

FROM FIG. 3B-4

FROM FIG. 3B-5

FIG.3B-6

endpt	115	904	949	45	61	1075
endpt	121	970	1020	50	77	1152
endpt	121	1020	1075	55	61	1213
endpt	124	1089	1149	60	80	1293
endpt	115	1130	1195	65	52	1345
endpt	121	1205	1275	70	86	1431
endpt	121	1246	1321	75	52	1483
endpt	124	1324	1404	80	89	1572
endpt	115	1356	1441	85	43	1615
endpt	121	1356	1530	174	95	1710
	120.25				69.75	

【国際公開パンフレット（コレクトバージョン）】

(12) INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(19) World Intellectual Property Organization
International Bureau

(43) International Publication Date
28 February 2002 (28.02.2002)

PCT

(10) International Publication Number
WO 02/017381 A3

(51) International Patent Classification[7]: H01L 21/3105

(21) International Application Number: PCT/EP01/09648

(22) International Filing Date: 20 August 2001 (20.08.2001)

(25) Filing Language: English

(26) Publication Language: English

(30) Priority Data:
09/645,735 24 August 2000 (24.08.2000) US

(71) Applicant: KONINKLIJKE PHILIPS ELECTRONICS N.V. [NL/NL]; Groenewoudseweg 1, NL-5621 BA Eindhoven (NL).

(72) Inventors: DUNTON, Samuel; Prof. Holstlaan 6, NL-5656 AA Eindhoven (NL). LIANG, Victor; Prof. Holstlaan 6, NL-5656 AA Eindhoven (NL). ZHANG, Liming; Prof. Holstlaan 6, NL-5656 AA Eindhoven (NL).

(74) Agent: DUIJVESTIJN, Adrianus, J.; Internationaal Octrooibureau B.V., Prof. Holstlaan 6, NL-5656 AA Eindhoven (NL).

(81) Designated States (national): CN, JP, KR.

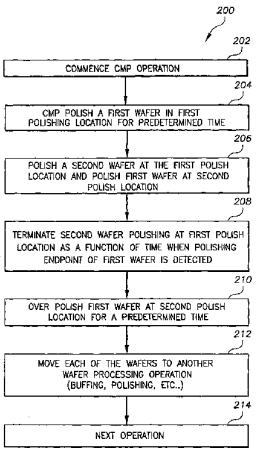
(84) Designated States (regional): European patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR).

Published:
— with international search report
— before the expiration of the time limit for amending the claims and to be republished in the event of receipt of amendments

(88) Date of publication of the international search report: 7 November 2002

[Continued on next page]

(54) Title: METHOD FOR PREVENTING DAMAGE TO WAFERS IN A SEQUENTIAL MULTIPLE STEPS POLISHING PROCESS



(57) Abstract: A method for preventing the drying of a residue on a wafer surface in a multiple stage polishing operation increases wafer processing throughput and extends the useful life of polishing pads used in a CMP operation. The method includes detecting a polishing endpoint for a wafer polished in a second polishing step following a first polishing operation for the wafer. Endpoint detection terminates polishing of another wafer in the first polishing operation and triggers overpolishing of the prior wafer in the second polishing operation. After a set period, overpolishing of the prior wafer in the second polishing operation ends. Finally each of the wafers moves to a subsequent processing operation, which may include a polishing operation or a buffing operation. One of the advantages of the invention is the maximization of total platen pad usage between platen pad changes since total processing time has been increased for the same polishing pads, thus permitting polishing of greater numbers of wafers between platen pad changes.

WO 02/017381 A3

WO 02/017381 A3

For two-letter codes and other abbreviations, refer to the "Guidance Notes on Codes and Abbreviations" appearing at the beginning of each regular issue of the PCT Gazette.

【国際調査報告】

INTERNATIONAL SEARCH REPORT

International Application No
PCT/EP 01/09648

A. CLASSIFICATION OF SUBJECT MATTER
IPC 7 H01L21/3105

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
IPC 7 H01L B24B

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)
INSPEC, EPO-Internal, WPI Data, PAJ

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category °	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	SZARKA F ET AL: "THE CHARACTERIZATION, DEVELOPMENT AND IMPLEMENTATION OF MULTI-PLATEN IN-SITU RATE MONITOR (ISRM) CONTROL FOR CHEMICAL MECHANICAL PLANARIZATION IN ASIC MANUFACTURING" PROCEEDINGS OF THE SPIE, SPIE, BELLINGHAM, VA, US, no. 3742, 19 May 1999 (1999-05-19), pages 28-42, XP008005628	14
A	the whole document	1,12,15

X	WO 99 43465 A (SPEEDFAM CORP) 2 September 1999 (1999-09-02)	14
A	the whole document	1,12,15

X	US 5 951 373 A (SHENDON NORM ET AL) 14 September 1999 (1999-09-14)	14
A	column 16 -column 18	1,12,15

	-/--	

[X] Further documents are listed in the continuation of box C.

[X] Patent family members are listed in annex.

° Special categories of cited documents :

A document defining the general state of the art which is not considered to be of particular relevance
E earlier document but published on or after the international filing date
L document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
O document referring to an oral disclosure, use, exhibition or other means
P document published prior to the international filing date but later than the priority date claimed

T later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
X document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
Y document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
& document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
26 August 2002	30/08/2002
Name and mailing address of the ISA European Patent Office, P.B. 5818 Patentlaan 2- NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016	Authorized officer Szarowski, A

Form PCT/ISA/210 (second sheet) (July 1992)

INTERNATIONAL SEARCH REPORT

International Application No
PCT/EP 01/09648

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication,where appropriate, of the relevant passages	Relevant to claim No.
X	WO 00 25984 A (APPLIED MATERIALS INC) 11 May 2000 (2000-05-11)	14
A	the whole document ---	1,12,15
A	GB 2 324 750 A (NIPPON ELECTRIC CO ;OKAMOTO MACHINE TOOL WORKS (JP)) 4 November 1998 (1998-11-04) page 20 page 35 -----	1,12,14, 15

Form PCT/ISA/210 (continuation of second sheet) (July 1992)

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No
PCT/EP 01/09648

Patent document cited in search report		Publication date	Patent family member(s)			Publication date
WO 9943465	A	02-09-1999	US	6168683	B1	02-01-2001
			DE	19907956	A1	14-10-1999
			GB	2334470	A	25-08-1999
			JP	2002504438	T	12-02-2002
			WO	9943465	A1	02-09-1999
US 5951373	A	14-09-1999	US	6136715	A	24-10-2000
			US	6245680	B1	12-06-2001
WO 0025984	A	11-05-2000	TW	411295	B	11-11-2000
			WO	0025984	A1	11-05-2000
GB 2324750	A	04-11-1998	JP	3231659	B2	26-11-2001
			JP	10303152	A	13-11-1998
			US	6379230	B1	30-04-2002

Form PCT/ISA/210 (patent family annex) (July 1992)

フロントページの続き

(74)代理人　100082991
弁理士　佐藤　泰和
(74)代理人　100096921
弁理士　吉元　弘
(74)代理人　100103263
弁理士　川崎　康
(72)発明者　サミュエル、ダントン
オランダ国５６５６、アーアー、アインドーフェン、プロフ．ホルストラーン、６
(72)発明者　ビクター、リアング
オランダ国５６５６、アーアー、アインドーフェン、プロフ．ホルストラーン、６
(72)発明者　リミン、ツァン
オランダ国５６５６、アーアー、アインドーフェン、プロフ．ホルストラーン、６

Ｆターム(参考) 3C049 AA07 CA01 CB02
3C058 AA07 CA01 CB02 DA12