



(12) 发明专利

(10) 授权公告号 CN 108566324 B

(45) 授权公告日 2020.10.13

(21) 申请号 201810321345.5

H04L 12/24 (2006.01)

(22) 申请日 2018.04.11

G06F 13/42 (2006.01)

(65) 同一申请的已公布的文献号  
申请公布号 CN 108566324 A

(56) 对比文件

CN 204631516 U, 2015.09.09

CN 102325149 A, 2012.01.18

(43) 申请公布日 2018.09.21

CN 201758277 U, 2011.03.09

(73) 专利权人 武汉理工大学

CN 1303162 A, 2001.07.11

地址 430070 湖北省武汉市洪山区珞狮路  
122号

CN 107707400 A, 2018.02.16

EP 3096257 A1, 2016.11.23

(72) 发明人 李维波 康兴 徐聪 李巍  
许智豪 余万祥

张高明.《基于W5200的双冗余以太网通信系统应用研究》.《中国舰船研究》.2018,第13卷(第1期),第127页到第132页.

(74) 专利代理机构 武汉科皓知识产权代理事务  
所(特殊普通合伙) 42222

周樾.《基于双CAN总线与以太网的船舶现场监控模块设计》.《现场总线与网络》.2013,第32卷(第4期),第82页到第86页.

代理人 薛玲

审查员 李玲

(51) Int. Cl.

H04L 12/40 (2006.01)

H04L 12/26 (2006.01)

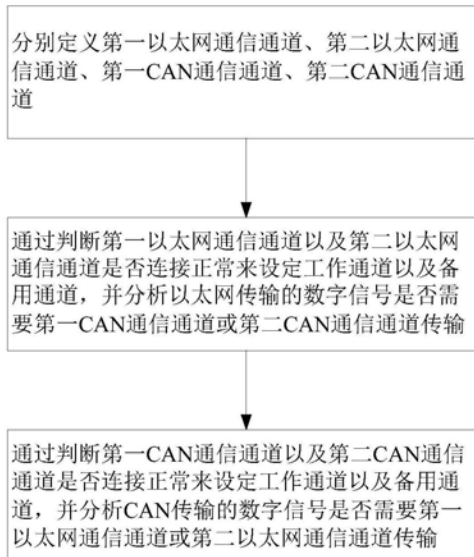
权利要求书3页 说明书16页 附图11页

(54) 发明名称

一种基于隔离式双以太网和双CAN通信的系统及方法

(57) 摘要

本发明涉及一种基于隔离式双以太网和双CAN通信的方法,本发明包括一种基于隔离式双以太网和双CAN通信的系统。分别定义第一以太网通信通道、第二以太网通信通道、第一CAN通信通道、第二CAN通信通道;通过判断第一以太网通信通道以及第二以太网通信通道是否连接正常来设定工作通道以及备用通道,并分析以太网传输的数字信号是否需要第一CAN通信通道或第二CAN通信通道传输;通过判断第一CAN通信通道以及第二CAN通信通道是否连接正常来设定工作通道以及备用通道,并分析CAN传输的数字信号是否需要第一以太网通信通道或第二以太网通信通道传输。与现有技术相比,本发明具有抗干扰能力强,易于扩展,可靠性高等优势。



1. 一种基于隔离式双以太网和双CAN通信的系统,其特征在于,包括:第一用户接口单元(1)、数字输出/数字输入单元(2)、I2C总线隔离单元(3)、主控制单元(4)、以太网控制器单元(5)、网口变压器单元(6)、CAN总线隔离单元(7)、CAN总线单元(8)以及第二用户接口单元(9);

所述第一用户接口单元(1)与所述数字输出/数字输入单元(2)通过导线连接;所述数字输出/数字输入单元(2)与所述I2C总线隔离单元(3)通过导线连接;所述I2C总线隔离单元(3)与所述主控制单元(4)通过导线连接;所述主控制单元(4)与所述以太网控制器单元(5)通过导线连接;所述以太网控制器单元(5)与所述网口变压器单元(6)通过导线连接;所述网口变压器单元(6)与所述第二用户接口单元(9)通过导线连接;所述主控制单元(4)与所述CAN总线隔离单元(7)通过导线连接;所述CAN总线隔离单元(7)与所述CAN总线单元(8)通过导线连接;所述CAN总线单元(8)与所述第二用户接口单元(9)通过导线连接;

所述第一用户接口单元(1)用于接收来自数字输出/数字输入单元输出的数字输出信号,并将来自用户的数字输入信号传送到所述数字输出/数字输入单元(2);

所述数字输出/数字输入单元(2)用于接收来自所述第一用户接口单元(1)的数字输入信号,并将数字输出信号传送到所述第一用户接口单元(1),并选用多通道通用并行输入/输出口器件用于确保多个输入/输出口器件能够共用一个I2C总线上;

所述I2C总线隔离单元(3)用于对I2C总线进行隔离处理,用于将数字输入信号传输至所述主控制单元(4),并接收所述主控制单元(4)输出的数字输出信号,并采用具有iCoupler®芯片级变压器隔离技术的数字隔离器;

所述主控制单元(4)用于通过I2C总线外接温湿度传感器片、经由I2C总线外接存储芯片、经由I2C总线外接数字输出/数字输入单元、经由SPI总线外接所述以太网控制器单元(5),用于外接所述CAN总线隔离单元(7);

所述以太网控制器单元(5)用于为主控制器单元提供了更加简易的互联网连接方案,从而能够更好地实现高速网络通讯,并选用以全硬件TCP/IP嵌入式以太网控制器作为数据交互的控制核心,它集成了TCP/IP协议栈,10/100M以太网数据链路层及物理层,使用了新的高效SPI协议支持80MHz速率;

所述网口变压器单元(6)用于在物理层PHY与网卡接口RJ45之间起着隔离与耦合作用,用于将网口数据传输至所述第二用户接口单元(9),并采用网口变压器;

所述CAN总线隔离单元(7)用于将CAN总线进行隔离处理,并采用具有iCoupler®芯片级变压器的隔离技术;

所述CAN总线单元(8)用于对CAN总线进行保护处理并传送到所述第二用户接口单元(9);

所述第二用户接口单元(9)用于接收双路以太网接口和双路CAN总线接口,完成与主控制单元之间的数据交互;

所述第一用户接口单元(1)由第一用户接口单元的第一子单元(1-1)和第一用户接口单元的第二子单元(1-2)构成;所述数字输出/数字输入单元(2)由数字输出单元(2-1)和数字输入单元(2-2)构成;所述I2C总线隔离单元(3)由第一I2C总线隔离子单元(3-1)和第二I2C总线隔离子单元(3-2)构成;所述主控制单元(4)由温湿度传感器单元(4-1)、存储器单

元(4-2)以及微处理器单元(4-3)构成;所述以太网控制器单元(5)由第一以太网控制器子单元(5-1)和第二以太网控制器子单元(5-2)构成;所述网口变压器单元(6)由第一网口变压器子单元(6-1)和第二网口变压器子单元(6-2)构成;所述CAN总线隔离单元(7)由第一CAN总线隔离子单元(7-1)和第二CAN总线隔离子单元(7-2)构成;所述CAN总线单元(8)由第一CAN总线子单元(8-1)和第二CAN总线子单元(8-2)构成;所述第二用户接口单元(9)由第二用户接口单元的第一子单元(9-1)、第二用户接口单元的第二子单元(9-2)、第二用户接口单元的第三子单元(9-3)、第二用户接口单元的第四子单元(9-4)构成;

所述的第一用户接口单元的第一子单元(1-1)、数字输出单元(2-1)、第一I2C总线隔离子单元(3-1)、微处理器单元(4-3)通过导线依次串联连接;所述的第一用户接口单元的第二子单元(1-2)、数字输入单元(2-2)、第二I2C总线隔离子单元(3-2)、微处理器单元(4-3)通过导线依次串联连接;所述温湿度传感器单元(4-1)与所述微处理器单元(4-3)通过导线连接;所述存储器单元(4-2)与所述微处理器单元(4-3)通过导线连接;所述的微处理器单元(4-3)、第一以太网控制器子单元(5-1)、第一网口变压器子单元(6-1)、第二用户接口单元的第一子单元(9-1)通过导线依次串联连接;所述的微处理器单元(4-3)、第二以太网控制器子单元(5-2)、第二网口变压器子单元(6-2)、第二用户接口单元的第二子单元(9-2)通过导线依次串联连接;所述的微处理器单元(4-3)、第一CAN总线隔离子单元(7-1)、第一CAN总线子单元(8-1)、第二用户接口单元的第三子单元(9-3)通过导线依次串联连接;所述的微处理器单元(4-3)、第二CAN总线隔离子单元(7-2)、第二CAN总线子单元(8-2)、第二用户接口单元的第四子单元(9-4)通过导线依次串联连接。

2. 一种利用权利要求1所述的基于隔离式双以太网和双CAN通信的系统进行基于隔离式双以太网和双CAN通信的方法,其特征在于,包括以下步骤:

步骤1:分别定义第一以太网通信通道、第二以太网通信通道、第一CAN通信通道、第二CAN通信通道;

步骤2:通过判断第一以太网通信通道以及第二以太网通信通道是否连接正常来设定工作通道以及备用通道,并分析以太网传输的数字信号是否需要第一CAN通信通道或第二CAN通信通道传输;

步骤3:通过判断第一CAN通信通道以及第二CAN通信通道是否连接正常来设定工作通道以及备用通道,并分析CAN传输的数字信号是否需要第一以太网通信通道或第二以太网通信通道传输。

3. 根据权利要求2所述的基于隔离式双以太网和双CAN通信的方法,其特征在于:步骤1中所述定义第一以太网通信通道为定义所述的微处理器单元(4-3)、第一以太网控制器子单元(5-1)、第一网口变压器子单元(6-1)、第二用户接口单元的第一子单元(9-1)构成的以太网通信通道为第一以太网通信通道;步骤1中所述定义第二以太网通信通道为定义所述的微处理器单元(4-3)、第二以太网控制器子单元(5-2)、第二网口变压器子单元(6-2)、第二用户接口单元的第二子单元(9-2)构成的以太网通信通道为第二以太网通信通道;步骤1中所述定义第一CAN通信通道为定义所述的微处理器单元(4-3)、第一CAN总线隔离子单元(7-1)、第一CAN总线子单元(8-1)、第二用户接口单元的第三子单元(9-3)构成的CAN通信通道为第一CAN通信通道;步骤1中所述定义第二CAN通信通道为定义所述的微处理器单元(4-3)、第二CAN总线隔离子单元(7-2)、第二CAN总线子单元(8-2)、第二用户接口单元的第四子

单元(9-4)构成的CAN通信通道为第二CAN通信通道。

4. 根据权利要求2所述的基于隔离式双以太网和双CAN通信的方法,其特征在于:步骤2中所述判断为所述微处理器单元(4-3)通过与第一以太网控制器子单元(5-1)传输的以太网传输的数字信号判断第一以太网通信通道是否连接正常,若第一以太网通信通道连接正常则令第一以太网通信通道为工作通道且开通接收数据功能和发送数据功能,且所述微处理器单元(4-3)通过与第二以太网控制器子单元(5-2)传输的以太网传输的数字信号判断第二以太网通信通道是否连接正常,若第二以太网通信通道连接正常则令第二以太网通信通道为备用通道且开通接收数据功能,若第二以太网通信通道连接故障则所述微处理器单元(4-3)报告第二以太网通信通道故障;若第一以太网通信通道连接故障则所述微处理器单元(4-3)报告第一以太网通信通道故障,且所述微处理器单元(4-3)判断第二以太网通信通道是否连接正常,若第二以太网通信通道连接正常则令第二以太网通信通道为工作通道且开通数据发送功能和数据接收功能,若第二以太网通信通道连接故障则所述微处理器单元(4-3)报告第二以太网通信通道故障,且将以太网传输的数字信号转换为CAN传输的数字信号并由第一CAN通信通道或第二CAN通信通道传输。

5. 根据权利要求2所述的基于隔离式双以太网和双CAN通信的方法,其特征在于:步骤3中所述判断为微处理器单元(4-3)通过与第一CAN总线隔离子单元(7-1)传输的CAN传输的数字信号判断第一CAN通信通道是否连接正常,若第一CAN通信通道连接正常则令第一CAN通信通道为工作通道且开通接收数据功能和发送数据功能,且所述微处理器单元(4-3)通过与第二CAN总线隔离子单元(7-2)传输的CAN传输的数字信号判断第二CAN通信通道是否连接正常,若第二CAN通信通道连接正常则令第二CAN通信通道为备用通道且开通接收数据功能,若第二CAN通信通道连接故障则所述微处理器单元(4-3)报告第二CAN通信通道故障;若第一CAN通信通道连接故障则所述微处理器单元(4-3)报告第一CAN通信通道故障,且所述微处理器单元(4-3)判断第二CAN通信通道是否连接正常,若第二CAN通信通道连接正常则令第二CAN通信通道为工作通道且开通数据发送功能和数据接收功能,若第二CAN通信通道连接故障则所述微处理器单元(4-3)报告第二CAN通信通道故障,且将CAN传输的数字信号转换为以太网传输的数字信号并由第一以太网通信通道或第二以太网通信通道传输。

## 一种基于隔离式双以太网和双CAN通信的系统及方法

### 技术领域

[0001] 本发明属于嵌入式技术领域,尤其涉及一种基于隔离式双以太网和双CAN通信的系统及方法。

### 背景技术

[0002] 随着国家海洋战略和全电力推进齐头并进之时,舰船电力系统的地位也越来越重要,因而对舰船电力系统的稳定性、可靠性和智能化等提出了更高的要求。为了适应这种发展趋势,智能化、计算机和网络化等领先技术在舰船电力系统的网络结构、稳定运行、资源调度、能量分配、武器配置、运行模式和控制策略等方面将发挥越来越大的作用。以“模块化、集成化”思想发展起来的舰船综合电力系统,它极大程度地简化了舰船动力系统的结构,为舰载高能武器提供了能量保障,大大提升了舰船的机动性、隐蔽性和生命力。尤其是数字化、智能化测控技术,理所当然地成为未来舰船综合电力系统的重要特征之一。实时数据(如输入/输出控制指令、状态信号和健康信息等)传输技术,是舰船获取设备信息实现智能化必不可少的技术手段。通过多通道数字输入/输出测控系统,实时获取舰用设备的输入/输出数字信号(如各个健康状态和现场工况信息等),是决策系统给出正确决策的先决条件。

[0003] 为了简化硬件电路设计、简化系统结构,工程上常用一组线路,配置以适当的接口电路,与各部件和外围设备连接,这组共用的连接线路被称为总线。采用总线结构便于部件和设备的扩充,尤其制定了统一的总线标准则容易使不同设备间实现互连。随着微电子技术和计算机技术的发展,总线技术也在不断地发展和完善,而使计算机总线技术种类繁多。如大量应用于工业数据传输中的I2C(Inter-Integrated Circuit)总线、CAN(Controller Area Network)总线和基于串行外设接口(Serial Peripheral Interface,SPI)的以太网(Ethernet)技术。

[0004] 研究与运行实践表明,采用常规方法的I2C总线、CAN总线和以太网通信方式,在具有较强电磁干扰的应用现场(如前所述的船舶综合电力系统,就是非常典型的应用环境之一),就会经常被干扰,可靠性得不到提高,因而,也就无法满足该系统“井喷式”增长的信息交换的需求。其主要原因体现在以下几个方面:以“迈克尔·蒙苏尔”号(DDG 1001)为例,美海军第2艘“朱姆沃尔特”级驱逐舰,长186米,宽24.6米,吃水8.4米,标准排水量15995吨,航速30节,水上续航力4500海里/20节,该级舰的综合电力系统(Integrated Power System,IPS)可以说是最复杂和独特的系统,在有限的移动平台中包括发电、输电、配电、变电、拖动、推进、储能、监控和电力管理等诸多功能,因此,船舶综合全电力推进系统发电机不仅要向推进电动机供电,也需提供电能给船舶电网,满足船舶其它设备的用电和生活用电,而电力系统容量有限,船舶设备分布密集。这是由于这些多系统多功能的复杂性,势必也带来了严重的电磁兼容问题,这会对通信设备是否正常工作带来威胁;电力推进舰船在航行过程中,受到风、浪及海流等多种随机不确定因素的干扰,进而带来船舶的输出功率与负载功率之间不平衡,甚至出现欠压、过压等恶劣情况,这会对通信设备造成严重损害;舰船数据采

集设备工作环境复杂多变,由于传输距离、现场状况等诸多因素的影响,可能导致I2C总线、CAN总线和以太网传输通道中断,造成网络实时性和可靠性降低,甚至网络不能正常工作。

[0005] 针对上述这些情况,迫切需要成熟的、可靠性高的、实时性强的I2C总线、CAN总线和以太网接口技术,应用于船舶综合电力系统中的多通道数字输入/输出测控系统中,以提高舰船内部信息交换的效率和可靠性。

## 发明内容

[0006] 为了克服上述现有技术的不足之处,本发明提出了一种基于隔离式双以太网和双CAN通信的系统及方法。

[0007] 本发明的系统所采用的技术方案为一种基于隔离式双以太网和双CAN通信的系统,其特征在于,包括:第一用户接口单元(1)、数字输出/数字输入单元(2)、I2C总线隔离单元(3)、主控制单元(4)、以太网控制器单元(5)、网口变压器单元(6)、CAN总线隔离单元(7)、CAN总线单元(8)以及第二用户接口单元(9);

[0008] 所述第一用户接口单元(1)与所述数字输出/数字输入单元(2)通过导线连接;所述数字输出/数字输入单元(2)与所述I2C总线隔离单元(3)通过导线连接;所述I2C总线隔离单元(3)与所述主控制单元(4)通过导线连接;所述主控制单元(4)与所述以太网控制器单元(5)通过导线连接;所述以太网控制器单元(5)与所述网口变压器单元(6)通过导线连接;所述网口变压器单元(6)与所述第二用户接口单元(9)通过导线连接;所述主控制单元(4)与所述CAN总线隔离单元(7)通过导线连接;所述CAN总线隔离单元(7)与所述CAN总线单元(8)通过导线连接;所述CAN总线单元(8)与所述第二用户接口单元(9)通过导线连接。

[0009] 作为优选,所述第一用户接口单元(1)用于接收来自数字输出/数字输入单元输出的数字输出信号,并将来自用户的数字输入信号传送到所述数字输出/数字输入单元(2);

[0010] 所述数字输出/数字输入单元(2)用于接收来自所述第一用户接口单元(1)的数字输入信号,并将数字输出信号传送到所述第一用户接口单元(1),并选用多通道通用并行输入/输出器件用于确保多个输入/输出器件能够共用一个I2C总线上。

[0011] 所述I2C总线隔离单元(3)用于对I2C总线进行隔离处理,用于将数字输入信号传输至所述主控制单元(4),并接收所述主控制单元(4)输出的数字输出信号,并采用具有iCoupler®芯片级变压器隔离技术的数字隔离器;

[0012] 所述主控制单元(4)用于通过I2C总线外接温湿度传感器片、经由I2C总线外接存储芯片、经由I2C总线外接数字输出/数字输入单元、经由SPI总线外接所述以太网控制器单元(5),用于外接所述CAN总线隔离单元(7);

[0013] 所述以太网控制器单元(5)用于为主控制器单元提供了更加简易的互联网连接方案,从而能够更好地实现高速网络通讯,并选用以全硬件TCP/IP嵌入式以太网控制器作为数据交互的控制核心,它集成了TCP/IP协议栈,10/100M以太网数据链路层及物理层,使用了新的高效SPI协议支持80MHz速率;

[0014] 所述网口变压器单元(6)用于在物理层PHY与网卡接口RJ45之间起着隔离与耦合作用,用于将网口数据传输至所述第二用户接口单元(9),并采用网口变压器;

[0015] 所述CAN总线隔离单元(7)用于将CAN总线进行隔离处理,并采用具有iCoupler®芯片级的变压器隔离技术;

[0016] 所述CAN总线单元(8)用于对CAN总线进行保护处理并传送到所述第二用户接口单元(9)；

[0017] 所述第二用户接口单元(9)用于接收双路以太网接口和双路CAN总线接口,完成与主控制单元之间的数据交互。

[0018] 作为优选,所述第一用户接口单元(1)由第一用户接口单元的第一子单元(1-1)和第一用户接口单元的第二子单元(1-2)构成;所述数字输出/数字输入单元(2)由数字输出单元(2-1)和数字输入单元(2-2)构成;所述I2C总线隔离单元(3)由第一I2C总线隔离子单元(3-1)和第二I2C总线隔离子单元(3-2)构成;所述主控制单元(4)由温湿度传感器单元(4-1)、存储器单元(4-2)以及微处理器单元(4-3)构成;所述以太网控制器单元(5)由第一以太网控制器子单元(5-1)和第二以太网控制器子单元(5-2)构成;所述网口变压器单元(6)由第一网口变压器子单元(6-1)和第二网口变压器子单元(6-2)构成;所述CAN总线隔离单元(7)由第一CAN总线隔离子单元(7-1)和第二CAN总线隔离子单元(7-2)构成;所述CAN总线单元(8)由第一CAN总线子单元(8-1)和第二CAN总线子单元(8-2)构成;所述第二用户接口单元(9)由第二用户接口单元的第一子单元(9-1)、第二用户接口单元的第二子单元(9-2)、第二用户接口单元的第三子单元(9-3)、第二用户接口单元的第四子单元(9-4)构成;

[0019] 所述的第一用户接口单元的第一子单元(1-1)、数字输出单元(2-1)、第一I2C总线隔离子单元(3-1)、微处理器单元(4-3)通过导线依次串联连接;所述的第一用户接口单元的第二子单元(1-2)、数字输入单元(2-2)、第二I2C总线隔离子单元(3-2)、微处理器单元(4-3)通过导线依次串联连接;所述温湿度传感器单元(4-1)与所述微处理器单元(4-3)通过导线连接;所述存储器单元(4-2)与所述微处理器单元(4-3)通过导线连接;所述的微处理器单元(4-3)、第一以太网控制器子单元(5-1)、第一网口变压器子单元(6-1)、第二用户接口单元的第一子单元(9-1)通过导线依次串联连接;所述的微处理器单元(4-3)、第二以太网控制器子单元(5-2)、第二网口变压器子单元(6-2)、第二用户接口单元的第二子单元(9-2)通过导线依次串联连接;所述的微处理器单元(4-3)、第一CAN总线隔离子单元(7-1)、第一CAN总线子单元(8-1)、第二用户接口单元的第三子单元(9-3)通过导线依次串联连接;所述的微处理器单元(4-3)、第二CAN总线隔离子单元(7-2)、第二CAN总线子单元(8-2)、第二用户接口单元的第四子单元(9-4)通过导线依次串联连接。

[0020] 本发明的方法所采用的技术方案为一种基于隔离式双以太网和双CAN通信的方法,其特征在于,包括以下步骤:

[0021] 步骤1:分别定义第一以太网通信通道、第二以太网通信通道、第一CAN通信通道、第二CAN通信通道;

[0022] 步骤2:通过判断第一以太网通信通道以及第二以太网通信通道是否连接正常来设定工作通道以及备用通道,并分析以太网传输的数字信号是否需要第一CAN通信通道或第二CAN通信通道传输;

[0023] 步骤3:通过判断第一CAN通信通道以及第二CAN通信通道是否连接正常来设定工作通道以及备用通道,并分析CAN传输的数字信号是否需要第一以太网通信通道或第二以太网通信通道传输。

[0024] 作为优选,步骤1中所述定义第一以太网通信通道为定义所述的微处理器单元(4-3)、第一以太网控制器子单元(5-1)、第一网口变压器子单元(6-1)、第二用户接口单元的第

一子单元(9-1)构成的以太网通信通道为第一以太网通信通道;步骤1中所述定义第二以太网通信通道为定义所述的微处理器单元(4-3)、第二以太网控制器子单元(5-2)、第二网口变压器子单元(6-2)、第二用户接口单元的第二个子单元(9-2)构成的以太网通信通道为第二以太网通信通道;步骤1中所述定义第一CAN通信通道为定义所述的微处理器单元(4-3)、第一CAN总线隔离子单元(7-1)、第一CAN总线子单元(8-1)、第二用户接口单元的第三个子单元(9-3)构成的CAN通信通道为第一CAN通信通道;

[0025] 步骤1中所述定义第二CAN通信通道为定义所述的微处理器单元(4-3)、第二CAN总线隔离子单元(7-2)、第二CAN总线子单元(8-2)、第二用户接口单元的第四个子单元(9-4)构成的CAN通信通道为第二CAN通信通道;

[0026] 作为优选,步骤2中所述判断为所述微处理器单元(4-3)通过与第一以太网控制器子单元(5-1)传输的以太网传输的数字信号判断第一以太网通信通道是否连接正常,若第一以太网通信通道连接正常则令第一以太网通信通道为工作通道且开通接收数据功能和发送数据功能,且所述微处理器单元(4-3)通过与第二以太网控制器子单元(5-2)传输的以太网传输的数字信号判断第二以太网通信通道是否连接正常,若第二以太网通信通道连接正常则令第二以太网通信通道为备用通道且开通接收数据功能,若第二以太网通信通道连接故障则所述微处理器单元(4-3)报告第二以太网通信通道故障;若第一以太网通信通道连接故障则所述微处理器单元(4-3)报告第一以太网通信通道故障,且所述微处理器单元(4-3)判断第二以太网通信通道是否连接正常,若第二以太网通信通道连接正常则令第二以太网通信通道为工作通道且开通数据发送功能和数据接收功能,若第二以太网通信通道连接故障则所述微处理器单元(4-3)报告第二以太网通信通道故障,且将以太网传输的数字信号转换为CAN传输的数字信号并由第一CAN通信通道或第二CAN通信通道传输;

[0027] 作为优选,步骤3中所述判断为微处理器单元(4-3)通过与第一CAN总线隔离子单元(7-1)传输的CAN传输的数字信号判断第一CAN通信通道是否连接正常,若第一CAN通信通道连接正常则令第一CAN通信通道为工作通道且开通接收数据功能和发送数据功能,且所述微处理器单元(4-3)通过与第二CAN总线隔离子单元(7-2)传输的CAN传输的数字信号判断第二CAN通信通道是否连接正常,若第二CAN通信通道连接正常则令第二CAN通信通道为备用通道且开通接收数据功能,若第二CAN通信通道连接故障则所述微处理器单元(4-3)报告第二CAN通信通道故障;若第一CAN通信通道连接故障则所述微处理器单元(4-3)报告第一CAN通信通道故障,且所述微处理器单元(4-3)判断第二CAN通信通道是否连接正常,若第二CAN通信通道连接正常则令第二CAN通信通道为工作通道且开通数据发送功能和数据接收功能,若第二CAN通信通道连接故障则所述微处理器单元(4-3)报告第二CAN通信通道故障,且将CAN传输的数字信号转换为以太网传输的数字信号并由第一以太网通信通道或第二以太网通信通道传输。

[0028] 与现有技术相比,本发明构建了基于隔离式I2C、隔离式CAN和隔离式以太网的冗余通信系统,能够确保测控系统具有极强的抗电磁干扰的能力,不易受外部电磁场的影响,且具有抗干扰能力强,易于扩展,可靠性高等优势,本发明所述隔离式双以太网+双CAN通信系统可广泛用于类似舰船综合电力能量管理系统、分布式变电站、电力电子变换装置和工业现场监控系统等对输入/输出控制指令、状态信号、健康信息等具有较高要求的场合中;

[0029] 且本发明方法的优点为:



[0030] (1) 选择ARM中的GPIO(通用IO端口)模拟I2C,结合I2C驱动芯片,构建基于I2C总线的多通道数字输入/输出测控系统;

[0031] (2) 采用具有iCoupler®芯片级变压器隔离技术的数字隔离器,包含与I2C®接口兼容的非门锁、双向通信通道,这样就不需要将I2C信号分成发送信号与接收信号供单独的光电耦合器使用,从而确保在小型封装中实现完全隔离的I2C接口;需要说明的是,iCoupler是磁隔离技术,其功能、性能、尺寸和功耗,均优于光耦器件;采用这种方案,可有效防止将无源卡插入有源总线时产生干扰数据,既可以保证I2C接口的可靠性要求;

[0032] (3) 采用具有iCoupler®芯片级的变压器隔离技术,将双通道隔离器、CAN收发器和具有isoPower®隔离技术的DC/DC转换器集成于单个SOIC表贴封装中,该封装为20引脚、宽体SOIC封装,额定温度范围为工业温度范围,具有限流和热关断特性,可防止输出短路;借助片内振荡器输出一对方波,以驱动内部变压器提供隔离电源;

[0033] (4) 在以太网设备中,采用网口变压器,在物理层PHY与网卡接口RJ45之间起着隔离与耦合作用;还可以增强信号,使其传输距离更远;使芯片端与外部隔离,抗干扰能力大大增强;对芯片起到了很大的保护作用(如雷击);当接到不同电平(如有的物理层PHY芯片是2.5V,有的物理层PHY芯片是3.3V)的网口时,不会对彼此设备造成影响。

#### 附图说明

[0034] 图1:为本发明的一种具体实施方式的原理示意图;

[0035] 图2:为说明本发明的数字输入/数字输出单元的电路示意图;

[0036] 图3:为说明本发明的I2C总线隔离单元的电路示意图;

[0037] 图4:为说明本发明的主控制单元的温湿度传感器单元的电路示意图;

[0038] 图5:为说明本发明的主控制单元的存储器单元的电路示意图;

[0039] 图6:为说明本发明的主控制单元的ARM单元的电路示意图;

[0040] 图7:为说明本发明的以太网控制器单元的电路示意图;

[0041] 图8:为说明本发明的网口变压器单元的电路示意图;

[0042] 图9:为说明本发明的CAN总线隔离单元的电路示意图;

[0043] 图10:为说明本发明的CAN总线单元的电路示意图;

[0044] 图11:为说明本发明的系统总体流程图;

[0045] 图12:为说明本发明的以太网故障处理流程图;

[0046] 图13:为说明本发明的CAN故障处理流程图;

[0047] 图14:为说明本发明的方法流程图。

#### 具体实施方式

[0048] 为了便于本领域普通技术人员理解和实施本发明,下面结合附图及实施例对本发明作进一步的详细描述,应当理解,此处所描述的实施例仅用于说明和解释本发明,并不用于限定本发明。

[0049] 如图1所示,一种基于隔离式双以太网和双CAN通信的系统的一种具体实施方式的原理示意图。本发明包括第一用户接口单元(1)、数字输出/数字输入单元(2)、I2C总线隔离单元(3)、主控制单元(4)、以太网控制器单元(5)、网口变压器单元(6)、CAN总线隔离单元

(7)、CAN总线单元(8)和第二用户接口单元(9),共计9个组成部分。

[0050] 如图1所示,主控制单元(4)中的微处理器单元(4-3)采用STM32F4充当CPU,利用它的两个I2C接口(即SDA3、SCL3、SDA4和SCL4)、两个CAN接口(即CAN1\_TX、CAN1\_RX、CAN2\_TX和CAN2\_RX)、两路通讯接口(即SPI\_SCK1、SPI\_MOIS1、SPI\_MISO1、SPI\_NESS1、RET1、INT1、SPI\_SCK2、SPI\_MOIS2、SPI\_MISO2、SPI\_NESS2、RET2和INT2)和两路I/O端口。借助其3个I2C中的其中两个I2C总线,它是双向串行线,一条数据线SDA,一条时钟线SCL。主器件用于启动SDA传送数据,并产生时钟SCL以开放传送的器件,此时任何被寻址的器件均被认为是从器件。ARM上已有的2个CAN接口,两路CAN总线上主和从、发和收的关系不是恒定的,而取决于此时数据传送方向。如果主机要发送数据给从器件,则主机首先寻址从器件,然后主动发送数据至从器件,最后由主机终止数据传送;如果主机要接收从器件的数据,首先由主器件寻址从器件,然后主机接收从器件发送的数据,最后由主机终止接收过程。在这种情况下,主机负责产生定时时钟和终止数据传送。利用ARM上已有的两路通讯端口与外部设备进行以太网通讯。

[0051] 如图1所示,主控制单元(4)由温湿度传感器单元(4-1)、存储器单元(4-2)和微处理器单元(4-3)三个部分组成。

[0052] 如图1所示,主控制单元(4)的微处理器单元(4-3)的一路串口(即SDA1和SCL1)经由接线端子T<sub>25</sub>~T<sub>26</sub>与温湿度传感器单元(4-1)相连,其中SDA1与接线端子T<sub>25</sub>相连,SCL1与接线端子T<sub>26</sub>相连,接收所处环境的温湿度数据。同时将微处理器单元(4-3)的另一路串口(即SDA2和SCL2)经由接线端子T<sub>27</sub>~T<sub>28</sub>与存储器单元(4-2)相连,其中SDA2与接线端子T<sub>27</sub>相连,SCL2与接线端子T<sub>28</sub>相连,存入和读取所需数据。微处理器单元(4-3)的I2C中的双向串行线(即SDA3、SCL3、SDA4和SCL4),通过接线端子T<sub>21</sub>~T<sub>24</sub>与I2C总线隔离单元(3)相连,其中I2C总线隔离单元(3)分为第一I2C总线隔离单元(3-1)和第二I2C总线隔离单元(3-2)两部分。微处理器单元(4-3)经由接线端子T<sub>21</sub>~T<sub>22</sub>与第一I2C总线隔离单元(3-1)相连,其中SDA3与接线端子T<sub>21</sub>相连,SCL3与接线端子T<sub>22</sub>相连;微处理器单元(4-3)经由接线端子T<sub>23</sub>~T<sub>24</sub>与第二I2C总线隔离单元(3-2)相连,其中SDA4与接线端子T<sub>23</sub>相连,SCL4与接线端子T<sub>24</sub>相连。I2C总线隔离单元(3)相连再由接线端子T<sub>17</sub>~T<sub>20</sub>与数字输出/数字输入单元(2)相连,该接口单元分为数字输出单元(2-1)和数字输入单元(2-2)两个部分,其中第一I2C总线隔离单元(3-1)经由接线端子T<sub>17</sub>~T<sub>18</sub>与数字输出单元(2-1)相连,数字输入单元(2-1)经由接线端子T<sub>1</sub>~T<sub>8</sub>与第一用户接口单元的第一子单元(1-1)相连,CPU通过此路数字输出通道传输控制指令。第一用户接口单元的第一子单元(1-2)经由接线端子T<sub>9</sub>~T<sub>16</sub>与数字输入单元(2-2)相连,数字输入单元(2-2)经由接线端子T<sub>19</sub>~T<sub>20</sub>与第二I2C总线隔离单元(3-2)相连,将数字信号通过此路数字输入通道传输到CPU。

[0053] 如图1所示,主控制单元(4)的微处理器单元(4-3)的两路通讯端口(即SPI\_SCK1、SPI\_MOIS1、SPI\_MISO1、SPI\_NESS1、RET1、INT1、SPI\_SCK2、SPI\_MOIS2、SPI\_MISO2、SPI\_NESS2、RET2和INT2)经由接线端子T<sub>29</sub>~T<sub>34</sub>与以太网控制器单元(5)相连,其中以太网控制器单元(5)分为第一以太网控制器子单元(5-1)和第二以太网控制器子单元(5-2)。经由接线端子T<sub>29</sub>~T<sub>34</sub>,将微处理器单元(4-3)与第一以太网控制器子单元(5-1)连接,同时经由接线端子T<sub>35</sub>~T<sub>40</sub>,将微处理器单元(4-3)与第二以太网控制器子单元(5-2)相连。以太网控制器单元(5)经由接线端子T<sub>45</sub>~T<sub>52</sub>与网口变压器单元(6)相连,其中网口变压器单元(6)包括

第一网口变压器子单元(6-1)和第二网口变压器子单元(6-2)。以第一以太网控制器子单元(5-1)经由接线端子 $T_{45} \sim T_{48}$ 与第一网口变压器子单元(6-1)相连,同时第二以太网控制器子单元(5-2)经由接线端子 $T_{49} \sim T_{52}$ 与第二网口变压器子单元(6-2)相连。网口变压器单元(6)经由接线端子 $T_{57} \sim T_{66}$ 与第二用户接口单元(9)相连。其中第一网口变压器子单元(6-1)经由接线端子 $T_{57} \sim T_{61}$ 与第二用户接口单元的第一子单元(9-1)相连,第二网口变压器子单元(6-2)经由接线端子 $T_{62} \sim T_{66}$ 与第二用户接口单元的第二子单元(9-2)相连。微处理器单元(4-3)通过两路片上CAN(CAN1\_TX、CAN1\_RX、CAN2\_TX和CAN2\_RX),经由接线端子 $T_{41} \sim T_{44}$ 将多路信号传送给CAN总线隔离单元(7),该电路单元分为第一CAN总线隔离子单元(7-1)、第二CAN总线隔离子单元(7-2)两个部分。微处理器单元(4-3)经由接线端子 $T_{41} \sim T_{42}$ 与第一CAN总线隔离子单元(7-1)相连,微处理器单元(4-3)经由接线端子 $T_{43} \sim T_{44}$ 与第二CAN总线隔离子单元(7-2)相连。CAN总线单元(8)经由接线端子 $T_{67} \sim T_{72}$ 与第二用户接口单元(9)相连,其中第一CAN总线子单元(8-1)经由接线端子 $T_{67} \sim T_{69}$ 与第二用户接口单元的第三子单元(9-3)相连,同时第二CAN总线子单元(8-2)经由接线端子 $T_{70} \sim T_{72}$ 与第二用户接口单元的第四子单元(9-4)相连。

[0054] 如图2所示,数字输出/数字输入单元(2)是由数字输出单元(2-1)和数字输入单元(2-2)两部分组成。其中经由接线端子 $T_{17} \sim T_{18}$ ,数字输出单元(2-1)连接第一I2C总线隔离子单元(3-1),数字输出单元(2-1)经由接线端子 $T_1 \sim T_8$ 与第一用户接口单元的第一子单元(1-1)相连。

[0055] 如图2所示,数字输出单元(2-1)中芯片 $A_1$ 的第15脚与第一I2C总线隔离子单元(3-1)的接线端子 $T_{17}$ 相连,芯片 $A_1$ 的第14脚与第一I2C总线隔离子单元(3-1)的接线端子 $T_{18}$ 相连。芯片 $A_1$ 的第16脚接电源 $U_{S1+}$ ,芯片 $A_1$ 的第16脚与电容 $C_1$ 的一端相连,电容 $C_1$ 的另一端接地线GND1。芯片 $A_1$ 的第13脚接电源 $U_{S1+}$ 。芯片 $A_1$ 的第1脚、第2脚、第3脚、第8脚接地线GND1。芯片 $A_1$ 的第4脚经由接线端子 $T_1$ 与第一用户接口单元的第一子单元(1-1)相连。芯片 $A_1$ 的第5脚经由接线端子 $T_2$ 与第一用户接口单元的第一子单元(1-1)相连。芯片 $A_1$ 的第6脚经由接线端子 $T_3$ 与第一用户接口单元的第一子单元(1-1)相连。芯片 $A_1$ 的第7脚经由接线端子 $T_4$ 与第一用户接口单元的第一子单元(1-1)相连。芯片 $A_1$ 的第9脚经由接线端子 $T_5$ 与第一用户接口单元的第一子单元(1-1)相连。芯片 $A_1$ 的第10脚经由接线端子 $T_6$ 与第一用户接口单元的第一子单元(1-1)相连。芯片 $A_1$ 的第11脚经由接线端子 $T_7$ 与第一用户接口单元的第一子单元(1-1)相连。芯片 $A_1$ 的第12脚经由接线端子 $T_8$ 与第一用户接口单元的第一子单元(1-1)相连。

[0056] 如图2所示,数字输入单元(2-2)经由接线端子 $T_9 \sim T_{16}$ 与第一用户接口单元的第二子单元(1-2)相连。数字输入单元(2-2)将数字信号经由接线端子 $T_{19} \sim T_{20}$ 传送给I2C总线隔离单元(3-2)。

[0057] 如图3所示,I2C隔离单元(3)经由接线端子 $T_{17} \sim T_{20}$ 与数字输出/数字输入单元(2)相连,其中I2C隔离单元(3)分为第一I2C隔离子单元(3-1)和第二I2C隔离子单元(3-2)两部分,第一I2C隔离子单元(3-1)由接线端子 $T_{17} \sim T_{18}$ 将数字信号传送给数字输出单元(2-1),经由接线端子 $T_{21} \sim T_{22}$ ,第一I2C隔离子单元(3-1)接收微处理器单元(4-3)传送的控制指令。

[0058] 如图3所示,第一I2C隔离子单元(3-1)中的芯片 $A_2$ 的5脚同时与电阻 $R_1$ 和

[0059] 电容 $C_2$ 的一端相连,电阻 $R_1$ 的另一端与电源 $U_{S1+}$ 相连,电容 $C_2$ 的另一端接地线GND1。

芯片A<sub>2</sub>的6脚与接线端子T<sub>17</sub>相连。芯片A<sub>2</sub>的6脚同时与电阻R<sub>2</sub>和电容C<sub>3</sub>的一端相连,电阻R<sub>2</sub>的另一端与电源U<sub>S1+</sub>相连,电容C<sub>3</sub>的另一端接地线GND1。芯片A<sub>2</sub>的7脚与接线端子T<sub>18</sub>相连。芯片A<sub>2</sub>的7脚同时与电阻R<sub>3</sub>和电容C<sub>4</sub>的一端相连,电阻R<sub>3</sub>的另一端与电源U<sub>S1+</sub>相连,电容C<sub>4</sub>的另一端接地线GND1。芯片A<sub>2</sub>的8脚接地线GND1。第一I2C隔离子单元(3-1)中的芯片A<sub>2</sub>的1脚同时与电阻R<sub>4</sub>和电容C<sub>5</sub>的一端相连,电阻R<sub>4</sub>的另一端与电源U<sub>S2+</sub>相连,电容C<sub>5</sub>的另一端接地线GND2。芯片A<sub>2</sub>的2脚与接线端子T<sub>21</sub>相连。芯片A<sub>2</sub>的2脚同时与电阻R<sub>6</sub>和电容C<sub>7</sub>的一端相连,电阻R<sub>6</sub>的另一端与电源U<sub>S2+</sub>相连,电容C<sub>7</sub>的另一端接地线GND2。芯片A<sub>2</sub>的3脚与接线端子T<sub>22</sub>相连。芯片A<sub>2</sub>的3脚同时与电阻R<sub>5</sub>和电容C<sub>6</sub>的一端相连,电阻R<sub>5</sub>的另一端与电源U<sub>S2+</sub>相连,电容C<sub>6</sub>的另一端接地线GND2。芯片A<sub>2</sub>的4脚接地线GND2。

[0060] 如图3所示,第二I2C隔离子单元(3-2)由接线端子T<sub>19</sub>~T<sub>20</sub>接收数字输入单元(2-2)传送而来的数字信号,经由接线端子T<sub>23</sub>~T<sub>24</sub>,第二I2C隔离子单元(3-2)将隔离的数字信号传送给微处理器单元(4-3)。

[0061] 如图4所示,主控制单元(4)的温湿度传感器单元(4-1)经由接线端子T<sub>25</sub>~T<sub>26</sub>与微处理器单元(4-3)相连。温湿度传感器单元(4-1)的芯片A<sub>3</sub>的第2脚与接线端子T<sub>26</sub>相连,芯片A<sub>3</sub>的第3脚与接线端子T<sub>25</sub>相连。温湿度传感器单元(4-1)的芯片A<sub>3</sub>的第1脚接地线GND2。芯片A<sub>3</sub>的第2脚与电阻R<sub>7</sub>的一端相连,电阻R<sub>7</sub>的另一端接电源U<sub>S2+</sub>。芯片A<sub>3</sub>的第4脚与电源U<sub>S2+</sub>相连。芯片A<sub>3</sub>的第4脚与电容C<sub>8</sub>的一端相连,电容C<sub>8</sub>的另一端与地线GND2相连。

[0062] 如图5所示,主控制单元(4)的存储器单元(4-2)经由接线端子T<sub>27</sub>~T<sub>28</sub>与微处理器单元(4-3)相连。存储器单元(4-2)的芯片A<sub>4</sub>的第6脚与接线端子T<sub>27</sub>相连,芯片A<sub>4</sub>的第5脚与接线端子T<sub>28</sub>相连,A<sub>4</sub>的第1脚与地线GND2相连,芯片A<sub>4</sub>的第4脚与地线GND2相连。芯片A<sub>4</sub>的第5脚同时与电阻R<sub>9</sub>和电容C<sub>9</sub>的一端相连,电阻R<sub>9</sub>的另外一端与电源U<sub>S2+</sub>相连,电容C<sub>9</sub>的另一端与地线GND2相连。芯片A<sub>4</sub>的第6脚同时与电阻R<sub>10</sub>和电容C<sub>10</sub>的一端相连,电阻R<sub>10</sub>的另外一端与电源U<sub>S2+</sub>相连,电容C<sub>10</sub>的另一端与地线GND2相连。芯片A<sub>4</sub>的第7脚与电阻R<sub>8</sub>的一端相连,电阻R<sub>8</sub>的另一端与电源U<sub>S2+</sub>相连。芯片A<sub>4</sub>的第8脚与地线GND2相连。

[0063] 如图6所示,主控制单元(4)的微处理器单元(4-3)采用STM32F4系列ARM充当CPU,使用芯片A<sub>5</sub>一路串口(即SDA1和SCL1)经由接线端子T<sub>25</sub>~T<sub>26</sub>与温湿度传感器单元(4-1)相连,SDA1对应芯片A<sub>5</sub>的第10脚,芯片A<sub>5</sub>的第10脚与接线端子T<sub>25</sub>相连,SCL1对应芯片A<sub>5</sub>的第11脚,芯片A<sub>5</sub>的第11脚与接线端子T<sub>26</sub>相连。使用芯片A<sub>5</sub>一路串口(即SDA2和SCL2)经由接线端子T<sub>27</sub>~T<sub>28</sub>与存储器单元(4-2)相连,SDA2对应芯片A<sub>5</sub>的第12脚,芯片A<sub>5</sub>的第12脚与接线端子T<sub>27</sub>相连,SCL2对应芯片A<sub>5</sub>的第13脚,芯片A<sub>5</sub>的第13脚与接线端子T<sub>28</sub>相连。使用它的I2C接口中的两路信号通道(即SDA3、SCL3、SDA4和SCL4)经由接线端子T<sub>21</sub>~T<sub>22</sub>与第一I2C总线隔离子单元(3-1)相连,SDA3对应芯片A<sub>5</sub>的第70脚,芯片A<sub>5</sub>的第70脚与接线端子T<sub>21</sub>相连,SCL3对应芯片A<sub>5</sub>的第69脚,芯片A<sub>5</sub>的第69脚与接线端子T<sub>22</sub>相连。SDA4对应着微处理器单元(4-3)的芯片A<sub>5</sub>的第140脚,芯片A<sub>5</sub>的第140脚与接线端子T<sub>23</sub>相连,SCL4对应着微处理器单元(4-3)的芯片A<sub>5</sub>的第139脚,芯片A<sub>5</sub>的第139脚与接线端子T<sub>24</sub>相连。

[0064] 如图6所示,主控制单元(4)的微处理器单元(4-3)通过两路通讯接口(即SPI\_SCK1、SPI\_MOIS1、SPI\_MIS01、SPI\_NESS1、RET1、INT1、SPI\_SCK2、SPI\_MOIS2、SPI\_MIS02、SPI\_NESS2、RET2和INT2)进行通讯,微处理器单元(4-3)通过接线端子T<sub>29</sub>~T<sub>40</sub>与以太网控制器单元(5)相连,以太网控制器单元(5)由第一以太网控制器子单元(5-1)和第二以太网

控制器子单元 (5-2) 两部分组成。其中第一路通讯接口通过接线端子T<sub>29</sub>~T<sub>34</sub>与第一以太网控制器子单元 (5-1) 相连,SPI\_SCK1对应微处理器单元 (4-3) 的芯片A<sub>5</sub>的第41脚,芯片A<sub>5</sub>的第41脚与接线端子T<sub>29</sub>相连,SPI\_MOIS1对应微处理器单元 (4-3) 的芯片A<sub>5</sub>的第43脚,芯片A<sub>5</sub>的第43脚与接线端子T<sub>30</sub>相连,SPI\_MISO1对应微处理器单元 (4-3) 的芯片A<sub>5</sub>的第42脚,芯片A<sub>5</sub>的第42脚与接线端子T<sub>31</sub>相连,SPI\_NESS1对应微处理器单元 (4-3) 的芯片A<sub>5</sub>的第40脚,芯片A<sub>5</sub>的第40脚与接线端子T<sub>32</sub>相连,RET1对应微处理器单元 (4-3) 的芯片A<sub>5</sub>的第44脚,芯片A<sub>5</sub>的第44脚与接线端子T<sub>33</sub>相连,INT1对应微处理器单元 (4-3) 的芯片A<sub>5</sub>的第45脚,芯片A<sub>5</sub>的第45脚与接线端子T<sub>34</sub>相连。第二路通讯接口通过接线端子T<sub>35</sub>~T<sub>40</sub>与第二以太网控制器子单元 (5-2) 相连,SPI\_SCK2对应微处理器单元 (4-3) 的芯片A<sub>5</sub>的第74脚,芯片A<sub>5</sub>的第74脚与接线端子T<sub>35</sub>相连,SPI\_MOIS2对应微处理器单元 (4-3) 的芯片A<sub>5</sub>的第76脚,芯片A<sub>5</sub>的第76脚与接线端子T<sub>36</sub>相连,SPI\_MISO2对应微处理器单元 (4-3) 的芯片A<sub>5</sub>的第75脚,芯片A<sub>5</sub>的第75脚与接线端子T<sub>37</sub>相连,SPI\_NESS2对应微处理器单元 (4-3) 的芯片A<sub>5</sub>的第73脚,芯片A<sub>5</sub>的第73脚与接线端子T<sub>38</sub>相连,RET2对应微处理器单元 (4-3) 的芯片A<sub>5</sub>的第77脚,芯片A<sub>5</sub>的第77脚与接线端子T<sub>39</sub>相连,INT2对应微处理器单元 (4-3) 的芯片A<sub>5</sub>的第78脚,芯片A<sub>5</sub>的第78脚与接线端子T<sub>40</sub>相连。

[0065] 如图6所示,主控制单元 (4) 的微处理器单元 (4-3) 的两路CAN接口 (即CAN1\_TX、CAN1\_RX、CAN2\_TX和CAN2\_RX) 进行通讯。微处理器单元 (4-3) 通过接线端子T<sub>41</sub>~T<sub>44</sub>与CAN总线隔离单元 (7) 相连,其中CAN总线隔离单元 (7) 由第一CAN总线隔离单元 (7-1) 和第二CAN总线隔离单元 (7-2) 两部分组成。微处理器单元 (4-3) 通过接线端子T<sub>41</sub>~T<sub>42</sub>与第一CAN总线隔离单元 (7-1) 相连,CAN1\_TX对应着微处理器单元 (4-3) 的芯片A<sub>5</sub>的第104脚,芯片A<sub>5</sub>的第104脚与接线端子T<sub>41</sub>相连,CAN1\_RX对应着微处理器单元 (4-3) 的芯片A<sub>5</sub>的第103脚,芯片A<sub>5</sub>的第103脚与接线端子T<sub>42</sub>相连。微处理器单元 (4-3) 通过接线端子T<sub>43</sub>~T<sub>44</sub>与第二CAN总线隔离单元 (7-2) 相连,CAN2\_TX对应着微处理器单元 (4-3) 的芯片A<sub>5</sub>的第136脚,芯片A<sub>5</sub>的第136脚与接线端子T<sub>43</sub>相连,CAN2\_RX对应着微处理器单元 (4-3) 的芯片A<sub>5</sub>的第135脚,芯片A<sub>5</sub>的第135脚与接线端子T<sub>44</sub>相连。

[0066] 如图6所示,主控制单元 (4) 的微处理器单元 (4-3) 中的芯片A<sub>5</sub>的第105脚、第109脚、第110脚、第133脚和第25脚接编程接口J<sub>1</sub>。芯片A<sub>5</sub>的第138脚接电阻R<sub>11</sub>的一端,电阻R<sub>11</sub>的另一端接地线GND2。芯片A<sub>5</sub>的第6脚接电源U<sub>S2+</sub>,芯片A<sub>5</sub>的第6脚接电容C<sub>14</sub>的一端,电容C<sub>14</sub>的另一端接地线GND2。芯片A<sub>5</sub>的第33脚接电感L<sub>1</sub>的一端,电感L<sub>1</sub>的另一端接电源U<sub>S2+</sub>。芯片A<sub>5</sub>的第33脚接电源U<sub>S2+</sub>。芯片A<sub>5</sub>的第33脚接电容C<sub>13</sub>的正极,电容C<sub>13</sub>的负极接地线GND2。芯片A<sub>5</sub>的第33脚与电容C<sub>12</sub>的一端相连,电容C<sub>12</sub>的另一端接地线GND2。芯片A<sub>5</sub>的第31脚接地线GND2。芯片A<sub>5</sub>的第121脚接电源U<sub>S2+</sub>,芯片A<sub>5</sub>的第121脚与电容C<sub>11</sub>的一端相连,电容C<sub>11</sub>的另一端接地线GND2。芯片A<sub>5</sub>的第23脚接电容C<sub>22</sub>的一端,电容C<sub>22</sub>的另一端接地线GND2。芯片A<sub>5</sub>的第24脚接电阻R<sub>12</sub>的一端,电阻R<sub>12</sub>的另一端接电容C<sub>21</sub>的一端,电容C<sub>21</sub>的另一端接地线GND2。晶振Y<sub>2</sub>的一端接芯片A<sub>5</sub>的第23脚,晶振Y<sub>2</sub>的另一端接电阻R<sub>12</sub>的一端,电阻R<sub>12</sub>的另一端接芯片A<sub>5</sub>的第24脚,晶振Y<sub>2</sub>的外壳接地线GND2。芯片A<sub>5</sub>的第106脚接电容C<sub>19</sub>的一端,电容C<sub>19</sub>的另一端接地线GND2。芯片A<sub>5</sub>的第71脚接电容C<sub>20</sub>的一端,电容C<sub>20</sub>的另一端接地线GND2。芯片A<sub>5</sub>的第143脚接电容C<sub>17</sub>的一端,电容C<sub>17</sub>的另一端接地线GND2。芯片A<sub>5</sub>的第143脚接电感L<sub>2</sub>的一端,电感L<sub>2</sub>的另一端接电源U<sub>S2+</sub>。电容C<sub>18</sub>的一端接电源U<sub>S2+</sub>,电容C<sub>18</sub>的另一端接地线GND2。芯片A<sub>5</sub>的第8脚

接电容C<sub>16</sub>的一端,电容C<sub>16</sub>的另一端接地线GND2。芯片A<sub>5</sub>的第9脚接电容C<sub>15</sub>的一端,电容C<sub>15</sub>的另一端接地线GND2。晶振Y<sub>1</sub>的一端接芯片A<sub>5</sub>的第8脚,晶振Y<sub>1</sub>的另一端接芯片A<sub>5</sub>的第9脚。

[0067] 如图7所示,以太网控制器单元(5)通过接线端子T<sub>29</sub>~T<sub>40</sub>与微处理器单元(4-3)相连,以太网控制器单元(5)由第一以太网控制器子单元(5-1)和第二以太网控制器子单元(5-2)两部分组成。其中第一以太网控制器子单元(5-1)通过接线端子T<sub>29</sub>~T<sub>34</sub>与微处理器单元(4-3)相连。第一以太网控制器子单元(5-1)通过接线端子T<sub>41</sub>~T<sub>44</sub>与第一网口变压器子单元(6-1)相连,其中第一以太网控制器子单元(5-1)的芯片A<sub>6</sub>的第5脚与接线端子T<sub>41</sub>相连,芯片A<sub>6</sub>的第6脚与接线端子T<sub>42</sub>相连,芯片A<sub>6</sub>的第1脚与接线端子T<sub>43</sub>相连,芯片A<sub>6</sub>的第2脚与接线端子T<sub>44</sub>相连。

[0068] 如图7所示,第一以太网控制器子单元(5-1)的芯片A<sub>6</sub>的第33脚与接线端子T<sub>29</sub>相连,芯片A<sub>6</sub>的第35脚与接线端子T<sub>30</sub>相连,芯片A<sub>6</sub>的第34脚与接线端子T<sub>31</sub>相连,芯片A<sub>6</sub>的第32脚与接线端子T<sub>32</sub>相连,芯片A<sub>6</sub>的第37脚与接线端子T<sub>33</sub>相连,芯片A<sub>6</sub>的第36脚与接线端子T<sub>34</sub>相连。第一以太网控制器子单元(5-1)的芯片A<sub>6</sub>的第32脚与电阻R<sub>22</sub>的一端相连,电阻R<sub>22</sub>的另一端接电源U<sub>S2+</sub>。芯片A<sub>6</sub>的第37脚与电阻R<sub>21</sub>的一端相连,电阻R<sub>21</sub>的另一端接电源U<sub>S2+</sub>。芯片A<sub>6</sub>的第36脚与电阻R<sub>20</sub>的一端相连,电阻R<sub>20</sub>的另一端接电源U<sub>S2+</sub>。芯片A<sub>6</sub>的第43脚与电阻R<sub>17</sub>的一端相连,电阻R<sub>17</sub>的另一端接电源U<sub>S2+</sub>,芯片A<sub>6</sub>的第43脚与电阻R<sub>16</sub>的一端相连,电阻R<sub>16</sub>的另一端接地线GND2。芯片A<sub>6</sub>的第44脚与电阻R<sub>18</sub>的一端相连,电阻R<sub>18</sub>的另一端接电源U<sub>S2+</sub>,芯片A<sub>6</sub>的第44脚与电阻R<sub>15</sub>的一端相连,电阻R<sub>15</sub>的另一端接地线GND2。芯片A<sub>6</sub>的第45脚与电阻R<sub>19</sub>的一端相连,电阻R<sub>19</sub>的另一端接电源U<sub>S2+</sub>,芯片A<sub>6</sub>的第45脚与电阻R<sub>14</sub>的一端相连,电阻R<sub>14</sub>的另一端接地线GND2。芯片A<sub>6</sub>的第4脚与电容C<sub>27</sub>的正极相连,电容C<sub>27</sub>的负极接地线GND2。芯片A<sub>6</sub>的第8脚与电容C<sub>26</sub>的一端相连,电容C<sub>26</sub>的另一端接地线GND2。芯片A<sub>6</sub>的第4脚、第8脚、第11脚、第15脚、第17脚、第21脚同时接电源U<sub>S2+</sub>。芯片A<sub>6</sub>的第3脚、第9脚、第14脚、第16脚、第19脚同时接地线GND2。芯片A<sub>6</sub>的第10脚与电阻R<sub>13</sub>的一端相连,电阻R<sub>13</sub>的另一端接地线GND2。芯片A<sub>6</sub>的第20脚与电容C<sub>25</sub>的正极相连,电容C<sub>25</sub>的负极接地线GND2。芯片A<sub>6</sub>的第20脚与电容C<sub>24</sub>的一端相连,电容C<sub>24</sub>的另一端接地线GND2。芯片A<sub>6</sub>的第22脚与电容C<sub>23</sub>的一端相连,电容C<sub>23</sub>的另一端接地线GND2。芯片A<sub>6</sub>的第28脚接电源U<sub>S2+</sub>。芯片A<sub>6</sub>的第28脚与电容C<sub>30</sub>的正极相连,电容C<sub>30</sub>的负极接地线GND2。芯片A<sub>6</sub>的第28脚与电容C<sub>31</sub>的一端相连,电容C<sub>31</sub>的另一端接地线GND2。芯片A<sub>6</sub>的第29脚接地线GND2。芯片A<sub>6</sub>的第30脚与电容C<sub>29</sub>的一端相连,电容C<sub>29</sub>的另一端接地线GND2。芯片A<sub>6</sub>的第31脚与电阻R<sub>27</sub>的一端相连,电阻R<sub>27</sub>的另一端与电容C<sub>28</sub>的一端相连,电容C<sub>28</sub>的另一端接地线GND2。芯片A<sub>6</sub>的第30脚与电阻R<sub>28</sub>的一端相连,电阻R<sub>28</sub>的另一端电阻R<sub>27</sub>的一端相连,电阻R<sub>27</sub>的另一端与芯片A<sub>6</sub>的第31脚相连。芯片A<sub>6</sub>的第30脚与晶振Y<sub>3</sub>的第1脚相连,晶振Y<sub>3</sub>的第3脚与电阻R<sub>27</sub>的一端相连,电阻R<sub>27</sub>的另一端芯片A<sub>6</sub>的第31脚相连。晶振Y<sub>3</sub>的第2脚接地线GND2,晶振Y<sub>3</sub>的第4脚接地线GND2。芯片A<sub>6</sub>的第23脚、第38脚、第39脚、第40脚、第41脚、第42脚、第48脚、第49脚同时接地线GND2。芯片A<sub>6</sub>的第24脚与电阻R<sub>26</sub>的一端相连,电阻R<sub>26</sub>的另一端接电源U<sub>S2+</sub>。芯片A<sub>6</sub>的第25脚与电阻R<sub>25</sub>的一端相连,电阻R<sub>25</sub>的另一端接电源U<sub>S2+</sub>。芯片A<sub>6</sub>的第26脚与电阻R<sub>24</sub>的一端相连,电阻R<sub>24</sub>的另一端接电源U<sub>S2+</sub>。芯片A<sub>6</sub>的第27脚与电阻R<sub>23</sub>的一端相连,电阻R<sub>23</sub>的另一端接电源U<sub>S2+</sub>。

[0069] 如图7所示,第二以太网控制器子单元(5-2)经由接线端子T<sub>35</sub>~T<sub>40</sub>与微处理器单元(4-3)相连,经过处理后信号由接线端子T<sub>49</sub>~T<sub>52</sub>传输给下一级电路第二网口变压器子单

元(6-2)。

[0070] 如图8所示,网口变压器单元(6)经由接线端子 $T_{45} \sim T_{52}$ 与以太网控制器单元(5)相连,其中网口变压器单元(6)由第一网口变压器子单元(6-1)和第二网口变压器子单元(6-2)两部分组成。第一网口变压器子单元(6-1)通过接线端子 $T_{45} \sim T_{48}$ 与第一以太网控制器子单元(5-1)相连。

[0071] 如图8所示,第一网口变压器子单元(6-1)的芯片 $A_7$ 的第1脚与接线端子 $T_{45}$ 相连,芯片 $A_7$ 的第3脚与接线端子 $T_{46}$ 相连,芯片 $A_7$ 的第6脚与接线端子 $T_{47}$ 相连,芯片 $A_7$ 的第8脚与接线端子 $T_{48}$ 相连。芯片 $A_7$ 的第2脚接电源 $U_{S2+}$ 。芯片 $A_7$ 的第2脚与电容 $C_{32}$ 的一端相连,电容 $C_{32}$ 的另一端接地线 $GND_2$ 。芯片 $A_7$ 的第2脚与芯片 $A_7$ 的第7脚相连。芯片 $A_7$ 的第1脚与电阻 $R_{31}$ 的一端相连,电阻 $R_{31}$ 的另一端与电容 $C_{35}$ 的一端相连,电容 $C_{35}$ 的另一端接地线 $GND_2$ 。芯片 $A_7$ 的第3脚与电阻 $R_{32}$ 的一端相连,电阻 $R_{32}$ 的另一端与电容 $C_{35}$ 的一端相连,电容 $C_{35}$ 的另一端接地线 $GND_2$ 。芯片 $A_7$ 的第6脚与电阻 $R_{33}$ 的一端相连,电阻 $R_{33}$ 的另一端与电容 $C_{34}$ 的一端相连,电容 $C_{34}$ 的另一端接地线 $GND_2$ 。芯片 $A_7$ 的第8脚与电阻 $R_{34}$ 的一端相连,电阻 $R_{34}$ 的另一端与电容 $C_{34}$ 的一端相连,电容 $C_{34}$ 的另一端接地线 $GND_2$ 。芯片 $A_7$ 的第15脚与电阻 $R_{29}$ 的一端相连,电阻 $R_{29}$ 的另一端与电容 $C_{33}$ 的一端相连,电容 $C_{33}$ 的另一端同时接地线 $Earth$ 和接线端子 $T_{57}$ ,经由接线端子 $T_{57}$ 与第二用户接口(9-1)的接插件 $J_2$ 的1脚相连。芯片 $A_7$ 的第10脚与电阻 $R_{30}$ 的一端相连,电阻 $R_{30}$ 的另一端与电容 $C_{33}$ 的一端相连,电容 $C_{33}$ 的另一端同时接地线 $Earth$ 和接线端子 $T_{57}$ ,经由接线端子 $T_{57}$ 与第二用户接口(9-1)的接插件 $J_2$ 的1脚相连。第一网口变压器子单元(6-1)通过接线端子 $T_{57} \sim T_{61}$ 与第二用户接口单元(9-1)的第一子单元相连。其中,第一网口变压器子单元(6-1)的芯片 $A_7$ 的第9脚通过接线端子 $T_{58}$ 与第二用户接口单元的第一子单元(9-1)中的接插件 $J_2$ 的第2脚相连,第一网口变压器子单元(6-1)的芯片 $A_7$ 的第11脚通过接线端子 $T_{59}$ 与第二用户接口单元的第一子单元(9-1)中的接插件 $J_2$ 的第3脚相连,第一网口变压器子单元(6-1)的芯片 $A_7$ 的第14脚通过接线端子 $T_{60}$ 与第二用户接口单元的第一子单元(9-1)中的接插件 $J_2$ 的第4脚相连,第一网口变压器子单元(6-1)的芯片 $A_7$ 的第16脚通过接线端子 $T_{61}$ 与第二用户接口单元的第一子单元(9-1)中的接插件 $J_2$ 的第5脚相连。

[0072] 如图8所示,网口变压器单元(6)通过接线端子 $T_{41} \sim T_{48}$ 与以太网控制器单元(5)相连,其中网口变压器单元(6)由第一网口变压器子单元(6-1)和第二网口变压器子单元(6-2)两部分组成。第二网口变压器子单元(6-2)通过接线端子 $T_{49} \sim T_{52}$ 与第二以太网控制器子单元(5-2)相连。第二网口变压器子单元(6-2)将处理后的信号经由接线端子 $T_{62} \sim T_{66}$ 与第二用户接口单元的第二子单元(9-2)相连。其中,第二网口变压器子单元(6-2)通过接线端子 $T_{62}$ 与第二用户接口单元的第二子单元(9-2)中的接插件 $J_3$ 的第1脚相连,接插件 $J_3$ 的第1脚接地线 $Earth$ ,第二网口变压器子单元(6-2)通过接线端子 $T_{63}$ 与第二用户接口单元的第二子单元(9-2)中的接插件 $J_3$ 的第2脚相连,第二网口变压器子单元(6-2)通过接线端子 $T_{64}$ 与第二用户接口单元的第二子单元(9-2)中的接插件 $J_3$ 的第3脚相连,第二网口变压器子单元(6-2)通过接线端子 $T_{65}$ 与第二用户接口单元的第二子单元(9-2)中的接插件 $J_3$ 的第4脚相连,第二网口变压器子单元(6-2)通过接线端子 $T_{66}$ 与第二用户接口单元的第二子单元(9-2)中的接插件 $J_3$ 的第5脚相连。

[0073] 如图9所示,CAN总线隔离单元(7)经由接线端子 $T_{41} \sim T_{44}$ 与微处理器单元(4-3)相连。CAN总线隔离单元(7)由第一CAN总线隔离子单元(7-1)和第二CAN总线隔离子单元(7-2)

两部分组成,其中第一CAN总线隔离子单元(7-1)通过接线端子 $T_{41} \sim T_{42}$ 与微处理器单元(4-3)相连。

[0074] 如图9所示,第一CAN总线隔离子单元(7-1)通过接线端子 $T_{41} \sim T_{42}$ 与微处理器单元(4-3)相连,第一CAN总线隔离子单元(7-1)通过接线端子 $T_{53} \sim T_{54}$ 与第一CAN总线子单元(8-1)相连。第一CAN总线隔离子单元(7-1)中的芯片 $A_8$ 的第4脚与接线端子 $T_{41}$ 相连,芯片 $A_8$ 的第5脚与接线端子 $T_{42}$ 相连。芯片 $A_8$ 的第1脚与电源 $U_{S2+}$ 相连,芯片 $A_8$ 的第2脚接电源GND2,芯片 $A_8$ 的第6脚接电源GND2。芯片 $A_8$ 的第10脚接电源GND3。芯片 $A_8$ 的第11脚与接线端子 $T_{54}$ 相连,芯片 $A_8$ 的第12脚与接线端子 $T_{53}$ 相连。

[0075] 如图9所示,CAN总线隔离单元(7)经由接线端子 $T_{41} \sim T_{44}$ 与微处理器单元(4-3)相连。CAN总线隔离单元(7)由第一CAN总线隔离子单元(7-1)和第二CAN总线隔离子单元(7-2)两部分组成,其中第二CAN总线隔离子单元(7-2)通过接线端子 $T_{43} \sim T_{44}$ 与微处理器单元(4-3)相连。信号经过处理通过接线端子 $T_{55} \sim T_{56}$ 与第一CAN总线子单元(8-1)相连。

[0076] 如图10所示,CAN总线单元(8)经由接线端子 $T_{53} \sim T_{56}$ 与CAN总线隔离单元(7)相连。CAN总线单元(8)由第一CAN总线子单元(8-1)和第二CAN总线子单元(8-2)两部分组成,其中第一CAN总线子单元(8-1)通过接线端子 $T_{53} \sim T_{54}$ 与第一CAN总线隔离子单元(7-1)相连,经过处理的信号经由接线端子 $T_{67} \sim T_{69}$ 传输给第二用户接口单元的第三子单元(9-3)。

[0077] 如图10所示,第一CAN总线子单元(8-1)中的电阻 $R_{35}$ 的一端经由接线端子 $T_{53}$ 与第一CAN总线隔离子单元(7-1)相连,电阻 $R_{35}$ 的另一端经由接线端子 $T_{67}$ 与第二用户接口单元的第三子单元(9-3)中的接插件 $J_4$ 的第1脚相连。二极管 $D_1$ 的阳极经由接线端子 $T_{53}$ 与第一CAN总线隔离子单元(7-1)相连,二极管 $D_1$ 的阴极与双向二极管 $D_3$ 的一端相连,二极管 $D_2$ 的阴极经由接线端子 $T_{53}$ 与第一CAN总线隔离子单元(7-1)相连,二极管 $D_2$ 的阳极与双向二极管 $D_3$ 的另一端相连。二极管 $D_4$ 的阳极经由接线端子 $T_{54}$ 与第一CAN总线隔离子单元(7-1)相连,二极管 $D_4$ 的阴极与双向二极管 $D_3$ 的一端相连,二极管 $D_5$ 的阴极经由接线端子 $T_{54}$ 与第一CAN总线隔离子单元(7-1)相连,二极管 $D_5$ 的阳极与双向二极管 $D_3$ 的另一端相连。二极管 $D_1$ 的阴极与二极管 $D_4$ 的阴极相连,二极管 $D_2$ 的阳极与二极管 $D_5$ 的阳极相连。电阻 $R_{36}$ 的一端经由接线端子 $T_{54}$ 与第一CAN总线隔离子单元(7-1)相连,电阻 $R_{36}$ 的另一端经由接线端子 $T_{68}$ 与第二用户接口单元的第三子单元(9-3)中的接插件 $J_4$ 的第2脚相连。电阻 $R_{37}$ 的一端经由接线端子 $T_{67}$ 与第二用户接口单元的第三子单元(9-3)中的接插件 $J_4$ 的第1脚相连,电阻 $R_{37}$ 的另一端经由接线端子 $T_{68}$ 与第二用户接口单元的第三子单元(9-3)中的接插件 $J_4$ 的第2脚相连。气体放电管GDT1的第1脚经由接线端子 $T_{67}$ 与第二用户接口单元的第三子单元(9-3)中的接插件 $J_4$ 的第1脚相连,气体放电管GDT1的第2脚经由接线端子 $T_{68}$ 与第二用户接口单元的第三子单元(9-3)中的接插件 $J_4$ 的第2脚相连,气体放电管GDT1的第3脚经由接线端子 $T_{69}$ 与第二用户接口单元的第三子单元(9-3)中的接插件 $J_4$ 的第3脚相连,接插件 $J_4$ 的第3脚接地线Earth。第二用户接口单元的第三子单元(9-3)中电阻 $R_{38}$ 一端与接线端子 $T_{67}$ 相连,电阻 $R_{38}$ 另一端与接线端子 $T_{68}$ 相连。

[0078] 如图10所示,CAN总线单元(8)经由接线端子 $T_{53} \sim T_{56}$ 与CAN总线隔离单元(7)相连。CAN总线单元(8)由第一CAN总线子单元(8-1)和第二CAN总线子单元(8-2)两部分组成,其中第二CAN总线子单元(8-2)通过接线端子 $T_{55} \sim T_{56}$ 与第一CAN总线隔离子单元(7-1)相连,经过处理的信号经由接线端子 $T_{70} \sim T_{72}$ 传输给第二用户接口单元的第四子单元(9-4)。其中第



二用户接口单元的第四子单元(9-4)中的接插件J<sub>5</sub>的第1脚与接线端子T<sub>70</sub>相连,接插件J<sub>5</sub>的第2脚与接线端子T<sub>71</sub>相连,接插件J<sub>5</sub>的第3脚与接线端子T<sub>72</sub>相连,接插件J<sub>5</sub>的第3脚接地线Earth。第二用户接口单元的第四子单元(9-4)中的电阻R<sub>39</sub>的一端与接线端子T<sub>70</sub>相连,电阻R<sub>39</sub>的另一端与接线端子T<sub>71</sub>相连。

[0079] 如图11所示为本发明的系统总体流程图、图12为本发明的以太网故障处理流程图、图13为本发明的CAN通信故障处理流程图。

[0080] 如图11所示,为本发明一种隔离式双以太网+双CAN通信系统的总体流程图。首先,初始化STM32及各硬件;硬件初始化完成后,ARM对系统进行故障检测;完成系统故障检测确定系统没有问题之后开始数据采集,采集的数字信号通过以太网或CAN进行传输;然后ARM继续检测系统是否发生故障,循环以上过程。

[0081] 如图12所示,为本发明一种隔离式双以太网+双CAN通信系统的以太网通信系统故障处理流程图。首先,初始化STM32及各硬件;硬件初始化完成后,ARM对以太网进行故障检测,判断以太网通信1连接是否正常,如果以太网通信1连接正常则令以太网通信1为工作通道,此时系统继续检测以太网通信2连接是否正常,如果以太网通信2连接正常,系统则令以太网通信2为备用通道,如果以太网通信2连接故障,ARM会报告以太网通信2故障。工作状态通道开通接收和发送数据,备用状态通道只开通接收数据;如果备用通道故障只用一个以太网进行通信,然后ARM继续判断以太网通信1连接是否正常,循环以上过程。

[0082] 如图12所示,在硬件初始化完成后,如果ARM对以太网进行故障检测发现以太网通信1连接故障,系统继续检测以太网通信2连接是否正常,如果以太网通信2连接正常,系统则令以太网通信2为工作通道,如果以太网通信2也发生故障,ARM会报告以太网通信1和以太网通信2故障,工作状态通道开通接收和发送数据,备用状态通道只开通接收数据;如果备用通道故障只用一个以太网进行通信,如果两个以太网通信通道都有故障,ARM继续判断以太网通信1连接是否正常,循环以上过程。

[0083] 如图13所示,为本发明一种隔离式双以太网+双CAN通信系统的CAN通信系统故障处理流程图,CAN通信系统故障处理流程与以太网通信系统故障处理流程相同,此处不再赘述。

[0084] 图1和图6所示的微处理器单元(4-3)中的芯片A<sub>5</sub>,选择的是STM32F417系列的ARM芯片,是ST(意法半导体)推出的以基于ARM®Cortex™-M4为内核的其采用了90纳米的NVM工艺和ART(自适应实时存储器加速器,Adaptive Real-Time Memory Accelerator™)的高性能微控制器,可达到168MHz。由于它集成了新的DSP和FPU指令,168MHz的高速性能使得数字信号控制器应用,快速的产品开发达到了新的水平,且能提升控制算法的执行速度和代码效率。

[0085] 如图2所示的数字输出/数字输入单元(2)中的芯片A<sub>1</sub>,是I2C/SMBus的应用中的8位通用并行输入/输出口(GPIO)的扩展器件。它使I2C接口的I/O扩展器件系列得到增强。本专利可以选择PCA9554D或者PCA9554AD,其改进的特性包括更高的驱动能力、5V的I/O接口、更低的电源电流、单独的I/O口配置、400kHz时钟频率和更小的封装形式。芯片PCA9554D或者PCA9554AD,有3个硬件管脚(A0,A1,A2)来实现不同的固定I2C接口地址,最多允许8个器件共用一个I2C/SMBus总线上。PCA9554D与PCA9554AD的唯一区别在于固定I2C接口地址的不同,这样最多允许16个器件(PCA9554D和PCA9554AD各8个)连接接到同一个I2C/SMBus总

线上。

[0086] 如图3所示的I2C总线隔离单元(3)中的芯片A<sub>2</sub>,是数字隔离芯片,用以完成I2C接口的2路信号的隔离变换处理。本专利选择的是具有iCoupler®芯片级变压器隔离技术的数字隔离器。它包含与I2C®接口兼容的非门锁、双向通信通道,这样就不需要将I2C信号分成发送信号与接收信号供单独的光电耦合器使用。本专利可以选择两个具有双向通道的数字隔离器,如ADUM1251,它可应用于不需要双向时钟的一些场合。本专利还可以选择有两个双向通道的数字隔离器,如ADUM1250,支持完全隔离的I2C接口,以适应类似于舰船综合电力系统之类的具有复杂电磁环境的工作场合。

[0087] 如图4所示的温湿度传感器单元(4-1)中的芯片A<sub>3</sub>是温湿度传感器,用以监测设备所处环境内的温度,实时反馈温度数据以保护设备。本专利可以选择SHT10等。

[0088] 如图5所示的存储器单元(4-2)中的芯片A<sub>4</sub>是存储器,用以存储设备所用数据。本专利可以选择M24C16、M24C08、M24C04、M24C02、M24C01等。

[0089] 如图6和图1所用芯片A<sub>5</sub>相同,此处不再赘述。

[0090] 如图7所示的以太网控制器单元(5)中的芯片A<sub>6</sub>,是以太网控制器单元芯片。本专利选择W5500,它作为一款全硬件TCP/IP嵌入式以太网控制器单元,片内集成了TCP/IP协议栈,10/100M以太网数据链路层(MAC)及物理层(PHY),内嵌32K字节片上缓存以供以太网包处理,ARM处理器可以通过SPI接口,非常简单地实现Internet网络连接。

[0091] 如图8所示的网口变压器单元(6)中的芯片A<sub>7</sub>,是网口变压器,它对芯片起到了很大的保护作用(如雷击),同时还可以增强信号,使其传输距离更远;确保芯片端与外部隔离,增强通信系统的抗干扰能,特别是当接到不同电平(如有的物理层PHY芯片是2.5V,有的物理层PHY芯片是3.3V)的网口时,不会对彼此设备造成影响。本专利网口变压器选择HR601680。

[0092] 如图9所示的CAN总线隔离单元(7)中的芯片A<sub>8</sub>,是单路串口转CAN隔离收发器,可以选择CSM100系列模块,该系列UART转CAN模块是集成微处理器、CAN-bus控制器、CAN-bus收发器、DC-DC转换、高速光电隔离于一体的嵌入式UART转CAN模块,用户可以不深入了解CAN-bus的相关知识,利用此芯片操作CAN-bus就如同操作UART一样方便。该产品可以很方便地嵌入到具有UART接口的设备中,在不需改变原有硬件结构的前提下使设备获得CAN-bus通讯接口,实现UART设备和CAN-bus网络之间的数据通讯。

[0093] 结合图1-图14,介绍本发明的实施例。具体步骤如下:

[0094] 步骤1:分别定义第一以太网通信通道、第二以太网通信通道、第一CAN通信通道、第二CAN通信通道;

[0095] 步骤1中所述定义第一以太网通信通道为定义所述的微处理器单元(4-3)、第一以太网控制器子单元(5-1)、第一网口变压器子单元(6-1)、第二用户接口单元的第一子单元(9-1)构成的以太网通信通道为第一以太网通信通道;步骤1中所述定义第二以太网通信通道为定义所述的微处理器单元(4-3)、第二以太网控制器子单元(5-2)、第二网口变压器子单元(6-2)、第二用户接口单元的第二子单元(9-2)构成的以太网通信通道为第二以太网通信通道;步骤1中所述定义第一CAN通信通道为定义所述的微处理器单元(4-3)、第一CAN总线隔离子单元(7-1)、第一CAN总线子单元(8-1)、第二用户接口单元的第三子单元(9-3)构成的CAN通信通道为第一CAN通信通道;

[0096] 步骤1中所述定义第二CAN通信通道为定义所述的微处理器单元(4-3)、第二CAN总线隔离子单元(7-2)、第二CAN总线子单元(8-2)、第二用户接口单元的第四子单元(9-4)构成的CAN通信通道为第二CAN通信通道;

[0097] 步骤2:通过判断第一以太网通信通道以及第二以太网通信通道是否连接正常来设定工作通道以及备用通道,并分析以太网传输的数字信号是否需要第一CAN通信通道或第二CAN通信通道传输;

[0098] 步骤2中所述判断为所述微处理器单元(4-3)通过与第一以太网控制器子单元(5-1)传输的以太网传输的数字信号判断第一以太网通信通道是否连接正常,若第一以太网通信通道连接正常则令第一以太网通信通道为工作通道且开通接收数据功能和发送数据功能,且所述微处理器单元(4-3)通过与第二以太网控制器子单元(5-2)传输的以太网传输的数字信号判断第二以太网通信通道是否连接正常,若第二以太网通信通道连接正常则令第二以太网通信通道为备用通道且开通接收数据功能,若第二以太网通信通道连接故障则所述微处理器单元(4-3)报告第二以太网通信通道故障;若第一以太网通信通道连接故障则所述微处理器单元(4-3)报告第一以太网通信通道故障,且所述微处理器单元(4-3)判断第二以太网通信通道是否连接正常,若第二以太网通信通道连接正常则令第二以太网通信通道为工作通道且开通数据发送功能和数据接收功能,若第二以太网通信通道连接故障则所述微处理器单元(4-3)报告第二以太网通信通道故障,且将以太网传输的数字信号转换为CAN传输的数字信号并由第一CAN通信通道或第二CAN通信通道传输;

[0099] 步骤3:通过判断第一CAN通信通道以及第二CAN通信通道是否连接正常来设定工作通道以及备用通道,并分析CAN传输的数字信号是否需要第一以太网通信通道或第二以太网通信通道传输;

[0100] 步骤3中所述判断为微处理器单元(4-3)通过与第一CAN总线隔离子单元(7-1)传输的CAN传输的数字信号判断第一CAN通信通道是否连接正常,若第一CAN通信通道连接正常则令第一CAN通信通道为工作通道且开通接收数据功能和发送数据功能,且所述微处理器单元(4-3)通过与第二CAN总线隔离子单元(7-2)传输的CAN传输的数字信号判断第二CAN通信通道是否连接正常,若第二CAN通信通道连接正常则令第二CAN通信通道为备用通道且开通接收数据功能,若第二CAN通信通道连接故障则所述微处理器单元(4-3)报告第二CAN通信通道故障;若第一CAN通信通道连接故障则所述微处理器单元(4-3)报告第一CAN通信通道故障,且所述微处理器单元(4-3)判断第二CAN通信通道是否连接正常,若第二CAN通信通道连接正常则令第二CAN通信通道为工作通道且开通数据发送功能和数据接收功能,若第二CAN通信通道连接故障则所述微处理器单元(4-3)报告第二CAN通信通道故障,且将CAN传输的数字信号转换为以太网传输的数字信号并由第一以太网通信通道或第二以太网通信通道传输。

[0101] 尽管本说明书较多地使用了第一用户接口单元(1)、数字输出/数字输入单元(2)、I2C总线隔离单元(3)、主控制单元(4)、以太网控制器单元(5)、网口变压器单元(6)、CAN总线隔离单元(7)、CAN总线单元(8)、第二用户接口单元(9)、第一用户接口单元的第一子单元(1-1)、第一用户接口单元的第二子单元(1-2)、数字输出单元(2-1)、数字输入单元(2-2)构成、第一I2C总线隔离子单元(3-1)、第二I2C总线隔离子单元(3-2)、温湿度传感器单元(4-1)、存储器单元(4-2)、微处理器单元(4-3)构成、第一以太网控制器子单元(5-1)、第二以太

网控制器子单元(5-2)、第一网口变压器子单元(6-1)、第二网口变压器子单元(6-2)、第一CAN总线隔离子单元(7-1)、第二CAN总线隔离子单元(7-2)、第一CAN总线子单元(8-1)、第二CAN总线子单元(8-2)、第二用户接口单元的第一子单元(9-1)、第二用户接口单元的第二子单元(9-2)、第二用户接口单元的第三子单元(9-3)、第二用户接口单元的第四子单元(9-4)等术语,但并不排除使用其他术语的可能性。使用这些术语仅仅是为了更方便的描述本发明的本质,把它们解释成任何一种附加的限制都是与本发明精神相违背的。

[0102] 应当理解的是,本说明书未详细阐述的部分均属于现有技术。

[0103] 应当理解的是,上述针对较佳实施例的描述较为详细,并不能因此而认为是对本发明专利保护范围的限制,本领域的普通技术人员在本发明的启示下,在不脱离本发明权利要求所保护的范围情况下,还可以做出替换或变形,均落入本发明的保护范围之内,本发明的请求保护范围应以所附权利要求为准。

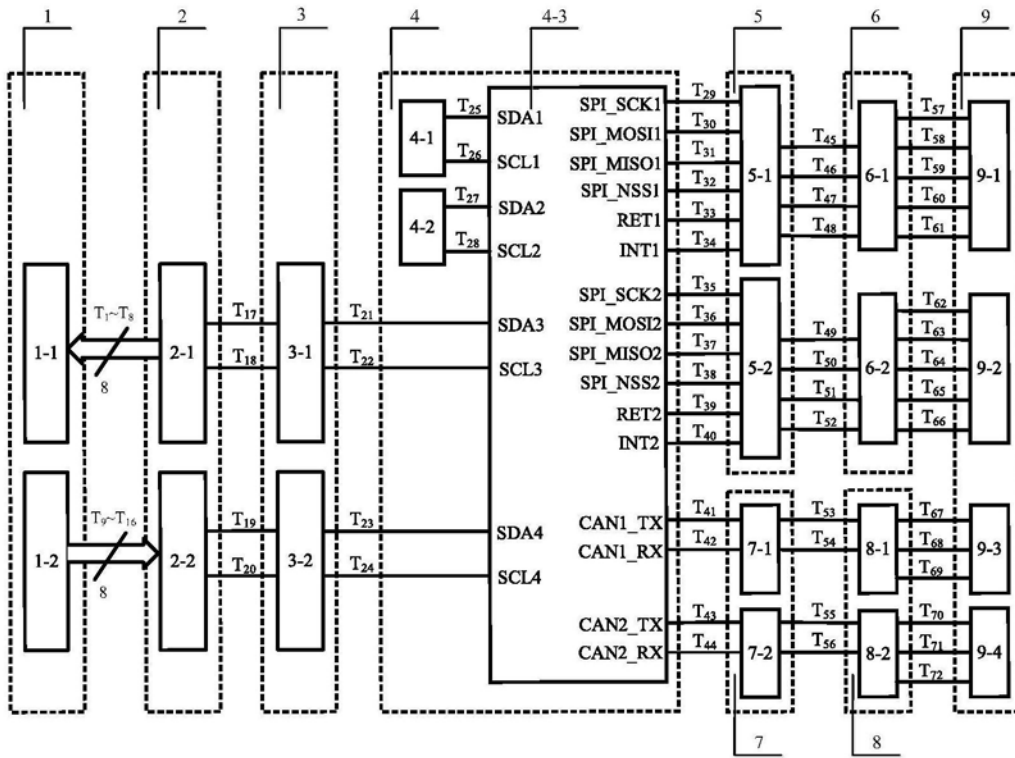


图1

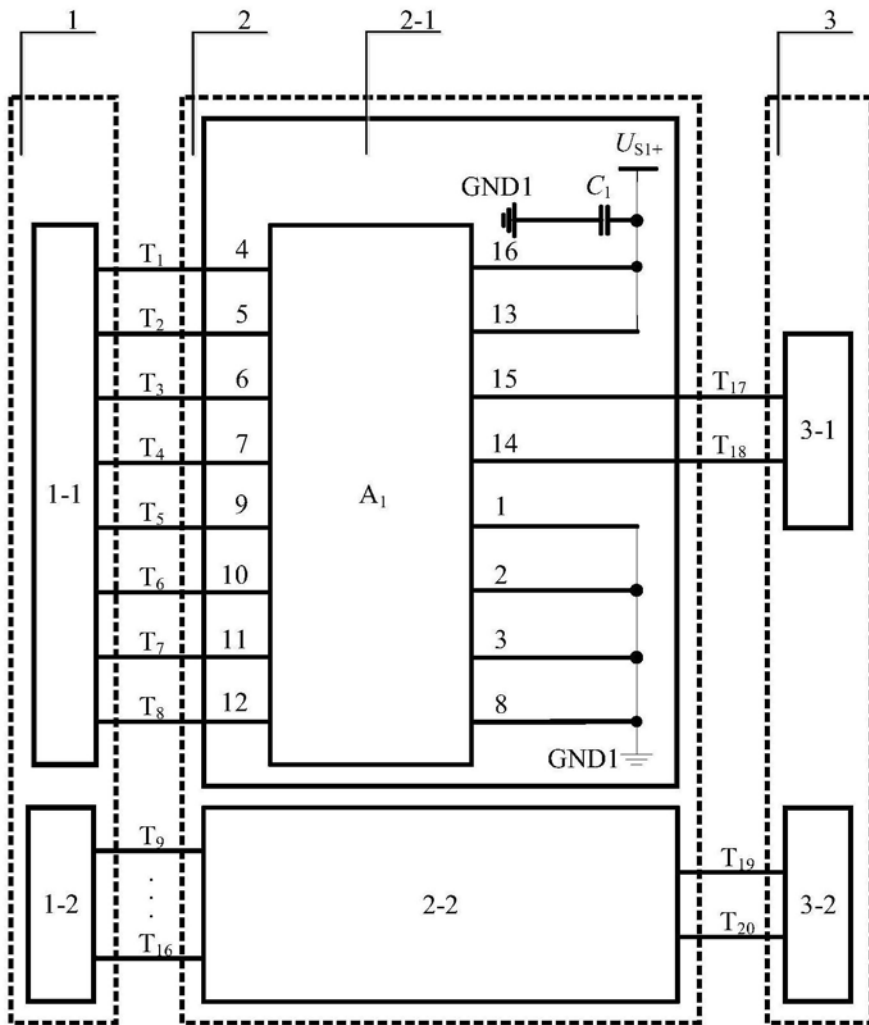


图2

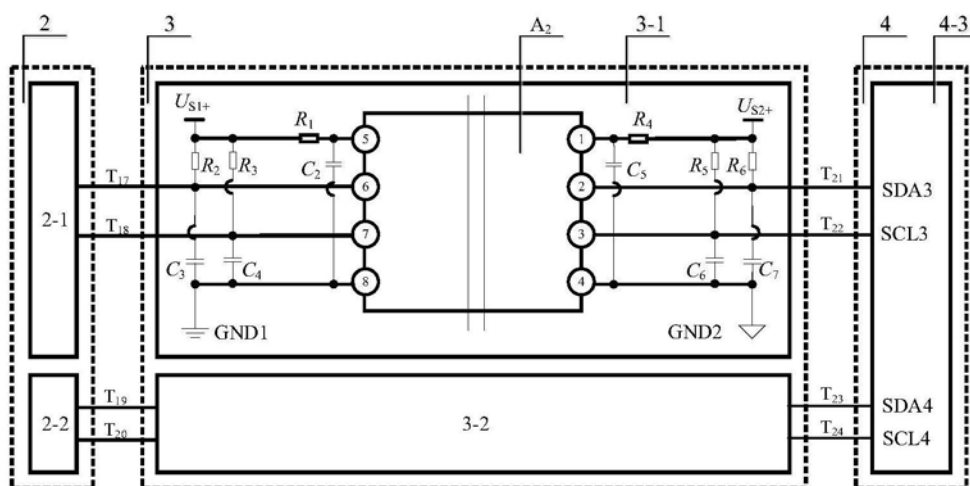


图3

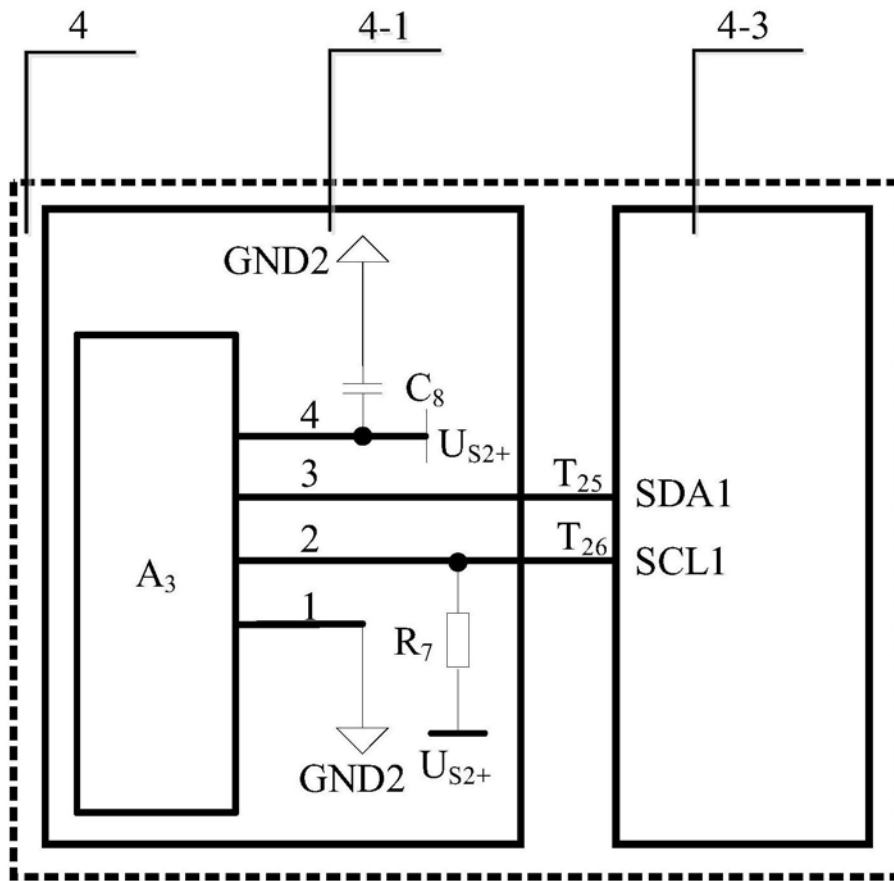


图4

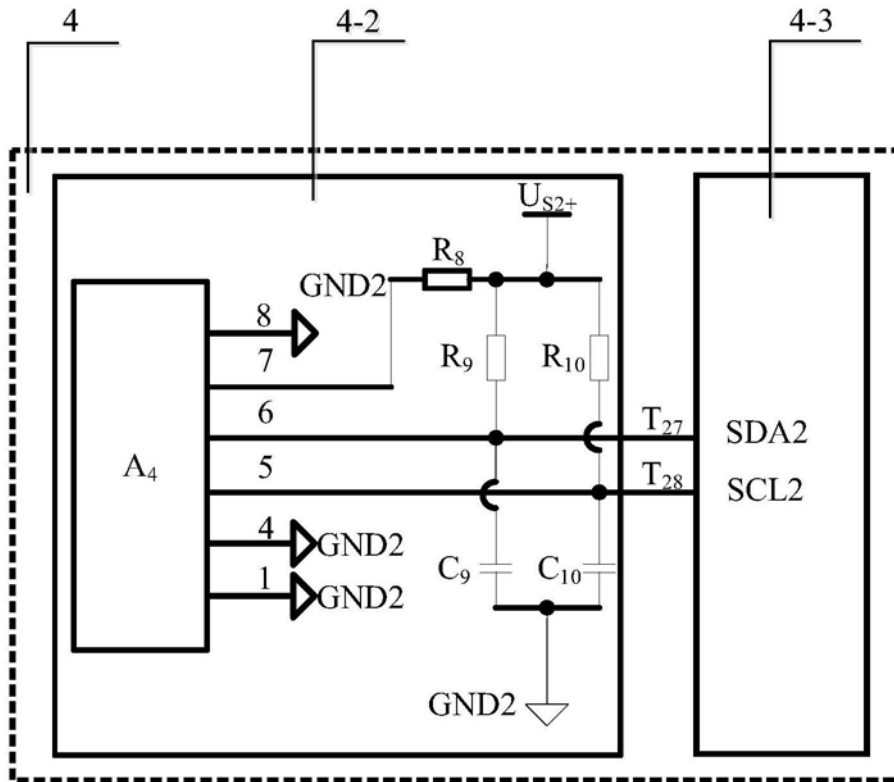


图5



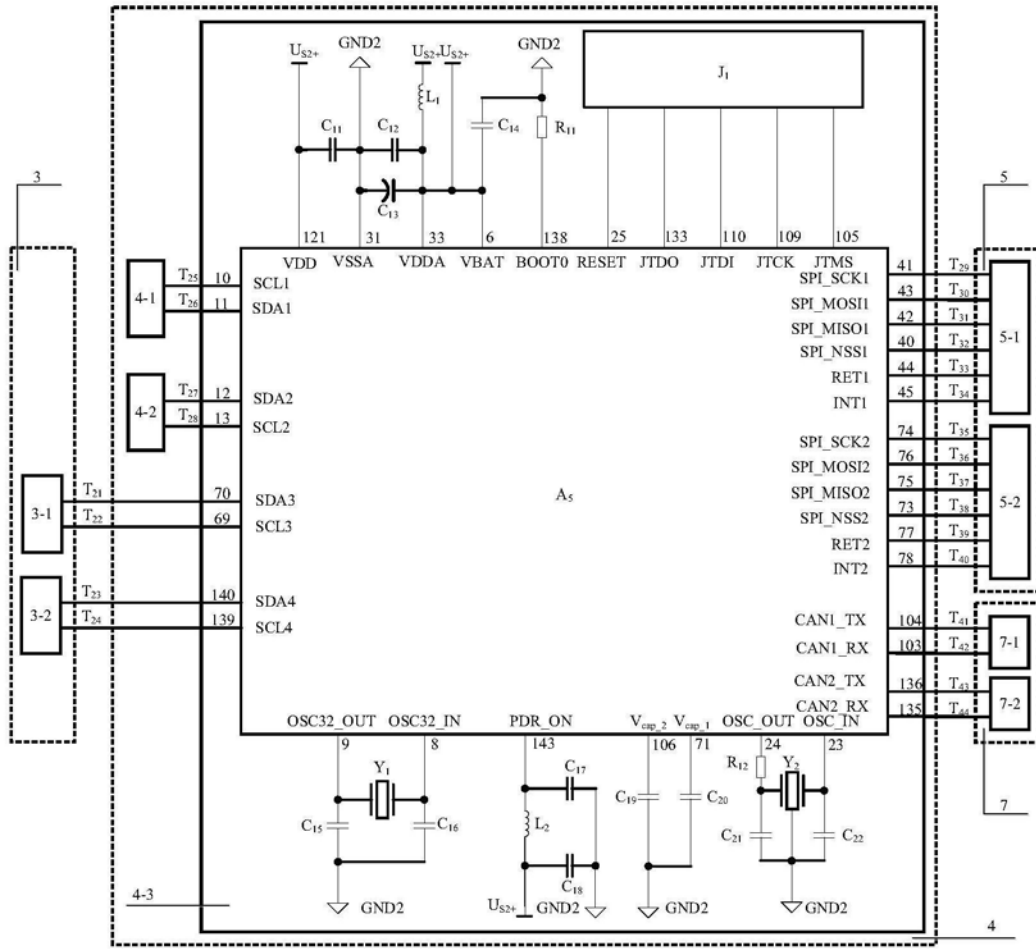


图6

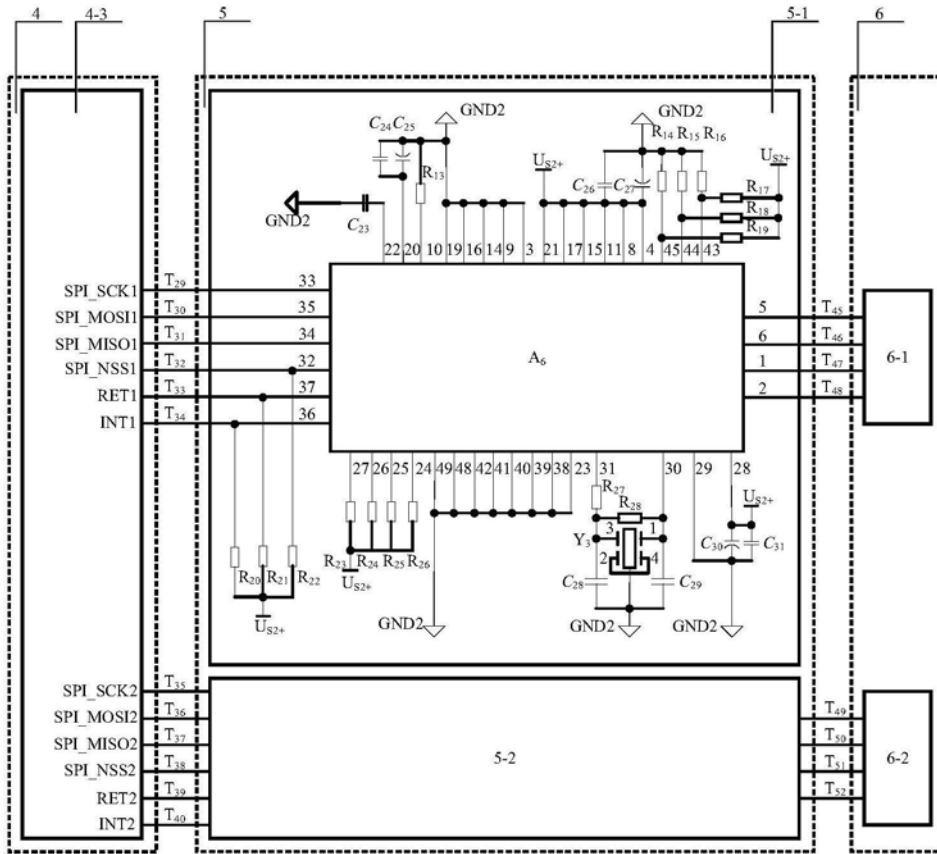


图7

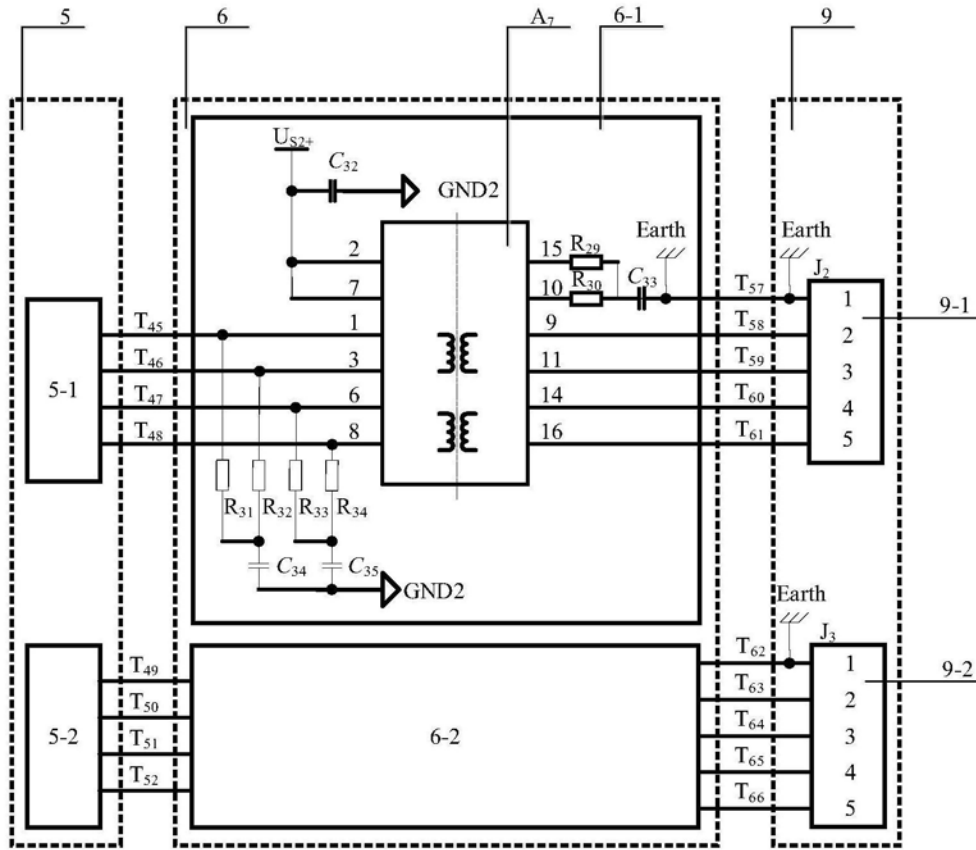


图8

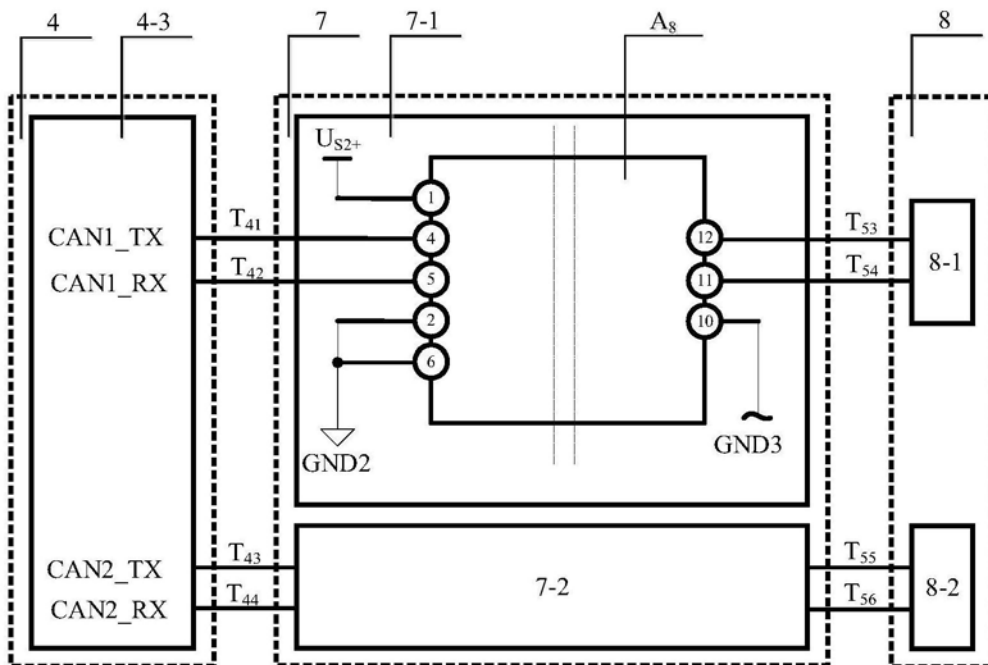


图9

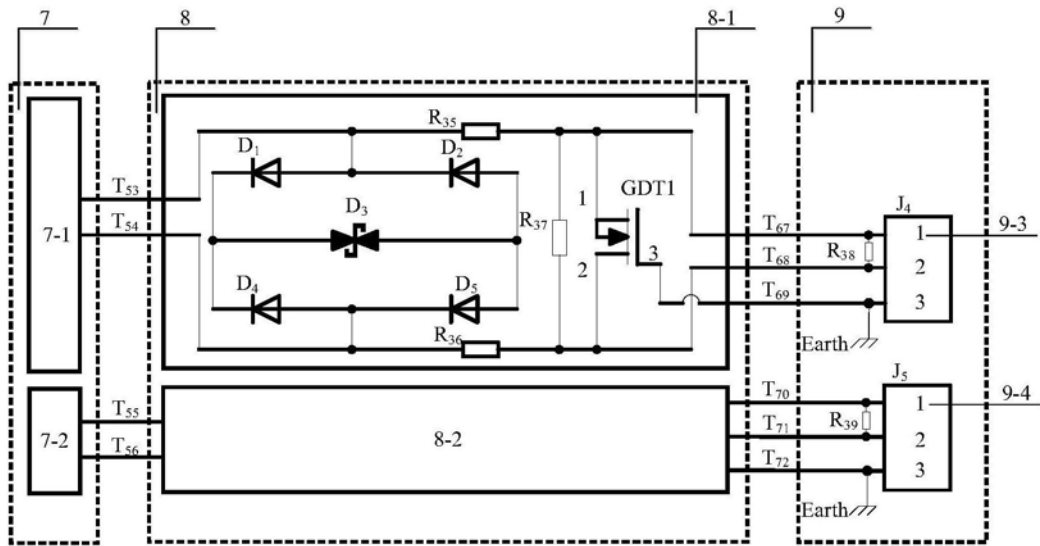


图10

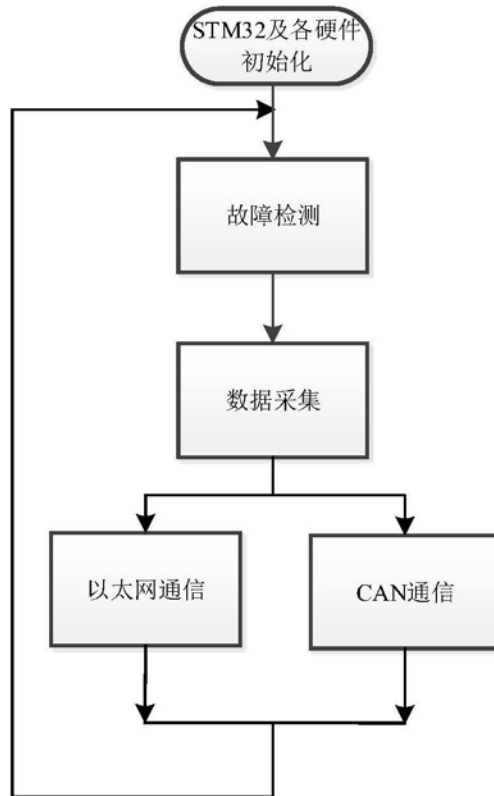


图11

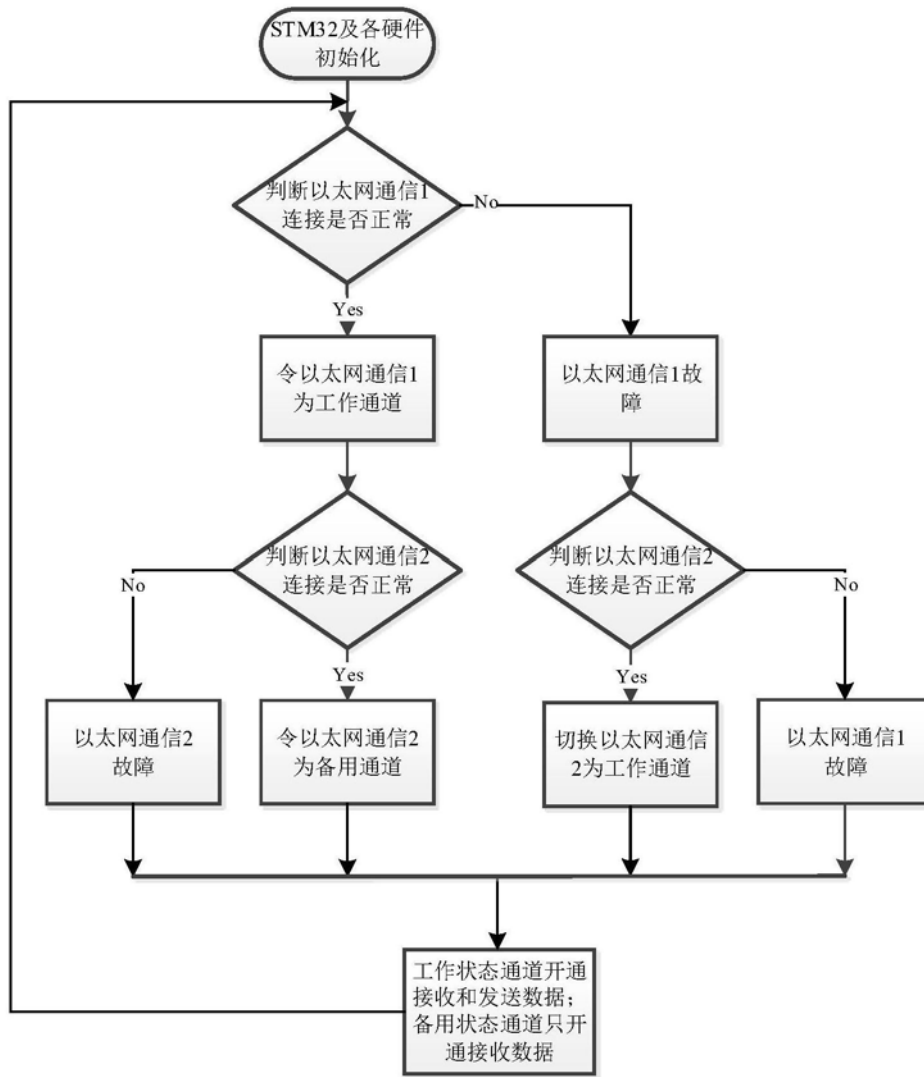


图12

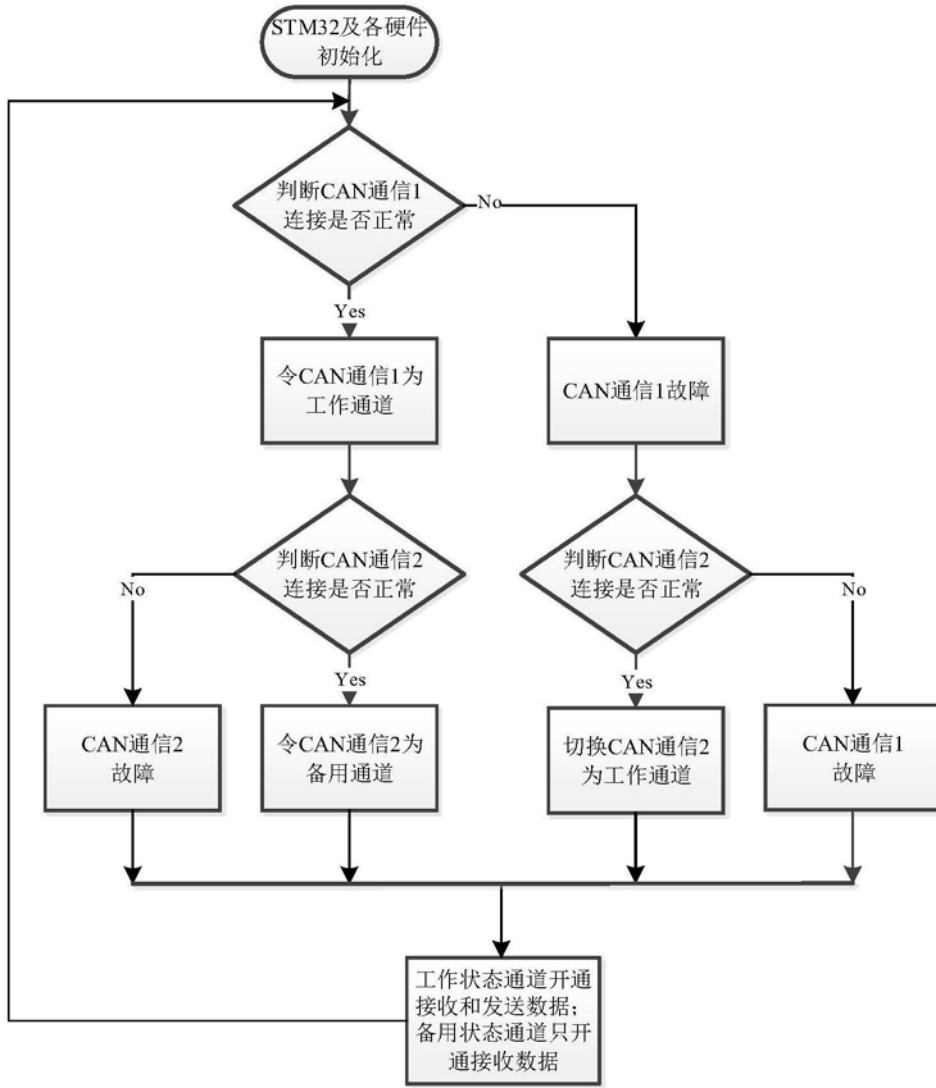


图13

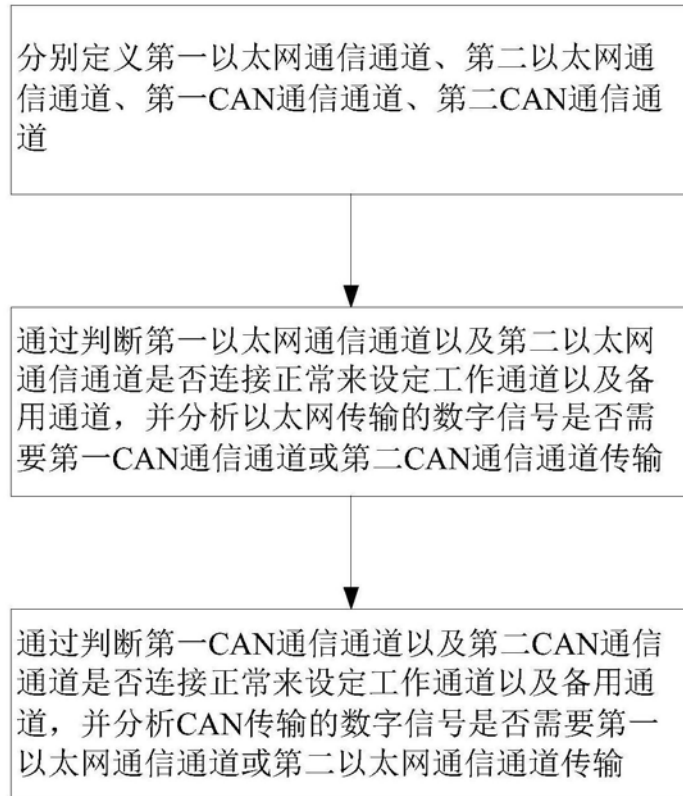


图14