



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I655083 B

(45)公告日：中華民國 108 (2019) 年 04 月 01 日

(21)申請案號：106137578

(22)申請日：中華民國 106 (2017) 年 10 月 31 日

(51)Int. Cl. : **B32B15/01 (2006.01)** **C25D1/04 (2006.01)**
C25D5/12 (2006.01) **C25D5/16 (2006.01)**
C25D7/06 (2006.01) **H05K1/09 (2006.01)**
H05K3/46 (2006.01)

(30)優先權：2016/11/28 美國 15/361,983

(71)申請人：長春石油化學股份有限公司 (中華民國) CHANG CHUN PETROCHEMICAL CO., LTD. (TW)

臺北市中山區松江路 301 號 7 樓

(72)發明人：賴耀生 LAI, YAO SHENG (TW)；鄭桂森 CHENG, KUEI SEN (TW)；周瑞昌 CHOU, JUI CHANG (TW)

(74)代理人：鄭人文；潘柏均

(56)參考文獻：

TW 200803640A

審查人員：傅俊中

申請專利範圍項數：19 項 圖式數：14 共 45 頁

(54)名稱

多層載體箔

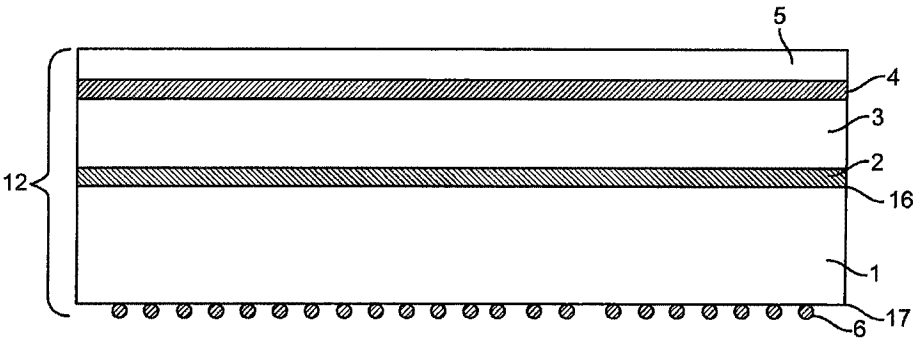
MULTILAYER CARRIER FOIL

(57)摘要

本發明有關於多層載體箔、由該多層載體箔形成之芯結構、印刷電路板及電子裝置。所述多層載體箔係包括：(a)銅載體層，係具有剝離側及層壓側，該銅載體層之層壓側視需要具有粗化粒子；(b)鉻剝離層，係施加於該銅載體層(a)；(c)中間銅層，係施加於該鉻剝離層(b)；(d)抗遷移層，係施加於該中間銅層(c)；及(e)超薄銅層，係施加於該抗遷移層(d)。本發明復關於該多層載體箔、該芯結構及該印刷電路板的製備方法。

The present disclosure relates to a multilayer carrier foil, a core structure formed using the multilayer carrier foil, printed circuit boards, and electronic devices. The multilayer carrier foil comprises: (a) a copper carrier layer having a release side and a laminate side, the laminate side of carrier layer optionally having nodules; (b) a chromium release layer applied to the copper carrier layer; (c) an intermediate copper layer applied to the chromium release layer; (d) an anti-migration layer applied to the intermediate copper layer of (c); and (e) an ultra-thin copper layer applied to the anti-migration layer of (d). The disclosure further relates to methods of making the multi-layer carrier foil, the core structure, and printed circuit boards.

指定代表圖：



第2圖

- 符號簡單說明：
- 1 . . . 銅載體層
 - 2 . . . 鉻剝離層
 - 3 . . . 中間銅層
 - 4 . . . 抗遷移層
 - 5 . . . 超薄銅層
 - 6 . . . 粗化粒子
 - 12 . . . 本發明之多層載體箔
 - 16 . . . 剝離側
 - 17 . . . 層壓側

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

多層載體箔

MULTILAYER CARRIER FOIL

【技術領域】

本發明係有關於多層載體箔、使用該多層載體箔形成之芯結構、印刷電路板以及包括該印刷電路板的電子裝置。本發明復關於製備該多層載體箔、該芯結構及該印刷電路板的方法。

【先前技術】

隨著電子產業趨向於更輕、更薄及更小型化的電子元件，對精密電路和薄銅箔的需求隨之增加，消費性電子產品在積體電路封裝中需要更多積體電路，同時卻矛盾地提供較少的物理空間來容納增加的積體電路封裝，包含載體箔之電解銅箔於電子產業中可用於印刷電路板組件中製造高精度和密度電路。

包含載體箔的電解銅箔大致分為二類，可剝離型和可蝕刻型。形成銅箔基板之後物理性去除該載體箔者係定義為可剝離型，而在形成銅箔基板之後化學性去除該載體箔者係定義為可蝕刻型。傳統上，具有載體的可剝離型電解銅箔已廣泛用於生產銅箔基板，其係藉由熱壓之方式層壓銅箔與基板，然後剝離附著在電解銅箔上的載體。該載體及銅箔之間的剝離界面處的剝離強度在很寬的範圍值內變

化。一些具有載體層的電解銅箔在處理過程中容易剝離，而其他的則是在熱壓後無法充分剝離。

習知的電解銅箔包含載體箔(銅箔或鋁箔)、通常與金屬氧化物或有機化合物形成於該載體箔上之剝離層以及形成於該剝離層上之極薄(或超薄)銅箔。當自該超薄銅箔物理性地移除該載體箔，該超薄銅箔的表面有光澤的外觀。然而，當該超薄銅箔施加於多層電路板之內側層時，係使用黑化或褐化處理以增強和基板之黏合。

用於微薄電路圖案的超薄銅箔通常藉由電沉積直接形成於該載體箔之剝離層上，該超薄銅箔的理想厚度係低於 5 微米，該載體箔的表面形態直接影響剝離層和超薄銅箔。因此，當該載體層表面粗糙度高時，隨後電鍍之超薄銅箔也傾向於具有高粗糙度，從而影響隨後的蝕刻。同樣地，如果該載體箔有針孔，則超薄銅箔也傾向於有針孔。由於該載體箔是剝離層和超薄銅箔的基底，所以載體銅箔的選擇非常重要。

在印刷電路板的製造過程中，通常使用雷射鑽孔產生諸如微孔的高密度和精密電路組件。然而，該超薄銅箔的光澤表面具有反射雷射的傾向。因此，需要更強的雷射，卻消耗更多的能量。此外，在高溫壓合過程中，該超薄銅箔的溫度可以達到高達 300℃，而且透過金屬氧化物和銅金屬之間的氧化還原反應形成的金屬鍵結可能會影響剝離強度的一致性。

近來，通過增加印刷線路板的佈線密度，多層結構被廣泛地用於印刷線路板中來微型化印刷線路板。許多行動電子裝置都採用多層印刷線路板實現微型化。因此，多層印刷線路板同時需要進一步減少中間絕緣層的厚度和重量。

消費性電子產品需求在積體電路封裝中需要更多積體電路，同時在系統中卻矛盾地為增加的積體電路提供較少的物理空間。隨著技術滿足這些需求，已經使用無芯積層法(coreless build-up method)的製造方法。在無芯積層法中，已經使用具有載體箔的銅箔來分離支撐基板和多層印刷線路板。由於圖案是建立在超薄銅層上，故可實現細間距。

【發明內容】

本發明係有關於多層載體箔及該多層載體箔的製備方法；包括該多層載體箔之芯結構及該芯結構的製備方法；印刷電路板(PCBs)的製備方法及由該方法製備的電路板；以及包含該 PCBs 的電子裝置。所述多層載體箔在設計和實用方面是獨一無二的。舉例而言，其於高質量 PCBs 的新穎和創新的製程中特別有用。

本發明之多層載體箔通常係包括：(a)銅載體層，係具有剝離側及層壓側，該銅載體層之層壓側視需要具有粗化粒子；(b)鉻剝離層，係施加於該銅載體層之剝離側；(c)中間銅層，係施加於該鉻剝離層；(d)抗遷移層，係施加於該中間銅層；及(e)超薄銅層，係施加於該抗遷移層。

上述的多層載體箔可用於製造芯結構，並可隨後用於 PCBs 的製造。該芯結構包括內側基板層，該內側基板層係夾置於二片該多層載體箔之間，該多層載體箔之層壓側(視需要包含粗化粒子)係貼附於該芯結構之任一側。

根據本發明的 PCB 的製造，通常如上所述地涉及芯結構的製造，並進一步處理該芯結構。例如，PCB 的製造可以包括：

i. 提供多層載體箔，該多層載體箔包括：(a)銅載體層，係具有剝離側及層壓側，該銅載體層之層壓側視需要具有粗化粒子；(b)鉻剝離層，係施加於該銅載體層(a)之剝離側；(c)中間銅層，係施加於該鉻剝離層(b)；(d)抗遷移層，係施加於該中間銅層(c)；(e)及超薄銅層，施加於該抗遷移層(d)；

ii. 形成包括內側基板層之芯結構，該內側基板層係夾置於二片該多層載體箔之間，其中，該內側基板層之二側貼附於該銅載體箔之層壓側；

iii. 圖案化該超薄銅層的暴露表面；

iv. 施加外側基板層於該經圖案化之超薄銅層；

v. 提供習知載體箔，該習知載體箔係包括：(A)習知銅載體層；(B)習知鉻或有機剝離層，係施加於該習知銅載體層；及(C)習知超薄銅層，係施加於該習知鉻或有機剝離層；及施加該習知載體箔之該習知超薄銅層於(iv)之經圖案化之超薄銅層之該外側基板層；

vi. 自該習知超薄銅層移除該習知銅載體層及該習知鉻或有機剝離層；

vii. 形成通過該習知超薄銅層及該外側基板層之開口；

viii. 以導電材料(例如銅)填充該開口並形成圖案；

ix. 自該鉻剝離層分離貼附於該外側基板以及貼附於該抗遷移層的該經圖案化之超薄銅層，其中該抗遷移層貼附於該中間銅層；

x. 移除該中間銅層、該抗遷移層及該超薄銅層，以形成剩餘經圖案化外側基板層；以及

xi. 將該剩餘經圖案化外側基板層結合至電子裝置。

本發明復有關於根據上述方法製造的 PCBs；及包括該 PCBs 的電子裝置。

【圖式簡單說明】

以下透過例示性之參考附圖說明本發明的實施方式，其中：

第 1 圖係習知多層載體箔之示意圖；

第 2 圖係本發明之多層載體箔之示意圖；

第 3 圖係具有夾置於二片本發明之多層載體箔之間的內側基板層的芯結構的示意圖；

第 4 圖係基於第 3 圖之該芯結構並將光阻劑層添加至該超薄銅層之外側表面以形成圖案之示意圖；

第 5 圖係基於第 4 圖之結構並以導電材料圖案化於該光阻劑層周圍之該超薄銅層之外側表面之示意圖；

第 6 圖係基於第 5 圖之結構並將該光阻劑層移除以暴露該導電材料之圖案之示意圖；

第 7 圖係基於第 6 圖之圖案化結構並將外側基板材料添加於該經圖案化之導電材料的示意圖；

第 8 圖係顯示將第 7 圖之結構夾置於二個第 1 圖之習知多層載體箔之該超薄銅層之間之示意圖；

第 9 圖係第 8 圖之該習知銅載體層及該習知鉻或有機剝離層被移除，形成穿越該習知超薄銅層及該外側基板層至導電材料的開口之結構示意圖；

第 10 圖係以附加導電材料填滿第 9 圖之開口的圖案之結構示意圖，視需要地包括附加導電材料(銅)以增厚該超薄銅層；

第 11 圖係基於第 10 圖之結構並以光阻劑層添加至該超薄銅層的外側表面之結構示意圖，其中該超薄銅層已視需要被增厚；

第 12 圖係第 11 圖之該超薄銅層(已視需要被增厚)中未被該光阻劑層保護之區域被移除之結構示意圖；

第 13 圖係第 12 圖之該光阻劑層被移除之結構示意圖；

第 14 圖係顯示該經圖案化的外側基板層、該超薄銅層、該抗遷移層及該中間銅層沿著該鉻剝離層分離之示意圖；

第 15 圖係移除該中間銅層、該抗遷移層、及該超薄銅層後之經圖案化外側基板層之示意圖；以及

第 16 圖係第 15 圖之該經圖案化外側基板層結合至電子裝置之示意圖。

咸知，本發明的各種實施態樣不應限於上述圖式示意之設置與手段。例如，該圖式和實施方式係以雙面製程在印刷電路板之製造中加工該內側基板，然而，不一定需要在該內側基板的二側加工，亦即可以是單側加工。

【實施方式】

本發明係關於多層載體箔，特別是用於印刷電路板 (PCBs) 製造之多層載體箔。通常，該多層載體箔包括：(a) 銅載體層，係具有剝離側及層壓側，該銅載體層之層壓側視需要具有粗化粒子；(b) 鉻剝離層，係施加於該銅載體層之剝離側；(c) 中間銅層，係施加於該鉻剝離層；(d) 抗遷移層，係施加於該中間銅層；(e) 及超薄銅層，係施加於該抗遷移層。鍍覆之條件不受限制，而是以生產線的特性作為考量進行安排。

該銅載體層 (a) 通常係具有厚度自 10 微米至 50 微米之電解銅箔，該銅載體層之厚度可以係自 10 微米至 45 微米、10 微米至 40 微米、10 微米至 35 微米、10 微米至 30 微米、10 微米至 25 微米、或 10 微米至 20 微米。同樣地，該銅載體層之厚度可以係自 12 微米至 50 微米、12 微米至 45 微米、12 微米至 40 微米、12 微米至 35 微米、12 微米至 30 微米、12 微米至 25 微米、或 12 微米至 20 微米。進一步，該銅載體層之厚度可以係自 14 微米至 50 微米、14 微米至 45 微米、14 微米至 40 微米、14 微米至 35 微米、14

微米至 30 微米、14 微米至 25 微米、或 14 微米至 20 微米。最後，該銅載體層之厚度可以自 15 微米至 30 微米、15 微米至 25 微米、或 15 微米至 20 微米。一般地，所述電解銅箔含有輓筒面及沉積面，該輓筒面及沉積面二者皆可用作所述剝離側，當一側用作該剝離側，另一側用作該層壓側。

該鉻剝離層(b)通常係具有 10 微克/平方分米至 40 微克/平方分米之鉻含量。於一些實例中，該鉻含量可以係自 10 微克/平方分米至 35 微克/平方分米、10 微克/平方分米至 30 微克/平方分米、10 微克/平方分米至 25 微克/平方分米、或 10 微克/平方分米至 20 微克/平方分米。同樣地，該鉻含量可以係自 15 微克/平方分米至 40 微克/平方分米、15 微克/平方分米至 35 微克/平方分米、15 微克/平方分米至 30 微克/平方分米、15 微克/平方分米至 25 微克/平方分米、或 15 微克/平方分米至 20 微克/平方分米。最後，該鉻含量可以係 20 微克/平方分米至 40 微克/平方分米、20 微克/平方分米至 35 微克/平方分米、20 微克/平方分米至 30 微克/平方分米。

該中間銅層(c)的厚度通常係約 0.5 微米至約 5 微米，此中間銅層有助於防止在載體箔剝離過程中產生針孔，通常，該中間銅層具有平滑表面($R_z \leq 2$ 微米)。

該抗遷移層(d)的厚度通常係約 0.5 微米至約 3 微米，該抗遷移層通常係鎳層、或包括鎳。此外，該抗遷移層可以包括鈷、鉬及/或鎢或由鈷、鉬及/或鎢構成。

該超薄銅層(e)的厚度通常約 1 微米至約 8 微米。然而，該厚度可以係 1 微米至 7 微米、1 微米至 6 微米、1 微米至 5 微米、或 1 微米至 4 微米。該厚度也可以是 2 微米至 8 微米、2 微米至 6 微米、2 微米至 5 微米、2 微米至 4 微米、或約 3 微米。

防銹層係常施加於該超薄銅層的暴露表面。此外，該相同或不同的防銹層可被施加於該銅載體層之該層壓側的暴露表面。典型的防銹層係由鉻構成或包括鉻。該鉻層之鉻含量係通常自約 10 微克/平方分米至約 50 微克/平方分米，該鉻含量可以係約 10 微克/平方分米至約 40 微克/平方分米、約 10 微克/平方分米至約 30 微克/平方分米、約 10 微克/平方分米至約 25 微克/平方分米、約 20 微克/平方分米至 50 微克/平方分米、約 20 微克/平方分米至約 40 微克/平方分米、約 20 微克/平方分米至約 30 微克/平方分米、約 30 微克/平方分米至約 50 微克/平方分米、或約 40 微克/平方分米至約 50 微克/平方分米。

於其他實例，可施加有機防銹層。該有機防銹層可包含至少一選自三唑、噻唑及咪唑或其等之衍生物所組成之群組，其係選自與銅有鍵結能力者。所述三唑係包括鄰三唑(1,2,3-三唑)及其異構體或其衍生物，鄰三唑衍生物包括苯並三唑、甲苯基三唑、羧基苯並三唑、經氯取代的苯並三唑、胺基三唑及其異構體、或鹼金屬鹽或胺鹽等的衍生物。作為胺基三唑的異構體，可以使用 3-胺基-1,2,4-三唑、2-胺基-1,3,4-三唑，4-胺基-1,2,4-三唑和 1-胺基-1,3,4-三

唑。胺基三唑衍生物的實例包括鈉鹽或胺鹽，包括例如單乙醇胺鹽、環己胺鹽、二異丙胺鹽、嗎啉鹽及類似物等。

噻唑及其衍生物的實例包括噻唑、2-巯基苯並噻唑、二硫化二苯並噻唑、2-巯基苯並噻唑的環己胺鹽、2-巯基苯並噻唑的二環己胺鹽及類似物。咪唑及其衍生物的實例包括咪唑、2-甲基咪唑、2-乙基-4-甲基咪唑、2-苯基咪唑、1-苄基-2-甲基咪唑及類似物。

本發明還有關於包括上述多層銅箔的芯結構。該芯結構典型地包括夾置於二片該多層載體箔之間的內側基板層。舉例而言，該多層載體箔的該層壓側可以貼附到內側基板層的兩側。可用於內側基板層的材料種類繁多，舉例而言，該內側基板層可以包括，例如，酚醛樹脂、環氧樹脂、雙馬來醯亞胺三嗪、聚醯亞胺、液晶聚合物、聚氧化二甲苯、聚苯醚、聚四氟乙烯、氰酸酯或此等的混合物。該芯結構特別有用於 PCBs 的製造。

用於該內側基板層的其他合適材料包括，舉例而言，增強或未增強的聚合物。合適的聚合物包括但不限於環氧樹脂或改性環氧樹脂，例如，雙官能或多官能雙酚 A 或雙酚 F 樹脂、環氧酚醛清漆樹脂、溴化環氧樹脂、芳族聚醯胺增強或玻璃纖維增強或紙強化環氧樹脂(例如 FR4)、玻璃纖維增強塑料、液晶聚合物(LCP)、聚苯硫醚(PPS)、聚縮醛(POM)、聚芳醚酮(PAEK)、聚醚醚酮(PEEK)、聚醯胺(PA)、聚碳酸酯(PC)、聚對苯二甲酸丁二酯(PBT)，聚對苯二甲酸乙二酯(PET)、聚醯亞胺(PI)、聚醯亞胺樹脂、氰酸

酯、雙馬來醯亞胺-三嗪樹脂、尼龍、乙烯基酯樹脂、聚酯、聚酯樹脂、聚醯胺、聚苯胺、酚樹脂、聚吡咯、聚萘二甲酸乙二酯(PEN)、聚甲基丙烯酸甲酯、聚乙烯二氧噻吩、經酚樹脂塗覆的芳族聚醯胺紙、聚四氟乙烯(PTFE)、三聚氰胺樹脂、聚矽氧樹脂、氟樹脂、烯丙基化聚苯醚(APPE)、聚醯醯亞胺(PEI)、聚氧化二甲苯(PPO)、聚丙烯(PP)、聚乙烯(PE)、聚砜(PSU)、聚醚砜(PES)、聚芳醯胺(PAA)、聚氯乙烯(PVC)、聚苯乙烯(PS)、丙烯腈-丁二烯-苯乙烯(ABS)、丙烯腈-苯乙烯丙烯酸酯(ASA)、苯乙烯丙烯腈(SAN)及兩種以上的上述聚合物的混合物(摻合物)，其可以各種形式存在。

本發明係有關於該多層載體箔及該芯結構的製造方法。舉例而言，該多層載體箔可以藉由：(a)形成如上所述之銅載體層，係具有剝離側及層壓側，該層壓側視需要具有粗化粒子；(b)形成如上所述之鉻剝離層於該銅載體層上；(c)形成如上所述之中間銅層於該鉻剝離層上；(d)形成如上所述之抗遷移層於該中間銅層上；及(e)形成超薄銅層於該抗遷移層上。

復描述 PCBs 的製造方法以及藉由該等方法形成的 PCBs。舉例而言，製造 PCBs 的典型方法包括：

- i. 提供如上所述之多層載體箔；
- ii. 形成芯結構，該芯結構係包括夾置於二片該多層載體箔之間的內側基板層，其中，該內側基板層之二側皆貼附於每一片銅載體箔之層壓側；

- iii. 圖案化該超薄銅層的暴露表面；
 - iv. 施加外側基板層於該經圖案化之超薄銅層；
 - v. 提供習知載體箔，該習知載體箔係包括：
 - (A) 習知銅載體層；
 - (B) 習知鉻剝離層，係施加於該習知銅載體層；以及
 - (C) 習知超薄銅層，係施加於該習知鉻剝離層；及施加該習知載體箔之該習知超薄銅層於(iv)該經圖案化之超薄銅層之該外側基板層；
 - vi. 自該習知超薄銅層移除該習知銅載體層及該習知鉻剝離層；
 - vii. 形成通過該習知超薄銅層及該外側基板層之開口；
 - viii. 以導電材料(例如銅)填充該開口及視需要圖案化該習知超薄銅層之暴露表面及/或(viii)之經填充之開口之暴露表面；
 - ix. 自該鉻剝離層分離貼附於該外側基板以及貼附於該抗遷移層的該經圖案化之超薄銅層，其中該抗遷移層貼附於該中間銅層；
 - x. 移除該中間銅層、該抗遷移層及該超薄銅層，以形成剩餘經圖案化外側基板層；以及
 - xi. 將該剩餘經圖案化外側基板層結合至電子裝置。
- 將該超薄銅層的暴露表面或該習知超薄銅層之暴露表面及/或該(viii)之經填充之開口之暴露表面圖案化係可

以藉由所屬技術領域已知的任何方法施行。舉例而言，能夠藉由將圖案化材料(例如，經圖案化的光阻劑層)施加於該暴露表面、透過鍍覆或蝕刻導電材料圖案化該暴露表面、以及除去經圖案化的光阻劑層，來達到圖案化。在本實例中，圖案化通常藉由鍍覆形成導電材料的圖案。

圖案化製程可使用能夠被圖案化的感光材料，該圖案化材料可包括例如多層光阻劑，例如三層阻劑，圖案化材料復可以包括硬遮罩層。

該光阻劑可被施加於該超薄銅層，例如藉由旋塗法。將黏性、液態之光阻劑分散於超薄銅層，以產生均勻的厚層。旋塗一般係以 1200 至 4800rpm 之轉速施行 30 至 60 秒，並產生 0.5 至 2.5 微米厚的層。旋塗製程產生均勻的薄層，通常具有介於 5 至 10 奈米內的均勻性。該經光阻劑塗覆之超薄銅層通常能夠在 90 至 100℃ 下預烘烤 30 至 60 秒以去除多餘的光阻劑溶劑。

在預烘烤之後，該光阻劑可能暴露於強烈光線之圖案。暴露於光線引起化學變化，其允許藉由類似於攝影顯影劑之稱為“顯影劑”的特殊溶劑去除一些光阻劑。最常見的類型係正型光阻劑，其在曝光時變得可溶於顯影劑；至於負型光阻劑，則是未曝光的區域可溶於顯影劑。在部分光阻劑被去除之後，如銅之導電材料可以鍍覆或填充到該光阻劑塗層之開口中，以在該超薄銅層的表面上形成導電圖案。

在導電圖案形成於該超薄銅層之表面上後，能將不再需要的剩餘光阻劑層去除。這可以使用“阻劑剝離劑”來達成，該阻劑剝離劑化學性地改變阻劑，使其不再黏附於該超薄銅層之表面。或者，可以通過含氧的電漿氧化光阻劑來去除光阻劑。這個過程稱為灰化，類似於乾式蝕刻。用於光阻劑的 1-甲基-2-吡咯烷酮(NMP)溶劑是用以去除圖案的另一種方法，當該阻劑溶解時，可以藉由加熱除去該溶劑。

當任何剩餘的光阻劑被去除，並且在該超薄銅層的表面上存在導電材料的圖案，則可以施加外側基板層(iv)。與上述討論的內側基板層一樣，可以用於該外側基板層的材料種類繁多。舉例而言，該外側基板層可以包含酚醛樹脂、環氧樹脂、雙馬來醯亞胺三嗪、聚醯亞胺、液晶聚合物、聚氧化二甲苯、聚苯醚、聚四氟乙烯、氰酸酯或此等的混合物。

其他合適用於該外側基板層的材料可由增強或未增強的聚合物製成，合適的聚合物包括但不限於：環氧樹脂或改性環氧樹脂，例如雙官能或多官能的雙酚 A 或雙酚 F 樹脂、環氧酚醛清漆樹脂，溴化環氧樹脂、芳族聚醯胺增強的或玻璃纖維增強的或紙增強的環氧樹脂(例如 FR4)、玻璃纖維-增強塑料、液晶聚合物(LCP)、聚苯硫醚(PPS)、聚縮醛(POM)、聚芳基醚酮(PAEK)、聚醚醚酮(PEEK)、聚醯胺(PA)、聚碳酸酯(PC)、聚對苯二甲酸丁二酯(PBT)、聚對苯二甲酸乙二酯(PET)、聚醯亞胺(PI)、聚醯亞胺樹脂、

氰酸酯、雙馬來醯亞胺-三嗪樹脂、尼龍、乙烯基酯樹脂、聚酯、聚酯樹脂、聚醯胺、聚苯胺、酚樹脂、聚吡咯、聚萘二甲酸乙二酯(PEN)、聚甲基丙烯酸甲酯、聚乙烯二氧噻吩、經酚樹脂塗覆的芳族聚醯胺紙、聚四氟乙烯(PTFE)、三聚氰胺樹脂、聚矽氧樹脂、氟樹脂、烯丙基化聚苯醚(APPE)、聚醯醯亞胺(PEI)、聚氧化二甲苯(PPO)、聚丙烯(PP)、聚乙烯(PE)、聚砜(PSU)、聚醚砜(PES)、聚芳醯胺(PAA)、聚氯乙烯(PVC)、聚苯乙烯(PS)、丙烯腈-丁二烯-苯乙烯(ABS)、丙烯腈-苯乙烯丙烯酸酯(ASA)、苯乙烯丙烯腈(SAN)及兩種以上的上述聚合物的混合物(摻合物)，其可以各種形式存在。

在施加該外側基板後，習知載體箔隨後施加於該外側基板，習知載體箔通常包括：(A)習知銅載體層；(B)習知鉻或有機剝離層，係施加於該習知銅載體層；及(C)習知超薄銅層，係施加於該習知鉻或有機剝離層。尤其是，該習知載體箔之該習知超薄銅層係施加於該外側基板層。

當施加該習知載體箔於該外側基板層，該習知銅載體層(A)及該習知鉻剝離層(B)被移除，留下該習知超薄銅層於該外側基板層上。如此允許開口形成穿越該習知超薄銅層及穿越該外側基板層。典型地，該開口延伸至該超薄銅層表面上之該導電圖案，這些開口或孔洞可藉由多種方法形成，舉例而言可由雷射形成該開口。

本發明有關於藉由上述方法所製備的 PCBs，復關於包括該 PCBs 之電子裝置。作為例示性實例，所述電子裝置

包括但不限於，如行動電話、交流/直流電源轉換器、交流電源、電腦、多媒體播放器或 MP3 播放器、遊戲控制台、工業控制器、USB、HUB、汽車、電動車(包含電動汽車)、平板電腦、筆記型電腦及輕薄型筆記型電腦、便攜式數位處理器(PDA)和醫療設備、以及其他便攜式電子裝置。

第 1 圖係習知多層載體箔(11)之示意圖。該習知多層載體箔(11)包括習知銅載體層(21)、施加於該習知銅載體層(21)之習知鉻或有機剝離層(22)、及施加於該習知鉻或有機剝離層(22)之習知超薄銅層(25)。該習知銅載體層(21)通常具有 10 微米至 50 微米之厚度及該習知超薄銅層通常具有約 0.5 微米至 5 微米之厚度。然而，該等厚度可如上述內容變動。

第 2 圖係本發明之多層載體箔(12)之示意圖，該本發明之多層載體箔(12)包括具有剝離側(16)及層壓側(17)的銅載體層(1)，其中該層壓側(17)視需要具有粗化粒子(6)；施加於該銅載體層(1)的鉻剝離層(2)；施加於該鉻剝離層(2)的中間銅層(3)；施加於該中間銅層(3)的抗遷移層(4)；及施加於該抗遷移層(4)的超薄銅層(5)。

第 3 圖係芯結構(10)之示意圖，芯結構(10)具有夾置於二片本發明之多層載體箔(12)之間的內側基板層(7)。該視需要之粗化粒子(6)存在於該銅載體層(1)之該層壓側(17)及該內側基板層(7)之介面，換言之，本發明之多層載體箔(12)之該銅載體層(1)之該層壓側(17)係施加於該內側基板層(7)之每一側。視需要之粗化粒子(6)可包含於該銅載體層

(1)之該層壓側(17)上，以增進該內側基板層(7)及該銅載體層(1)之間的黏著性，同樣地，顯示該本發明之多層載體箔(12)之各種組成，其包括該鉻剝離層(2)、該中間銅層(3)、該抗遷移層(4)及該超薄銅層(5)。

第 4 圖係基於第 3 圖之該芯結構(10)並將光阻劑層(8)添加至該超薄銅層(5)之外側表面以形成圖案之示意圖，該光阻劑層(8)可應用於圖案或可用以完全覆蓋該超薄銅層(5)並且隨後加工以除去部分該光阻劑層以形成圖案(例如，藉由蝕刻等)。

第 5 圖係基於第 4 圖之結構並以導電材料(9)圖案化於該光阻劑層(8)周圍之該超薄銅層(5)之暴露表面之示意圖，該導電材料(9)可以是銅或其他導電材料，如導電金屬，且可以被圖案化至該超薄銅層(5)之外側表面。

第 6 圖係基於第 5 圖之結構並將該光阻劑層(8)移除以暴露該超薄銅層(5)之該導電材料(9)之圖案之示意圖。

第 7 圖係基於第 6 圖之圖案化結構並將外側基板層(14)添加於該經圖案化之導電材料(9)及該超薄銅層(5)之該暴露表面之示意圖。

第 8 圖係顯示將第 7 圖之結構夾置於二第 1 圖之習知多層載體箔(11)之示意圖。該習知多層載體箔(11)之該習知超薄銅層(25)係施加於該外側基板層(14)。

第 9 圖係第 8 圖之該習知銅載體層(21)及該習知鉻或有機剝離層(22)被移除之結構示意圖，開口(18)的圖案係穿

越該習知超薄銅層(25)及穿越該外側基板層(14)至該超薄銅層(5)上的導電材料(9)的圖案而被併入。

第 10 圖係以附加導電材料(13)填滿第 9 圖之開口(18)的圖案之結構示意圖，其中該附加導電材料(13)可為銅或其他導電材料，例如導電金屬，第 10 圖中之用於填滿開口(18)之圖案之該附加導電材料(13)可以為相同材料或不同於第 5 圖中之用於圖案化該超薄銅層之該導電材料(9)之材料。視需要地，附加導電材料(13)可以用於增厚該習知超薄銅層(參閱第 11 圖)，例如藉由鍍覆。

第 11 圖係相似於第 10 圖，除了該附加導電材料(13)已經聚積以增厚該習知超薄銅層(25)以及光阻劑層(8)已被施加於經增厚之習知超薄銅層(25)之該外側表面，可以以圖案形式施加該光阻劑層(8)，或是能夠施加該光阻劑層(8)使其完全覆蓋該超薄銅層(5)並且隨後進行加工以除去部分該光阻劑層以形成圖案(例如，藉由蝕刻等)。

第 12 圖係相似於第 11 圖，除了該增厚之習知超薄銅層區域中未從該光阻劑層(8)保護之區域被移除，例如，可藉由蝕刻移除未被光阻劑層(8)保護之該增厚之習知超薄銅層。

第 13 圖係相似於第 12 圖，除了該光阻劑層(8)被移除，從而暴露該附加導電材料(13)。

第 14 圖係顯示該經圖案化之外側基板層(14)、該超薄銅層(5)、該抗遷移層(4)及該中間銅層(3)沿著該鉻剝離層(2)分離之示意圖。

第 15 圖係藉由例如蝕刻移除該中間銅層(3)、該抗遷移層(4)、及該超薄銅層(5)後之經圖案化外側基板層(14)之示意圖。其顯示附加導電材料(13)的圖案。

第 16 圖係具有附加導電材料(13)的圖案之第 15 圖之該經圖案化外側基板層結合至電子裝置(30)之示意圖。

[實施例]

銅載體層之製備

將銅線以 50 重量 % 的硫酸水溶液溶解，以製備含 320 克/升的五水硫酸銅($\text{CuSO}_4 \cdot 5\text{H}_2\text{O}$)與 110 克/升硫酸的硫酸銅電解液。於每升的硫酸銅電解液中添加 5.5 毫克的低分子量膠(DV、Nippi 股份有限公司製)、3 毫克的 3-巰基丙烷磺酸鈉(MPS、聚合國際股份有限公司製)、及 25 毫克的鹽酸(RCI Labscan 股份有限公司製)，在 50°C 的液溫和 50 安培/平方分米(A/dm^2)的電流密度下製備 18 微米厚的電解銅箔。

一種典型用於製造銅箔之裝置係包括金屬陰極輥筒及不溶性金屬陽極，該金屬陰極輥筒係可旋轉並具有鏡面拋光表面。該不溶性金屬陽極係裝置於該金屬陰極輥筒約下半部分並圍繞該金屬陰極輥筒。銅箔之連續製造係藉由該裝置使銅電解液流動於該陰極輥筒和該陽極之間，並提供電流於其中以使銅電沉積於該陰極輥筒上，並且自該陰極輥筒分離電解銅箔。

所述方法製備之銅箔具有輓筒面(該銅箔表面形成於陰極輓筒上)及相對於該輓筒面之沉積面(該銅箔表面與銅電解液接觸)。

無論輓筒面或沉積面皆可做為層壓側，若其中一面作為層壓側，則另一面則做為剝離側。

粗化粒子之添加

使用包含 95 克/升的五水硫酸銅($\text{CuSO}_4 \cdot 5\text{H}_2\text{O}$)、115 克/升的硫酸及 3.5 ppm 的氯離子之硫酸銅鍍覆溶液，在 25°C 的溫度下使用 50 安培/平方分米(A/dm^2)的電流密度鍍覆 3 秒，將粗化粒子鍍覆於該銅載體層(如上述)之層壓側上。

剝離層之製備

將該具有粗化粒子之 18 微米厚(自上層起)的電解銅箔浸入溫度 50°C 之 5 克/升的鉻酸鹽溶液中，以 5 安培/平方分米(A/dm^2)的電流密度鍍覆該銅箔之剝離側 2 秒。

中間銅層之製備

使用含有 220 克/升的五水硫酸銅($\text{CuSO}_4 \cdot 5\text{H}_2\text{O}$)、115 克/升的硫酸及 5 ppm 的氯離子的硫酸銅鍍覆溶液，在 25°C 的溫度下使用 8 安培/平方分米(A/dm^2)的電流密度鍍覆 10 秒，將中間銅層添加於該銅載體層之剝離側的剝離層上。

抗遷移層之製備

使用含有 300 克/升的七水硫酸鎳($\text{NiSO}_4 \cdot 7\text{H}_2\text{O}$)及 40 克/升的硼酸(H_3BO_3)的鍍覆溶液，在 50°C 的溫度下使用 10

安培/平方分米(A/dm^2)的電流密度鍍覆 10 秒，將抗遷移層添加於該中間銅層上。

超薄銅層之製備

將銅線以 50 重量%的硫酸水溶液溶解，以製備含 320 克/升的五水硫酸銅($CuSO_4 \cdot 5H_2O$)與 110 克/升硫酸的硫酸銅電解液。於每升的硫酸銅電解液中添加 5.5 毫克的低分子量膠(DV、Nippi 股份有限公司製)、3 毫克的 3-巰基丙烷磺酸鈉(MPS、聚合國際股份有限公司製)、及 25 毫克的鹽酸(RCI Labscan 股份有限公司製)，在 $50^\circ C$ 的液溫和 20 安培/平方分米(A/dm^2)的電流密度下將 3 微米厚的電解銅箔添加於該抗遷移層(如上述)上，鍍覆時間為 45 秒。

防銹處理

將具有銅載體層、剝離層、中間銅層、抗遷移層及超薄銅層(如上述)之多層銅箔浸於溫度 $50^\circ C$ 之 2 克/升的鉻酸鹽溶液中，該超薄銅層側及該銅載體層之層壓側二者皆使用 1.5 安培/平方分米(A/dm^2)的電流密度進行鍍覆以提供防銹處理，鍍覆時間為 2 秒。

剝離測試

藉由以 $120^\circ C$ 熱壓 5 秒，將該多層銅箔(20 公分 $\times$ 20 公分)層壓於兩片聚對苯二甲酸乙二酯(PET)膜之間。之後，將測試樣品裁切成 1.27 公分 $\times$ 15 公分之尺寸，使用 1 毫米/秒的速度並以 90° 的角度在該銅載體層與該中間銅層之間的剝離介面進行剝離測試。

針孔試驗

藉由以 120℃ 熱壓 5 秒，將該多層銅箔(10 公分×10 公分)層壓於兩片聚對苯二甲酸乙二酯(PET)膜之間。然後，將該銅載體層移除，並將該中間銅層、該抗遷移層及超薄銅層一起留下，將其置於燈光下以評估針孔。由 1 至 5 評價測試樣品，其中數字 1 係指許多針孔，而 5 係指非常少或沒有針孔。

蝕刻測試

藉由熱壓該層壓(載體)側(所述為該載體之沉積側)而將該多層銅箔(10 公分×10 公分)層壓至 FR-4 半固化片，將該超薄銅層層壓至聚對苯二甲酸乙二酯(PET)膜(保護膜)上，將該試樣浸入 30℃ 之 $\text{FeCl}_3 + \text{HCl}$ 溶液中 1 分鐘。用顯微鏡評價橫截面區域，以確定該抗遷移層是否足夠耐用以保護該超薄銅層免受損壞。

12 個實施例及 5 個比較例之鍍覆條件及數據如下表所示。

表 1 製備條件

銅載體層														粗化粒子				
	五水硫酸銅	硫酸	電流密度	DV	MPS	氯離子	溫度	五水硫酸銅	硫酸	電流密度	氯離子	溫度	時間					
單位	克/升	克/升	安培/平方分米	ppm	ppm	ppm	°C	克/升	克/升	安培/平方分米	ppm	°C	秒					
實施例 1	320	110	50	5.5	3	25	50	95	115	50	3.5	25	3					
實施例 2	320	110	50	5.5	3	25	50	95	115	50	3.5	25	3					
實施例 3	320	110	50	5.5	3	25	50	95	115	50	3.5	25	3					
實施例 4	320	110	50	5.5	3	25	50	95	115	50	3.5	25	3					
實施例 5	320	110	50	5.5	3	25	50	95	115	50	3.5	25	3					
實施例 6	320	110	50	5.5	3	25	50	95	115	50	3.5	25	3					
實施例 7	320	110	50	5.5	3	25	50	95	115	50	3.5	25	3					
實施例 8	320	110	50	5.5	3	25	50	95	115	50	3.5	25	3					
實施例 9	320	110	50	5.5	3	25	50	95	115	50	3.5	25	3					
實施例 10	320	110	50	5.5	3	25	50	95	115	50	3.5	25	3					
實施例 11	320	110	50	5.5	3	25	50	95	115	50	3.5	25	3					
實施例 12	320	110	50	5.5	3	25	50	95	115	50	3.5	25	3					
比較例 1	320	110	50	5.5	3	25	50	95	115	50	3.5	25	3					
比較例 2	320	110	50	5.5	3	25	50	95	115	50	3.5	25	3					
比較例 3	320	110	50	5.5	3	25	50	95	115	50	3.5	25	3					
比較例 4	320	110	50	5.5	3	25	50	95	115	50	3.5	25	3					
比較例 5	320	110	50	5.5	3	25	50	95	115	50	3.5	25	3					

表 1(續上)

	鉻剝離層				中間銅層					
	鉻酸鹽	溫度	電流密度	時間	五水硫酸銅	硫酸	電流密度	氯離子	溫度	時間
單位	克/升	°C	安培/平方分米	秒	克/升	克/升	安培/平方分米	ppm	°C	秒
實施例 1	5	50	5	2	220	115	8	5	25	10
實施例 2	5	50	5	2	220	115	8	5	25	10
實施例 3	5	50	5	2	220	115	8	5	25	60
實施例 4	5	50	5	2	220	115	8	5	25	60
實施例 5	5	50	5	2	220	115	8	5	25	100
實施例 6	5	50	5	2	220	115	8	5	25	100
實施例 7	10	50	5	4	220	115	8	5	25	10
實施例 8	10	50	5	4	220	115	8	5	25	10
實施例 9	10	50	5	4	220	115	8	5	25	60
實施例 10	10	50	5	4	220	115	8	5	25	60
實施例 11	10	50	5	4	220	115	8	5	25	100
實施例 12	10	50	5	4	220	115	8	5	25	100
比較例 1	5	50	5	1	220	115	8	5	25	10
比較例 2	15	50	5	4	220	115	8	5	25	10
比較例 3	5	50	5	2	-	-	-	-	-	-
比較例 4	5	50	5	2	220	115	8	5	25	60
比較例 5	5	50	5	2	220	115	8	5	25	60

表 1(續上)

	抗遷移層					超薄銅層							
	七水硫酸鎳	硼酸	電流密度	溫度	時間	五水硫酸銅	硫酸	電流密度	DV	MPS	氯離子	溫度	時間
單位	克/升	克/升	安培/平方分米	℃	秒	克/升	克/升	安培/平方分米	ppm	ppm	ppm	℃	秒
實施例 1	300	40	10	50	10	320	110	20	5.5	3	25	50	45
實施例 2	300	40	10	50	60	320	110	20	5.5	3	25	50	45
實施例 3	300	40	10	50	10	320	110	20	5.5	3	25	50	45
實施例 4	300	40	10	50	60	320	110	20	5.5	3	25	50	45
實施例 5	300	40	10	50	10	320	110	20	5.5	3	25	50	45
實施例 6	300	40	10	50	60	320	110	20	5.5	3	25	50	45
實施例 7	300	40	10	50	10	320	110	20	5.5	3	25	50	45
實施例 8	300	40	10	50	60	320	110	20	5.5	3	25	50	45
實施例 9	300	40	10	50	10	320	110	20	5.5	3	25	50	45
實施例 10	300	40	10	50	60	320	110	20	5.5	3	25	50	45
實施例 11	300	40	10	50	10	320	110	20	5.5	3	25	50	45
實施例 12	300	40	10	50	60	320	110	20	5.5	3	25	50	45
比較例 1	300	40	10	50	10	320	110	20	5.5	3	25	50	45
比較例 2	300	40	10	50	10	320	110	20	5.5	3	25	50	45
比較例 3	300	40	10	50	10	320	110	20	5.5	3	25	50	45
比較例 4	-	-	-	-	-	320	110	20	5.5	3	25	50	45
比較例 5	300	40	10	50	80	320	110	20	5.5	3	25	50	45

表 1(續上)

	防銹層			
	鉻酸鹽	電流密度 安培/平方分米	溫度 ℃	時間 秒
單位	克/升			
實施例 1	2	1.5	50	2
實施例 2	2	1.5	50	2
實施例 3	2	1.5	50	2
實施例 4	2	1.5	50	2
實施例 5	2	1.5	50	2
實施例 6	2	1.5	50	2
實施例 7	2	1.5	50	2
實施例 8	2	1.5	50	2
實施例 9	2	1.5	50	2
實施例 10	2	1.5	50	2
實施例 11	2	1.5	50	2
實施例 12	2	1.5	50	2
比較例 1	2	1.5	50	2
比較例 2	2	1.5	50	2
比較例 3	2	1.5	50	2
比較例 4	2	1.5	50	2
比較例 5	2	1.5	50	2

表 2-(測試結果)

	鉻剝離層 (微克/平方分米)	中間銅層 (微米)	抗遷移層 (微米)	超薄銅層 (微米)	剝離強度 (克/公分)	針孔率	耐蝕刻性	註解
實施例 1	10	0.5	0.5	3	15.15	4	OK	
實施例 2	10	0.5	3	3	14.56	5	OK	
實施例 3	10	3	0.5	3	15.22	5	OK	
實施例 4	10	3	3	3	14.85	5	OK	
實施例 5	10	5	0.5	3	14.93	5	OK	
實施例 6	10	5	3	3	14.78	5	OK	
實施例 7	40	0.5	0.5	3	10.13	4	OK	
實施例 8	40	0.5	3	3	10.54	5	OK	
實施例 9	40	3	0.5	3	10.66	5	OK	
實施例 10	40	3	3	3	10.72	5	OK	
實施例 11	40	5	0.5	3	11.15	5	OK	
實施例 12	40	5	3	3	11.23	5	OK	
比較例 1	5	0.5	0.5	3	無法剝離	NA	NA	
比較例 2	60	0.5	0.5	3	無黏性	NA	NA	
比較例 3	10	0	0.5	3	14.32	1	OK	
比較例 4	10	3	0	3	14.65	4	差	
比較例 5	10	3	4	3	14.55	5	OK	太多的殘餘鍍

形成該剝離層的鉻含量首先係藉由剝離該鉻剝離層(2)以分離銅載體層(1)與該中間銅層(3)、抗遷移層(4)及超薄銅層(5)來決定。其次，將 100 毫米×100 毫米之該銅載體層(1)試樣浸於 25 毫升的 18 % v/v HCl 溶液 10 分鐘，同時用 PET 膠帶密封該層壓側。另一個剝離部分依據同樣步驟藉由將 100 毫米×100 毫米之含有該中間銅層(3)、抗遷移層(4)及超薄銅層(5)的複合物試樣浸入 25 毫升的 18% v/v HCl 溶液 10 分鐘，同時用 PET 膠帶密封該超薄銅層側。將上述二項測試所得的溶液用水加至 50 毫升，爾後以 ICP-AES(具有原子發射光譜的感應耦合電漿)進行分析。該鉻含量由上述二項測試的總和測定。

該中間銅層、該抗遷移層及該超薄銅層的厚度係首先藉由 FIB(聚焦離子束)拋光該多層載體箔的橫截面來測定，然後，使用 SEM(掃描式電子顯微鏡)以 20,000 的放大倍率測量該中間銅層、該抗遷移層及該超薄銅層的厚度。

比較例 1 說明了若該剝離層的鉻含量過低，則非常難或不可能正確地剝離該中間銅層。

比較例 2 說明了若該剝離層的鉻含量過高，該中間銅層非常容易自該鉻剝離層分離。

比較例 3 說明了該中間銅層對於防止針孔非常重要，非常厚的中間銅層不導致損害，但因為該中間銅層最終會被丟棄(藉由蝕刻去除並丟棄)，因此會造成不必要的費用。

比較例 4 說明了該抗遷移層係在蝕刻過程中保護該超薄銅層不受損傷而為必需的。

比較例 5 說明了若該抗遷移層過厚，則蝕刻會不完全且剩餘的抗遷移材料(如鎳)會殘留。

上述實施例僅用於說明本發明原理和其效果，而非用於限制本發明。任何熟習此項技藝之人士均可在不違背本發明之精神及範疇下，對上述實施例進行修飾與改變。因此，本發明之權利保護範圍係由所附之申請專利範圍所定義。只要不影響本發明之效果及實施目的，應涵蓋於本文揭露之技術內容中。

術語「一」和「該」應理解為涵蓋複數及單數。

表述「至少一個」係指一個或多個，藉以表達包括各個組分及其混合/組合。

術語「約」所指為數值時，係特別指可以四捨五入的測量值。例如，「約 1.5」係 1.45 至 1.54。無論術語「約」是否與任何特定值結合(或不存在)闡述於本文中，本文所闡述的所有數值可以經或未經術語「約」修飾。

當涉及本公開的各個層時，術語「直接」可用於闡明一層與另一層物理性接觸。舉例而言，可以使用以下多層載體箔的描述：(a)銅載體層，係具有剝離側及層壓側，該銅載體層之層壓側視需要具有粗化粒子；(b)鉻剝離層「直接」施加於該銅載體層；(c)中間銅層「直接」施加於該鉻剝離層；(d)抗遷移層「直接」施加於該中間銅層；及

(e)超薄銅層「直接」施加於該抗遷移層。於此示例中，每個層與該相鄰層物理接觸，不存在中間層。

本文所有範圍和值都係包含及可合併的。舉例而言，落在本文所述範圍內的任何值或點用作導出子範圍等的最小值或最大值。

【符號說明】

1	銅載體層	2	鉻剝離層
3	中間銅層	4	抗遷移層
5	超薄銅層	6	粗化粒子
7	內側基板層	8	光阻劑層
9	導電材料	10	芯結構
11	習知多層載體箔	12	本發明之多層載體箔
13	附加導電材料	14	外側基板層
16	剝離側	17	層壓側
18	開口	21	習知銅載體層
22	習知鉻或有機剝離層	25	習知超薄銅層
30	電子裝置		

I655083

發明摘要

※ 申請案號：106137578

※ 申請日：106/10/31

※ I P C 分類：

【發明名稱】（中文/英文）

多層載體箔

MULTILAYER CARRIER FOIL

【中文】

本發明有關於多層載體箔、由該多層載體箔形成之芯結構、印刷電路板及電子裝置。所述多層載體箔係包括：(a)銅載體層，係具有剝離側及層壓側，該銅載體層之層壓側視需要具有粗化粒子；(b)鉻剝離層，係施加於該銅載體層(a)；(c)中間銅層，係施加於該鉻剝離層(b)；(d)抗遷移層，係施加於該中間銅層(c)；及(e)超薄銅層，係施加於該抗遷移層(d)。本發明復關於該多層載體箔、該芯結構及該印刷電路板的製備方法。

【英文】

The present disclosure relates to a multilayer carrier foil, a core structure formed using the multilayer carrier foil, printed circuit boards, and electronic devices. The multilayer carrier foil comprises: (a) a copper carrier layer having a release side and a laminate side, the laminate side of carrier layer optionally having nodules; (b) a chromium release layer applied to the copper carrier layer; (c) an intermediate copper layer applied to the chromium release layer; (d) an anti-migration layer applied to the intermediate copper layer of (c); and (e) an ultra-thin copper layer applied to the anti-migration layer of (d). The disclosure further relates to methods of making the multi-layer carrier foil, the core structure, and printed circuit boards.

【代表圖】

【本案指定代表圖】：第（ 2 ）圖

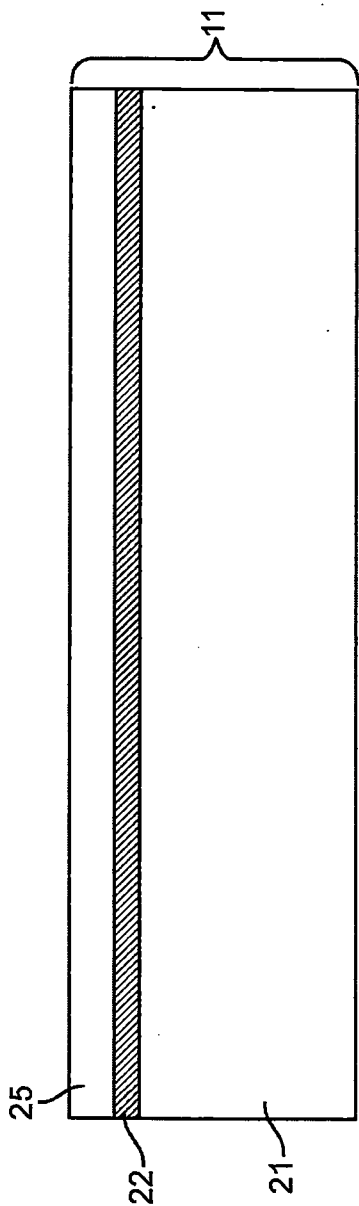
【本代表圖之符號簡單說明】：

- 1 銅載體層
- 2 鉻剝離層
- 3 中間銅層
- 4 抗遷移層
- 5 超薄銅層
- 6 粗化粒子
- 12 本發明之多層載體箔
- 16 剝離側
- 17 層壓側

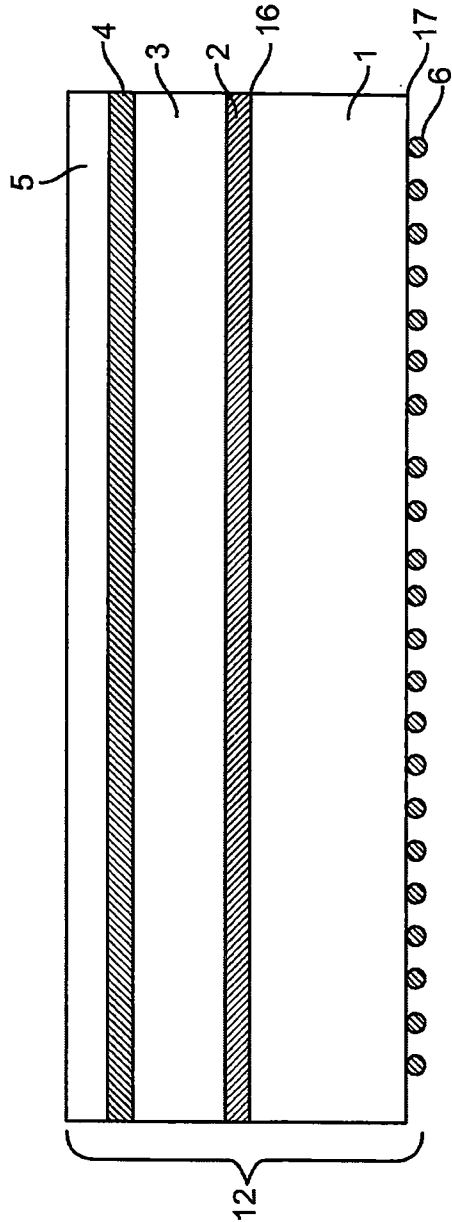
【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無。

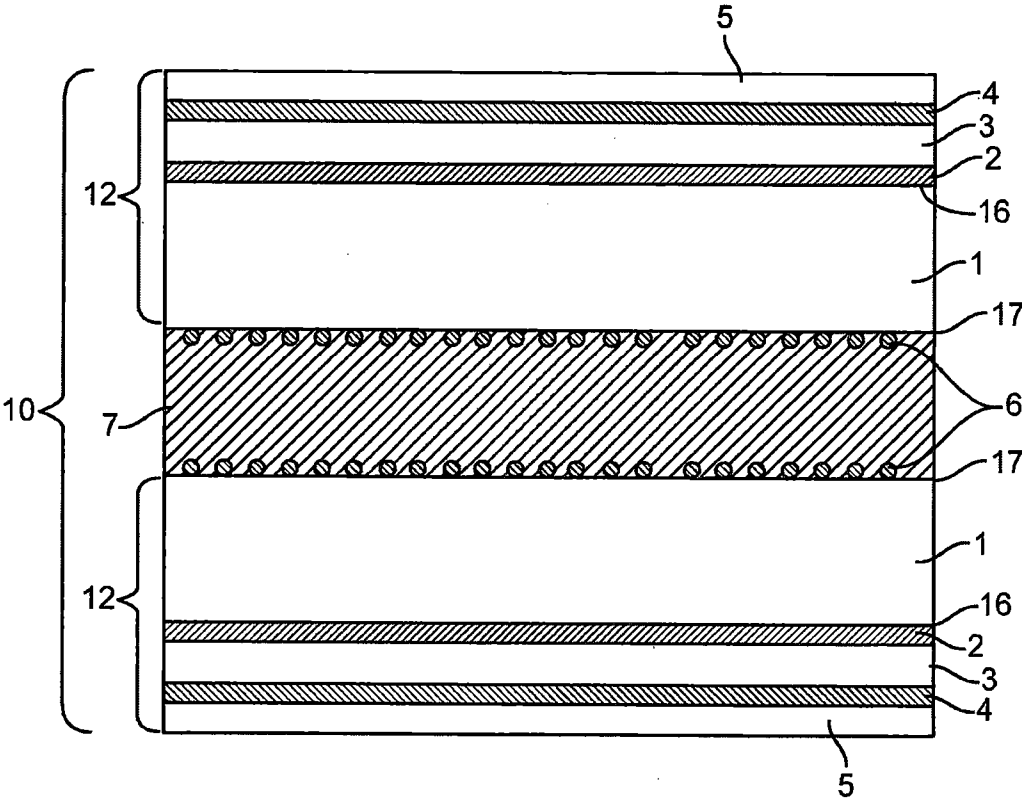
圖式



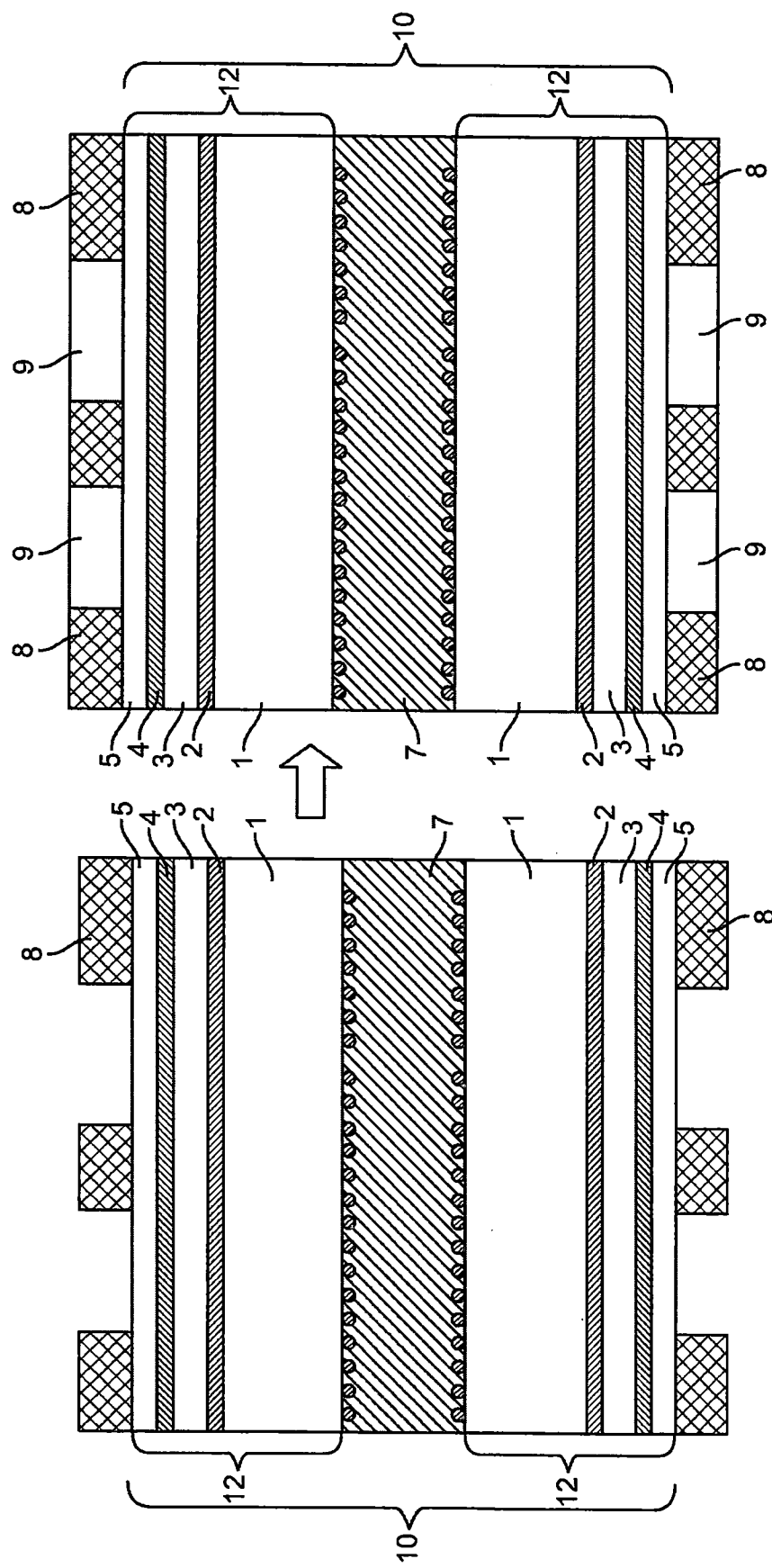
第1圖



第2圖

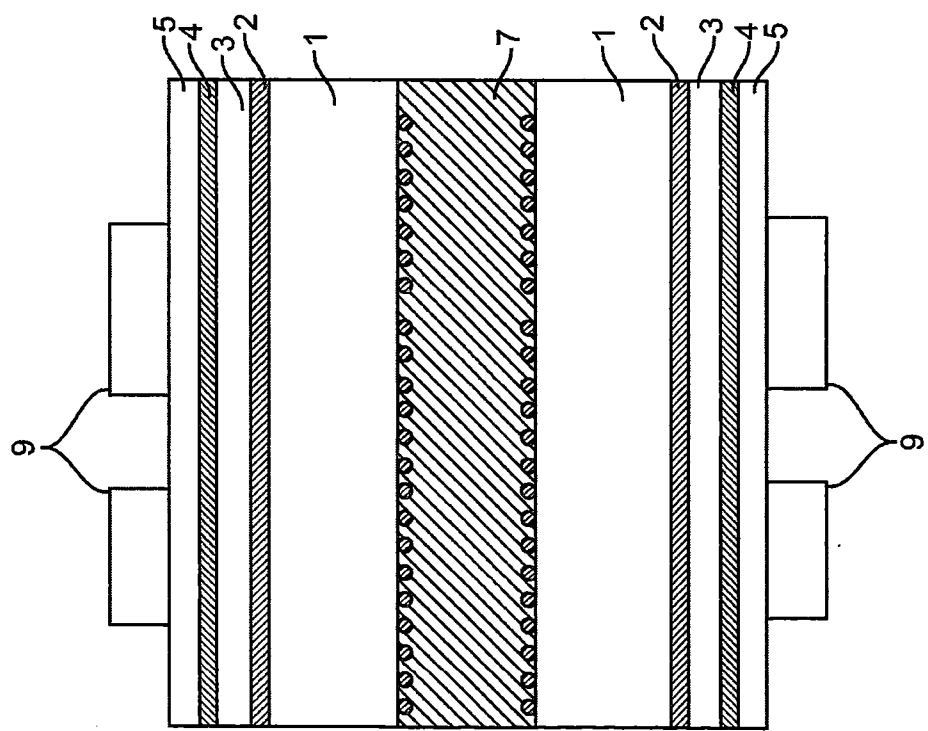


第3圖

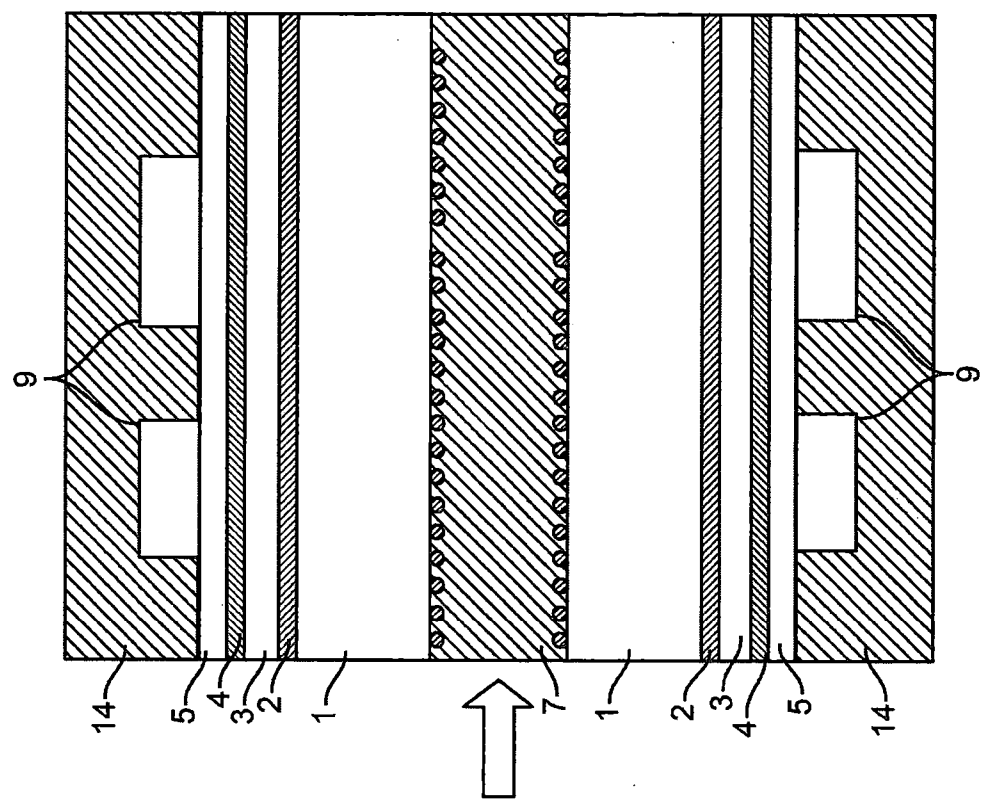


第5圖

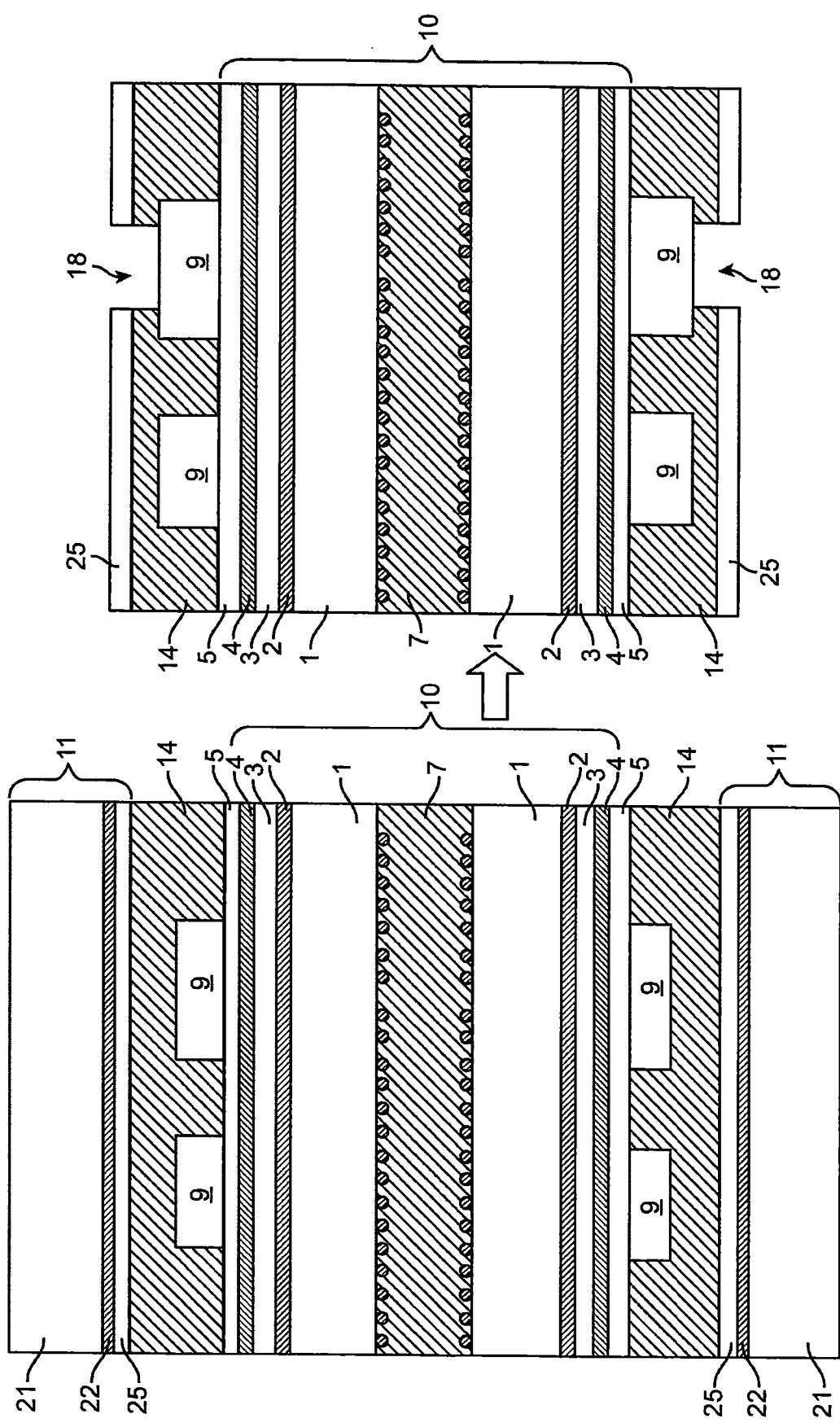
第4圖



第6圖

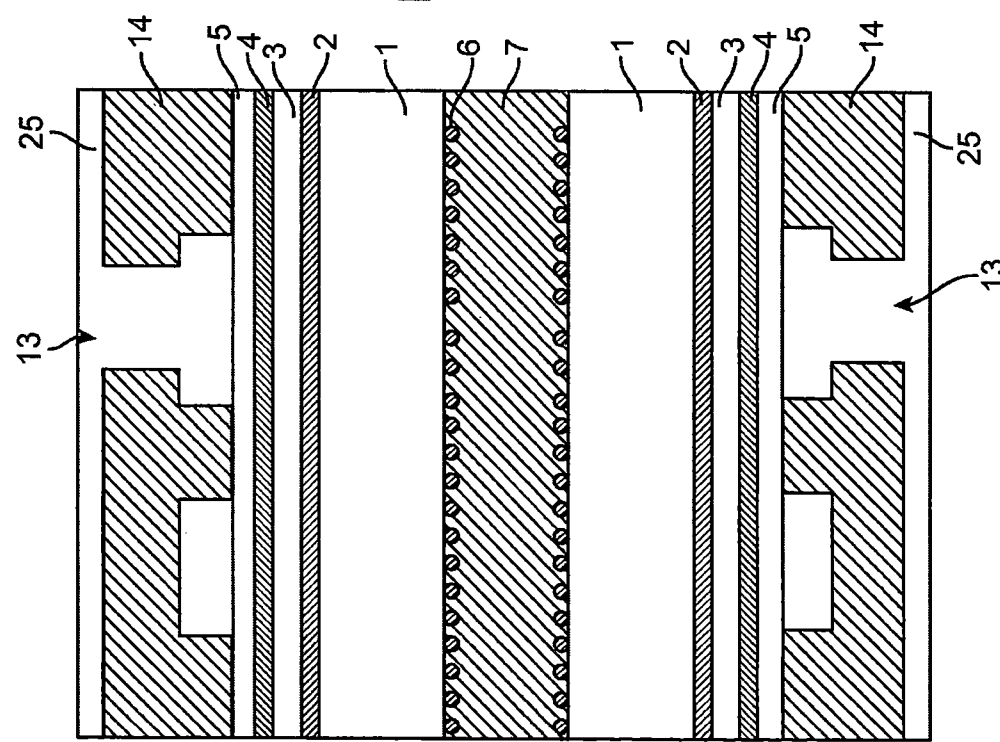


第7圖

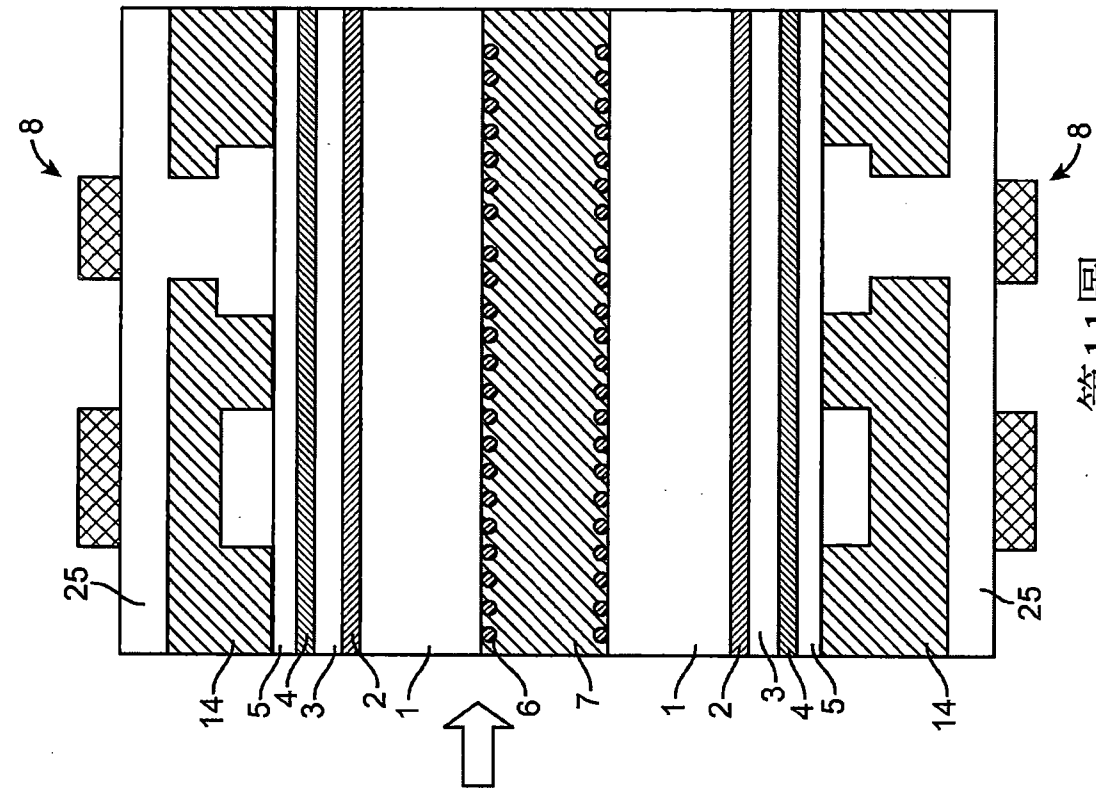


第9圖

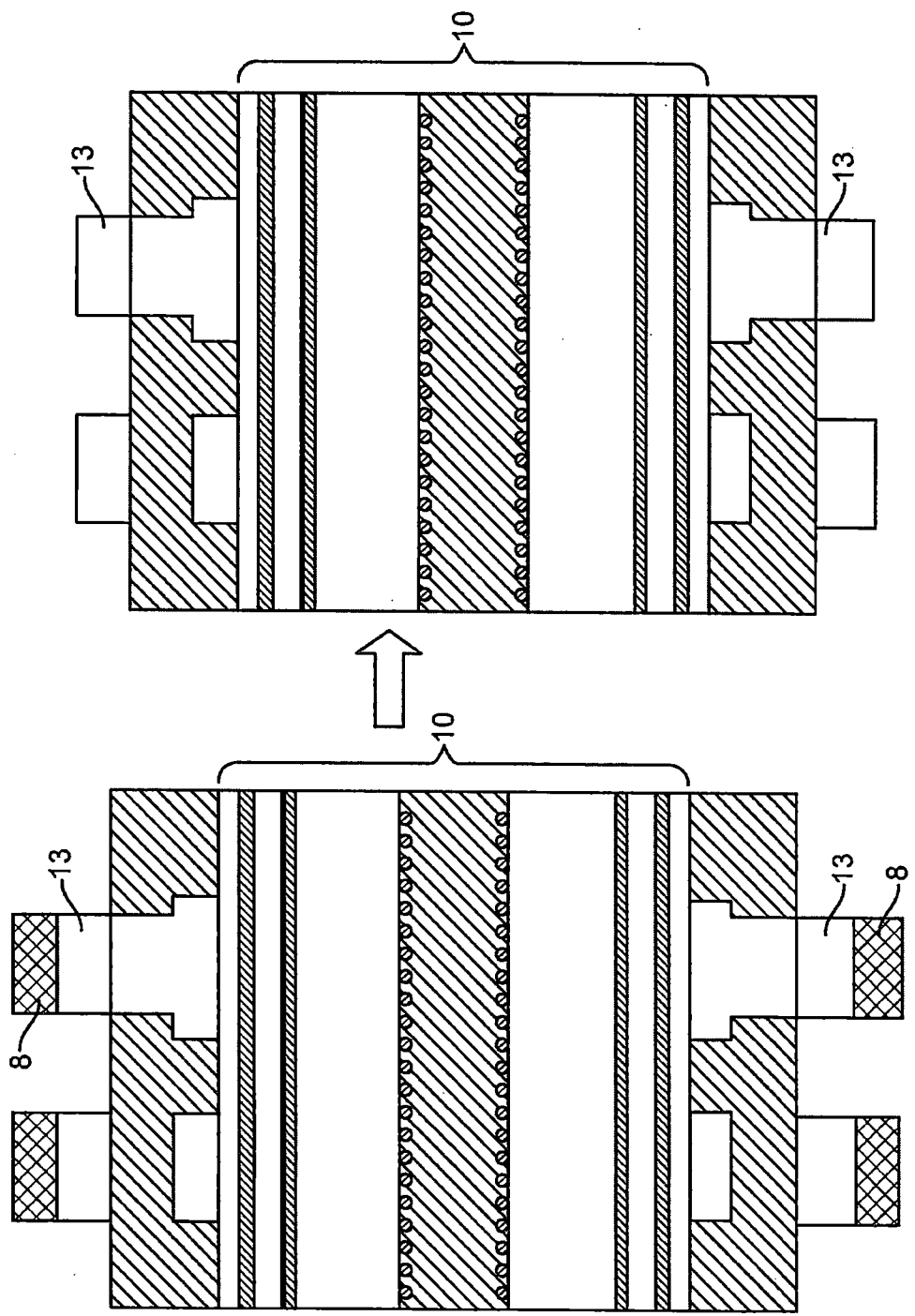
第8圖



第10圖

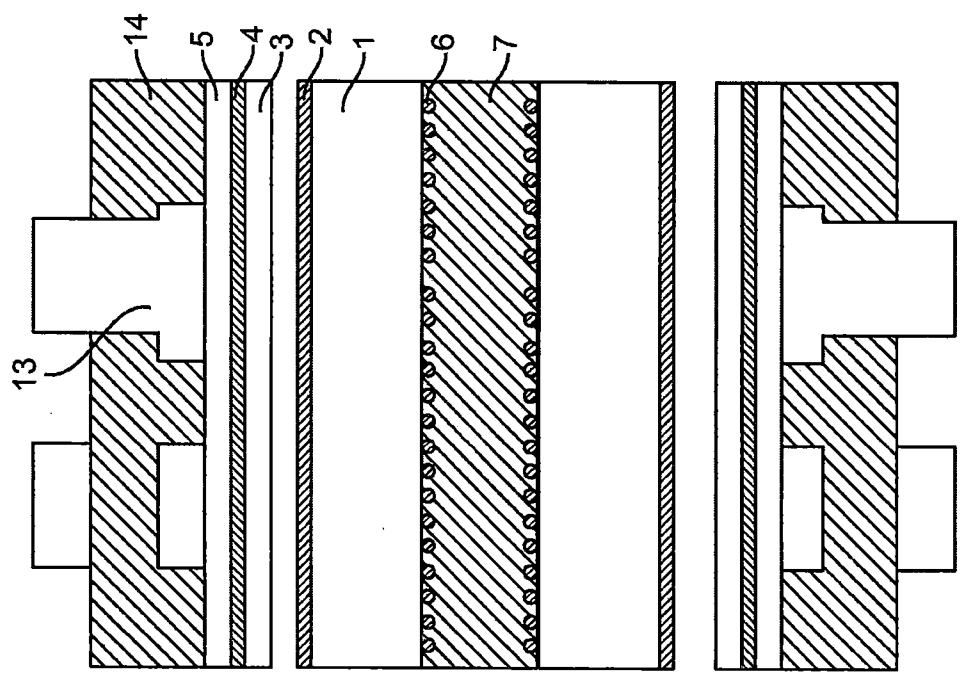


第11圖

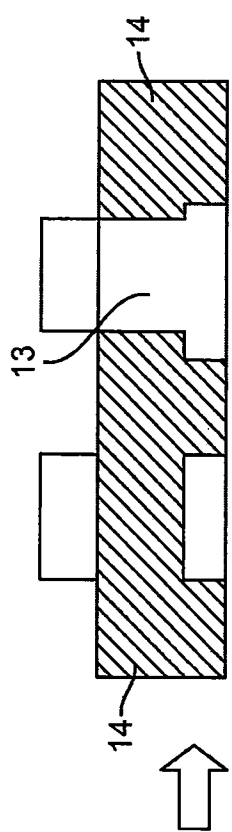


第13圖

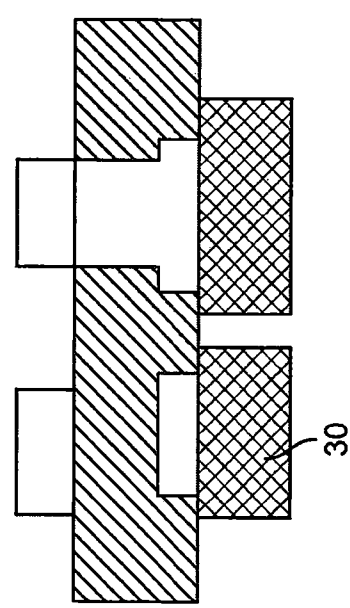
第12圖



第14圖



第15圖



第16圖

申請專利範圍

1. 一種多層載體箔，包括：

(a) 銅載體層，係具有剝離側及層壓側，該銅載體層之層壓側視需要具有粗化粒子；

(b) 鉻剝離層，係施加於該銅載體層(a)之剝離側；

(c) 中間銅層，係施加於該鉻剝離層(b)；

(d) 抗遷移層，係施加於該中間銅層(c)；以及

(e) 超薄銅層，係直接施加於該抗遷移層(d)；

其中，該抗遷移層(d)之厚度係自 0.5 微米至 3 微米。

2. 一種多層載體箔，包括：

(a) 銅載體層，係具有剝離側及層壓側，該銅載體層之層壓側視需要具有粗化粒子；

(b) 鉻剝離層，係施加於該銅載體層(a)之剝離側；

(c) 中間銅層，係施加於該鉻剝離層(b)；

(d) 抗遷移層，係施加於該中間銅層(c)；以及

(e) 超薄銅層，係施加於該抗遷移層(d)；

其中，該鉻剝離層(b)具有 10 微克/平方分米至 40 微克/平方分米之鉻含量。

3. 如請求項 1 所述之多層載體箔，其中，該中間銅層(c)之厚度係自 0.5 微米至 5 微米。

4. 如請求項 1 所述之多層載體箔，其中，該抗遷移層(d)係鎳層。

5. 如請求項 1 所述之多層載體箔，其中，該超薄銅層(e)之厚度係自 1 微米至 8 微米。
6. 如請求項 1 所述之多層載體箔，其中，該超薄銅層(e)之厚度係自 1 微米至 5 微米。
7. 如請求項 1 所述之多層載體箔，其中，該銅載體層(a)之厚度係自 10 微米至 50 微米。
8. 如請求項 1 所述之多層載體箔，復包括防銹層，係位於該超薄銅層的暴露表面及/或該銅載體層之層壓側的暴露表面。
9. 如請求項 8 所述之多層載體箔，其中，該防銹層包含鉻。
10. 一種芯結構，包括：

內側基板層，係夾置於二片如請求項 1 所述之多層載體箔之間，其中，該內側基板層之二側貼附於該二片銅載體箔之層壓側。

11. 如請求項 10 所述之芯結構，其中，該內側基板層包括酚醛樹脂、環氧樹脂、雙馬來醯亞胺三嗪、聚醯亞胺、液晶聚合物、聚氧化二甲苯、聚苯醚、聚四氟乙烯、氰酸酯及此等的混合物。
12. 一種製造如請求項 1 所述之多層載體箔的方法，包括：
 - (a) 形成具有剝離側及層壓側之銅載體層，該銅載體層之層壓側視需要具有粗化粒子；
 - (b) 於該銅載體層(a)之剝離側上形成鉻剝離層；
 - (c) 於該鉻剝離層(b)上形成中間銅層；
 - (d) 於該中間銅層(c)上形成抗遷移層；以及

(e) 於該抗遷移層(d)上直接形成超薄銅層；

其中，該抗遷移層(d)之厚度係自 0.5 微米至 3 微米。

13. 一種製造印刷電路板的方法，包括：

i. 提供如請求項 1 所述之多層載體箔；

ii. 形成包括內側基板層之芯結構，該內側基板層係夾置於二片該多層載體箔之間，其中，該內側基板層之二側貼附於該二片銅載體箔之層壓側；

iii. 圖案化該超薄銅層的暴露表面；

iv. 施加外側基板層於該經圖案化之超薄銅層；

v. 提供習知載體箔，該習知載體箔係包括：

(A) 習知銅載體層；

(B) 習知鉻或有機剝離層，係施加於該習知銅載體層(A)；以及

(C) 習知超薄銅層，係施加於該習知鉻或有機剝離層(B)；及施加該習知載體箔之該習知超薄銅層於(iv)之該外側基板層；

vi. 自該習知超薄銅層移除該習知銅載體層及該習知鉻或有機剝離層；

vii. 形成通過該習知超薄銅層及該外側基板層之開口；

viii. 以導電材料填充該開口及視需要圖案化該習知超薄銅層之暴露表面及/或(viii)之經填充之開口之暴露表面；

- ix. 自該銘剝離層分離貼附於該外側基板以及貼附於該抗遷移層的該經圖案化之習知超薄銅層，其中該抗遷移層貼附於該中間銅層；
- x. 移除該中間銅層、該抗遷移層及該超薄銅層，以形成剩餘經圖案化外側基板層；以及
- xi. 將該剩餘經圖案化外側基板層結合至電子裝置。
14. 如請求項 13 所述的方法，其中，在(iii)中圖案化該超薄銅層的暴露表面或在(viii)中圖案化該習知超薄銅層的暴露表面及/或(viii)之該經填充的開口之暴露表面包括施加圖案化光阻劑層於該暴露表面及藉由鍍覆或蝕刻導電材料以圖案化該暴露表面、以及移除該圖案化光阻劑層。
15. 如請求項 14 所述的方法，其中，該導電材料包括銅。
16. 如請求項 15 所述的方法，其中，(iv)之該外側基板層係包括酚醛樹脂、環氧樹脂、雙馬來醯亞胺三嗪、聚醯亞胺、液晶聚合物、聚氧化二甲苯、聚苯醚、聚四氟乙烯、氰酸酯及此等的混合物。
17. 如請求項 13 所述的方法，其中，係藉由雷射形成通過該習知超薄銅層之開口。
18. 一種印刷電路板，係藉由如請求項 13 所述的方法製備。
19. 一種電子裝置，包括如請求項 18 所述的印刷電路板。