



СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) **SU** (11) **1525861** **A1**

(51) 4 Н 03 В 23/00

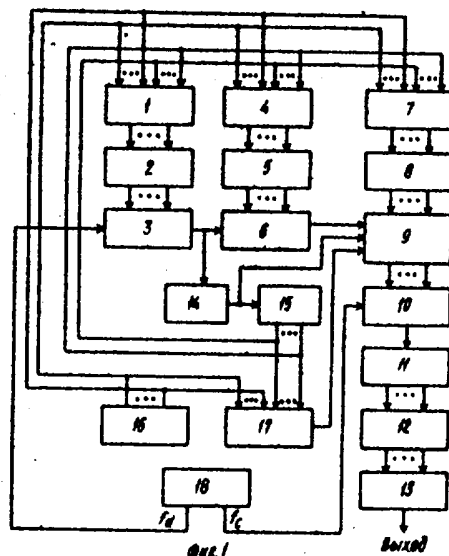
ГОСУДАРСТВЕННЫЙ КОМИТЕТ
ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ
ПРИ ГНТ СССР

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

ВВЕДЕНИЕ

(21) 4390304/24-09
(22) 09.03.88
(46) 30.11.89. Бюл. № 44
(71) Таганрогский радиотехнический институт им. В.Д.Калмыкова
(72) В.С.Григорьев, В.Ю.Капустин, С.В.Попов и Л.В.Иволга
(53) 621.373.42(088.8)
(56) Авторское свидетельство СССР № 1298836, кл. Н 03 В 23/00.
(54) ЦИФРОВОЙ СИНТЕЗАТОР ИЗМЕНЯЮЩЕЙСЯ ЧАСТОТЫ
(57) Изобретение относится к радиотехнике. Цель изобретения - формирование кусочно-непрерывной ф-ции изменения частоты выходного сигнала при одновременном повышении точности аппроксимации. Синтезатор содержит блоки памяти (БП) 1, 4, 7 и 17, датчик 2 кода длительности сигнала, делитель 3 частоты с переменным коэффициентом деления, датчик 5 кода диапазона частот, делители 6 и 10

частоты с дробно-переменным коэффициентом деления, датчик 8 кода начальной частоты, реверсивный счетчик 9, счетчик 11 приращения фазы, вычислитель 12 амплитуд, ЦАП 13, делитель 14 частоты, счетчик 15, датчик 16 адреса ф-ции и задающий г-р 18. Заданная ф-ция изменения выходной частоты разбивается на L линейных участков с учетом P разрядности счетчика 15. Каждый линейный участок независимо от смежного имеет свою длительность t_i , диапазон частот D_i и начальную частоту f_{ni} . Эти параметры через БП 1, 4 и 7 и датчики 2, 5 и 8 заносятся соответственно в делители 3 и 6 и счетчик 9. При этом для кусочно-непрерывной ф-ции в счетчик 9 через БП 7 и датчик 8 достаточно занести только начальное значение f_n и начальные значения f_{ni} в точках разрыва t_i . Цель достигается введением БП 4 и 7. 2 ил.



СССР **SU** (11) **1525861** **A1**

Изобретение относится к радиотехнике и может использоваться для получения изменяющейся по произвольному закону частоты, в том числе с формированием кусочно-непрерывной функции изменения частоты в различных системах связи, гидролокации, в устройствах вычислительной и измерительной техники.

Цель изобретения - формирование кусочно-непрерывной функции изменения частоты выходного сигнала при одновременном повышении точности аппроксимации.

На фиг. 1 представлена структурная электрическая схема предлагаемого цифрового синтезатора изменяющейся частоты; на фиг. 2 - произвольная кусочно-непрерывная функция изменения выходной частоты с оптимальной аппроксимацией (неравномерной по времени и частоте) при $L = 16$, где L - число линейных участков, и трех разрывах первого рода в точках t_3, t_8, t_{12} .

Цифровой синтезатор частоты содержит первый блок 1 памяти, датчик 2 кода длительности сигнала, делитель 3 частоты с переменным коэффициентом деления (ДПКД), третий блок 4 памяти, датчик 5 кода диапазона частот, первый делитель 6 частоты с дробно-переменным коэффициентом деления (ДДПКД), четвертый блок 7 памяти, датчик 8 кода начальной частоты, реверсивный счетчик 9, второй делитель 10 частоты с дробно-переменным коэффициентом деления (ДДПКД), счетчик 11 приращения фазы, вычислитель 12 амплитуд, цифроаналоговый преобразователь (ЦАП) 13, делитель частоты 14, счетчик 15, датчик 16 адреса функции, второй блок 17 памяти, задающий генератор 18.

Цифровой синтезатор изменяющейся частоты работает следующим образом.

Заданная функция изменения выходной частоты (фиг. 2) разбивается на L линейных участков с учетом p разрядности счетчика 15. Каждый линейный участок независимо от смежного может иметь свою длительность t_i , диапазон частот D_i и начальную частоту f_{ni} . Эти параметры через блоки 1, 4, 7 памяти и датчики 2, 5, 8 кодов заносятся соответственно через установочные входы в ДПКД 3, ДДПКД 6 и реверсивный счетчик 9.

Для кусочно-непрерывной функции $f(t)$ в областях ее непрерывности на границах смежных участков частоты совпадают, в точках t_i разрыва первого рода $f(t_i - 0) \neq f(t_i + 0)$. Практически имеем дело не с идеальной кусочно-непрерывной функцией, а функцией, имеющей в области точек t_i (на фиг. 2 точки t_3, t_8, t_{12}) резкие скачки функции в интервале Δt_i между импульсами на выходе ДДПКД 10.

$$\frac{T_c Q_i}{2} > \Delta t_i > T_c,$$

где $T_c = 1/f_c$;

$2^n/Q_i$ - коэффициент деления второго ДДПКД 10;

Q_i - код на установочном входе реверсивного счетчика 9, соответствующий f_{ni} ;

2^n - емкость ДДПКД 10.

Таким образом, в реверсивный счетчик 9 через блок 7 памяти и датчик 8 достаточно заносить только начальное значение f_n и начальные значения частот f_{ni} в точках разрыва t_i , занесение в реверсивный счетчик 9 всех f_{ni} избыточно, что однако повышает надежность работы за счет самовосстанавливаемости функции при случайных сбоях в тракте ее формирования.

Импульсы с выхода ДПКД 3 поступают одновременно на вход ДДПКД 6 и на вход делителя частоты 14. Через 2^e импульсов по каждому i -му линейному участку функции на выходе ДДПКД 3 отрабатывается длительность участка $\tilde{t}_i = 2^e K_i T_i$, где $T_i = 1/f_i$, на выходе ДДПКД 6 отрабатывается диапазон частот $D_i \approx K_{oi}$, счетчик 15 получает приращение на единицу и через блоки 1, 4, 7 памяти и датчики 2, 5, 8 кодов выбирает новые коэффициенты $K_{3(i+1)}, K_{6(i+1)}, Q_{(i+1)}$, одновременно по выходу блока 17 памяти сменяется (подтвердится) знак приращения импульсов, поступающих на счетный вход реверсивного счетчика 9.

Смена кода на p -разрядных выходах счетчика 15 обеспечивает в устройстве аппроксимацию функции линейными участками с независимыми $\tilde{t}_i \approx K_i$ и $D_i \approx K_{oi}$. Таким образом, обеспечивается оптимальная по погрешности и разрядности $1, p$ блоков аппроксима-

ция функции изменения выходной частоты.

Длительность обрабатываемого сигнала τ_c определяется как сумма τ_c , число импульсов N_6 на выходе первого ДДПКД 6 и поступающих на вход реверсивного счетчика 9 — как сумма K_{6i} , где $i = 1, 2, \dots, 2^p$. Удобно выбирать коды K_{6i} , численно равными D_i , тогда N_6 численно соответствует сумме модулей приращения девиацией D_i за время τ_c .

В реверсивном счетчике 9 код Q за время τ_c изменяется от своего начального до конечного значения со скоростью поступления импульсов на его счетный вход, знаков приращения на входе управления реверсом его скачков в областях точек разрыва t_j . Функция изменения результирующего кода на выходе реверсивного счетчика 9 соответствует линейно-ступенчатой аппроксимации кусочно-непрерывной функции изменения выходной частоты на участках ее непрерывности.

Обработка участков τ_c с нулевым приращением девиации (участок тонального сигнала) обеспечивается подачей на установочные входы ДДПКД 6 $K_{6i} = 0$.

Импульсы частоты синхронизации f_c поступают с второго выхода задающего генератора 18 на тактовый вход второго ДДПКД 10 емкостью 2^n , средняя частота импульсов на выходе которого $f_{10} = f_c Q / 2^n$. Счетчик 11 приращения фазы емкостью 2^m подсчитывает число импульсов, поступающих на его вход, полное заполнение счетчика 11 соответствует отсчету периода синусоиды выходной частоты $f_{вых}$ синтезатора.

Вычислитель 12 амплитуд преобразует непрерывно нарастающие числа счетчика 11 приращения фазы в текущие цифровые значения амплитуды, которые преобразуются ЦАП 13 в непрерывный выходной сигнал с частотой $f_{вых} = f_c Q / 2^{n+m}$.

Разрядности l и p выбираются из условий обеспечения необходимой точности аппроксимации исходной функции. Чем больше p , тем больше линейных участков аппроксимации. Чем больше l , тем большую девиацию можно задать на i -м линейном участке, но одновременно уменьшается минимальное значение $\tau_{c, \min} = 2^l T_0$ при установленном $f_0 = 1/T_0$.

Емкость 2^n ДДПКД 10 определяется исходя из требуемого шага дискретности приращения частоты, равной минимально возможной выходной частоте $f_{\min} = f_c / 2^{n+m}$, при этом величина n , как правило, берется равной 6–8 для обеспечения требуемой спектральной чистоты сигнала на выходе ЦАП 13.

При переполнении счетчик 15, а соответственно, и остальные блоки устанавливаются в исходное состояние, тем самым обеспечивается при необходимости периодическое повторение кусочно-непрерывной функции изменения выходной частоты.

Сменой кода на выходе датчика 16 адреса функции можно обеспечить последовательный перебор всех функций, занесенных в цифровой синтезатор изменяющейся частоты через последовательность параметров τ_c , D_i , f_{ni} и знаков приращения линейных участков.

Блоки 1, 4, 7, 17 памяти могут быть выполнены на основе полупроводниковых постоянных или оперативных запоминающих устройств с произвольной выборкой, в которые заносятся соответственно необходимые адреса обращения к датчикам 2, 5, 8 или непосредственно коды выходных параметров датчиков 2, 5, 8, а также одноразрядный код управления реверсом реверсивного счетчика 9. В этом случае в качестве датчиков 2, 5, 8 могут быть использованы аналогичные блоки памяти, в которые занесены параметры длительности сигнала, диапазона частот и начальной частоты, либо параллельные регистры (повторители) сигналов. Датчик 15 однотипен остальным датчикам и используется для обеспечения оперативной смены функций из числа записанных в устройство через их параметры.

ДПКД 3 может быть выполнен на основе любой пересчетной схемы.

ДДПКД 6 и 10 выполнены либо на основе накапливающего сумматора с использованием выхода по переполнению или делителей типа двоичных перемножителей, преобразователей код-частота. Выходная частота этих делителей определяется как произведение входной частоты на отношение числа (кода), занесенного на управляющие входы, к емкости делителя.

Реверсивный счетчик 9 выполнен по обычной счетной схеме, имеющей управляющие входы предварительной установки кода и направление его приращения в начальный момент, а также реверса при смене знака приращения в другой.

Счетчики 11 и 15 - это обычные двоичные счетчики. Емкость счетчика 11 приращения фазы равна числу отсчетов синусоидальной функции на период. Число p разрядов счетчика 15 определяется количеством линейных участков $L = 2^p$ аппроксимируемой функции. При необходимости счетчик 15 можно организовать на $2^{p-1} < L < 2^p$ разрядов.

Разрядность делителя частоты 14 совпадает с разрядностью ДДПКД 6. Следовательно, делитель частоты 14 - это обычный двоичный делитель.

Вычислитель 12 амплитуд может быть выполнен либо на основе блока постоянного запоминания с произвольной выборкой, в который записаны выборки текущей амплитуды синусоидальной функции в пределах периода, либо реализован на основе специализированного вычислителя синусоиды по квадрантам, использующего, например, линейно-ступенчатую аппроксимацию выходного сигнала.

ЦАП 13 выполнен, например, на основе интегральной микросхемы ЦАП 10.

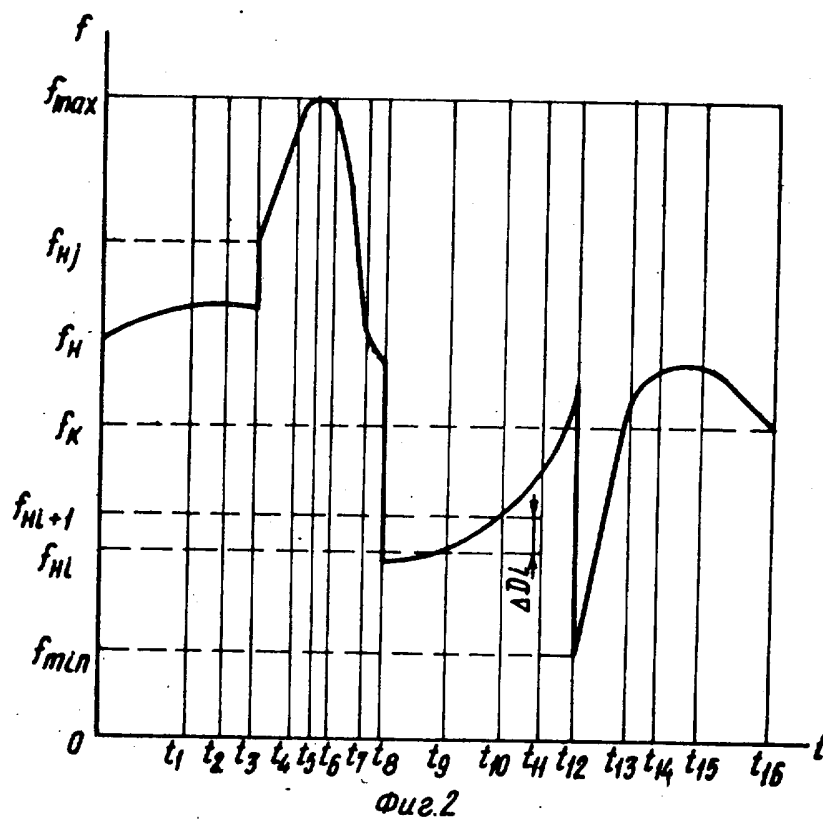
Задающий генератор 18 - это, например, кварцевый генератор с двумя делителями частоты, обеспечивающими выходные частоты f_a и f_c .

Предлагаемый цифровой синтезатор изменяющейся частоты дает возможность синтезировать изменяющуюся частоту как непрерывной, так и кусочно-непрерывной функции при одновременном повышении точности аппроксимации требуемой функции измерения выходной частоты.

Ф о р м у л а и з о б р е т е н и я

Цифровой синтезатор изменяющейся частоты, содержащий последовательно соединенные датчик кода длительности сигнала, делитель частоты с переменным коэффициентом деления, дели-

тель частоты и счетчик, последовательно соединенные датчик кода диапазона частот, первый делитель частоты с дробно-переменным коэффициентом деления, реверсивный счетчик, второй делитель частоты с дробно-переменным коэффициентом деления, счетчик приращения фазы, вычислитель амплитуд и цифроаналоговый преобразователь, а также датчик кода начальной частоты, поразрядные выходы которого соединены с соответствующими установочными входами реверсивного счетчика, датчик адреса функции, первый и второй блоки памяти, первые группы входов которых соединены с поразрядными выходами датчика адреса функции, а выход второго блока памяти соединен с входом управления реверсом реверсивного счетчика, задающий генератор, первый и второй выходы которого соединены соответственно с тактовыми входами делителя частоты с переменным коэффициентом деления и второго делителя частоты с дробно-переменным коэффициентом деления, причем вторые группы входов первого и второго блоков памяти соединены с поразрядными выходами счетчика, отличающийся тем, что, с целью формирования кусочно-непрерывной функции изменения частоты выходного сигнала при одновременном повышении точности аппроксимации, введены третий и четвертый блоки памяти, первые группы входов которых соединены с поразрядными выходами датчика адреса функции, а вторые группы входов - с поразрядными выходами счетчика, при этом поразрядные выходы первого, третьего и четвертого блоков памяти соединены с поразрядными адресными входами соответственно датчика кода длительности сигнала, датчика кода диапазона частот и датчика кода начальной частоты, выход делителя частоты с переменным коэффициентом деления соединен с тактовым входом первого делителя частоты с дробно-переменным коэффициентом деления, а выход делителя частоты соединен с входом предварительной установки реверсивного счетчика.



Редактор В.Ковтун Составитель Г.Захарченко Техред М.Ходанич Корректор В.Гирняк

Заказ 7241/53

Тираж 884

Подписное

ВНИИПИ Государственного комитета по изобретениям и открытиям при ГКНТ СССР
113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-издательский комбинат "Патент", г. Ужгород, ул. Гагарина, 101