Brevet N° 82894
du 29 Octobre 1980
Titre délivré : - 4 JUIN 1981

GRAND-DUCHÉ DE LUXEMBOURG

Monsieur le Ministre
de l'Économie Nationale et des Classes Moyennes
Service de la Propriété Industrielle
LUXEMBOURG

Demande de Brevet d'Invention

I. Requête

La Société Anonyme dite : COMPAGNIE INDUSTRIELLE DES TELECOMMUNICATIONS CIT-ALCATEL, 12, rue de la Baume 75008 PARIS, FRANCE, représentée par (1)
Monsieur Jean-Paul RIPPINGER, RESIDENCE VAL STE CROIX, 2-4, Allée (2)
Léopold Goebel, LUXEMBOURG, agissant en qualité de Mandataire

dépose ce Vingt-neuf Octobre mil neuf cent quatre-vingts (3)
à 15.00 heures, au Ministère de l'Économie Nationale et des Classes Moyennes, à Luxembourg :

1. la présente requête pour l'obtention d'un brevet d'invention concernant : (4)

DISPOSITIF DE MESURE DE L'ATTENUATION D'UN TRAJET DE TRANSMISSION

déclare, en assumant la responsabilité de cette déclaration, que l'(es) inventeur(s) est (sont) : (5)
Claude PERRIGAULT, Ingénieur, 8 L Tour Mont Blanc 15 boulevard Maréchal Leclerc 38000 GRENOBLE, FRANCE
Jean-Claude SPITERI, Ingénieur, 33 Impasse La Cerisaie 91120 PALAISEAU, FRANCE

2. la délégation de pouvoir, datée de PARIS le 9 Octobre 1980
3. la description en langue Française de l'invention en deux exemplaires ;
4. quatre planches de dessin, en deux exemplaires ;
5. la quittance des taxes versées au Bureau de l'Enregistrement à Luxembourg, le Vingt-neuf Octobre mil neuf cent quatre-vingts

revendique pour la susdite demande de brevet la priorité d'une (des) demande(s) de
(6) Brevet déposée(s) en (7) FRANCE
le 31 Octobre 1979, sous le N° 79 27 010 (8)

au nom de la Demanderesse (9)

élit domicile pour lui (elle) et, si désigné, pour son mandataire, à Luxembourg
RESIDENCE VAL STE CROIX, 2-4 Allée Léopold Goebel (10)

sollicite la délivrance d'un brevet d'invention pour l'objet décrit et représenté dans les annexes susmentionnées, — avec ajournement de cette délivrance à six mois.

Le Mandataire

II. Procès-verbal de Dépôt

La susdite demande de brevet d'invention a été déposée au Ministère de l'Économie Nationale et des Classes Moyennes, Service de la Propriété Industrielle à Luxembourg, en date du :

29 Octobre 1980

à 15.00 heures

Pr. le Ministre
de l'Économie Nationale et des Classes Moyennes,
p. d.

Gouvernement du G.-D. de Luxembourg — Service de la propriété industrielle

A 68007

(1) Nom, prénom, firme, adresse — (2) s'il y a lieu «représenté par ...» agissant en qualité de mandataire — (3) date du dépôt en toutes lettres — (4) titre de l'invention — (5) noms et adresses — (6) brevet, certificat d'addition, modèle d'utilité — (7) pays — (8) date — (9) déposant originaire — (10) adresse — (11) 6, 12 ou 18 mois.

MB/NV
F° 11468
CIT-ALCATEL/T
4 pl.

Revendication de la priorité d'une demande de brevet déposée en FRANCE, le 31 Octobre 1979, sous le N° 79 27 010

BREVET D'INVENTION

DISPOSITIF DE MESURE DE L'ATTENUATION D'UN TRAJET DE TRANSMISSION

Invention de Claude PERRIGAULT et Jean-Claude SPITERI

Société Anonyme dite

COMPAGNIE INDUSTRIELLE DES TELECOMMUNICATIONS CIT-ALCATEL

La présente invention concerne un dispositif de mesure du facteur d'atténuation ou, de façon plus concise, de l'atténuation d'un trajet de transmission d'un signal, dans le cas où le signal transmis est aléatoire, c'est-à-dire est un signal dont on ne connaît pas à l'avance de façon précise la valeur.

On trouve une application particulière de l'invention dans le domaine des transmissions téléphoniques, lorsque l'on veut mesurer l'atténuation d'un trajet dit "d'écho" sur une voie de communication munie d'un termineur assurant l'interconnexion d'un circuit téléphonique deux fils et d'un circuit téléphonique quatre fils en vue, par exemple,

de l'adaptation d'un demi-suppresseur d'écho inséré sur le circuit quatre fils.

On sait que, dans un termineur assurant sur une voie de communication téléphonique l'interconnexion d'un circuit deux fils relié au poste d'un abonné et constituant pour cet abonné une voie bidirectionnelle de transmission et d'un circuit quatre fils constituant pour cet abonné une voie émission et une voie réception séparées, il existe un parcours de transmission parasite, de la voie réception à la voie émission. Une fraction du signal présent sur la voie réception se trouve ainsi réémise vers l'abonné, dit lointain, en communication avec le premier abonné cité, dit proche. Si la transmission de cette fraction de signal, qui est appelée signal d'écho, ledit parcours parasite étant lui appelé trajet d'écho, est gênante, ce qui est le cas pour les liaisons à très grande distance où l'abonné lointain percevrait l'écho de ses paroles et pour les liaisons dans un réseau équipé d'un dispositif de réduction de débit de type concentrateur où l'efficacité de ce dispositif serait considérablement affectée, le circuit quatre fils est muni d'un demi-suppresseur d'écho qui doit notamment bloquer la transmission d'un signal d'écho présent sur la voie émission en l'absence de signal de parole de l'abonné proche mais permettre la transmission d'un signal de parole de l'abonné proche qu'un signal d'écho lui soit ou non superposé (bien entendu, le circuit quatre fils est également muni d'un autre demi-suppresseur d'écho, pour les signaux d'écho engendrés dans le termineur qui assure la connexion de ce circuit quatre fils avec le circuit deux fils relié au poste dudit abonné lointain).

Une solution pour détecter si un signal présent sur la voie émission n'est constitué que du signal d'écho d'un signal présent sur la voie réception ou bien comporte en outre un signal de parole de l'abonné proche consiste à comparer le niveau du signal sur la voie émission avec un seuil, dit de détection d'intervention, fonction du niveau du signal sur la voie réception et d'une évaluation de l'atténuation entre le signal sur la voie réception et le signal d'écho correspondant sur la voie émission, c'est-à-dire de l'atténuation du trajet d'écho considéré entre la sortie (ou éventuellement l'entrée) du demi-suppresseur d'écho sur la voie réception et l'entrée du demi-suppresseur d'écho sur la voie émission. On sait que la valeur réelle de cette atténuation, qui dépend notamment des caractéristiques du circuit deux fils qui se trouve être raccordé au termineur, peut, pour un demi-suppresseur d'écho donné en exploitation dans un réseau, varier assez notablement, d'une voie de communication à une autre. Une mesure de cette atténuation, effectuée dans un demi-suppresseur d'écho en opération, permet d'adapter le réglage de son seuil de détection d'intervention à ces variations et par suite d'obtenir une détection rapide et fiable de la présence d'un signal d'abonné proche venant se superposer à un signal d'écho.

Pour effectuer une telle mesure, à partir des signaux aux deux extrémités du trajet d'écho considéré, on doit tenir compte, en raison du caractère aléatoire des signaux, du temps de propagation sur ce trajet d'écho ; on sait que ce temps de propagation ou retard d'écho, qui est fonction de la distance entre le termineur et le demi-suppresseur d'écho et, le cas échéant, des caractéristiques de certains équipements tels que des filtres placés sur le parcours de transmission,

est variable d'une voie de communication à une autre pour un demi-suppresseur d'écho donné et a une valeur qui peut aller jusqu'à quelques dizaines de millisecondes. Pour une telle mesure, un autre facteur doit en outre être pris en considération : un signal de parole de l'abonné proche peut venir se superposer à certains instants (instants de double parole) à un signal d'écho sur la voie émission.

Pour résoudre ce problème, il a déjà été proposé de détecter les valeurs absolues maximales des signaux aux deux extrémités du trajet d'écho, respectivement, sur des intervalles de temps de même durée choisie égale à la durée maximale du retard d'écho, de conserver en mémoire, pour chacun des deux signaux, la valeur maximale détectée sur chaque intervalle de temps pendant l'intervalle suivant, et de déterminer, à la fin de chaque intervalle de temps, le rapport de la plus grande des deux valeurs maximales détectées sur l'intervalle considéré et le précédent pour le signal à l'extrémité finale du trajet d'écho à la valeur maximale détectée sur l'intervalle précédent pour le signal à l'extrémité initiale de ce trajet. La valeur de ce rapport, préalablement écrêtée supérieurement à 1 pour limiter l'erreur pendant les instants de double parole et les instants de silence de l'abonné lointain, constitue la valeur estimée de l'inverse de l'atténuation du trajet d'écho.

Une telle façon de procéder ne fournit généralement qu'un minorant de la valeur réelle de l'atténuation du trajet d'écho, même lorsque seul l'abonné lointain parle.

La présente invention a pour but de permettre une mesure plus précise de cette atténuation sans pour autant nécessiter la mise en oeuvre de moyens beaucoup plus complexes.

Fs

La présente invention a pour objet un dispositif de mesure de l'atténuation d'un trajet de transmission d'un signal aléatoire sur lequel le temps de propagation dudit signal est compris entre une limite inférieure T1 et une limite supérieure T2, ledit dispositif comportant un premier indicateur de valeur maximale auquel est appliqué le signal à l'extrémité initiale dudit trajet, et un second indicateur de valeur maximale auquel est appliqué le signal à l'extrémité finale dudit trajet, caractérisé en ce que ces indicateurs de valeur maximale sont tous deux à réponse instantanée, le premier indicateur ayant un temps de maintien au moins égal à T2 et le second un temps de maintien au moins égal à T2-T1, et en ce qu'il comporte en outre : un détecteur du maintien constant du signal de sortie du premier indicateur pendant un intervalle de temps de durée au moins égale à T2, recevant le signal de sortie dudit premier indicateur et déterminant des instants de prise en compte des signaux de sortie des indicateurs, et un ensemble de traitement auquel sont appliqués les signaux de sortie des indicateurs, commandé par le détecteur et délivrant un signal de mesure fonction de la valeur instantanée du rapport des signaux de sortie des indicateurs aux seuls instants de prise en compte.

Dans une réalisation particulière de l'invention, ledit premier et ledit second indicateur sont pilotés par une base de temps définissant des périodes successives de durée prédéterminée T et délivrent chacun, à la fin de chacune desdites périodes, la valeur maximale du signal qu'il reçoit, depuis le début de la nième période précédant la période considérée jusqu'à la fin de la période considérée en ce qui concerne le premier indicateur, et depuis le début de mième période précédant la période considérée jusqu'à la fin de la période considérée

fs

en ce qui concerne le second indicateur, n et m étant des nombres entiers prédéterminés non nuls tels que le produit n.T est au moins égal à T2 et le produit m.T au moins égal à n.T - T1 et au plus égal à 2.n.T - T2, et ledit détecteur inclut ladite base de temps et détecte le maintien constant du signal de sortie du premier indicateur entre la fin de l'une quelconque desdites périodes et la fin de la nième période suivante.

De préférence, l'ensemble de traitement comporte un circuit d'élaboration d'un signal représentatif du rapport des signaux reçus des indicateurs, suivi d'un circuit de sortie commandé par ledit détecteur et fournissant ledit signal de mesure. Selon un mode particulier de réalisation, le circuit de sortie comporte un moyen pour fournir un signal qui prend la valeur instantanée dudit signal représentatif à chaque instant de prise en compte et qui reste ensuite invariant jusqu'à l'instant de prise en compte suivant. Selon un autre mode de réalisation, le circuit de sortie comporte une boucle de régulation disposée à la suite dudit circuit d'élaboration et dont le fonctionnement est commandé par ledit détecteur.

Dans le cadre d'une application de l'invention à la mesure, sur un circuit téléphonique quatre fils, de l'atténuation d'un trajet d'écho sur une voie de communication empruntant ce circuit quatre fils, l'ensemble de traitement, comportant un circuit d'élaboration d'un signal représentatif du rapport des signaux reçus des indicateurs suivi d'un circuit de sortie commandé par le détecteur, ainsi que mentionné ci-avant, est muni en outre, de préférence d'un moyen pour inhiber ledit détecteur lorsque la valeur dudit signal représentatif n'appartient pas à une plage donnée correspondant aux valeurs du rapport

Fs

du signal reçu du premier indicateur au signal reçu du second indicateur supérieures à un seuil prédéterminé.

De préférence également, on munit l'ensemble de traitement d'un moyen pour inhiber ledit détecteur lorsque l'un au moins des signaux reçus des indicateurs ne dépasse pas un seuil prédéterminé.

D'autres caractéristiques et avantages de l'invention apparaîtront au cours de la description qui va être faite ci-après en regard du dessin ci-annexé dans lequel :

- la figure 1 illustre un premier mode particulier de réalisation du dispositif de mesure selon l'invention ;

- la figure 2 représente des diagrammes de temps destinés à mieux faire comprendre le fonctionnement du dispositif de mesure selon la figure 1 ;

- la figure 3 représente un exemple particulier de réalisation d'un indicateur de valeur maximale utilisé dans le dispositif de mesure selon la figure 1 ;

- la figure 4 illustre un second mode particulier de réalisation du dispositif de mesure selon l'invention.

Dans la figure 1, on a représenté un dispositif de mesure conforme à l'invention dans le cadre d'une application à la mesure de l'atténuation d'un trajet d'écho sur une voie de communication téléphonique.

Le dispositif de mesure représenté est branché sur un circuit téléphonique quatre fils définissant une voie réception 1 et une voie émission 2 pour un abonné A. Le poste, soit 3, de l'abonné A est relié à ce circuit quatre fils par un circuit deux fils constituant une voie bidirectionnelle de transmission 5 et un termineur 6 assurant

l'interconnexion de ces circuits deux fils et quatre fils. L'abonné A, dit proche, est en communication avec un abonné B, dit lointain, dont le poste est également relié au circuit quatre fils, à l'autre extrémité (non représentée) de la liaison, par un autre circuit deux fils et un autre termineur.

Le dispositif de mesure illustré est connecté à la voie réception 1 et à la voie émission 2 en un accès 7 et en un accès 8, respectivement, où les signaux transmis par ces voies sont définis sous forme analogique. Les accès 7 et 8 sont par exemple la sortie sur la voie réception et l'entrée sur la voie émission, respectivement, d'un demi-suppresseur d'écho monté sur le circuit quatre fils considéré et destiné à bloquer, lorsque l'abonné proche A ne parle pas, la transmission vers l'abonné B des signaux d'écho produits dans le termineur 6. Le dispositif de mesure mesure l'atténuation du trajet de transmission allant de l'accès 7 à l'accès 8 en passant par le termineur 6 en vue d'un réglage, en fonction du résultat de cette mesure, du seuil de détection d'intervention dudit demi-suppresseur d'écho (dont le restant de l'équipement, de type classique, et sans importance pour la compréhension du fonctionnement du dispositif de mesure, n'a pas été représenté).

Ce dispositif de mesure, qui est de type numérique, comporte en entrée deux convertisseurs analogique-numérique similaires, 9 et 10, connectés respectivement à la voie réception 1 en l'accès 7 et à la voie émission 2 en l'accès 8. Ces deux convertisseurs traitent les signaux sur les voies 1 et 2, respectivement, au rythme d'un signal d'horloge d'échantillonnage He de période Te fourni par une base de temps 13, et délivrent chacun sur une sortie des mots ou nombres binaires successifs représentant de façon codée l'amplitude ou valeur absolue

fs

des échantillons successifs du signal analogique qu'il traite, indépendamment de la polarité ou signe de ces échantillons. La sortie de chacun des convertisseurs 9 et 10 est "parallèle", c'est-à-dire comporte un certain nombre de bornes sur lesquelles sont respectivement disponibles en parallèle les différents bits d'un même mot de code. On notera ici que tous les signaux définis sous forme numérique qui interviennent dans le dispositif de mesure illustré dans la figure 1 ainsi que ceux qui interviennent dans les circuits des figures 3 et 4 sont délivrés sur des sorties "parallèle", transmis par des connexions "parallèle" et reçus sur des entrées "parallèle" et que de ce fait l'aspect "parallèle" de ces sorties, connexions, et entrées ne sera plus reprécisé ; dans le dessin, les connexions "parallèle" ont été symbolisées par des double traits.

De préférence, les deux convertisseurs 9 et 10 sont à loi de conversion de type logarithmique, c'est-à-dire que deux nombres binaires de code différant d'une unité représentent deux valeurs absolues de signal présentant entre elles un rapport prédéterminé. Ces deux convertisseurs sont constitués par exemple chacun d'un circuit de conversion analogique-numérique à loi de conversion linéaire, suivi d'un circuit de transcodage code linéaire-code logarithmique. En variante, ils pourraient être réalisés chacun à l'aide d'un compresseur analogique à loi de compression logarithmique, suivi d'un circuit de conversion analogique-numérique à loi de conversion linéaire.

Les deux convertisseurs 9 et 10 sont suivis de deux indicateurs de valeur maximale 11 et 12, respectivement, qui reçoivent les signaux sur les voies 1 et 2 redressés et numérisés par ces convertisseurs, sur deux entrées "données", respectivement. Les deux indicateurs 11

et 12 sont pilotés par la base de temps 13 qui leur fournit à chacun, sur une première entrée "horloge", le signal d'horloge d'échantillonnage He et, sur une seconde entrée "horloge", un signal d'horloge H de période T grande par rapport à la période d'échantillonnage Te. L'indicateur 11 délivre, défini sous forme numérique, un signal c1 dont la valeur à chaque instant (c'est-à-dire en fait à chaque période d'échantillonnage Te) d'une période T et pour chaque période T est la valeur maximale du signal à l'entrée "données" de cet indicateur 11, c'est-à-dire la valeur absolue maximale du signal sur la voie réception 1, depuis le début de la nième période T précédente jusqu'à l'instant considéré, n étant un nombre entier non nul. L'indicateur 12 délivre, défini sous forme numérique, un signal c2 dont la valeur à chaque instant d'une période T et pour chaque période T est la valeur maximale du signal à l'entrée "données" de cet indicateur 12, c'est-à-dire la valeur absolue maximale du signal sur la voie émission 2, depuis le début de la mième période précédente jusqu'à l'instant considéré, m étant un nombre entier non nul.

Ainsi qu'il apparaîtra plus clairement ci-après dans la figure 2, l'indicateur 11 a donc un temps de maintien compris entre n.T et (n+1).T, c'est-à-dire que le signal c1 conserve une même valeur après que le signal à l'entrée "données" de cet indicateur, initialement égal à cette valeur, lui devient inférieur et tant qu'il lui reste inférieur, pendant une durée comprise entre n.T et (n+1).T, avant que cet abaissement puis ce maintien en dessous de ladite valeur du signal à l'entrée "données" ne se traduise par une diminution du signal c1 (la durée précise du temps de maintien dépendant de la position dans une période T de l'instant où se produit cet abaissement). La réponse

de l'indicateur 11 est par contre instantanée, c'est-à-dire qu'une remontée du signal à l'entrée "données" de cet indicateur au-dessus de la valeur du signal c1 est immédiatement suivie par ce signal c1.

De façon analogue, l'indicateur 12 a un temps de maintien compris entre m.T et (m+1).T et sa réponse est instantanée.

Le temps de propagation sur le trajet d'écho de l'accès 7 sur la voie réception à l'accès 8 sur la voie émission, ou retard d'écho, ayant une valeur (non connue de façon précise) comprise entre une limite inférieure T1 et une limite supérieure T2, les nombres n et m et la période T sont tels que le produit n.T est au moins égal à T2, et de préférence voisin de T2, et le produit m.T au moins égal au produit n.T diminué de T1 et au plus égal au produit 2.n.T diminué de T2, c'est-à-dire en pratique au plus égal à n.T. Pour un retard d'écho compris entre 0 et 25 ms, et deux indicateurs 11 et 12 identiques avec par exemple n = m = 3 (ainsi qu'on l'a considéré pour la suite), on choisira avantageusement T égal à 8,75 ms, soit 70 périodes d'échantillonnage de durée 125 μs.

L'obtention, dans la base de temps 13, du signal H, formé par exemple d'impulsions positives chacune de durée égale à une période d'échantillonnage Te, s'effectue de façon tout à fait classique et de ce fait non illustrée, à partir du signal He (émis par une source) à l'aide d'un diviseur par 70 pour l'exemple chiffré considéré, constitué d'un compteur par 70 comptant les impulsions du signal He et d'un décodeur détectant un état particulier parmi les 70 états possibles du compteur.

Un exemple particulier de réalisation des indicateurs 11 et 12 sera décrit ci-après en regard de la figure 3.

Le dispositif de mesure de la figure 1 comporte encore, connecté à la sortie de l'indicateur 11, un détecteur 15 du maintien constant du signal c1 entre la fin d'une période T quelconque et la fin de la nième, c'est-à-dire ici troisième, période T suivante, ce détecteur incluant ladite base de temps 13 et présentant en outre une entrée d'inhibition 16, et, connecté aux sorties respectives des deux indicateurs 11 et 12 et couplé audit détecteur 15, un ensemble de traitement 25 des signaux c1 et c2, fournissant, défini sous forme numérique, un signal de mesure s qui constitue le signal de sortie du dispositif et qui est fonction des valeurs du rapport des signaux c1 et c2 à certains instants particuliers, dits de prise en compte des signaux c1 et c2, déterminés par le détecteur 15 ; cet ensemble 25 fournit en outre un signal logique I qui est appliqué sur l'entrée d'inhibition 16 du détecteur 15 pour inhiber par l'un de ses niveaux, par exemple ici le niveau 0, ce détecteur.

Le détecteur 15 comporte, outre la base de temps 13,

- une mémoire 17 ayant une entrée "données" connectée à la sortie de l'indicateur 11 et une entrée de commande de chargement recevant le signal d'horloge H, pour mémoriser la valeur du signal c1 à la fin de chaque période T jusqu'à la fin de la période T suivante et fournir en sortie la valeur mémorisée,

- un comparateur 18 ayant une première entrée connectée à la sortie de l'indicateur 11 et une seconde entrée connectée à la sortie de la mémoire 17, pour comparer la valeur instantanée du signal c1 au cours de chaque période T avec la valeur qu'avait ce signal à la fin de chaque période T précédente, et délivrer un signal logique E par exemple ici de niveau 1 ou 0 selon que les valeurs comparées sont égales ou non,

FS

- un registre à décalage 19 à deux étages (pour n-1 = 2), ayant une entrée "données" connectée à la sortie du comparateur 18 et une entrée de commande de chargement (et décalage) recevant le signal d'horloge H, pour mémoriser le niveau du signal logique E à la fin de chaque période T jusqu'à la fin de la deuxième période T suivante, et ayant deux sorties reliées aux sorties des deux étages, respectivement, et

- une porte ET 20 à quatre entrées connectées respectivement à la sortie du comparateur 18, aux deux sorties du registre 19 et à l'entrée d'inhibition 16, délivrant ainsi un signal logique F qui, en l'absence d'une inhibition c'est-à-dire lorsque le signal I appliqué sur l'entrée 16 est au niveau 1, indique par son niveau 1 ou 0, au cours de chaque période T et donc en particulier à la fin de chaque période T, si le signal c1 est ou non constant depuis la fin de la troisième période T précédente ; en présence d'une inhibition, le signal F est maintenu au niveau 0.

La mémoire 17 est constituée, par exemple, de plusieurs bascules (non illustrées) de type "D" en parallèle, pour emmagasiner respectivement les bits en parallèle d'un mot binaire de code du signal c1. Le comparateur 18 peut être réalisé à l'aide d'un ensemble de porte NON OU EXCLUSIF (non illustrées) en parallèle, effectuant la comparaison bit à bit du mot de code présent sur les entrées "D" des bascules constituant la mémoire 17 et du mot de code contenu dans ces bascules, suivi d'une porte ET (non illustrée) effectuant le produit logique des signaux délivrés par lesdites portes NON OU EXCLUSIF.

Le signal F délivré par la porte ET 20 est appliqué ainsi que le signal d'horloge H en commande de l'ensemble de traitement 25 ;

il détermine, en association avec le signal H, les instants de prise en compte des signaux c1 et c2 en vue de l'élaboration dans l'ensemble 25 du signal de mesure s ; ces instants sont constitués par les fins de périodes T survenant alors que le signal F est au niveau 1, c'est-à-dire par les fins de périodes T survenant alors que le signal c1 est resté constant depuis la fin de la troisième période T précédente et que le détecteur 15 n'est pas inhibé.

L'ensemble de traitement 25 comporte :

- un circuit 26 ayant deux entrées connectées respectivement aux sorties des indicateurs 11 et 12 et délivrant, défini sous forme numérique, un signal r représentatif du rapport des signaux c1 et c2,

- un circuit de sortie 27 disposé à la suite du circuit 26 et commandé par le détecteur 15 pour fournir un signal qui prend à chaque instant de prise en compte la valeur du signal r et qui est invariant entre deux instants de prise en compte, le signal fourni par le circuit 27constituant ledit signal de mesure s,

- un premier et un second circuit de test, 30 et 31 respectivement, ayant deux entrées connectées aux sorties des indicateurs 11 et 12, respectivement, et délivrant chacun un signal logique par exemple ici de niveau 1 ou 0 selon que le signal c1 ou c2 qu'il reçoit dépasse ou non un seuil de comparaison fixe prédéterminé,

- un troisième circuit de test 32 ayant une entrée connectée à la sortie du circuit 26 et délivrant un signal logique par exemple ici de niveau 1 ou 0 selon que la valeur du signal r appartient ou non à une plage donnée constituée, la valeur du signal r étant par exemple ici celle du rapport du signal c1 au signal c2, par les valeurs

supérieures à un seuil prédéterminé R, et

- une porte ET 33 ayant trois entrées connectées respectivement aux sorties des circuits 30, 31 et 32 et en sortie de laquelle est délivré le signal I qui est appliqué sur l'entrée d'inhibition 16 du détecteur 15 et qui inhibe ainsi ce détecteur lorsque le signal r ne dépasse pas le seuil R ainsi que lorsque l'un au moins des signaux c1 et c2 ne dépasse pas son seuil de comparaison.

Le circuit de sortie 27 se compose d'un commutateur électronique 28 à deux entrées et une sortie et d'une mémoire 29. La mémoire 29 a une entrée "données" connectée à la sortie du commutateur 28 et une sortie "données" connectée à une première desdites deux entrées du commutateur 28 dont la seconde entrée est connectée à la sortie du circuit 26. Le commutateur 28 est commandé par le signal F pour la mise en relation de sa sortie avec sa première ou sa seconde entrée selon que le signal F est au niveau 0 ou 1. La mémoire 29 est commandée par le signal d'horloge H pour mémoriser la valeur disponible en sortie du commutateur 28 à la fin de chaque période T jusqu'à la fin de la période T suivante, c'est-à-dire la valeur du signal r ou la dernière valeur précédemment inscrite dans cette mémoire selon que le signal F est à 1 ou 0 à la fin de la période T considérée, et délivre en sortie la valeur mémorisée. On inscrit donc dans la mémoire 29 la valeur du signal r à chaque instant de prise en compte et cette valeur est conservée jusqu'à l'instant de prise en compte suivant dans la mémoire 29 qui fournit ainsi ledit signal de mesure s.

Le seuil de comparaison du signal c1, c2 respectivement, dans le circuit de test 30, 31 respectivement, est choisi sensiblement égal à la valeur absolue maximale qu'est susceptible d'avoir le bruit de fond sur la voie réception 1, émission 2 respectivement. Les seuils

de comparaison des signaux c1 et c2 sont ici égaux et on a désigné ci-après par S leur valeur commune. Le seuil R concernant le signal r est choisi égal à 1 ; on inhibe ainsi le détecteur 15 lorsque le signal c1 n'est pas supérieur au signal c2. On notera que l'inhibition du détecteur 15 par les circuits de tests 30, 31 et 32 a pour but d'éviter l'obtention d'un signal de mesure erronné pendant les périodes de silence de l'abonné lointain B et de limiter sinon éliminer l'erreur (par défaut) qui peut éventuellement s'introduire dans le signal de mesure pendant les périodes de double parole des abonnés A et B.

Les valeurs des signaux c1 et c2 étant codées selon une échelle logarithmique, le circuit 26 est réalisé à l'aide d'un simple soustracteur ayant son entrée "+" connectée à la sortie de l'indicateur 11 et son entrée "-" à la sortie de l'indicateur 12. Ce soustracteur soustrait ainsi du mot ou nombre binaire exprimant en code la valeur du signal c1 le mot ou nombre binaire exprimant en code la valeur du signal c2 ; le nombre résultant de cette soustraction exprime en code la valeur du signal r qui est donc supérieure, égale ou inférieure à 1 selon que ledit nombre résultant est positif, nul ou négatif. Les valeurs des signaux c1 et c2 étant codées par des nombres à d bits (par exemple d = 4), la valeur du signal r est codée par un nombre à d + 1 bits dont un de signe qui vaut par exemple 1 ou 0 selon que le nombre est positif ou non.

La mémoire 29 est constituée par exemple de plusieurs bascules (non illustrées) de type "D" en parallèle, pour emmagasiner respectivement les bits en parallèle d'un nombre fourni par le soustracteur 26, à l'exception du bit de signe qu'il est inutile de mémoriser, les nombres fournis par ce soustracteur aux instants de prise en compte étant toujours positifs du fait de l'inhibition du détecteur 15 provoquée

par le circuit de test 32.

Le commutateur 28 est constitué d'un sélecteur ou multiplexeur de données formé d'un ensemble de portes logiques qui sous la commande du signal F applique sur les entrées "D" des bascules constituant la mémoire 29 soit les bits du nombre délivré par le soustracteur 26 à l'exception du bit de signe qui en fait n'est pas fourni à ce sélecteur, respectivement, soit les bits mémorisés dans ces bascules respectivement.

Les deux circuits de test 30 et 31 sont constitués chacun d'un comparateur numérique effectuant la comparaison du nombre binaire exprimant en code la valeur du signal c1 ou c2 selon le circuit 30 ou 31 concerné et du nombre binaire exprimant en code la valeur du seuil S, fourni par une source (non représentée).

Le circuit de test 32 se réduit en pratique à une simple connexion entre la borne du circuit soustracteur 26 qui délivre le bit de signe de la différence qu'il effectue et l'entrée concernée de la porte ET 33.

On notera que les mémoires 17 et 29, ainsi que les étages du registre 19 fonctionnent en synchronisme, c'est-à-dire que les données inscrites dans ces mémoires et étages à chaque top de commande donné par exemple par le front montant des impulsions du signal H et marquant la fin d'une période T, sont celles qui sont présentes en entrée juste avant l'apparition de ce top de commande.

On notera par ailleurs que, les valeurs des signaux sur les voies réception 1 et émission 2 inférieures audit seuil S ne présentant pas d'intérêt particulier pour la mesure de l'atténuation, on pourra éventuellement, au niveau des convertisseurs 9 et 10, effectuer un certain écrêtage des signaux sur ces voies en codant par un même

nombre toute valeur de signal inférieure ou égale au seuil S. Les signaux en sortie des convertisseurs 9 et 10 et par suite les signaux c1 et c2, seront donc toujours supérieurs ou égaux au seuil S. Dans ce cas (non illustré), le circuit de test 30 est inutile : en effet, lorsqu'alors le signal c1 ne dépassera pas le seuil S, le signal c2 ne pourra être que supérieur ou égal au signal c1 et l'inhibition du détecteur 15 sera de toute façon assurée par le bit de signe du nombre binaire fourni par le circuit soustracteur 26.

Dans le dispositif de mesure illustré à la figure 1, on a pris à titre d'exemple n égal à trois. On notera que pour un nombre n supérieur à trois il suffirait de remplacer le registre à décalage 19 par un autre registre à décalage comportant davantage d'étages, en nombre égal à n-1, et de remplacer la porte ET 20 par une autre porte ET (ou équivalent) effectuant le produit logique du signal de sortie du comparateur 18, du signal sur l'entrée 16 et des signaux en sortie des étages du nouveau registre à décalage. Pour n égal à deux, le registre 19 sera remplacé par une simple bascule et la porte ET 20 par une porte ET à trois entrées. Pour n égal à 1, aucun circuit ne remplacera le registre 19, supprimé, et la porte ET 20 sera remplacée par une autre porte ET effectuant le produit logique des seuls signaux sur l'entrée 16 et la sortie du comparateur 18.

Le fonctionnement du dispositif de mesure selon la figure 1 est décrit ci-après ; pour cette description, on se réfère tout d'abord à la figure 2.

Dans cette figure 2, on a représenté divers signaux en différents points du dispositif de mesure dans un cas de simple parole de l'abonné lointain, c'est-à-dire dans un cas où l'abonné lointain parle seul.

On a représenté en a), par son enveloppe P, la version redressée d'un signal p de parole d'abonné lointain présent sur la voie réception 1, et, par son enveloppe Q, la version redressée d'un signal q présent sur la voie émission 2, le signal q étant constitué par le signal d'écho du signal p.

On a repéré douze périodes T, référencées t1 à t12 dans l'ordre chronologique. Les enveloppes P et Q se composent chacune d'un flanc montant et d'un flanc descendant qui se rejoignent en un maximum se produisant, en ce qui concerne l'enveloppe P, pendant la période t4 et, en ce qui concerne l'enveloppe Q, pendant la période t6. Le retard d'écho est ici sensiblement égal à deux périodes T.

On a illustré, toujours en a) (et en faisant abstraction de la quantification introduite par les convertisseurs 9 et 10), les signaux de sortie c1 et c2 des indicateurs 11 et 12, respectivement, correspondant aux signaux p et q et on a indiqué le seuil S. Le signal c1, dont la valeur à chaque instant d'une période T est la valeur absolue maximale du signal p depuis le début de la troisième période précédente, a été représenté par le flanc montant de l'enveloppe P et par une ligne brisée P' partant du maximum de l'enveloppe P et descendant par paliers successifs. Le premier palier, dont la valeur est celle du maximum de l'enveloppe P, s'étend entre l'instant où se produit ce maximum et la fin de la période t7 et correspond au temps de maintien de l'indicateur 11, les autres paliers s'étendent chacun sur une période T.

De façon analogue, le signal c2, dont la valeur à chaque instant d'une période T est la valeur absolue maximale du signal q depuis le début de la troisième période précédente, a été représenté par le flanc montant de l'enveloppe Q et par une ligne brisée Q' partant

FS

du maximum de l'enveloppe Q et descendant par paliers successifs dont le premier, de valeur égale à celle du maximum de l'enveloppe Q, s'étend entre l'instant où se produit ce maximum et la fin de la période t9 (temps de maintien de l'indicateur 12) et les suivants s'étendent chacun sur une période T.

On a représenté en b), c), d), e) et f) les signaux logiques de sortie correspondants du comparateur 18, du premier étage et du second étage du registre à décalage 19, de la porte ET 33 et de la porte ET 20 (signal F), respectivement. On a montré les instants de prise en compte des signaux c1 et c2 en représentant en g) les impulsions (en fait ici l'impulsion unique) du signal d'horloge H qui provoquent l'inscription dans la mémoire 29 de la valeur du signal r.

Jusqu'à la fin de la période t4, la valeur du signal c1 au cours d'une période T étant toujours supérieure à la valeur de ce signal à la fin de la période précédente, le signal de sortie du comparateur 18 est à 0. A la fin de la période t4 la valeur maximale du signal p redressé, qui est alors la valeur du signal c1, est inscrite dans la mémoire 17 ; le signal de sortie du comparateur passe à 1 et y reste tant que le signal c1 conserve la même valeur, c'est-à-dire jusqu'à la fin de la période t7. Le signal de sortie du comparateur 18 repasse alors à 0 et y demeure, le signal c1 diminuant ensuite de valeur d'une période à l'autre.

Les signaux de sortie des premier et second étages du registre 19 reproduisent le signal de sortie du comparateur 18 avec une période T et deux périodes T de retard, respectivement ; il y a donc une période (et une seule), à savoir la période t7, pendant laquelle ces trois signaux sont simultanément à 1. Comme en outre pendant cette période le signal de sortie de la porte ET 33 est à 1, les signaux c1 et c2

Fig

étant tous deux supérieurs à S et le signal c1 supérieur au signal c2, le signal F délivré par la porte ET 20 est à 1 entre le début et la fin de la période t7 ; il est à 0 pendant les autres périodes.

Il s'ensuit que le commutateur 28 ne relie l'entrée de la mémoire 29 à la sortie du circuit 26 que pendant la période t7 et que l'on n'inscrit la valeur instantanée du signal r dans cette mémoire qu'à la fin de la période t7, le contenu de la mémoire 29 n'étant pas modifié le reste du temps.

On voit qu'ainsi les signaux c1 et c2 ne sont pris en compte pour l'évaluation de l'atténuation du trajet d'écho qu'à un instant où leurs valeurs respectives sont les valeurs absolues maximales respectives des signaux p et q, c'est-à-dire d'un signal de parole d'abonné lointain sur la voie réception et du signal d'écho correspondant sur la voie émission, la valeur obtenue pour l'atténuation étant celle du rapport de ces valeurs maximales.

Dans l'exemple illustré à la figure 2, le retard d'écho est voisin de 2.T ; il apparaît toutefois clairement que, pour toute autre valeur de ce retard comprise entre 0 et 3.T, les valeurs absolues maximales du signal p et de son signal d'écho q auraient été présentes en sortie des deux indicateurs, respectivement, à la fin de la période t7. La valeur choisie pour la période T (8,75 ms) étant telle que le produit 3.T est au moins égal à la plus grande valeur (25 ms) susceptible d'être atteinte par le retard d'écho, il s'ensuit que, dans tous les cas, les valeurs absolues maximales du signal p et de son signal d'écho q auraient été présentes en sortie des deux indicateurs, respectivement, à la fin de la période t7.

De façon plus générale, il apparaît également que, avec des nombres n et m différents de trois pour les indicateurs associés

aux voies réception et émission, respectivement, on aurait obtenu un résultat analogue, à savoir l'existence d'un instant, constitué par la fin d'une période T et caractérisé par le maintien constant depuis la fin de la nième période T précédente, du signal de sortie de l'indicateur associé à la voie réception, où, quelle que soit la valeur du retard d'écho comprise entre deux limites, désignées ci-avant par T1 (limite inférieure) et T2 (limite supérieure), les valeurs maximales du signal p et de son signal d'écho q auraient été présentes en sortie des deux indicateurs, respectivement, à condition que les nombres n et m et la période T satisfassent aux deux premières relations mentionnées ci-avant, c'est-à-dire n.T au moins égal à T2 et m.T au moins égal à n.T-T1. On notera que la troisième condition mentionnée ci-avant, à savoir $m.T \leqslant 2.n.T-T2$, permet d'éviter, dans le cas où plusieurs instants de prise en compte successifs sont rapprochés, que la comparaison des signaux de sortie des deux indicateurs à un instant de prise en compte ne puisse pas se faire sur des valeurs maximales en correspondance en raison d'un temps de maintien trop long de l'indicateur associé à la voie émission.

Ainsi qu'il a déjà été indiqué précédemment, les circuits de test 30, 31 et 32 ont pour rôle d'empêcher que la valeur du signal de mesure soit modifiée en dehors des périodes de simple parole de l'abonné lointain B ou tout au moins de limiter l'erreur qui peut s'introduire alors dans ce signal.

En cas d'intervention de l'abonné proche A pendant que l'abonné B parle, le signal de sortie c2 de l'indicateur 12, initialement inférieur au signal de sortie c1 de l'indicateur 11, passe généralement assez rapidement au-dessus du signal c1, le signal sur la voie émission 2 étant alors composé à la fois du signal de parole de l'abonné A et

FS

du signal d'écho du signal de parole de l'abonné B, et provoque ainsi l'inhibition du détecteur 15 par le circuit de test 32, les signaux de sortie des circuits de test 30 et 31 étant eux au niveau 1. Dans de nombreux cas, aucune prise en compte des signaux c1 et c2 n'aura lieu avant que ce dépassement ne se produise. Dans certains cas néanmoins, la condition de maintien constant du signal c1 pendant une durée supérieure à trois périodes T sera réalisée pendant l'intervalle de temps où le signal c2 est inférieur au signal c1, ce qui provoquera l'inscription de la valeur instantanée du signal r dans la mémoire 29 ; on est assuré toutefois que la valeur inscrite alors sera supérieure à 1, ce qui limite l'erreur qui s'introduit dans le signal de mesure et la valeur de celui-ci sera de toute façon réajustée lors de la période suivante de simple parole d'abonné lointain.

Lorsque l'abonné proche A parle seul, le signal c2 est supérieur au signal c1 et le détecteur 15 est inhibé par le circuit de test 32 (ainsi d'ailleurs que par le circuit de test 30, la voie réception 1 ne comportant qu'un bruit de fond) et la valeur du signal de mesure n'est pas modifiée.

En l'absence de signaux de parole des abonnés A et B, lorsque les voies réception 1 et émission 2 ne comportent chacune qu'un bruit de fond, le détecteur 15 est inhibé par les circuits de test 30 et 31 et le signal de mesure s conserve la valeur qu'il avait antérieurement. On notera que le circuit de test 31 permet d'inhiber le détecteur 15 lorsque, en l'absence de signaux de parole des abonnés A et B, le signal c1 fourni par l'indicateur 11 passe au-dessus du seuil S sous l'effet d'un bruit impulsif se produisant sur la voie réception 1, alors que le signal c2 fourni par l'indicateur 12 ne dépasse pas le seuil S, ledit bruit impulsif, de spectre de fréquence tout à fait

en dehors de la bande vocale, n'étant pas transmis à la voie émission 2.

Dans la figure 3, on a représenté un exemple particulier de réalisation de l'indicateur 11 (ou de l'indicateur 12) du dispositif selon la figure 1.

On a référencé par 41 l'entrée "données" de l'indicateur représenté et par 42 et 43 ses deux entrées "horloge". On désignera ci-après par signal incident le signal appliqué sur l'entrée 41 et qui est le signal de sortie du convertisseur 9 (ou 10) du dispositif selon la figure 1.

Le signal d'échantillonnage He reçu sur l'entrée 42 commande le chargement d'une mémoire 44 ayant une entrée "données" connectée à la sortie d'un commutateur électronique 45 à deux entrées et une sortie. Une première des deux entrées du commutateur 45 est connectée à l'entrée 41 de l'indicateur et la seconde entrée de ce commutateur à une sortie "données" de la mémoire 44.

Un comparateur 46 a deux entrées connectées respectivement à l'entrée 41 de l'indicateur et à la sortie de la mémoire 44. Il compare les valeurs successives du signal incident avec celles contenues successivement dans la mémoire 44, et délivre un signal logique qui est appliqué à travers un circuit d'inhibition 47, en commande du commutateur 45. Selon que la valeur du signal incident est supérieure ou non à celle contenue dans la mémoire 44, ce signal logique commande la mise en relation de la sortie du commutateur 45 avec la première ou la seconde entrée de ce commutateur.

Le signal H, reçu sur l'entrée 43, est appliqué en commande dudit circuit d'inhibition 47 de façon à provoquer l'inhibition du signal de sortie du comparateur 46 et la mise en relation forcée de la sortie du commutateur 45 avec la première entrée de ce commutateur

pendant un top de commande de chargement de la mémoire 44 au début de chaque période T.

On inscrit ainsi dans la mémoire 44, au début de chaque période T, la valeur instantanée du signal incident. Pour la suite de la période, le circuit d'inhibition 47 est inopérant ; dans ces conditions, lorsque le comparateur 46 indique que la valeur instantanée du signal incident est supérieure à la valeur contenue dans la mémoire 44, la sortie du commutateur 45 est reliée à la première entrée de ce commutateur et ladite valeur instantanée est inscrite dans la mémoire 44 au premier top de commande suivant du signal He ; par contre, lorsque la valeur instantanée du signal incident n'est pas supérieure à la valeur contenue dans la mémoire 44, la sortie du commutateur 45 est reliée à la seconde entrée de ce commutateur et le contenu de la mémoire 44 n'est pas modifié au premier top de commande suivant du signal He.

On obtient ainsi dans la mémoire 44, à chaque instant d'une période T et pour toutes les périodes T, la valeur maximale du signal incident entre le début de la période concernée et l'instant considéré ; à la fin de chaque période T, la mémoire 44 contient la valeur maximale du signal incident pour cette période.

Le signal logique de sortie du comparateur 46 étant par exemple au niveau 1 ou 0 selon que la valeur du signal incident est supérieure ou non à celle contenue dans la mémoire 44, et le signal H étant formé, ainsi que mentionné ci-avant en regard de la figure 1, d'impulsions au niveau logique 1, chacune de durée égale à une période d'échantillonnage Te, le circuit d'inhibition 47 peut être constitué par une simple porte logique OU. La mémoire 44 étant par exemple sensible aux fronts montants de son signal d'horloge de commande (He), les impulsions du signal H s'étendront chacune de préférence d'un

Fs

front descendant du signal He au suivant.

La mémoire 44 est constituée par exemple de plusieurs bascules de type "D" en parallèle pour emmagasiner respectivement les bits en parallèle d'un nombre binaire exprimant en code la valeur du signal incident.

Le commutateur 45 est constitué d'un sélecteur ou multiplexeur de données formé d'un ensemble de portes logiques qui sous la commande du signal de sortie du comparateur 46, reçu à travers le circuit d'inhibition 47, applique sur les entrées "D" des bascules constituant la mémoire 44 soit les bits du nombre définissant la valeur du signal incident et qui est présent sur l'entrée 41,soit les bits respectivement mémorisés dans ces bascules.

Le comparateur 46 est un comparateur numérique qui effectue la comparaison du nombre binaire exprimant en code la valeur instantanée du signal incident et du nombre binaire inscrit dans les bascules constituant la mémoire 44.

L'indicateur de valeur maximale illustré comporte encore trois (n = 3 ou m = 3) mémoires 48, 49 et 50, connectées en série à la suite de la mémoire 44. Ces trois mémoires 48 à 50, qui sont tout à fait semblables à la mémoire 44, sont chargées sous la commande du signal H de façon qu'à la fin de chaque période T, le contenu de la mémoire 44 soit transféré dans la mémoire 48, celui de la mémoire 48 dans la mémoire 49 et celui de la mémoire 49 dans la mémoire 50. La mémoire 44 contenant à la fin de chaque période T la valeur maximale du signal incident pour cette période, on voit que les mémoires 48 à 50 conservent, au cours de chaque période T, les trois valeurs maximales du signal incident trouvées pour les trois périodes T précédentes, respectivement.

Les sorties respectives des mémoires 49 et 50 sont reliées à un premier sous-ensemble de sélection 51 qui a pour rôle de sélectionner la plus grande des deux valeurs (ou bien entendu la valeur commune, le cas échéant) contenues dans les mémoires 49 et 50 respectivement. Ce sous-ensemble 51 comporte un commutateur électronique 510 à deux entrées dont une première connectée à la sortie de la mémoire 49 et une seconde à la sortie de la mémoire 50 et une sortie sur laquelle est recueillie la valeur sélectionnée. Ce commutateur 510 qui est analogue au commutateur 45, est commandé par un comparateur 511 qui fait également partie du sous-ensemble 51 et qui reçoit en entrée les deux valeurs emmagasinées dans les mémoires 49 et 50 et établit dans le commutateur la connexion première entrée-sortie ou la connexion deuxième entrée-sortie selon que la valeur inscrite dans la mémoire 49 est supérieure ou non à celle inscrite dans la mémoire 50.

Un second sous-ensemble de sélection 52 analogue au précédent et de ce fait non détaillé dans la figure, est placé à la suite du sous-ensemble 51 et est connecté par ailleurs à la sortie de la mémoire 48 pour sélectionner la plus grande des deux valeurs délivrées par ces deux circuits. La valeur sélectionnée par le sous-ensemble 52, qui est donc la plus grande des trois valeurs contenues dans les mémoires 48, 49 et 50 respectivement, est à son tour appliquée à un troisième sous-ensemble de sélection 53, analogue aux deux précédents et recevant par ailleurs la valeur contenue dans la mémoire 44.

On recueille ainsi sur la sortie du sous-ensemble de sélection 53, qui est connectée à la sortie de l'indicateur, la plus grande des valeurs mémorisées dans les mémoires 44, 48, 49 et 50, respectivement, c'est-à-dire à chaque instant de chaque période T, la plus grande valeur du signal incident entre le début de la troisième période précédant

la période concernée et l'instant considéré.

On notera que, de façon générale, pour obtenir à chaque instant de chaque période T, la plus grande valeur du signal incident entre le début de la nième (ou mième) période précédent la période concernée et l'instant considéré, il suffit de disposer à la suite de la mémoire 44, n (ou m) mémoires commandées par le signal H et de prévoir n (ou m) sous-ensembles de sélection.

On ne donnera pas ci-après de description plus détaillée du fonctionnement de l'indicateur représenté à la figure 3 car il s'agit là d'une structure de type connu, notamment par la demande de brevet français n° 77 02 922.

Dans la figure 4, on a illustré un second mode de réalisation de l'invention. On a conservé dans cette figure 4 les mêmes références pour les éléments identiques à ceux apparaissant dans la figure 1 ; la description complète de la figure 4 ne sera pas faite ci-après, seules les modifications par rapport à la figure 1 seront décrites.

Dans le dispositif de mesure selon la figure 4, l'ensemble de traitement 25 du dispositif de mesure selon la figure 1 est remplacé par un ensemble de traitement 25' dans lequel un circuit de sortie 27', délivrant un signal de mesure s', se substitue au circuit de sortie 27 de l'ensemble de traitement 25, délivrant le signal de mesure s.

Le circuit de sortie 27' est constitué d'une boucle de régulation connectée à la sortie du circuit 26, commandée pour son fonctionnement par le signal logique F et le signal d'horloge H délivrés par le détecteur 15 et fournissant, défini sous forme numérique, ledit signal de mesure s' qui est appliqué en sortie du dispositif. Cette boucle comporte :

- un comparateur 60 ayant une première entrée connectée

à la sortie du circuit 26 et une seconde entrée connectée à la sortie du dispositif, et délivrant sur une première sortie un signal logique par exemple ici de niveau 1 ou 0 selon que le signal sur sa première entrée est supérieur ou non au signal sur sa seconde entrée, et sur une seconde sortie un signal logique de niveau 1 ou 0 selon que le signal sur sa première entrée est inférieur ou non au signal sur sa seconde entrée,

- une première porte ET 61 ayant une première entrée connectée à la première sortie du comparateur 60 et une seconde entrée sur laquelle est appliqué le signal F fourni par le détecteur 15, délivrant ainsi un signal logique qui n'est au niveau 1 que lorsque le signal sur la première entrée du comparateur 60 est supérieur au signal sur la seconde entrée de ce comparateur alors que le signal F est au niveau 1,

- une seconde porte ET 62 ayant une première entrée connectée à la seconde sortie du comparateur 60 et une seconde entrée sur laquelle est appliqué le signal F, délivrant ainsi un signal logique qui n'est au niveau 1 que lorsque le signal sur la première entrée du comparateur 60 est inférieur au signal sur la seconde entrée de ce comparateur alors que le signal F est au niveau 1, et

- un accumulateur 63 ayant une entrée "horloge" recevant le signal H, une entrée d'incrémentation de son contenu connectée à la sortie de la porte ET 61, une entrée de décrémentation de son contenu connectée à la sortie de la porte ET 62, et une sortie, connectée à la sortie du dispositif, sur laquelle il délivre, défini sous forme numérique, le signal de mesure s'.

Le contenu de l'accumulateur 63 est constitué par un nombre d qui représente (en code et éventuellement à une troncature près ainsi que mentionné ci-après) la valeur du signal de mesure s'. Ce nombre

est incrémenté d'une quantité positive ou pas a, fixe, lorsqu'à la fin d'une période T le niveau logique 1 est présent sur l'entrée d'incrémentation, c'est-à-dire lorsqu'à un instant de prise en compte le signal r est supérieur au signal s', décrémenté d'une quantité positive ou pas b, fixe, lorsqu'à la fin d'une période T le niveau logique 1 est présent sur l'entrée de décrémentation (le niveau 1 n'est pas présent simultanément sur les entrées d'incrémentation et de décrémentation), c'est-à-dire lorsqu'à un instant de prise en compte le signal r est inférieur au signal s', et n'est pas modifié autrement.

Pour ce faire, l'accumulateur 63 comporte un circuit d'entrée 64, un additionneur 65 à deux entrées et une sortie et une mémoire 66. Le circuit 64 a deux entrées connectées respectivement aux entrées d'incrémentation et de décrémentation du contenu de l'accumulateur et fournit, sur une sortie connectée à une première desdites deux entrées de l'additionneur 65, le pas a en réponse au niveau 1 sur l'entrée d'incrémentation, le pas - b en réponse au niveau 1 sur l'entrée de décrémentation, et un pas nul en réponse au niveau 0 sur chacune des entrées d'incrémentation et de décrémentation. La mémoire 66 a une entrée "données" connectée à la sortie de l'additionneur 65, une entrée "horloge" recevant le signal H et une sortie "données" connectée à la seconde entrée de l'additionneur 65 ainsi qu'à la sortie de l'accumulateur, et mémorise le résultat fourni par l'additionneur 65 à la fin de chaque période T jusqu'à la fin de la période T suivante, le résultat mémorisé constituant le nombre d. Comme précédemment la mémoire 29 du circuit de sortie 27 apparaissant dans la figure 1, la mémoire 66 fonctionne en synchronisme avec le registre à décalage 19 et la mémoire 17.

On notera que, étant donné le type de codage (à échelle logarithmique) utilisé, une incrémentation du pas a et une décrémentation

du pas b du nombre d correspondent en fait, respectivement, à une multiplication par un facteur fixe supérieur à 1 et une division par un facteur fixe supérieur à 1 du rapport que représente ce nombre d.

A titre indicatif, la valeur du signal r étant par exemple codée par un nombre binaire à quatre bits auxquels on attribue respectivement les poids 2^0 à 2^3, avec 2^0 correspondant à un rapport égal à $\sqrt{2}$, le pas a peut être choisi égal à $\frac{1}{4}$ (soit 2^{-2}) et le pas b à 1 (soit 2^0). Dans ces conditions, le nombre d peut être défini sur six bits, de poids 2^{-2} à 2^3 respectivement, qui sont tous appliqués sur la première entrée de l'additionneur 65 mais dont seuls les quatre bits de poids les plus forts sont par exemple délivrés en sortie de l'accumulateur et servent ainsi à définir la valeur du signal de mesure s'.

Dans l'exemple chiffré que l'on vient de considérer, le circuit d'entrée 64 délivre :

- le nombre binaire 0000,01 en réponse au niveau 1 sur l'entrée d'incrémentation,

- le nombre binaire 1111,00 en réponse au niveau 1 sur l'entrée de décrémentation de l'accumulateur 63, le pas - b étant défini par exemple par le complément à 2^4 de b pour remplacer de façon classique la soustraction par une addition,

- le nombre binaire 0000,00 en réponse au niveau 0 sur chacune des entrées d'incrémentation et de décrémentation de l'accumulateur 63.

Ce circuit d'entrée se réduit alors en pratique à de simples connexions entre l'entrée d'incrémentation et la borne de poids de 2^{-2} de la première entrée de l'additionneur 65 et entre l'entrée de décrémentation et chacune des bornes de poids 2^3 à 2^0 de la première entrée de l'additionneur 65, la borne de poids 2^{-1} de cette première entrée

Ch.Fc

recevant en permanence un 0.

La mémoire 66 est constituée de plusieurs bascules en parallèle pour mémoriser respectivement les bits du nombre d.

Le comparateur 60 est un comparateur numérique qui reçoit d'une part le nombre définissant en code la valeur du signal s' et d'autre part le nombre définissant en code la valeur du signal r exception faite en pratique du bit de signe de ce dernier nombre qu'il est inutile de transmettre au comparateur 60, tout comme il l'est de le transmettre au commutateur 28 du circuit de sortie 27 de la figure 1 et pour la même raison.

On notera qu'en variante tout à fait équivalente, l'inhibition du détecteur 15 lorsque l'un au moins des signaux c1 et c2 est inférieur ou égal au seuil S ou lorsque le signal r n'est pas supérieur à 1 pourrait être obtenue en appliquant directement à chacune des porte ET 61 et 62 (ou équivalent), qui seraient alors munies d'entrées supplémentaires, le signal de sortie de la porte ET 33 ou bien encore chacun des signaux de sortie des circuits de test 30, 31 et 32, la porte 33 n'existant pas dans ce dernier cas, la porte ET 20 ne recevant plus alors que les signaux de sortie du comparateur 18 et des étages du registre 19.

La substitution de la boucle de régulation 27' (figure 4) à l'échantillonneur-bloqueur que constitue le circuit de sortie 27 (figure 1) permet de s'affranchir, tout au moins en grande partie, des oscillations autour d'une valeur moyenne, qui constitue la valeur de l'atténuation recherchée, que peut présenter le signal r aux instants de prise en compte successifs pendant les périodes de simple parole

de l'abonné lointain B, si le signal d'écho sur la voie émission n'est pas une copie fidèle du signal sur la voie réception qui lui a donné naissance. Elle permet en outre de limiter sinon d'éliminer l'erreur momentanée qui pourrait sans cela s'introduire sous l'effet de bruits impulsifs pendant les périodes de simple parole de l'abonné lointain B et de limiter encore sinon éliminer celle pendant les instants de double parole des abonnés A et B. Au début de la communication entre les abonnés A et B le signal de mesure s' traduit l'atténuation du trajet d'écho entre la borne 7 et la borne 8 pour la dernière voie de communication ayant précédemment emprunté le circuit quatre fils auquel est branché le dispositif de mesure. Cette atténuation étant par exemple plus grande (plus petite respectivement) que celle du trajet d'écho pour la voie de communication entre les abonnés A et B, lors des premiers instants de prise en compte des signaux c1 et c2 en début de communication entre les abonnés A et B, le signal r est inférieur (supérieur respectivement) au signal s' lors de la plupart de ces instants tout au moins ; le contenu de l'accumulateur 63 va donc augmenter (diminuer respectivement) progressivement jusqu'à ce que le signal de mesure s' converge vers la valeur de l'atténuation du trajet d'écho pour la voie de communication entre les abonnés A et B ; le signal de mesure s' reste ensuite constant ou ne présente éventuellement que de faibles fluctuations. Bien entendu, si l'atténuation du trajet d'écho pour la voie de communication entre les abonnés A et B est voisine de celle pour ladite dernière voie, le contenu de l'accumulateur 63 ne sera que peu modifié au cours de la communication entre les abonnés A et B.

Avec les valeurs indiquées ci-avant à titre d'exemple pour les pas a et b, on obtient une convergence rapide du signal de mesure s'

dans le cas d'un trajet d'écho à faible atténuation succédant à un trajet d'écho à forte atténuation et une convergence plus lente de ce signal dans le cas contraire. Un tel choix se justifie ici par le fait que, dans le cadre de l'utilisation envisagée de la mesure de l'atténuation, à savoir le réglage du seuil de détection d'intervention d'un demi-suppresseur d'écho, il est préférable d'avoir, à défaut de la valeur réelle de l'atténuation, un minorant de cette valeur plutôt qu'un majorant.

Chacun des dispositifs de mesure illustrés et décrits peut se prêter aisément à une utilisation en temps partagé pour mesurer l'atténuation de trajets d'écho sur des voies de communication empruntant différents circuits quatre fils auxquels le dispositif considéré sera alors séquentiellement connecté. Il suffit de prévoir des mémoires supplémentaires pour emmagasiner temporairement les informations concernant les trajets non en cours de traitement. On notera que, dans ce cas, alors que les indicateurs fonctionneront chacun à la cadence $\frac{1}{Te}$ pour chaque trajet, toute la partie en aval des indicateurs pourra ne fonctionner qu'à la cadence $\frac{1}{T}$ pour chaque trajet, les signaux délivrés respectivement par les indicateurs pour chaque trajet étant alors échantillonné chacun à la cadence $\frac{1}{T}$ avant d'être appliqués à cette partie aval.

On a décrit des exemples particuliers de réalisation de l'invention mais il est bien évident que l'on peut y apporter des modifications et/ou remplacer certains moyens par d'autres techniquement équivalents. Notamment, on pourrait utiliser des indicateurs de valeur maximale d'un autre type, par exemple du type à temps de maintien constant (et à réponse instantanée), délivrant à l'expiration du temps

maintien la plus grande d'entre la valeur instantanée du signal analysé et la valeur maintenue atténuée d'un facteur prédéterminé, les deux indicateurs étant alors de préférence identiques, avec un temps de maintien au moins égal à la durée T2. En outre, avec le type d'indicateur de valeur maximale décrit, bien qu'en pratique cela soit plus intéressant car cela permet de choisir des nombres n et m peu élevés, il n'est pas indispensable que la période T soit grande par rapport à la période d'échantillonnage Te.

Par ailleurs, et bien qu'en pratique cela soit moins intéressant, les signaux aux deux extrémités du trajet d'écho, définis sous forme analogique, pourraient être convertis en numérique, en entrée du dispositif de mesure, selon une échelle linéaire par exemple, le circuit d'élaboration du signal r étant alors réalisé à l'aide d'un diviseur numérique. Si les signaux aux deux extrémités du trajet d'écho sont déjà définis sous forme numérique, les convertisseurs analogiques numériques sont bien entendu superflus ; si ces signaux sont codés en échelle pseudo-logarithmique, ainsi qu'il est généralement le cas, on prévoira avantageusement un circuit de conversion code pseudo-logarithmique/code logarithmique soit à l'entrée soit à la sortie de chacun des indicateurs de valeur maximale. On pourrait aussi réaliser un dispositif de mesure selon l'invention en technique analogique en utilisant pour les mémoires, les comparateurs, les commutateurs et les circuits de calcul des composants analogiques.

De plus, l'invention n'est pas limitée à la mesure, sur un circuit téléphonique quatre fils, de l'atténuation d'un trajet d'écho passant par un termineur assurant l'interconnexion de ce circuit quatre fils et d'un circuit téléphonique deux fils. Elle pourrait

être utilisée par exemple dans un poste téléphonique à haut-parleur pour la mesure de l'atténuation du trajet d'écho dit acoustique, c'est-à-dire du trajet de transmission de la voie réception de l'abonné concerné, qui comporte en sortie le haut-parleur, à la voie émission de cet abonné, qui comporte en entrée un microphone, l'existence de ce trajet étant dû ainsi qu'il est connu au couplage acoustique entre le haut-parleur et le microphone. De façon plus générale, l'invention peut s'appliquer à la mesure de l'atténuation du trajet de transmission entre l'entrée et la sortie d'un quadripole électrique en cours de fonctionnement, c'est-à-dire à l'entrée duquel est appliqué un signal aléatoire ; elle permet d'effectuer une telle mesure sans qu'il soit nécessaire de superposer un signal de test particulier audit signal aléatoire.

A. Fs

REVENDICATIONS

1/ Dispositif de mesure de l'atténuation d'un trajet de transmission d'un signal aléatoire sur lequel le temps de propagation dudit signal est compris entre une limite inférieure T1 et une limite supérieure T2, ledit dispositif comportant un premier indicateur de valeur maximale, auquel est appliqué le signal à l'extrémité initiale dudit trajet et un second indicateur de valeur maximale, auquel est appliqué le signal à l'extrémité finale dudit trajet, caractérisé en ce que ces indicateurs de valeur maximale sont tous deux à réponse instantanée, le premier indicateur ayant un temps de maintien au moins égal à T2 et le second un temps de maintien au moins égal à T2-T1, et en ce qu'il comporte en outre un détecteur du maintien constant du signal de sortie du premier indicateur pendant un intervalle de temps de durée au moins égale à T2, recevant le signal de sortie dudit premier indicateur et déterminant des instants de prise en compte des signaux de sortie des indicateurs, et un ensemble de traitement auquel sont appliqués les signaux de sortie des indicateurs, commandé par le détecteur et délivrant un signal de mesure fonction de la valeur instantanée du rapport des signaux de sortie des indicateurs aux seuls instants de prise en compte.

2/ Dispositif selon la revendication 1, caractérisé en ce que ledit premier et ledit second indicateur sont pilotés par une base de temps définissant des périodes successives de durée prédéterminée T et délivrent chacun, à la fin de chacune desdites périodes, la valeur maximale du signal qu'il reçoit, depuis le début de la nième période précédant la période considérée jusqu'à la fin de la période considérée en ce qui concerne le premier indicateur, et depuis le début de la mième

M. Fs

période précédant la période considérée jusqu'à la fin de la période considérée en ce qui concerne le second indicateur, n et m étant des nombres entiers prédéterminés non nuls tels que le produit n.T est au moins égal à T2 et le produit m.T au moins égal à n.T - T1 et au plus égal à 2.n.T-T2, et en ce que ledit détecteur inclut ladite base de temps et détecte le maintien constant du signal de sortie du premier indicateur entre la fin de l'une quelconque desdites périodes et la fin de la nième période suivante.

3/ Dispositif selon l'une des revendications 1 et 2, appliqué à la mesure, sur un circuit téléphonique quatre fils, de l'atténuation d'un trajet d'écho sur une voie de communication empruntant ce circuit quatre fils, caractérisé en ce que ledit ensemble de traitement comporte un moyen pour inhiber ledit détecteur lorsque le signal reçu du premier indicateur n'est pas supérieur au signal reçu du second indicateur.

4/ Dispositif selon l'une des revendications 1 et 2, caractérisé en ce que ledit ensemble de traitement comporte un circuit d'élaboration d'un signal représentatif du rapport des signaux reçus des indicateurs, suivi d'un circuit de sortie commandé par ledit détecteur et fournissant ledit signal de mesure.

5/ Dispositif selon la revendication 4, appliqué à la mesure, sur un circuit téléphonique quatre fils, de l'atténuation d'un trajet d'écho sur une voie de communication empruntant ce circuit quatre fils, caractérisé en ce que ledit ensemble de traitement comporte un moyen pour inhiber ledit détecteur lorsque la valeur dudit signal

représentatif n'appartient pas à une plage donnée correspondant aux valeurs du rapport du signal reçu du premier indicateur au signal reçu du second indicateur supérieures à un seuil prédéterminé.

6/ Dispositif selon l'une des revendications 4 et 5, caractérisé en ce que ledit circuit de sortie comporte un moyen pour fournir un signal qui prend la valeur instantanée dudit signal représentatif à chaque instant de prise en compte et qui reste ensuite invariant jusqu'à l'instant de prise en compte suivant.

7/ Dispositif selon l'une des revendications 4 et 5, caractérisé en ce que ledit circuit de sortie comporte une boucle de régulation disposée à la suite dudit circuit d'élaboration et dont le fonctionnement est commandé par ledit détecteur.

8/ Dispositif selon la revendication 7, caractérisé en ce que ladite boucle comporte un accumulateur dont le contenu définit la valeur dudit signal de mesure, et un comparateur comparant ledit signal représentatif et le signal de mesure et coopérant avec ledit détecteur pour commander l'incrémentation du contenu de l'accumulateur lorsque, à un instant de prise en compte, ledit signal représentatif est supérieur au signal de mesure et la décrémentation dudit contenu lorsque, à un instant de prise en compte, ledit signal représentatif est inférieur au signal de mesure.

9/ Dispositif selon l'une des revendications 1 à 8, caractérisé en ce que ledit ensemble de traitement comporte un moyen pour inhiber ledit détecteur lorsque l'un au moins des signaux reçus des indicateurs ne dépasse pas un seuil prédéterminé.

FS

10/ Dispositif selon l'une des revendications 1 à 9, caractérisé en ce que les deux indicateurs sont identiques.

11/ Dispositif selon l'une des revendications 1 à 10, caractérisé en ce que ses composants sont réalisés en technique numérique.

F. Segaust

FIG.1

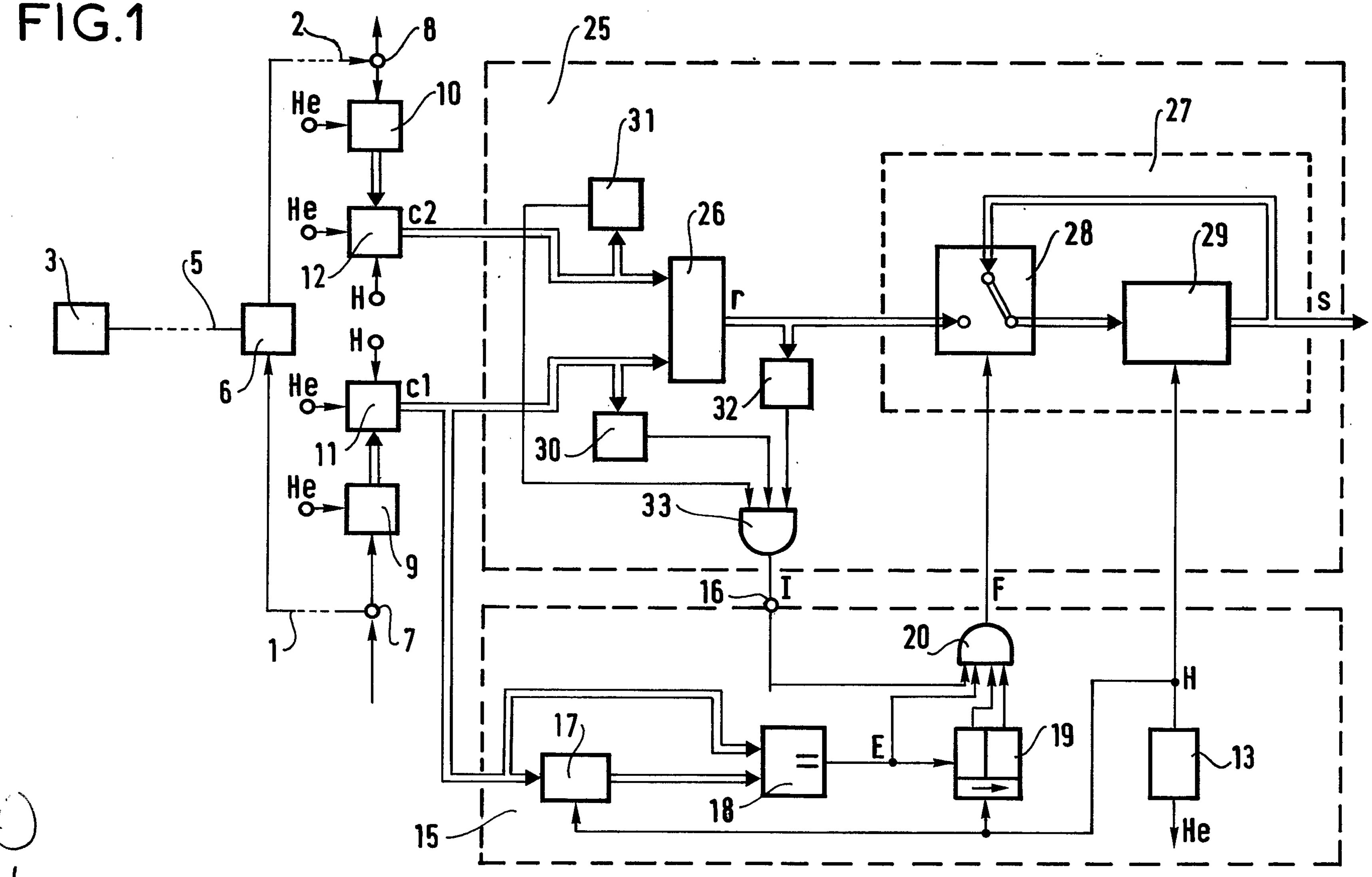
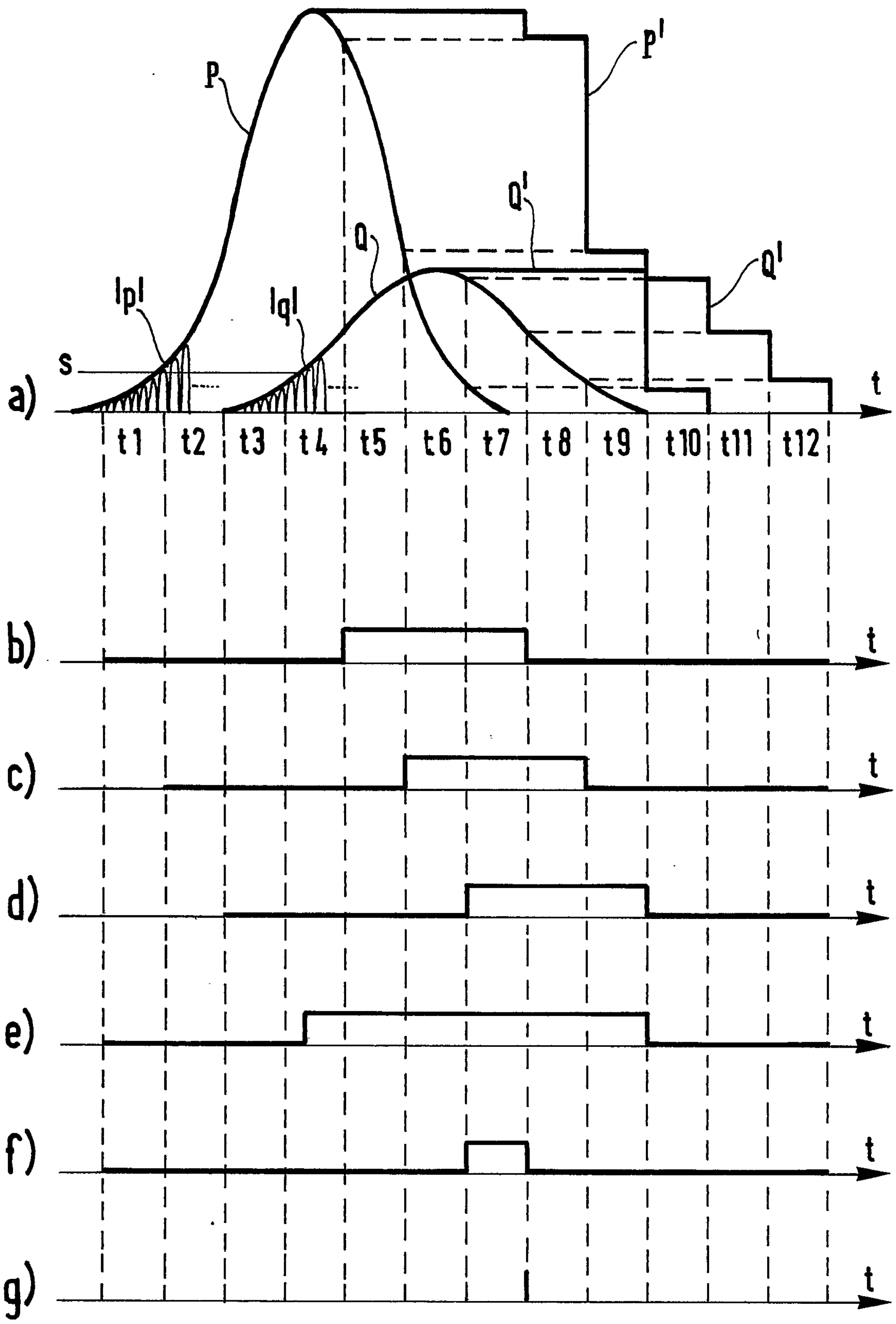
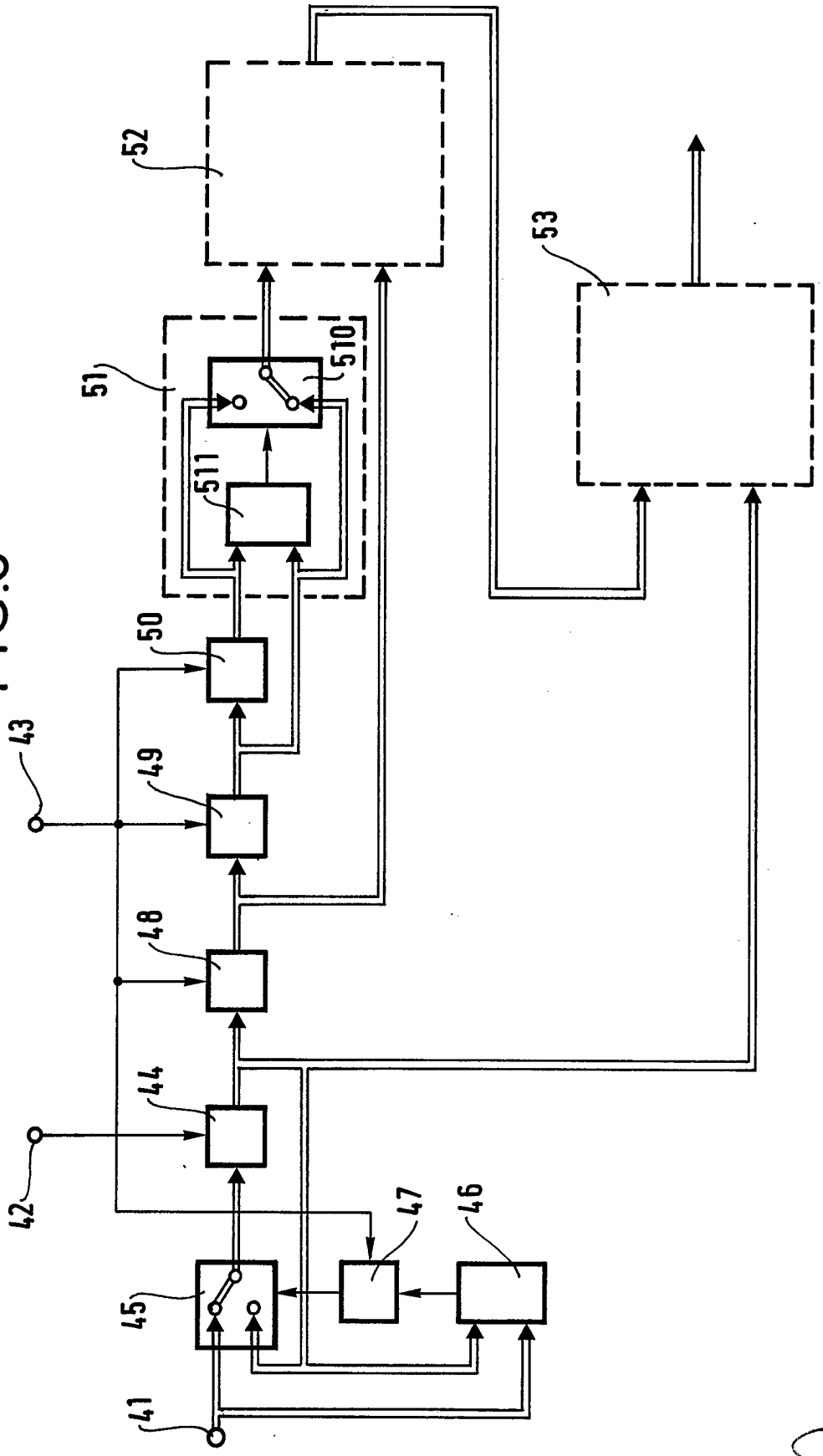

1
2
3
5
6
7
8
9
10
11
12
13
15
16
17
18
19
20
25
26
27
28
29
30
31
32
33
He
H
c1
c2
r
s
I
F
E
=

FIG.2



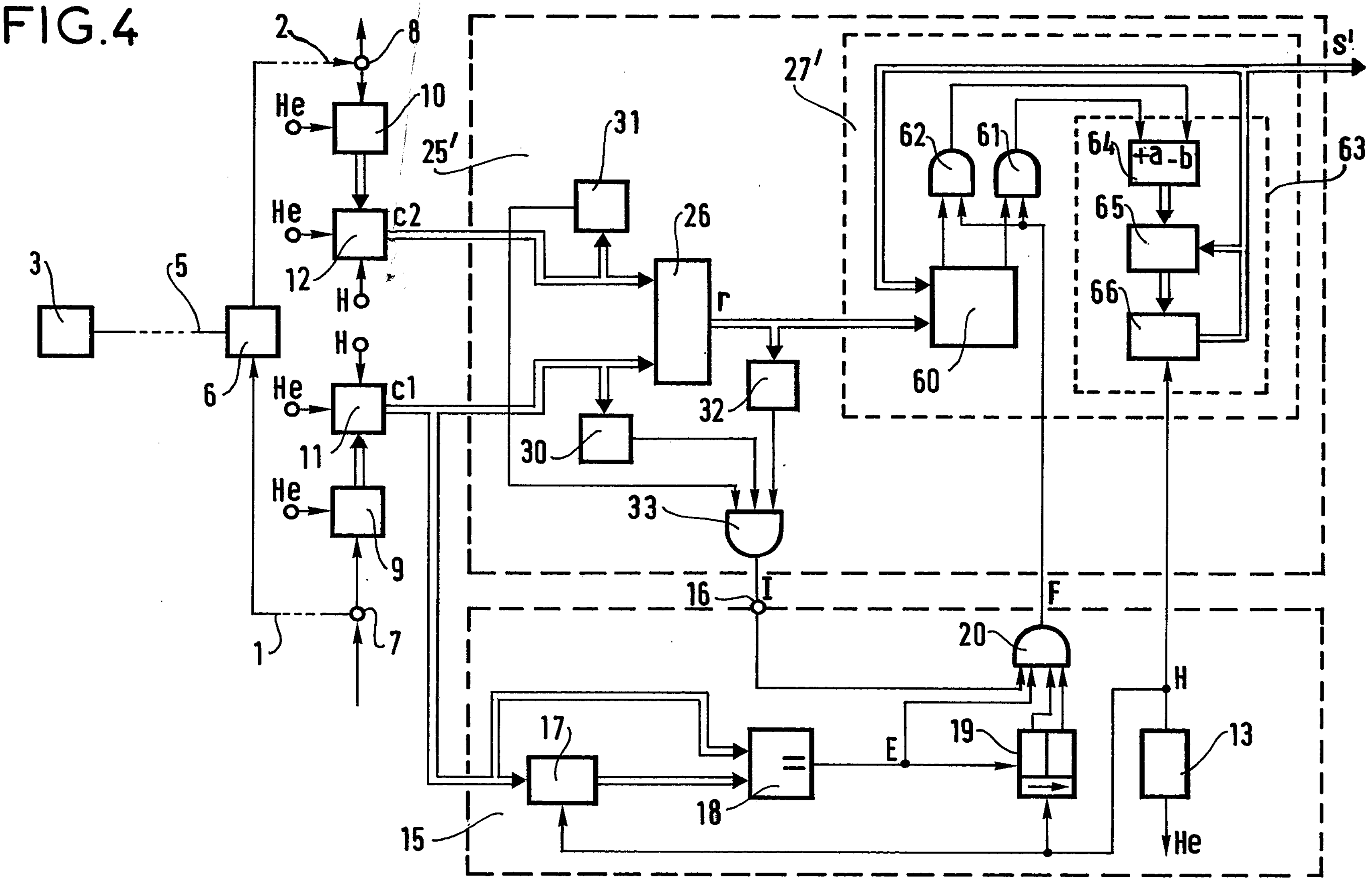
F. Segaust

FIG.3



F. Segaust

FIG.4



3
5
6
1
7
2
8
He
10
c2
12
H
c1
11
9
25'
31
30
26
r
32
33
16
I
27'
62
61
60
64
+a-b
65
66
63
s'
F
20
H
E
19
13
He
17
18
15