



(12) 发明专利

(10) 授权公告号 CN 101512995 B

(45) 授权公告日 2012. 09. 05

(21) 申请号 200780031998. X

代理人 王波波

(22) 申请日 2007. 08. 22

(51) Int. Cl.

(30) 优先权数据

H04L 25/02 (2006. 01)

06119824. 8 2006. 08. 30 EP

(56) 对比文件

(85) PCT申请进入国家阶段日

NO 983500 A, 1999. 02. 01, 全文.

2009. 02. 27

EP 1435712 A1, 2004. 07. 07, 全文.

(86) PCT申请的申请数据

US 6834183 B2, 2004. 12. 21, 全文.

PCT/IB2007/053349 2007. 08. 22

DE 10118157 A1, 2002. 10. 24, 全文.

(87) PCT申请的公布数据

审查员 郑杰

W02008/026130 EN 2008. 03. 06

(73) 专利权人 NXP 股份有限公司

地址 荷兰艾恩德霍芬

(72) 发明人 克莱门斯·德哈斯 伊内兹·魏兰

赫里特·博伦 埃德温·沙彭东克

(74) 专利代理机构 中科专利商标代理有限责任公司
11021

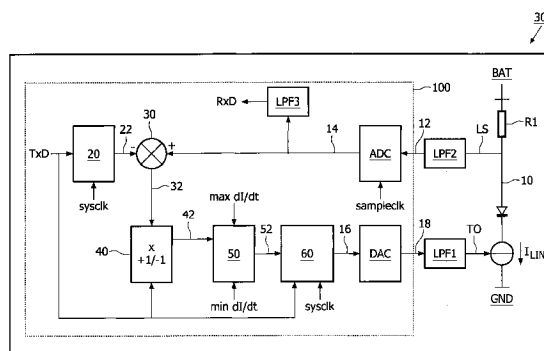
权利要求书 3 页 说明书 7 页 附图 3 页

(54) 发明名称

电路装置、包括这种电路装置的局部互连网络以及处理局部互连网络的输入信号的方法

(57) 摘要

本发明提供了一种电路装置、包括这种电路装置的局部互连网络以及处理局部互连网络的输入信号的方法。为了进一步开发用于处理来自至少一个局部互连网络的至少一条数据总线 (10) 的至少一个输入信号 (12) 以及将至少一个输出信号 (18) 提供给数据总线 (10) 的电路装置 (100) 以及相应的操作方法以便改进局部互连网络 (300) 的电磁辐射性能和 / 或抗电磁干扰性能, 提出了提供至少一个模数转换装置 (ADC), 用于将模拟输入信号 (12) 转换成将被处理的至少一个数字信号 (14); 以及至少一个数模转换装置 (DAC), 用于将处理后的数字信号 (16) 转换成模拟输出信号 (18)。



1. 一种电路装置 (100), 用于处理来自至少一个局部互连网络 (300) 的至少一条数据总线 (10) 的至少一个输入信号 (12), 以及将至少一个输出信号 (18) 提供给数据总线 (10), 其特征在于:

至少一个模数转换装置 (ADC), 用于将模拟输入信号 (12) 转换成将被处理的至少一个数字信号 (14), 至少一个数模转换装置 (DAC), 用于将处理后的数字信号 (16) 转换成模拟输出信号 (18),

比较装置 (30), 用于确定输入信号 (12) 的斜率, 以及

控制装置 (60), 用于根据输入信号 (12) 的各个确定的斜率来控制输出信号 (18)。

2. 如权利要求 1 所述的电路装置 (100), 其特征在于至少一个数字低通滤波器 (LPF3), 其中

从模数转换装置 (ADC) 向数字低通滤波器 (LPF3) 提供数字信号 (14), 以及数字低通滤波器 (LPF3) 被设计用于产生至少一个接收信号 (RxD)。

3. 如权利要求 1 或 2 所述的电路装置 (100), 其特征在于

- 模数转换装置 (ADC) 被提供有至少一个第一时间信号 (sampleclk),

- 至少一个参考装置 (20),

- 该参考装置被提供有:

— 至少一个发射信号 (TxD), 以及

— 至少一个其它时间信号 (sysclk), 以及

- 该参考装置被设计用于产生至少一个参考信号 (22), 以及

— 所述比较装置 (30) 被提供有:

— 数字信号 (14), 以及

— 参考信号 (22), 以及

- 该比较装置被设计用于通过比较数字信号 (14) 和参考信号 (22) 来确定输入信号 (12) 的至少一个误差。

4. 如权利要求 3 所述的电路装置 (100), 其中所述第一时间信号 (sampleclk) 是预定采样时钟信号。

5. 如权利要求 3 所述的电路装置 (100), 其中所述参考装置 (20) 是波形发生器。

6. 如权利要求 3 所述的电路装置 (100), 其中所述其他时间信号 (sysclk) 是预定系统时钟信号。

7. 如权利要求 3 所述的电路装置 (100), 其中所述比较装置 (30) 是加法器和 / 或多路复用器。

8. 如权利要求 3 所述的电路装置 (100), 其中通过确定数字信号 (14) 和参考信号 (22) 之间的偏差或差来进行确定输入信号 (12) 的至少一个误差。

9. 如权利要求 1 所述的电路装置 (100), 其特征在于:

- 至少一个倒相装置 (40)

— 该倒相装置被提供有:

— 来自比较装置 (30) 的至少一个误差信号 (32), 以及

— 发射信号 (TxD), 以及

- 该倒相装置被设计用于根据发射信号 (TxD) 来对误差信号 (32) 进行倒相,

- 至少一个限制装置 (50)
 - 该限制装置 (50) 被提供有：
 - 来自倒相装置 (40) 的可选倒相误差信号 (42)，
 - 来自局部互连网络 (300) 的电流微分 (dI/dt) 的至少一个最小值 ($\min dI/dt$)，以及
 - 来自局部互连网络 (300) 的电流微分 (dI/dt) 的至少一个最大值 ($\max dI/dt$)，以及
 - 该限制装置 (50) 被设计用来产生至少一个限制信号 (52)，
 - 以及
 - 所述控制装置 (60) 被提供有
 - 发射信号 (TxD)，
 - 来自限制装置 (50) 的限制信号 (52)，以及
 - 其它时间信号 (sysclk)，并且
 - 该控制装置被设计用于通过处理后的数字信号 (16) 来控制数模转换装置 (DAC)，其中处理后的数字信号 (16) 是通过下述方法确定的：
 - 用根据发射信号 (TxD) 和 / 或其它时间信号 (sysclk) 所产生的至少一个数值减去限制信号 (52)，或者
 - 用根据发射信号 (TxD) 和 / 或其它时间信号 (sysclk) 所产生的至少一个数值加上限制信号 (52)。
- 10. 如权利要求 9 所述的电路装置 (100)，其中所述控制装置 (60) 是计数装置。
- 11. 如权利要求 9 所述的电路装置 (100)，其中所述处理过的数字信号 (16) 是启动信号。
- 12. 一种局部互连网络，其包括通过至少一个数据总线 (10) 而互联的多个节点 (200, 210)，其中所述多个节点 (200, 210) 的至少一部分包括至少一个根据权利要求 1 或 2 的至少一项所述的电路装置 (100)。
- 13. 如权利要求 12 所述的局部互连网络，其特征在于：
 - 至少一个第一模拟低通滤波器 (LPF1)
 - 该第一模拟低通滤波器连接着
 - 数模转换装置 (DAC)，以及
 - 数据总线 (10)，以及
 - 该第一模拟低通滤波器被设计用于抑制其它时间信号 (sysclk)，和 / 或
 - 至少一个其它模拟低通滤波器 (LPF2)，
 - 该其它模拟低通滤波器 (LPF2) 连接着
 - 数据总线 (10)，以及
 - 模数转换装置 (ADC)，以及
 - 该其它模拟低通滤波器 (LPF2) 被设计用于防止混叠。
 - 14. 根据权利要求 13 所述的局部互连网络，其中所述其他模拟低通滤波器 (LPF2) 是抗混叠滤波器。
 - 15. 一种处理局部互连网络 LIN 的输入信号的方法，其用于：

- 处理来自至少一个局部互联网络的至少一条数据总线 (10) 的至少一个输入信号 (12), 以及

- 将至少一个输出信号 (18) 提供给数据总线 (10),

其特征在于:

- 将模拟输入信号 (12) 转换成将被处理的至少一个数字信号 (14),

- 将处理后的数字信号 (16) 转换成模拟输出信号 (18);

- 确定输入信号 (12) 的斜率, 以及

- 根据输入信号 (12) 的各个确定的斜率来控制输出信号 (18)。

16. 如权利要求 15 所述的方法, 其特征在于:

- 通过以下信号来产生至少一个参考信号 (22)

— 至少一个发射信号 (TxD), 以及

— 至少一个其它时间信号 (sysclk)

- 通过比较数字信号 (14) 和参考信号 (22), 来确定输入信号 (12) 的至少一个误差并且产生至少一个误差信号 (32), 以及

- 根据发射信号 (TxD) 来对误差信号 (32) 进行倒相,

- 通过下述信号来产生至少一个限制信号 (52)

— 可选倒相误差信号 (42),

— 来自局部互联网络 (300) 的电流微分 (dI/dt) 的至少一个最小值 ($\min dI/dt$), 以及

— 来自局部互联网络 (300) 的电流微分 (dI/dt) 的至少一个最大值 ($\max dI/dt$), 以及

- 通过处理后的数字信号 (16) 来控制数模转换装置 (DAC), 其中处理后的数字信号 (16) 是通过下述方法确定的:

— 用根据发射信号 (TxD) 和 / 或其它时间信号 (sysclk) 所产生的至少一个数值减去限制信号 (52), 或者

— 用根据发射信号 (TxD) 和 / 或其它时间信号 (sysclk) 所产生的至少一个数值加上限制信号 (52)。

17. 如权利要求 16 所述的方法, 其中所述其他时间信号 (sysclk) 是预定系统时钟信号。

18. 如权利要求 16 所述的方法, 其中通过确定数字信号 (14) 和参考信号 (22) 之间的偏差或差来确定输入信号 (12) 的至少一个误差并且产生至少一个误差信号 (32)。

19. 如权利要求 16 所述的方法, 其中所述处理后的数字信号 (16) 是启动信号。

电路装置、包括这种电路装置的局部互联网络以及处理局部互联网络的输入信号的方法

技术领域

- [0001] 本发明涉及一种电路装置,该装置用于:
- [0002] - 处理来自至少一个局部互联网络的至少一条数据总线的至少一个输入信号,以及
- [0003] - 将至少一个输出信号提供给数据总线。
- [0004] 本发明还涉及根据权利要求 8 的前序部分的方法。

背景技术

[0005] 局部互联网络 (LIN) 协议是一种串行通信协议,其有效地支持对分布式汽车应用中的机电一体化节点的控制。该域是多路复用总线 (所谓的 A 类多路复用总线),其具有单个主节点和一组从节点。这种单个主节点和多个从节点的概念就是 LIN 的数据总线的主要特性。

[0006] LIN 数据总线的另一主要特性在于其低成本的实现方式:

[0007] - 基于普通的通用异步收发器 (UART) / 串行通信接口 (SCI) 硬件,并且软件方面相同,或者

[0008] - 作为纯状态机。

[0009] 此外,在从节点中没有陶瓷谐振器或者石英谐振器的情况下的自同步以及对针对信号传输的延迟时间的确保也是 LIN 数据总线的主要特性。

[0010] 并且,低成本的单线实现方式以及加速至 20 每秒千比特的加速选项也是 LIN 数据总线的主要特性。

[0011] 汽车环境中所使用的 LIN 收发器的抗电磁干扰能力 (EMI) 是很重要的参数。发射机输出级上 (例如线驱动器输出级上) 的射频 (RF) 干扰可能造成隐性 (recessive) 电压电平和显性电压电平之间的不希望的状态改变。

[0012] 或者,发射机输出级上的 RF 干扰可能造成 LIN 信号的上升沿与下降沿之间的从至少一个发射信号到至少一个接收信号的不对称传播延迟,这会使得接收信号的占空比不是百分之五十;这都成为出错通信的原因。

[0013] 当前的 LIN 发射机是模拟的,与电压输出级相比,其电流输出级具有较好的 EMI 性能,但是却表现出较差的电磁辐射 (EME) 性能。接收器部分通常是模拟比较器,其通过模拟低通滤波器而连接至 LIN。

[0014] 根据现有技术,对于怎么在没有 RF 信号的干扰的情况下驱动 LIN 总线,存在两种系统选择。一种可能性是使用至少一个电压反馈输出级来读取电压反馈。这就是说,RF 注入期间的额外电流被电压反馈输出级所吸收或提供。但是,电压反馈输出级当前还不能控制具有 RF 干扰的输出。

[0015] 因此,对于 EMI,利用至少一个电流输出级是防止 RF 信号干扰 LIN 总线的更好选择。这种电流输出级允许:

[0016] - 各个 RF 信号叠加至初始 LIN 信号, 或者被初始 LIN 信号所叠加; 以及

[0017] - 通过接收器的输入端处的至少一个低通滤波器来滤掉 RF 干扰。

[0018] 但是, 电流输出级的缺点在于, LIN 总线 (尤其是输出端的 LIN 总线) 的导出电压 dV/dt 会随着负载而变化。在使用电流源来控制 LIN 总线上的电压的时候, 不仅来自电流源的电流而且总线上的负载阻抗都会主导 LIN 总线电压。

[0019] 根据 LIN 协议规范, LIN 总线上的电阻性负载可能会在 500 欧姆和 1000 欧姆之间变化。由于对导出电压 dV/dt 的限制较低, 所以当出现 1000 欧姆的负载时, 电流输出级将具有更多的发射 (emission), 即较高的导出电压 dV/dt 。

[0020] 现有技术文件 US 2002/0149404A1 中描述了一种减少 LIN 总线上由不同负载所造成的延迟误差的方法。现有技术文件 US2006/0039504A1 中描述了一种低功率 LIN 接收器。

[0021] 现有技术文件 US 2004/0141560A1 和 WO 2004/059930 均描述了一种产生具有低辐射的 LIN 输出信号的方法。

[0022] 但是, 上述现有技术文件均没有提出将两种系统选择 (即, 电压反馈输出级以及电流输出级) 的优点结合起来的方案。

[0023] 根据上述不利方面及缺点并考虑上述现有技术, 本发明的一个目的是进一步开发一种如技术领域中所所述的那种类型的电路装置以及一种如技术领域中所所述的那种类型的方法, 以改进局部互连网络 (LIN) 的电磁辐射 (EME) 性能和 / 或抗电磁干扰 (EMI) 性能。

发明内容

[0024] 一种包括权利要求 1 的特征的电路装置以及一种包括权利要求 8 的特征的方法实现了本发明的目的。

[0025] 各个从属权利要求中公开了本发明的有利实施例以及有利改进。

[0026] 理论上, 本发明基于数字电路装置尤其是数字 LIN 收发器 (例如诸如数字 LIN 反馈回路之类的数字 LIN 控制回路) 所提供的自适应斜率控制这一思想。

[0027] 这种数字电路装置被有利地设计用于确定输入信号的斜率, 尤其是测量 LIN 信号的实际斜率, 并且用于使用该信息来控制输出信号的斜率。

[0028] 根据本发明的优选实施例, LIN 的数据总线配置有被至少一个数模转换装置的输出信号所驱动的至少一个电流源。数模转换装置优选地经由至少一个第一模拟低通滤波器而连接至数据总线。

[0029] 电路装置的接收部分有利地包括通过至少一个其它模拟低通滤波器 (例如至少一个抗混叠滤波器) 而连接至数据总线的至少一个比较装置尤其是至少一个加法器和 / 或至少一个多路复用器。

[0030] 为了对经过所述其它模拟低通滤波器的输入信号进行采样, 可将至少一个第一时间信号 (例如至少一个预定采样时钟信号) 提供给模数转换装置。

[0031] 该比较装置优选地被设计用于确定输入信号的至少一个误差。为此, 比较装置被提供有来自模数转换装置的至少一个数字信号以及来自至少一个参考装置 (尤其是至少一个波形发生器) 的至少一个参考信号 (尤其是至少一个希望的信号)。因此, 采样后的输入信号 (尤其是来自 LIN 的数据总线的采样后的信号) 可与参考信号进行比较。

[0032] 根据至少一个发射信号 (优选地, 该信号被提供给比较装置和 / 或至少一个倒相

装置和 / 或至少一个控制装置), 可以对所确定的误差进行倒相。

[0033] 优选地将可选倒相误差信号提供给至少一个限制装置, 该限制装置优选地被设计用于减少对电路装置的控制, 以便足以在负载变化时 (例如在 500 欧姆和 1000 欧姆之间) 使 LIN 的数据总线的电压 dV/dt 保持恒定。

[0034] 为此, 限制装置被提供有:

[0035] - 从 LIN (尤其是 LIN 的数据总线) 导出的电流 dI/dt 的至少一个最小值 ($= \min dI/dt$), 以及

[0036] - 从 LIN (尤其是 LIN 的数据总线) 导出的电流 dI/dt 的至少一个最大值 ($= \max dI/dt$)。

[0037] 限制信号 (即限制的且可选倒相的误差信号) 可被提供给控制装置, 尤其是至少一个计数器, 并且例如可与至少一个数值尤其是计数器数值相加, 或者可从该数值 (尤其是计数器数值) 中减去该限制信号。可根据发射信号和至少一个其它时间信号 (尤其是至少一个其它系统时钟信号) 来产生该数值。

[0038] 控制装置有利地将处理后的数字信号提供给数模转换装置, 该信号可被用来驱动数模转换装置的输出信号。

[0039] 因此, 根据本发明的优选实施例, 电路装置包括至少一个数字域的电压反馈, 所述电压反馈被设计用于对从 LIN 导出的电流 dI/dt 进行校正, 尤其是对输出电流的变化 dI/dt 进行校正, 该输出电流被提供给 LIN 的数据总线。

[0040] 这就是说, 根据本发明的有利实施例, 数据总线 10 的信号 (尤其是 LIN 信号) 的状态不被反馈所直接影响。电路装置的信号的隐性状态和显性状态之间的转变 (反之亦然) 优选地不被中断而是一直发生。

[0041] 控制 LIN (尤其是 LIN 的数据总线或数据线) 的导出 LIN 信号电流 dI_{LIN}/dt 而不是控制 LIN 的电流 I_{LIN} 、以及对导出 LIN 信号电流 dI_{LIN}/dt 的强精确度限制的这一组合给出了这样的优点: LIN 尤其是电路装置的反馈可在射频干扰下工作。

[0042] 恒定导出电压 dV/dt 的基本优点依然存在, 所以本发明的这个优选实施例具有良好的电磁辐射性能以及良好的抗电磁干扰性能。

[0043] 另一优点在于已经对输入信号进行采样, 并且通过采用至少一个数字低通滤波器可以很容易地产生至少一个接收信号。该数字低通滤波器例如是一个用于改善电路装置的接收部分的抗电磁干扰能力的所谓的砖墙式滤波器。

[0044] 就芯片面积来说, 与传统模拟滤波器和比较器相比而言, 数字接收器 (具体地说包括数字低通滤波器以及比较装置) 可以小很多。本发明的电路装置的发射机部分也是这样, 它的主要部分是数字的, 所以例如在采用深亚微米工艺时可以将芯片面积做得很小。

[0045] 本发明还涉及一种局部互连网络, 其包括通过至少一个数据总线而相互连接的多个节点, 其中所述节点中的至少一部分包括至少一个如上所述的电路装置。

[0046] 根据本发明的特定发明优化, LIN 的电路装置是至少一个数字收发器, 其

[0047] - 被分配给至少一个汽车分布通信系统和 / 或

[0048] - 与至少一个数字反馈控制块集成在一起, 该数字反馈控制块用于改进

[0049] - 电磁辐射性能和 / 或

[0050] - 抗电磁干扰性能。

[0051] 最后,本发明涉及使用至少一个如上所述的电路装置和 / 或至少一个如上所述的局部互连网络和 / 或如上所述的方法,用于改进局部互连网络的:

[0052] - 电磁辐射性能和 / 或

[0053] - 抗电磁干扰性能。

[0054] 具体地说,本发明可应用在包括 LIN 支持的至少一种产品中;例如,本发明可被用在多种 LIN 从属产品中,诸如在至少一种汽车系统中使用的至少一种 LIN 从属产品,例如在至少一种所谓的汽车车载网络系统中使用。

[0055] 本发明还可用在被称为 ABCD9 的新工艺中。这是具有深亚微米特征尺寸(例如约 120 纳米)的高电压(具体地说约为 100 伏特)CMOS 工艺。与 CMOS 电路的模拟部分相比,数字电路装置(即 CMOS 的数字部分)是很小的。

附图说明

[0056] 如上所述,存在多种选择来以有利方式实现及改进本发明的指教。为此可参见权利要求 1、权利要求 6 和权利要求 8 的从属权利要求;下文将参考通过示例示出的优选实施例以及附图来更详细地解释本发明的特征和优点,附图中:

[0057] 图 1 示意性地示出了一种根据本发明的、包括根据本发明的电路布置的实施例的并以根据本发明的方法来进行操作的局部互连网络的实施例;

[0058] 图 2A 示意性地示出了图 1 的局部互连网络的示意图;

[0059] 图 2B 示意性地示出了在驱动器节点的局部互连网络的数据总线中出现的信号的示意图;以及

[0060] 图 2C 示意性地示出了在接收器节点的局部互连网络的数据总线中出现的信号的示意图。

[0061] 图 1 至图 2C 中,相同的参考标号被用于相应的部分。

[0062] 标号列表

[0063] 100 电路装置,尤其是 LIN 收发器,例如诸如数字 LIN 反馈回路之类的数字 LIN 控制回路

[0064] 10LIN 300 的数据总线

[0065] 12 从第二模拟低通滤波器 LPF 2 至模数转换装置 ADC 的电路装置 100 的输入信号

[0066] 14 来自模数转换装置 ADC 的数字信号

[0067] 16 处理数字信号,尤其是启动信号,从控制装置 60 至数模转换装置 DAC

[0068] 18 从数模转换装置 DAC 至第一模拟低通滤波器 LPF1 的电路装置 100 的输出信号

[0069] 20 参考装置,尤其是波形发生器

[0070] 22 从参考装置 20 到比较装置 30 的参考信号

[0071] 30 比较装置,尤其是加法单元和 / 或多路复用单元

[0072] 32 从比较装置 30 到倒相装置 40 的误差信号

[0073] 40 倒相装置

[0074] 42 从倒相装置 40 至限制装置 50 的可选倒相信号

[0075] 50 限制装置,尤其是限幅器或者限制单元

[0076] 52 从限制装置 50 到控制装置 60 的限制信号

- [0077] 60 控制装置,尤其是计数器或计数装置
- [0078] 200LIN 300 的第一节点,尤其是主节点
- [0079] 210LIN 300 的其它节点,尤其是从节点
- [0080] 300 局部互连网络 LIN
- [0081] ADC 模数转换装置,尤其是模数转换器
- [0082] BAT 能量源,尤其是电池,提供正电源电压 VBAT
- [0083] DAC 数模转换装置,尤其是数模转换器
- [0084] DD 二极管,尤其是去耦二极管
- [0085] DMT 显性电压电平
- [0086] GND 参考终端,提供信号地或接地电势
- [0087] I_{LIN} LIN 300 的电流,尤其是数据总线 10 的电流
- [0088] LPF1 第一模拟低通滤波器,尤其是用于抑制其它时间信号 sysclk 的滤波器
- [0089] LPF2 其它或第二模拟滤波器,尤其是抗混叠滤波器
- [0090] LPF3 数字低通滤波器
- [0091] LS 信号,尤其是电流信号,例如 LIN 信号,从数据总线 10 到其它或第二模拟滤波器 LPF2
- [0092] $\min dI/dt$ 从 LIN 300 导出的电流 dI/dt 的最小值
- [0093] $\max dI/dt$ 从 LIN 300 导出的电流 dI/dt 的最大值
- [0094] R1 电阻性单元,尤其是上拉电阻
- [0095] RSV 隐性电压电平
- [0096] RxD 接收信号,尤其是从数字低通滤波器 LPF3(例如)到通信控制器的接收数据输出信号
- [0097] sampleclk 第一时间信号,尤其是预定系统时钟信号
- [0098] sysclk 其它时间信号,尤其是预定系统时钟信号
- [0099] T0 发射机输出,尤其是线路驱动器输出信号
- [0100] TxD 发射信号,尤其是例如从通信控制器到参考装置 20、倒相装置 40、以及控制装置 60 的发射数据输入信号
- [0101] VBAT 能量源 BAT 所提供的正电源电压

具体实施方式

[0102] 图 1 示出了根据本发明的能够进行自适应斜率控制的数字电路装置 100 的实施例的框图。

[0103] 数字电路装置 100 被设计用于处理来自局部互连网络 300 的数据总线 10 的模拟输入信号 12,并且用于将模拟输出信号 18 提供给数据总线 10。

[0104] LIN 的数据总线 10 与供电单元 BAT 相连(也就是与电池相连),并且接地。数据总线 10 的电流 I_{LIN} 从电池 BAT 流出经过外部上拉电阻器 R1。如果没有电流, LIN 信号 LS 等于 BAT,这被称为隐性的,并且在最大值时, LIN 信号 LS 将变成 0.65 伏特,这被称为显性的。

[0105] LIN 信号 LS 被提供给模拟低通滤波器 LPF2(即抗混叠滤波器),该滤波器 LPF2 与

LIN 300 的数据总线 10 相连。抗混叠滤波器 LPF2 产生了输入信号 12, 并且将该输入信号 12 提供给数字电路装置 100 的模数转换器 (ADC)。

[0106] 模数转换装置 ADC 还被提供有第一时间信号 `sampleclk` (即预定的采样时钟信号), 该 ADC 对经过抗混叠滤波器 LPF2 的 LIN 信号 LS 进行采样, 并且将模拟输入信号 12 转换成将被处理的数字信号 14。

[0107] 在数字电路装置 100 中, 模数转换装置 ADC 连接至:

[0108] - 用于产生接收信号 `RxD` 的数字低通滤波器 LPF3, 以及

[0109] - 比较装置 30, 例如加法器和 / 或多路复用器。

[0110] 比较装置 30 被设计用于通过比较数字信号 14 和参考信号 22 (尤其是通过确定数字信号 14 和参考信号 22 的偏差或差值) 来确定输入信号 12 的误差。

[0111] 参考信号 22 由参考装置 20 (即波形发生器) 所提供, 其中波形发生器 20 被提供有:

[0112] - 发射信号 `TxD`, 以及

[0113] - 其它时间信号 `sysclk`, 即预定系统时钟信号。

[0114] 系统时钟信号 `sysclk` 确定了数字电路装置 100 中的 (尤其是闭合回路中的) 显性极点, 并且其被选择成使得 LIN 300 的系统 (尤其是电路装置 100 的系统) 是稳定的; 这就表示, 采样时钟信号 `sampleclk` 需要高于系统时钟信号 `sysclk`。

[0115] 比较装置 30 与倒相装置 40 相连, 并且将误差信号 32 提供给倒相装置 40。为了根据发射信号 `TxD` 来对误差信号 32 进行倒相, 还将发射信号 `TxD` 提供给倒相装置 40。

[0116] 将可选倒相信号 42 从倒相装置 40 传输至限制装置 50。

[0117] 为了确定限制信号 52, 限制装置 50 还被提供有:

[0118] - 从 LIN 300 导出的电流 dI/dt 的最小值 $\min dI/dt$, 以及

[0119] - 从 LIN 300 导出的电流 dI/dt 的最大值 $\max dI/dt$ 。

[0120] 优选地选择最小电流 $\min dI/dt$, 以便在 1000 欧姆负载的情况下, 这将在 LIN 数据总线 10 (尤其是 LIN 引脚) 上给出期望的导出电压 dV/dt 。最大电流 $\max dI/dt$ 优选地耦接至 500 欧姆的负载, 于是这也将 LIN 数据总线 10 (尤其是 LIN 引脚) 上给出同样的导出电压 dV/dt 。

[0121] 将限制信号 52 从限制装置 50 发送至控制装置 60, 即用于确定差值 (`delta`) 数值 (例如用于确定限制信号 52 和系统时钟信号 `sysclk` 之差) 的计数装置。

[0122] 为了产生处理数据信号 16 (尤其是启动信号), 还将发射信号 `TxD` 和其它时钟信号 `sysclk` 提供给计数装置 60。计数装置 60 根据发射信号 `TxD` 来使处理数据信号 16 增大或减小。

[0123] 因此, 可以通过以下方式来确定处理数据信号 16:

[0124] - 用借助发射信号 `TxD` 和 / 或借助其它时钟信号 `sysclk` 而产生的数值减去限制信号 52, 或者

[0125] - 用借助发射信号 `TxD` 和 / 或借助其它时钟信号 `sysclk` 而产生的数值加上限制信号 52。

[0126] 通过处理数据信号 16 来控制数模转换装置 DAC, 特别地, 使得数模转换装置 DAC 将处理数字信号 16 转换成模拟输出信号 18。

[0127] 模拟输出信号 18 被发送至模拟低通滤波器 LPF1, 该模拟低通滤波器 LPF1 被设计用于抑制系统时钟信号 sysclk, 并且被分配给 LIN300 的数据总线 10。

[0128] 电路装置 100 (尤其是回路) 的功能实际上是用于在数字域中提供电压反馈, 但是回路校正了输出电流的 dI/dt ; 这就是说, LIN 信号 LS 的状态并没有被反馈所直接影响到。

[0129] 图 2A 示出了汽车应用中所使用的 LIN 300 的数据总线 10 的示意框图。

[0130] ISO 9141 标准导出的 LIN 物理层仅仅具有一些改进来适应诸如电磁兼容 (EMC)、静电释放之类的特定汽车要求。

[0131] LIN 总线 10 是包括连接至数据总线 10 的线路的单个主节点 200 和多个从节点 210 的构思的一部分。数据总线线路通过外部上拉电阻器 R1 (例如, 其电阻介于 500 欧姆和 1 千欧姆之间) 而连接至电池 BAT (参见附图 1)。

[0132] 外部上拉电阻器 R 1 与用于防止电流从数据总线 10 流至电磁 BAT 的去耦二极管 DD 串联, 并且上拉电阻器 R1 和去耦二极管 DD 与电容性单元 C 并联, 例如它们连接至电容量达 10 纳法的冷凝器。

[0133] 电池 BAT 提供了相对于参考终端 GND 的正电源电压 VBAT, 参考终端 GND 提供信号接地。

[0134] 上拉电阻器 R1 使数据总线 10 的线路保持为与正电源电压 VBAT 附近的相对高的电压相对应的隐性电压电平 RSV (参见图 2B、图 2C)。

[0135] 主节点 200 和从节点 210 包括图 1 的电路装置 100, 用于在发射信号 TxD 的传输期间响应于发射信号 TxD 而将 LIN 数据总线 10 的电压下拉至与接地电压电平 GND 附近的相对较低的电压相对应的显性电压电平 DMT (参见图 2B、图 2C)。

[0136] 本文中:

[0137] - 图 2B 示出了出现在发射节点或驱动器节点的数据总线 10 上的信号, 其中

[0138] -- 隐性电压电平 RSV 大约是正电源电压 VBAT 的百分之八十, 以及

[0139] -- 显性电压电平 DMT 大约是正电源电压 VBAT 的百分之二十, 以及

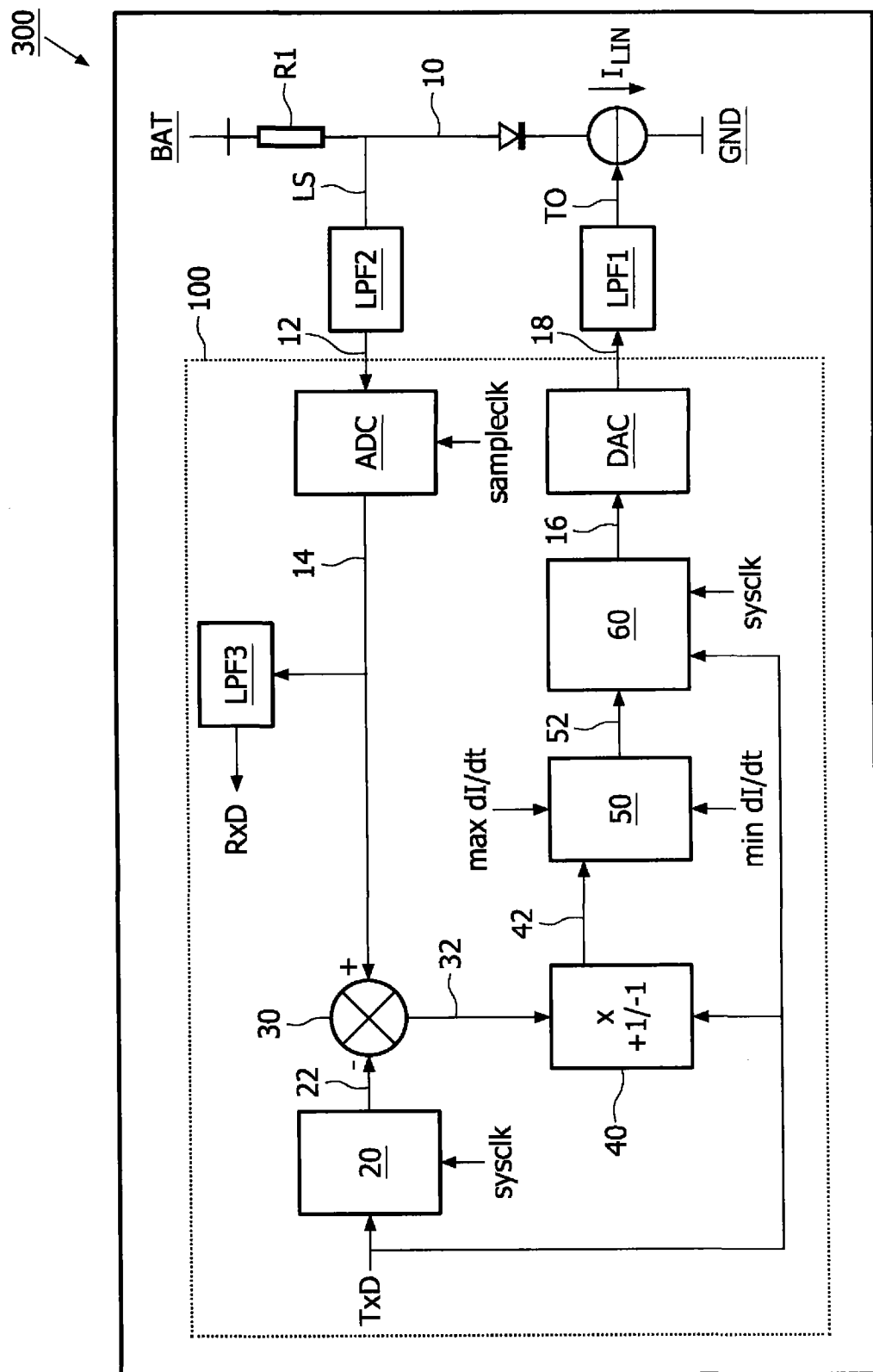
[0140] - 图 2C 示出了接收器节点的 LIN 数据总线上出现的信号, 其中

[0141] -- 隐性电压电平 RSV 大约是正电源电压 VBAT 的百分之六十, 以及

[0142] -- 显性电压电平 DMT 大约是正电源电压 VBAT 的百分之四十。

[0143] 换句话说, 隐性电压电平 RSV 和显性电压电平 DMT 之间的电压电平在出现在发射节点或驱动器节点的数据总线 10 上的情况下 (参见图 2B) 比在出现在接收器节点的 LIN 数据总线上的情况下 (参见图 2C) 差距更大。

[0144] 每个节点 200、210 还包括内置接收器 (为了清楚而未示出), 用于对从发射节点或驱动器节点接收到的接收信号 RxD 进行处理。



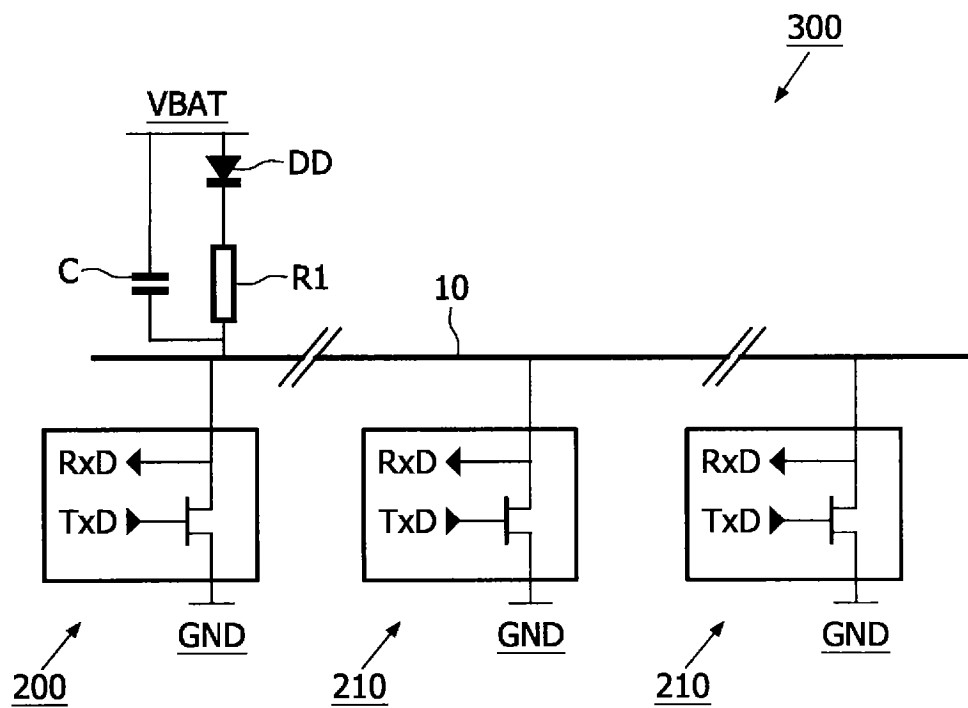


图 2A

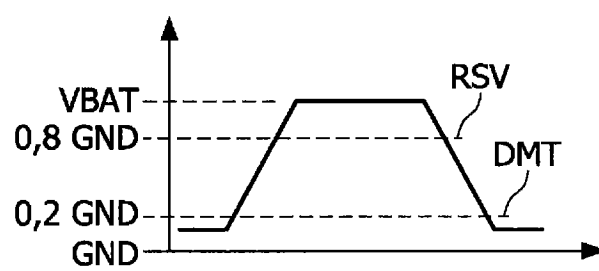


图 2B

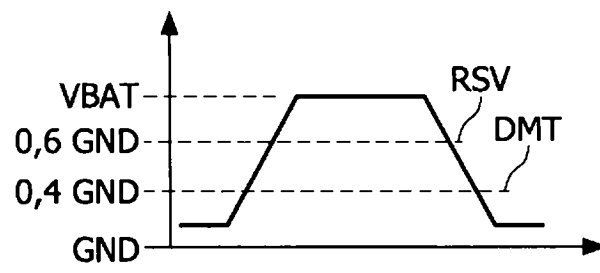


图 2C