

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】令和2年1月9日(2020.1.9)

【公開番号】特開2017-123459(P2017-123459A)

【公開日】平成29年7月13日(2017.7.13)

【年通号数】公開・登録公報2017-026

【出願番号】特願2016-240411(P2016-240411)

【国際特許分類】

H 05 K 3/46 (2006.01)

H 05 K 1/14 (2006.01)

H 01 L 23/12 (2006.01)

H 01 L 25/00 (2006.01)

【F I】

H 05 K 3/46 L

H 05 K 3/46 B

H 05 K 1/14 B

H 01 L 23/12 N

H 01 L 25/00 B

【手続補正書】

【提出日】令和1年11月18日(2019.11.18)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

貫通ホールが形成されたコア部材と、

前記貫通ホールに配置されたサブ回路基板と、

前記コア部材及び前記サブ回路基板上に積層された第1絶縁層と、

前記第1絶縁層上に配置された外側回路層と、

を含み、

前記外側回路層は、第1ピッチを有し、厚さ方向に前記コア部材と重なるように配置された第1回路パターンと、第2ピッチを有し、厚さ方向に前記サブ回路基板と重なるように配置された第2回路パターンとを含み、

前記第1ピッチは前記第2ピッチよりも大きいプリント回路基板。

【請求項2】

前記第1及び第2回路パターンは互いに同一のレベルに配置された請求項1に記載のプリント回路基板。

【請求項3】

前記サブ回路基板は、内側回路層と第2絶縁層とを含む請求項1または請求項2に記載のプリント回路基板。

【請求項4】

前記貫通ホールの内壁と前記サブ回路基板との間に配置された絶縁材をさらに含み、

前記絶縁材は、前記第2絶縁層とは異なる材質からなる請求項3に記載のプリント回路基板。

【請求項5】

前記絶縁材は、前記第1絶縁層の絶縁物質の一部が充填されて形成された請求項4に記

載のプリント回路基板。

【請求項 6】

前記第1絶縁層は、纖維補強材をさらに含む請求項1から請求項5のいずれか1項に記載のプリント回路基板。

【請求項 7】

前記サブ回路基板は、コアレス構造を有する請求項1から請求項6のいずれか1項に記載のプリント回路基板。

【請求項 8】

前記サブ回路基板は、纖維補強材を備えた補強層をさらに含む請求項1から請求項7のいずれか1項に記載のプリント回路基板。

【請求項 9】

前記サブ回路基板は、高密度回路を含む内側回路層を含み、

前記外側回路層は、前記高密度回路よりも密度の低い低密度回路を含む請求項1から請求項8のいずれか1項に記載のプリント回路基板。

【請求項 10】

前記高密度回路は、互いに対称に積層されたスタックビア(stack via)を含む請求項9に記載のプリント回路基板。

【請求項 11】

前記低密度回路と前記高密度回路とを接続させるビアまたはソルダーバンプをさらに含む請求項9または請求項10に記載のプリント回路基板。

【請求項 12】

前記高密度回路における回路層の間隔は、前記低密度回路における回路層の間隔よりも狭い請求項9から請求項11のいずれか1項に記載のプリント回路基板。

【請求項 13】

前記高密度回路の幅は、前記低密度回路の幅よりも狭い請求項9から請求項12のいずれか1項に記載のプリント回路基板。

【請求項 14】

前記高密度回路に電気的に接続された電子素子をさらに含む請求項9から請求項13のいずれか1項に記載のプリント回路基板。

【請求項 15】

前記第1絶縁層上に配置され、前記低密度回路の一部を露出させる開口を有するソルダーレジスト層と、

前記ソルダーレジスト層上に配置され、前記露出した低密度回路の一部と接続されたダイとをさらに含み、

前記ダイは、前記低密度回路を介して前記高密度回路と電気的に接続された請求項9から請求項14のいずれか1項に記載のプリント回路基板。

【請求項 16】

前記第1絶縁層は、前記コア部材の両面、及び前記サブ回路基板の両面上に積層された請求項9から請求項15のいずれか1項に記載のプリント回路基板。

【請求項 17】

第1回路を含む第1回路基板と、

前記第1回路基板に内蔵され、前記第1回路と電気的に接続された第2回路を含む第2回路基板とを含み、

前記第2回路の回路パターンの密度は、前記第1回路の回路パターンの密度よりも大きく、

前記第1回路は、第1ピッチを有する第1回路パターンと、第2ピッチを有する第2回路パターンとを含み、

前記第2回路パターンは、厚さ方向に前記第2回路基板と重なるように前記第1回路パターンの間に配置され、

前記第1ピッチは前記第2ピッチよりも大きいプリント回路基板。

【請求項 1 8】

前記第1及び第2回路パターンは互いに同一のレベルに配置された請求項17に記載の
プリント回路基板。