(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2025-0104002
(43) 공개일자 2025년07월08일

(51) 국제특허분류(Int. Cl.)
H01M 4/36 (2006.01) *C01B 32/21* (2017.01)
C01B 33/021 (2006.01) *H01M 10/0585* (2010.01)
H01M 4/02 (2006.01) *H01M 4/587* (2010.01)
(52) CPC특허분류
H01M 4/366 (2022.01)
C01B 32/21 (2021.01)
(21) 출원번호 10-2023-0195923
(22) 출원일자 2023년12월29일
심사청구일자 없음

(71) 출원인
현대자동차주식회사
서울특별시 서초구 헌릉로 12 (양재동)
기아 주식회사
서울특별시 서초구 헌릉로 12 (양재동)
국립부경대학교 산학협력단
부산광역시 남구 용소로 45, 부경대학교내 (대연동)
(72) 발명자
이윤광
경기도 수원시 영통구 법조로 25, B동 4001호 (하동)
김윤성
서울특별시 마포구 큰우물로 28, 103동 404호 (용강동, 래미안아파트)
(뒷면에 계속)
(74) 대리인
한라특허법인(유한)

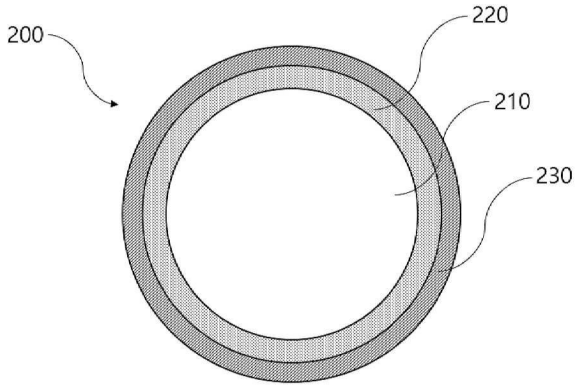
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 **이중층을 포함하는 복합 음극 활물질 및 이의 제조방법**

(57) 요 약

본 발명은 이중층을 포함하는 복합 음극 활물질 및 이의 제조방법에 관한 것이다. 구체적으로, 탄소계 입자의 표면에 에너지 밀도가 높은 코팅층을 피복하되, 탄소계 입자와 코팅층 사이에 버퍼층을 형성함으로써, 상기 음극 활물질을 포함하는 전고체 전지의 충방전 효율을 개선할 수 있다

대 표 도 - 도2



(52) CPC특허분류
C01B 33/021 (2013.01)
H01M 10/0585 (2013.01)
H01M 4/587 (2013.01)
H01M 2004/027 (2013.01)
Y02E 60/10 (2020.08)

(72) 발명자
임가현
경기도 화성시 남양읍 시청로102번길 11, 206동 904호
이규준
서울특별시 강북구 솔샘로 174, 136동 603호 (미아동, SK북한산시티아파트)
민홍석
경기도 용인시 수지구 성복1로 107, 504동 101호(성복동, 성남마을벽산쳴시빌2차아파트)
이소영
경기도 수원시 영통구 영통로290번길 26, 844동 1901호 (영통동, 벽적골주공 휴먼시아8단지)
채수종
부산광역시 해운대구 세실로 174, 102동 1802호 (좌동, 삼성아파트)
고민성
부산광역시 해운대구 달맞이길 30, B동 5601호 (중동, 엘시티)
김재원
경상남도 양산시 대운로 145, 101동 1602호 (명동, 명동 삼한 사랑채 아파트)
이진수
부산광역시 사상구 대동로64번길 25, 103동 603호 (학장동, 금강아파트)

명 세 서

청구범위

청구항 1

탄소계 입자를 포함하는 코어부;

상기 코어부의 표면 중 적어도 일부를 피복하며, 탄화물을 포함하는 버퍼층; 및

상기 버퍼층의 표면 중 적어도 일부를 피복하며, 리튬 친화성 물질을 포함하는 코팅층;을 포함하는,

음극 활물질.

청구항 2

제1항에 있어서,

상기 탄소계 입자는 천연흑연, 인조흑연 및 이들의 조합으로 이루어진 군으로부터 선택된 적어도 어느 하나를 포함하는,

음극 활물질.

청구항 3

제1항에 있어서,

상기 탄화물은 SiC_x ($0<x\leq1$)를 포함하는,

음극 활물질.

청구항 4

제1항에 있어서,

상기 버퍼층의 두께는 1 nm 내지 20nm 인,

음극 활물질.

청구항 5

제1항에 있어서,

상기 리튬 친화성 물질은,

리튬과 합금을 형성할 수 있는 금속 또는 준금속이며,

상기 리튬과 합금을 형성할 수 있는 금속 또는 준금속은 규소(Si), 금(Au), 백금(Pt), 팔라듐(Pd), 은(Ag), 알루미늄(Al), 비스무스(Bi), 주석(Sn), 아연(Zn) 및 이들의 조합으로 이루어진 군으로부터 선택된 적어도 하나를 포함하는,

음극 활물질.

청구항 6

제1항에 있어서,

상기 리튬 친화성 물질은 비정질 규소(Si)를 포함하는,

음극 활물질.

청구항 7

제1항에 있어서,

상기 리튬 친화성 물질의 결정자 크기(crystalline size)는 2nm 내지 11nm인,

음극 활물질.

청구항 8

제1항에 있어서,

상기 코팅층의 두께는 10nm 내지 300nm인,

음극 활물질.

청구항 9

제1항에 있어서,

상기 코팅층의 두께의 최대값(d_{max})과 최소값(d_{min})의 차이($d_{max}-d_{min}$)는,

5 nm 이하인,

음극 활물질.

청구항 10

제1항에 있어서,

상기 코팅층의 함량은 상기 음극 활물질의 총 중량을 기준으로 하여 10wt% 내지 60wt% 인,

음극 활물질.

청구항 11

음극 집전체;

제1항에 따른 음극 활물질을 포함하며, 상기 음극 집전체 상에 위치하는 음극 활물질층;

고체전해질을 포함하며, 상기 음극 활물질층 상에 위치하는, 고체전해질층;

양극 활물질을 포함하며, 상기 고체전해질층 상에 위치하는 양극 활물질층; 및

상기 양극 활물질층 상에 위치하는 양극 집전체;를 포함하는,

전고체 전지.

청구항 12

제11항에 있어서,

상기 전고체 전지에 대한 화성공정(formation)을 수행하고, 이를 x축이 용량(mAh/g)이고, y축이 전압(V)인 그래프로 나타낼 때,

상기 전고체 전지의 잔존 용량(SoC)이 24% 내지 44%인 구간에서 평탄 구간을 나타내지 않는,

전고체 전지.

청구항 13

제11항에 있어서,

상기 전고체 전지에 대한 화성공정(formation)을 수행하고, 이를 x축이 용량(mAh/g)이고, y축이 전압(V)인 그래프로 나타낼 때,

상기 전고체 전지의 잔존 용량(SoC)이 24% 내지 44%인 구간에서 상기 그래프의 기울기는 0.8 초과 및 1.7 이하인,

전고체 전지.

청구항 14

탄소계 입자, 탄화물의 전구체 및 리튬 친화성 물질의 전구체를 준비하는 단계;

상기 탄소계 입자를 포함하는 코어부의 표면 중 적어도 일부를 피복하도록 마련된 버퍼층을 형성하는 단계; 및

상기 버퍼층의 표면 중 적어도 일부를 피복하도록 마련된 코팅층을 형성하는 단계;를 포함하고,

상기 버퍼층은 상기 탄화물의 전구체로부터 유래된 탄화물을 포함하고,

상기 코팅층은 상기 리튬 친화성 물질의 전구체로부터 유래된 리튬 친화성 물질을 포함하는,

음극 활물질의 제조방법.

청구항 15

제14항에 있어서,

상기 버퍼층을 형성하는 단계 및 상기 코팅층을 형성하는 단계는,

화학 기상 증착법(Chemical Vapor Deposition, CVD)을 사용하여 수행되는,

음극 활물질의 제조방법.

청구항 16

제14항에 있어서,

상기 탄화물은 SiC_x ($0<x\leq1$)를 포함하는,

음극 활물질의 제조방법.

청구항 17

제14항에 있어서,

상기 탄화물의 전구체는 실란(Silane)가스 및 탄화수소 가스를 포함하는,

음극 활물질의 제조방법.

청구항 18

제15항에 있어서,

상기 리튬 친화성 물질은 비정질 규소(Si)를 포함하는,

음극 활물질의 제조방법.

청구항 19

제14항에 있어서,

상기 리튬 친화성 물질의 전구체는 SiH_4, Si_2H_6, Si_3H_8, $SiCl_4$, $SiHCl_3$, Si_2Cl_6, SiH_2Cl_2, SiH_3Cl 및 이들의 조합으로 이루어진 군으로부터 선택된 적어도 하나를 포함하는,

음극 활물질의 제조방법.

청구항 20

제15항에 있어서,

화학 기상 증착법을 사용하여 상기 코팅층을 형성하는 단계는 475℃ 이하의 온도에서 수행되는,

음극 활물질의 제조방법.

발명의 설명

기 술 분 야

[0001] 본 발명은 이중층을 포함하는 복합 음극 활물질 및 이의 제조방법에 관한 것이다. 구체적으로, 탄소계 입자의 표면에 에너지 밀도가 높은 코팅층을 피복하되, 탄소계 입자와 코팅층 사이에 버퍼층을 형성함으로써, 상기 음극 활물질을 포함하는 전고체 전지의 충방전 효율을 개선할 수 있다.

배 경 기 술

[0002] 전지는 양극과 음극에 전기 화학 반응이 가능한 물을 사용함으로써 전력을 저장하는 것이다. 이러한 전지 중 대표적인 예로는 양극 및 음극에서 리튬 이온이 삽입/탈리될 때의 화학전위(chemical potential)의 차이에 의하여 전기 에너지를 저장하는 리튬 이차전지가 있다.

[0003] 상기 리튬 이차전지는 리튬 이온의 가역적인 삽입/탈리가 가능한 물질을 양극과 음극 활물질로 사용하고, 상기 양극과 음극 사이에 유기 전해액, 폴리머 전해액 또는 고체 전해질을 충전시켜 제조한다.

[0004] 대부분의 상용화된 리튬 이차전지의 음극 활물질은 흑연(graphite)이지만, 흑연의 낮은 이론 용량(372 mAh/g)으로 인해 고에너지 밀도의 리튬 이차전지를 구현하는데 한계가 존재한다. 이러한 흑연의 대체제로 높은 이론 용량을 가지는 규소(3,579 mAh/g), 리튬 메탈(3,682 mAh/g) 등이 주목받고 있으나, 상기 규소는 전지의 충방전시 300%에 달하는 부피 변화율을 가지므로 단독으로 사용하기 보다는 흑연과 조합하여 사용하는 방안이 제시된다.

[0005] 관련하여, 화학 기상 증착법(Chemical Vapor Deposition, CVD)등의 방법을 사용하여 흑연의 표면에 규소를 코팅함으로써 복합 음극 활물질을 제조하는 방법이 알려져있으나, 이 경우 흑연과 규소의 접착성이 떨어져 충방전시에 쉽게 탈리가 발생할 수 있다. 이와 같이 흑연과 규소 간의 탈리가 발생하면 전지 성능의 열화가 발생하여 초기 충방전 효율이 저하되는 문제가 있다.

발명의 내용

해결하려는 과제

[0006] 본 발명은 상술한 문제를 해결하기 위한 것으로서, 전지의 초기 충방전 효율을 높일 수 있는 음극 활물질을 제공하고자 한다.

[0007] 구체적으로, 흑연과 같은 탄소재의 표면에 규소와 같은 리튬 친화성 물질을 코팅함에 있어서 이들 간의 접착성을 높인 음극 활물질을 제공하고자 한다.

[0008] 또한, 화학 기상 증착법을 사용하여 상기 탄소재의 표면에 상기 리튬 친화성 물질을 직접적으로 코팅하는 경우 불균일한 코팅층이 형성되는 문제를 해결하고자 한다.

[0009] 특히, 리튬 친화성 물질의 일 예인 규소는 비정질에서 결정질로 그 구조가 변화할 때 큰 부피 팽창을 동반하므로, 충전 과정에서 상기 규소의 결정화를 억제할 수 있는 음극 활물질을 제공하고자 한다.

[0010] 본 발명의 목적은 이상에서 언급한 목적으로 제한되지 않는다. 본 발명의 목적은 이하의 설명으로 보다 분명해질 것이며, 특허청구범위에 기재된 수단 및 그 조합으로 실현될 것이다.

과제의 해결 수단

[0011] 본 발명의 일 측면에 따르면, 탄소계 입자를 포함하는 코어부, 상기 코어부의 표면 중 적어도 일부를 피복하며, 탄화물을 포함하는 버퍼층 및 상기 버퍼층의 표면 중 적어도 일부를 피복하며, 리튬 친화성 물질을 포함하는 코팅층을 포함하는 음극 활물질이 제공된다.

[0012] 일 실시예에 있어서, 상기 탄소계 입자는 천연흑연, 인조흑연 및 이들의 조합으로 이루어진 군으로부터 선택된 적어도 어느 하나를 포함할 수 있다.

[0013] 일 실시예에 있어서, 상기 탄화물은 SiC_x ($0<x\leq1$)를 포함할 수 있다.

[0014] 일 실시예에 있어서, 상기 버퍼층의 두께는 1 nm 내지 20 nm 일 수 있다.

[0015] 일 실시예에 있어서, 상기 리튬 친화성 물질은 리튬과 합금을 형성할 수 있는 금속 또는 준금속이며, 상기 리튬

과 합금을 형성할 수 있는 금속 또는 준금속은 규소(Si), 금(Au), 백금(Pt), 팔라듐(Pd), 은(Ag), 알루미늄(Al), 마그네슘(Mg), 비스무스(Bi), 주석(Sn), 아연(Zn) 및 이들의 조합으로 이루어진 군으로부터 선택된 적어도 하나를 포함할 수 있다.

[0016] 바람직하게는, 상기 리튬 친화성 물질은 비정질 규소(Si)를 포함할 수 있다.

[0017] 일 실시예에 있어서, 상기 리튬 친화성 물질의 결정자 크기(crystalline size)는 2nm 내지 11nm 일 수 있다.

[0018] 일 실시예에 있어서, 상기 코팅층의 두께는 10nm 내지 300nm일 수 있다.

[0019] 일 실시예에 있어서, 상기 코팅층의 두께의 최대값(d_{max})과 최소값(d_{min})의 차이($d_{max}-d_{min}$)는 5 nm 이하일 수 있다.

[0020] 일 실시예에 있어서, 상기 코팅층의 함량은 상기 음극 활물질의 총 중량을 기준으로 하여 10wt% 내지 60wt% 일 수 있다.

[0021] 일 실시예에 있어서, 음극 집전체, 상기 음극 활물질을 포함하고 상기 음극 집전체 상에 위치하는 음극 활물질층, 고체전해질을 포함하며 상기 음극 활물질층 상에 위치하는 고체전해질층, 양극 활물질을 포함하며 상기 고체전해질층 상에 위치하는 양극 활물질층 및 상기 양극 활물질층 상에 위치하는 양극 집전체를 포함하는 전고체 전지가 제공될 수 있다.

[0022] 일 실시예에 있어서, 상기 전고체 전지에 대한 화성공정(formation)을 수행하고 이를 x축이 용량(mAh/g)이고, y축이 전압(V)인 그래프로 나타낼 때, 상기 전고체 전지의 잔존 용량(SoC)이 24% 내지 44%인 구간에서 평탄 구간을 나타내지 않을 수 있다.

[0023] 또한, 상기 그래프에서 그 기울기는 0.8 초과 및 1.7 이하일 수 있다.

[0024] 본 발명의 다른 측면에 따르면, 탄소계 입자, 탄화물의 전구체 및 리튬 친화성 물질의 전구체를 준비하는 단계, 상기 탄소계 입자를 포함하는 코어부의 표면 중 적어도 일부를 피복하도록 마련된 버퍼층을 형성하는 단계 및 상기 버퍼층의 표면 중 적어도 일부를 피복하도록 마련된 코팅층을 형성하는 단계를 포함하고, 상기 버퍼층은 상기 탄화물의 전구체로부터 유래된 탄화물을 포함하고, 상기 코팅층은 상기 리튬 친화성 물질의 전구체로부터 유래된 리튬 친화성 물질을 포함하는 음극 활물질의 제조방법이 제공될 수 있다.

[0025] 일 실시예에 있어서, 상기 버퍼층을 형성하는 단계 및 상기 코팅층을 형성하는 단계는, 화학 기상 증착법(Chemical Vapor Deposition, CVD)을 사용하여 수행될 수 있다.

[0026] 이 때, 상기 탄화물은 SiC_x ($0<x\leq1$)를 포함할 수 있다.

[0027] 일 실시예에 있어서, 상기 탄화물의 전구체는 실란(Silane)가스 및 탄화수소 가스를 포함할 수 있다.

[0028] 일 실시예에 있어서, 상기 리튬 친화성 물질은 비정질 규소(Si)를 포함할 수 있다.

[0029] 또한, 상기 리튬 친화성 물질의 전구체는 SiH_4, Si_2H_6, Si_3H_8, $SiCl_4$, $SiHCl_3$, Si_2Cl_6, SiH_2Cl_2, SiH_3Cl 및 이들의 조합으로 이루어진 군으로부터 선택된 적어도 하나를 포함할 수 있다.

[0030] 한편, 화학 기상 증착법을 사용하여 상기 코팅층을 형성하는 단계는 700℃ 이하의 온도에서 수행될 수 있다.

발명의 효과

[0031] 본 발명에 따르면, 탄소계 입자를 포함하는 코어부에 탄화물을 포함하는 버퍼층 및 리튬 친화성 물질을 포함하는 코팅층을 순서대로 피복함에 따라, 상기 코어부와 상기 코팅층 간의 접착성을 향상시킬 수 있다.

[0032] 또한, 상기 리튬 친화성 물질을 상기 탄소계 입자에 직접 피복하는 것이 아닌, 상기 버퍼층 상에 리튬 친화성 물질을 피복함에 따라 균일한 코팅층을 얻을 수 있다.

[0033] 아울러, 상기 코팅층을 700℃ 이하의 상대적으로 낮은 온도에서 성장시킴에 따라, 결정질 실리콘의 성장을 억제하고 음극 활물질층의 부피팽창을 감소시킬 수 있다.

[0034] 본 발명의 효과는 이상에서 언급한 효과로 한정되지 않는다. 본 발명의 효과는 이하의 설명에서 추론 가능한 모든 효과를 포함하는 것으로 이해되어야 할 것이다.

도면의 간단한 설명

[0035] 도 1은 전고체 전지의 일반적인 구성을 도시한 것이다.

도 2는 본 발명에 따른 음극 활물질의 구조를 도시한 것이다.

도 3은 본 발명에 따른 음극 활물질의 표면 부분의 구조를 확대하여 도시한 것이다.

도 4는 제조예 1에 대한 XRD(X-ray diffraction) 분석 결과를 도시한 것이다.

도 5는 비교제조예 1에 대한 XRD(X-ray diffraction) 분석 결과를 도시한 것이다.

도 6은 제조예 1에 대한 XPS(X-ray Photoelectron Spectrometer) 분석 결과를 도시한 것이다.

도 7은 비교제조예 1에 대한 XPS(X-ray Photoelectron Spectrometer) 분석 결과를 도시한 것이다.

도 8a는 제조예 1에 대해 EDS(Energy Dispersive X-ray spectroscopy)를 사용하여 촬영한 후 탄소(C) 원소를 나타낸 것이다.

도 8b는 제조예 1에 대해 EDS(Energy Dispersive X-ray spectroscopy)를 사용하여 촬영한 후 탄소(C) 원소 및 규소(Si) 원소를 나타낸 것이다.

도 9a는 비교제조예 1에 대해 EDS(Energy Dispersive X-ray spectroscopy)를 사용하여 촬영한 후 탄소(C) 원소를 나타낸 것이다.

도 9b는 비교제조예 1에 대해 EDS(Energy Dispersive X-ray spectroscopy)를 사용하여 촬영한 후 탄소(C) 원소 및 규소(Si) 원소를 나타낸 것이다.

도 10a는 비교제조예 2에 대해 EDS(Energy Dispersive X-ray spectroscopy)를 사용하여 촬영한 후 탄소(C) 원소를 나타낸 것이다.

도 10b는 비교제조예 2에 대해 EDS(Energy Dispersive X-ray spectroscopy)를 사용하여 촬영한 후 탄소(C) 원소 및 규소(Si) 원소를 나타낸 것이다.

도 11은 실시예 1 및 비교예 1에 대한 충방전 그래프를 도시한 것이다.

도 12는 도 11에 따른 충방전 그래프 중 일부를 확대하여 도시한 것이다.

도 13은 다양한 실시예에 대한 충방전 그래프를 도시한 것이다.

도 14는 다양한 비교예에 대한 충방전 그래프를 도시한 것이다.

발명을 실시하기 위한 구체적인 내용

[0036] 이상의 본 발명의 목적들, 다른 목적들, 특징들 및 이점들은 첨부된 도면과 관련된 이하의 바람직한 실시예들을 통해서 쉽게 이해될 것이다. 그러나 본 발명은 여기서 설명되는 실시예들에 한정되지 않고 다른 형태로 구체화될 수도 있다. 오히려, 여기서 소개되는 실시예들은 개시된 내용이 철저하고 완전해질 수 있도록 그리고 통상의 기술자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 제공되는 것이다.

[0037] 각 도면을 설명하면서 유사한 참조부호를 유사한 구성요소에 대해 사용하였다. 첨부된 도면에 있어서, 구조물들의 치수는 본 발명의 명확성을 위하여 실제보다 확대하여 도시한 것이다. 제1, 제2 등의 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되어서는 안 된다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다. 예를 들어, 본 발명의 권리 범위를 벗어나지 않으면서 제1 구성요소는 제2 구성요소로 명명될 수 있고, 유사하게 제2 구성요소도 제1 구성요소로 명명될 수 있다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다.

[0038] 본 명세서에서, "포함하다" 또는 "가지다" 등의 용어는 명세서 상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다. 또한, 층, 막, 영역, 판 등의 부분이 다른 부분 "상에" 있다고 할 경우, 이는 다른 부분 "바로 위에" 있는 경우뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 층, 막, 영역, 판 등의 부분이 다른 부분 "하부에" 있다고 할 경우, 이는 다른 부분 "바로 아래에" 있는 경우뿐만 아니라 그 중간에 또

다른 부분이 있는 경우도 포함한다.

[0039] 달리 명시되지 않는 한, 본 명세서에서 사용된 성분, 반응 조건, 폴리머 조성물 및 배합물의 양을 표현하는 모든 숫자, 값 및/또는 표현은, 이러한 숫자들이 본질적으로 다른 것들 중에서 이러한 값을 얻는 데 발생하는 측정의 다양한 불확실성이 반영된 근사치들이므로, 모든 경우 "약"이라는 용어에 의해 수식되는 것으로 이해되어야 한다. 또한, 본 기재에서 수치범위가 개시되는 경우, 이러한 범위는 연속적이며, 달리 지적되지 않는 한 이러한 범위의 최소값으로부터 최대값이 포함된 상기 최대값까지의 모든 값을 포함한다. 더 나아가, 이러한 범위가 정수를 지칭하는 경우, 달리 지적되지 않는 한 최소값으로부터 최대값이 포함된 상기 최대값까지를 포함하는 모든 정수가 포함된다.

[0040] 본 명세서에 있어서, 범위가 변수에 대해 기재되는 경우, 상기 변수는 상기 범위의 기재된 종료점들을 포함하는 기재된 범위 내의 모든 값들을 포함하는 것으로 이해될 것이다. 예를 들면, "5 내지 10"의 범위는 5, 6, 7, 8, 9, 및 10의 값들뿐만 아니라 6 내지 10, 7 내지 10, 6 내지 9, 7 내지 9 등의 임의의 하위 범위를 포함하고, 5.5, 6.5, 7.5, 5.5 내지 8.5 및 6.5 내지 9 등과 같은 기재된 범위의 범주에 타당한 정수들 사이의 임의의 값도 포함하는 것으로 이해될 것이다. 또한 예를 들면, "10% 내지 30%"의 범위는 10%, 11%, 12%, 13% 등의 값들과 30%까지를 포함하는 모든 정수들뿐만 아니라 10% 내지 15%, 12% 내지 18%, 20% 내지 30% 등의 임의의 하위 범위를 포함하고, 10.5%, 15.5%, 25.5% 등과 같이 기재된 범위의 범주 내의 타당한 정수들 사이의 임의의 값도 포함하는 것으로 이해될 것이다.

[0042] 도 1은 본 발명에 따른 전고체 전지의 구조를 개략적으로 도시한 것이다. 도 1을 참조하면 상기 전고체 전지는 음극 집전체(10), 본 발명에 따른 음극 활물질을 포함하고 상기 음극 집전체(10) 상에 위치하는 음극 활물질층(20), 고체전해질을 포함하며 상기 음극 활물질층(20) 상에 위치하는 고체전해질층(30), 양극 활물질을 포함하며 상기 고체전해질층(30) 상에 위치하는 양극 활물질층(40) 및 상기 양극 활물질층(40) 상에 위치하는 양극 집전체(50)를 포함할 수 있다.

[0043] 상기 음극 집전체(10)는 충방전 중에 상기 음극 활물질로 전자를 전달하거나 상기 음극 활물질로부터 전자를 전달받는 구성으로서 상기 음극 집전체(10)는 전기 전도성이 있는 판상의 기재일 수 있다. 구체적으로, 상기 음극 집전체(10)는 시트, 박막 또는 호일의 형태를 갖는 것일 수 있다.

[0044] 상기 음극 집전체(10)는 리튬과 반응하지 않는 소재를 포함할 수 있다. 구체적으로 상기 음극 집전체(10)는 니켈(Ni), 구리(Cu), 스테인레스 스틸(Stainless steel) 및 이들의 조합으로 이루어진 군으로부터 선택된 적어도 하나를 포함할 수 있다.

[0045] 상기 음극 집전체(10)의 두께는 특별히 제한되지 않고, 예를 들어 1㎛ 내지 500㎛ 일 수 있다.

[0046] 상기 고체전해질층(30)은 상기 양극 활물질층(40)과 상기 음극 활물질층(20) 사이에 위치하는 것으로서 리튬이온 전도성이 있는 고체전해질을 포함할 수 있다.

[0047] 상기 고체전해질은 산화물계 고체전해질, 황화물계 고체전해질 등을 포함할 수 있다. 리튬이온 전도성이 높은 황화물계 고체전해질을 사용하는 것이 바람직할 수 있다. 상기 황화물계 고체전해질은 특별히 제한되지 않으나, Li_2S-P_2S_5, Li_2S-P_2S_5-LiI, Li_2S-P_2S_5-LiCl, Li_2S-P_2S_5-LiBr, Li_2S-P_2S_5-Li_2O, Li_2S-P_2S_5-Li_2O-LiI, Li_2S-SiS_2, Li_2S-SiS_2-LiI, Li_2S-SiS_2-LiBr, Li_2S-SiS_2-LiCl, Li_2S-SiS_2-B_2S_3-LiI, Li_2S-SiS2-P_2S_5-LiI, Li_2S-B_2S_3, Li_2S-P_2S_5-ZmSn (단, m, n는 양의 수, Z는 Ge, Zn, Ga 중 하나), Li_2S-GeS_2, Li_2S-SiS_2-Li_3PO_4, Li_2S-SiS_2-Li_xMO_y (단, x, y는 양의 수, M은 P, Si, Ge, B, Al, Ga, In 중 하나), $Li_{10}GeP_2S_{12}$ 등을 포함할 수 있다.

[0048] 상기 산화물계 고체전해질은 페로브스카이트(perovskite)형 LLTO($Li_{3x}La_{2/3-x}TiO_3$), 인산염(phosphate)계의 나시콘(NASICON)형 LATP($Li_{1+x}Al_xTi_{2-x}(PO_4)_3$) 등을 포함할 수 있다.

[0049] 상기 양극 활물질층(40)은 양극 활물질, 고체전해질, 도전재, 바인더 등을 포함할 수 있다. 상기 양극 활물질은 리튬이온을 흡장 및 방출할 수 있는 것으로서, $LiCoO_2$, $LiMnO_2$, $LiNiO_2$, $LiVO_2$, $Li_{1+x}Ni_{1/3}Co_{1/3}Mn_{1/3}O_2$ 등의 암염층형 활물질, $LiMn_2O_4$, $Li(Ni_{0.5}Mn_{1.5})O_4$ 등의 스피넬형 활물질, $LiNiVO_4$, $LiCoVO_4$ 등의 역스피넬형 활물질, $LiFePO_4$, $LiMnPO_4$, $LiCoPO_4$, $LiNiPO_4$ 등의 올리빈형 활물질, Li_2FeSiO_4, Li_2MnSiO_4 등의 규소 함유 활물질, $LiNi_{0.8}Co_{(0.2-}$

$_{x)}Al_xO_2$(0<x<0.2)과 같이 천이 금속의 일부를 이종 금속으로 치환한 암염층형 활물질, $Li_{1+x}Mn_{2-x-y}M_yO_4$(M은 Al, Mg, Co, Fe, Ni, Zn 중 적어도 일종이며 0<x+y<2)와 같이 천이 금속의 일부를 이종 금속으로 치환한 스피넬형 활물질, $Li_4Ti_5O_{12}$의 티탄산 리튬 등을 포함할 수 있다. 또한, 상기 양극 활물질은 그 표면에 리튬 금속 산화물이 코팅된 것일 수 있다.

[0050] 상기 도전재는 상기 양극 활물질층(40)에 전기 전도성을 부여하는 구성으로서, 예를 들어, 카본블랙(Carbon black), 전도성 흑연(Conducting graphite), 에틸렌 블랙(Ethylene black), 카본 섬유 (Carbon Fiber), 그래핀(Graphene) 등을 포함할 수 있다.

[0051] 상기 바인더는 상기 양극 활물질층(40)에 포함되는 각 구성을 물리적으로 결착하는 구성으로서, 예를 들어, 부타디엔 고무(Butadiene rubber), 니트릴 부타디엔 고무(Nitrile butadiene rubber), 수소화된 니트릴 부타디엔 고무(Hydrogenated nitrile butadiene rubber), 폴리비닐리덴 플루오라이드(Polyvinylidene fluoride, PVDF), 폴리테트라플루오로에틸렌(Polytetrafluoroethylene, PTFE), 카복시메틸 셀룰로오스(Carboxymethyl cellulose, CMC) 등을 포함할 수 있다.

[0052] 상기 양극 활물질층(40)에 포함되는 고체전해질은 상기 양극 활물질층(40)의 리튬이온 전도성을 높이기 위한 것으로서, 상기 고체전해질층(30)의 고체전해질과 실질적으로 동일하므로 구체적인 설명은 생략하기로 한다. 이때, 실질적으로 동일하다는 것은 사용 가능한 고체전해질의 종류가 동일하다는 것이며, 반드시 같은 고체전해질을 사용하여야 한다는 것을 의미하는 것은 아니다.

[0053] 상기 양극 집전체(50)는 전기 전도성이 있는 판상의 기재를 포함할 수 있다. 상기 양극 집전체(50)는 알루미늄 박판(Aluminium foil)을 포함할 수 있다. 상기 양극 집전체(50)의 두께는 특별히 제한되지 않고, 예를 들어 1㎛ 내지 500㎛일 수 있다.

[0054] 상기 음극 활물질층(20)은 음극 활물질을 포함하며, 고체전해질, 바인더, 도전재 등을 더 포함할 수 있다. 이때, 상기 음극 활물질층(20)에 포함되는 고체전해질, 바인더 및 도전재는 상기 고체전해질층(30)에 포함되는 고체전해질, 상기 양극 활물질층(40)에 포함되는 바인더 및 도전재와 실질적으로 동일하므로 구체적인 설명은 생략하기로 한다. 실질적으로 동일하다는 것은 사용 가능한 고체전해질, 바인더 및 도전재의 종류가 동일하다는 것이며, 반드시 같은 고체전해질, 바인더 및 도전재를 사용하여야 한다는 것을 의미하지 않는다.

[0055] 이하에서는 상기 음극 활물질에 대해 보다 구체적으로 설명하기로 한다.

[0057] 음극 활물질

[0058] 도 2는 본 발명에 따른 음극 활물질(200)의 구조를 도시한 것이다. 도 2를 참조하면 본 발명에 따른 음극 활물질(200)은 탄소계 입자를 포함하는 코어부(210), 상기 코어부(210)의 표면 중 적어도 일부를 피복하며 탄화물을 포함하는 버퍼층(220) 및 상기 버퍼층(220)의 표면 중 적어도 일부를 피복하며 리튬 친화성 물질을 포함하는 코팅층(230)을 포함할 수 있다. 즉, 본 발명에 따른 음극 활물질(200)은 도 2에서와 같이 탄소계 입자를 코어로 하고 버퍼층(220) 및 코팅층(230)을 쉘로 하는 코어-쉘 구조를 가질 수 있다.

[0059] 여기서, 상기 탄소계 입자의 형상은 특별히 제한되지는 않으나, 바람직하게는 구(球)형일 수 있다.

[0060] 일 실시예에 있어서, 상기 탄소계 입자는 리튬의 가역적인 삽입 및 탈리가 가능한 것이 사용될 수 있으며, 예를 들어, 천연흑연, 인조흑연 및 이들의 조합으로 이루어진 군으로부터 선택된 적어도 어느 하나를 포함할 수 있다.

[0061] 상기 버퍼층(220)은 상기 코어부(210)와 상기 코팅층(230) 사이에 위치하여 상기 코어부(210)와 상기 코팅층(230) 간의 접착성을 향상시킬 수 있다. 구체적으로, 상기 버퍼층(220)과 상기 코팅층(230)의 계면에는 상기 탄화물과 상기 리튬 친화성 물질이 서로 혼재된 상태일 수 있다. 이 때, 상기 탄화물에 포함되는 탄소는 상기 리튬 친화성 물질이 결정화되어 부피가 팽창하는 것을 억제하는 역할을 할 수 있다. 이에 따라, 전고체 전지의 충방전 과정에서 상기 코팅층(230)의 부피 팽창 및 축소가 반복됨에 따라 발생하는 코팅층(230)과 버퍼층(220)의 계면에서의 탈리 현상을 방지할 수 있다.

[0062] 또한, 상기 버퍼층(220)은 상기 코어부(210)의 표면에 균일하게 형성된 것일 수 있다. 상기 버퍼층(220)은 상기 코어부(210)의 표면에 균일하게 형성됨에 따라, 상기 코팅층(230)이 균일하게 형성되기 위한 버퍼(buffer) 역할을 할 수 있다.

[0063] 상기 버퍼층(220) 및 상기 코팅층(230)이 상기 코어부(210) 상에 균일하게 형성되는 경우, 충전에 의해 그 부피가 팽창하더라도 상기 코팅층(230)이 국부적으로 팽창하여 응력이 특정 부분에 집중되는 현상이 완화되기 때문에, 전고체 전지의 충방전 효율이 개선되고 수명이 증가할 수 있다.

[0064] 상기 버퍼층(220)에 포함되는 "탄화물(carbide)"은 탄소(C)와 하나 또는 그 이상의 양성 원소와의 화합물을 의미하며, 바람직하게는 SiC_x ($0<x\leq1$)로 나타나는 탄화규소(silicon carbide)를 포함할 수 있다.

[0065] 일 실시예에 있어서, 상기 버퍼층(220)의 두께는 1 nm 내지 20 nm 일 수 있다. 상기 버퍼층(220)의 두께가 1 nm 미만이면, 버퍼층(220)의 상기 버퍼 역할이 감소할 수 있다. 상기 버퍼층(220)의 두께가 20 nm를 초과하면 전고체 전지의 에너지 밀도가 감소할 수 있다.

[0066] 일 실시예에 있어서, 상기 버퍼층(220)의 표면 중 적어도 일부를 피복하는 코팅층(230)은 이론 용량이 높은 물질을 포함할 수 있다. 바람직하게는 리튬과 합금을 형성할 수 있는 금속 또는 준금속인 리튬 친화성 물질을 포함할 수 있다.

[0067] 일 실시예에 있어서, 상기 리튬과 합금을 형성할 수 있는 금속 또는 준금속은 규소(Si), 금(Au), 백금(Pt), 팔라듐(Pd), 은(Ag), 알루미늄(Al), 마그네슘(Mg), 비스무스(Bi), 주석(Sn), 아연(Zn) 및 이들의 조합으로 이루어진 군으로부터 선택된 적어도 하나를 포함할 수 있다. 바람직하게는, 상기 리튬 친화성 물질은 비정질 규소(Si)를 포함할 수 있다.

[0068] 일반적인 전고체 전지의 충전과정은 다음과 같다. 상기 전고체 전지에 전압을 가하면 양극 활물질로부터 리튬 이온이 방출된다. 상기 리튬 이온은 리튬 이온 전도성이 있는 고체전해질층(30)을 지나 음극 활물질층(20)으로 이동할 수 있다. 상기 리튬 이온은 상기 음극 활물질층(20)의 음극 활물질(예를 들어, 흑연)로 삽입(intercalation)되어 저장된다.

[0069] 이 때, 본 발명과 같이 상기 리튬과 합금을 형성할 수 있는 금속 또는 준금속인 리튬 친화성 물질을 포함하는 경우 상기 리튬 이온이 에너지 밀도가 높은 리튬 합금의 형태로 저장되어 전고체 전지의 용량을 높일 수 있다.

[0070] 일 실시예에 있어서, 상기 리튬 친화성 물질의 결정자 크기(crystalline size)는 2nm 내지 11nm 일 수 있다. 바람직하게는, 2nm 내지 3nm일 수 있다. 이 때, 상기 결정자 크기는 상기 코팅층(230)을 포함하는 음극 활물질(200)에 대한 XRD(X-ray Diffraction) 분석을 통해 측정된 것일 수 있다.

[0071] 또한, 상기 결정자 크기는 다음과 같은 공식을 이용하여 계산할 수 있다.

[0072] [결정자 크기 공식]

[0073] $$D = \frac{0.9\lambda}{\beta cos\theta}$$

[0074] (이 때, D는 결정자 크기(nm), λ는 X-선 파장(nm), β는 XRD 그래프 피크의 반가폭(rad), Θ는 XRD 그래프 피크 2Θ의 절반값임)

[0075] 상기 리튬 친화성 물질의 결정자 크기가 2nm 내지 11nm 일 때, 비정질의 리튬 친화성 물질이 충전 과정에서 결정질로 변화하는 결정화 현상을 억제할 수 있다. 특히, 상기 리튬 친화성 물질의 결정자 크기가 2nm 내지 3nm 일 때, 상기 결정화 억제의 효과가 뚜렷하게 나타날 수 있다.

[0076] 일 실시예에 있어서, 상기 코팅층(230)의 두께는 10nm 내지 300nm일 수 있다. 바람직하게는 상기 코팅층(230)의 두께는 20nm 내지 300nm일 수 있다. 상기 코팅층(230)의 두께가 10nm 미만이면 전고체 전지의 용량이 감소할 수 있다. 상기 코팅층(230)의 두께가 300nm를 초과하면, 충전 시 상기 코팅층(230)의 부피 팽창의 정도가 커져서 음극 활물질(200)의 열화가 가속화될 수 있다.

[0077] 도 3은 본 발명에 따른 음극 활물질(200)의 표면 부분을 확대하여 도시한 것이다. 이 때, 상기 코팅층(230)은 후술할 두께의 최대값과 최소값의 차이를 설명하기 위해 다소 과장되게 도시하였다.

[0078] 일 실시예에 있어서, 상기 코팅층(230)의 두께의 최대값(d_{max})과 최소값(d_{min})의 차이($d_{max}-d_{min}$)는 10nm 이하일 수 있다. 바람직하게는 상기 코팅층(230)의 두께의 최대값(d_{max})과 최소값(d_{min})의 차이($d_{max}-d_{min}$)는 5nm 이하일 수 있다. 더욱 바람직하게는 상기 코팅층(230)의 두께의 최대값(d_{max})과 최소값(d_{min})의 차이($d_{max}-d_{min}$)는 1.5nm 이하일 수 있다.

[0079] 본 발명에 따른 음극 활물질(200)은 상기 코어부(210)와 상기 코팅층(230) 사이에 버퍼층(220)을 형성함으로써, 상기 코팅층(230)을 보다 균일하게 피복할 수 있다. 상기 코팅층(230)의 두께의 최대값(d_{max})과 최소값(d_{min})의 차이($d_{max}-d_{min}$)는 이러한 코팅층(230)의 균일도를 나타내기 위한 것이다.

[0080] 이 때, 상기 코팅층(230)의 두께의 최대값(d_{max})과 최소값(d_{min})의 차이($d_{max}-d_{min}$)는 상기 음극 활물질(200)의 표면 부분에 대한 EDS(Energy-dispersive X-ray spectroscopy) 촬영 결과 등으로부터 측정 및 계산될 수 있다. 또한, 상기 EDS 촬영 시 배율을 극한으로 높여 촬영 범위를 극단적으로 좁게 제한하는 경우, 실제 상기 코팅층(230)의 코팅 균일성과 무관하게 그 두께의 최대값(d_{max})과 최소값(d_{min})의 차이($d_{max}-d_{min}$)가 0 nm에 수렴할 것이므로, 그 배율은 20000배 내지 100000배 이하인 것이 바람직하다.

[0081] 상기 코팅층(230)의 두께의 최대값(d_{max})과 최소값(d_{min})의 차이($d_{max}-d_{min}$)가 10nm를 초과하면 코팅층(230)이 불균일하게 피복된 것으로 판단할 수 있다. 이 경우, 상기 음극 활물질(200)을 포함하는 전고체 전지의 충전 시에 국부적인 부피 팽창이 일어나 상기 코어부(210)와 상기 버퍼층(220) 내지 상기 버퍼층(220)과 상기 코팅층(230) 간의 계면 탈리 현상이 가속화될 수 있다.

[0082] 또한, 상기 코팅층(230)의 두께의 최대값(d_{max})과 최소값(d_{min})의 차이($d_{max}-d_{min}$)가 5nm 이하이면 상기 코팅층(230)이 균일하게 피복된 것으로 판단할 수 있다. 바람직하게는, 상기 코팅층(230)의 두께의 최대값(d_{max})과 최소값(d_{min})의 차이($d_{max}-d_{min}$)가 1.5nm 이하이면 상기 코팅층(230)이 아주 균일하게 피복된 것으로 판단할 수 있다.

[0083] 이 경우, 상기 음극 활물질(200)을 포함하는 전고체 전지의 충전 시에 균일한 부피 팽창이 일어나므로 상기 코어부(210)와 상기 버퍼층(220) 내지 상기 버퍼층(220)과 상기 코팅층(230) 간의 계면 탈리 현상이 억제될 수 있다.

[0084] 한편, 상기 코팅층(230)의 함량은 상기 음극 활물질(200)의 총 중량을 기준으로 하여 10wt% 내지 60wt% 일 수 있다. 상기 코팅층(230)의 함량이 상기 음극 활물질(200)의 총 중량을 기준으로 하여 10wt% 미만이면 상기 음극 활물질(200)의 이론 용량이 감소할 수 있다. 또한, 상기 코팅층(230)의 함량이 60wt%를 초과하면 상기 코팅층(230)의 부피 팽창이 심화되어 계면 간 탈리 현상이 증가할 수 있다.

[0085] 한편, 전지의 충전상태(State of Charge)는 현재 얼마만큼의 에너지가 남아 있는 가에 대한 의미로써, 전지를 만(Full)충전하여 저장 가능한 최대 용량(Battery Storage Capacity Maximum) 대비한 현재 충전된 상태에서 사용 가능한 저장(잔존)용량의 백분율을 "SoC(%)" 로 정의할 수 있다. 본 명세서에서 상기 SoC를 "잔존 용량"이라고 칭하기로 한다.

[0086] 관련하여, 본 발명에 따른 음극 활물질(200)을 포함하는 상기 전고체 전지에 대한 화성공정(formation)을 수행하고 이를 x축이 용량(mAh/g)이고, y축이 전압(V)인 그래프로 나타낼 때, 상기 전고체 전지의 잔존 용량(SoC)이 24% 내지 44%인 구간에서 평탄 구간을 나타내지 않을 수 있다.

[0087] 상기 평탄 구간이란 상기 그래프 상에서 평탄 전압을 의미하는 것이며, 리튬 친화성 물질의 결정화에 기인하는 것일 수 있다. 예를 들어, 상기 리튬 친화성 물질로서 비정질의 규소(Si)가 사용되고, 이를 포함하는 전고체 전지의 화성공정에서 상기 비정질의 규소가 결정질로 구조가 변화하는 경우, 상기 평탄 구간이 관찰될 수 있다. 반대로, 상기 평탄 구간이 관찰되지 않으면 이러한 결정화가 발생하지 않았다는 것으로 이해될 수 있다.

[0088] 본 발명에 따른 음극 활물질(200)을 포함하는 전고체 전지는 상기 전고체 전지의 잔존 용량(SoC)이 24% 내지 44%인 구간에서 평탄 구간을 나타내지 않으므로, 상기 리튬 친화성 물질의 결정화가 발생하지 않는 것을 의미할 수 있다. 이에 따라, 초기 충방전 시에 비가역적인 용량의 감소가 억제될 수 있다. 아울러, 음극 활물질(200)층(20)의 부피 팽창도 억제될 수 있다.

[0089] 또한, 상기 그래프에서 그 기울기는 0.8 초과 및 1.7 이하일 수 있다. 바람직하게는, 1.3 내지 1.5 일 수 있다. 상기 그래프의 기울기가 0.8 이하인 경우, 상기 리튬 친화성 물질의 결정화가 일정 부분 발생한 것으로 판단할 수 있다. 상기 그래프의 기울기가 1.7을 초과하는 경우, 소재의 저항이 증가된 결과로 상기 리튬 친화성 물질이 음극 활물질로 온전히 작동하지 못한 것으로 판단할 수 있다.

[0090] 이하에서는 상기 음극 활물질(200)을 제조하는 방법에 대해 설명하기로 한다.

[0092] 음극 활물질의 제조방법

[0093] 본 발명에 따른 음극 활물질(200)의 제조방법은 탄소계 입자, 탄화물의 전구체 및 리튬 친화성 물질의 전구체를 준비하는 단계, 상기 탄소계 입자를 포함하는 코어부(210)의 표면 중 적어도 일부를 피복하도록 마련된 버퍼층(220)을 형성하는 단계 및 상기 버퍼층(220)의 표면 중 적어도 일부를 피복하도록 마련된 코팅층(230)을 형성하는 단계를 포함할 수 있다.

[0094] 이 때, 상기 탄소계 입자는 리튬의 가역적인 삽입 및 탈리가 가능한 것으로서 음극 활물질(200)에서 설명한 것과 실질적으로 동일하므로 구체적인 설명은 생략하기로 한다.

[0095] 상기 버퍼층(220)은 상기 탄화물의 전구체로부터 유래된 탄화물을 포함할 수 있다. 상기 탄화물의 전구체는 소정의 증착 공정을 거쳐 탄화물로 변환되는 물질을 의미할 수 있다. 구체적으로, 상기 탄화물의 전구체는 탄소(C)를 포함하는 전구체 및 상기 탄소(C)와 결합하여 탄화물을 형성하는 양성 원소를 포함하는 전구체를 포함할 수 있다. 또한, 탄소(C)와 양성 원소를 모두 포함하는 전구체를 사용할 수도 있다. 이 때, 탄화물의 전구체는 가스 형태로 제공될 수 있다.

[0096] 또한, 상기 코팅층(230)은 상기 리튬 친화성 물질의 전구체로부터 유래된 리튬 친화성 물질을 포함할 수 있다. 상기 리튬 친화성 물질의 전구체는 소정의 증착 공정을 거쳐 리튬 친화성 물질로 변환되는 물질을 의미할 수 있다. 이 때, 상기 리튬 친화성 물질의 전구체는 가스 형태로 제공될 수 있다.

[0097] 이와 같이 상기 탄소계 입자, 탄화물의 전구체 및 리튬 친화성 물질의 전구체를 준비한 이후, 상기 탄소계 입자의 표면에 상기 탄화물을 피복함으로써 상기 버퍼층(220)을 형성할 수 있다. 이 때, 상기 버퍼층(220)을 형성하는 단계는 화학 기상 증착법(Chemical Vapor Deposition, CVD)을 사용하여 수행될 수 있다. 상기 화학 기상 증착법을 통하여 상기 탄화물의 전구체가 상기 탄화물로 변환될 수 있으며, 상기 리튬 친화성 물질의 전구체가 상기 리튬 친화성 물질로 변환될 수 있다.

[0098] 상기 화학 기상 증착법은 서로 다른 성질을 갖는 고체-기체, 액체-기체의 화학 반응을 이용하여 피코팅재에 코팅층(230)을 형성하는 공정으로서, 화학 기상 반응법(Chemical Vapor Reaction, CVR)과는 구분될 수 있다.

[0099] 상기 화학 기상 증착법을 사용하여 상기 버퍼층(220)을 형성하는 단계는 탄소계 입자의 표면에 탄화물을 피복하기 위해 해당 기술분야에 있어서 일반적으로 사용되는 조건보다 완화된 조건에서 수행될 수 있다. 화학 기상 증착법을 사용하여 (C)를 코팅하는 과정은 일반적으로 900℃ 내지 1300℃의 고온에서 수행될 수 있음이 알려져 있다. 본 발명에 따라 상기 버퍼층(220)을 피복하는 과정은 이보다 낮은 온도에서 수행될 수 있다. 예를 들어, 상기 화학 기상 증착법은 400℃ 내지 500℃에서 수행될 수 있다.

[0100] 또한, 상기 화학 기상 증착법을 사용하여 형성되는 버퍼층(220)의 두께는 1nm 내지 20nm 일 수 있다.

[0101] 한편, 상기 버퍼층(220)에 포함되는 상기 탄화물은 SiC_x ($0<x\leq1$)를 포함할 수 있다. 이에 따라, 화학 기상 증착법을 사용하여 SiC_x ($0<x\leq1$)로 나타나는 상기 탄화물을 형성하기 위한 상기 탄화물의 전구체는 실란(Silane) 가스 및 탄화수소 가스를 포함할 수 있다.

[0102] 상기 실란 가스는 상기 양성 원소를 포함하는 전구체로서 제시된 것이며, 예를 들어, SiH_4, Si_2H_6, Si_3H_8, $SiCl_4$, $SiHCl_3$, Si_2Cl_6, SiH_2Cl_2, SiH_3Cl 및 이들의 조합으로 이루어진 군으로부터 선택된 적어도 하나를 포함할 수 있다. 바람직하게는, SiH_4를 포함할 수 있다.

[0103] 상기 탄화수소 가스는 상기 탄소(C)를 포함하는 전구체로서 제시된 것이며, 예를 들어, 메탄(CH_4), 아세틸렌(C_2H_2), 에틸렌(C_2H_4) 및 이들의 조합으로 이루어진 군으로부터 선택되는 적어도 하나를 포함할 수 있다.

[0104] 이와 같은 과정을 거쳐 상기 코어부(210)의 표면에 상기 탄화물이 균일하게 피복된 버퍼층(220)을 획득할 수 있다.

[0105] 본 발명에 따르면, 화학 기상 증착법을 사용하여 상기 코어부(210) 상에 버퍼층(220)을 형성한 이후 리튬 친화성 물질을 피복하여 코팅층(230)을 형성할 수 있다. 이 때, 상기 코팅층(230)을 형성하는 단계는 화학 기상 증

착법(Chemical Vapor Deposition, CVD)을 사용하여 수행될 수 있다.

[0106] 상기 코팅층(230)은 상기 코어부(210)의 표면에 곧바로 피복되는 것이 아니고, 상기 코어부(210) 상에 상기 버퍼층(220)을 균일하게 형성한 이후에 수행되므로 상기 코팅층(230) 역시 상기 버퍼층(220) 상에 균일하게 형성될 수 있다.

[0107] 또한, 상기 코팅층(230)을 상기 버퍼층(220) 상에 형성하면, 상기 버퍼층(220)과 상기 코팅층(230)의 계면에 탄화물과 리튬 친화성 물질이 혼재할 수 있다. 상기 탄화물의 탄소는 상기 계면에서의 리튬 친화성 물질의 성장을 억제하고 더 작은 결정자 크기를 가질 수 있도록 할 수 있다.

[0108] 일 실시예에 있어서, 상기 리튬 친화성 물질은 이론 용량이 높은 물질로서, 리튬과 합금을 형성할 수 있는 금속 또는 준금속인 리튬 친화성 물질을 포함할 수 있다. 상기 리튬과 합금을 형성할 수 있는 금속 또는 준금속은 규소(Si), 금(Au), 백금(Pt), 마그네슘(Mg), 팔라듐(Pd), 은(Ag), 알루미늄(Al), 비스무스(Bi), 주석(Sn), 아연(Zn) 및 이들의 조합으로 이루어진 군으로부터 선택된 적어도 하나를 포함할 수 있다. 바람직하게는, 상기 리튬 친화성 물질은 비정질 규소(Si)를 포함할 수 있다.

[0109] 또한, 상기 리튬 친화성 물질로서 비정질 규소(Si)를 사용하는 경우, 상기 리튬 친화성 물질의 전구체는 실란(Silane) 가스 일 수 있다. 상기 실란 가스는 예를 들어, SiH_4, Si_2H_6, Si_3H_8, $SiCl_4$, $SiHCl_3$, Si_2Cl_6, SiH_2Cl_2, SiH_3Cl 및 이들의 조합으로 이루어진 군으로부터 선택된 적어도 하나를 포함할 수 있다.

[0110] 이외에, 상기 음극 활물질(200)의 제조방법을 통해 제조한 음극 활물질(200)은 전술한 음극 활물질(200)과 실질적으로 동일하므로, 중복되는 구성에 대한 설명은 생략하기로 한다.

[0112] 이하, 하기 실시예 및 비교예를 참조하여 본 발명을 상세하게 설명하기로 한다. 그러나, 본 발명의 기술적 사상이 이에 의해 제한되거나 한정되는 것은 아니다.

[0114] 제조예 1

[0115] (a) 탄소계 입자로서 구형 천연 흑연을 준비하였고, 탄화물의 전구체로서 실란(silane)가스 및 에틸렌(C_2H_4)를 준비하였다. 또한, 리튬 친화성 물질의 전구체로서 상기 실란 가스를 이용하였다.

[0116] (b) 화학 기상 증착법에 사용되는 장치의 반응로를 약 475℃로 가열하고 아르곤(Ar) 분위기로 만들었다. 이후 상기 반응로에 준비한 구형 천연 흑연 50g을 투입하고, 준비한 실란(SiH_4)가스 및 에틸렌(C_2H_4)을 각각 100 sccm 및 32 sccm의 유량으로 주입하여, 상기 천연 흑연의 표면에 탄화규소를 피복하여 버퍼층을 형성하였다. 상기 버퍼층의 형성은 약 70분간 수행되었다.

[0117] (c) 이후, 상기 반응로의 온도를 약 475℃로 설정한 후, 상기 실란 가스를 100 sccm의 유량으로 약 10분간 주입하여 상기 버퍼층의 표면에 규소(Si)를 피복함으로써 코팅층을 형성하였다.

[0118] 이와 같은 과정을 거쳐, 탄소계 입자를 포함하는 코어부에 탄화규소를 포함하는 버퍼층 및 규소(Si)를 포함하는 코팅층이 형성된 음극 활물질을 획득하였다.

[0119] 비교제조예 1

[0120] (a) 탄소계 입자로서 구형 천연 흑연을 준비하였고, 탄화물의 전구체로서 실란(silane)가스 및 에틸렌(C_2H_4)를 준비하였다. 또한, 리튬 친화성 물질의 전구체로서 상기 실란 가스를 이용하였다.

[0121] (b) 화학 기상 증착법에 사용되는 장치의 반응로를 약 475℃로 가열하고 아르곤(Ar) 분위기로 만들었다. 이후 상기 반응로에 준비한 구형 천연 흑연 50g을 투입하고, 준비한 실란(SiH_4)가스를 100 sccm의 유량으로 주입하여 상기 구형 천연 흑연의 표면에 곧바로 규소(Si)를 피복하여 코팅층을 형성하였다. 상기 화학 기상 증착은 약 73분간 수행하였다.

[0122] 이와 같은 과정을 거쳐, 탄소계 입자를 포함하는 코어부에 규소(Si)를 포함하는 코팅층이 형성된 음극 활물질을 획득하였다.

[0123] 비교제조예 2

[0124] 실시예 1에서 상기 (c) 단계를 수행하지 않았다는 점을 제외하고, 상기 실시예 1과 동일한 과정을 거쳐 음극 활물질을 제조하였다. 이와 같은 과정을 거쳐, 탄소계 입자를 포함하는 코어부에 탄화규소를 포함하는 버퍼층이 형성된 음극 활물질을 획득하였다.

[0126] 실험예 1 - 결정자 크기 분석

[0127] 본 발명에 따라 제조한 음극 활물질의 결정자의 크기를 알아보기 위해, 상기 제조예 1 및 비교제조예 1에 따른 음극 활물질을 XRD로 분석하였다. 측정 범위는 Θ = 20° ~ 70° 로 하였고 그 결과는 각각 도 4 및 도 5에 도시하였다.

[0128] 도 4를 참조하면, 규소의 결정성을 나타내는 2Θ = 28° , 47° , 56° 에서 뚜렷한 피크가 관찰되지 않았다. 또한, 전술한 결정자 크기 공식($D = \frac{0.9\lambda}{\beta\cos\theta}$)을 사용하여 계산한 결과 상기 코팅층에 포함되는 규소의 결정자 크기는 2.34nm로 계산되었다.

[0129] 도 5를 참조하면, 규소의 결정성을 나타내는 2Θ = 28° , 47° , 56° 에서 상기 도 4 대비하여 뚜렷한 피크가 관찰되었다. 또한, 전술한 결정자 크기 공식($D = \frac{0.9\lambda}{\beta\cos\theta}$)을 사용하여 계산한 결과 상기 코팅층에 포함되는 규소의 결정자 크기는 11.89nm로 계산되었다.

[0130] 상기 결과를 통해, 본 발명에 따라 제조된 코어부, 버퍼층 및 코팅층을 모두 포함하는 음극 활물질에서 상기 규소의 결정화 억제 효과가 뚜렷한 것을 확인하였다.

[0131] 실험예 2 - 화학 결합 형태 분석

[0132] 본 발명에 따라 제조한 음극 활물질의 성분을 분석하기 위해, 제조예 1 및 비교제조예 1에 따른 음극 활물질은 XPS로 분석하였다. 그 결과는 각각 도 6 및 도 7에 도시하였다.

[0133] 도 6 및 도 7을 비교하면 모두 Si-Si, Si-C, O-Si-O 결합 형태가 형성된 것을 확인하였다. 다만, 버퍼층 상에 코팅층이 형성된 제조예 1에 따른 음극 활물질에서는 Si-O-C, C-Si-C 결합 형태가 형성된 것을 확인하였다.

[0134] 상기 결합은 상기 탄소계 입자와 코팅층 사이에 탄화규소를 포함하는 버퍼층이 형성된 것에 기인한 것으로 예측된다.

[0135] 실험예 3 - 코팅 균일성 분석

[0136] 본 발명에 따라 제조한 음극 활물질의 코팅 균일성을 파악하기 위해, 제조예 1, 비교제조예 1 및 비교제조예 2에 따른 음극 활물질의 표면 부분을 EDS로 분석하였다.

[0137] 도 8a는 제조예 1에 대한 탄소(C) 원소를 검출한 것이며 도 8b는 탄소(C) 원소 및 규소(Si) 원소를 검출한 것이다. 도 9a는 비교제조예 1에 대한 탄소(C) 원소를 검출한 것이며 도 9b는 탄소(C) 원소 및 규소(Si) 원소를 검출한 것이다. 도 10a는 비교제조예 2에 대한 탄소(C) 원소를 검출한 것이며 도 10b는 탄소(C) 원소 및 규소(Si) 원소를 검출한 것이다.

[0138] 도 8b, 도 9b 및 도 10b로부터 파악되는 음극 활물질 들의 버퍼층의 최대 두께, 버퍼층의 최소 두께 및 그 차이와 코팅층의 최대 두께, 코팅층의 최소 두께 및 그 차이는 하기의 표 1과 같다.

표 1

[0140]

	제조예 1			비교제조예 1			비교제조예 2		
	최대 (nm)	최소 (nm)	차이 (nm)	최대 (nm)	최소 (nm)	차이 (nm)	최대 (nm)	최소 (nm)	차이 (nm)
버퍼층	18.18	17.21	0.97	-	-	-	18.32	17.35	0.97
코팅층	10.53	9.49	1.04	23.21	17.24	5.97	-	-	-

[0142] 상기 표 1을 참조하면, 제조예 1의 버퍼층의 두께의 차이 값은 0.97nm 로 확인되어 상기 탄소계 입자 상에 균일하게 피복된 것을 확인하였다. 또한, 제조예 1의 코팅층의 두께의 차이 값은 1.04nm로 확인되어 상기 버퍼층 상에 균일하게 형성된 것을 확인하였다.

[0143] 반면에, 탄소계 입자의 표면에 바로 규소(Si)를 피복한 비교제조예 1은 코팅층의 두께의 차이값이 5.97nm로 확인되어 상기 탄소계 입자 상에 불균일하게 피복된 것을 확인하였다.

[0144] 또한, 비교제조예 2는 탄화규소를 포함하는 버퍼층은 균일하게 코팅되었으나, 규소를 포함하는 코팅층이 형성되지 않은 것을 확인하였다.

[0145] 전고체 전지의 제조

[0146] 본 발명에 따른 음극 활물질을 사용한 전고체 전지의 전기화학적 특성을 평가하기 위하여 하기의 방법으로 전고체 전지를 제조하였다.

[0147] 실시예 1

[0148] 제조예 1에 따른 음극 활물질, 고체전해질, 바인더 및 도전재를 58 : 39 : 2 : 1의 중량비로 혼합하여 음극 슬러리를 제조하였다. 이때 고체전해질은 500nm ~ 1㎛ 입경의 아지로다이트(Argyrodite) 황화물계 고제전해질을 사용하고, 도전재는 VGCF(vapor grown carbon fiber)를 사용하며, 바인더는 부타디엔 고무 (Butadiene Rubber ; BR)를 헥실부티레이트(Hexyl Butyrate) 용매에 6.3 : 93.7 중량비로 용해시킨 용액 형태로 제조하여 사용하였다.

[0149] 상기 음극 슬러리를 음극 집전체인 니켈 호일(Ni foil)에 도포한 후, 아르곤(Argon) 분위기의 오븐에서 80℃로 10분, 진공상태에서 100℃로 2시간 이상 건조하여 음극판을 제조하였다.

[0150] 상기 음극판 상에 3~5㎛의 입경을 가지는 아지로다이트(Argyrodite) 황화물계 고체전해질과 1T(1mm) 두께의 리튬 메탈을 적층시킨 후, 58,000N의 압력을 가하여 전고체 전지 압축셀을 제조하였다. 이 때, 상기 전고체 전지 압축셀은 약 700mAh/g의 용량을 가지도록 설계하였다.

[0151] 비교예 1

[0152] 비교제조예 1에 따른 음극 활물질을 사용하였다는 점을 제외하고는 상기 실시예 1에 따른 전고체 전지 압축셀과 동일한 과정을 거쳐 전고체 전지 압축셀을 제조하였다.

[0153] 실험예 4 - 화성 공정

[0154] 상기 실시예 1 및 비교예 1에 따른 압축셀에 대해 하기의 조건으로 화성공정(formation)을 수행하였다. 이 때, 상기 화성공정은 상기 압축셀이 전기적 특성을 갖도록 활성화하는 공정으로서 전고체 전지에 대한 최초 충방전으로 이해될 수 있다.

[0155] - Cut off voltage (V) : 0.005 - 1.5V (Formation), 0.005 - 1.0V (Cycle)

[0156] - Formation C-rate (C) : 0.1C lithiation, 0.1C delithiation

[0157] - Cycle C-rate (C) : 0.3C lithiation, 0.3C delithiation

[0158] 상기 실시예 1 및 비교예 1에 대한 화성공정의 결과를 도 11에 도시하였고, 도 11 중 잔존용량(SOC) 24% 내지 44%를 포함하는 구간을 확대하여 도 12에 도시하였다. 아울러, 관련된 구체적인 수치를 하기 표 2 및 표 3에 기재하였다.

표 2

[0160]

	방전 용량(mAh/g)	충전 용량(mAh/g)	초기 충방전 효율(%)
비교예 1	685	744	92.1
실시예 1	704	755	93.2

표 3

[0162]

	SOC (44%)		SOC (24%)		기울기
구분	용량(Ah/g)	전압(V)	용량(Ah/g)	전압(V)	
비교예 1	0.402	0.42917	0.546	0.44966	0.143
실시예 1	0.430	0.3252	0.614	0.58191	1.393

[0164] 도 11 및 도 12에 따르면 실시예 1에 따른 압축셀에서는 평탄 구간이 관찰되지 않았다. 반면에, 비교예 1에 따른 압축셀에서는 평탄 구간이 관찰되었다.

[0165] 이러한 결과는, 비교예 1에서는 결정질 실리콘이 잔존용량(SOC) 44%(약 0.43V) 부근에서 성장하면서 결정화가 진행되었기 때문으로 파악된다. 반면에, 실시예 1에서는 결정질 실리콘의 성장 억제로 인해 평탄 구간이 전혀 관찰되지 않은 것으로 파악된다. 이를 통해, 버퍼층 상에 코팅층을 형성하는 경우 결정화가 억제된다는 것을 확인하였다.

[0166] 실험예 5 - 다양한 실시예 및 비교예에 대한 화성공정

[0167] 상기 실험예 4에 대한 신뢰도를 높이기 위해, 실시예 1과 동일한 과정을 거쳐 전고체 전지 압축셀 4개를 제조하였다. 이를 각각 Si/SiC/G-700(1); Si/SiC/G-700(2); Si/SiC/G-700(3); Si/SiC/G-700(4)로 명명하였다. 또한, 비교예 1과 동일한 과정을 거쳐 전고체 전지 압축셀 3개를 제조하였다. 이를 각각 Si/G-700(1); Si/G-700(2); Si/G-700(3)으로 명명하였다.

[0168] 상기 총 7개의 전고체 전지 압축셀에 대하여 화성공정을 수행한 후 이에 대한 결과를 각각 도 13 및 도 14에 도시하였다. 또한, 이와 관련된 구체적인 수치를 하기 표 4에 기재하였다. 구체적인 실험 조건은 실험예 4와 동일하다.

표 4

[0170]

	SOC (44%)		SOC (24%)		기울기	
구분	용량(Ah/g)	전압(V)	용량(Ah/g)	전압(V)		
Si/SiC/G-700(1)	0.422	0.33086	0.603	0.59537	1.461	1.393 ≤ x ≤ 1.467
Si/SiC/G-700(2)	0.430	0.3252	0.614	0.58191	1.393	
Si/SiC/G-700(3)	0.423	0.32367	0.604	0.58497	1.442	
Si/SiC/G-700(4)	0.424	0.32704	0.606	0.59353	1.467	
Si/G-700(1)	0.399	0.42841	0.570	0.47672	0.282	0.267 ≤ x ≤ 0.282
Si/G-700(2)	0.384	0.43208	0.548	0.47596	0.267	
Si/G-700(3)	0.402	0.42917	0.574	0.4758	0.271	

[0171] 도 13을 참조하면, 실시예 1과 동일한 과정을 거쳐 제조된 4개의 전고체 전지 압축셀은 모두 평탄 구간이 관찰되지 않았다. 또한, 도 14를 참조하면, 비교예 1과 동일한 과정을 거쳐 제조된 3개의 전고체 전지 압축셀은 모두 평탄 구간이 관찰되었다.

[0172] 또한, 표 3에서와 같이 실시예 1과 동일한 과정을 거쳐 제조된 4개의 전고체 전지 압축셀은 1.393 내지 1.467의 기울기를 가졌다. 또한, 비교예 1과 동일한 과정을 거쳐 제조된 3개의 전고체 전지 압축셀은 0.267 내지 0.282의 기울기를 가졌다.

[0174] 이상, 본 발명의 실시예에 대하여 설명하였으나, 해당 기술 분야에서 통상의 지식을 가진 자라면 특허청구범위에 기재된 본 발명의 사상으로부터 벗어나지 않는 범위 내에서, 구성 요소의 부가, 변경, 삭제 또는 추가 등에

의해 본 발명을 다양하게 수정 및 변경시킬 수 있을 것이며, 이 또한 본 발명의 권리범위 내에 포함된다고 할 것이다.

부호의 설명

[0175] 10: 음극 집전체

20: 음극 활물질층

30: 고체전해질층

40: 양극 활물질층

50: 양극 집전체

200: 음극 활물질

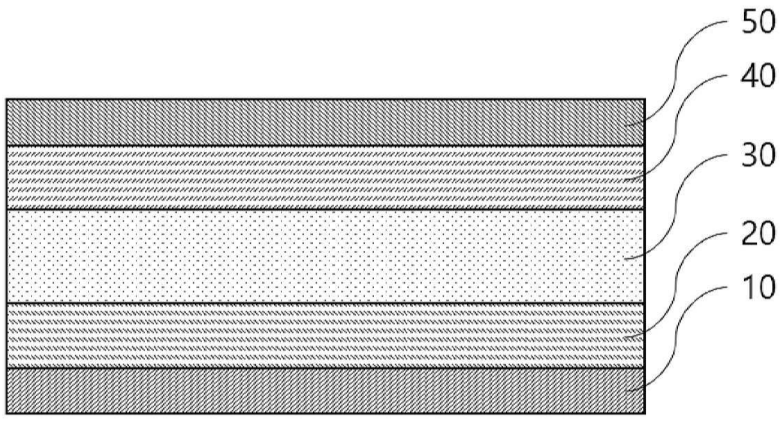
210: 탄소계 입자

220: 버퍼층

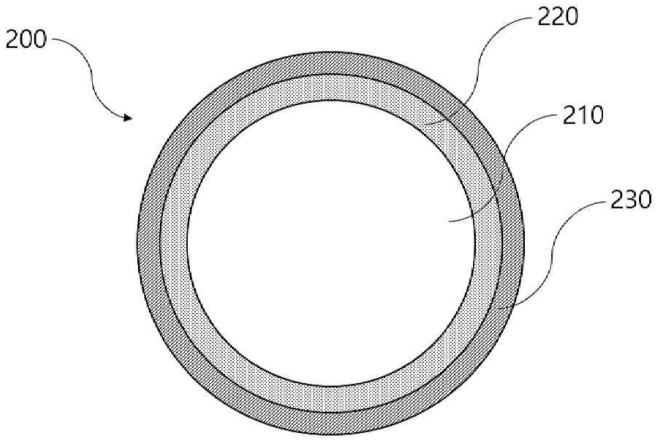
230: 코팅층

도면

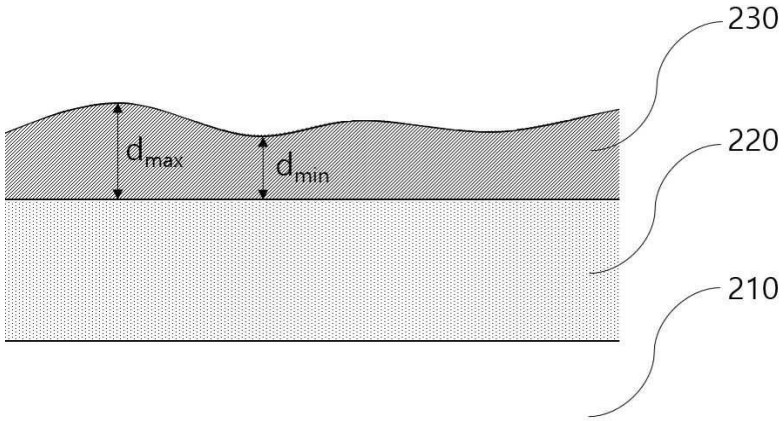
도면1



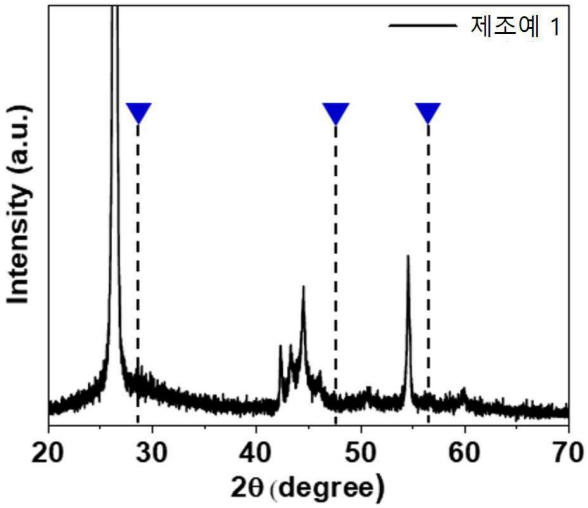
도면2



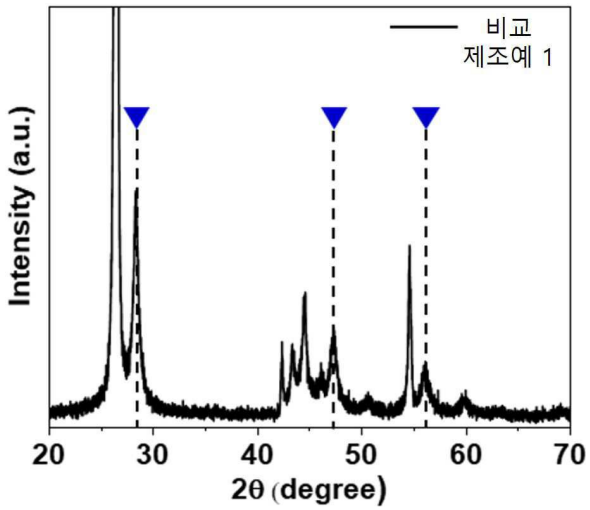
도면3


230
220
210
d_{max}
d_{min}

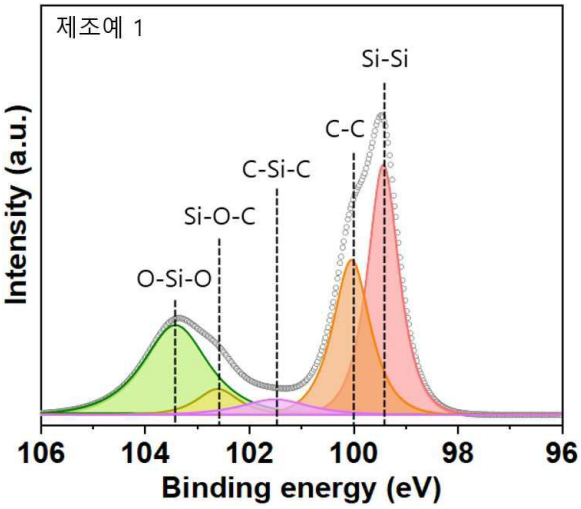
도면4


제조예 1
Intensity (a.u.)
20
30
40
50
60
70
2θ (degree)

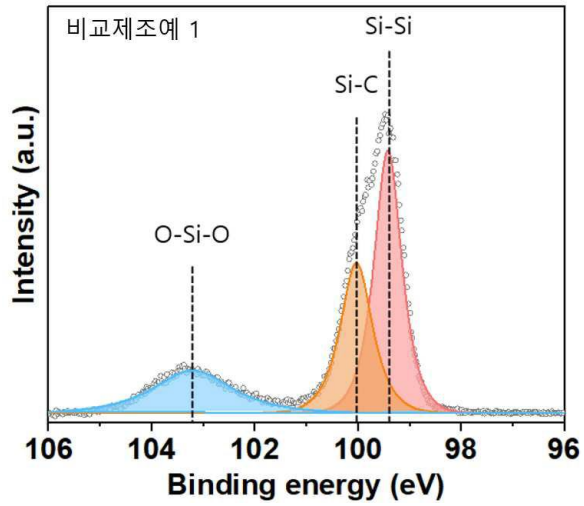
도면5


비교
제조예 1
Intensity (a.u.)
20
30
40
50
60
70
2θ (degree)

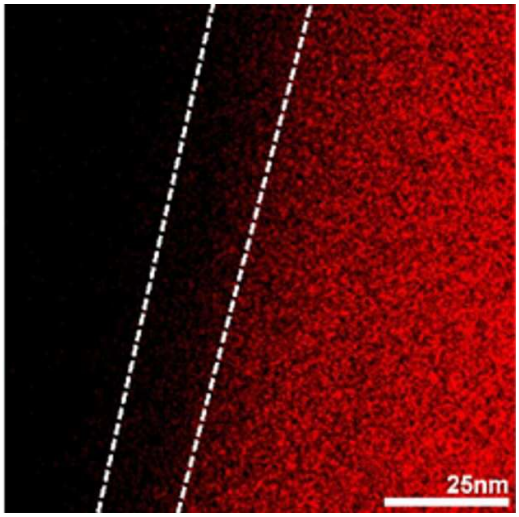
도면6


제조예 1
Si-Si
C-C
C-Si-C
Si-O-C
O-Si-O
Intensity (a.u.)
106
104
102
100
98
96
Binding energy (eV)

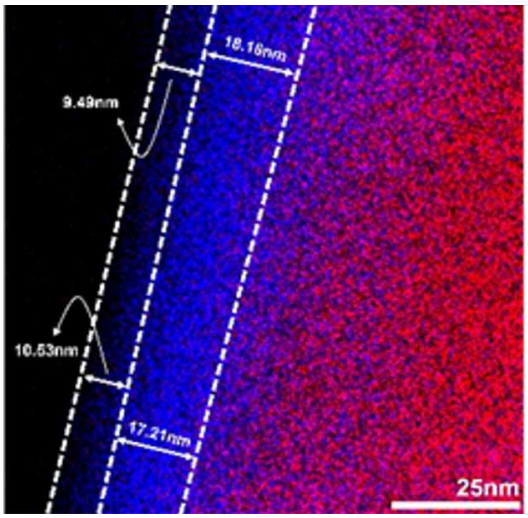
도면7


비교제조예 1
Si-Si
Si-C
O-Si-O
Intensity (a.u.)
106
104
102
100
98
96
Binding energy (eV)

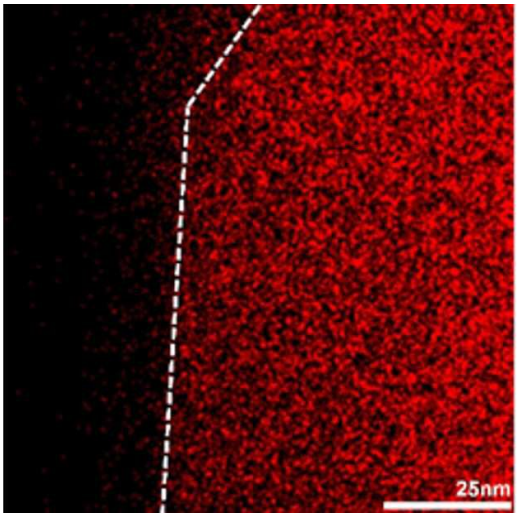
도면8a


25nm

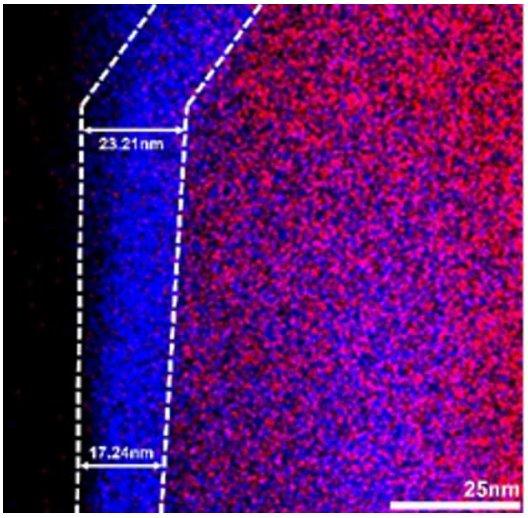
도면8b



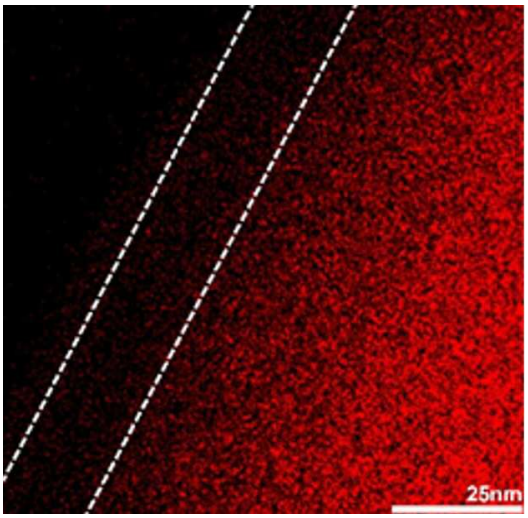
도면9a



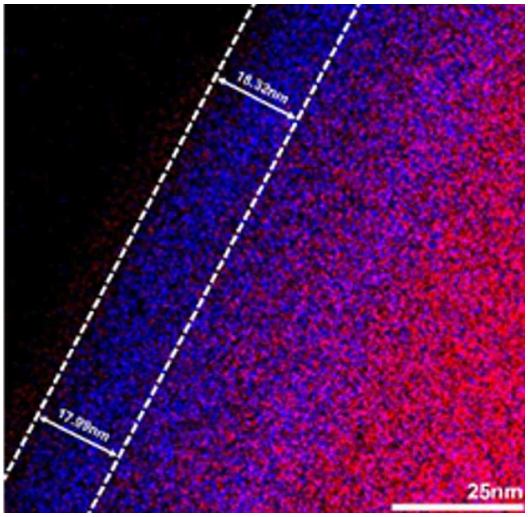
도면9b



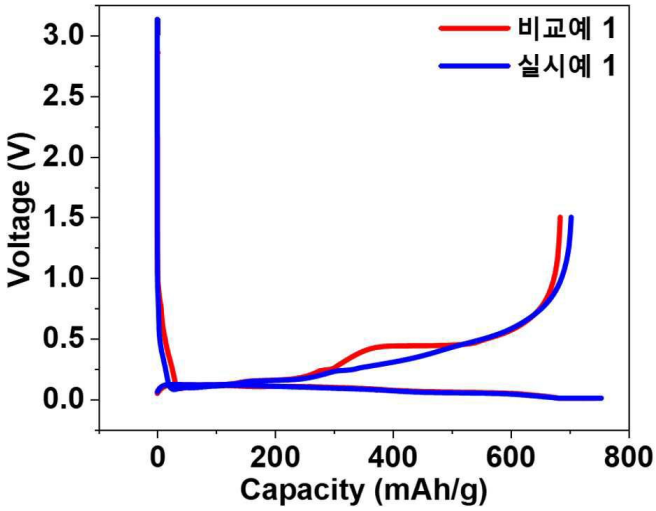
도면10a



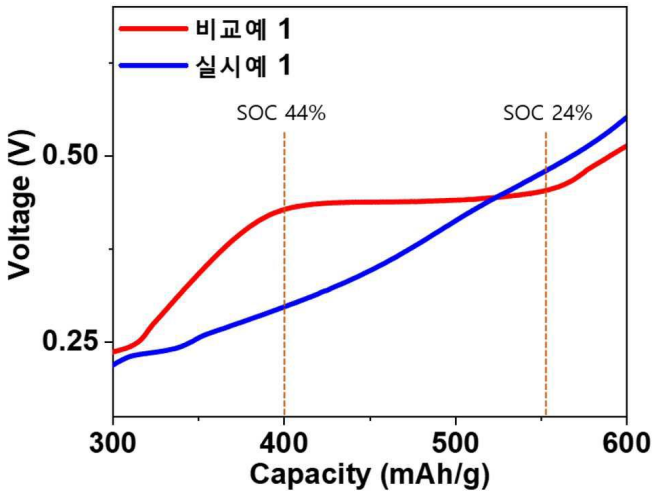
도면10b



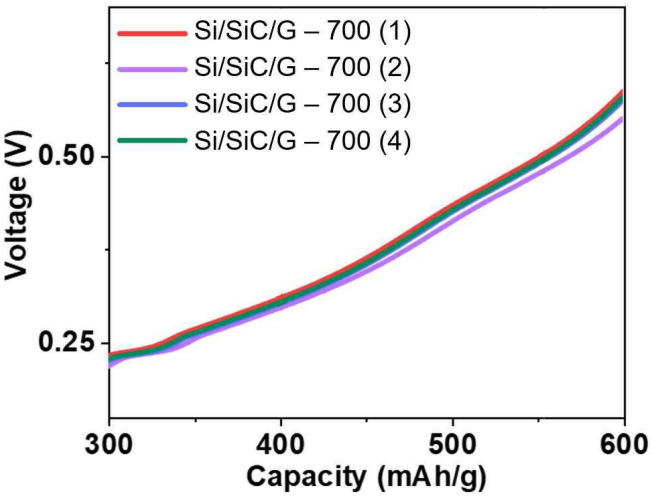
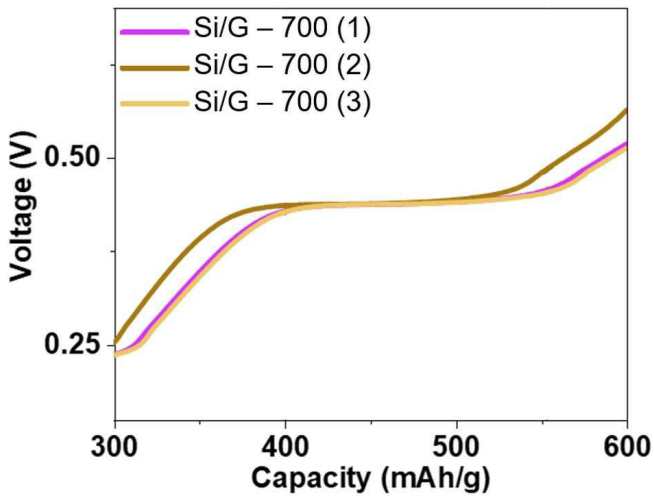
도면11



도면12



도면13



도면14