

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3629912号

(P3629912)

(45) 発行日 平成17年3月16日(2005.3.16)

(24) 登録日 平成16年12月24日(2004.12.24)

(51) Int.Cl.⁷

F I

H02M 3/28

H02M 3/28 C

G05F 1/613

G05F 1/613 320

H02H 7/12

H02H 7/12 G

請求項の数 4 (全 6 頁)

(21) 出願番号 特願平9-229131
 (22) 出願日 平成9年8月26日(1997.8.26)
 (65) 公開番号 特開平11-69800
 (43) 公開日 平成11年3月9日(1999.3.9)
 審査請求日 平成15年8月29日(2003.8.29)

(73) 特許権者 000116024
 ローム株式会社
 京都府京都市右京区西院溝崎町2 1 番地
 (74) 代理人 100085501
 弁理士 佐野 静夫
 (72) 発明者 小泉 正明
 京都市右京区西院溝崎町2 1 番地 ローム
 株式会社内

審査官 川端 修

最終頁に続く

(54) 【発明の名称】 DC/DCコンバータ及びそれを用いた通信装置

(57) 【特許請求の範囲】

【請求項1】

トランスの一次側の入力端子に入力される直流電流をスイッチングして該トランスの二次側に電力を得るDC/DCコンバータにおいて、
 前記一次側の入力端子の電圧を検出する検出手段と、
 前記入力端子の電圧が所定値以上になると検出手段の出力により動作して前記入力端子の電流の一部をバイパスするバイパス回路と、
前記入力端子の電圧が所定値以上になった時点から所定時間経過後、前記バイパス回路を不作動になすタイマー回路と、
 を備えることを特徴とするDC/DCコンバータ。

10

【請求項2】

トランスの一次側に入力される直流電流をスイッチングして二次側に電力を得るDC/DCコンバータにおいて、
 一次側コイルの一端に接続された第1入力端子と、
 前記一次側コイルの他端にスイッチングトランジスタを介して接続された第2入力端子と、
 第1、第2入力端子間に接続された第1トランジスタと抵抗の第1直列回路と、第1、第2入力端子間に接続されたツェナーダイードと抵抗の第2直列回路と、第2直列回路の第1の所定点を第1トランジスタのベースに接続する手段と、
 を備え、前記ツェナーダイードが導通したとき第1トランジスタをONして第1直列回路

20

によって第 1、第 2 入力端子間に流れる電流の一部をバイパスし、更に、第 2 直列回路の第 2 の所定点と第 2 入力端子との間に接続されていて、ツェナーダイオードが導通してから所定時間経過後に第 1 の所定点の電圧を強制的に変えるタイマー回路を備えていることを特徴とする DC / DC コンバータ。

【請求項 3】

前記タイマー回路は、第 2 の所定点と第 2 入力端子間に順次直列に接続された第 1、第 2 の抵抗と、第 2 の抵抗に並列に接続されたコンデンサと、ベースが第 1、第 2 の抵抗の接続中点に接続されコレクタが上記第 1 の所定点に接続されエミッタが第 2 入力端子に接続されたトランジスタとから成ることを特徴とする請求項 2 に記載の DC / DC コンバータ。

10

【請求項 4】

通信回線から電力を受け、それを必要な電圧に変換するための DC / DC コンバータを有する通信装置において、請求項 1 ~ 請求項 3 のいずれかに記載の DC / DC コンバータを用いたことを特徴とする通信装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は通信回線から電力を受け、それを必要な電圧に変換するための DC / DC コンバータ及び通信装置に関するものである。

【0002】

20

【従来の技術】

ISDN 回線を使用して通信を行う際に用いられる機器に DSU (回線接続装置) とか TA (ターミナルアダプタ) と呼ばれる装置が必要である。これらの装置の内部には、これらの装置を動作させたり外部装置に電力を供給するために通信回線からの電力を受け、それを必要な電圧に変換するための DC / DC コンバータが内蔵されている。

【0003】

通信回線の特性上、この DC / DC コンバータへの入力電力は定電流で供給される。通常の通信状態では、この DC / DC コンバータへ供給される電流値は一定 (ISDN 回線では 40 mA 程度) であり、それによって DC / DC コンバータの入力端子間の電圧もほぼ一定となる。

30

【0004】

しかしながら、通信回線の給電装置側の障害や電力線の混触が発生すると、短時間ではあるが、DC / DC コンバータへの供給電流が一時増加する。この増加した電流により DC / DC コンバータの 2 次側の出力電圧がその期間増大したり、過度の電流によってはスイッチング動作が不安定になったり、停止してしまう場合があった。

【0005】

特開昭 62 - 160072 号公報では、入力端子間電圧を監視して、その電圧が所定値より大きくなると、スイッチングを強制的に停止させるようにしたものが記載されている。

【0006】

【発明が解決しようとする課題】

40

しかし、このように最終的に DC / DC コンバータを停止させてしまうのは、異常な大電流が流れたときの対策としてはよいが、異常な大電流ではなく、パルス状の突入電流が流れたときは、DC / DC コンバータ動作を停止させることなく、そのまま動作を継続させた状態で安定化を図るのが望ましい。

【0007】

本発明はこのような点に鑑みなされたものであって、異常な電流でないが比較的大きな電流が流れたときに良好な対応がなされるようにした DC / DC コンバータ及びそれを用いた通信装置を提供することを目的とする。

【0008】

【課題を解決するための手段】

50

上記の目的を達成するため本発明では、トランスの一次側の入力端子に入力される直流電流をスイッチングして該トランスの二次側に電力を得るDC/DCコンバータにおいて、前記一次側の入力端子の電圧を検出する検出手段と；前記入力端子の電圧が所定値以上になると検出手段の出力により動作して前記入力端子の電流の一部をバイパスするバイパス回路と；前記入力端子の電圧が所定値以上になった時点から所定時間経過後、前記バイパス回路を不動作になすタイマー回路とを備えている。

【0010】

また、本発明では、トランスの一次側に入力される直流電流をスイッチングして二次側に電力を得るDC/DCコンバータにおいて、一次側コイルの一端に接続された第1入力端子と；前記一次側コイルの他端にスイッチングトランジスタを介して接続された第2入力端子と；第1、第2入力端子間に接続された第1トランジスタと抵抗の第1直列回路と；第1、第2入力端子間に接続されたツェナーダイードと抵抗の第2直列回路と；第2直列回路の第1の所定点を第1トランジスタのベースに接続する手段とを備え、前記ツェナーダイードが導通したとき第1トランジスタをONして第1直列回路によって第1、第2入力端子間に流れる電流の一部をバイパスし、更に、第2直列回路の第2の所定点と第2入力端子との間に接続されていて、ツェナーダイードが導通してから所定時間経過後に第1の所定点の電圧を強制的に変えるタイマー回路を備えている。

【0012】

また、前記タイマー回路は、第2の所定点と第2入力端子間に順次直列に接続された第1、第2の抵抗と、第2の抵抗に並列に接続されたコンデンサと、ベースが第1、第2の抵抗の接続中点に接続されコレクタが上記第1の所定点に接続されエミッタが第2入力端子に接続されたトランジスタとから成っている。

【0013】

通信回線から電力を受け、それを必要な電圧に変換するためのDC/DCコンバータを有する通信装置は上記のいずれかのDC/DCコンバータを搭載している。

【0014】

【発明の実施の形態】

図3はISDNの通信回線101、102に接続された通信装置103の概略を示している。104は通信回線101、102から与えられたDC（直流）成分とAC成分（信号成分）を分離する分離回路である。DC成分はDC/DCコンバータ105へ伝送され、所定の電圧に変換される。AC成分（信号成分）は信号処理回路106で処理される。信号処理回路106の電源はDC/DCコンバータ105から与えられる。

【0015】

前記DC/DCコンバータ105は図1に示すように、トランス8の一次側において、スイッチングトランジスタ6をON/OFFして二次側に出力電圧を得るようにしている。9は整流ダイオードであり、10は平滑コンデンサである。二次側の出力端子11、12は上述した信号処理回路106等へ接続される。トランジスタ6のON/OFFはそのベースに接続される発振回路の出力によって制御される。

【0016】

入力端子1、2間を流れる入力電流は定電流であるが、パルス状の突入電流等が入力された場合は、入力端子1、2間の電圧もその電流に応じて変化する。4はこの入力電圧が所定値を超えるのを検出する電圧検出回路であり、3は入力電圧が所定値を超えると、電圧検出回路4の出力によって駆動され、入力端子の電流を一部バイパスするバイパス回路である。

【0017】

5はタイマー回路であり、このタイマー回路5は過大電圧（従って過大電流）が長時間検出されたとき、バイパス回路3が長時間ONになると、バイパス回路が破損する虞があるので、それを未然に防止するために設けられたものである。

【0018】

これらのバイパス回路3、電圧検出回路4、タイマー回路5については図2にその具体例

10

20

30

40

50

が示されている。図2において、バイパス回路3はコレクタが入力端子1に接続されエミッタが抵抗R1を介して入力端子2に接続されたNPN型のトランジスタQ1と前記抵抗R1とから構成されている。電圧検出回路4は定電圧ダイオード(ツェナーダイオード)7と抵抗R2、R3の直列接続によって構成されており、抵抗R2とR3の接続ノードaがバイパス回路3のトランジスタQ1のベースに接続されている。

【0019】

タイマー回路5はコレクタがノードaに接続されエミッタが入力端子2に接続されたNPN型のトランジスタQ2と、ノードbと入力端子2との間に接続された抵抗R4、R5、及び抵抗R5に並列に接続されたコンデンサC1とから構成されている。尚、抵抗R4とR5の接続ノードdがトランジスタQ2のベースに接続されている。

10

【0020】

次に、上記のように構成された図2の回路の動作について述べる。入力端子1を介して入力される入力電流に大きな変動がない定常状態では、バイパス回路3、検出回路4、タイマー回路5はいずれも不作動で、DC/DCコンバータは発振回路の制御によってスイッチング動作を行なっている。

【0021】

しかし、入力電流が大きくなると、入力電圧もそれに比例して大きくなるが、その入力電圧が所定値を超えると、定電圧ダイオードがONしてノードaにトランジスタQ1の閾値以上の電圧が発生し、トランジスタQ1が導通する。従って、入力端子1からの入力電流の一部がこのトランジスタQ1と抵抗R1を介して入力端子2側へ流れる(バイパスされる)。よって、過大電流がトランス8側へ流れないので、トランス8の二次側の出力電圧が変動することが防止される。

20

【0022】

入力電流の変動がパルス状の過大電流の場合、このパルス状電流が過ぎると、入力電圧も元の状態に下がるので、定電圧ダイオード7はOFFとなり、トランジスタQ1もOFFとなってバイパス回路3によるバイパス動作は終了する。

【0023】

これに対し、入力電流がパルス状の過大電流でない継続性のある過大電流の場合は、それが長く続くと、トランジスタQ1が破損するが、これはタイマー回路5によって阻止される。即ち、入力電圧が高くなって定電圧ダイオード7がONになると、電流がR2、R3を流れるだけでなく、タイマー5にも流れる。タイマー回路5に流れる電流はコンデンサC1の充電を行うので、ノードdの電圧は抵抗R4、R5、コンデンサC1等の時定数に依存して上昇する。

30

【0024】

ノードdの電圧がトランジスタQ2の閾値以上になると、トランジスタQ2がONしてノードaは入力端子2の電圧(例えばグランド電圧)になるので、トランジスタQ1がOFFとなる。これにより長時間過大電流によるトランジスタQ1の破損(従ってバイパス回路3の破損)は防止される。上述したパルス状の過大電流の場合は、ノードdの電圧が充分上昇する前にその過大電流が終了するので、トランジスタQ2はOFFのままであり、トランジスタQ1によるバイパス動作が強制的に停止されることはない。

40

【0025】

【発明の効果】

以上説明したように本発明によれば、例えば通常動作時の電流より増加した分だけをバイパス回路によりバイパスさせることができ、DC/DCコンバータのスイッチング動作には入力電流の増加はなく、安定した動作が維持でき、その結果安定した出力を得ることができる。また、バイパス回路、電圧検出手段等を比較的小型の半導体素子で構成できるため安価且つ実装に要するスペースも少なくてよいという利点もある。また、タイマー回路を設けることにより過大電流が長時間継続するような場合におけるバイパス回路素子の破損を防止できる。

【図面の簡単な説明】

50

【図 1】本発明の実施例に係る D C / D C コンバータの回路図

【図 2】その要部について詳細な構成を示す回路図

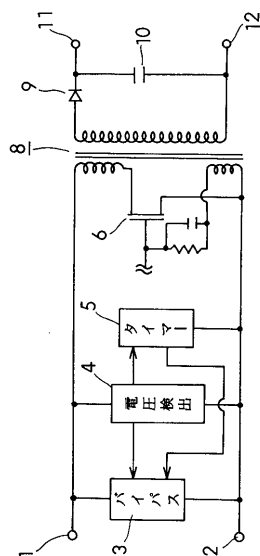
【図 3】その D C / D C コンバータを搭載した通信装置を示すブロック図

【符号の説明】

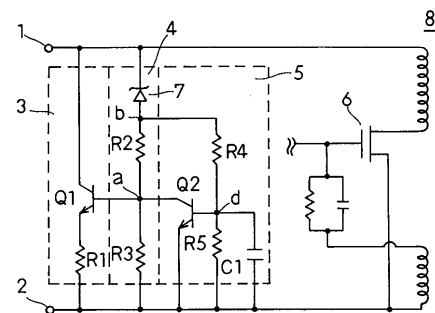
- | | | | |
|---------|----------|-----------|--------|
| 1、2 | 入力端子 | 3 | バイパス回路 |
| 4 | 電圧検出回路 | 5 | タイマー回路 |
| 7 | 定電圧ダイオード | 8 | トランス |
| Q 1、Q 2 | トランジスタ | R 1 ~ R 5 | 抵抗 |
| C 1 | コンデンサ | | |

【図 1】

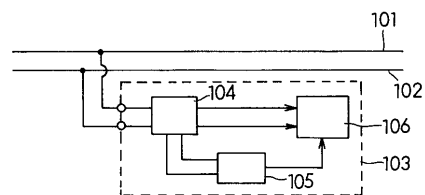
図 1 は、本発明の実施例に係る D C / D C コンバータの回路図を示す。



【図 2】



【図 3】



フロントページの続き

- (56)参考文献 特開昭62-160072(JP,A)
特開昭60-043717(JP,A)
特開平07-031135(JP,A)
特開平05-236743(JP,A)
特開平02-084066(JP,A)

(58)調査した分野(Int.Cl.⁷, DB名)

H02M 3/28

G05F 1/613

H02H 7/12