

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2016-5161
(P2016-5161A)

(43) 公開日 平成28年1月12日(2016.1.12)

(51) Int.Cl. F I テーマコード (参考)
HO4N 5/378 (2011.01) HO4N 5/335 780 5C024

審査請求 未請求 請求項の数 12 O L (全 24 頁)

(21) 出願番号	特願2014-125047 (P2014-125047)	(71) 出願人	000001007 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
(22) 出願日	平成26年6月18日 (2014.6.18)	(74) 代理人	100094112 弁理士 岡部 譲
		(74) 代理人	100096943 弁理士 臼井 伸一
		(74) 代理人	100101498 弁理士 越智 隆夫
		(74) 代理人	100107401 弁理士 高橋 誠一郎
		(74) 代理人	100106183 弁理士 吉澤 弘司
		(74) 代理人	100128668 弁理士 齋藤 正巳

最終頁に続く

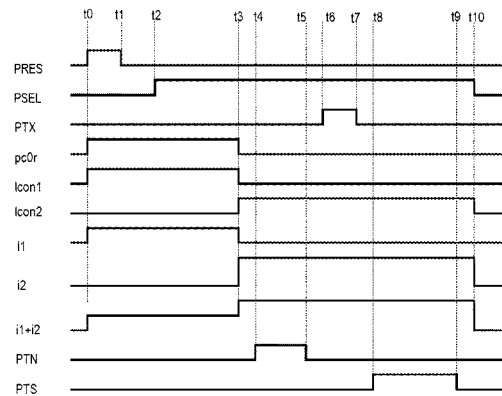
(54) 【発明の名称】 撮像装置及びその駆動方法

(57) 【要約】

【課題】より消費電力の低い撮像装置及びその駆動方法を提供する。

【解決手段】信号電荷を電圧信号として出力する画素と、画素からの出力信号が入力される増幅器、増幅器に電流を供給する電流源及び増幅器の入力端子と出力端子との間の導通と非導通とを切り替えるスイッチを有する増幅回路を含む読み出し回路とを有する撮像装置において、スイッチを導通状態として増幅器の入力端子及び出力端子の電位をリセットする際に増幅器へ供給する電流の平均値が、スイッチを非導通状態として画素から読み出した信号を増幅する際に増幅器へ供給する電流の平均値よりも小さくなるように、電流源を制御する。

【選択図】 図 8



【特許請求の範囲】

【請求項 1】

光電変換により生成された信号電荷を電圧信号として出力する画素と、前記画素からの出力信号が入力される増幅器、前記増幅器に電流を供給する電流源及び前記増幅器の入力端子と出力端子との間の導通と非導通とを切り替えるスイッチを有する増幅回路を含む読み出し回路とを有する撮像装置の駆動方法であって、

前記スイッチを導通状態とし、前記増幅器の前記入力端子及び前記出力端子の電位をリセットするステップと、

前記スイッチを非導通状態とし、前記画素からの前記出力信号を増幅するステップとを有し、

前記増幅器の前記入力端子及び前記出力端子の電位をリセットするステップにおいて前記増幅器に供給する前記電流の平均値が、前記出力信号を増幅するステップにおいて前記増幅器に供給する前記電流の平均値よりも小さくなるように、前記電流源を制御する

ことを特徴とする撮像装置の駆動方法。

10

【請求項 2】

前記電流源は、第 1 の定電流源及び第 2 の定電流源を含み、

前記増幅器の前記入力端子及び前記出力端子の電位をリセットするステップでは、前記第 1 の定電流源から前記増幅器へ前記電流を供給し、

前記出力信号を増幅するステップでは、前記第 2 の定電流源から前記増幅器へ前記電流を供給する

ことを特徴とする請求項 1 記載の撮像装置の駆動方法。

20

【請求項 3】

前記電流源は、第 1 の定電流源及び第 2 の定電流源を含み、

前記増幅器の前記入力端子及び前記出力端子の電位をリセットするステップでは、前記第 1 の定電流源及び第 2 の定電流源の一方から前記増幅器へ前記電流を供給し、

前記出力信号を増幅するステップでは、第 1 の定電流源及び第 2 の定電流源の双方から前記増幅器へ前記電流を供給する

ことを特徴とする請求項 1 記載の撮像装置の駆動方法。

【請求項 4】

前記増幅回路は、ゲインの切り替え機能を有し、

前記画素からの前記出力信号を第 1 の増幅率で増幅する際は、前記増幅器の前記入力端子及び前記出力端子の電位をリセットするステップにおいて前記増幅器へ供給する電流の平均値が、前記出力信号を増幅するステップにおいて前記増幅器に供給する電流の平均値よりも小さくなるようにし、

前記画素からの前記出力信号を前記第 1 の増幅率よりも大きい第 2 の増幅率で増幅する際は、前記増幅器の前記入力端子及び前記出力端子の電位をリセットするステップ及び前記出力信号を増幅するステップにおいて前記増幅器へ供給する電流を同じにする

ことを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の撮像装置の駆動方法。

30

【請求項 5】

光電変換素子により生成された信号電荷を電圧信号として出力する画素と、

前記画素からの出力信号が入力される増幅器、前記増幅器に電流を供給する電流源及び前記増幅器の入力端子と出力端子との間の導通と非導通とを切り替えるスイッチを有する増幅回路を含む読み出し回路と、

前記スイッチを導通状態として前記増幅器の前記入力端子及び前記出力端子の電位をリセットする際に前記増幅器へ供給する前記電流の平均値が、前記スイッチを非導通状態として前記画素から読み出した信号を増幅する際に前記増幅器へ供給する前記電流の平均値よりも小さくなるように、前記電流源を制御する制御手段と

を有することを特徴とする撮像装置。

40

【請求項 6】

前記電流源は、複数の定電流源を含む

50

ことを特徴とする請求項 5 記載の撮像装置。

【請求項 7】

前記増幅回路は、一方の端子が前記画素に接続され、他方の端子が前記増幅器の前記入力端子に接続された第 1 の容量を更に有する

ことを特徴とする請求項 5 又は 6 記載の撮像装置。

【請求項 8】

前記読み出し回路は、前記増幅回路の出力端子に接続され、前記増幅回路の出力信号を一時的に保持するための第 2 の容量を更に有する

ことを特徴とする請求項 5 乃至 7 のいずれか 1 項に記載の撮像装置。

【請求項 9】

画素信号及びリセット信号を電圧信号として出力する画素と、

前記画素から前記画素信号が入力される第 1 の増幅器と、前記第 1 の増幅器に電流を供給する第 1 の電流源と、前記第 1 の増幅器の前記入力端子と前記第 1 の増幅器の出力端子との間の導通と非導通とを切り替える第 1 のスイッチとを有する第 1 の増幅回路と、

前記画素から前記リセット信号が入力される第 2 の増幅器と、前記第 2 の増幅器に電流を供給する第 2 の電流源と、前記第 2 の増幅器の前記入力端子と前記第 2 の増幅器の出力端子との間の導通と非導通とを切り替える第 2 のスイッチとを有する第 2 の増幅回路と、

前記第 1 のスイッチを導通状態として前記第 1 の増幅器の前記入力端子及び前記出力端子の電位をリセットする際に前記第 1 の増幅器へ供給する前記電流の平均値が前記第 1 のスイッチを非導通状態として前記画素信号を増幅する際に前記第 1 の増幅器へ供給する前記電流の平均値よりも小さくなるように前記第 1 の電流源を制御し、前記第 2 のスイッチを導通状態として前記第 2 の増幅器の前記入力端子及び前記出力端子の電位をリセットする際に前記第 2 の増幅器へ供給する前記電流の平均値が前記第 2 のスイッチを非導通状態として前記リセット信号を増幅する際に前記第 2 の増幅器へ供給する前記電流の平均値よりも小さくなるように前記第 2 の電流源を制御する制御手段と

を有することを特徴とする撮像装置。

【請求項 10】

前記画素と前記第 1 の増幅回路及び前記第 2 の増幅回路との間に接続された第 3 の増幅回路を更に有する

ことを特徴とする請求項 9 に記載の撮像装置。

【請求項 11】

増幅器と、

前記増幅器に電流を供給する電流源と、

一方の端子に信号が与えられ、他方の端子が前記増幅器の入力端子に接続された容量と

、前記増幅器の前記入力端子と前記増幅器の出力端子との間の導通と非導通とを切り替えるスイッチと、

前記スイッチが導通状態のときに前記増幅器に供給する前記電流の平均値が、前記スイッチが非導通状態のときに前記増幅器に供給する前記電流の平均値よりも小さくなるように、前記電流源を制御する制御手段と

を有することを特徴とする増幅回路。

【請求項 12】

請求項 5 乃至 10 のいずれか 1 項に記載の撮像装置と、

前記撮像装置へ被写体の像を結像する光学系と

を有することを特徴とする撮像システム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、撮像装置及びその駆動方法に関する。

【背景技術】

10

20

30

40

50

【 0 0 0 2 】

特許文献 1 には、行列状に画素が設けられた画素アレイの各列から信号を読み出すための読み出し回路が記載されている。特許文献 1 に記載の読み出し回路は、画素アレイの各行に接続された増幅回路と、増幅回路の後段に接続された保持容量とを有している。この読み出し回路では、画素アレイから信号を読み出す際、増幅回路から出力された信号を保持容量に保持させる期間以外は増幅回路を非動作状態とすることにより、消費電力の低減が図られている。

【 先行技術文献 】

【 特許文献 】

【 0 0 0 3 】

【 特許文献 1 】 特開 2 0 0 9 - 2 7 3 1 4 8 号 公 報

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 0 4 】

しかしながら、低消費電力化はバッテリー駆動の長時間化や動作に伴う発熱の抑制等の様々なメリットがあるため、さらに消費電力の低い撮像装置やその駆動方法が求められている。

【 0 0 0 5 】

本発明の目的は、より消費電力の低い撮像装置及びその駆動方法を提供することにある。

【 課題を解決するための手段 】

【 0 0 0 6 】

本発明の一観点によれば、光電変換により生成された信号電荷を電圧信号として出力する画素と、前記画素からの出力信号が入力される増幅器、前記増幅器に電流を供給する電流源及び前記増幅器の入力端子と出力端子との間の導通と非導通とを切り替えるスイッチを有する増幅回路を含む読み出し回路とを有する撮像装置の駆動方法であって、前記スイッチを導通状態とし、前記増幅器の前記入力端子及び前記出力端子の電位をリセットするステップと、前記スイッチを非導通状態とし、前記画素からの前記出力信号を増幅するステップとを有し、前記増幅器の前記入力端子及び前記出力端子の電位をリセットするステップにおいて前記増幅器に供給する前記電流の平均値が、前記出力信号を増幅するステップにおいて前記増幅器に供給する前記電流の平均値よりも小さくなるように、前記電流源を制御することを特徴とする撮像装置の駆動方法が提供される。

【 0 0 0 7 】

本発明の他の一観点によれば、光電変換素子により生成された信号電荷を電圧信号として出力する画素と、前記画素からの出力信号が入力される増幅器、前記増幅器に電流を供給する電流源及び前記増幅器の入力端子と出力端子との間の導通と非導通とを切り替えるスイッチを有する増幅回路を含む読み出し回路と、前記スイッチを導通状態として前記増幅器の前記入力端子及び前記出力端子の電位をリセットする際に前記増幅器へ供給する前記電流の平均値が、前記スイッチを非導通状態として前記画素から読み出した信号を増幅する際に前記増幅器へ供給する前記電流の平均値よりも小さくなるように、前記電流源を制御する制御手段とを有することを特徴とする撮像装置が提供される。

【 0 0 0 8 】

また、本発明の更に他の一観点によれば、画素信号及びリセット信号を電圧信号として出力する画素と、前記画素から前記画素信号が入力される第 1 の増幅器と、前記第 1 の増幅器に電流を供給する第 1 の電流源と、前記第 1 の増幅器の前記入力端子と前記第 1 の増幅器の出力端子との間の導通と非導通とを切り替える第 1 のスイッチとを有する第 1 の増幅回路と、前記画素から前記リセット信号が入力される第 2 の増幅器と、前記第 2 の増幅器に電流を供給する第 2 の電流源と、前記第 2 の増幅器の前記入力端子と前記第 2 の増幅器の出力端子との間の導通と非導通とを切り替える第 2 のスイッチとを有する第 2 の増幅回路と、前記第 1 のスイッチを導通状態として前記第 1 の増幅器の前記入力端子及び前記

10

20

30

40

50

出力端子の電位をリセットする際に前記第 1 の増幅器へ供給する前記電流の平均値が前記第 1 のスイッチを非導通状態として前記画素信号を増幅する際に前記第 1 の増幅器へ供給する前記電流の平均値よりも小さくなるように前記第 1 の電流源を制御し、前記第 2 のスイッチを導通状態として前記第 2 の増幅器の前記入力端子及び前記出力端子の電位をリセットする際に前記第 2 の増幅器へ供給する前記電流の平均値が前記第 2 のスイッチを非導通状態として前記リセット信号を増幅する際に前記第 2 の増幅器へ供給する前記電流の平均値よりも小さくなるように前記第 2 の電流源を制御する制御手段とを有することを特徴とする撮像装置が提供される。

【0009】

また、本発明の更に他の一観点によれば、増幅器と、前記増幅器に電流を供給する電流源と、一方の端子に信号が与えられ、他方の端子が前記増幅器の入力端子に接続された容量と、前記増幅器の前記入力端子と前記増幅器の出力端子との間の導通と非導通とを切り替えるスイッチと、前記スイッチが導通状態のときに前記増幅器に供給する前記電流の平均値が、前記スイッチが非導通状態のときに前記増幅器に供給する前記電流の平均値よりも小さくなるように、前記電流源を制御する制御手段とを有することを特徴とする増幅回路が提供される。

10

【発明の効果】

【0010】

本発明によれば、撮像装置の消費電力を低減することができる。

20

【図面の簡単な説明】

【0011】

【図 1】図 1 は、本発明の第 1 実施形態による増幅回路の構成を示す回路図である。

【図 2】図 2 は、本発明の第 1 実施形態による増幅回路の増幅器の構成を示す回路図である。

【図 3】図 3 は、本発明の第 1 実施形態による増幅回路の駆動方法を示すタイミング図である。

【図 4】図 4 は、本発明の第 2 実施形態による撮像装置の構成を示す概略図である。

【図 5】図 5 は、本発明の第 2 実施形態による撮像装置の画素の構成を示す回路図である。

【図 6】図 6 は、本発明の第 2 実施形態による撮像装置の信号読み出し回路の構成を示す回路図である。

30

【図 7】図 7 は、本発明の第 2 実施形態による撮像装置の増幅回路の増幅器の構成を示す回路図である。

【図 8】図 8 は、本発明の第 2 実施形態による撮像装置の駆動方法を示すタイミング図である。

【図 9】図 9 は、本発明の第 3 実施形態による撮像装置の駆動方法を示すタイミング図である。

【図 10】図 10 は、本発明の第 4 実施形態による撮像装置の信号読み出し回路の構成を示す回路図である。

【図 11】図 11 は、本発明の第 4 実施形態による撮像装置の駆動方法を示すタイミング図である。

40

【図 12】図 12 は、本発明の第 5 実施形態による撮像システムの構成を示す概略図である。

【発明を実施するための形態】

【0012】

[第 1 実施形態]

本発明の第 1 実施形態による増幅回路及びその駆動方法について図 1 乃至図 3 を用いて説明する。

【0013】

図 1 は、本実施形態による増幅回路の構成を示す回路図である。図 2 は、本実施形態に

50

よる増幅回路に用いられる増幅器の一例を示す回路図である。図3は本実施形態による増幅回路の駆動方法を示すタイミング図である。

【0014】

はじめに、本実施形態による増幅回路の構成について図1及び図2を用いて説明する。

【0015】

本実施形態による増幅回路30は、図1に示すように、増幅器31と、クランプ容量32と、帰還容量33と、スイッチ34と、定電流源36とを有している。クランプ容量32の一方の端子は増幅回路30の入力端子37を構成し、クランプ容量32の他方の端子は増幅器31の反転入力端子に接続されている。増幅器31の非反転入力端子には、基準電圧である電圧 V_{ref} が入力されている。増幅回路30の出力端子38を構成する増幅器31の出力端子と、増幅器31の反転入力端子との間には、帰還容量33とスイッチ34とが並列に接続されている。スイッチ34は、例えばN型MOSトランジスタであり、主ノードであるソース及びドレインの一方が増幅器31の反転入力端子に接続され、ソース及びドレインの他方が増幅器31の出力端子に接続されている。

10

【0016】

スイッチ34の導通状態は、スイッチ34の制御ノード(N型MOSトランジスタのゲート)に印加される信号(クランプパルス信号 p_{c0r})によって制御される。ここでは、クランプパルス信号 p_{c0r} がHighレベル(以下、「Hレベル」と表記する)のとき、スイッチ34が導通状態(オン状態)になるものとする。また、クランプパルス信号 p_{c0r} がLowレベル(以下、「Lレベル」と表記する)のとき、スイッチ34が非導通状態(オフ状態)になるものとする。

20

【0017】

増幅器31は、例えば図2に示す回路により構成される。図2に示す増幅器31は、1段の差動増幅回路であり、P型MOSトランジスタ40、41と、N型MOSトランジスタ42、43とを有している。P型MOSトランジスタ40、41のソースは、電源電圧線に接続されている。P型MOSトランジスタ40、41のゲートは、P型MOSトランジスタ41のドレイン及びN型MOSトランジスタ43のドレインに接続されている。P型MOSトランジスタ40のドレインは、N型MOSトランジスタ42のドレインに接続されている。N型MOSトランジスタ42、43のソースは、電流源36を構成するN型MOSトランジスタ44のドレインに接続されている。N型MOSトランジスタ44のソースは、接地電圧線に接続されている。

30

【0018】

図2の増幅器31では、N型MOSトランジスタ42のゲートが増幅器31の反転入力端子(図中、「in-」)を構成し、N型MOSトランジスタ43のゲートが増幅器31の非反転入力端子(図中、「in+」)を構成する。また、P型MOSトランジスタ40のドレインとN型MOSトランジスタ42のドレインとの接続ノードが、増幅器31の出力端子38(図中、「out」)を構成する。N型MOSトランジスタ44のゲートは、電流源36の電流制御用のバイアス端子であり、このゲートに印加される信号 V_{B_tail} によって電流源36を流れる電流 I が制御される。

40

【0019】

なお、クランプパルス信号 p_{c0r} 及び信号 V_{B_tail} は、後述する駆動方法に従い、図示しない制御手段により適宜制御される。

【0020】

次に、本実施形態による増幅回路の駆動方法について図1乃至図3を用いて説明する。

【0021】

本実施形態による増幅回路の駆動方法は、増幅器31のオフセットレベルをクランプ容量32にクランプするためのクランプ動作と、入力信号を増幅する増幅動作とを含む。図3のタイミング図において、時刻 t_0 ~時刻 t_1 がクランプ動作の期間に相当し、時刻 t_1 ~時刻 t_2 が増幅動作の期間に相当する。

【0022】

50

まず、増幅動作に先立ち、増幅器31のクランプ動作を行う。すなわち、時刻 t_0 において、クランプパルス信号 p_{c0r} をHレベルとし、スイッチ34を導通状態にする。また、同じく時刻 t_0 において、信号 V_{B_tail} のレベルを、電流源36の電流 I が電流 i_1 となるように制御して、増幅器31を動作させる（以下、「第1の動作モード」と呼ぶ）。これにより、増幅器31は電圧フォロワ状態となり、出力端子の電圧は電圧 V_{ref} にほぼ等しくなる。そして、増幅器31の反転入力端子の電位は、電圧 V_{ref} に対して増幅器31のオフセット電圧を加えたオフセットレベルとなり、クランプ容量32にクランプされる。こうして、増幅器31の入力端子及び出力端子の電位をリセットする。

【0023】

次いで、入力信号の増幅動作を行う。すなわち、時刻 t_1 において、クランプパルス信号 p_{c0r} をLレベルとし、スイッチ34を非導通状態にする。また、信号 V_{B_tail} のレベルを、N型MOSトランジスタ44の電流 I が電流 i_2 となるように制御して、増幅器31を動作させる（以下、「第2の動作モード」と呼ぶ）。これにより、増幅器31が増幅可能な状態となり、入力端子37からクランプ容量32を介して入力された電圧信号が増幅されて出力端子38から出力される。

10

【0024】

次いで、増幅信号を他の回路へ出力した後、時刻 t_2 において、信号 V_{B_tail} を所定のレベルに設定し、N型MOSトランジスタ44に流れる電流量を減らすことにより、増幅器31による消費電力を低減する。図3においては、時刻 t_2 に、電流 I を電流 i_1 とした例を示しているが、電流 I の供給を停止しても良い。

20

【0025】

ここで、本実施形態による増幅回路の駆動方法では、第1の動作モード時に電流源36により供給する電流 i_1 を、第2の動作モード時に電流源36により供給する電流 i_2 よりも小さい値に設定する。第1の動作モード時における電流源36の電流 i_1 は、第2の動作モード時における電流源36の電流 i_2 よりも小さければ特に限定されるものではないが、例えば、第2の動作モード時における電流源36の電流 i_2 の半分程度とすることができる。

【0026】

これにより、クランプ動作から増幅動作までの一連の動作の際に電流源36の電流 I を増幅動作時の電流（本実施形態の電流 i_2 に相当）と同じにする場合と比較して、消費電流を低減することができる。例えば、電流 i_1 を電流 i_2 の半分程度（ $i_1 = i_2 / 2$ ）とした本発明者等による試作検討結果では、消費電力を約 $1/2$ に抑制できることが確認された。

30

【0027】

第2の動作モード時では、信号増幅精度を維持する観点から、電流源36により供給する電流 i_2 を減少して消費電流の低減を図るには限界がある。本実施形態のように、第2の動作モード時における電流 i_2 はそのままに、第1の動作モード時における電流 i_1 を低減することにより、信号増幅精度の維持と消費電流の低減との双方を実現することができる。

【0028】

なお、第1の動作モード時の電流 i_1 を小さくしすぎると、トータルの消費電流は大幅に抑制できる反面、増幅器31のオフセット電圧の除去が不十分になる。逆に、第2の動作モード時の電流 i_2 に対して僅かしか電流 i_1 を減少しなければ、消費電流の低減効果を十分に得ることはできない。第1の動作モード時の電流 i_1 を第2の動作モード時の電流 i_2 と比較してどの程度減少させるかについては、消費電力の低減効果に加えて、増幅回路30に求められる特性等をも考慮して適宜決定することが望ましい。本発明者等による試作検討結果では、第1の動作モード時の電流 i_1 を、第2の動作モード時の電流 i_2 のおよそ $10\% \sim 25\%$ 程度に低減しても、増幅器31のオフセット除去量が実用上問題のないレベルに収まることが確認された。

40

【0029】

50

図3のタイミング図では、時刻 t_1 において、クランプパルス信号 p_{c0r} のHレベルからLレベル遷移と、増幅器31の電流 I の電流 i_1 から電流 i_2 への切り替えとを、同じタイミングで行っているが、これらは必ずしも同じタイミングで行う必要はない。例えば、クランプ解除にあたるクランプパルス信号 p_{c0r} のLレベルへの遷移よりも少し前に、電流 i_1 から電流 i_2 へ切り替えるようにしてもよい。クランプ解除前に短時間でも増幅時と同じ定電流値に変化しておくことにより、増幅器31のオフセットレベルへのクランプ動作をより確実に行うことができる。これにより、時刻 t_0 ～時刻 t_1 の間において供給電流を低減したことに伴い生じるクランプエラーを抑制することができる。

【0030】

少なくともクランプ動作時に増幅器31に供給される電流の平均値が増幅動作時に増幅器31に供給される電流の平均値よりも小さくなるように電流源の制御を行うことで、消費電流低減の効果は得ることができる。増幅器31の電流 I を電流 i_1 から電流 i_2 へ切り替えるタイミングは、所望の消費電流低減効果が得られる範囲内で適宜変更が可能である。

10

【0031】

なお、本実施形態の増幅回路30では、反転入力端子と出力端子の間に帰還容量33を接続しているが、他の容量で保持した信号を増幅する抵抗型など、他の構成の増幅器であってもよい。

【0032】

このように、本実施形態によれば、クランプ動作時に増幅器に供給する電流を、増幅動作時に増幅器に供給する電流よりも少なくしてトータルの消費電流を低減するので、増幅回路の消費電力を低減することができる。

20

【0033】

[第2実施形態]

本発明の第2実施形態による撮像装置及びその駆動方法について図4乃至図8を用いて説明する。図1乃至図3に示す第1実施形態による増幅回路と同様の構成要素には同一の符号を付し説明を省略し或いは簡潔にする。

【0034】

図4は、本実施形態による撮像装置の構成を示す概略図である。図5は、本実施形態による撮像装置の画素の構成の一例を示す回路図である。図6は、本実施形態による撮像装置の信号読み出し回路の構成の一例を示す回路図である。図7は、本実施形態による撮像装置の増幅回路の増幅器の構成の一例を示す回路図である。図8は、本実施形態による撮像装置の駆動方法を示すタイミング図である。

30

【0035】

はじめに、本実施形態による撮像装置の構成について図4乃至図7を用いて説明する。

【0036】

本実施形態による撮像装置100は、図4に示すように、画素アレイ10、垂直走査回路11、タイミングジェネレータ(以下、「TG」と表記する)12、読み出し回路70、水平転送回路13、水平走査回路14、出力アンプ15を有している。

【0037】

画素アレイ10は、行方向及び列方向に沿って2次元マトリクス状に配列された複数の画素20を有している。図4には図面の簡略化のために4行4列の画素アレイ10を示しているが、行方向及び列方向に配置される画素20の数は特に限定されるものではない。なお、本明細書において、行方向とは図面において横方向を示し、列方向とは図面において縦方向を示すものとする。一例では、行方向が撮像装置における水平方向に対応し、列方向が撮像装置における垂直方向に対応する。

40

【0038】

画素20は、例えば図5に示すように、光電変換素子であるフォトダイオード21、転送MOSトランジスタ22、リセットMOSトランジスタ23、増幅MOSトランジスタ24、選択MOSトランジスタ25を、それぞれ有している。

50

【0039】

フォトダイオード21のアノードは接地電圧線に接続され、カソードは転送MOSトランジスタ22のソースに接続されている。転送MOSトランジスタ22のドレインは、リセットMOSトランジスタ23のソース及び増幅MOSトランジスタ24のゲートに接続されている。転送MOSトランジスタ22のドレイン、リセットMOSトランジスタ23のソース及び増幅MOSトランジスタ24のゲートの接続ノードは、フローティングディフュージョン領域（以下、「FD領域」という）26を構成する。リセットMOSトランジスタ23及び増幅MOSトランジスタ24のドレインは、電源電圧線（VDD）に接続されている。増幅MOSトランジスタ24のソースは、選択MOSトランジスタ25のドレインに接続されている。転送MOSトランジスタ22、リセットMOSトランジスタ23、増幅MOSトランジスタ24、選択MOSトランジスタ25は、フォトダイオード21から画素信号を読み出すための画素内読み出し回路を構成する。

10

【0040】

なお、トランジスタのソース及びドレインの呼称は、トランジスタの導電型や着目する機能等に応じて異なることがあり、上述のソースとドレインとは逆の名称で呼ばれることもある。また、本明細書では、MOSトランジスタをスイッチと呼ぶこともある。この場合、ソース及びドレインを主ノード、ゲートを制御ノードと呼ぶものとする。

【0041】

画素アレイ10の各行には、行方向に延在して、信号線TX、信号線RES、信号線SEL（いずれも図示せず）が、それぞれ配置されている。信号線TXは、行方向に並ぶ画素20の転送MOSトランジスタ22のゲートにそれぞれ接続され、これら画素20に共通の信号線をなしている。信号線RESは、行方向に並ぶ画素20のリセットMOSトランジスタ23のゲートにそれぞれ接続され、これら画素20に共通の信号線をなしている。信号線SELは、行方向に並ぶ画素20の選択MOSトランジスタ25のゲートにそれぞれ接続され、これら画素20に共通の信号線をなしている。なお、図4では、図面の簡略化のために、信号線TX、信号線RES、信号線SELをまとめて1本の信号線readとして表している。また、信号線readの名称には、行番号に対応した番号をそれぞれ付記している（read1, read2, read3, read4）。

20

【0042】

垂直走査回路11は、TG12からのタイミング信号に基づいて画素20を行ごとに選択して、当該行に属する各画素20から画素信号を出力させるための制御を行うものである。信号線read（信号線TX、信号線RES、信号線SEL）は、垂直走査回路11に接続されている。信号線TXには、垂直走査回路11から、転送MOSトランジスタ22を駆動するための転送パルス信号PTXが出力される。信号線RESには、垂直走査回路11から、リセットMOSトランジスタ23を駆動するためのリセットパルス信号PRESが出力される。信号線SELには、垂直走査回路11から、選択MOSトランジスタ25を駆動するための選択パルス信号PSELが出力される。これら信号線にHレベルの信号が印加されると、対応するトランジスタが導通状態（オン状態）となる。また、Lレベルの信号が印加されると、対応するトランジスタが非導通状態（オフ状態）となる。

30

【0043】

画素アレイ10の各列には、列方向に延在して、垂直信号線27がそれぞれ配置されている。垂直信号線27は、列方向に並ぶ画素20のそれぞれの選択MOSトランジスタ25のソースに接続され、これら画素20に共通の信号線をなしている。各列の垂直信号線27には、増幅MOSトランジスタ24の負荷手段としての定電流源28と、読み出し回路70とが接続されている。

40

【0044】

読み出し回路70は、図4に示すように、増幅回路30と、ラインメモリ60とを有している。増幅回路30及びラインメモリ60は、例えば図6に示す回路により構成することができる。

【0045】

50

図6に示す増幅回路30は、図1の増幅回路30において、帰還容量33を、選択的に接続可能な複数の帰還容量33a, 33b, 33c, 33d, 33eに変更したものである。すなわち、増幅器31の反転入力端子と出力端子との間には、帰還容量33aとスイッチ35aとの直列接続体が、スイッチ34と並列に接続されている。同様に、帰還容量33bとスイッチ35bとの直列接続体、帰還容量33cとスイッチ35cとの直列接続体、帰還容量33dとスイッチ35dとの直列接続体及び帰還容量33eとスイッチ35eとの直列接続体が、スイッチ34と並列に接続されている。

【0046】

帰還容量33a, 33b, 33c, 33d, 33eは、互いに異なる容量値を有している。例えば、帰還容量33a, 33b, 33c, 33d, 33eの容量値は、クランプ容量32の容量値をC0として、それぞれ、C0, C0/2, C0/4, C0/8, C0/16に設定されている。

10

【0047】

スイッチ35a, 35b, 35c, 35d, 35eの導通状態は、スイッチ34の制御ノードに印加される信号(制御パルス信号PGCa, PGCb, PGCc, PG Cd, PGCe)によって制御される。制御パルス信号PGCがHレベルのとき、対応するスイッチ35がオン状態となり、対応する帰還容量33が増幅器31の反転入力端子と出力端子との間に接続される。制御パルス信号PGCによる感度切り替えによって帰還容量33のいずれか1つを選択することにより、増幅回路30による電圧増幅率を、1倍、2倍、4倍、8倍、16倍に切り替えることができる。

20

【0048】

このように、本実施形態の増幅回路30は、被写体の明るさに応じて増幅回路30のゲインを切り替えることを可能とし、撮像装置として広ダイナミックレンジを実現したものである。

【0049】

増幅回路30による電圧増幅率が上がることで、出力アンプ15で発生するノイズの影響を相対的に軽減し、被写体が暗いときのS/N比の悪化を抑制することが可能である。その一方で、増幅段の電圧増幅率が上がるにつれて、増幅器31に対して高い開ループゲインが要求される。

【0050】

そこで、本実施形態の増幅回路30においては、増幅器31を、図7に示すようなカスコード型の高利得増幅回路としている。

30

【0051】

図7に示す増幅器31は、P型MOSトランジスタ40, 41, 45, 46と、N型MOSトランジスタ42, 43, 47, 48, 49, 50, 51, 52とを有している。電源電圧線と接地電圧線との間に、P型MOSトランジスタ40, 45、N型MOSトランジスタ47, 42, 49, 51が、この順で直列に接続されている。同様に、電源電圧線と接地電圧線との間に、P型MOSトランジスタ41, 46、N型MOSトランジスタ48, 43, 50, 52が、この順で直列に接続されている。P型MOSトランジスタ40, 41のゲートは、P型MOSトランジスタ46のドレインとN型MOSトランジスタ48のソースとの接続ノードに接続されている。N型MOSトランジスタ42のソースとN型MOSトランジスタ49のドレインとの接続ノードは、N型MOSトランジスタ43のソースとN型MOSトランジスタ50のドレインとの接続ノードに接続されている。

40

【0052】

図7に示す増幅器31では、N型MOSトランジスタ42のゲートが増幅器31の反転入力端子(図中、「in-」)を構成し、N型MOSトランジスタ43のゲートが増幅器31の非反転入力端子(図中、「in+」)を構成する。また、P型MOSトランジスタ45のドレインとN型MOSトランジスタ47のドレインとの接続ノードが、増幅器31の出力端子38(図中、「out」)を構成する。

【0053】

50

信号 V_{B_H} は、ゲート接地 P 型 MOS トランジスタ 45, 46 へのバイアス電圧である。信号 V_{B_L} は、ゲート接地 N MOS トランジスタ 47, 48 へのバイアス電圧である。図 7 に示す増幅器 31 は、テレスコピック・カスコード型となっているが、例えば電源電圧が低い場合は、フォールデッド・カスコード型の増幅回路を用いてもよい。

【0054】

N 型 MOS トランジスタ 51, 52 は、図 2 の N 型 MOS トランジスタ 44 に対応する定電流源として機能するものである。本実施形態の増幅器 31 は、これら N 型 MOS トランジスタ 51, 52 により構成される 2 つの定電流源を有しているともいえる。これら N 型 MOS トランジスタ 51, 52 は、ゲートに印加される信号 V_{B_tail} の信号レベルにより、流れる電流 i_1, i_2 を制御することができる。或いは、N 型 MOS トランジスタ 51, 52 のサイズ (ゲート幅) を変えておき、一定の信号レベルの信号 V_{B_tail} によって、N 型 MOS トランジスタ 52 には電流 i_1 が流れ、N MOS トランジスタ 51 には電流 i_2 が流れるようにしてもよい。なお、N 型 MOS トランジスタ 51, 52 の電流量の制御方法は、特に限定されるものではなく、これらの組み合わせや他の方法を用いてもよい。

10

【0055】

N 型 MOS トランジスタ 49, 50 は、N 型 MOS トランジスタ 51, 52 により構成される 2 つの定電流源の導通 / 非導通を制御するためのスイッチである。N 型 MOS トランジスタ 49 は、このゲートに印加される信号 I_{con2} により、導通 / 非導通が制御される。N 型 MOS トランジスタ 50 は、このゲートに印加される信号 I_{con1} により、導通 / 非導通が制御される。

20

【0056】

N 型 MOS トランジスタ 49, 50 は、ゲートに印加される信号 H レベルのときオン状態となり、L レベルのときオフ状態となる。すなわち、信号 I_{con1} が H レベルで信号 I_{con2} が L レベルのとき、増幅器 31 には電流 i_1 が流れて動作状態となる。信号 I_{con1} が L レベルで信号 I_{con2} が H レベルのとき、増幅器 31 には電流 i_2 が流れて動作状態となる。信号 I_{con1}, I_{con2} がともに H レベルのとき、増幅器 31 には電流 $i_1 + i_2$ が流れて動作状態となる。信号 I_{con1}, I_{con2} がともに L レベルのとき、増幅器 31 に電流は流れず非動作状態となる。

30

【0057】

本実施形態の撮像装置を、例えばデジタルカメラの撮像系に適用する場合、デジタルカメラの ISO 感度調整手段として、図 6 の増幅回路を利用することが好適である。なお、本実施形態では、ゲインの切り替えを帰還容量の切り替えによって行っているが、クランプ容量の切り替えによって行ってもよく、また、両者を併用してもよい。

【0058】

ラインメモリ 60 は、図 6 に示すように、スイッチ 61N, 61S, 63N, 63S と、容量 62N, 62S とを有している。スイッチ 61N, 61S の一方の主ノードは、増幅回路 30 の出力端子 38 に接続されている。スイッチ 61N の他方の主ノードは、スイッチ 63N の一方の主ノード及び容量 62N の一方の端子に接続されている。スイッチ 61S の他方の主ノードは、スイッチ 63S の一方の主ノード及び容量 62S の一方の端子に接続されている。スイッチ 63N, 63S の他方の端子は、水平転送回路 13 に接続されている。容量 62N, 62S の他方の端子は、固定電圧線 (例えば接地電圧線) に接続されている。容量 62N, 62S は、画素 20 から読み出され増幅回路 30 により増幅されたりセット信号及び画素信号を、水平転送回路 13 により転送する前に一時的に保持するための信号保持容量である。

40

【0059】

読み出し回路 70 は、水平転送回路 13 に接続されている。水平転送回路 13 は、水平走査回路 14 及び出力アンプ 15 に接続されている。水平走査回路 14 は、TG12 に接続されている。

【0060】

50

次に、本実施形態による撮像装置の駆動方法について図4乃至図9を用いて説明する。なお、以下の説明では、1つの画素20の読み出し動作について主に説明するが、同じ行に属する異なる列の複数の画素20についてのラインメモリ60までの信号読み出し動作は、並行して同時に行われる。

【0061】

まず、時刻 t_0 において、リセットパルス信号PRESをHレベルとし、リセットMOSトランジスタ23をオン状態とする。これにより、FD領域26がリセットMOSトランジスタ30を介して電源電圧線に電氣的に接続され、FD領域26がリセットレベルの電位（リセット電位）にリセットされる。

【0062】

また、同じく時刻 t_0 において、信号Icon1をHレベルとし、クランプ動作時用の定電流回路のスイッチであるN型MOSトランジスタ50をオン状態とする。このとき、信号VB__tailに所定の電圧を印加しておき、N型MOSトランジスタ52にクランプ動作時用の電流 i_1 が流れるようにしておく。また、信号Icon2はLレベルとし、増幅動作時用の定電流回路のスイッチであるN型MOSトランジスタ49は、オフ状態のままとする（ $i_2 = 0$ ）。これにより、増幅器31には、N型MOSトランジスタ50、52を介して電流 i_1 が流れ、増幅器31が動作状態（第1の動作モード）となる。このときの増幅器31への供給電流Iは、 $I = i_1$ である。

【0063】

また、同じく時刻 t_0 において、クランプパルス信号pcorをHレベルとし、スイッチ34をオン状態とする。これにより、増幅器31は電圧フォロワ状態となり、出力端子の電圧は電圧Vrefにほぼ等しくなる。そして、増幅器31の反転入力端子の電位は、電圧Vrefに対して増幅器31のオフセット電圧を加えたオフセットレベルとなる。こうして、増幅器31の入力端子及び出力端子の電位をリセットする。

【0064】

次いで、FD領域26のリセットが完了後、時刻 t_1 において、リセットパルス信号PRESをLレベルとし、FD領域26を信号読み出し可能なようにフローティング状態とする。

【0065】

次いで、時刻 t_2 において、選択パルス信号PSELをHレベルとし、選択MOSトランジスタ25をオンとする。これにより、増幅MOSトランジスタ24は、ソースに垂直信号線27及び選択MOSトランジスタ25を介して定電流源28からバイアス電流が供給された状態となり、ソースフォロワ回路を構成する。そしてこれによって、垂直信号線27には、増幅MOSトランジスタ24の入力ノードの電位、すなわちリセット電位であるFD領域26の電位に基づく信号（リセット信号）が、選択MOSトランジスタ25を介して出力される。

【0066】

これにより、増幅回路30の入力端子37がリセット信号の電位となり、増幅器31の反転入力端子がオフセットレベルの電位となり、この電位関係が基準としてクランプ容量32にクランプされる。

【0067】

次いで、増幅器31のクランプ動作が完了後、時刻 t_3 において、クランプパルス信号pcorをLレベルとし、スイッチ34をオフ状態とする。これにより、増幅器31の反転入力端子と出力端子とが帰還容量33を介して接続され、増幅器31が増幅可能な状態となる。

【0068】

また、同じく時刻 t_3 において、また、信号Icon2をHレベルとし、増幅動作時用の定電流回路のスイッチであるN型MOSトランジスタ49をオン状態とする。このとき、信号VB__tailに所定の電圧を印加しておき、N型MOSトランジスタ49に増幅動作時用の定電流 i_2 が流れるようにしておく。また、信号Icon1はLレベルに切り

10

20

30

40

50

替え、クランプ動作時用の定電流回路のスイッチであるN型MOSトランジスタ50はオフ状態にする($i_1 = 0$)。これにより、増幅器31には、N型MOSトランジスタ49, 51を介して電流 i_2 が流れ、増幅器31が動作状態(第2の動作モード)となる。このときの増幅器31への供給電流 I は、 $I = i_2$ である。

【0069】

垂直信号線27に出力された画素20からのリセット信号は、クランプ容量32を介して増幅器31の反転入力端子に入力されている。これにより、増幅器31は、クランプ容量32を介して垂直信号線27から与えられたリセット信号を増幅し、出力端子38から出力する。このとき、増幅器31の帰還経路には帰還容量33が接続されているため、クランプ容量32と帰還容量33との比によってゲインが決定される。

10

【0070】

次いで、時刻 t_4 において、信号PTNをHレベルとしてスイッチ61Nをオン状態とし、増幅回路30の出力端子38をラインメモリ60の容量62Nに接続する。これにより、増幅回路30により増幅されたリセット信号を、容量62Nに書き込む。

【0071】

次いで、容量62Nへのリセット信号の書き込み完了後、時刻 t_5 において、信号PTNをLレベルとしてスイッチ61Nをオフ状態とする。これにより、リセット信号は、容量62Nにより保持された状態となる。

【0072】

次いで、時刻 t_6 において、転送パルス信号PTXをHレベルとし、転送MOSトランジスタ22をオン状態とする。これにより、フォトダイオード21において光電変換により生成された信号電荷が、FD領域26に転送される。そして、垂直信号線27には、フォトダイオード21から転送された信号電荷の量に応じたFD領域26の電位に基づく信号(画素信号)が、選択MOSトランジスタ25を介して出力される。

20

【0073】

次いで、FD領域26への信号電荷の転送完了後、時刻 t_7 において、転送パルス信号PTXをLレベルとし、転送MOSトランジスタ22をオフ状態とする。

【0074】

垂直信号線27に出力された画素信号は、クランプ容量32を介して増幅器31の反転入力端子に入力されている。これにより、増幅器31は、クランプ容量32を介して垂直信号線27から与えられた画素信号を増幅し、出力端子38から出力する。このとき、増幅器31の帰還経路には帰還容量33が接続されているため、クランプ容量32と帰還容量33との比によってゲインが決定される。

30

【0075】

次いで、時刻 t_8 において、信号PTSをHレベルとしてスイッチ61Sをオン状態とし、増幅回路30の出力端子38をラインメモリ60の容量62Sに接続する。これにより、増幅回路30により増幅された画素信号を、容量62Sに書き込む。

【0076】

次いで、容量62Sへの画素信号の書き込み完了後、時刻 t_9 において、信号PTSをLレベルとしてスイッチ61Sをオフ状態とする。これにより、画素信号は、容量62Sにより保持された状態となる。

40

【0077】

次いで、時刻 t_{10} において、信号Icon2をLレベルにして増幅動作時の定電流回路をオフにして、増幅器31をパワーダウンする。

【0078】

次いで、水平走査回路14により水平転送回路13を制御し、容量62Nに蓄積された画素リセット信号と、容量62Sに蓄積された画素信号とを、水平転送回路13へ列ごとに順次読み出す。そして、水平転送回路13へ読み出された出力信号を、順次出力アンプ15或いはチップ外のICへ転送し、相関二重サンプリング処理等の信号処理を行い、画像信号を取得する。

50

【0079】

上述の本実施形態による撮像装置の駆動方法において、時刻 t_0 ~ 時刻 t_3 において増幅器 31 に供給する電流 i_1 及び時刻 t_3 ~ 時刻 t_{10} において増幅器 31 に供給する電流 i_2 の設定方法は、第 1 実施形態の場合と同様である。増幅器 31 の電流 i_1 , i_2 をこのように設定することで、信号増幅精度を維持しつつ、消費電流を低減することができる。

【0080】

なお、図 8 のタイミング図では、時刻 t_3 において、クランプパルス信号 $pcor$ 、信号 I_{con1} 、信号 I_{con2} を同時に遷移しているが、これら信号は必ずしも同時に遷移する必要はない。例えば、クランプ解除にあたるクランプパルス信号 $pcor$ の L レベルへの遷移よりも少し前に、信号 I_{con1} 及び信号 I_{con2} を遷移するようにしてもよい。クランプ解除前に短時間でも増幅時と同じ定電流値に変化させておくことにより、増幅器 31 のオフセットレベルへのクランプ動作をより確実に行うことができる。これにより、時刻 t_0 ~ 時刻 t_3 の間において供給電流を低減したことに伴い生じうるクランプエラーを抑制することができる。

10

【0081】

少なくともクランプ動作時に増幅器 31 に供給される電流の平均値が増幅動作時に増幅器 31 に供給される電流の平均値よりも小さくなるように電流源の制御を行うことで、消費電流低減の効果は得ることができる。増幅器 31 の電流 I を電流 i_1 から電流 i_2 へ切り替えるタイミングは、所望の消費電流低減効果が得られる範囲内で適宜変更が可能である。

20

【0082】

本実施形態による撮像装置の駆動方法によれば、消費電力を大幅に低減することができる。増幅器 31 のクランプ時の供給電流を増幅時の供給電流よりも減らす場合、クランプ時と増幅時の供給電流を同じにする場合と比較すると、増幅器 31 のオフセットが除去しにくい方向ではある。しかしながら、多少オフセット量が増加しても使用できるアナログ回路は多く存在し、何より、オフセット量と消費電力のバランスの良いところを選択できるというフレキシビリティの高い増幅回路の駆動方法を実現することができる。

【0083】

本実施形態では、増幅回路 30 に 2 つの定電流源を設け、クランプ動作時と増幅動作時とでこれら定電流源をスイッチにより切り替えることで、クランプ時における電流 i_1 と増幅時における電流 i_2 とを変化している。これは、1 つの定電流源を用いて電流値を変化する場合よりも短時間で所望の定電流量を得られるからである。

30

【0084】

定電流を 1 つの定電流源によって切り替えようとした場合、例えば図 7 の回路では、信号 VB_tail の電圧値を変化させることになる。しかしながら、この方法では、所望の定電流量になるまでに、本実施形態の方法と比較して、より多くの時間を要する。これは、エリアセンサは通常の IC とは異なり、列数に対応して例えば数千もの読み出し回路を有しており、各列に存在する信号 VB_tail を変化する際に配線の CR 時定数によって遅延が発生し、所望の電圧値に変化するまでに時間がかかるからである。電流値が定まらなければノイズの少ない正しい信号読み出しができないため、結果、撮像装置のフレームレートに影響を与えてしまう。

40

【0085】

また、信号 VB_tail により電流値を制御する MOS トランジスタのサイズは、増幅器 31 に必要な定電流量やダイナミックレンジの設計要件等に応じて決定される。これに対し、本実施形態における信号 I_{con1} , I_{con2} で制御される N 型 MOS トランジスタ 49 , 50 は、単なるスイッチであり、比較的自由にサイズを決めることが可能である。このスイッチを必要最低限のオン抵抗となるようなサイズとすれば、当該トランジスタの MOS 容量を小さくすることができ、ひいては寄生容量を低減することができる。そして、信号 VB_tail を常に所定の一定電圧を保ったままとすれば、結果として相

50

対的に、2つの定電流源を用意して切り替える本実施形態の方式は、読み出し時間の増大を抑えるのに有効な手法となる。

【0086】

また、本実施形態の撮像装置においては、設定ゲイン毎に消費電力低減モードを用いるか否かを適宜使い分けるのも有効である。

【0087】

前述の通り、信号PGCa～信号PGCeを制御することにより、増幅回路30のゲインを変更することが可能である。例えば、信号PGCa～信号PGCeの総てをHレベルとしたときの増幅率を1倍とすると、信号PGCeのみをHレベルとし信号PGCa～信号PGCdをLレベルとした場合には、最大で入力信号を16倍とするゲインをかけることが可能となる。しかしながら、このような高ゲイン設定時に実際に図8の駆動方法を行うと、増幅器31のオフセットレベル差が大きくなる。このためオフセットレベル差がオフセットクランプエラーとなって、撮像装置においては列ごとのオフセットばらつきとして見えてしまう可能性がある。

10

【0088】

実際のカメラにおいては低ISO設定で撮影することの方が高ISO設定で撮影する頻度よりも多い。そのため、高ゲイン設定の読み出し時に消費電力低減よりも画質を優先する場合にはクランプ動作時に流す電流を増幅動作時と同じとする読み出しを行い、低ゲイン設定の読み出し時には本実施形態の駆動方法を用いて消費電力の低減を行ってもよい。

20

【0089】

なお、本実施形態による撮像装置の駆動方法には、供給電流の低減に伴う効果として、消費電力の低減効果だけでなく、増幅器31の動作に伴う発熱や、ホットキャリアの発生及びその再結合による発光を低減する効果もある。そのため、本実施形態による撮像装置及びその駆動方法は、長時間蓄積を行う撮影が存在するカメラ用の光電変換装置に特に有用である。

【0090】

このように、本実施形態によれば、撮像装置の読み出し回路において、増幅器のクランプ動作時に供給する電流を増幅動作時に供給する電流よりも少なくしてトータルの消費電流を低減するので、撮像装置の読み出し動作時の消費電力を低減することができる。

30

【0091】

[第3実施形態]

本発明の第3実施形態による撮像装置の駆動方法について図9を用いて説明する。図1乃至図3に示す第1実施形態による増幅回路及びその駆動方法並びに図4乃至図8に示す第2実施形態による撮像装置及びその駆動方法と同様の構成要素には同一の符号を付し説明を省略し或いは簡潔にする。

【0092】

図9は、本実施形態による撮像装置の駆動方法を示すタイミング図である。

【0093】

本実施形態では、図4乃至図7に示す第2実施形態による撮像装置の他の駆動方法について説明する。

40

【0094】

本実施形態による撮像装置の駆動方法では、図9に示すように、時刻 t_0 から時刻 t_1 までの間、信号Icon1をHレベルとして電流 i_1 を流し、時刻 t_3 から時刻 t_{10} までの間、信号Icon2をHレベルとして電流 i_2 を流している。すなわち、クランプ動作時である時刻 t_0 ～時刻 t_3 における増幅器31への供給電流 I を i_1 とし、増幅モード時である時刻 t_3 ～時刻 t_{10} における増幅器31への供給電流 I を $i_1 + i_2$ としている。

【0095】

この場合、信号増幅精度の維持のために必要な増幅動作時の供給電流を I_a として、例えば、 $I_1 = I_2 = I_a / 2$ に設定する。これにより、 t_0 ～時刻 t_3 における増幅器3

50

1への供給電流 I は $I_a/2$ となり、時刻 t_3 ~時刻 t_{10} における増幅器31への供給電流 I は I_a となり、第2実施形態の場合と同じ供給電流となる。

【0096】

また、本実施形態による撮像装置の駆動方法では、N型MOSトランジスタ49に流す電流 i_2 の値が小さくなるため、N型MOSトランジスタ49に求められる電流駆動能力、すなわちN型MOSトランジスタ49のサイズを小さくすることができる。これにより、増幅器31に必要な回路面積が小さくなり、チップサイズを縮小することができる。

【0097】

なお、電流 i_1 と電流 i_2 とは必ずしも同じである必要はなく、電流 $I = i_1 + i_2$ が信号増幅精度の維持のために必要な増幅動作時の供給電流 I_a 以上になる範囲で、適宜変更が可能である。

10

【0098】

このように、本実施形態によれば、撮像装置の読み出し回路において、増幅器のクランプ動作時に供給する電流を増幅動作時に供給する電流よりも少なくしてトータルの消費電流を低減するので、撮像装置の読み出し動作時の消費電力を低減することができる。

【0099】

[第4実施形態]

本発明の第4実施形態による撮像装置の駆動方法について図10及び図11を用いて説明する。図1乃至図3に示す第1実施形態による増幅回路及びその駆動方法並びに図4乃至図9に示す第2及び第3実施形態による撮像装置及びその駆動方法と同様の構成要素には同一の符号を付し説明を省略し或いは簡潔にする。

20

【0100】

図10は、本実施形態による撮像装置の信号読み出し回路の構成の一例を示す回路図である。図11は、本実施形態による撮像装置の駆動方法を示すタイミング図である。

【0101】

はじめに、本実施形態による撮像装置の構成について図10を用いて説明する。

【0102】

本実施形態による撮像装置100は、読み出し回路70の構成が異なるほかは、図4及び図5に示す第2実施形態による撮像装置と同様である。

【0103】

本実施形態による撮像装置100の読み出し回路70は、図10に示すように、増幅器31を含む増幅回路30の後段に、増幅器64Sを含む増幅回路30Sと、増幅器64Nを含む増幅回路30Nと、の2系統の増幅回路を更に有している。

30

【0104】

増幅回路30は、図1に示す第1実施形態による増幅回路30と同様、増幅器31と、クランプ容量32と、帰還容量33と、スイッチ34とを有している。クランプ容量32の一方の端子は増幅回路30の入力端子37を構成し、クランプ容量32の他方の端子は増幅器31の反転入力端子に接続されている。増幅器31の非反転入力端子には、基準電圧である電圧 V_{ref} が入力されている。増幅回路30の出力端子38を構成する増幅器31の出力端子と、増幅器31の反転入力端子との間には、帰還容量33とスイッチ34とが並列に接続されている。スイッチ34の導通状態は、スイッチ34の制御ノードに印加されるクランプパルス信号 $pcor$ によって制御される。なお、本実施形態による撮像装置の増幅回路30として、図6及び図7に示す第2実施形態による撮像装置の増幅回路30を用いてもよい。

40

【0105】

増幅回路30Sは、増幅器64S、容量65S、スイッチ66S、67S、68S、電流源69Sを有している。増幅回路30Sの入力端子であるスイッチ66Sの一方の端子は、増幅回路30の出力端子38に接続されている。スイッチ66Sの他方の端子は、スイッチ68Sの一方の端子及び容量65Sの一方の端子に接続されている。容量65Sの他方の端子は、増幅器64Sの反転入力端子及びスイッチ67Sの一方の端子に接続され

50

ている。増幅器 64S の非反転入力端子には、基準電圧である電圧 V_{ref} が入力されている。増幅回路 30S の出力端子を構成する増幅器 64S の出力端子には、スイッチ 67S の他方の端子及びスイッチ 68S の他方の端子が接続されている。増幅器 64S の出力端子は、ラインメモリ 60 のスイッチ 61S に接続されている。

【0106】

スイッチ 66S, 67S, 68S, 61S, 63S は、それぞれ、制御信号 $SV1$, $SV2$, $SV3$, $SV4$, $SV5$ により制御される。これら信号が H レベルのとき、対応するスイッチが導通状態（オン状態）となる。また、これら信号が L レベルのとき、対応するスイッチが非導通状態（オフ状態）となる。

【0107】

同様に、増幅回路 30N は、増幅器 64N、容量 65N、スイッチ 66N, 67N, 68N、電流源 69N を有している。増幅回路 30N の入力端子であるスイッチ 66N の一方の端子は、増幅回路 30 の出力端子 38 に接続されている。スイッチ 66N の他方の端子は、スイッチ 68N の一方の端子及び容量 65N の一方の端子に接続されている。容量 65N の他方の端子は、増幅器 64N の反転入力端子及びスイッチ 67N の一方の端子に接続されている。増幅器 64N の非反転入力端子には、基準電圧である電圧 V_{ref} が入力されている。増幅回路 30N の出力端子を構成する増幅器 64N の出力端子には、スイッチ 67N の他方の端子及びスイッチ 68N の他方の端子が接続されている。増幅器 64N の出力端子は、ラインメモリ 60 のアナログスイッチ 61N に接続されている。

【0108】

スイッチ 66N, 67N, 68N, 61N, 63N は、それぞれ、制御信号 $SR1$, $SR2$, $SR3$, $SR4$, $SR5$ により制御される。これら信号が H レベルのとき、対応するスイッチが導通状態（オン状態）となる。また、これら信号が L レベルのとき、対応するスイッチが非導通状態（オフ状態）となる。

【0109】

増幅器 64S, 64N は、例えば図 2 に示すような 1 段の差動増幅回路により構成され、この場合、電流源 69S, 69N は、図 2 の N 型 MOS トランジスタ 44 に対応する。

【0110】

次に、本実施形態による撮像装置の駆動方法について図 11 を用いて説明する。ここでは、画素アレイ 10 の第 m 行目、第 n 列目の画素 20 からの信号を読み出す場合の動作について、増幅回路 30S, 30N の駆動方法を中心に説明する。画素 20 からの信号読み出し及び増幅回路 30 の駆動方法は、第 2 及び第 3 実施形態による撮像装置の駆動方法と同様であるため、適宜説明を省略する。

【0111】

まず、時刻 t_{101} において、信号 I_{con1} を H レベルとし、増幅回路 30S, 30N の定電流源 69S, 69N に、クランプ動作時用の定電流 i_1 をそれぞれ流す。なお、定電流源 69S から増幅器 64S へ供給される電流 i_1 と、定電流源 69N から増幅回路 64N へ供給される電流 i_1 とは、必ずしも同じである必要はない。

【0112】

また、同じく時刻 t_{101} において、信号 $SV2$ 及び $SR2$ を H レベルとしてスイッチ 67S, 67N をオン状態とし、容量 65S の他方の端子を増幅器 64S の出力端子に、また、容量 65N の他方の端子を増幅器 64N の出力端子に、それぞれ接続する。信号 $SV3$, $SR3$, $SV4$, $SR4$ は L レベルとし、スイッチ 68S, 68N, 61S, 61N は、オフ状態としておく。

【0113】

次いで、時刻 t_{102} において、信号 $SR1$ を H レベルとしてスイッチ 66N をオン状態とし、増幅回路 30 の出力端子 38 から出力されたりセット信号を、スイッチ 66N を介して容量 65N に書き込む。

【0114】

次いで、時刻 t_{103} において、信号 $SR1$ を L レベルとしてスイッチ 66N をオフ状

10

20

30

40

50

態とし、リセット信号を容量 6 5 N により保持する。この際、このリセット信号は、増幅器 6 4 N のオフセットレベルに対してクランプされていることになる。

【 0 1 1 5 】

ここで、時刻 t_{102} から時刻 1 0 3 において信号 S R 1 を H レベルとするタイミングは、図 8 及び図 9 に示すタイミング図の時刻 t_4 から時刻 t_5 において信号 P T N を H レベルとするタイミングに対応する。すなわち、時刻 t_{102} において、増幅回路 3 0 の出力端子 3 8 には、増幅されたリセット信号が出力されている。

【 0 1 1 6 】

次いで、時刻 t_{104} において、信号 S V 1 を H レベルとしてスイッチ 6 6 S をオン状態とし、増幅回路 3 0 の出力端子 3 8 から出力された画素信号を、スイッチ 6 6 S を介して容量 6 5 S に書き込む。

10

【 0 1 1 7 】

次いで、時刻 t_{105} において、信号 S V 1 を L レベルとしてスイッチ 6 6 S をオフ状態とし、画素信号を容量 6 5 S により保持する。この際、この画素信号は、増幅器 6 4 S のオフセットレベルに対してクランプされていることになる。

【 0 1 1 8 】

ここで、時刻 t_{104} から時刻 1 0 5 において信号 S V 1 を H レベルとするタイミングは、図 8 及び図 9 に示すタイミング図の時刻 t_8 から時刻 t_9 において信号 P T S を H レベルとするタイミングに対応する。すなわち、時刻 t_{104} において、増幅回路 3 0 の出力端子 3 8 には、増幅された画素信号が出力されている。

20

【 0 1 1 9 】

次いで、時刻 t_{106} において、信号 S V 2 , S R 2 , I c o n 1 を L レベルとし、代わりに信号 I c o n 2 を H レベルとし、増幅回路 3 0 S , 3 0 N の定電流源 6 9 S , 6 9 N に、増幅動作時用の定電流 i_2 をそれぞれ流す。なお、定電流源 6 9 S から増幅器 6 4 S へ供給される電流 i_2 と、定電流源 6 9 N から増幅回路 6 4 N へ供給される電流 i_2 とは、必ずしも同じである必要はない。

【 0 1 2 0 】

次いで、時刻 t_{107} において、信号 S V 3 , S R 3 を H レベルとし、スイッチ 6 8 S , 6 8 N をオン状態とする。これにより、増幅器 6 4 S の反転入力端子と出力端子との間に容量 6 5 S が、増幅器 6 4 N の反転入力端子と出力端子との間に容量 6 5 N が、それぞれ接続された状態となる。これにより、一定時刻の後、増幅器 6 4 S の出力端子の電圧は、増幅器 6 4 S の非反転入力端子の電圧 V_{ref} とは無関係に、容量 6 5 S に書き込まれた画素信号のレベルとなる。同様に、増幅器 6 4 N の出力端子の電圧は、増幅器 6 4 N の非反転入力端子の電圧 V_{ref} とは無関係に、容量 6 5 N に書き込まれた画素リセット信号のレベルとなる。

30

【 0 1 2 1 】

次いで、時刻 t_{108} において、信号 S V 4 , S R 4 を H レベルとし、スイッチ 6 1 S , 6 1 N をオン状態とする。これにより、増幅器 6 4 S の出力端子と容量 6 2 S とが接続され、容量 6 2 S には画素信号が書き込まれる。また、増幅器 6 4 N の出力端子と容量 6 2 N とが接続され、容量 6 2 N にはリセット信号が書き込まれる。

40

【 0 1 2 2 】

次いで、容量 6 2 S , 6 2 N への書き込みが終了した後、時刻 t_{109} において、信号 S V 4 , S R 4 を L レベルとし、スイッチ 6 1 S , 6 1 N をオフ状態とする。これにより、画素信号及びリセット信号は、それぞれ容量 6 2 S 及び容量 6 2 N に保持された状態となる。

【 0 1 2 3 】

次いで、時刻 t_{110} において、信号 S V 3 , S R 3 を L レベルとしてスイッチ 6 8 S , 6 8 N をオフ状態とする。

【 0 1 2 4 】

このようにして時刻 t_{110} までの駆動を行うことにより、ラインメモリ 6 0 の各列の

50

容量 6 2 S には m 行目の画素からの画素信号がそれぞれ保持され、各列の容量 6 2 N には第 m 行目の画素からのリセット信号がそれぞれ保持されたことになる。

【 0 1 2 5 】

次いで、時刻 t 1 0 以降、各列の信号 S V 5 , S R 5 を順次 H レベルとしてスイッチ 6 3 S , 6 3 N をオン状態とし、容量 6 2 S に保持された画素信号と、容量 6 2 N に保持されたリセット信号とを、水平転送回路 1 3 へ列ごとに順次読み出す。

【 0 1 2 6 】

その後、第 (m + 1) 行の画素の読み出しのために、上述した第 m 行目の読み出し動作と同じ読み出し動作を、図 1 1 に示すように繰り返す (時刻 t 2 0 1 ~ 時刻 t 2 1 0) 。

【 0 1 2 7 】

このとき、信号 I c o n 2 は、図 1 1 に実線で示したように、第 (m + 1) 行目の読み出し動作の開始時刻である時刻 t 2 0 1 において L レベルとしてもよいが、図 1 1 に点線で示したように時刻 t 1 1 0 において L レベルとしてもよい。すなわち、第 m 行目の読み出し動作の時刻 t 1 0 9 においてスイッチ 6 1 S 及び 6 1 N をオフ状態とした時点で容量 6 2 S , 6 2 N に信号は保持されるため、時刻 1 0 9 ~ 時刻 t 2 0 1 の期間に増幅器 6 4 S , 6 4 N に流れる定電流 i 2 を停止しても問題ない。このようにすることで、増幅器 6 4 S , 6 4 N の消費電流が更に低減され、更なる低消費電力化を図ることができる。

【 0 1 2 8 】

第 m 行目の画素 2 0 の画素信号及び画素リセット信号の水平転送回路 1 3 への読み出し動作は、第 (m + 1) 行目の画素の読み出し動作において信号 S V 4 , S R 4 を H レベルにするまで (時刻 t 2 0 8 まで) のタイミングで行えばよい。容量 6 2 S , 6 2 N からの読み出し前にスイッチ 6 1 S , 6 1 N がオンになると、容量 6 2 S , 6 2 N に蓄積されていた第 m 行目の信号が第 (m + 1) 行目の信号によって上書きされてしまうからである。

【 0 1 2 9 】

換言すると、第 (m + 1) 行目の画素についての時刻 t 2 0 1 ~ 時刻 t 2 0 7 までの動作は、図 1 1 に示すように、第 m 行目の画素の水平転送回路 1 3 への読み出し動作と並行して行うことができる。これにより、読み出し時間を短縮化することができる。

【 0 1 3 0 】

本実施形態の駆動方法において、時刻 t 1 0 1 ~ 時刻 t 1 0 6 において増幅器 6 4 S , 6 4 N に流す電流 i 1 及び時刻 t 6 ~ 時刻 t 1 0 において増幅器 6 4 S , 6 4 N に流す電流 i 2 の設定方法は、第 1 実施形態の場合と同様である。増幅器 6 4 S , 6 4 N の電流 i 1 , i 2 をこのように設定することで、信号増幅精度を維持しつつ、消費電流を低減することができる。

【 0 1 3 1 】

このように、本実施形態によれば、撮像装置の読み出し回路において、増幅器のクランプ動作時に供給する電流を増幅動作時に供給する電流よりも少なくしてトータルの消費電流を低減するので、撮像装置の読み出し動作時の消費電力を低減することができる。

【 0 1 3 2 】

[第 5 実施形態]

本発明の第 5 実施形態による撮像システムについて図 1 2 を用いて説明する。図 1 乃至図 3 に示す第 1 実施形態による増幅回路及びその駆動方法並びに図 4 乃至図 1 1 に示す第 2 乃至第 4 実施形態による撮像装置及びその駆動方法と同様の構成要素には同一の符号を付し説明を省略し或いは簡潔にする。

【 0 1 3 3 】

図 1 2 は、本実施形態による撮像システムの構成の一例を示す概略図である。

【 0 1 3 4 】

本実施形態による撮像システム 8 0 0 は、例えば、光学部 8 1 0、撮像装置 1 0 0、映像信号処理部 8 3 0、記録・通信部 8 4 0、タイミング制御部 8 5 0、システム制御部 8 6 0、及び再生・表示部 8 7 0 を含む。撮像装置 1 0 0 は、先の実施形態で説明した撮像装置 1 0 0 が用いられる。

10

20

30

40

50

【0135】

レンズ等の光学系である光学部810は、被写体からの光を撮像装置100の、複数の画素20が2次元マトリクス状に配列された画素アレイ10に結像させ、被写体の像を形成する。撮像装置100は、タイミング制御部850からの信号に基づくタイミングで、画素アレイ10に結像された光に応じた信号を出力する。撮像装置100から出力された信号は、映像信号処理部830に入力され、映像信号処理部830が、プログラム等によって定められた方法に従って信号処理を行う。映像信号処理部830での処理によって得られた信号は画像データとして記録・通信部840に送られる。記録・通信部840は、画像を形成するための信号を再生・表示部870に送り、再生・表示部870に動画や静止画像を再生・表示させる。記録・通信部840は、また、映像信号処理部830からの信号を受けて、システム制御部860と通信を行うほか、不図示の記録媒体に、画像を形成するための信号を記録する動作も行う。

10

【0136】

システム制御部860は、撮像システムの動作を統括的に制御するものであり、光学部810、タイミング制御部850、記録・通信部840、及び再生・表示部870の駆動を制御する。また、システム制御部860は、例えば記録媒体である不図示の記憶装置を備え、ここに撮像システムの動作を制御するのに必要なプログラム等が記録される。また、システム制御部860は、例えばユーザの操作に応じて駆動モードを切り替える信号を撮像システム内に供給する。具体的な例としては、読み出す行やリセットする行の変更、電子ズームに伴う画角の変更や、電子防振に伴う画角のずらし等である。タイミング制御部850は、システム制御部860による制御に基づいて撮像装置100及び映像信号処理部830の駆動タイミングを制御する。

20

【0137】

このようにして、第2乃至第4実施形態による撮像装置を用いて撮像システムを構成することにより、低消費電力の撮像システムを実現することができる。

【0138】

[変形実施形態]

本発明は上記実施形態に限らず種々の変形が可能である。

【0139】

例えば、上記第2実施形態では、増幅器31に電流を供給する定電流源を2つ設けた例を示したが、定電流源を3つ以上設けるようにしてもよい。

30

【0140】

また、上記第2乃至第4実施形態では、1つのフォトダイオードと4つのMOSトランジスタとにより単位画素が構成される撮像装置について説明したが、単位画素の構成はこれに限定されるものではない。例えば、単位画素に複数の固体撮像素子が含まれる撮像装置や、単位画素の画素内読み出し回路を構成するMOSトランジスタの数の異なる撮像装置等においても同様に適用することができる。

【0141】

また、上記第2実施形態では、図6示したようなゲインの変更が可能な増幅回路を用いて信号読み出し回路を構成した撮像装置を示したが、図1に示す第1実施形態による増幅回路を用いて信号読み出し回路を構成してもよい。

40

【0142】

また、上記第4実施形態では、増幅回路30を第1実施形態による増幅回路により構成したが、第1実施形態による増幅回路の代わりに、増幅器31へ供給する電流値の切り替え機能を持たない定電流源を用いた増幅回路を用いてもよい。この場合も、増幅回路30S, 30Nにおいて消費電力の低減効果は得られる。

【0143】

また、上記第4実施形態では、増幅回路30S, 30Nの前段に増幅回路30を設けたが、増幅回路30を設けずに、垂直信号線27に直に増幅回路30S, 30Nを接続するようにしてもよい。

50

【 0 1 4 4 】

また、第 2 乃至第 4 実施形態の撮像装置を適用しうる撮像システムは、第 5 実施形態に記載のものに限定されるものではなく、撮像装置を用いる種々の撮像システムに広く適用することができる。

【 0 1 4 5 】

また、第 2 乃至第 4 実施形態では第 1 実施形態の増幅回路を用いた撮像装置を示し、第 5 実施形態では第 2 乃至第 4 実施形態の撮像装置を用いた撮像システムを示したが、第 1 実施形態の増幅回路の用途はこれらに限定されるものではない。第 1 実施形態の増幅回路を他の電子デバイスの増幅回路に適用するようにしてもよい。

【 0 1 4 6 】

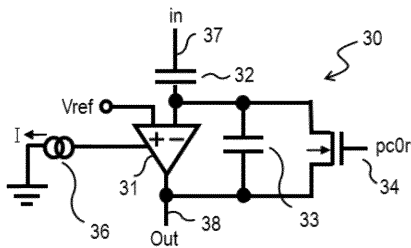
上記実施形態は、本発明を適用しうる幾つかの態様を例示したものに過ぎず、本発明の趣旨を逸脱しない範囲で適宜修正や変形を行うことを妨げるものではない。

【 符号の説明 】

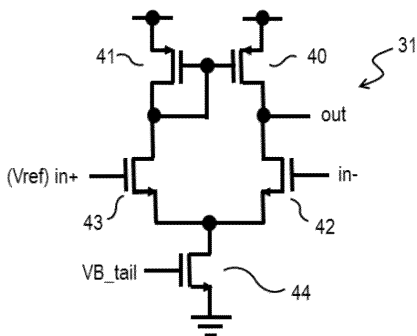
【 0 1 4 7 】

- 1 0 画素アレイ
- 2 0 画素
- 3 0 , 3 0 S , 3 0 N 増幅回路
- 3 1 , 6 4 S , 6 4 N 増幅器
- 3 2 クランプ容量
- 3 3 帰還容量
- 3 4 スイッチ
- 3 6 , 6 9 S , 6 9 N 電流源
- 6 0 ラインメモリ
- 7 0 読み出し回路
- 6 2 S , 6 2 N , 6 5 S , 6 5 N 容量

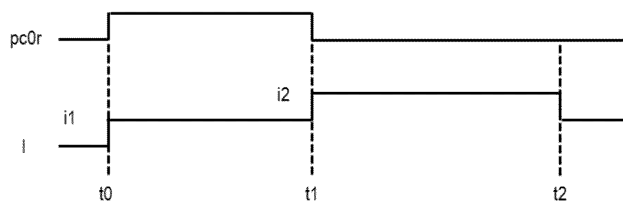
【 図 1 】



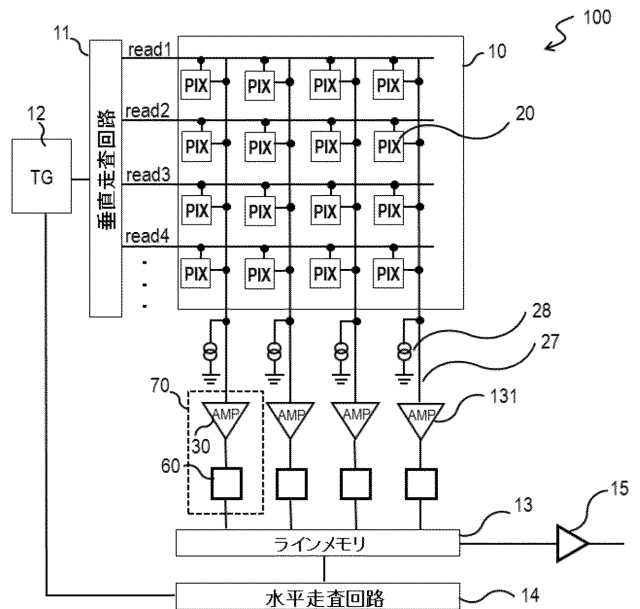
【 図 2 】



【 図 3 】



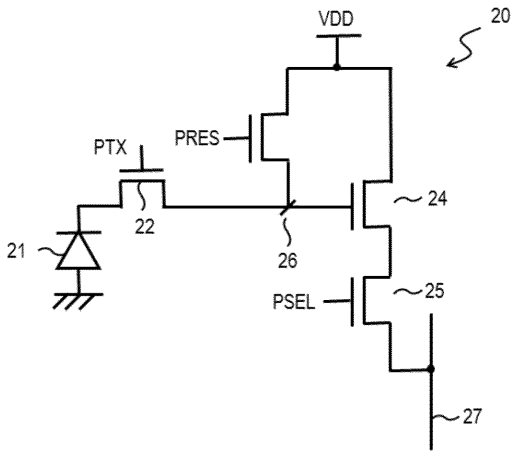
【 図 4 】



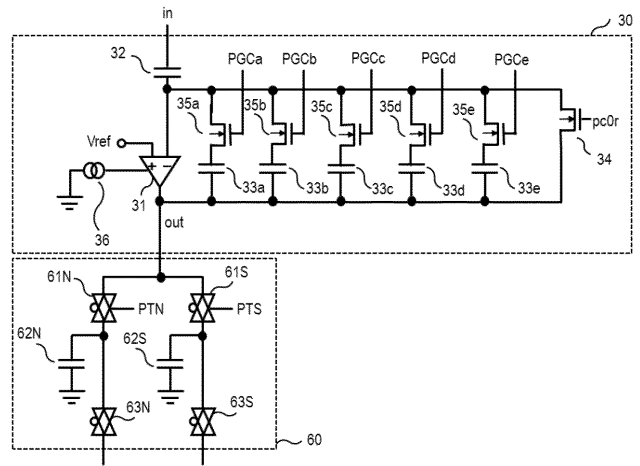
10

20

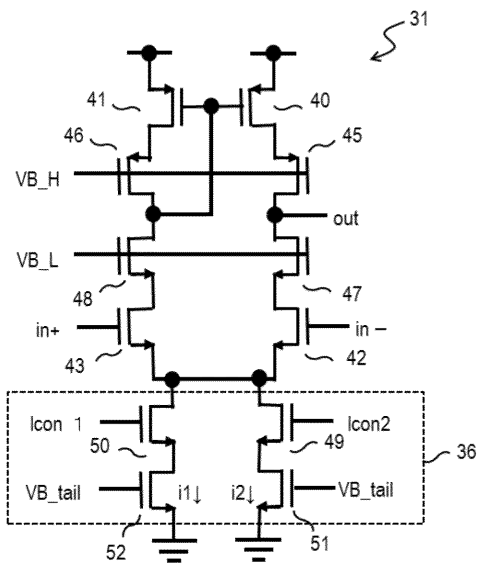
【 図 5 】



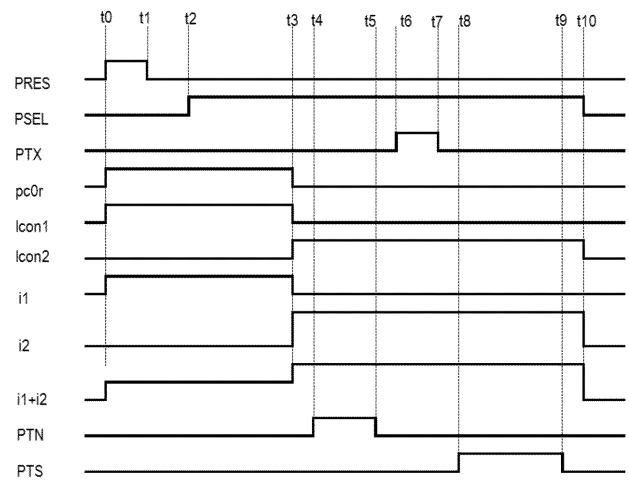
【 図 6 】



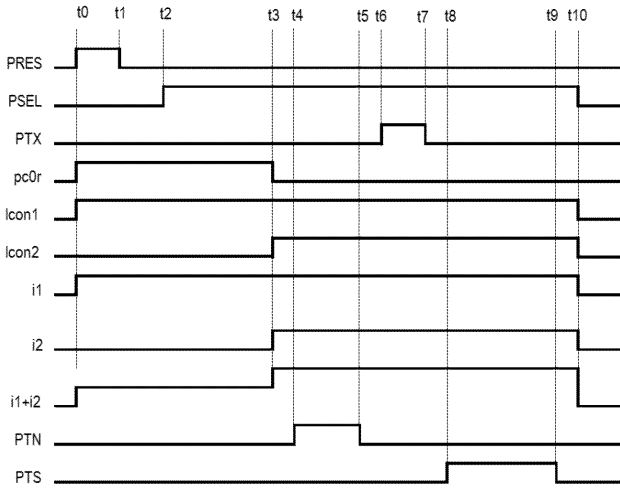
【 図 7 】



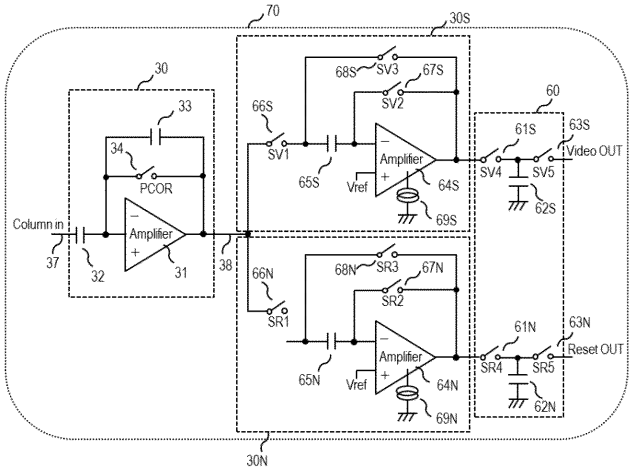
【 図 8 】



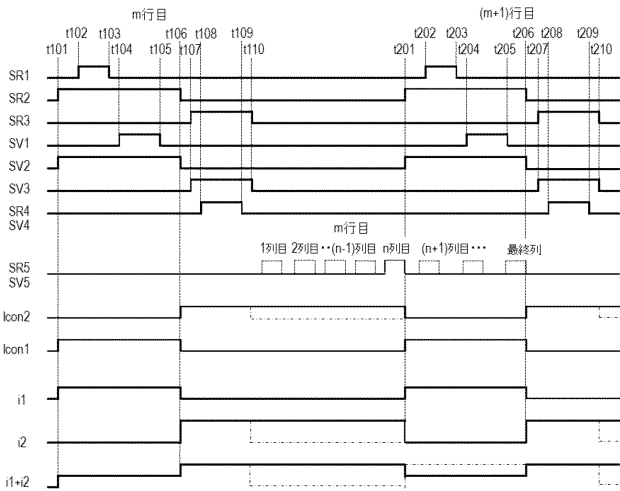
【 図 9 】



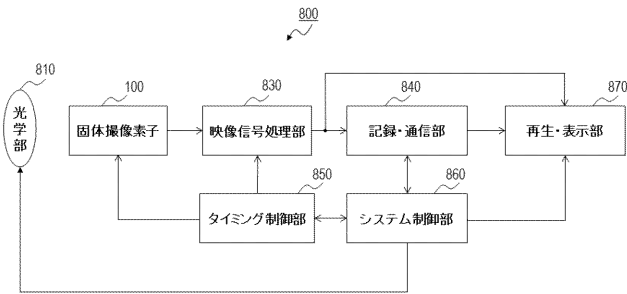
【 図 10 】



【 図 11 】



【 図 12 】



フロントページの続き

(74)代理人 100134393

弁理士 木村 克彦

(74)代理人 100174230

弁理士 田中 尚文

(72)発明者 高 田 英明

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

(72)発明者 清水 伸一郎

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

(72)発明者 大下内 和樹

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

(72)発明者 大田 康晴

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

Fターム(参考) 5C024 CY42 EX42 GY31 GY39 GY41 HX17 HX18 HX35 HX48 HX50