(19)日本国特許庁(JP)　(12)公表特許公報(A)　(11)特許出願公表番号
特表2010-503375
(P2010-503375A)
(43)公表日　平成22年1月28日(2010.1.28)

(51)Int.Cl.	F I		テーマコード（参考）
H02M 3/28 (2006.01)	H02M 3/28	H	5H730

審査請求 未請求　予備審査請求 未請求　（全 16 頁）

(21)出願番号	特願2009-527246 (P2009-527246)
(86)(22)出願日	平成19年8月30日 (2007.8.30)
(85)翻訳文提出日	平成21年2月24日 (2009.2.24)
(86)国際出願番号	PCT/IB2007/053501
(87)国際公開番号	WO2008/029330
(87)国際公開日	平成20年3月13日 (2008.3.13)
(31)優先権主張番号	06120336.0
(32)優先日	平成18年9月8日 (2006.9.8)
(33)優先権主張国	欧州特許庁 (EP)

(71)出願人　590000248
コーニンクレッカ　フィリップス　エレクトロニクス　エヌ　ヴィ
オランダ国　５６２１　ベーアー　アインドーフェン　フルーネヴァウツウェッハ　１
(74)代理人　100087789
弁理士　津軽　進
(74)代理人　100114753
弁理士　宮崎　昭彦
(74)代理人　100122769
弁理士　笛田　秀仙

最終頁に続く

(54)【発明の名称】変換回路を制御する適合回路

(57)【要約】
入力信号をパルス信号へ変換し、且つ前記パルス信号を出力信号へ変換する変換回路1,2を制御する適合回路3は、負荷6へ相対的に一定な出力信号を供給することを可能にするために、前記入力信号に依存して制御信号を生成する生成器30と、前記出力信号の安定性を増加させるために入力情報に依存して前記生成器30を調整する補償回路71,72,81-83と、を具備される。適合回路3は、フィードバックループを防ぐために、入力信号及び出力信号の間の依存性を低減させ得、且つ前記出力信号から独立して制御信号を生成し得る。入力信号は入力電圧であり得、出力信号は出力電流であり得、入力情報は、入力電圧と入力電圧の変動に関して補償する定格入力電圧とを含み得、又は定格入力電圧と、出力信号の変動に関して補償する出力電圧に比例する入力電流とを含み得る。

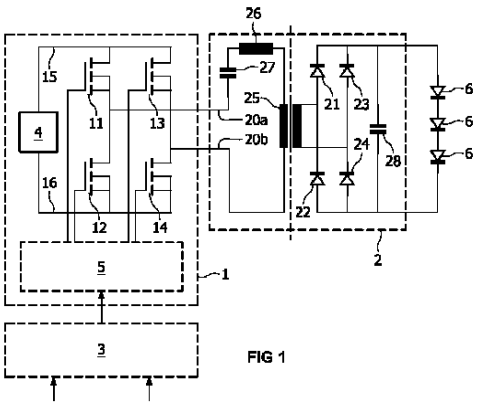

FIG 1

【特許請求の範囲】
【請求項１】
入力信号をパルス信号へ変換し、且つ前記パルス信号を出力信号へ変換する変換回路を制御する適合回路であって、
－前記入力信号を受け取る入力部と、
－前記入力信号に依存して制御信号を生成する生成器と、
－前記制御信号を前記変換回路へ供給する出力部と、
－前記出力信号の安定性を増加させるために入力情報に依存して前記生成器を調整する補償回路と、
を含む適合回路。
【請求項２】
請求項１に記載の適合回路であって、当該適合回路が、前記入力信号及び前記出力信号の間の依存性を低減させ、且つ前記出力信号から独立して前記制御信号を生成するように構成される、適合回路。
【請求項３】
請求項１に記載の適合回路であって、前記入力信号が入力電圧であり、前記出力信号が出力電流であり、前記入力情報が前記入力電圧と前記入力電圧の変動に関して補償するための定格入力電圧とを含む、適合回路。
【請求項４】
請求項３に記載の適合回路であって、前記生成器が、
－前記入力電圧及び前記制御信号を乗算する乗算器と、
－乗算器出力信号をローパスフィルタ処理するローパスフィルタと、
－ローパスフィルタ出力信号を、変換されたローパスフィルタ出力信号へ変換する変換器と、
－前記変換されたローパスフィルタ出力信号と、前記入力電圧及び前記定格入力電圧の間の重み付け差との間の差を決定するユニットと、
－ユニット出力信号を受け取る制御器と、
－制御器出力信号を受け取る電圧制御発振器と、
－電圧制御される発振器出力信号を受け取り、且つ、前記制御信号を生成するモノフロップと、
を含む、適合回路。
【請求項５】
請求項１に記載の適合回路であって、前記入力信号が入力電圧であり、前記出力信号が出力電流であり、前記入力情報が、定格入力電圧と、前記出力信号の変動に関して補償するための出力電圧に比例する入力電流とを含む、適合回路。
【請求項６】
請求項５に記載の適合回路であって、前記生成器が、
－前記入力電圧及び前記制御信号を乗算する乗算器と、
－乗算器出力信号をローパスフィルタ処理するローパスフィルタと、
－ローパスフィルタ出力信号を、変換されたローパスフィルタ出力信号へ変換する変換器と、
－前記変換されたローパスフィルタ出力信号と、前記定格出力電圧及びピーク検出入力電流の間の重み付け差との間の差、を決定するユニットと、
－ユニット出力信号を受け取る制御器と、
－制御器出力信号を受け取る電圧制御発振器と、
－電圧制御される発振器出力信号を受け取り、且つ、前記制御信号を生成するモノフロップと、
を含む、適合回路。
【請求項７】
請求項１に記載の適合回路及び前記変換回路を含む電源回路。

【請求項８】
請求項７に記載の電源回路を含み、更に、前記出力信号を受け取る負荷を含む、装置。
【請求項９】
入力信号をパルス信号へ変換し、且つ前記パルス信号を出力信号へ変換する変換回路を制御する方法であって、
－前記入力信号を受け取るステップと、
－前記入力信号に依存して制御信号を生成するステップと、
－前記制御信号を前記変換回路へ供給するステップと、
－前記出力信号の安定性を増加させるために入力情報に依存して前記生成するステップを調整するステップと、
を含む方法。
【請求項１０】
請求項９に記載の方法のステップを実行する計算機プログラム。
【発明の詳細な説明】
【技術分野】
【０００１】
本発明は、変換回路を制御する適合回路に関し、更に、適合回路及び変換回路を含む電源回路と、電源回路を含む装置と、方法と、計算機プログラムと、にも関する。
【０００２】
このような変換回路の例は電力変換回路であるが、他の変換回路を除外することはない。このような電源回路の例は、切り替えモード電源であるが、他の電源回路を除外することはない。このような装置の例は、消費者製品及び非消費者製品であるが、他の製品を除外することはない。
【背景技術】
【０００３】
国際特許公報第2005/036726A1号は、制御回路、DC/ACインバータ（変換回路）、DC/ACインバータ及び制御回路を含む電力変換器（電源回路）、及び電力変換器を含む液晶ディスプレイ（装置）を開示している。国際特許公報第2005/036726A1号において、DC/ACインバータを制御する制御回路は、このDC/ACインバータの一部を形成し、DC/ACインバータのトランジスタのゲートを直接制御する更なる制御回路（論理回路）へ結合される。
【発明の概要】
【発明が解決しようとする課題】
【０００４】
本発明の目的は、とりわけ、相対的に一定な出力信号を負荷へ供給するための変換回路を制御する適合回路を提供することである。
【０００５】
本発明の更なる目的は、とりわけ、適合回路及び変換回路を含む電源回路、電源回路を含む装置、並びに相対的に一定な出力信号を負荷へ供給する方法及び計算機プログラムに関する。
【課題を解決するための手段】
【０００６】
入力信号をパルス信号へ変換し、且つ前記パルス信号を出力信号へ変換する変換回路を制御する適合回路は、
－前記入力信号を受け取る入力部と、
－前記入力信号に依存して制御信号を生成する生成器と、
－前記制御信号を前記変換回路へ供給する出力部と、
－前記出力信号の安定性を増加させるために入力情報に依存して前記生成器を調整する補償回路と、
を含むことによって規定される。
【０００７】

適合回路は、電力変換回路を制御する。電力変換回路は、入力信号をパルス信号へ変換し、そして前記パルス信号を出力信号へ変換する。生成器は、電力変換回路の前記制御に関して制御信号を生成する。生成器に加えて、出力信号の安定性を増加させるために入力情報に依存して生成器を調整する補償回路を導入することによって、電力変換回路は、負荷へ相対的に一定な出力信号を供給し得る。

【０００８】

本発明に従う適合回路の一つの実施例は、請求項２によって規定される。当該適合回路が、前記入力信号及び前記出力信号の間の依存性を低減させ、且つ前記出力信号から独立して前記制御信号を生成する。この実施例は、電力変換回路の二次側から電力変換回路の一次側への不利なフィードバックループの使用を有利に防ぐ。言い換えると、この実施例は、制御信号を、一次側信号に依存して、且つ二次側信号から独立して、供給する。

【０００９】

本発明に従う適合回路の一つの実施例は、請求項３によって規定される。前記入力信号が入力電圧であり、前記出力信号が出力電流であり、前記入力情報が前記入力電圧と前記入力電圧の変動に関して補償する定格入力電圧とを含む。電力変換回路の制御は、更に、例えば、出力電圧及び、例えば出力電流の間の依存性を低減させる。

【００１０】

本発明に従う適合回路の一つの実施例は、請求項４によって規定される。この実施例は、入力電圧の変動によって生じられるオフセット電流の補償に関わる。オフセット電流を補償するために、入力電圧は、定格入力電圧と比較されるべきであり、生じる差は、重み付けられ、そして生成器へ供給されるべきである。入力電圧が増加する場合、パルス信号の周波数は、わずかに減少され得、逆も同様である。結果として、オフセット電流が補償され得る。補償効果は、増幅器因数k1（重み付け因数）によって調整される必要がある。k1に関する最適値は、電力変換回路における損失に依存する。

【００１１】

本発明に従う適合回路の一つの実施例は、請求項５に規定される。前記入力信号が入力電圧であり、前記出力信号が出力電流であり、前記入力情報が、定格入力電圧と、前記出力信号の変動に関して補償する出力電圧に比例する入力電流とを含む。電力変換回路の制御は、更に、例えば、出力電圧及び、例えば、出力電流との間の依存性を低減させる。

【００１２】

本発明に従う適合回路の一つの実施例は、請求項６に規定される。この実施例は、出力電圧の変動によって生じられるオフセット電流の補償に関する。出力電流は、フィルタ処理されていない入力電流において検出され得る。この入力電流は、２つの半正弦波からなり、接地参照シャントによって容易に測定され得る。入力電流の振幅は、出力電圧に直接比例する。したがって、入力電流に関するピーク検出器を例えば使用することによって、出力電圧は、事実上、測定される。ピーク検出された入力電流は、定格出力電圧と比較されるべきであり、そして生じる差は重み付けされ、生成器へ供給される。結果として、同様に、オフセット電流が補償され得る。補償効果は、増幅器因数k2（重み付け因数）によって調整される必要がある。k2に関する最適値は、電力変換回路における損失に依存する。

【００１３】

請求項7に規定される電源回路は、適合回路及び電力変換回路を含む。好ましくは、このような電源回路に関して、パルス信号が、第１振幅を有する第１パルスを含み、更に、第１振幅とは異なる第２振幅を有する第２パルスを含み、より更に、第１及び第２振幅とは異なる第３振幅を有するレベルを有し、第１振幅が、正の振幅であり、第２振幅が負の振幅であり、第３振幅がほぼ０の振幅であり、変換回路が、第１、第２、第３、及び第４トランジスタと、第１パルスを生成するために第１及び第４トランジスタを伝導状態にするとともに第２パルスを生成するために第２及び第３トランジスタを伝導状態にするとともに前記レベルを生成するために第１及び第３又は第２及び第４トランジスタを伝導状態にする制御信号を受信する論理回路と、を含む。

【００１４】
この場合、３つの異なる振幅を有するパルス信号は、制御する選択肢の数を増加させるために導入される。対称パルス信号が導入され、例えばフルブリッジ構成（Hブリッジ）にある４つのトランジスタが導入される。論理回路は、電力変換回路及び適合回路を互いに結合させる。
【００１５】
好ましくは、電力変換回路は、変圧器又はインダクタ、変圧器又はインダクタの二次側へ結合される１つ以上の出力ダイオードを含む整流回路、及び一次側へ又は変圧器若しくはインダクタの二次側へ直列に結合されるコンデンサ、を含む。変圧器は、ガルバニック絶縁（galvanic isolation）を提供する。コンデンサは、変圧器のリークインダクタンスと組み合わせて、及び／又はインダクタと組み合わせて、及び／又は個別のインダクタと組み合わせて、共振周期／周波数を有する共振ネットワークを作成する。
【００１６】
更に好ましくは、電力変換回路は共振周期を有し、このパルス信号は共振周期の半分にほぼ等しいパルス幅を有するパルスを含み、及び／又は、パルス信号は共振周期の半分にほぼ等しい又はより小さいパルス周波数を有するパルスを含み、入力信号及びパルス周波数の積は、ほぼ一定である。
【００１７】
請求項８に記載の装置は、電源回路を含み、更に、前記出力信号を受け取る負荷を含む。負荷は、例えば、一つの以上の発光ダイオードすなわちＬＥＤを含む。
【００１８】
電源回路の、装置の、方法の、計算機プログラムの（及び計算機プログラムを記憶し含む媒体の）実施例は、適合回路の実質的に対応する。
【００１９】
一つの考察は、とりわけ、入力電圧における変動が、防がれるべき出力電流における変動になり得ることである。
【００２０】
基本的な着想は、とりわけ、生成器に加えて、出力信号の安定性を増加させるために入力情報に依存して生成器を調整する補償回路が導入されるべきことであり得る。
【００２１】
とりわけ、相対的に一定な出力信号を供給し得る電力変換回路を制御する適合回路を提供するための問題は、解決される。
【００２２】
本発明のこれら及び他の態様は、以下に説明される実施例から明らかであり、これらを参照にして説明される。
【図面の簡単な説明】
【００２３】
【図１】図１は、本発明に従う適合回路及び電力変換回路を含む、本発明に従う電源回路を概略図的に示す。
【図２】図２は、交流／直流変換器を概略図的に示す。
【図３】図３は、電力変換回路に関する論理回路を示す。
【図４】図４は、制御信号及びパルス信号を示す。
【図５】図５は、適合回路の第１実施例を示す。
【図６】図６は、適合回路の第２実施例を示す。
【図７】図７は、コンデンサの両端の電圧、及びパルス信号の関数として電力変換回路の一次側におけるこのコンデンサを通ずる電流を示す。
【図８】図８は、パルス信号の関数として出力電流を示す。
【図９】図９は、パルス信号の関数として入力電流を示す。
【図１０】図１０は、本発明に従う装置を示す。
【発明を実施するための形態】

【００２４】
図１に示される本発明に従う電源回路１－３は、電力変換回路１－２及び適合回路３を含む。電力変換回路１－２は、第１回路１及び第２回路２を含む。第１回路１は、第１及び第２参照端子１５及び１６を介して入力電圧Uinを生成する電圧源４を含む。第１回路１は、更に、４つのトランジスタ１１－１４を含む。第１トランジスタ１１は、第１参照端子１５へ結合される第１主電極を有し、そして、第２回路２の第１入力部２０ａへ結合される第２主電極を有する。第２トランジスタ１２は、第１トランジスタ１１の第２主電極へ結合される第１主電極を有し、そして第２参照端子１６へ結合される第２主電極を有する。第３トランジスタ１３は、第１参照端子１５へ結合される第１主電極と、第２回路２の第２入力部２０ｂへ結合される第２主電極とを有する。第４トランジスタ１４は、第３トランジスタ１３の第２主電極へ結合される第１主電極と、第２参照端子１６へ結合される第２主電極とを有する。第１回路１は、更に、適合回路３へ及びトランジスタ１１－１４の制御電力へ結合される論理回路５を含む。この論理回路５は、図３を参照して説明される。

【００２５】
第２回路２は、入力部２０ａから入力部２０ｂへ、コンデンサ２７、インダクタ２６及び変圧器の一次側の直列共振回路を含む。インダクタ２６は、一般的に、変圧器２５の漂遊インダクタンスによって少なくとも一部形成される。第２回路２は、更に、変圧器２５の二次側へ結合され、そして平滑化コンデンサ２８及び例えば３つの直列発光ダイオードすなわちＬＥＤなどの負荷６へ更に結合される整流回路を形成する４つの出力ダイオード２１－２４を含む。

【００２６】
図２に示される交流／直流変換器４又は電圧源４は、更なる平滑化コンデンサ４６へ更に結合される更なる整流回路を形成する４つのダイオードへ結合される交流電圧ゲン４５を含む。

【００２７】
図３に示される論理回路５は、適合回路３からの制御信号を論理回路５の入力部５０で受け取るフリップフロップ５１を含む。フリップフロップのＱ出力は、制御信号を更に受け取るＡＮＤゲート５２へ結合され、フリップフロップ５１の反転されるＱ出力は、制御信号s(t)を更に受け取るＡＮＤゲート５３へ結合される。ＡＮＤゲート５２の出力は、非反転器５２ａを介してtdon遅延回路５４ａへ、及び反転器５２ｂを介してtdon遅延回路５４ｂへ、結合される。ＡＮＤゲート５３の出力は、非反転器５３ａを介してtdon遅延回路５５ａへ、及び反転器５３ｂを介してtdon遅延回路５５ｂへ、結合される。それぞれのtdon遅延回路５４ａ及び５４ｂ並びに５５ａ及び５５ｂは、可能であれば、トランジスタ１１及び１２の代わりにレベルシフタ５６を介して、及びトランジスタ１３及び１４の代わりにレベルシフタ５７を介して、対応するトランジスタ１１－１４の制御電極へ結合される。

【００２８】
図４において、制御信号s(t)及び制御信号s(t)から生じるパルス信号U1(t)が示される。パルス信号U1(t)は、第１振幅+U1inを有する第１パルスと、第１振幅とは異なる第２振幅-Uinを有する第２パルスと、第１及び第２振幅とは異なる第３振幅０を有するレベルを有する。好ましくは、第１振幅が正の振幅であり、第２振幅が負の振幅であり、第３振幅がほぼ０の振幅である。パルス信号U1(t)は、例えば入力部２０ａ及び２０ｂの間に存在する。

【００２９】
図５（第１実施例）に示される適合回路は、入力電圧Uin（より一般的には、入力信号又は一次側信号）を受ける入力部３８を有し、且つ入力電圧Uinに依存して及び負荷６における出力電圧から独立して論理回路５へ制御信号を供給する入力部５０へ結合されるべき出力部４０を有する（パルス）生成器３０を含む。生成器３０は、更に、（調光目的に関する）参照電流を受ける更なる入力部３９を更に有し、制御信号s(t)は、更に参照電流

に依存する。この場合、生成器３０は、入力電圧Uin及び制御信号s(t)を乗算する乗算器３１と、乗算器出力電圧をローパスフィルタ処理するローパスフィルタ３２と、ローパスフィルタ出力電圧を比例的に推定される出力電流へ変換する変換器３３と、参照電流及び推定された出力電流の間の差を（除算により、又は例えば推定された出力電流の反転されたものへ参照電流を加えるなどにより）決定するユニット３４と、を含む。生成器３０は、更に、電流値の差を受け取る制御器３５と、制御器出力信号を受け取る電圧制御発振器３６と、制御信号s(t)を生成する電圧制御発振器出力信号を受け取るモノフロップ３７と、を含む。

【００３０】

適合回路３は、更に、定格入力電圧Uin0を受けるより更なる入力部７３と、定格入力電圧Uin0及び所与の入力電圧Uinの間の差を（除算によって、又は例えば入力電圧Uinの反転されたものへ定格入力電圧Uin0を加えることなどにより）決定する、入力部３８及び７３へ結合されるユニット７１と、を含む。乗算ユニット７２は、この差を第１重み付け因数k1と乗算し、定格入力電圧Uin0及び入力電圧Uinの間の重み付けされた差を、この差が参照電流及び推定されたローパスフィルタ出力電流の間の差へ加えられるようにするために、ユニット３４へ供給する。

【００３１】

このようにして、ユニット７１及び７２を含む補償回路７１－７２は、負荷６を介する出力電流Ioutの形式での出力信号の安定性を増加させるために、入力電圧Uin及び定格入力電圧Uin0（の間の差）の形式での入力情報に依存して、生成器３０を調整する。この実施例は、入力電圧Uinの変動によって生じられるオフセット電流の補償に関わる。オフセット電流を補償するために、入力電圧Uinは、定格入力電圧Uin0と比較されるべきであり、生じる差は、重み付けられ、そして生成器３０へ供給されるべきである。入力電圧Uinが増加する場合、パルス信号の周波数は、わずかに減少され得、逆も同様である。結果として、オフセット電流が補償され得る。補償効果は、電力変換回路１－２における損失に依存する増幅器因数k1（重み付け因数）によって調整される必要がある。

【００３２】

図6（第２実施例）に示される適合回路３は、以下の事項を除いて、図５に示される実施例と対応する。ユニット７１・７２及びより更なる入力部７３の代わりに、適合回路３は、電圧源４を通じて流れる入力電流Iinを受ける別の入力部８４と、入力電流Iinを受けて入力電流Iinにおけるピーク検出を実行する、他の入力部８４へ結合されるピーク検出ユニット８１と、を有する。このピーク検出された入力電流は、出力電圧Uoutに比例し、ユニット８２は、この推定された出力電圧Uout及び更に他の入力部８５を介して到達する定格出力電圧Uout0の間の差を、（除算によって、又は例えば出力電圧Uout及び定格出力電圧Uout0の反転されたものへを加えることなどにより）決定する。乗算ユニット８３は、この差を第２重み付け因数k2と乗算し、推定された出力電圧Uout及び定格出力電圧Uout0の間の重み付けされた差を、この差が参照電流及び推定された出力電流の間の差へ加えられるようにするために、ユニット３４へ供給する。

【００３３】

このようにして、ユニット８１－８３を含む補償回路８１－８３は、負荷６を介する出力電流Ioutの形式での出力信号の安定性を増加させるために、定格出力電圧Uout0及びピーク検出された入力電流Iin（の間の差）を含む入力情報に依存して、生成器３０を調整する。この実施例は、出力電圧Uoutの変動によって生じられるオフセット電流の補償に関わる。出力電圧Uoutは、フィルタ処理されていない入力電流において検出され得る。この入力電流Iinは、２つの半正弦波からなり、接地参照シャントによって容易に測定され得る。入力電流Iinの振幅は、出力電圧Uoutに直接比例する。したがって、入力電流Iinをピーク検出するピーク検出器を例えば使用することによって、出力電圧Uoutは、事実上、測定される。ピーク検出された入力電流Iinは、定格出力電圧Uoutと比較されるべきであり、そして生じる差は重み付けされ、生成器３０へ供給される。結果として、同様に、オフセット電流が補償され得る。補償効果は、電力変換回路１－２における損失に依存する増

幅器因数k2（重み付け因数）によって調整される。

【００３４】

図7において、電力変換回路１－２の一次側におけるコンデンサ27の両端の電圧Uc(t)及びこのコンデンサ27を通ずる電流I1(t)は、パルス信号U1(t)の関数として示される。

【００３５】

図８において、電力変換回路１－２の二次側における、変圧器によりスケールされ且つ整流された電流である出力電流Id(t)が、パルス信号U1(t)の関数として示される。

【００３６】

図9において、電力変換回路１－２の一次側電圧源４を通じて流れる入力電流Iin(t)が、パルス信号U1(t)の関数として示される。

【００３７】

図１０に示される本発明に従う装置１０は、電力変換回路１－２、適合回路３、負荷６、及びこの場合電力変換回路１－２の外側に位置される電圧源４を含む。

【００３８】

概して、ガルバニック絶縁駆動装置トポロジー及び発光ダイオードすなわちＬＥＤに関する制御スキームが作成されている。入力電圧Uinは、安定化されていない直流電圧であり得る。駆動装置は、トランジスタのHブリッジ１１－１４、Hブリッジ１１－１４に関する適合回路３、変圧器２５、直列コンデンサ２７、ダイオードブリッジ２１－２４、及び平滑化出力コンデンサ２８からなる。出力において、直列接続のＬＥＤが電源供給され得る。

【００３９】

変圧器２５は、ガルバニック絶縁に関して作用し、例えば300Vから30Vなどの電圧レベルを適合し得る。共振トポロジーは、変圧器２５の漂遊インダクタンス２６及び直列コンデンサ２７によって形成される。したがって、変圧器２５の寄生リークインダクタンスは、駆動装置の一部であり得る。フォワード型又はフライバック型トポロジーなどのパルス幅変調に基づく変換器と対称的に、この場合、リークインダクタンスは、最小化される必要がない。これは、絶縁及び巻き線設計に関して有利であり、したがって、費用を低く維持し得る。リークインダクタンスは、追加的なチョークによっても拡張され得る。

【００４０】

適合回路３及び論理回路５は、固定パルス幅を有する交互の正及び負の電圧パルスを生成する。これらの電圧パルス間において、Hブリッジ１１－１４は、設定可能な時間に関してフリーホイール状態に維持するべきである。したがって、出力は、反復周波数によって制御される。回路の共振周波数が電圧パルスの幅へ適切に適合される場合、且つＬＥＤの数は回路の動作電圧範囲を満たす場合、以下の特徴：

－駆動装置における電流が正弦的になり、切り替えの瞬間において０である。このことは、切り替え損失を防ぎ、ＥＭＩを最小化する。

－ＬＥＤにおける平均電流は、駆動装置の直流入力電圧に及び動作周波数に比例する。このことは、ＬＥＤの電圧低下が、大きい負荷範囲における電流に影響を及ぼさないことを意味する。直流入力電圧及び周波数の積が一定に維持される場合、ＬＥＤにおける平均電流も一定である。より更に、ＬＥＤ電流は、定格値から下がって０へまで変化させられ得る。

－ＬＥＤ駆動装置システムは、二次（ＬＥＤ）側においてセンサも制御ユニットも必要としない。

－ＬＥＤパラメータ饒辺かは、ＬＥＤにおける電流に影響を与えない。これも、単一のＬＥＤの短絡回路を含まない。全てのＬＥＤの全体電圧低下は、33%及び100％間において変化し得る。

－定格出力電圧は、変圧器２５のターン比率(turn ratio)によって設定され得る。

－照明システムは、主電源に関して非常に適している。

－調光機能は、容易に導入され得る。

－電源及び制御ユニットは、スマート電源ＩＣに統合され得る。

、ことを示す理想的なＬＥＤ電源駆動装置が作成されている。

【００４１】

より具体的には、いかなる安定化されていない直流電圧Uinも、駆動装置を電源供給するのにも使用され得る。この電圧は、更なるダイオードブリッジ４１－４４及び更なる平滑化コンデンサ４６を使用することによって、交流主電源から生成され得る。駆動装置の電源部分は、トランジスタ１１－１４によって実現されるＨブリッジ１１－１４からなる。これらのトランジスタ１１－１４は、論理回路５を介して適合回路３によって制御される。電圧レベルシフタは、トランジスタ１１－１４の制御電極及び論理回路５間のインターフェイスとして使用され得る。

【００４２】

Ｈブリッジ１１－１４の出力端子は、直列コンデンサ２７を介して変圧器２５の一次側巻き線へ接続される。変圧器２５の二次側巻き線は、ダイオードブリッジ２１－２４へ電源供給する。このダイオードブリッジ２１－２４は、変圧器２５からの交流電圧を整流し、平滑化コンデンサ２８が、出力電圧Uoutを平滑化するのに使用される。任意の数のＬＥＤの直列接続が、出力電圧Uoutによって電源供給される。

【００４３】

直列コンデンサ２７及び変圧器２５漂遊インダクタンス２６は、共振周波数$fres=(2\pi)^{-1}(L_{26}C_{27})^{-1/2}=(Tres)^{-1}$及び共振インピーダンス$Zres=(L_{26}/C_{27})^{-1/2}$を有する直列共振回路を形成する。Ｈブリッジ１１－１４は、交互に正及び負の電圧パルス（＋Uin又は－Uin）を生成する。トランジスタ１１及びトランジスタ１４がオン状態にある場合に正電圧パルスが発生する一方で、負電圧パルスは、トランジスタ１２及び１３をオンに設定すると設定され得る。電圧パルス間において、Ｈブリッジ１１－１４は、フリーホイール経路を提供し、このフリーホイール経路は、１１及び１３をオンにすることによって又は１２及び１４をオンにすることによってのいずれかにより実行され得る。正及び負パルスの時間幅tonは、好ましくは共振周期の半分ton＝Tres/2に等しく設定されるが、他の設定を除外しない。

【００４４】

パルス幅tonが固定される場合、周波数fsは、制御パラメータとして使用され得る。その最大値は、fmax=fres/2>fsに制限される必要がある。図４は、Ｈブリッジ１１－１４の特徴的な出力電圧波、及び適合回路３の内部で生成される基本切り替え関数を示す。

【００４５】

定格出力電圧Uoutは、直列に接続されるＬＥＤの数及びそれらの電圧低下により決定され得る。この値は、電圧範囲に留まり得る。

【００４６】

N2×Uin/(3×N1)<Uout<N2×Uin/N1であり、この場合、N2は変圧器２５の二次側巻き線の数を表し、N1は一次側巻き線の数を表す。条件が満たされる場合、２つの連続する正弦半波電流パルスが互いの電圧パルスに関してＨブリッジ１１－１４から引き出される。対応する電流I1(t)は、図7において特定の動作点に関して表される。更に、この図は、直列コンデンサ２７において生じる電圧Uc(t)をも例証する。

【００４７】

磁化電流を無視すると、変圧器２５の二次側電流は、一次側電流に比例するI2=I1×N1/N2。二次側変圧器電流は、ダイオードブリッジ２１－２４によって整流される。平滑化コンデンサ２８が原因により、整流された二次側変圧器電流の平均値に等しい直流出力電流が、負荷６に流れる。

【００４８】

出力電流及びこのようなＬＥＤ電流は、周波数及び入力電圧に比例する：Iout=2Uin×N1×fs/(Zres×π×N2×fres)。入力電圧Uinが主電源電圧とともに変化するので、及び小さい更なる平滑化コンデンサ４６によって生じられる電圧リップルが原因により、周波数fsは、Uin及びしたがってfsの積並びに出力電流Ioutが相対的に一定に維持されるように適合され得る。

【００４９】
このことは、適合回路３によって達成され得るが、制御回路などの他の回路を除外しない。切り替え関数s(t)及び入力直流電圧Uinによって生成されるべき符号のない電圧パルスは、（例えばＲＣネットワークによって）ローパスフィルタ処理される。生じる直流電圧は、電圧周波数の積に比例する。この電圧は、変換器３３を介して電流へ変換され、参照電流と比較され、その差は、制御器３５を介して動作周波数fsを設定する。この場合、制御器３５は電圧制御発振器３６を制御し、この電圧制御発振器３６は、fsを生成し、そして例えばパルスの時間幅tonを有するパルスを有する制御信号s(t)を生成するモノフロップ３７を起動させる。好ましくは、しかし排他的ではないが、ton＝1/(2fres)である。ターンオン遅延回路54a、54b、55a、55bは、Ｈブリッジ１１－１４における短絡回路を防ぐために、時間遅延tdonを導入する。

【００５０】
可能な修正態様は：
－MOSFETの代わりに、いずれかの他のトランジスタ技術が使用され得る。
－ＬＥＤへ並列に接続された平滑化コンデンサ２８は省略され得、直列コンデンサ２７は、一次側及び／又は二次側に位置され得る。
－Ｈブリッジ１１－１４のフリーホイール経路は、１２および１４をオンにすることによって常に実現され得る。この場合、上部のトランジスタ１１及び１３のターンオン時間は一定のパルス幅tonに制限され、このことは有利な点である。
－入力整流器は、電源因数補正又はＰＦＣ整流器回路によって実現され得る。
－駆動装置は、変圧器２５を用いることなく実現され得るが、共振トポロジーを形成するための直列チョークなどのインダクタを用いて実現され得る。
－フルブリッジ出力整流器２１－２４は、分割出力巻き線及び２つのダイオードのみの組み合わせによっても置換され得、２つのダイオードを節約し、少ないフォワード伝導損失を有するという利点を有する（しかし、二次側巻き線を必要とし、正及び負変圧器入力電圧に関して非対称ＬＥＤピーク電流を得るという代償による)。
、である。

【００５１】
本発明は、壁一面照明、ＬＣＤバックライト及び一般照明に関して使用され得るが、ＬＥＤの形式又はＬＥＤでない形式の負荷を有する他の応用例を除外しない。

【００５２】
要約すると、入力信号をパルス信号へ変換し且つパルス信号を出力信号へ変換する変換回路１－２を制御する適合回路３は、入力信号に依存して制御信号を生成する制御器３０を具備し、加えて(基本思想）、負荷６へ相対的に一定な出力信号を提供することを可能にするために、出力信号の安定性を増加させるために入力情報に依存して生成器３０を調整する補償回路７１－７２及び８１－８３を具備される。適合回路３は、フィードバックループを防ぐために、入力信号及び出力信号の間の依存性を低減させ得、且つ前記出力信号から独立して制御信号を生成し得る。入力信号は入力電圧であり得、出力信号は出力電流であり得、入力情報は、入力電圧と入力電圧の変動に関して補償する定格入力電圧とを含み得、又は定格入力電圧と、出力信号の変動に関して補償するための出力電圧に比例する入力電流とを含み得る。

【００５３】
上述の実施例は、本発明を制限するものよりもむしろ例証するものであり、当業者が、添付の請求の範囲から逸脱することなく、多数の代わりの実施例を設計することが可能であることを注意しなければならない。請求項における如何なる参照符号も請求項の範囲を制限するように解釈されてはならない。「有する・備える」という動詞及びその活用形の使用は、請求項に記載される以外の要素又はステップの存在を排除しない。単数形の構成要素は、複数個の斯様な構成要素の存在を排除しない。本発明は、いくつかの個別の構成要素を有するハードウェアを用いて、及び適切にプログラムされた計算機を用いて実施され得る。いくつかの手段を列挙している装置請求項において、これらの手段のいくつかは

１つの同じハードウェアの項目によって、実施化することが可能である。特定の手段が、相互に異なる従属請求項において引用されているという単なる事実は、これらの手段の組み合わせが有利になるように使用されていることができないと示すものではない。

【図１】

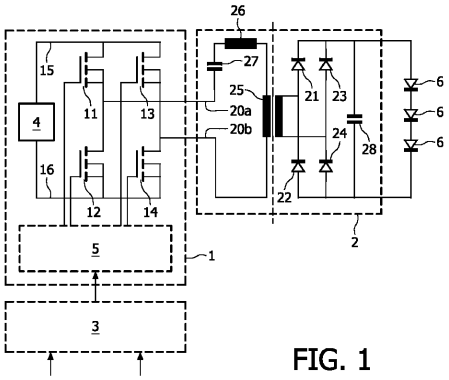

FIG. 1

【図２】

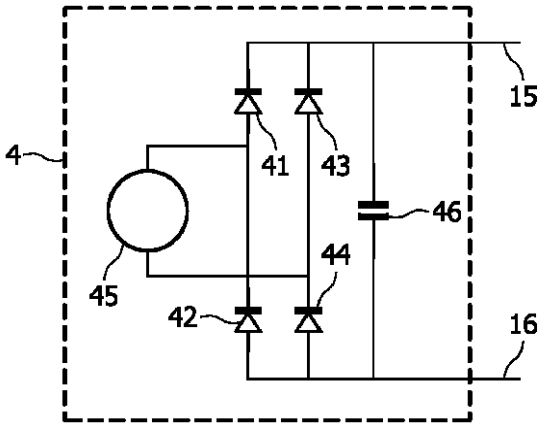

FIG. 2

【図３】

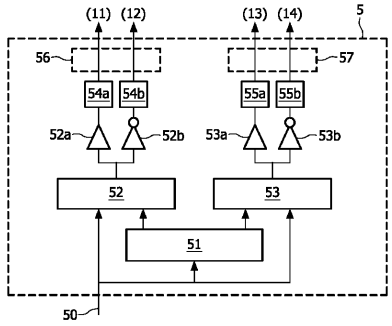

FIG. 3

【図４】

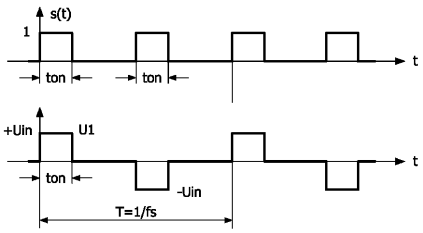

FIG. 4

【図５】

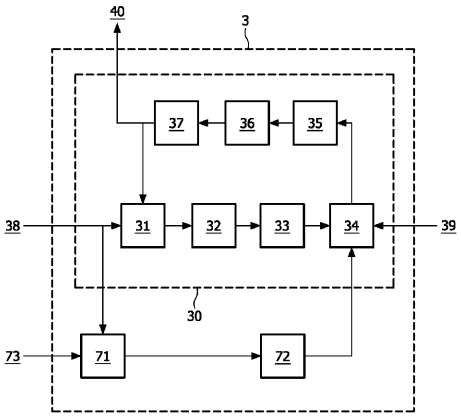

FIG. 5

【図６】

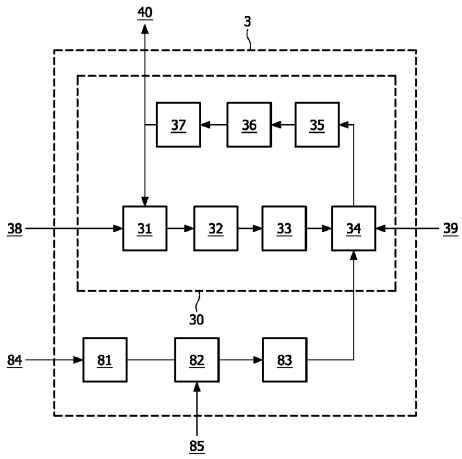

FIG. 6

【図７】

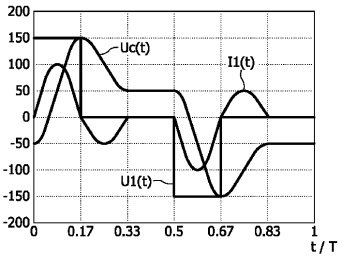

FIG. 7

【図８】

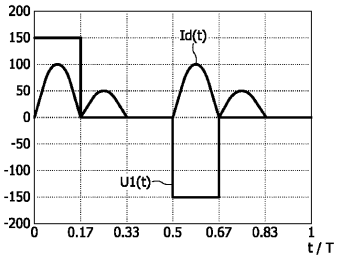

FIG. 8

【図９】

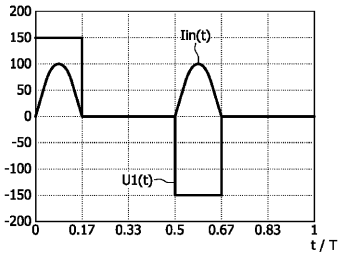

FIG. 9

【図１０】

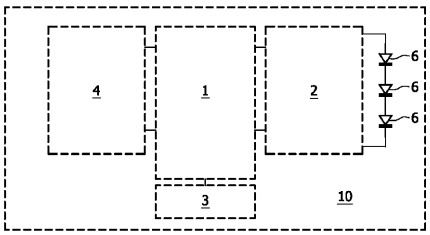

FIG. 10

【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No
PCT/IB2007/053501

A. CLASSIFICATION OF SUBJECT MATTER
INV. H02M3/335

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H02M

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)
EPO-Internal, WPI Data

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2006/120122 A1 (LIPCSEI LASZLO [US]) 8 June 2006 (2006-06-08) paragraph [0038] paragraphs [0040] - [0043] paragraphs [0044] - [0047] figures 6,8,9	1-3,5, 7-10
X	US 2004/036452 A1 (BROOKS STEVEN W [US] ET AL) 26 February 2004 (2004-02-26) paragraph [0022] paragraphs [0060] - [0062] figures 3,5	1,9
A	WO 2005/036726 A (PHILIPS INTELLECTUAL PROPERTY [DE]; KONINKL PHILIPS ELECTRONICS NV [NL] 21 April 2005 (2005-04-21) cited in the application abstract figure 1	1,9

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.

"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
18 February 2008	29/02/2008

Name and mailing address of the ISA/	Authorized officer
European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016	Roider, Anton

Form PCT/ISA/210 (second sheet) (April 2005)

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No
PCT/IB2007/053501

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 2006120122 A1	08-06-2006	NONE	
US 2004036452 A1	26-02-2004	NONE	
WO 2005036726 A	21-04-2005	CN 1868110 A	22-11-2006
		JP 2007508799 T	05-04-2007
		KR 20060126951 A	11-12-2006
		US 2007076445 A1	05-04-2007

フロントページの続き

(81)指定国 AP(BW,GH,GM,KE,LS,MW,MZ,NA,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,MD,RU,TJ,TM),EP(AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HU,IE,IS,IT,LT,LU,LV,MC,MT,NL,PL,PT,RO,SE,SI,SK,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AT,AU,AZ,BA,BB,BG,BH,BR,BW,BY,BZ,CA,CH,CN,CO,CR,CU,CZ,DE,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IS,JP,KE,KG,KM,KN,KP,KR,KZ,LA,LC,LK,LR,LS,LT,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PG,PH,PL,PT,RO,RS,RU,SC,SD,SE,SG,SK,SL,SM,SV,SY,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,ZA,ZM,ZW

(72)発明者 ウェンツ マチアス
オランダ国 ５６５６ アーエー アインドーフェン ハイ テック キャンパス ４４
(72)発明者 ヴァン デル ブロエク ハインツ ダブリュ
オランダ国 ５６５６ アーエー アインドーフェン ハイ テック キャンパス ４４
(72)発明者 サオエルランダー ゲオルグ
オランダ国 ５６５６ アーエー アインドーフェン ハイ テック キャンパス ４４

Ｆターム(参考) 5H730 AA04 AS01 AS05 AS11 BB61 CC01 DD04 DD16 EE04 EE07
FD01 FD11 FD31 FD41 FF09 FG01