

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5116923号
(P5116923)

(45) 発行日 平成25年1月9日(2013.1.9)

(24) 登録日 平成24年10月26日(2012.10.26)

(51) Int.Cl. F I
B 6 2 J 99/00 (2009.01) B 6 2 J 39/00 K
G 0 6 F 15/17 (2006.01) G 0 6 F 15/17 6 2 O A

請求項の数 19 (全 13 頁)

(21) 出願番号	特願2001-92478 (P2001-92478)	(73) 特許権者	592072182
(22) 出願日	平成13年3月28日 (2001.3.28)		カンパニョーロ・ソシエタ・ア・レスポン
(65) 公開番号	特開2001-322587 (P2001-322587A)		サビリタ・リミタータ
(43) 公開日	平成13年11月20日 (2001.11.20)		CAMPAGNOLO SOCIETA
審査請求日	平成20年3月19日 (2008.3.19)		A RESPONSABILITA LI
(31) 優先権主張番号	T02000A000293		MITATA
(32) 優先日	平成12年3月29日 (2000.3.29)		イタリア国 36100 ヴィスンザ、ヴ
(33) 優先権主張国	イタリア (IT)		ィア・デラ・シミカ 4
		(74) 代理人	100062144
			弁理士 青山 稔
		(74) 代理人	100101454
			弁理士 山田 卓二
		(74) 代理人	100111224
			弁理士 田代 攻治

最終頁に続く

(54) 【発明の名称】 競技用自転車などの自転車用マルチプロセッサ制御システム

(57) 【特許請求の範囲】

【請求項 1】

自転車に取り付けられた一連のセンサ(41、...、4k、...、4n、36、37)と、一連のアクチュエータ(38、39)と、一連の制御要素(28、29)とに接続可能な自転車用の電子制御システムであって：

- 情報の処理及び表示用ユニットとして機能することができる第1のプロセッサ・ユニット(10)と；

- 通信を制御し、前記一連の制御要素(28、29)のインターフェースのユニットとして機能することができる第2のプロセッサ・ユニット(20)と；

- 前記一連のセンサ(41、...、4k、...、4n、36、37)と前記一連のアクチュエータ(38、39)とのインターフェースのユニットとして機能することができる第3のプロセッサ・ユニット(30)と、を含み、

前記第1のプロセッサ・ユニット(10)、前記第2のプロセッサ・ユニット(20)、前記第3のプロセッサ・ユニット(30)が、双方向非同期通信チャンネル(12、23)により相互につながれているシステム。

【請求項 2】

前記システムが、前記第2のプロセッサ・ユニット(20)を前記第1のプロセッサ・ユニット(10)に、前記第2のプロセッサ・ユニット(20)を前記第3のプロセッサ・ユニット(30)にそれぞれつなぐ通信チャンネル(12、23)を含み、前記第1のプロセッサ・ユニット(10)と前記第3のプロセッサ・ユニット(30)との間に直接

10

20

の通信チャンネルがないことを特徴とする、請求項 1 に係るシステム。

【請求項 3】

前記第 3 のプロセッサ・ユニット (3 0) が、前記一連のセンサの少なくとも 1 つのサブ・セット (4 1、...、4 k、...、4 n) と無線ネットワークでインターフェースするよう構成された少なくとも 1 つのプロセッサ (3 2) を含むことを特徴とする、請求項 1 または請求項 2 に係るシステム。

【請求項 4】

前記通信チャンネル (1 2、2 3) の少なくとも 1 つが、それに接続された、対応する通信チャンネル (1 2、2 3) の中断を検出するセンサ手段 (1 0 R、2 0 R 1、2 0 R 2、3 0 R) を備えていることを特徴とする、請求項 1 から請求項 3 のいずれか一に係るシステム。

10

【請求項 5】

前記センサ手段が、それぞれの接続部の少なくとも 1 つの受信側端末に結合されたレジスタ (1 0 R、2 0 R 1、2 0 R 2、3 0 R) であって、当該レジスタを通過する信号がない場合は対応する通信チャンネル (1 2、2 3) が中断していることを示すレジスタを含むことを特徴とする、請求項 4 に係るシステム。

【請求項 6】

前記少なくとも 1 つの通信チャンネルが、前記第 1 のプロセッサ・ユニット (1 0) と前記第 2 のプロセッサ・ユニット (2 0) との間の通信チャンネル (1 2) であって、前記第 1 のプロセッサ・ユニット (1 0) が選択的にシステム (1) から分離され、前記少なくとも 1 つの通信チャンネル (1 2) の中断は、前記第 1 のプロセッサ・ユニット (1 0) がシステムから分離されているという事実を示すことを特徴とする、請求項 4 または請求項 5 に係るシステム。

20

【請求項 7】

前記第 2 のプロセッサ・ユニット (2 0)、及び前記第 3 のプロセッサ・ユニット (3 0) が：

- 前記一連のセンサ (4 1、...、4 k、...、4 n、3 6、3 7) によって得られたデータを、前記第 3 のプロセッサ・ユニット (3 0) から前記第 2 のプロセッサ・ユニット (2 0) へ送信すること；
 - 前記第 3 のプロセッサ・ユニット (3 0) の操作状態を確かめるため、前記第 2 のプロセッサ・ユニット (2 0) から前記第 3 のプロセッサ・ユニット (3 0) へ問い合わせること；
 - 前記第 2 のプロセッサ・ユニット (2 0) から前記第 3 のプロセッサ・ユニット (3 0) へ、前記一連の制御要素 (2 8、2 9) から来る指令を求める要求を送ること；
 - 前記第 2 のプロセッサ・ユニット (2 0) からの選択的再起動の機能によって、静止状態にある前記第 3 のプロセッサ・ユニット (3 0) を少なくとも部分的 (3 1、3 2) に操作すること；
 - 制御信号 (3 5) を介して前記第 3 のプロセッサ・ユニット (3 0) から前記第 2 のプロセッサ・ユニット (2 0) への情報の伝達を選択的に可能にすること、
- の内、少なくとも 1 つの機能を果たすことができるよう構成されていることを特徴とする、請求項 1 から請求項 6 のいずれか一に係るシステム。

30

40

【請求項 8】

前記第 2 のプロセッサ・ユニット (2 0) が：

- 前記通信チャンネル (1 2、2 3) を管理するよう構成された通信プロセッサ (2 0 1) と；
- 前記一連の制御要素 (2 8、2 9) のインターフェースとして作用する入力回路 (2 0 3) と、

を含むことを特徴とする、請求項 1 から請求項 7 のいずれか一に係るシステム。

【請求項 9】

前記第 3 のプロセッサ・ユニット (3 0) が：

50

- 前記一連のセンサのサブ・セット(4 1、...、4 k、...、4 n)に関して無線式のインターフェースとして作用する各第1のプロセッサ(3 2)と、

- 前記一連のセンサの他のサブ・セット(3 6、3 7)と前記一連のアクチュエータ(3 8、3 9)との間の少なくとも1つに関するインターフェースとして作用することができる第2の制御プロセッサ(3 1)と、

を含むことを特徴とする、請求項1から請求項8のいずれか一に係るシステム。

【請求項10】

前記第1のプロセッサ・ユニット(10)と前記第2のプロセッサ・ユニット(20)とが、送信される情報のバイトに応じて変動する長さを有するバイト・フレームに編成された情報を交換するよう構成されていることを特徴とする、請求項1から請求項9のいずれか一に係るシステム。

10

【請求項11】

前記第3のプロセッサ・ユニット(30)と前記第2のプロセッサ・ユニット(20)とが、送信すべき情報のバイトに応じて変動する長さを有するバイト・フレームに編成された情報を交換するよう構成されていることを特徴とする、請求項1から請求項10のいずれか一に係るシステム。

【請求項12】

前記バイト・フレームが、少なくとも1つのヘッダ・バイト(H)を含むことを特徴とする、請求項10または請求項11に係るシステム。

【請求項13】

前記バイト・フレームが、少なくとも1つの制御バイト(CK)を含むことを特徴とする、請求項10から請求項12のいずれか一に係るシステム。

20

【請求項14】

前記バイト・フレームが、初期ビットの後縁と2つの停止ビットとを有することを特徴とする、請求項10から請求項13のいずれか一に係るシステム。

【請求項15】

前記第1のプロセッサ・ユニット(10)が、自転車のハンドルに搭載されるよう構成されていることを特徴とする、請求項1から請求項14のいずれか一に係るシステム。

【請求項16】

前記第3のプロセッサ・ユニット(30)が、自転車のボトルかご支持部の近傍に搭載されるよう構成されていることを特徴とする、請求項1から請求項15のいずれか一に係るシステム。

30

【請求項17】

前記システムが、前記第2のプロセッサ・ユニット(20)と前記第3のプロセッサ・ユニット(30)の電力供給のための少なくとも1つの電力供給源(50、50A、50B)を含み、当該少なくとも1つの電力供給源が、自転車に搭載されるよう構成されていることを特徴とする、請求項1から請求項16のいずれか一に係るシステム。

【請求項18】

前記第2のプロセッサ・ユニット(20)を前記第3のプロセッサ・ユニット(30)につないでいる通信チャンネル(23)に、電力供給を送るための少なくとも1つのリード(90)が結合されていることを特徴とする、請求項17に係るシステム。

40

【請求項19】

前記第1のプロセッサ(10)が、それに結合された自律電力供給源(10B)を装着していることを特徴とする、請求項1から請求項18のいずれか一に係るシステム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、特に競技用自転車への適用に留意して開発された、自転車用の制御システムに関する。いずれにせよこの適用可能性に関連して、特にレース用自転車への適用可能性に関連して、本発明の適用領域を制限するものと解釈してはならない。

50

【 0 0 0 2 】

【従来の技術】

自転車分野において過去数年にわたり、当該手段の使用／動作に関して各種の情報が得られるよう、例えば、自動式に作動するある判断基準に基づく場合にも、ユーザによって発せられる特定の指令に基づく場合にも、アクチュエータを介して当該手段の使用／動作の条件を変更するために介在することを狙って各種性格のセンサを使用する傾向が増してきている。

【 0 0 0 3 】

この傾向は、連続して増加する量のデータを取り出し、処理する方向において顕著であり、この結果、より精巧で連結し合ったシステムの入手の要求が高まっている。これらのシステムは、自転車に搭載されなければならないことから、特に重量、全体寸法、電気エネルギーの消費の観点において、自転車の性能に悪影響を及ぼすことがないものでなければならない。

10

【 0 0 0 4 】

【発明が解決しようとする課題】

本発明は、上述した問題点を解消し、この分野においてさらに高まると見られる前記必要性に応えることを目的としている。

【 0 0 0 5 】

【課題を解決するための手段】

本発明によれば、以下のような請求項に具体化された特徴を有するシステムにより達成することができる。

20

簡単に言えば、本発明によるシステムは、競技用自転車などの自転車の操作を制御し管理するマルチプロセッサ電子構造に基づく。

【 0 0 0 6 】

本発明による解決法は、自転車の機能を制御し、使用中の自転車の様子を監視するため、統合制御システムへ到達する目的でモジュール化される機能領域を特定すること、及び自転車とそのユーザとから構成されるこのシステム全体の性能の改善を図ることに基づいている。特に、機能ユニットのモジュール化から得られるアーキテクチャは、そのシステムのフレームワークでなされる信号伝達のタイミングの注意深い評価を可能とし、同時に接続数の削減を達成する。

30

【 0 0 0 7 】

【発明の実施の形態】

本発明は添付図を参照した非制限的な方法で以下に示される。

符号 1 により全体が示される本発明に係るシステムは、通信チャンネルのレベルで相互に接続された一連の機能ブロックにより構成される。前述の機能ブロックは、後に図 2 により詳細に示されるように自転車、例えば競技用自転車に最適化された方法で配置が可能である。

【 0 0 0 8 】

一般的には、システム 1 は基本的に以下の機能ブロックから構成される：

- システムの表示と管理のインターフェースとして機能するよう設計された第 1 のブロック 10 と；

40

- ユーザ自身によりなされた要求を管理するためのインターフェースとモジュールとして機能するよう設計された第 2 のブロック 20 と、であって、いずれもユーザによりなされた指令の実行と、様子、状態、及び／又は自転車の各種機能パラメータの変動、さらには特定の操作モード（例えばトレーニングセッションなど）の起動に関するものであり；

このブロック 20 は、システムの各種他の機能ブロックとの間の通信を分類する機能を行うこともでき；そして、

- 特別な機能の制御、例えばサーボ機構要素の制御、及び／又はローカル放送ネットワーク（例えば、無線ローカルエリア・ネットワーク - W L A N として現在知られている形式のネットワーク）による通信の交換を制御するなどの役割を遂行するよう設計された第

50

3のブロック30と、からなる。

【0009】

当該ブロックの構造をより詳細に見れば、ブロック10は通常、メインプロセッサ101を内蔵しており、これに対して1つあるいはそれ以上の押しボタン102と、さらには表示ユニット103とがつけられていることが理解されよう。

【0010】

図2に示す内容でより分かるように、ブロック10は、自転車から選択的に取り外し可能な要素として構成されることが好ましい。この意味で、ブロック10は、特にブロック20との通信に関して、基本的にいわゆる「ユーザ・オーガナイザ」として構成される更なるブロック10aによって、少なくとも部分的に統合可能であり、重複可能であり、競合可能であるように構成されてもよい。後者の装置10aは、それ自体周知であるとみなされる。

10

【0011】

ブロック20は、その主要素として、通信を管理するためのプロセッサ201を含み、これには直列制御ユニット202が接続されている。同じブロック20には、例えば自転車のハンドルに配置された1つまたは複数の制御用押しボタン28、29（再度、図2参照）に接続される、入力を管理するための回線203を含むことが好ましい。このハンドルは、ブロック20が通常搭載される要素であり、好ましくはその中央部に取り付けられる。

【0012】

符号205は、回線203へ接続される1つまたは複数のセンサの可能性を示している。これらセンサは、例えば勾配センサ、高度センサ、温度センサなどである。この種のセンサは従来技術でも知られているので、ここでは詳細に説明する必要はない。

20

【0013】

これに関して、本発明は主に、システム1の全体のアーキテクチャ、ブロックで示すその構成、そして各ブロック間の通信及び相互作用を調整するために採用される様相(modality)に関するものであることは留意すべきである。したがって、本発明の詳細な説明は、主としてこれらの観点に関連するものであって、全体としては周知とみなされる個々の要素にまで（簡潔にするためという明白な理由により）言及しないものとする。

【0014】

ブロック30を精査することによって、符号31は、以下に示されるようなアクチュエータ38、39のような駆動装置を制御する機能を主として遂行するよう設計されたプロセッサを示す。符号32は、符号320で示すWLAN型のローカル放送ネットワークを制御する機能を実行するよう設計された更なるプロセッサを示しており、これには1つまたは複数のセンサ41、・・・4k・・・、4nが接続されている。各センサには、例えば現在では無線周辺ユニット(WPU)と呼ばれる形式の通信インターフェース410、・・・4k0・・・、4n0のそれぞれが接続されている。

30

【0015】

ここでいうセンサの数n（例えば、ペダルのスピード、ペダル操作、ペダルの力、ユーザの心拍数、などを含む）や、対応するインターフェースの数はいくつであってもよい。実際のところ、本発明に係る解決策の最も興味深い特性の1つは、他ならぬシステム1に結合されるセンサの数、及び/又は特性の選択において、非常に高い融通性を提供することである。

40

【0016】

ブロック30は、クランクセットに固定されたクランクホイールの位置を感知する変換器36や、あるいは自転車のチェーンの動きを感知することができる変換器を有するセンサ37のような、他のセンサや変換機からの信号をも受信できるように構成されていることが好ましい。

【0017】

符号360及び370で示される物理ラインでそれぞれブロック30に接続されるよう設

50

計されているこれらセンサ/変換機に関してもまた、WLANネットワーク320中に含まれる様々なセンサに関して既に説明したことと同様な状況が見られる。

【0018】

各種センサ41、・・・4k・・・、4n及び36、37に関して以前に説明したものに対して基本的にデュアルとなる様相によって、この制御プロセッサ31もまた、符号38及び39で示されるような様々なアクチュエータと相互作用する。これらは、例えば自転車のギアシフト機能を制御するために前方の変速装置及び後方の変速装置に連結しているアクチュエータなどである。

【0019】

センサ36及び37の場合では、アクチュエータ38及び39との通信は、それぞれ物理ライン380、390によって行われる。これらのラインに対してはフィードバック・ライン381、391が接続されることが有利であり、例えばこれらを通してアクチュエータ38及び39は、自身の実際の位置や操作の状態をプロセッサ31に示す。

10

【0020】

それゆえ、ネットワーク320に接続されたセンサの場合では、センサ36及び37の含と性質や、アクチュエータ38、39のようなアクチュエータの数及び性質はどのようなものであってもよい。通信の様相に関しても、無線ネットワーク320内へ1つあるいは複数のアクチュエータの挿入を意図することが可能である。

【0021】

図2は、前述で示されたいくつか要素の自転車における可能性のある配置を示している。ブロック10及び20、さらには制御ボタン28及び29の配置については、前に述べた。

20

【0022】

ブロック30は、ネットワーク320により提供される様々なセンサ41、42、43などに対してほぼ中央の位置となるボトルかご直下の位置に取り付けられれば好都合である。これに関して、単に一例としてではあるが、図2ではこれらセンサの3つが、1つは前輪フォークに(センサ41)、1つはクランクセット付近に(センサ42)、そして1つは自転車の後輪フォークに沿ったほぼ中央位置に(センサ43)示されていることが分かる。ここでは単に一例として心拍数センサとして示されているセンサ44に関しては、ネットワーク320にとっては、必ずしも自転車に設置されないセンサとの通信の可能性もある

30

【0023】

センサ36は、明らかにクランクセットに対応する位置、好ましくは下部ブラケットに対応する位置に配置されており、一方センサ37は、後方変速装置に対応する位置に配置されて示されており、これによってチェーンの動きが検出され得る。アクチュエータ38は、ここではギア・シフトを制御するアクチュエータの形式で示されている。

【0024】

符号50、50A、50Bは、自転車に搭載されるバッテリーなどの電力供給源の存在を例示するためのもので、前記バッテリーを充電するためのジェネレータを装着する構成も可能である。さらにいえば、本発明に係るシステムは、長時間の寿命を持つ小型のバッテリー(例えば、時計用のバッテリー)による供給にも十分対応していることから、これらの複数のジェネレータの存在は、全てとは言わないまでも余剰である。

40

【0025】

図2による表示は、図1に示す幾つかの要素が、どのように自転車に配置されるかを単に例示するのみであることは明らかであろう。したがって、この表示は、特に自転車の機能のより進んだ監視を可能とするための機能統合の可能性に関して、これらの配置が完全なもの、及び/又は制限するものと考えてはならない。

【0026】

システム1内にあるデータの通信及び処理に対する上述したような機能を達成するために関連する情報の量は、優先的と考えられる特定の技術を採用することにつながる。

50

【 0 0 2 7 】

各種モジュール間、特にブロック 1 0、2 0、3 0 の間の接続は、好ましくは双方向性に、好ましくは直列フォーマットを使用した基準によりなされる。これは特に、ブロック 1 0 と 2 0 をつなぐ通信ライン 1 2 と、ブロック 2 0 と 3 0 とをつなぐ通信ライン 2 3 に対して適用される。

【 0 0 2 8 】

上述接続のモードは、例えばブロック 1 0 とブロック 3 0 との間を直接つなぐことを避けることなど、可能な限りにおいて接続数を減らした状況でデータの送信を可能にする。

【 0 0 2 9 】

本質的にシステムを管理するためのブロックとして機能するよう構成されたブロック 1 0 (いわゆる「サイクリング・コンピュータ」と呼ばれる機能に基本的に類似する)は、上述のように、好ましくは自転車から取り外し可能に形成され、その結果、取り付け、取り外しの検出が、ブロック 1 0 自身によっても、ブロック 1 0 と相互作用するブロック 2 0 によっても可能である。

10

【 0 0 3 0 】

加えて、少なくとも最も重要な情報の流れに対して双方向通信に頼ることによって、各情報の流れの中で、より高い重要性があると見られる情報に対して明確な優先度を与えることが可能となり、さらには通信の予測可能性を保証することが可能となる。その上、このシステム(特に、ブロック 3 0)は、電力供給源がバッテリーであれジェネレータであれ、その操作状況を的確に監視することが可能である。

20

【 0 0 3 1 】

加えて、このシステムは、電力消費を最適化することができる。これは、本出願人により同日にされた工業発明に対する 2 つの特許出願の詳細説明した基準にしたがって実現されることが好ましい。

【 0 0 3 2 】

これに関し、ブロック 2 0 は、ブロック 1 0 を取り出し可能に装着する要素(ブラケットなど)に取り付けられることが好ましいことは理解されよう。このような取り付け形式は、好ましくはハンドル内に装着し得るラインを介して実施される押しボタン 2 8、2 9 と当該ブロックの通信を容易にする。

上述の構成は、ブロック 2 0 と、既に述べたようにボトルかご直下に配置されるコンテナ内に好ましくは固定されるブロック 3 0 との物理結合を可能にする。

30

【 0 0 3 3 】

図 3 のブロック図は、ブロック 1 0、ブロック 2 0、ブロック 3 0 の間の物理結合がなされる好ましい様相をより詳細に示している。

図 3 に示すブロック図から、好ましくは非同期形式のプロトコル(つまり、同期化やクロック信号を必要としないもの)によって実施される双方向式の情報交換を可能にする観点から、結合の数を最小限に抑えることが好ましいことが分かる。

【 0 0 3 4 】

まず、ブロック 1 0 とブロック 2 0 をつなぐライン 1 2 を精査すると、このラインは通常、グラウンド線 8 6 に加えて、符号 8 4、8 5 で示される他の 2 つの線から構成されていることが分かる。この 2 つの線すなわちラインは、それぞれブロック 1 0 からブロック 2 0 への送信と、ブロック 2 0 からブロック 1 0 への送信とを可能にするよう設計されている。

40

【 0 0 3 5 】

好ましくは、この複数の線 8 4 と 8 5 は、それぞれの結合部の受信側に接合され、この線自身とグラウンドとの間に配置されたレジスタ 1 0 R、2 0 R 1 を備えている。この複数のレジスタは、該当するブロックの間に物理結合が存在するか否かを、受信信号 R x のロジック状態を評価することによって検証することを可能にする。その信号がロジック値「0」のまま不変であれば、だれも対応する結合を駆動していないことを意味し、これは結合が存在しないことを示す。通常の結合状態では、少なくとも一時的に、送信信号 T x によ

50

り高いロジックレベル（すなわち、ロジック値「1」）で受信信号が維持される。

【0036】

ほぼ同様な構成が、ブロック20をブロック30につなぐライン23に対しても採用される。

この場合には、グラウンド・ラインは符号83で、ブロック20からブロック30へ、及びブロック30からブロック20への送信を可能にする2つの線は、それぞれ符号81、82で示される。

この2つの線81と82も、それぞれの受信側の端末に接続された、物理結合の存在を評価可能に設計されたレジスタ20R2と30Rとを備えている。

【0037】

基本的には送信ユニットの機能を持つブロック20は、主に：

- 全ての機能ブロック10、20、30が存在して互いに結合されているとの観点から、システム1が使用可能であることを検証する；例えば、表示ユニットの機能を有するブロック10の取り外しは、上述した方法、すなわち、レジスタ10Rの取り外しによって、ブロック20がシステム1を阻害してシステム1の全ての機能性を抑制し、あるいは少なくともブロック10の存在にリンクする機能を抑制することから検出される；
- 情報のアップデートと、そのブロック10への伝達（必要であれば処理の後）を可能にするため、ネットワーク320の制御ユニット32の周期的なポーリングを行う；
- 例えば押しボタン28、29（ブロック20に接続されるこれらの押しボタンは、簡略化のために図3には表示せず。）により発信される指令に対応した要求を処理し、当該指令（要求）を表示ユニットとして機能するブロック10、及び/又はブロック30を含む制御ユニット31に伝達することを決定できるようにする、などの役割を畑す。

【0038】

ブロック20の活動は、電力消費を低減するため、資源の活動化の時間を低減させる基準に基づいて管理される。

【0039】

2つの機能ブロック31、32を起点するブロック30からブロック20へ向かう情報に関しては、既に述べている。

ブロック31（本質的に、アクチュエータ38、39などのアクチュエータに相互作用する機能を担う。）は、ユニット20から来る要請が絡む場合にのみ、すなわち、起動指令がある場合にのみ、反応する。

【0040】

これと対称な関係で、ネットワーク320の管理を担うブロック32は、ライン35により制御器31から送られた信号でイネーブルとされれば、ネットワーク320から来る情報を通信ユニット20へ送信する。

【0041】

この目的のために好ましくはプロトコールと物理インターフェースが使用され、これは、ブロック20と30との間の非同期式の双方向通信を可能にするためにライン81、82により送られる信号の使用に加えて、スレーブとして構成されるプロセッサ31を起動させる目的から、プロセッサ201により駆動されるさらなるライン89で入手可能な信号をも使用する。プロセッサ31で発生してライン35に存在する信号は、この場合にはスレーブとして働くプロセッサ32を制御するために、ライン82に存在する信号を開放する機能を有する。

【0042】

その結果、通常の操作状態では、情報はプロセッサ32から発生し、ユニット20に送信される。もしブロック20からプロセッサ31を送る必要がある要求があれば、それは以下の手順で行われる：

- ライン89にある信号が起動され、当該信号は、スレーブとして構成されるプロセッサ31を起動し、やはりスレーブとして構成されるプロセッサ32のためのライン35を

10

20

30

40

50

非活動化レベルにする；

- プロセッサ 3 2 とプロセッサ 2 0 1 との間で行われる通信を完了させるために必要な予め定められた時間の経過後、ブロック 2 0 1 からの要求は、ライン 8 1 にある信号を介してプロセッサ 3 1 に到着する；
- プロセッサ 3 2 によるライン 8 2 にある信号の制御は、プロセッサ 3 1 による信号 3 5 のイネーブルレベルを介して再度イネーブルとなる；
- 一旦要求が実行されると、プロセッサ 3 1 は、プロセッサ 3 2 により、信号 3 5 を介してライン 8 2 にある信号の制御を要求し、その後、所定の時間経過後、応答がプロセッサ 3 1 からプロセッサ 2 0 1 へ送られる；
- 前記応答の送信の最後に、通常の状態が復帰し、ライン 3 2 は、ライン 3 5 を活用して得られるイネーブルを介してライン 8 2 にある信号を制御するようイネーブルとなる。

10

【 0 0 4 3 】

再度、通信ライン 2 3 において、ブロック 3 0（これには通常、電力供給源 5 0、5 0 A、5 0 B が接続される）からブロック 2 0 への供給電圧の送達を可能とするよう設計された線 9 0 の存在が理解されよう。ブロック 1 0 には、それがシステムから取り外されたときにも供給が必要とされることから、自身で電力供給源 1 0 B が入手可能となっている。

【 0 0 4 4 】

ブロック 3 0 とブロック 2 0 との間の通信は、予め規定されたポーレートでバイト・フレームにより実行されることが好ましい。1 つのフレームの形式は、プロセッサ 3 2 によってプロセッサ 2 0 1 に発生し；他のフレームの形式は、プロセッサ 3 1 とプロセッサ 2 0 1 に関連する。

20

通信は双方通行であるため、フレームの 2 つのメイン形式のそれぞれには、異なる状況に対する特有のサブ形式が存在する。

【 0 0 4 5 】

通常、当該フレームの構造は、ヘッダ・バイトを含み、これは情報を送信する源（プロセッサ 3 1、プロセッサ 3 2、プロセッサ 2 0 1 など）と、フレームの特定のフォーマットを特定することを可能とし、これらには：

- プロセッサ 3 2 からプロセッサ 2 0 1 へ送られるデータ・ブロックと；
 - ブロック 3 0 の状態と、プロセッサ 3 1 からプロセッサ 2 0 1 へ送られるアクチュエータの情報と；
 - プロセッサ 2 0 1 からプロセッサ 3 1 へ送られる要求と；そして / もしくは
 - プロセッサ 2 0 1 からプロセッサ 3 2 へ送られる要求と、
- がある。

30

【 0 0 4 6 】

その後、送信に関わるフレームの各タイプの特有のデータ・フィールドが続く。最終の制御バイトが、通信の成功した成果を検証するために設けられる。

【 0 0 4 7 】

通信フレームの幾つかの例が図 4 から 7 に示されている。

この全ての図において、符号 H はヘッダ・バイトを、符号 C K は、最終の制御バイトを示す。

40

【 0 0 4 8 】

具体的に、a)、b)、c) の 3 つの部分に分けられた図 4 では、プロセッサ 3 2 からユニット 2 0 への情報送信に使用可能なフレームの例を示す。

例えば、図 4 a) は、ネットワーク 3 2 0 に挿入されたセンサ 4 1 などの速度センサにより生まれたデータに関する情報をブロック 2 0 へ送信するために使用可能なフレームを示す。

【 0 0 4 9 】

前記フレームにおいて、第 1 のフィールド C 1 は、速度センサで発生したパルス数、及び / 又は、予め定められた時間基準におけるこれらパルスの平均周期の値を表示するのに使

50

用可能である。第2のフィールドC2は、ペダル操作センサなどのセンサで発生したパルスの数、及び/又は、所定時間ベースにおける平均周期の値を表示するのに使用可能である。

【0050】

図4b)は、非常に簡単なフレーム構造の可能性を示しており、ヘッダHと制御バイトCKに加え、図2に示すような心拍センサ44による測定に関する情報を送信するために使用可能な単一のフィールドC3を含む。

【0051】

例えばペダル力センサから来る情報の送信に使用可能なフレームに関し、ほぼ同様な構造が図4c)に示されている。この場合においても、フレームは、ヘッダHと制御バイトCKに加えて、例えばクランクセットの回転の間に記録された幾つかの値(例えば16の力の値)を送信するために使用可能な単一のフィールドC4を含む。

【0052】

図5は、より複雑なフレームの構造を示しており、ここでもヘッダHと制御バイトCKに加えて、複数のフィールドC5からC8が設けられ、自転車の変速装置に結合されたアクチュエータ38、39の1つの作動状態に関する情報をプロセッサ31からブロック20へ送信するために使用可能である。

この場合において、フィールドC5は、状態の情報を送信するように設計され、フィールドC6は、後方変速装置の位置、及び/又は前方変速装置の位置に関する情報を伝達する。フィールドC7とC8は、後方変速装置の位置の高さ、及び前方変速装置の位置の高さの表示を提供するために使用可能である。

【0053】

これに代わって図6は、プロセッサ201からプロセッサ31への情報の送信のために使用可能なフレーム構造を示す。この場合においても、ヘッダHと制御バイトCKに加えて、符号C9からC11で示す幾つかのフィールドが設けられ、これらはそれぞれ、要求バイト(ビット位置によって異なる)、読み取り/変更されるべき所定のアドレス、及び読み取り/変更されるべき所定の値を送るように設計されている。

【0054】

最後に、図7は、プロセッサ201から制御プロセッサ32へ情報を送信するために使用可能なフレーム構造の例を示している。この場合には、ヘッダHに続いてフィールドC12からC14が設けられ、これらはそれぞれ要求コード、対応するネットワーク320内のアドレス、及びネットワーク320の一部を形成する要素の構成パラメータを送るよう設計されている。この後に、他と同様に制御バイトCKが続く。

【0055】

好ましくは、図4から7に示すフレームに含まれる各バイトは、開始ビットに対する後縁と、2つのストップ・ビットとによって特徴付けられる。

【0056】

勿論、本発明の原則に偏ることなく、これまで説明し、図示したものに対して構成と実施の形態の詳細を広く変更することは可能であり、これによって本発明の範疇から乖離するものではない。

【0057】

【発明の効果】

競技用自転車などの自転車の操作を制御し管理するマルチプロセッサ電子構造に基づく本発明に係るシステムによれば、重量、全体寸法、電気エネルギーの消費の観点から自転車の性能に悪影響を及ぼすことなく、自転車用として益々増加する傾向にあるデータ量の取り出しと処理とを可能にする、より精巧で連結し合ったシステムを提供することができる。

【0058】

加えて、本発明によるシステムによれば、少なくとも最も重要な情報の流れに対して双方向通信に頼ることによって、各情報の流れの中でより高い重要性があると見られる情報に対して明確な優先度を与えることが可能となり、さらには通信の予測可能性を保証するこ

10

20

30

40

50

とが可能となる。その上、当該システムは、電力供給源がバッテリーであれジェネレータであれ、その操作状況を的確に監視することが可能であり、電力消費を最適化することができる。

【図面の簡単な説明】

【図 1】 本発明に係るシステムの全体のアーキテクチャを示すブロック図である。

【図 2】 図 1 に示すシステムを構成する各種モジュールが、レース用自転車などの自転車に搭載可能であることを示す概略図である。

【図 3】 図 1 に示す幾つかの要素の具体的内容を示すブロック図である。

【図 4】 本発明に係るシステム内で各種信号の送信のために採用される様相の詳細図である。

【図 5】 本発明に係るシステム内で各種信号の送信のために採用される様相の詳細図である。

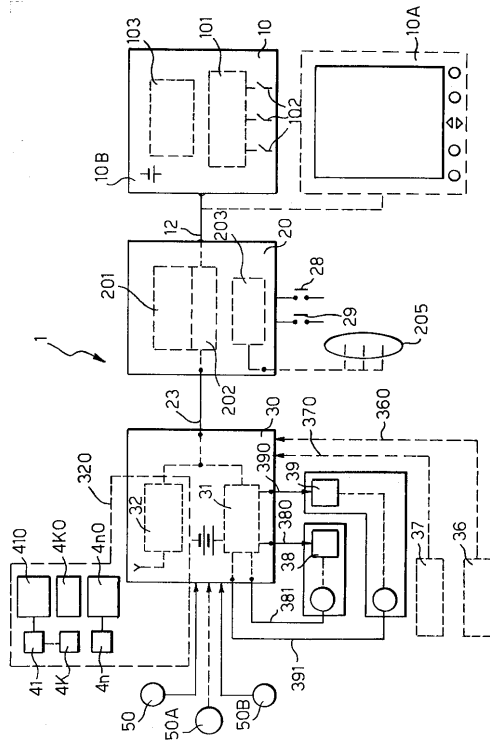
【図 6】 本発明に係るシステム内で各種信号の送信のために採用される様相の詳細図である。

【図 7】 本発明に係るシステム内で各種信号の送信のために採用される様相の詳細図である。

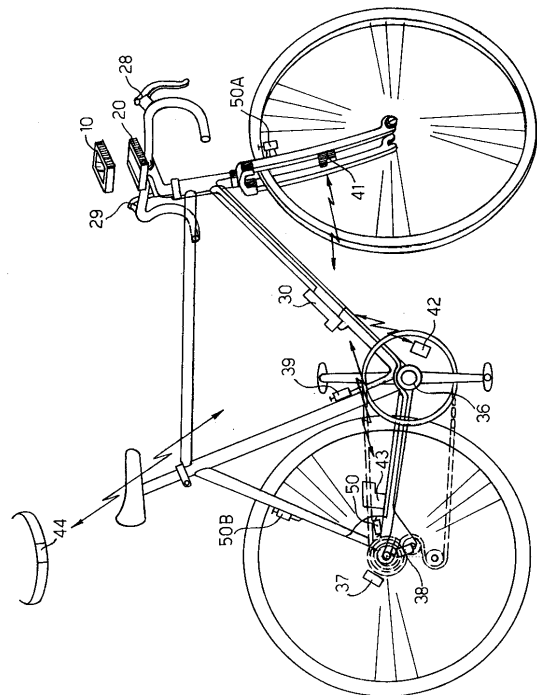
【符号の説明】

1 . システム、 10 . 第 1 のプロセッサ・ユニット、 10 R、20 R、30 R . センサ手段、 12、23 . 通信チャンネル、 20 . 第 2 のプロセッサ・ユニット、 28、29 . 制御要素、 30 . 第 3 のプロセッサ・ユニット、 31 . プロセッサ・ユニット、 32 . プロセッサ、 35 . 制御信号、 36、37、41 . センサ、 36、37 . サブ・セット、 38、39 . アクチュエータ、 41 . サブ・セット、 50 . 電力供給源、 201 . 通信プロセッサ、 203 . 入力回路。

【図 1】



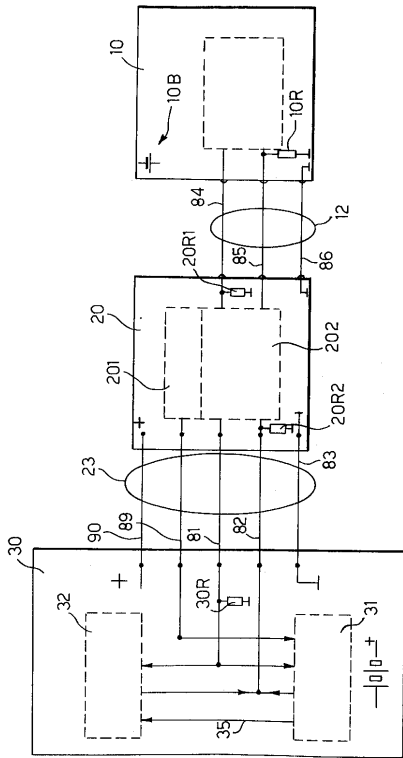
【図 2】



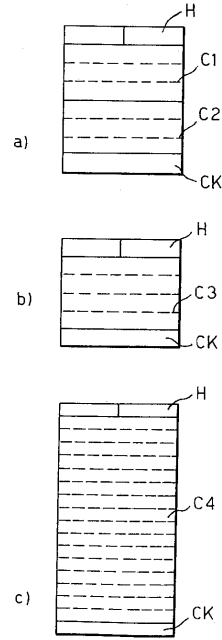
10

20

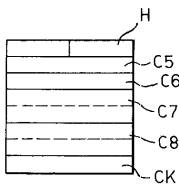
【 図 3 】



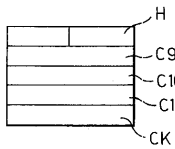
【 図 4 】



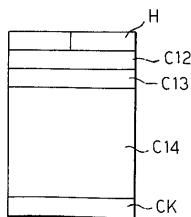
【 図 5 】



【 図 6 】



【 図 7 】



フロントページの続き

- (72)発明者 ヴァレンティノ・カンパニョーロ
イタリア36100ヴィスンザ、コルソ・パドヴァ184番
- (72)発明者 ジャンフランコ・グデルツォ
イタリア36070テツェ・アルツイニャーノ(ヴィスンザ)、ヴィア・サンタ・キアラ9番

審査官 三宅 龍平

- (56)参考文献 特開2000-016367(JP,A)
特開平01-103043(JP,A)
特開平10-119874(JP,A)
特開平11-325918(JP,A)
米国特許第04780864(US,A)

- (58)調査した分野(Int.Cl., DB名)
B62J 99/00
G06F 15/17