

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-174775

(P2012-174775A)

(43) 公開日 平成24年9月10日 (2012.9.10)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 21/304 (2006.01)	HO 1 L 21/304 6 4 7 Z	4 H 0 0 3
HO 1 L 29/812 (2006.01)	HO 1 L 29/80 F	4 M 1 0 4
HO 1 L 21/338 (2006.01)	HO 1 L 29/80 H	5 F 1 0 2
HO 1 L 29/778 (2006.01)	HO 1 L 29/78 3 0 1 B	5 F 1 1 0
HO 1 L 29/78 (2006.01)	HO 1 L 29/78 6 1 7 K	5 F 1 4 0

審査請求 未請求 請求項の数 10 O L (全 19 頁) 最終頁に続く

(21) 出願番号 特願2011-33240 (P2011-33240)
 (22) 出願日 平成23年2月18日 (2011.2.18)

(71) 出願人 000005223
 富士通株式会社
 神奈川県川崎市中原区上小田中4丁目1番1号

(74) 代理人 100090273
 弁理士 園分 孝悦

(72) 発明者 今 純一
 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

Fターム(参考) 4H003 AC02 AC03 AC08 AC23 DA15
 EB07 EB28 EB30 EB32 EB33
 EB36 EE02 FA45
 4M104 AA04 AA07 BB05 BB17 DD22
 DD68 DD78 FF13 FF27 GG12

最終頁に続く

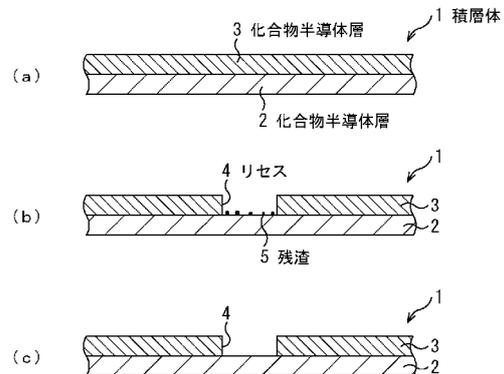
(54) 【発明の名称】 化合物半導体装置の製造方法及び洗浄剤

(57) 【要約】

【課題】リセス等の形成に伴う処理で生じる残渣を適切に除去することができる化合物半導体装置の製造方法及び洗浄剤を提供する。

【解決手段】化合物半導体積層構造1を形成し、化合物半導体積層構造1の一部を除去して凹部4を形成し、洗浄剤を用いて凹部4内の洗浄を行う。洗浄剤は、凹部4内に存在する残渣と相溶する基材樹脂と溶媒とを含む。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

化合物半導体積層構造を形成する工程と、
前記化合物半導体積層構造の一部を除去して凹部を形成する工程と、
洗浄剤を用いて前記凹部内の洗浄を行う工程と、
を有し、
前記洗浄剤は、前記凹部に存在する残渣と相溶する基材樹脂と溶媒とを含むことを特徴とする化合物半導体装置の製造方法。

【請求項 2】

基板上方に電子走行層を形成する工程と、
前記電子走行層上方に電子供給層を形成する工程と、
少なくとも前記電子供給層にゲート電極用のリセスを形成する工程と、
洗浄剤を用いて前記リセス内の洗浄を行う工程と、
を有し、
前記洗浄剤は、前記リセス内に存在する残渣と相溶する基材樹脂と溶媒とを含むことを特徴とする化合物半導体装置の製造方法。

【請求項 3】

前記基材樹脂は、ポリビニルアルコール、ポリビニルアセタール、ポリビニルアセテート、ポリビニルピロリドン、ポリアクリル酸、ポリエチレンオキシド、フェノール性水酸基含有樹脂、カルボキシル基含有樹脂、及びエポキシ樹脂からなる群から選択された少なくとも一種を含有することを特徴とする請求項 1 又は 2 に記載の化合物半導体装置の製造方法。

【請求項 4】

前記洗浄剤は、還元剤を含むことを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の化合物半導体装置の製造方法。

【請求項 5】

前記還元剤は、有機酸であることを特徴とする請求項 4 に記載の化合物半導体装置の製造方法。

【請求項 6】

前記有機酸は、カルボン酸であることを特徴とする請求項 5 に記載の化合物半導体装置の製造方法。

【請求項 7】

前記洗浄剤は、架橋剤を含むことを特徴とする請求項 1 乃至 6 のいずれか 1 項に記載の化合物半導体装置の製造方法。

【請求項 8】

前記洗浄剤は、界面活性剤を含むことを特徴とする請求項 1 乃至 7 のいずれか 1 項に記載の化合物半導体装置の製造方法。

【請求項 9】

前記洗浄を行う工程は、
前記洗浄剤を塗布する工程と、
加熱によって前記洗浄剤中の前記溶媒を気化させて膜を形成する工程と、
前記膜を除去する工程と、
を有することを特徴とする請求項 1 乃至 8 のいずれか 1 項に記載の化合物半導体装置の製造方法。

【請求項 10】

化合物半導体層の洗浄に用いられる洗浄剤であって、
前記化合物半導体層の加工により生じた残渣と相溶する基材樹脂と、
前記化合物半導体層の表面を還元する還元剤と、
溶媒と、
を含むことを特徴とする洗浄剤。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、化合物半導体装置の製造方法及び洗浄剤に関する。

【背景技術】

【0002】

近年、基板上方にGaN層及びAlGaN層を順次形成し、GaN層を電子走行層として用いる電子デバイス（化合物半導体装置）の開発が活発である。このような化合物半導体装置の一つとして、GaN系の高電子移動度トランジスタ（HEMT：high electron mobility transistor）が挙げられる。GaN系HEMTでは、AlGaNとGaNとのヘテロ接合界面に発生する高濃度の2次元電子ガス（2DEG）が利用されている。

10

【0003】

GaNのバンドギャップは3.4eVであり、Siのバンドギャップ（1.1eV）及びGaAsのバンドギャップ（1.4eV）よりも大きい。つまり、GaNは高い破壊電界強度を有する。また、GaNは大きい飽和電子速度も有している。このため、GaNは、高電圧動作、且つ高出力が可能な化合物半導体装置の材料、例えば電源用半導体装置の材料として極めて有望である。このため、GaN系化合物半導体を用いた化合物半導体装置は、高効率スイッチング素子、電気自動車用等の高耐圧電力デバイスとして期待されている。

【0004】

20

GaN系HEMTでは、ゲート電極の材料と、ソース電極及びドレイン電極の材料とが相違している。このため、ゲート電極と、ソース電極及びドレイン電極とは、互いに異なる工程で形成されている。ゲート電極、ソース電極及びドレイン電極の形成は、例えばリフトオフ法により行われている。つまり、電極の形成時には、レジストパターンの形成、電極材料の形成、及びレジストパターンの除去が行われている。また、GaN系HEMTを製造する際に、化合物半導体層のゲート電極、ソース電極及びドレイン電極を形成する予定の領域にリセス又は開口部を形成することがある。この場合、レジストパターンを用いて化合物半導体層をエッチングしてリセス又は開口部を形成した後に、レジストパターンの除去を行っている。更に、ソース電極及びドレイン電極の形成後にソース電極及びドレイン電極をパッシベーション膜で覆い、ゲート電極の形成前にレジストパターンを用いてパッシベーション膜をドライエッチングすることもある。この場合、ドライエッチング後にレジストパターンを除去している。

30

【0005】

これらの方法では、レジストパターンの除去が行われるが、レジストパターンの残渣が残存することがある。また、パッシベーション膜のドライエッチング後にエッチング残渣が残存することもある。そして、これらの残渣は、有機物を用いた洗浄によっても十分に除去できないことがある。これは、レジストパターンの形成の際に行われる現像後のポストバーク、及びドライエッチング時の変性等の影響による。

【0006】

40

また、硫酸及び過酸化水素水の混合物等を用いた酸処理によって残渣を除去しようとすると、その際に露出している電極がダメージを受ける。例えば、ソース電極及びドレイン電極を形成した後にゲート電極用のリセスを形成する場合、リセスの形成時にはソース電極及びドレイン電極が露出している。従って、上記の混合物を用いると、ソース電極及びドレイン電極がダメージを受けてしまう。また、電極がダメージを受けなくても、露出している化合物半導体層の表面に酸化及び表面荒れ等が生じて、特性が変動することがある。

【0007】

そして、上述のような残渣が存在する場合には、リーク電流の増大、及び電荷のトラップによる閾値電圧の変動等が生じるため、歩留まりが著しく低下する。

【先行技術文献】

50

【特許文献】

【0008】

【特許文献1】特開2003-167360号公報

【特許文献2】特開2007-128038号公報

【発明の概要】

【発明が解決しようとする課題】

【0009】

本発明の目的は、リセス等の形成に伴う処理で生じる残渣を適切に除去することができる化合物半導体装置の製造方法及び洗浄剤を提供することにある。

【課題を解決するための手段】

10

【0010】

化合物半導体装置の製造方法の一態様では、化合物半導体積層構造を形成し、前記化合物半導体積層構造の一部を除去して凹部を形成し、洗浄剤を用いて前記凹部内の洗浄を行う。前記洗浄剤は、前記凹部に存在する残渣と相溶する基材樹脂と溶媒とを含む。

【0011】

化合物半導体装置の製造方法の他の一態様では、基板上方に電子走行層を形成し、前記電子走行層上方に電子供給層を形成し、少なくとも前記電子供給層にゲート電極用のリセスを形成し、洗浄剤を用いて前記リセス内の洗浄を行う。前記洗浄剤は、前記リセス内に存在する残渣と相溶する基材樹脂と溶媒とを含む。

【0012】

20

洗浄剤の一態様は、化合物半導体層の洗浄に用いられる洗浄剤であって、前記化合物半導体層の加工により生じた残渣と相溶する基材樹脂と、前記化合物半導体層の表面を還元する還元剤と、溶媒と、を含む。

【発明の効果】

【0013】

上記の化合物半導体装置の製造方法等によれば、基材樹脂及び溶媒の作用により、残渣を適切に除去することができる。

【図面の簡単な説明】

【0014】

【図1】第1の実施形態に係る化合物半導体装置の製造方法を工程順に示す断面図である。

30

【図2】洗浄方法の例を示すフローチャートである。

【図3A】第2の実施形態に係るGaN系HEMTの製造方法を工程順に示す断面図である。

【図3B】図3Aに引き続き、GaN系HEMTの製造方法を工程順に示す断面図である。

【図4】第3の実施形態に係るGaN系HEMTの製造方法を工程順に示す断面図である。

【図5】高出力増幅器の外観の例を示す図である。

【図6】電源装置を示す図である。

40

【発明を実施するための形態】

【0015】

以下、実施形態について添付の図面を参照しながら具体的に説明する。

【0016】

(第1の実施形態)

まず、第1の実施形態について説明する。図1は、第1の実施形態に係る化合物半導体装置の製造方法を工程順に示す断面図である。

【0017】

第1の実施形態では、まず、図1(a)に示すように、化合物半導体層2及びその上の化合物半導体層3を含む積層体1を形成する。積層体1は、化合物半導体積層構造の一例

50

である。化合物半導体層 2 及び 3 は、例えば GaN 層、AlGaIn 層、AlIn 層等の窒化物半導体層である。

【0018】

次いで、図 1 (b) に示すように、積層体 1 の一部を除去してリセス 4 を形成する。リセス 4 は、凹部の一例である。リセス 4 を形成する方法は特に限定されないが、例えばレジストパターンをエッチングマスクとして用いたドライエッチングが挙げられる。リセス 4 の形成後には、リセス 4 内に残渣 5 が存在し得る。残渣 5 は、例えばレジストパターンの残渣又は化合物半導体層 3 の残渣である。なお、図 1 (b) では、リセス 4 が化合物半導体層 2 の表面まで到達しているが、リセス 4 が化合物半導体層 2 の内部まで入り込んでいてもよく、リセス 4 が化合物半導体層 2 の表面まで到達していなくてもよい。つまり、リセス 4 の深さが化合物半導体層 3 の厚さよりも大きくても小さくてもよい。

10

【0019】

その後、図 1 (c) に示すように、洗浄剤を用いてリセス 4 内を洗浄する。本実施形態では、洗浄剤として、残渣 5 と相溶する基材樹脂と溶媒とを含むものを用いる。この結果、残渣 5 が除去される。

【0020】

基材樹脂としては、例えば、ポリビニルアルコール、ポリビニルアセタール、ポリビニルアセテート、ポリビニルピロリドン、ポリアクリル酸、ポリエチレンオキシド、フェノール性水酸基含有樹脂、カルボキシル基含有樹脂、エポキシ樹脂等を用いることができる。また、これらの共重合体又は混合物を用いることもできる。

20

【0021】

洗浄剤中の基材樹脂の含有量は特に限定されないが、0.1 質量% ~ 50 質量%であることが好ましい。基材樹脂の含有量が 0.1 質量%未満であると、残渣 5 と相溶する成分が不足して残渣 5 を十分に除去できない可能性がある。一方、基材の含有量が 50 質量%を超えていると、洗浄剤の粘性が高くなりすぎて、積層体 1 の表面に洗浄剤が濡れ広がりにくくなる。従って、基材樹脂の含有量は 0.1 質量% ~ 50 質量%であることが好ましい。

【0022】

溶媒としては、水を用いることが好ましいが、アルコール系有機溶媒、鎖状エステル系有機溶媒、環状エステル系有機溶媒、ケトン系有機溶媒、鎖状エーテル系有機溶媒、環状エーテル系有機溶媒、アミン系有機溶媒等の有機溶媒を用いてもよい。アルコール系有機溶媒の例としては、イソプロピルアルコールが挙げられる。鎖状エステル系有機溶媒の例としては、酢酸エチル、酢酸ブチル、乳酸エチル、プロピレングリコールメチルエーテル (PGME)、及びプロピレングリコールメチルエーテルアセテート (PGMEA) が挙げられる。環状エステル系有機溶媒の例としては、ラクトン系有機溶媒が好ましく、特に、 ϵ -ブチロラクトンが好ましい。ケトン系有機溶媒の例としては、アセトン、シクロヘキサノン、及びヘプタノンが挙げられる。鎖状エーテル系有機溶媒の例としては、エチレングリコールジメチルエーテルが挙げられる。環状エーテル系有機溶媒としては、テトラヒドロフラン及びジオキサソランが挙げられる。アミン系有機溶媒としては、N-メチル-2-ピロリドン (NMP)、ジメチルホルムアミド (DMF)、N,N-ジメチルアセトアミド (DMAC)、及びアミノアルコールが挙げられる。

30

40

【0023】

第 1 の実施形態によれば、酸処理を行わずとも、残渣 5 を十分に除去することができる。従って、所望の特性の化合物半導体装置を高い歩留まりで製造することができる。

【0024】

ここで、洗浄剤を用いたリセス 4 内の洗浄方法の例について説明するが、洗浄方法はこの例に限定されない。図 2 は、洗浄方法の例を示すフローチャートである。

【0025】

先ず、リセス 4 が形成された積層体 1 の表面に洗浄剤を塗布する (ステップ S1)。次いで、洗浄剤を加熱して、基材樹脂と残渣 5 とを相溶させると共に、洗浄剤中の溶媒を気

50

化させる（ステップS2）。この結果、表面処理膜が形成される。その後、所定の液体を用いて表面処理膜を溶解させて除去する（ステップS3）。

【0026】

洗浄剤を塗布する処理としては、例えば、ディップ処理、スピン処理、スプレー処理等が挙げられる。加熱する温度は特に限定されないが、50～250とすることが好ましい。この温度が50未満であると、基材樹脂と残渣5とを十分に相溶させることが困難になることがある。一方、この温度が250を超えていると、洗浄剤の成分が分解する可能性がある。従って、加熱する温度は50～250とすることが好ましい。また、表面処理膜を除去する液体としては、例えば、洗浄剤に含まれる溶媒と同様のものが挙げられる。

10

【0027】

なお、洗浄剤には、基材樹脂及び溶媒の他に、還元剤が含まれていることが好ましい。洗浄する前に積層体1の表面が酸化していることがあり、また、洗浄の際に積層体1の表面が酸化することもあるからである。

【0028】

還元剤としては、例えば、カルボン酸等の有機酸、アルデヒド等を用いることができる。カルボン酸の例としては、シュウ酸及びギ酸が挙げられる。洗浄剤中の還元剤の含有量は特に限定されないが、0.1質量%～40質量%であることが好ましい。還元剤の含有量が0.1質量%未満であると、十分な還元作用が得られない可能性がある。一方、還元剤の含有量が40質量%を超えていると、溶媒への溶解が困難になることがある。従って、還元剤の含有量は0.1質量%～40質量%であることが好ましい。

20

【0029】

洗浄剤に、基材樹脂及び溶媒の他に架橋剤が含まれていてもよい。架橋剤により、残渣5と基材樹脂との間に架橋反応が生じ、残渣5がより除去されやすくなる。

【0030】

架橋剤としては、例えば、メラミン及びその誘導体、ユリア及びその誘導体、ウリル及びその誘導体等を用いることができる。メラミンの例としては、アルコキシメチルメラミンが挙げられる。ユリアの例としては、尿素、アルコキシメチレン尿素、N-アルコキシメチレン尿素、エチレン尿素、及びエチレン尿素カルボン酸が挙げられる。ウリルの例としては、ベンゾグアナミン及びグリコールウリルが挙げられる。洗浄剤中の架橋剤の含有量は特に限定されず、基材樹脂の種類及び含有量等に応じて適宜決定すればよい。

30

【0031】

洗浄剤に、基材樹脂及び溶媒の他に界面活性剤が含まれていてもよい。界面活性剤により、基材樹脂の残渣5との相溶性等が向上する。

【0032】

界面活性剤としては、例えば、非イオン性界面活性剤、カチオン性界面活性剤、アニオン性界面活性剤、両性界面活性剤等を用いることができる。洗浄剤にこれらのうちの一種が含有されていてもよく、二種以上が含有されていてもよい。これらの中では、金属イオンを含有しない点で非イオン性界面活性剤が好ましい。

【0033】

非イオン性界面活性剤の例としては、アルコキシレート系界面活性剤、脂肪酸エステル系界面活性剤、アミド系界面活性剤、天然アルコール系界面活性剤等のアルコール系界面活性剤、エチレンジアミン系界面活性剤、及び第2級アルコールエトキシレート系界面活性剤が挙げられる。これらの具体例としては、ポリオキシエチレン-ポリオキシプロピレン縮合物系界面活性剤、ポリオキシアルキレンアルキルエーテル系界面活性剤、ポリオキシエチレンアルキルエーテル系界面活性剤、ポリオキシエチレン誘導体系界面活性剤、ソルピタン脂肪酸エステル系界面活性剤、グリセリン脂肪酸エステル系界面活性剤、第1級アルコールエトキシレート系界面活性剤、フェノールエトキシレート系界面活性剤、及びアセチレンジオール系界面活性剤が挙げられる。また、ノニルフェノールエトキシレート系界面活性剤、オクチルフェノールエトキシレート系界面活性剤、ラウリルアルコールエ

40

50

トキシレート系界面活性剤、及びオレイルアルコールエトキシレート系界面活性剤も挙げられる。

【0034】

カチオン性界面活性剤の例としては、アルキルカチオン系界面活性剤、アミド型4級カチオン系界面活性剤、及びエステル型4級カチオン系界面活性剤が挙げられる。

【0035】

両面界面活性剤の例としては、アミノオキサイド系界面活性剤、及びベタイン系界面活性剤などが挙げられる。

【0036】

洗浄剤中の界面活性剤の含有量は特に限定されないが、50ppm以下であることが好ましい。界面活性剤の含有量が50ppmを超えていると、基材樹脂及び架橋剤が界面に浸透し、当該基材樹脂及び架橋剤が半導体装置中に残存することがある。そして、当該基材樹脂及び架橋剤が残存すると、ショート及びリーク等が発生して特性が低下する可能性がある。従って、界面活性剤の含有量は50ppm以下であることが好ましい。

10

【0037】

なお、基材樹脂、溶媒、還元剤、及び界面活性剤の種類及び割合を調整することにより、残渣5の除去性及び処理面の還元度合いを任意に制御することが可能である。

【0038】

(第2の実施形態)

次に、第2の実施形態について説明する。図3A乃至図3Bは、第2の実施形態に係るGaN系HEMT(化合物半導体装置)の製造方法を工程順に示す断面図である。

20

【0039】

第2の実施形態では、先ず、図3A(a)に示すように、基板11上にノンドープのi-GaN層12、ノンドープのi-AlGaN層13、n型のn-AlGaN層14、及びn型のn-GaN層15を形成する。i-GaN層12、i-AlGaN層13、n-AlGaN層14及びn-GaN層15の形成は、例えば有機金属気相成長(MOVPE: metal organic vapor phase epitaxy)法等の結晶成長法により行う。この場合、原料ガスを選択することにより、これらの層を連続して形成することができる。アルミニウム(Al)の原料、ガリウム(Ga)の原料としては、例えば、夫々トリメチルアルミニウム(TMA)、トリメチルガリウム(TMGa)を使用することができる。また、窒素(N)の原料として、例えばアンモニア(NH₃)を使用することができる。また、n-AlGaN層14及びn-GaN層15に不純物として含まれるシリコン(Si)の原料としては、例えばシラン(SiH₄)を使用することができる。

30

【0040】

i-GaN層12の厚さは、例えば3μm程度であり、i-GaN層12は電子走行層として機能する。i-AlGaN層13の厚さは、例えば5nm程度であり、i-AlGaN層13はスペーサ層として機能する。n-AlGaN層14の厚さは、例えば30nm程度であり、n-AlGaN層14は電子供給層として機能する。n-GaN層15の厚さは、例えば10nmであり、n-GaN層15はキャップ層として機能する。i-AlGaN層13及びn-AlGaN層14のAl組成は、例えば0.2程度である。n-AlGaN層14及びn-GaN層15には、例えば、n型不純物としてSiが5×10¹⁸cm⁻³程度ドーピングされている。

40

【0041】

次いで、図3A(b)に示すように、n-GaN層15上に、ソース電極を形成する予定の領域を露出する開口部、及びドレイン電極を形成する予定の領域を露出する開口部を備えたレジストパターン21を形成する。

【0042】

その後、図3A(c)に示すように、レジストパターン21をエッチングマスクとしてn-GaN層15のドライエッチングを行うことにより、ソース電極用の開口部15s及びドレイン電極用の開口部15dを形成する。開口部15s及び15dは、凹部の一例で

50

ある。このドライエッチングでは、例えばエッチングガスとして塩素系ガスを用いる。続いて、同じく図3A(c)に示すように、アッシング等によりレジストパターン21を除去する。

【0043】

なお、開口部15s及び15dの深さに関し、n-GaN層15の一部を残してもよく、また、n-AlGaN層14の一部を除去してもよい。つまり、開口部15s及び15dの深さをn-GaN層15の厚さと一致させる必要はない。

【0044】

次いで、第1の実施形態と同様の洗浄剤を用いて開口部15s及び15d内を洗浄する。この結果、開口部15s及び15d内が十分に清浄化される。

10

【0045】

その後、図3A(d)に示すように、n-GaN層15上に、ソース電極を形成する予定の領域を露出する開口部、及びドレイン電極を形成する予定の領域を露出する開口部を備えたレジストパターン22を形成する。

【0046】

続いて、レジストパターン22を成膜マスクとして導電膜を形成し、レジストパターン22上に付着した導電膜をレジストパターン22と共に除去する。この結果、図3A(e)に示すように、ソース電極16s及びドレイン電極16dが形成される。このように、本実施形態では、ソース電極16s及びドレイン電極16dをリフトオフ法により形成する。導電膜の形成では、例えば、厚さが20nm程度のTa膜を形成し、その上に厚さが200nm程度のAl膜を形成する。Ta膜及びAl膜は、例えば蒸着法により形成することができる。そして、窒素雰囲気中で400～1000(例えば550)で熱処理を行い、オーミック接触を確立する。

20

【0047】

次いで、第1の実施形態と同様の洗浄剤を用いてn-GaN層15の表面を洗浄する。この結果、n-GaN層15の表面が十分に清浄化される。なお、この処理を省略してもよい。

【0048】

その後、図3B(f)に示すように、n-GaN層15、ソース電極16s、及びドレイン電極16d上に、ゲート電極を形成する予定の領域を露出する開口部を備えたレジストパターン23を形成する。

30

【0049】

続いて、図3B(g)に示すように、レジストパターン23をエッチングマスクとしてn-GaN層15及びn-AlGaN層14のドライエッチングを行うことにより、ゲート電極用のリセス17を形成する。リセス17は、凹部の一例である。このドライエッチングでは、例えばエッチングガスとして塩素系ガスを用いる。次いで、同じく図3B(g)に示すように、アッシング等によりレジストパターン23を除去する。

【0050】

なお、リセス17の深さに関し、n-GaN層15の一部を残してもよく、また、リセス17の底面がn-AlGaN層14の表面と一致していてもよい。つまり、リセス17の深さをn-GaN層15の厚さよりも大きくする必要はない。

40

【0051】

その後、第1の実施形態と同様の洗浄剤を用いてリセス17内を洗浄する。この結果、リセス17内が十分に清浄化される。

【0052】

続いて、図3B(h)に示すように、全面に絶縁膜18を形成する。絶縁膜18の材料としては、Si、Al、Hf、Zr、Ti、Ta、及びWの酸化物、窒化物、及び酸窒化物が好ましく、絶縁膜18は、例えばアルミナ膜である。また、絶縁膜18の厚さは特に限定されないが、2nm～200nm(例えば10nm)とする。更に、絶縁膜18の形成方法は特に限定されないが、原子層堆積(ALD: atomic layer deposition)法、プ

50

ラズマ化学気相成長 (CVD: chemical vapor deposition) 法、及びスパッタリング法が好ましい。

【0053】

次いで、第1の実施形態と同様の洗浄剤を用いて絶縁膜18の表面を洗浄する。この結果、絶縁膜18の表面が十分に清浄化される。

【0054】

その後、図3B(i)に示すように、絶縁膜18上に、ゲート電極を形成する予定の領域を露出する開口部を備えたレジストパターン24を形成する。

【0055】

続いて、レジストパターン24を成膜マスクとして導電膜を形成し、レジストパターン24上に付着した導電膜をレジストパターン24と共に除去する。この結果、図3B(j)に示すように、ゲート電極16gが形成される。このように、本実施形態では、ゲート電極16gをリフトオフ法により形成する。導電膜の形成では、例えば、厚さが30nm程度のNi膜を形成し、その上に厚さが400nm程度のAu膜を形成する。Ni膜及びAu膜は、例えば蒸着法により形成することができる。

10

【0056】

このようにしてGaN系HEMTを製造することができる。

【0057】

本願発明者が実際に第2の実施形態の方法でGaN系HEMTを製造したところ、96%の歩留まりが得られた。これに対し、上記の洗浄剤を用いた各洗浄を省略してGaN系HEMTを製造した場合の歩留まりは僅かに72%であった。

20

【0058】

(第3の実施形態)

次に、第3の実施形態について説明する。図4は、第3の実施形態に係るGaN系HEMT(化合物半導体装置)の製造方法を工程順に示す断面図である。

【0059】

第3の実施形態では、先ず、図4(a)に示すように、第2の実施形態と同様にして、レジストパターン21の形成までの処理を行う。次いで、図4(b)に示すように、第2の実施形態と同様にして、ソース電極用の開口部15s及びドレイン電極用の開口部15dを形成し、アッシング等によりレジストパターン21を除去する。

30

【0060】

その後、第1の実施形態と同様の洗浄剤を用いて開口部15s及び15d内を洗浄する。この結果、開口部15s及び15d内が十分に清浄化される。

【0061】

続いて、図4(c)に示すように、第2の実施形態と同様にして、n-GaN層15上にレジストパターン22を形成する。次いで、図4(d)に示すように、第2の実施形態と同様にして、ソース電極16s及びドレイン電極16dを形成し、熱処理を行ってオーミック接触を確立する。

【0062】

その後、第1の実施形態と同様の洗浄剤を用いてn-GaN層15の表面を洗浄する。この結果、n-GaN層15の表面が十分に清浄化される。

40

【0063】

続いて、図4(e)に示すように、全面に絶縁膜28を形成する。絶縁膜28としては、第2の実施形態における絶縁膜18と同様のものを形成する。

【0064】

次いで、第1の実施形態と同様の洗浄剤を用いて絶縁膜28の表面を洗浄する。この結果、絶縁膜28の表面が十分に清浄化される。

【0065】

その後、図4(f)に示すように、第2の実施形態と同様にして、リフトオフ法によりゲート電極16gを絶縁膜28上に形成する。

50

【 0 0 6 6 】

このようにして G a N 系 H E M T を製造することができる。

【 0 0 6 7 】

本願発明者が実際に第 3 の実施形態の方法で G a N 系 H E M T を製造したところ、97%の歩留まりが得られた。これに対し、上記の洗浄剤を用いた各洗浄を省略して G a N 系 H E M T を製造した場合の歩留まりは僅かに 75%であった。

【 0 0 6 8 】

なお、第 2 及び第 3 の実施形態において、レジストパターン 2 1 の形成前に、素子分離領域を形成してもよい。素子分離領域は、例えば、素子分離領域を形成する予定の領域に開口部が設けられたレジストパターンを用いたドライエッチングにより形成することができる。この場合、エッチングガスとしては、例えば塩素系ガスを用いればよい。そして、レジストパターンの除去後には、上記の洗浄剤を用いた洗浄を行うことが好ましい。また、ドライエッチングに代えて A r イオン等のイオン注入によって素子分離領域を形成することもできる。

10

【 0 0 6 9 】

また、抵抗体及びキャパシタ等をも基板 1 1 上に実装してモノリシックマイクロ波集積回路 (M M I C) としてもよい。

【 0 0 7 0 】

これらの G a N 系 H E M T は、例えば高出力増幅器として用いることができる。図 5 に、高出力増幅器の外観の例を示す。この例では、ソース電極に接続されたソース端子 8 1 s がパッケージの表面に設けられている。また、ゲート電極に接続されたゲート端子 8 1 g、及びドレイン電極に接続されたドレイン端子 8 1 d がパッケージの側面から延出している。

20

【 0 0 7 1 】

また、これらの実施形態に係る G a N 系 H E M T は、例えば電源装置に用いることもできる。図 6 (a) は、P F C (power factor correction) 回路を示す図であり、図 6 (b) は、図 6 (a) に示す P F C 回路を含むサーバ電源 (電源装置) を示す図である。

【 0 0 7 2 】

図 6 (a) に示すように、P F C 回路 9 0 には、交流電源 (A C) が接続されるダイオードブリッジ 9 1 に接続されたコンデンサ 9 2 が設けられている。コンデンサ 9 2 の一端子にはチョークコイル 9 3 の一端子が接続され、チョークコイル 9 3 の他端子には、スイッチ素子 9 4 の一端子及びダイオード 9 6 のアノードが接続されている。スイッチ素子 9 4 は上記の実施形態における H E M T に相当し、当該一端子は H E M T のドレイン電極に相当する。また、スイッチ素子 9 4 の他端子は H E M T のソース電極に相当する。ダイオード 9 6 のカソードにはコンデンサ 9 5 の一端子が接続されている。コンデンサ 9 2 の他端子、スイッチ素子 9 4 の当該他端子、及びコンデンサ 9 5 の他端子が接地される。そして、コンデンサ 9 5 の両端子間から直流電源 (D C) が取り出される。

30

【 0 0 7 3 】

そして、図 6 (b) に示すように、P F C 回路 9 0 は、サーバ電源 1 0 0 等に組み込まれて用いられる。

40

【 0 0 7 4 】

このようなサーバ電源 1 0 0 と同様の、より高速動作が可能な電源装置を構築することも可能である。また、スイッチ素子 9 4 と同様のスイッチ素子は、スイッチ電源又は電子機器に用いることができる。更に、これらの半導体装置を、サーバの電源回路等のフルブリッジ電源回路用の部品として用いることも可能である。

【 0 0 7 5 】

いずれの実施形態においても、基板として、炭化シリコン (S i C) 基板、サファイア基板、シリコン基板、G a N 基板又は G a A s 基板等を用いてもよい。基板が、導電性、半絶縁性又は絶縁性のいずれであってもよい。

【 0 0 7 6 】

50

また、ゲート電極、ソース電極及びドレイン電極の構造は上述の実施形態のものに限定されない。例えば、これらが単層から構成されていてもよい。また、これらの形成方法はリフトオフ法に限定されない。更に、オーミック特性が得られるのであれば、ソース電極及びドレイン電極の形成後の熱処理を省略してもよい。また、ゲート電極に対して熱処理を行ってもよい。

【0077】

また、各層の厚さ及び材料等も上述の実施形態のものに限定されない。

【0078】

次に、本願発明者が行った実験について説明する。

【0079】

この実験では、先ず、下記表1に示す種々の洗浄剤を作製した。

【0080】

【表 1】

洗浄剤No.	基材樹脂		溶媒		還元剤		架橋剤		界面活性剤	
	種類	含有量 (質量%)	種類	含有量 (質量%)	種類	含有量 (質量%)	種類	含有量 (質量%)	種類	含有量 (質量%)
1	PVA/30%アセタール化	10	水	90	なし	なし	なし	なし	なし	なし
2	PVA/31%アセタール化	10	水	85	シュウ酸	5	なし	なし	なし	なし
3	PVA/32%アセタール化	10	水	85	ギ酸	5	なし	なし	なし	なし
4	PVA/32%アセタール化	0.5	水	94.5	シュウ酸	5	なし	なし	なし	なし
5	PVA/32%アセタール化	50	水	45	シュウ酸	5	なし	なし	なし	なし
6	PVA/32%アセタール化	10	水	89.5	シュウ酸	0.5	なし	なし	なし	なし
7	PVA/32%アセタール化	10	水	40	シュウ酸	50	なし	なし	なし	なし
8	PVA/32%アセタール化	10	水	84	シュウ酸	5	ユリア	1.0	なし	なし
9	PVA/32%アセタール化	10	水	84	シュウ酸	5	メラミン	1.0	なし	なし
10	PVA/32%アセタール化	10	水	84	シュウ酸	5	ウリル	1.0	なし	なし
11	PVA/32%アセタール化	10	水	84.95	シュウ酸	5	なし	なし	TN-80	0.05
12	PVA/32%アセタール化	10	水	84.95	シュウ酸	5	なし	なし	PC-8	0.05
13	PVA	10	水	85	シュウ酸	5	なし	なし	なし	なし
14	PVP	10	水	85	シュウ酸	5	なし	なし	なし	なし
15	PHS	10	EL IPA	55 30	シュウ酸	5	なし	なし	なし	なし

10

20

30

40

50

【0081】

表1中の「PVA」はポリビニルアルコールを示し、「PVP」はポリビニルピロリドンを示し、「PHS」はポリヒドロキシスチレンを示す。また、「ウリル」はテトラメトキシメチルグリコールウリルを示し、「ユリア」はN,N'-ジメトキシメチルジメトキシエチレンユリアを示し、「メラミン」はヘキサメトキシメチルメラミンを示し、「EL」は乳酸エチルを示し、「IPA」はイソプロピルアルコールを示す。また、「TN-80」の成分は、アルコールエトキシレート系界面活性剤（非イオン性界面活性剤）であり、「PC-8」の成分は、多核フェノール系界面活性剤（非イオン性界面活性剤）である。「TN-80」及び「PC-8」は株式会社ADEKA製の界面活性剤である。

【0082】

次いで、Si基板上に、MOVPE法により、厚さが3μmのi-GaN電子走行層、

厚さが5nmのi-AlGa_{0.3}Nスペーサ層、厚さが30nmでSiドーピング濃度が $5 \times 10^{18} \text{ cm}^{-3}$ のn-AlGa_{0.3}N電子供給層、及び厚さが10nmでSiドーピング濃度が $5 \times 10^{18} \text{ cm}^{-3}$ のn-GaNキャップ層を堆積させた。その後、ノボラックレジストをスピンコート法によりn-GaNキャップ層の表面に塗布した。続いて、露光及び現像により開口部を形成し、その後に、塩素系ガスを用いたドライエッチングにて、レジスト及びn-GaNキャップ層を除去した。

【0083】

次いで、表1に示す洗浄剤をn-AlGa_{0.3}N電子供給層の表面に塗布し、下記表2に示す温度で2分間加熱して表面処理膜を形成した。その後、実施例No. 1~No. 14では水を用い、実施例No. 15では、64.7質量%の乳酸エチル及び35.3質量%のイソプロピルアルコールの混合液体を用いて、表面処理膜を除去した。表面処理膜の除去時間は1分間とした。

10

【0084】

そして、n-AlGa_{0.3}N電子供給層の表面のパターティクル数(異物個数)及び酸素濃度比率を、それぞれパーティクルカウンター及びX線光電子分光(XPS:X-ray photoelectron spectroscopy)にて測定した。また、比較のために、洗浄を行っていない場合(比較例)のパターティクル数及び酸素濃度比率も測定した。これらの結果を表2に示す。

【0085】

【表2】

実施例No.	洗浄剤No.	加熱温度(°C)	異物個数(個/cm ²)	酸素濃度比率(%)
1	1	150	3.1	33
2	2	150	2.9	19
3	3	150	3.8	24
4	4	150	21	29
5	5	150	18	23
6	6	150	4.3	30
7	7	150	16	17
8	8	150	1.2	20
9	9	150	0.74	20
10	10	150	0.95	21
11	11	150	1.5	19
12	12	150	1.3	20
13	13	150	3.9	21
14	14	150	4.2	20
15	15	150	11	22
比較例	なし		26	32

20

30

【0086】

表2に示すように、実施例No. 1~No. 15では、比較例よりも異物個数が少なかった。また、概ね、酸素濃度比率が小さくなった。

【0087】

以下、本発明の諸態様を付記としてまとめて記載する。

40

【0088】

(付記1)

化合物半導体積層構造を形成する工程と、
前記化合物半導体積層構造の一部を除去して凹部を形成する工程と、
洗浄剤を用いて前記凹部内の洗浄を行う工程と、
を有し、

前記洗浄剤は、前記凹部内に存在する残渣と相溶する基材樹脂と溶媒とを含むことを特徴とする化合物半導体装置の製造方法。

【0089】

50

(付記 2)

基板上方に電子走行層を形成する工程と、
前記電子走行層上方に電子供給層を形成する工程と、
少なくとも前記電子供給層にゲート電極用のリセスを形成する工程と、
洗浄剤を用いて前記リセス内の洗浄を行う工程と、
を有し、
前記洗浄剤は、前記リセス内に存在する残渣と相溶する基材樹脂と溶媒とを含むことを特徴とする化合物半導体装置の製造方法。

【0090】

(付記 3)

前記基材樹脂は、ポリビニルアルコール、ポリビニルアセタール、ポリビニルアセテート、ポリビニルピロリドン、ポリアクリル酸、ポリエチレンオキシド、フェノール性水酸基含有樹脂、カルボキシル基含有樹脂、及びエポキシ樹脂からなる群から選択された少なくとも一種を含有することを特徴とする付記 1 又は 2 に記載の化合物半導体装置の製造方法。

【0091】

(付記 4)

前記洗浄剤に対する前記基材樹脂の割合は、0.1質量%～50質量%であることを特徴とする付記 1 乃至 3 のいずれか 1 項に記載の化合物半導体装置の製造方法。

【0092】

(付記 5)

前記溶媒は、水、アルコール系有機溶媒、鎖状エステル系有機溶媒、環状エステル系有機溶媒、ケトン系有機溶媒、鎖状エーテル系有機溶媒、環状エーテル系有機溶媒、及びアミン系有機溶媒からなる群から選択された少なくとも一種を含有することを特徴とする付記 1 乃至 4 のいずれか 1 項に記載の化合物半導体装置の製造方法。

【0093】

(付記 6)

前記洗浄剤は、還元剤を含むことを特徴とする付記 1 乃至 5 のいずれか 1 項に記載の化合物半導体装置の製造方法。

【0094】

(付記 7)

前記還元剤は、有機酸であることを特徴とする付記 6 に記載の化合物半導体装置の製造方法。

【0095】

(付記 8)

前記有機酸は、カルボン酸であることを特徴とする付記 7 に記載の化合物半導体装置の製造方法。

【0096】

(付記 9)

前記洗浄剤に対する前記還元剤の割合は、0.1質量%～40質量%であることを特徴とする付記 6 乃至 8 のいずれか 1 項に記載の化合物半導体装置の製造方法。

【0097】

(付記 10)

前記洗浄剤は、架橋剤を含むことを特徴とする付記 1 乃至 9 のいずれか 1 項に記載の化合物半導体装置の製造方法。

【0098】

(付記 11)

前記架橋剤は、メラミン及びその誘導体、ユリア及びその誘導体、並びにウリル及びその誘導体からなる群から選択された少なくとも一種を含有することを特徴とする付記 10 に記載の化合物半導体装置の製造方法。

10

20

30

40

50

【 0 0 9 9 】

(付 記 1 2)

前記洗浄剤は、界面活性剤を含むことを特徴とする付記 1 乃至 1 1 のいずれか 1 項に記載の化合物半導体装置の製造方法。

【 0 1 0 0 】

(付 記 1 3)

前記界面活性剤は、ポリオキシエチレン - ポリオキシプロピレン縮合物系界面活性剤、ポリオキシアルキレンアルキルエーテル系界面活性剤、ポリオキシエチレンアルキルエーテル系界面活性剤、ポリオキシエチレン誘導体系界面活性剤、ソルビタン脂肪酸エステル系界面活性剤、グリセリン脂肪酸エステル系界面活性剤、第 1 級アルコールエトキシレート系界面活性剤、フェノールエトキシレート系界面活性剤、及びアセチレンジオール系界面活性剤からなる群から選択された少なくとも一種の非イオン系界面活性剤を含有することを特徴とする付記 1 2 に記載の化合物半導体装置の製造方法。

10

【 0 1 0 1 】

(付 記 1 4)

前記洗浄を行う工程は、

前記洗浄剤を塗布する工程と、

加熱によって前記洗浄剤中の前記溶媒を気化させて膜を形成する工程と、

前記膜を除去する工程と、

を有することを特徴とする付記 1 乃至 1 3 のいずれか 1 項に記載の化合物半導体装置の製造方法。

20

【 0 1 0 2 】

(付 記 1 5)

前記膜を除去する工程は、水、アルコール系有機溶媒、鎖状エステル系有機溶媒、環状エステル系有機溶媒、ケトン系有機溶媒、鎖状エーテル系有機溶媒、環状エーテル系有機溶媒、及びアミン系有機溶媒からなる群から選択された少なくとも一種を含有する液体により前記膜を溶解させる工程を有することを特徴とする付記 1 4 に記載の化合物半導体装置の製造方法。

【 0 1 0 3 】

(付 記 1 6)

前記加熱の温度を 5 0 ~ 2 5 0 とすることを特徴とする付記 1 4 又は 1 5 に記載の化合物半導体装置の製造方法。

30

【 0 1 0 4 】

(付 記 1 7)

化合物半導体層の洗浄に用いられる洗浄剤であって、

前記化合物半導体層の加工により生じた残渣と相溶する基材樹脂と、

前記化合物半導体層の表面を還元する還元剤と、

溶媒と、

を含むことを特徴とする洗浄剤。

【 0 1 0 5 】

(付 記 1 8)

前記基材樹脂は、リビニルアルコール、ポリビニルアセタール、ポリビニルアセテート、ポリビニルピロリドン、ポリアクリル酸、ポリエチレンオキシド、フェノール性水酸基含有樹脂、カルボキシル基含有樹脂、及びエポキシ樹脂からなる群から選択された少なくとも一種を含有することを特徴とする付記 1 7 に記載の洗浄剤。

40

【 0 1 0 6 】

(付 記 1 9)

前記洗浄剤に対する前記基材樹脂の割合は、0 . 1 質量% ~ 5 0 質量%であることを特徴とする付記 1 7 又は 1 8 に記載の洗浄剤。

【 0 1 0 7 】

50

(付記 20)

前記還元剤は、有機酸であることを特徴とする付記 17 乃至 19 のいずれか 1 項に記載の洗浄剤。

【符号の説明】

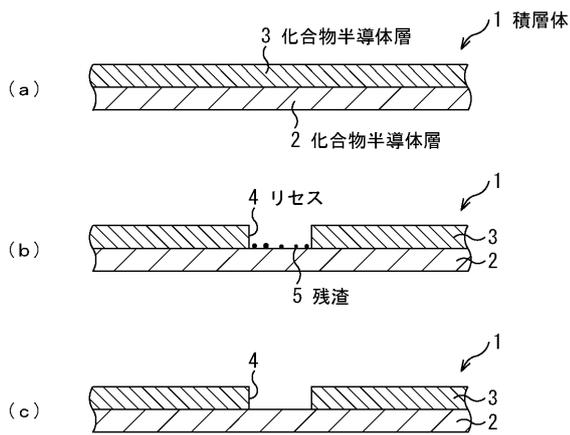
【0108】

- 1：積層体
- 2、3：化合物半導体層
- 4：リセス
- 5：残渣
- 11：基板
- 12：i-GaN層
- 13：i-AlGaN層
- 14：n-AlGaN層
- 15：n-GaN層
- 15s：開口部
- 15d：開口部
- 16g：ゲート電極
- 16s：ソース電極
- 16d：ドレイン電極
- 17：リセス

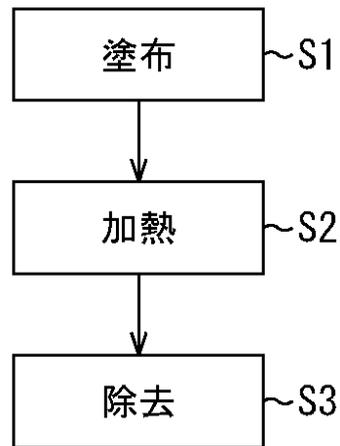
10

20

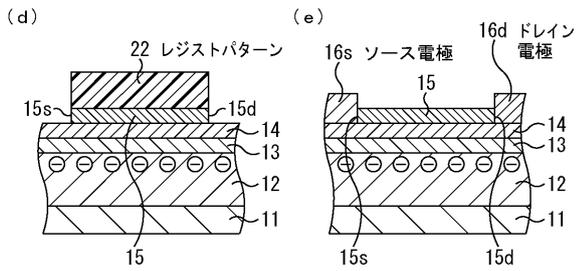
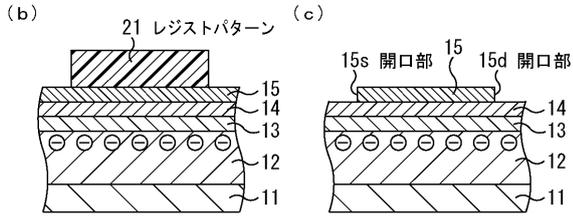
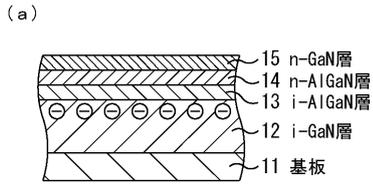
【図 1】



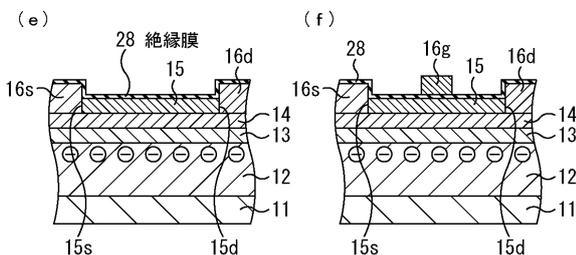
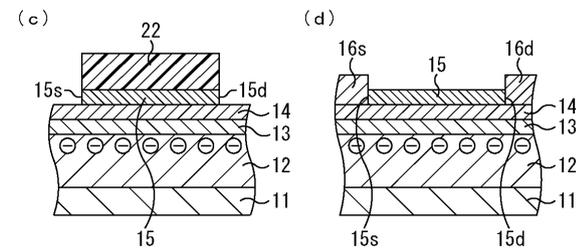
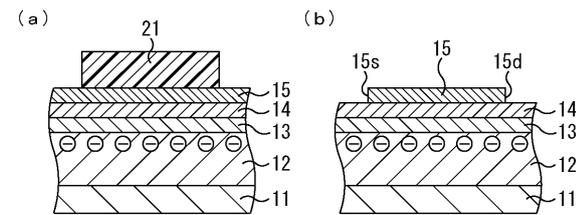
【図 2】



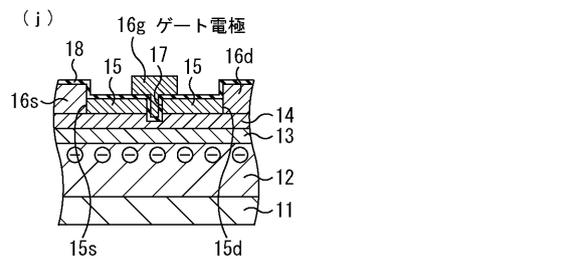
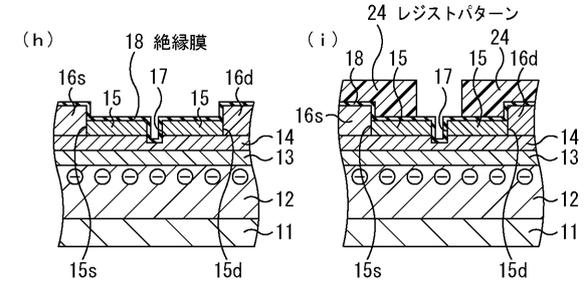
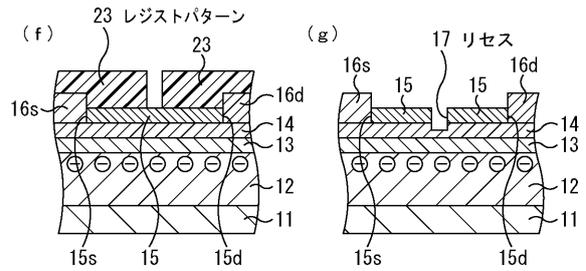
【図3A】



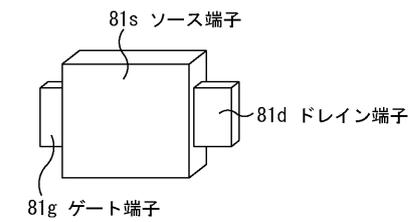
【図4】



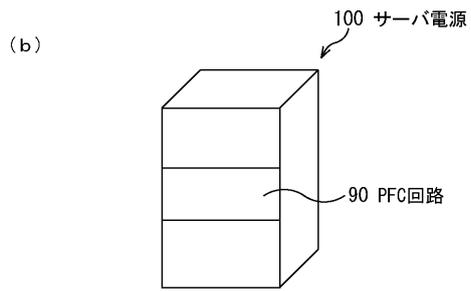
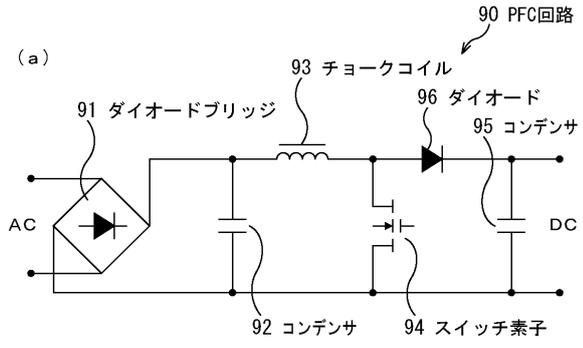
【図3B】



【図5】



【 図 6 】



フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
H 0 1 L 21/336 (2006.01)	H 0 1 L 29/78 6 1 7 V	5 F 1 4 6
H 0 1 L 29/786 (2006.01)	H 0 1 L 29/78 6 1 8 B	5 F 1 5 7
C 1 1 D 7/54 (2006.01)	C 1 1 D 7/54	
C 1 1 D 7/26 (2006.01)	C 1 1 D 7/26	
C 1 1 D 3/20 (2006.01)	C 1 1 D 3/20	
C 1 1 D 3/395 (2006.01)	C 1 1 D 3/395	
C 1 1 D 7/50 (2006.01)	C 1 1 D 7/50	
C 1 1 D 7/22 (2006.01)	C 1 1 D 7/22	
C 1 1 D 3/37 (2006.01)	C 1 1 D 3/37	
C 1 1 D 3/43 (2006.01)	C 1 1 D 3/43	
H 0 1 L 29/423 (2006.01)	H 0 1 L 21/304 6 4 7 A	
H 0 1 L 29/49 (2006.01)	H 0 1 L 21/304 6 4 7 B	
H 0 1 L 21/027 (2006.01)	H 0 1 L 29/58 G	
	H 0 1 L 21/30 5 7 2	

Fターム(参考)	5F102	GB01	GC01	GD10	GJ02	GJ03	GJ04	GJ05	GJ10	GL04	GM04
		GM08	GN04	GN08	GQ01	GR04	GS01	GS04	GT03	GV07	GV08
		GV09	HC10	HC16							
	5F110	AA06	AA26	DD04	EE02	EE14	EE43	EE47	FF01	FF02	FF03
		FF04	FF27	FF28	FF30	FF35	GG04	GG19	GG32	HK03	HK04
		HK21	HK32	HK41	NN71	NN72	QQ14				
	5F140	AA06	AA24	AB01	AB09	AB10	AC36	BA01	BA02	BA06	BA07
		BA09	BA16	BA17	BB06	BB18	BC12	BD04	BD07	BD09	BD11
		BD12	BE02	BE03	BE09	BE10	BE13	BF05	BF11	BF15	BF43
		BG30	BJ07	BJ11	BJ15	BK24	BK26	BK29	BK38	CE02	
	5F146	MA19									
	5F157	AA23	AA63	AA64	AC01	BD02	BD06	BF01	BF12	CB02	CE72
		DA21	DB03	DB18	DB23						