

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges
Eigentum

Internationales Büro

(43) Internationales
Veröffentlichungsdatum
17. August 2017 (17.08.2017)



(10) Internationale Veröffentlichungsnummer
WO 2017/137222 A1

(51) Internationale Patentklassifikation:
B62D 5/04 (2006.01)

(21) Internationales Aktenzeichen: PCT/EP2017/050969

(22) Internationales Anmeldedatum:
18. Januar 2017 (18.01.2017)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
10 2016 102 259.4
10. Februar 2016 (10.02.2016) DE

(71) Anmelder: **HELLA KGAA HUECK & CO.** [DE/DE];
Rixbecker Straße 75, 59552 Lippstadt (DE).

(72) Erfinder: **BERNON-ENJALBERT, Valerie**; 3 impasse
des p, 31170 Tournefeuille (FR). **DIETSCH, Jerome**; 3
chemin Perrot, 31410 Lavernose-Lacasse (FR). **GALTIE,
Frank**; 4 In Passe Du nerdanon, 31830 Putts ance Du
Touch (FR).

(81) Bestimmungsstaaten (soweit nicht anders angegeben, für
jede verfügbare nationale Schutzrechtsart): AE, AG, AL,
AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW,
BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DJ, DK,

DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM,
GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA,
NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO,
RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV,
SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC,
VN, ZA, ZM, ZW.

(84) Bestimmungsstaaten (soweit nicht anders angegeben, für
jede verfügbare regionale Schutzrechtsart): ARIPO (BW,
GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST,
SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG,
KZ, RU, TJ, TM), europäisches (AL, AT, BE, BG, CH,
CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE,
IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO,
RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM,
GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

Erklärungen gemäß Regel 4.17:

— Erfindererklärung (Regel 4.17 Ziffer iv)

Veröffentlicht:

— mit internationalem Recherchenbericht (Artikel 21 Absatz
3)

(54) Title: COMPUTER ARCHITECTURE AND FUNCTIONAL ARCHITECTURE FOR INCREASING THE FAILSAFETY OF
AUXILIARY POWER STEERING

(54) Bezeichnung : RECHNER- UND FUNKTIONSARCHITEKTUR ZUR ERHÖHUNG DER AUSFALLSICHERHEIT EINER
HILFSKRAFTLENKUNG

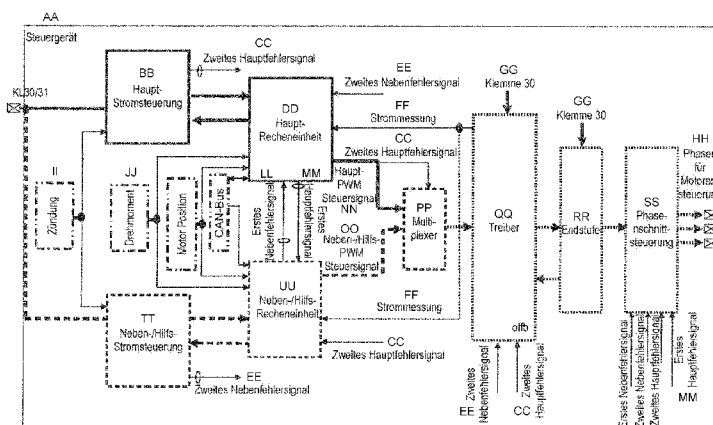


Fig. 1

AA	controller	LL	first secondary error signal
BB	main current control	MM	main error signal
CC	second main error signal	NN	main PWM control signal
DD	main computation unit	OO	secondary/auxiliary PWM control signal
EE	second secondary error signal	PP	multiplexer
FF	current measurement	QQ	driver
GG	terminal 30	RR	output stage
HH	phases for motor actuation	SS	phase gating control
II	ignition	TT	secondary/auxiliary current control
JJ	torque	UU	secondary/auxiliary computation unit

(57) Abstract: The invention relates to a computer architecture and functional architecture for the operation of electrical auxiliary power steering, to a controller and to auxiliary power steering having a first group of modules with a high likelihood of failure and a second group of modules having a low likelihood of failure. In this case, the modules of the first group have a higher likelihood of failure than the modules of the second group. The first group of modules is kept redundantly in this case and, as a result, divided into main modules and into the redundant implementation of what are known as secondary modules. The main modules are arranged on a main control path and the secondary modules are respectively arranged on a secondary control path. Each of these control paths ultimately produces a control signal, i.e. a main control signal and a secondary control signal. A multiplexer is used to decide which of these two control signals is forwarded to modules from the second group. This second group of modules is implemented only once and not present in redundant form.

(57) Zusammenfassung:

[Fortsetzung auf der nächsten Seite]



Die Erfindung betrifft eine Rechner- und Funktionsarchitektur für den Betrieb einer elektrischen Hilfskraftlenkung, ein Steuergerät und eine Hilfskraftlenkung mit einer ersten Gruppe von Modulen mit einer hohen Ausfallwahrscheinlichkeit und einer zweiten Gruppe von Modulen mit einer niedrigen Ausfallwahrscheinlichkeit. Dabei weisen die Module der ersten Gruppe eine höhere Ausfallwahrscheinlichkeit auf als die Module der zweiten Gruppe. Die erste Gruppe von Modulen ist hierbei redundant vorgehalten und dadurch unterteilt in Hauptmodule und in die redundante Ausführung sogenannter Nebenmodule. Die Hauptmodule sind auf einem Hauptsteuerpfad und die Nebenmodule respektive auf einem Nebensteuerpfad angeordnet. Jeder dieser Steuerpfade erzeugt am Ende ein Steuersignal, d. h. ein Hauptsteuersignal und ein Nebensteuersignal. Über einen Multiplexer wird entschieden, welches dieser beiden Steuersignale an Module aus der zweiten Gruppe weitergeleitet wird. Diese zweite Gruppe von Modulen ist nur in einfacher Ausführung und nicht redundant vorhanden.

Rechner- und Funktionsarchitektur zur Erhöhung der Ausfallsicherheit einer Hilfskraftlenkung

Die Erfindung betrifft eine Rechner- und Funktionsarchitektur für den Betrieb einer elektrischen Hilfskraftlenkung zur Erhöhung der Ausfallsicherheit und Verfügbarkeit.

Eine elektrische Hilfskraftlenkung (englisch: Electric Power Steering (EPS)) dient dazu, eine assistierende Kraft auf das mechanische Steuerungssystem auszuüben. Dabei existiert für gewöhnlich ein Steuergerät (englisch: Electronic Control Unit (ECU)), das entsprechende Steuersignale sendet, sodass mechanische Aktuatoren, z. B. ein Stellmotor an der Steuersäule oder eine Zahnstange mit angetriebenen Zahnrädern, bewegt werden. Dabei ist gewünscht, eine bestimmte Ausfallsicherheit bzw. Verfügbarkeit zu gewährleisten, um bestimmte Qualitätskriterien, wie z. B. einen im Automobilbereich üblichen Automotive Safety Integrity Level (ASIL) zu gewährleisten, der beispielsweise für autonomes Fahren vorgeschrieben ist.

Umgekehrt wird ein Ausfall auch als plötzlicher Verlust der Systemfunktionalität (englisch: Sudden Loss of System Functionality) bezeichnet. Ein solcher Verlust der Systemfunktionalität kann auch über den reinen Verlust der Hilfskraftunterstützung hinausgehen, nämlich wenn die Hilfskraftlenkung eine der gewünschten Lenkbewegung entgegengesetzte Kraft aufbringt, die zum Übersteuern oder zum Blockieren der Lenkung führen kann.

Die Verfügbarkeit wird über eine inverse Maßgröße angegeben, die Ausfälle pro Zeit (englisch: failure in time (FIT)) genannt wird. Dies ist eine Ausfallrate bezogen auf das Zeitintervall eine Milliarde Stunden, d. h., die Anzahl der Ausfälle je 10^9 Stunden. Die Verfügbarkeit gemäß dem Standard ISO 26262 für sicherheitsrelevante Systeme bezeichnet die Fähigkeit eines Geräts, eine Funktion unter gegebenen Bedingungen während einer bestimmten Zeit oder einer bestimmten Zeitdauer auszuführen, vorausgesetzt, dass die benötigten externen Ressourcen verfügbar sind.

Der Stand der Technik, der versucht, die Ausfallsicherheit zu erhöhen, kann in zwei verschiedene Kategorien eingeteilt werden:

1. Redundanz des Monitorings innerhalb des Steuergeräts
2. Redundanz eines Teils des Systems außerhalb des Steuergeräts

Die Kategorie 1 ist Stand der Technik für heutige Steuergeräte für EPS, die den Ansprüchen des Standards ASIL-D genügen. Diese haben einen FIT-Level für den plötzlichen Verlust der Assistenz im Bereich von 1.600 bis 500 FIT, abhängig von Softwaremaßnahmen, die ggf. einen eingeschränkten Betriebsmodus implementieren. Allerdings ist es nicht möglich, auf niedrigere FIT-Level wie z. B. 100 zu kommen. Ein Design eines solchen Versuches kann darauf beruhen, dass eine Hauptsicherheits-Steuerung und eine Nebensicherheits-Steuerung in z. B. einem 32 Bit Lockstep-Modus betrieben werden. Andere Konzepte wie z. B. EGAS sind ebenso möglich.

Die Systeme der zweiten Kategorie beziehen sich auf teilweise oder vollständige Redundanz des elektronischen Systems. So wird im Falle der Redundanz der Stromversorgung des Steuergeräts nur ein Fehler in der Stromversorgung durch das Steuergerät abgedeckt, aber der FIT-Level für den plötzlichen Verlust der Assistenz bleibt weiterhin im Bereich von 1.600 bis 5.000 FIT, abhängig von den Softwaremaßnahmen und der möglichen Implementierung eines eingeschränkten Betriebsmodus. Im Falle einer vollen Redundanz des Steuergeräts sinkt der FIT-Level für den plötzlichen Verlust der Assistenz unter 100 FIT, allerdings verursacht diese Lösung eine sehr hohe Komplexität, hohe Kosten und damit einen anderen Aufbau des Systems im Fahrzeug.

Beispiele der ersten Kategorie finden sich in den Druckschriften EP 2755881 A1, US 7165646 B2, welche alle nicht das Ziel eines FIT-Levels von 100 erreichen.

Folgende Schriften des Standes der Technik gehören zur zweiten Kategorie:

DE 19832506 A1 lehrt eine elektrische Stromversorgung für ein Hilfskraftlenksystem mit einer Hauptstromversorgung und einer separaten Backup-Batterie. Die

US 8593084 B2 zeigt eine zweite, hilfsweise Stromversorgung für eine Hilfskraftlenkung. Diese Lösungen erreichen nicht den FIT-Level von 100, da sind die Erfindungen auf redundante Stromversorgung fokussieren, während das Steuergerät selbst weiterhin einen FIT-Level von 1.600 bis 500 aufweist.

Die Druckschrift US 6693405 B2 lehrt ein elektrisches Hilfskraftlenksystem, welches ebenfalls der Kategorie 2 zuzuordnen ist. Dieser Lösung gelingt es, einen FIT-Level unter 100 zu erreichen, da die Steuergerätefunktionen alle doppelt vorgesehen sind. Diese Lösung hat jedoch die folgenden Nachteile:

- Verwendung eines elektrischen Motors mit 6 Phasen, das bedeutet zusätzlichen Aufwand für die Integration des Motors im Steuergerät,
- benötigt redundante Stromversorgung, was eine Änderung der elektrischen Architektur des Fahrzeugs bedingt wie z. B. an den Verbindern zur Batterie oder den Kabelbäumen,
- keine Möglichkeit zur Massenproduktion, in absehbarer Zeit nicht einmal mit geringen Stückzahlen,
- hohe Kosten.

Der vorliegenden Erfindung lag die Aufgabe zugrunde, eine Architektur (Rechner- und Funktionsarchitektur) für ein Steuergerät zu definieren, die die Wahrscheinlichkeit eines Auftretens eines plötzlichen Verlusts der Assistenz der Hilfskraftlenkung bedingt durch Fehler im Steuergerät selbst von 500 FIT bis unter 100 FIT reduziert. Dabei soll eine Lösung angestrebt werden, die kostengünstig ist und sich in bestehende Systeme leicht integrieren lässt.

Erfindungsgemäß wird die voranstehende Aufgabe mit den Merkmalen der unabhängigen Ansprüche gelöst. Weitere vorteilhafte Ausführungen sind in den Unteransprüchen beschrieben.

Vorgeschlagen wird eine Rechner- und Funktionsarchitektur für den Betrieb einer elektrischen Hilfskraftlenkung mit einer ersten Gruppe von Modulen mit einer hohen Ausfallwahrscheinlichkeit und einer zweiten Gruppe von Modulen mit einer niedrigen Ausfallwahrscheinlichkeit. Dabei weisen die Module der ersten Gruppe eine höhere

Ausfallwahrscheinlichkeit auf als die Module der zweiten Gruppe. Die erste Gruppe von Modulen ist hierbei redundant vorgehalten und dadurch unterteilt in Hauptmodule und in die redundante Ausführung sogenannter Nebenmodule. Die Hauptmodule sind auf einem Hauptsteuerpfad und die Nebenmodule respektive auf einem Nebensteuerpfad angeordnet. Jeder dieser Steuerpfade erzeugt am Ende ein Steuersignal, d. h. ein Hauptsteuersignal und ein Nebensteuersignal. Über einen Multiplexer wird entschieden, welches dieser beiden Steuersignale an Module aus der zweiten Gruppe weitergeleitet wird. Diese zweite Gruppe von Modulen ist nur in einfacher Ausführung und nicht redundant vorhanden.

Ein Steuerpfad dient zur Erzeugung von Steuersignalen. Die erzeugten Steuersignale hängen vom Zustand der Bearbeitung und von den Eingangsgrößen in dem Steuerpfad, z. B. Sensorsignalen, ab. Die erzeugten Steuersignale können u. a. auf Datenpfade, andere Steuerpfade oder Aktoren einwirken. Im vorliegenden Fall berechnet das Steuergerät für eine elektrische Hilfskraftlenkung aufgrund von Eingangssignalen, bzw. Eingangsgrößen, von Sensoren oder Peripheriemodulen wie z. B. einem Drehmomentsensor oder Batteriespannung oder Datensignalen des CAN Interfaces. Aus diesen Größen bestimmt das Steuergerät, insbesondere die Recheneinheit den Zustand des Lenksystems und eine gewünschte Lenkkraftunterstützung. Diese, ggf. als Datensignal vorliegenden Informationen werden über Leistungsschalter an einen Steller-Motor weitergegeben, der außerhalb des Steuergeräts liegt. Dieser Steller-Motor bewirkt die Beaufschlagung einer Kraft auf die Lenkung.

Gemäß der Erfindung ist ein Teil des gesamten, das Steuergerät durchlaufenden Steuerpfads redundant vorgesehen. Ausgehend von gemeinsamen Eingangssignalen bestimmen Module auf dem Hauptsteuerpfad in gleicher Weise wie Module auf dem Nebensteuerpfad gewisse Zustandsgrößen. Einer der beiden Steuerpfade wird über einen Multiplexer im Steuergerät intern weitergeleitet, während das Steuersignal des anderen Pfades verworfen wird. Das weitergeleitete Steuersignal wird in den Modulen der zweiten Gruppe weiterverarbeitet, sodass am Ende ein Ausgangssteuersignal entsteht, das aus dem Steuergerät austritt, insbesondere eins, das den externen Aktuator ansteuert.

Eine Möglichkeit zu entscheiden, welches der beiden Steuersignale der Multiplexer weiterleitet, ist die Bedingung eines Fehlersignals, das angibt, ob der Hauptsteuerpfad ein fehlerfreies Signal liefert oder nicht. Tut er dies nicht, könnte der Multiplexer das Signal des Nebensteuerpfades weiterleiten.

Durch die vorgeschlagene teilweise Hardware-Redundanz innerhalb des Steuergeräts teilt sich dieses in einen redundanten und nicht redundanten Teil entsprechend der ersten und zweiten Gruppe der Module auf.

Die Unterteilung in eine erste und eine zweite Gruppe von Modulen, wobei die zweite Gruppe eine niedrige Ausfallwahrscheinlichkeit hat, beruht auch auf der Betrachtung bereits durchgeführter Maßnahmen zur Erhöhung oder Verringerung der Ausfallwahrscheinlichkeit. So kann eine Softwarestrategie, die im Steuergerät implementiert ist, dazu führen, dass die Module der zweiten Gruppe überhaupt erst eine niedrige Ausfallwahrscheinlichkeit bekommen. Die Software kann Funktionen beinhalten, die Fehler in diesen Modulen bemerkt und Maßnahmen ergreift, diese zu kompensieren oder zu umgehen. Eine mögliche Umgehung wäre z. B. die Bereitstellung eines eingeschränkten Betriebsmodus.

Durch die vorliegende Erfindung können sich folgende Vorteile ergeben:

- Eine schnittstellenneutrale Lösung (all-inside solution), die keine Änderungen an der Peripherie oder Schnittstellen des Steuergeräts im Vergleich zu einem herkömmlichen Steuergerät notwendig machen. Flexibler Übergang zwischen einer Lösung des Standes der Technik, die ggf. weiterhin produziert wird, und der vorgeschlagenen Lösung.
- Integration im gleichen Fahrzeug möglich, da keine zusätzlichen Verbinder, keine zusätzliche Stromversorgung oder Kabelbäume notwendig sind.
- Behebung einer fehlerhaften Steuerfunktion und Vermeidung eines plötzlichen Verlusts der Assistenz.

- Ein schnelles Umschalten vom Hauptsteuerpfad auf den Nebensteuerpfad mit einem weichen Übergang bewirkt eine Reduzierung der Gefahr für den Fahrer, wegen eines Assistenzverlusts und ein komfortables Fahrgefühl.
- Geringe Kosten, da keine zwei Motoren oder zwei Steuergeräte notwendig sind. Zum Beispiel ist so ein sechsphasiger BLDC-Motor oder zusätzliche Redundanz nicht zwingend notwendig, um den gewünschten FIT-Level zu erreichen.
- Geeignet für verschiedene Arten von EPS-Systemen, z. B. Lenksäulen-EPS und Zahnstangen- (Rack-) EPS (Passenger/Motor Compartment).

In einer speziellen Ausführungsform können die beiden redundanten Steuerpfade parallel zu jedem Zeitpunkt die gleichen Berechnungen durchführen, sodass beide Steuersignale jederzeit vorliegen. Dies wird „heiße Redundanz“ genannt und kann einem schnellen Umschalten bzw. auch einer möglichen Fehlerkorrektur dienen.

In einer alternativen Ausführungsform kann der Nebensteuerpfad nur teilweise berechnet werden oder gar nicht und erst im Fall eines Fehlers auf dem Hauptsteuerpfad die Berechnung vollständig aufnehmen und übernehmen. Je nachdem, wie schnell der Nebensteuerpfad seine Aufgabe aufnehmen kann, genügt die Zeit zwischen der Erkennung des Fehlers und Aufnahme der Funktion durch den Nebensteuerpfad für eine durchgehende Funktionalität des Hilfskraftlenksystems. Bei dieser Variante könnten evtl. Ressourcen, z. B. Stromverbrauch für den Nebensteuerpfad, eingespart werden.

In einer besonderen Ausführungsform der Rechner- und Funktionsarchitektur umfasst die erste Gruppe von Modulen wenigstens eins der Module Stromüberwachung oder Recheneinheit. Die zweite Gruppe von Modulen umfasst wenigstens eins der Module Treiber, Endstufe oder Phasenschnitt/Phasensteuerung.

Ein Steuergerät kann entlang seines Steuerpfades folgende Module aufweisen: Einen integrierten Schaltkreis, der das Energiemanagement übernimmt (engl. Power-

Management integrated circuit (PMIC)), welcher in Interaktion mit einer Recheneinheit (engl. [core of] Microcontroller (MCU)) steht, welche die wesentlichen Berechnungen durchführt, die Sensor- und Peripheriesignale entgegen nimmt, Monitoring-Aufgaben erfüllt und schlussendlich die Signale bestimmt, wie der Motor angesteuert werden soll bzw. das Ausgangssignal aus dem Steuergerät aussehen soll. Das aus der Recheneinheit hinausgehende Steuersignal wird über den bereits beschriebenen Multiplexer an eine Treiberstufe (engl. Gate-Driver-Unit GDU) geleitet, welche wiederum eine Endstufe (engl. Power-Stage PS) ansteuert, welche mit dem Ausgang des Steuersignals über eine Phasenschnittsteuerung (engl. Phase-Cut-Off PCO) verbunden ist. Dieser Ausgang ist in der Regel mit dem Steller-Motor verbunden. Die Phasenschnittsteuerung kann eine Phasen- bzw. eine Phasenabschnittsteuerung umfassen. Die Endstufe kann als sogenannte B6-Bridge ausgeführt sein, während die Treibereinheit als Gate-Driver-Unit ausgeführt sein kann.

Die Module, die am ehesten zu Fehlern beitragen, die zu einem plötzlichen Verlust der Assistenz führen, können das Energiemanagementsystem, bzw. Stromüberwachung, und die Recheneinheit umfassen. Werden nur diese Module redundant ausgeführt, wird eine teilweise Hardwareredundanz erzeugt, wobei eben die Stromüberwachung und die Recheneinheit doppelt, optional sogar noch häufiger vorhanden sind. Als zusätzliches Modul ist noch ein Multiplexer vonnöten, der das entsprechende Steuersignal auswählt und durchschaltet. Obwohl dieser Multiplexer ein zusätzliches Bauteil bzw. Modul darstellt, wird die Fehleranfälligkeit (FIT) kaum erhöht, da dieser ein relativ einfaches Bauteil mit einer niedrigen Fehleranfälligkeit ist.

Diese Betrachtung kann voraussetzen, dass Softwaremaßnahmen getroffen werden, um die nicht redundanten Module, d. h. z. B. die Module der zweiten Gruppe, derart zu beeinflussen, dass ein möglicher Fehler in diesen Modulen keinen vollständigen Verlust der Assistenz zur Folge hat.

Eine solche Maßnahme, die nicht immer auf Softwareumsetzung beschränkt sein muss, ist beispielsweise die Verwendung eines Microcontrollers mit wenigstens zwei Recheneinheiten, die im Lockstep-Betrieb das gleiche Programm ausführen und die gleichen Berechnungen vornehmen. Dies geschieht klassischerweise in einem

Microcontroller mit zwei Rechenkernen, deren Rechenergebnisse beispielsweise miteinander verglichen werden können, um Fehler zu entdecken.

In einem solchen Fall hätte der vorgeschlagene Aufbau zwei Microcontroller mit in Summe vier Rechenkernen, wobei ein Microcontroller ein Hauptmodul und der andere ein Nebenmodul darstellt. Das Berechnen der Software im Lockstep-Mode auf jedem Microcontroller dient nicht unbedingt der Redundanz gemäß der Erfindung, nämlich das Vorsehen eines Haupt- und Nebensteuerpfades. Diese Berechnungen können vielmehr weitere Fehlerursachen an anderen Stellen zu detektieren versuchen, z. B. Plausibilisierung von Rechenergebnissen oder Sensorwerten.

Genauso ist natürlich auch die Verwendung eines Microcontrollers, der nicht im Lockstep-Mode betrieben wird, denkbar. In diesem Fall gäbe es eine Recheneinheit auf einem Haupt-Microcontroller und eine zweite Recheneinheit auf einem Neben-Microcontroller. Recheneinheit und Microcontroller wären hier quasi identisch.

Ein weiterer Grund für die Verwendung des Lockstep-Modus ist, den Standard (ASIL-D) für jeden der Pfade zu erreichen, um damit weitestgehend möglich eine blockierende oder übersteuernde Lenkung auszuschließen. Die beiden Steuerpfade können hierbei so weit wie möglich unabhängig betrieben werden, um die Beeinflussung eines Steuerpfades durch Fehler auf dem anderen Steuerpfad zu vermeiden.

Ein weiterer Vorteil ist, dass die redundante Auslegung der Module der ersten Gruppe derart gestaltet ist, dass ein Niedervoltsignal, d. h. z. B. ein Signal im Bereich von 3 bis 6 Volt, durch den Multiplexer geschaltet wird, was im Gegensatz zu Signalen mit höherer Spannung schnellere Schaltzeiten und niedrigere Energieverluste ermöglicht.

In einer besonderen Ausführungsform der Rechner- und Funktionsarchitektur setzt ein Hauptmodul ein Hauptfehlersignal bei einem Fehler in einem Hauptmodul und ein Nebenmodul ein Nebenfehlersignal bei einem Fehler in einem Nebenmodul.

Ein solches Fehlersignal kann ein Signal sein, das die logischen Werte Null oder Eins annimmt, d. h. ein digitales Signal, wobei die Logik auch invers sein kann, d. h., dass sie keinen Fehler, sondern den funktionsfähigen, bzw. fehlerfreien Zustand anzeigt.

Die genannte Art der Fehlersignalsetzung ist vorteilhafterweise so ausgelegt, dass jeder Pfad bzw. die Module des jeweiligen Pfades sich selbst überwachen und selbstständig einen Fehler über dieses Signal melden.

In einer besonderen Ausführungsform der Rechner- und Funktionsarchitektur besteht die einzige Kommunikation zwischen dem Hauptfehlerpfad und dem Nebenfehlerpfad und umgekehrt aus der Übertragung von Hauptfehlersignalen von Hauptmodulen zu Nebenmodulen und/oder der Übertragung von Nebenfehlersignalen von Nebenmodulen zu Hauptmodulen.

Kommunikation zwischen dem Hauptfehlerpfad und dem Nebenfehlerpfad bedeutet vorliegend, dass wenigstens ein Modul des jeweiligen Fehlerpfades mit jeweils wenigstens einem Modul des anderen Pfades kommuniziert, z. B. Daten austauscht, die von Modulen des anderen Steuerpfades ausgewertet werden. Eine solche Kommunikation betrifft insbesondere den Austausch digitaler Signale, die einen Zustand angeben wie z. B. besagte Fehlersignale.

In dieser Ausführungsform ist eine weitere Kommunikation bzw. weiterer Informationsaustausch über diese Fehlersignale, z. B. über den Fehlerstatus hinaus, sind hier nicht vorgesehen.

Der Vorteil, die Kommunikation in dieser Weise zu beschränken, dient dazu, systematische Mehrfachfehler zu vermeiden, die bei einer weitergehenden Interaktion zwischen den beiden Signalpfaden auftreten könnten. Die beiden Steuerpfade werden hierbei so weit wie möglich unabhängig betreiben, um die Beeinflussung eines Steuerpfades durch Fehler durch Datenaustausch zu vermeiden.

Mit anderen Worten: Die einzige Information, die ein Modul eines Pfades über Module des anderen Pfades erhält, ist ein Signal, dass auf dem anderen Pfad bzw. in einem

anderen Modul des anderen Pfades ein Fehler aufgetreten ist. Das heißt, ein Fehlersignal resultiert gemäß der früheren Beschreibung ausschließlich aufgrund der Berechnungen der Module eines Pfades und keiner Interaktion von Modulen oder Signalen beider Pfade.

In einer besonderen Ausführungsform der Rechner- und Funktionsarchitektur setzt ein Hauptmodul ein Nebenfehlersignal bei einem Fehler eines Nebenmoduls und ein Nebenmodul ein Hauptfehlersignal bei einem Fehler eines Hauptmoduls.

Dies ist eine alternative oder zusätzliche Ausführungsform zu bereits Beschriebenem, hier kann auch ein Pfad Fehler im jeweils anderen Pfad (bzw. dessen Modulen) detektieren und das entsprechende Fehlersignal des jeweils anderen Pfades setzen. Dadurch kann jeder Pfad den jeweils anderen Pfad überwachen. Dies kann zusätzlich oder alternativ zur Überwachung des eigenen Pfades geschehen.

Zum Beispiel kann eine Überwachungskomponente/-modul (Watchdog) im Nebensteuerpfad vorgesehen sein, der Module des Hauptsteuerpfades überwacht. Zusätzlich oder alternativ kann im Hauptsteuerpfad ein Watchdog vorhanden sein, der Module des Nebensteuerpfades überwacht und ggf. einen Fehlerpfad des Nebensteuerpfades setzt.

Durch diese Maßnahme ist ggf. eine bessere Erkennung von Fehlern möglich, die das Ergreifen von Maßnahmen zulässt, die insgesamt die Fehleranfälligkeit senken.

In einer besonderen Ausführungsform der Rechner- und Funktionsarchitektur besteht oder umfasst die erste Gruppe von Modulen eine Stromüberwachung und eine Recheneinheit, im Speziellen eine Hauptstromüberwachung, eine Hauptprozesseinheit und parallel dazu eine redundante Nebenstromüberwachung und redundante Nebenrecheneinheit. Die Hauptstromüberwachung setzt ein zweites Hauptfehlersignal, wenn sie einen Fehler der Hauptstromüberwachung oder der Hauptrecheneinheit erkennt. Die Hauptrecheneinheit setzt ein erstes Hauptfehlersignal, wenn sie einen Fehler der Hauptrecheneinheit erkennt. Die Nebenstromüberwachung setzt ein zweites Nebenfehlersignal, wenn sie einen Fehler

der Nebenstromüberwachung oder der Nebenrecheneinheit erkennt. Die Nebenrecheneinheit setzt ein erstes Nebenfehlersignal, wenn sie einen Fehler der Nebenrecheneinheit erkennt.

Mit anderen Worten: Eine Hauptstromüberwachung, z. B. ein Power-Management Integrated Circuit, generiert ein Fehlersignal für Fehler in Modulen auf dem Hauptsteuerpfad, insbesondere wenn sie einen Defekt der Hauptstromüberwachung oder der Hauptrecheneinheit selbst erkennt, wobei dieses Fehlersignal zweites Hauptfehlersignal genannt wird. Eine Hauptrecheneinheit, insbesondere ein Haupt-Microcontroller, generiert ein Fehlersignal für Fehler in einem Modul auf dem Hauptsteuerpfad, insbesondere für einen Defekt der Hauptrecheneinheit selbst, wobei dieses Fehlersignal erstes Hauptfehlersignal genannt wird.

Eine Nebenstromüberwachung, z. B. ein Power-Management Integrated Circuit, generiert ein Fehlersignal für Fehler in Modulen auf dem Nebensteuerpfad, insbesondere wenn sie einen Defekt der Nebenstromüberwachung oder der Nebenrecheneinheit selbst erkennt, wobei dieses Fehlersignal zweites Nebenfehlersignal genannt wird. Eine Nebenrecheneinheit, insbesondere ein Neben-Microcontroller, generiert ein Fehlersignal für Fehler in einem Modul auf dem Nebensteuerpfad, insbesondere für einen Defekt in der Nebenrecheneinheit selbst, wobei dieses Fehlersignal erstes Nebenfehlersignal genannt wird.

Ein sogenannter Fehler der jeweiligen Recheneinheit kann sich vorliegend auf einen Defekt der Recheneinheit selbst beziehen oder auf einen Fehlerzustand, den die Recheneinheit feststellt. Dies kann umfassen: interne oder externe Fehler der Recheneinheit bzw. des Microcontrollers, Plausibilitätscheckfehler des PWM-Signals, festgestellte Fehler der Peripherie der Recheneinheit wie ADC, Motor-Timer, Zündungs- und Drehzahlsignale oder anderer Module/Sensoren, insbesondere solcher, die zum plötzlichen Verlust der Assistenz führen können. Fehlende oder falsche Daten von Peripheriemodulen oder Sensoren können dazu führen, dass Systemzustände nicht mehr so genau bestimmt werden können, um eine sichere Hilfskraftlenkung zu gewährleisten.

In einer besonderen Ausführungsform der Rechner- und Funktionsarchitektur leitet der Multiplexer bei gesetztem Hauptfehlersignal das Steuersignal des Nebensteuerpfades weiter und ansonsten das Steuersignal des Hauptsteuerpfades.

Insbesondere kann der Multiplexer bei gesetztem zweitem Hauptfehlersignal das Steuersignal des Nebensteuerpfades weiterleiten.

In alternativen Ausführungsformen kann der Multiplexer auch bei gesetztem Nebenfehlersignal oder einer Kombination der Fehlersignale jeweils einen der beiden Pfade weiterleiten bzw. durchschalten.

In einem Beispiel geschieht das folgendermaßen: Die Hauptrecheneinheit setzt das erste Hauptfehlersignal, woraufhin die Hauptstromüberwachung das zweite Hauptfehlersignal setzt, was diese aufgrund eines SPI-Befehls (Serial Peripheral Interface) von der Hauptrecheneinheit veranlasst. In einem anderen Beispiel setzt die Hauptstromüberwachung das zweite Hauptfehlersignal, weil der Watchdog der Hauptstromüberwachung von der Hauptrecheneinheit nicht mehr bedient wird.

Eine derartige Gestaltung erlaubt, dass ausschließlich ein Austausch der Fehlersignale zwischen den beiden Pfaden stattfindet und ein Vergleichen der Steuersignale oder sonstiger Daten beider Pfade höchstens zusätzlich, nicht jedoch notwendig ist. Durch den alleinigen Austausch des ersten und zweiten Haupt- bzw. Nebenfehlersignals ist es möglich, Fehlerzustände von normalen Betriebszuständen wie z. B. einer Power-off-Sequence zu unterscheiden.

Als Beispiel: Ein Setzen des ersten Hauptfehlersignals kann bedeuten, dass ein Fehler in der Hauptrecheneinheit entdeckt wurde, die einen Verlust der Assistenz zur Folge hat. Die Nebenrecheneinheit wartet auf das zweite Hauptfehlersignal, um die Kontrolle über die Treiber- und Endstufe zu bekommen, sobald der Multiplexer auf den Nebensteuerpfad umschaltet. Andererseits kann das Setzen des ersten Hauptfehlersignals auch bedeuten, dass das Steuergerät ausgeschaltet wird, da z. B. das Zündungssignal (z. B. Klemme 15) aus ist. In diesem Fall kann die Nebenrecheneinheit prüfen, wie der Zustand des Zündungssignals ist, um ggf. die

Ausschaltsequenz zu starten, anstatt die weitere Berechnung des Steuersignals zu übernehmen.

In einer besonderen Ausführungsform der Rechner- und Funktionsarchitektur wird bei gesetztem Hauptfehlersignal und gleichzeitig gesetztem Nebenfehlersignal ein Notbetriebszustand aktiviert.

Ein solcher Notbetriebszustand kann ein Safety Mode sein, ein Ausschalten des Systems oder eine Fortsetzung des Betriebes mit eingeschränkter Funktionalität.

Insbesondere handelt es sich bei den genannten Fehlersignalen um das zweite Haupt- bzw. das zweite Nebenfehlersignal.

Durch diese Redundanz können Fehler noch genauer unterschieden werden, sodass auch mehrere verschiedene Notbetriebszustände möglich sind und so das System insgesamt weniger anfällig für einen plötzlichen Totalausfall machen.

Vorgeschlagen wird weiterhin ein Steuergerät oder eine kombinierte Motor-/Steuergeräteeinheit gemäß der vorgeschlagenen Rechner- und Funktionsarchitektur.

In einer besonderen Ausführungsform des Steuergeräts oder der kombinierten Motor-/Steuergeräteeinheit weist dies keine redundanten Schnittstellen auf.

Mit anderen Worten: Externe Schnittstellen des Steuergeräts sind nicht redundant vorhanden.

Durch diese Maßnahme kann ein erfindungsgemäßes Steuergerät leicht ein herkömmliches Steuergerät ersetzen, ohne dass größere bauliche Änderungen an der Peripherie, insbesondere an den externen Schnittstellen durchgeführt werden müssen.

In einer alternativen Ausführungsform können externe Schnittstellen auch redundant vorgesehen sein, die aber ggf. nur einfach angeschlossen werden müssen, um dadurch auch den genannten Vorteil zu erhalten.

Vorgeschlagen wird weiterhin eine Hilfskraftlenkung, auch Servolenkung genannt, welche mit einem vorgeschlagenen Steuergerät oder einer kombinierten Motorsteuergeräteeinheit ausgestattet ist.

Ein solches Steuergerät kann für die Motoransteuerung der Hilfskraftlenkung dienen, z. B. der eines Column-EPS oder Rack-EPS.

In einer weiteren Ausgestaltung kann eine nachfolgende Phasenschnittsteuerung (engl. PCO Phase-Cut-Off / Control Supply) redundant ausgelegt sein und jeweils von den Fehlersignalen aktiviert werden. Eine Hauptphasenschnittsteuerung kann z. B. aktiv sein, wenn weder ein erstes noch ein zweites Hauptfehlersignal anliegt. Ebenso kann eine Nebenphasenschnittsteuerung aktiv sein, wenn weder ein erstes noch ein zweites Nebenfehlersignal anliegt.

Es können verschiedene Fehlerarten vorliegen. Hierzu gehören Fehler der Sensoren bzw. der externen Peripherie, weiterhin Fehler im Steuergerät selbst wie z. B. Defekte mancher Module sowie Fehler in der Ansteuerung bzw. im Motor selbst. Im Fehlerfall kann auf verschiedene Weisen eine Reaktion erfolgen:

1. Fortführung der vollen Assistenz durch Übernahme der Funktion durch ein redundantes System, das entweder wie beschrieben redundant vorgehalten sein kann oder/und durch geeignete Softwaremaßnahmen fehlende Informationen anderweitig beschafft. Dies kann z. B. dann der Fall sein, wenn der Hauptmicrocontroller im Steuergerät ausfällt und der Nebenmicrocontroller dessen Funktion übernimmt. Dies geht erfindungsgemäß mit einem Wechsel der Steuerung vom Hauptsteuerpfad zum Nebensteuerpfad einher.
2. In einem eingeschränkten Betriebsmodus (limited oder degraded mode) wird versucht, die Assistenz wenigstens teilweise aufrechtzuerhalten. Entweder wird

versucht, die Assistenz so gut wie möglich aufrechtzuerhalten und beispielsweise fehlende Informationen zu schätzen oder zu interpolieren, oder die Funktionalität wird bewusst eingeschränkt, um dem Fahrer ein Feedback über das Problem bzw. einen bevorstehenden Ausfall zu geben.

3. Abschaltung der Assistenz (Shut-off/Safety Mode), wenn keine kontrollierte Verfügbarkeit mehr möglich ist. Dies kann z. B. bei einem Doppelfehler vorkommen, wenn ein Modul im Hauptsteuerpfad und ein Modul im Nebensteuerpfad ausfallen. Auf jeden Fall soll ein unkontrolliertes Fortführen der Assistenz vermieden werden, die z. B. durch Blockieren oder Übersteuern der Lenkung das Fahrzeug in einen kritischen Zustand bringen kann.

Das vorgeschlagene System kann auch mit anderen Fehlerbehandlungsmethoden bzw. anderen redundanten Systemen kombiniert werden. So können Software-Sicherheitsmaßnahmen eingeschränkte Betriebsmodi ermöglichen oder zwei in Serie geschalteten Kondensatoren für die keramischen Kondensatoren zur Vermeidung von zufälligen Hardwarefehlern verwendet werden, die in der B6-Brücke oder Sensordaten-Erfassungseinheiten oder dem Treiber verbaut sein können.

Ausführungsbeispiele der Erfindung werden nachfolgend anhand der Zeichnungen näher erläutert.

Es zeigen:

Figur 1: Ein Steuergerät zur Ansteuerung einer Hilfskraftlenkung

Figur 2: Ein Zustandsdiagramm basierend auf dem Zustand der Fehlersignale

In Figur 1 ist ein Steuergerät (ECU) dargestellt, bei dem der Signalfluss im Wesentlichen von links nach rechts stattfindet. Mit durchgezogener dicker Linie sind Module und der Pfad des Hauptsteuerpfades gekennzeichnet (der obere Pfad). Module und Signale des Hauptsteuerpfades tragen das Präfix „MAIN“ oder als Suffix „_M“.

Mit gestrichelter Linie sind Module und der Pfad des Nebensteuerpfades gekennzeichnet (der untere Pfad). Diese sind zusammen mit den ebenfalls gestrichelt gezeichneten Multiplexern (DMUX) zusätzlich im Steuergerät (ECU) eingebaut, um die teilweise Redundanz zu ermöglichen. Module und Signale des Nebensteuerpfades tragen das Präfix „AUX“, bzw. optional auch „SUB“ oder als Suffix „_S“.

Im weiteren Verlauf ab dem Multiplexer (DMUX) sind der weitere gemeinsame Steuerpfad und deren Module (der zweiten Gruppe) mit gepunkteter Linie bzw. Umrandung gekennzeichnet. Schlussendlich werden Anschlüsse für den Anschluss eines Motors bereitgestellt, hier bezeichnet mit den drei Phasen U/V/W.

Weiterhin sind andere Eingangsgrößen bzw. solche Eingangsgrößen verarbeitenden Module dargestellt wie die Zündung (IGN), der Drehzahl bzw. Drehmoment (Torque), die Motorposition (Motor Position) oder eine Bus-Verbindung (CAN). Diese sind mit gestrichpunkteter Linie dargestellt.

Weitere interne Zustandsgrößen und Signalflüsse sind beispielsweise die von der jeweiligen Recheneinheit (MCU), bzw. Microcontroller, zur Stromüberwachungseinheit

(PMIC) führen, die Strommessung (Shunt current), die vom Treiber (GDU) zur jeweiligen Recheneinheit (MCU) führt, oder Information über die Endstufe (PS), die an den Treiber (GDU) gereicht wird. Entsprechend der beschriebenen Zugehörigkeit sind auch diese Signale mit durchgezogener, gestrichelter oder gepunkteter Linie gezeichnet.

Es ist ein Hauptsteuerpfad gezeigt (durchgezogene dicke Linie), der ausgehend von der externen Stromversorgung KL30/31 (Klemme 30 – Dauerstrom) zu einer Hauptstromüberwachung (MAIN PMIC) führt, welche die korrekte Spannungsversorgung der nachfolgenden Hauptrecheneinheit (MAIN MCU) und die Diagnose dieser sicherstellt. Die gleiche Anordnung gilt für den Nebensteuerpfad (gestrichelte dicke Linie) mit der Nebenstromüberwachung (AUX PMIC) und der Nebenrecheneinheit (AUX MCU).

Die im Folgenden beschriebenen Fehlersignale sind mit einfachen, d. h. dünnen, durchgezogenen Linien und angehängten Pfeilen gekennzeichnet. Dabei liefert die Hauptstromüberwachung ein zweites Hauptfehlersignal (2nd_Safety_M), welches gesetzt wird, wenn ein Fehler in der Hauptstromüberwachung (MAIN PMIC) oder der Hauptrecheneinheit (MAIN MCU) entdeckt wird. Die Hauptrecheneinheit hingegen liefert ein erstes Hauptfehlersignal (1st_Safety_M), welches einen Fehler anzeigt, der von oder in der Hauptrecheneinheit entdeckt wurde.

Für die Fehler der Module auf dem Nebensteuerpfad gilt Gleiches. Die Nebenstromüberwachung (AUX PMIC) liefert ein zweites Nebenfehlersignal (2nd_Safety_S), das einen Fehler anzeigt, der in der Nebenstromüberwachung (AUX PMIC) oder der Nebenrecheneinheit (AUX MCU) erkannt wurde. Die Nebenrecheneinheit (AUX MCU) liefert ein erstes Nebenfehlersignal (1st_Safety_S), das einen Fehler darstellt, der von oder in der Nebenrecheneinheit (AUX MCU) erkannt wurde.

Die Hauptrecheneinheit (MAIN MCU) erhält Kenntnis von dem ersten Nebenfehlersignal (1st_Safety_S), welches von der Nebenrecheneinheit (AUX MCU) ausgesendet wird. Umgekehrt erhält die Nebenrecheneinheit (AUX MCU) Kenntnis

von dem ersten Hauptfehlersignal (1st_Safety_M), welches von der Hauptrecheneinheit (MAIN MCU) ausgesendet wird. Weiterhin erhält die Hauptrecheneinheit (Main MCU) Kenntnis über das zweite Nebenfehlersignal (2nd_Safety_S). Genauso erhält die Nebenrecheneinheit (AUX MCU) Kenntnis über das zweite Hauptfehlersignal (2nd_Safety_M). Das zweite Hauptfehlersignal (2nd_Safety_M) wird von der Hauptstromüberwachung (MAIN PMIC) bereitgestellt. Gleichmaßen wird das zweite Nebenfehlersignal (2nd_Safety_S) von der Nebenstromüberwachung (AUX PMIC) bereitgestellt.

Beide, die Haupt- und Nebensteuerpfade bzw. deren Module, erhalten alle Daten, die von den verschiedenen Sensoren kommen, von der Fahrzeugschnittstelle, dem Motor, dem Treiber, dem Drehmoment, dem Motorpositionssensor, dem CAN-Bus Interface und dem Stromfeedback bzw. Shunt Current. Mit diesen Daten werden Berechnungen durchgeführt, die die notwendige Assistenz bereitstellen, d. h. insbesondere die Steuersignale für den Treiber (GDU) und schlussendlich die Motorsteuerung. In einer Ausgestaltung sind Haupt- und Nebensteuerpfad beide operativ und fähig, die Kontrolle bzw. die Steuerung des Motors zu jeder Zeit zu übernehmen.

Die jeweilige Recheneinheit (MCU) generiert jeweils ein PWM-Signal (MAIN PWM ENA und AUX PWM ENA), welche dem Multiplexer (DMux) zugeführt werden. Dieser schaltet eines der beiden Steuersignale durch und leitet dieses an den Treiber (GDU) weiter. In der gezeigten Figur wird der Multiplexer (DMux) abhängig von dem zweiten Hauptsteuersignal (2nd_Safety_M) geschaltet. Liegt kein Fehler vor, so wird das Steuersignal des Hauptfehlerpfades weitergeleitet, im Fehlerfall hingegen wird das Steuersignal des Nebensteuerpfades vom Multiplexer (DMux) weitergeleitet.

Die anschließende Treiberstufe (GDU), die eins dieser beiden Steuersignale empfängt, kann ebenso bei Anliegen des zweiten Hauptfehlersignals und des zweiten Nebenfehlersignals, insbesondere in einer Und-Kombination beider Fehlersignale, abgeschaltet werden.

Das Signal des Treibers (GDU) gelangt zur Endstufe (PS) und daraufhin abschließend zur Phasensteuerung (PCO). Letztere kann ebenso redundant ausgelegt sein, wobei

eine Hauptphasensteuerung beim Vorliegen eines ersten oder zweiten Hauptfehlersignals abgeschaltet wird, während unabhängig davon eine Nebenphasensteuerung im Falle des Vorliegens eines ersten oder zweiten Nebenfehlersignals abgeschaltet wird. Dadurch stellt die Phasensteuerung (PCO) einen Sicherheitsschalter dar, falls beide Pfade, Haupt- und Nebensteuerpfad, fehlerbehaftete Signale liefern. Durch diese Art der Abschaltung wird die Trennung der Assistenz vom Motor, d. h. eine Kraftbeaufschlagung unterbrochen. Der Motor kann dann keine Kraft auf die Lenkung mehr aufbringen, sodass diese weiterhin manuell betätigt werden kann, aber eben auch keine falsche Krafteinwirkung erfährt.

In Figur 2 ist ein Zustandsdiagramm dargestellt, das die verschiedenen Zustände des Steuergeräts (ECU) in Abhängigkeit von den Fehlersignalen darstellt. Ausgehend von einem Startzustand (Start-up) wird geprüft, ob weder ein zweites Hauptfehlersignal noch ein zweites Nebenfehlersignal gesetzt ist. In diesem Diagramm ist die Logik invers, d. h., der logische Wert Null würde einen Fehler anzeigen. So gesehen wird hier aus dem Fehlersignal ein Enable-Signal, was aber für die weitere Betrachtung keinen Unterschied macht.

Liegt ein Fehler vor, so wird keine Assistenz bereitgestellt und das System in einen ausgeschalteten Zustand (OFF Mode) gesetzt. Ist das System jedoch fehlerfrei und damit betriebsbereit, so wird es in den Betriebszustand (RUN Mode) auf Basis des Hauptsteuersignals (MAIN Control Signals) gesetzt.

Sollte im laufenden Betrieb (RUN Mode) ein Fehler auftauchen, so wird wie folgt verfahren:

Bei Vorliegen eines zweiten Nebenfehlersignals ohne das Vorliegen eines zweiten Hauptfehlersignals wird im Betriebsmodus (RUN Mode) auf Basis des Hauptsteuersignals (MAIN Control Signals) verblieben.

Bei Vorliegen eines Fehlers des zweiten Hauptfehlersignals und keines Fehlers im zweiten Nebenfehlersignal wird der Betriebszustand (RUN Mode) dahingehend umgeschaltet, dass weiterhin statt des Hauptsteuersignals (MAIN Control Signals) das

Nebensteuersignal (AUX Control Signals) durchgeschaltet wird und die Signale des Nebensteuerpfades nunmehr die Ansteuerung des Motors bewirken.

Solange weder das zweite Hauptfehlersignal noch das zweite Nebenfehlersignal gesetzt sind bzw. diese Fehlerzustände zurückgenommen werden sollten, wird in dem Betriebszustand (RUN Mode) auf Basis des Hauptsteuersignals (MAIN Control Signals) verweilt bzw. dorthin zurückgeschaltet.

Wird ein Fehler durch das zweite Hauptfehlersignal und gleichzeitig durch das zweite Nebenfehlersignal angezeigt, so enden der Betriebszustand und ein Sicherheitszustand (SAFE Mode), Safe-Mode wird aktiviert. Dieser kann die komplette Abschaltung der Assistenz zur Folge haben. Spezielle Ausführungen zu eingeschränkten Betriebsmodi sind hier nicht weiter aufgeführt.

Diese Übergänge werden im Niederspannungsbereich geschaltet, d. h. in der Automobilindustrie bei Spannungen bis ca. 6 Volt. Dies hat energetische Vorteile und erlaubt einen schnellen Wechsel zwischen den Steuerpfaden und damit einen weichen Übergang der Motorsteuerung.

Bezugszeichenliste

ECU	Steuergerät
MAIN	Haupt-
AUX	Neben-/Hilfs-
PMIC	Stromsteuerung
MCU	Recheneinheit
DMux	Multiplexer
GDU	Treiber
PS	Endstufe
PCO	Phasenschnittsteuerung
KL30/31	Klemme 30 - Stromversorgung
IGN	Zündung
Torque	Drehmoment
Motor Position	Motor Position
CAN	CAN-Bus
U/V/W	Phasen für Motoransteuerung
PWM ENA	PWM Steuersignal
Shunt Current	Strommessung
1 st _Safety_M	Erstes Hauptfehlersignal
2 nd _Safety_M	Zweites Hauptfehlersignal
1 st _Safety_S	Erstes Nebenfehlersignal
2 nd _Safety_S	Zweites Nebenfehlersignal
Startup	Start-Sequenz
OFF Mode	Aus-Zustand
RUN Mode	Betriebszustand
MAIN Control Signals	Hauptsteuerung
AUX Control Signals	Nebensteuerung
SAFE Mode	Notbetriebszustand

Patentansprüche

1. Rechner- und Funktionsarchitektur für den Betrieb einer elektrischen Hilfskraftlenkung
wobei eine erste Gruppe von Modulen mit einer hohen Ausfallwahrscheinlichkeit und eine zweite Gruppe von Modulen mit einer niedrigen Ausfallwahrscheinlichkeit vorhanden sind,
wobei die erste Gruppe von Modulen eine höhere Ausfallwahrscheinlichkeit aufweist, als die zweite Gruppe von Modulen,
wobei die erste Gruppe von Modulen redundant vorgehalten ist und dadurch Hauptmodule und die in redundanter Ausführung vorhandenen Nebenmodule vorliegen, die jeweils auf einem Hauptsteuerpfad und einem Nebensteuerpfad angeordnet sind und jeweils ein Steuersignal, d. h. ein Hauptsteuersignal und ein Nebensteuersignal, erzeugen,
dadurch gekennzeichnet, dass
die zweite Gruppe von Modulen nur in einfacher Ausführung vorhanden ist und dass ein Multiplexer vorgesehen ist, der eins der beiden Steuersignale an Module aus der zweiten Gruppe von Modulen weiterleitet.
2. Rechner- und Funktionsarchitektur nach Anspruch 1, dadurch gekennzeichnet, dass
die erste Gruppe von Modulen wenigstens eins von folgenden Modulen umfasst:
 - Stromüberwachung (PMIC);
 - Recheneinheit (MCU);und die zweite Gruppe von Modulen wenigstens eins von folgenden Modulen umfasst:
 - Treiber (GDU);

- Endstufe (PS);
 - Phasenschnitt (PCO).
3. Rechner- und Funktionsarchitektur nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass
ein Hauptmodul ein Hauptfehlersignal (1st_Safety_M, 2nd_Safety_M) bei einem Fehler eines Hauptmoduls setzt und
ein Nebenmodul ein Nebenfehlersignal (1st_Safety_S, 2nd_Safety_S) bei einem Fehler eines Nebenmoduls setzt.
 4. Rechner- und Funktionsarchitektur nach Anspruch 3, dadurch gekennzeichnet, dass
die einzige Kommunikation zwischen dem Hauptsteuerpfad und dem Nebensteuerpfad und umgekehrt aus folgendem besteht:
Übertragung von Hauptfehlersignalen (1st_Safety_M, 2nd_Safety_M) von Hauptmodulen zu Nebenmodulen;
Übertragung von Nebenfehlersignalen (1st_Safety_S, 2nd_Safety_S) von Nebenmodulen zu Hauptmodulen.
 5. Rechner- und Funktionsarchitektur nach einem der vorigen Ansprüche, dadurch gekennzeichnet, dass
ein Hauptmodul ein Nebenfehlersignal (1st_Safety_S, 2nd_Safety_S) bei einem Fehler eines Nebenmoduls setzt und
ein Nebenmodul ein Hauptfehlersignal (1st_Safety_M, 2nd_Safety_M) bei einem Fehler eines Hauptmoduls setzt.
 6. Rechner- und Funktionsarchitektur nach einem der Ansprüche 2 bis 5, dadurch gekennzeichnet, dass
die erste Gruppe von Modulen aus einer Stromüberwachung (PMIC) und einer Recheneinheit (MCU) besteht oder diese umfasst, im Speziellen einer Hauptstromüberwachung (MAIN PMIC), einer Hauptrecheneinheit (MAIN MCU) und parallel dazu einer redundanten Nebenstromüberwachung (AUX

PMIC) und redundanter Nebenrecheneinheit (AUX MCU),
wobei die Hauptstromüberwachung ein zweites Hauptfehlersignal
(2nd_Safety_M) setzt, wenn sie einen Fehler der Hauptstromüberwachung
oder der Hauptrecheneinheit erkennt,
wobei die Hauptrecheneinheit ein erstes Hauptfehlersignal (1st_Safety_M)
setzt, wenn sie einen Fehler der Hauptrecheneinheit erkennt,
wobei die Nebenstromüberwachung ein zweites Nebenfehlersignal
(2nd_Safety_S) setzt, wenn sie einen Fehler der Nebenstromüberwachung
oder der Nebenrecheneinheit erkennt,
wobei die Nebenrecheneinheit ein erstes Nebenfehlersignal (1st_Safety_S)
setzt, wenn sie einen Fehler der Nebenrecheneinheit erkennt.

7. Rechner- und Funktionsarchitektur nach einem der Ansprüche 3 bis 6,
dadurch gekennzeichnet, dass
der Multiplexer bei gesetztem Hauptfehlersignal das Steuersignal des
Nebensteuerpfades weiterleitet und
ansonsten das Steuersignal des Hauptsteuerpfades weiterleitet.
8. Rechner- und Funktionsarchitektur nach einem der vorigen Ansprüche,
dadurch gekennzeichnet, dass
bei gesetztem Hauptfehlersignal und gleichzeitig gesetztem
Nebenfehlersignal ein Notbetriebszustand aktiviert wird.
9. Steuergerät oder kombinierte Motor-/Steuergeräteeinheit, dadurch
gekennzeichnet, dass es eine Rechner- und Funktionsarchitektur gemäß
Anspruch 1 aufweist.
10. Steuergerät oder kombinierte Motor-/Steuergeräteeinheit nach Anspruch 9,
dadurch gekennzeichnet, dass
externe Schnittstellen nicht redundant vorhanden sind.

11. Hilfskraftlenkung, dadurch gekennzeichnet, dass diese mit einem Steuergerät oder einer kombinierten Motor-/Steuergeräteeinheit gemäß Anspruch 9 ausgestattet ist.

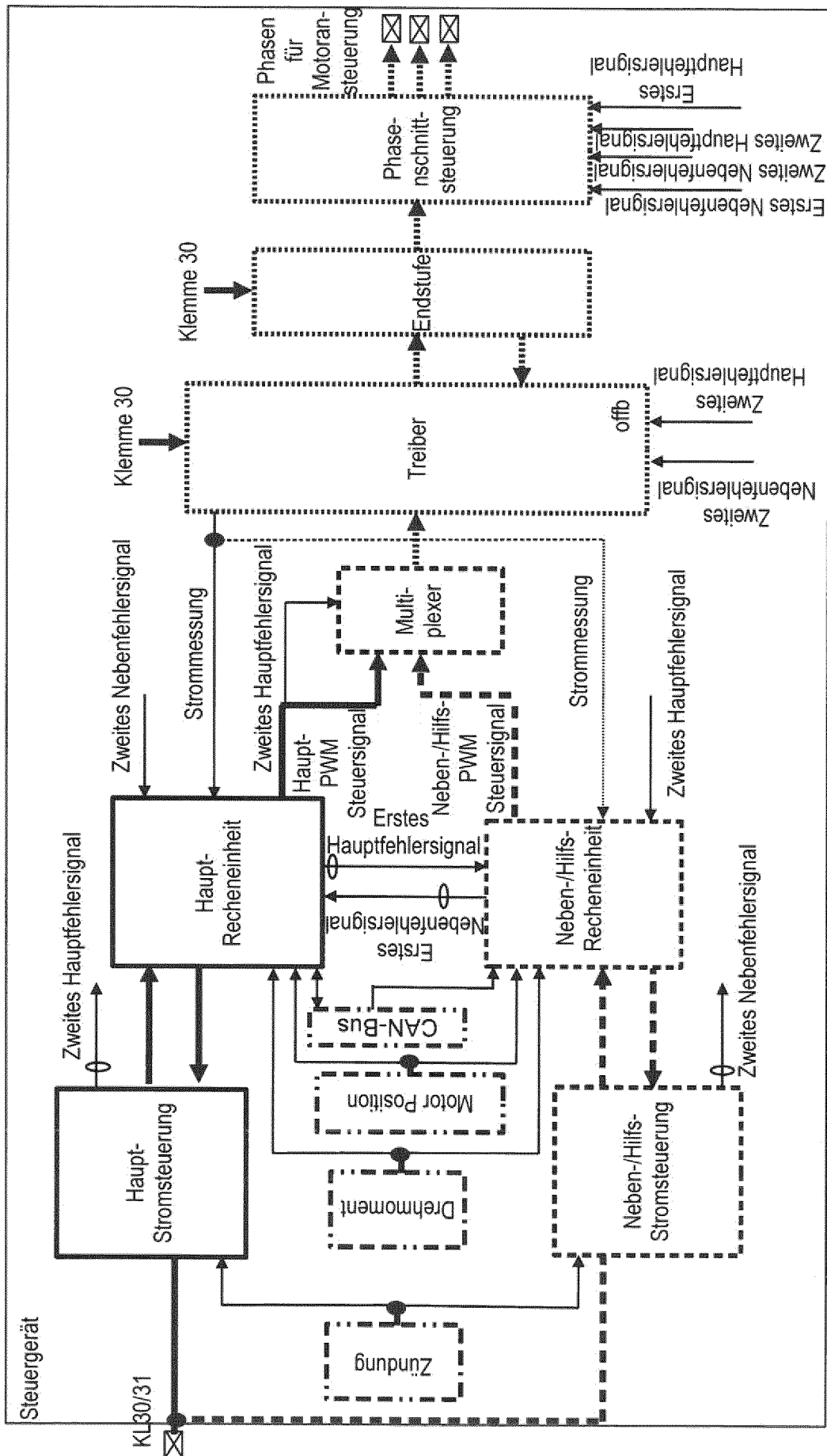


Fig. 1

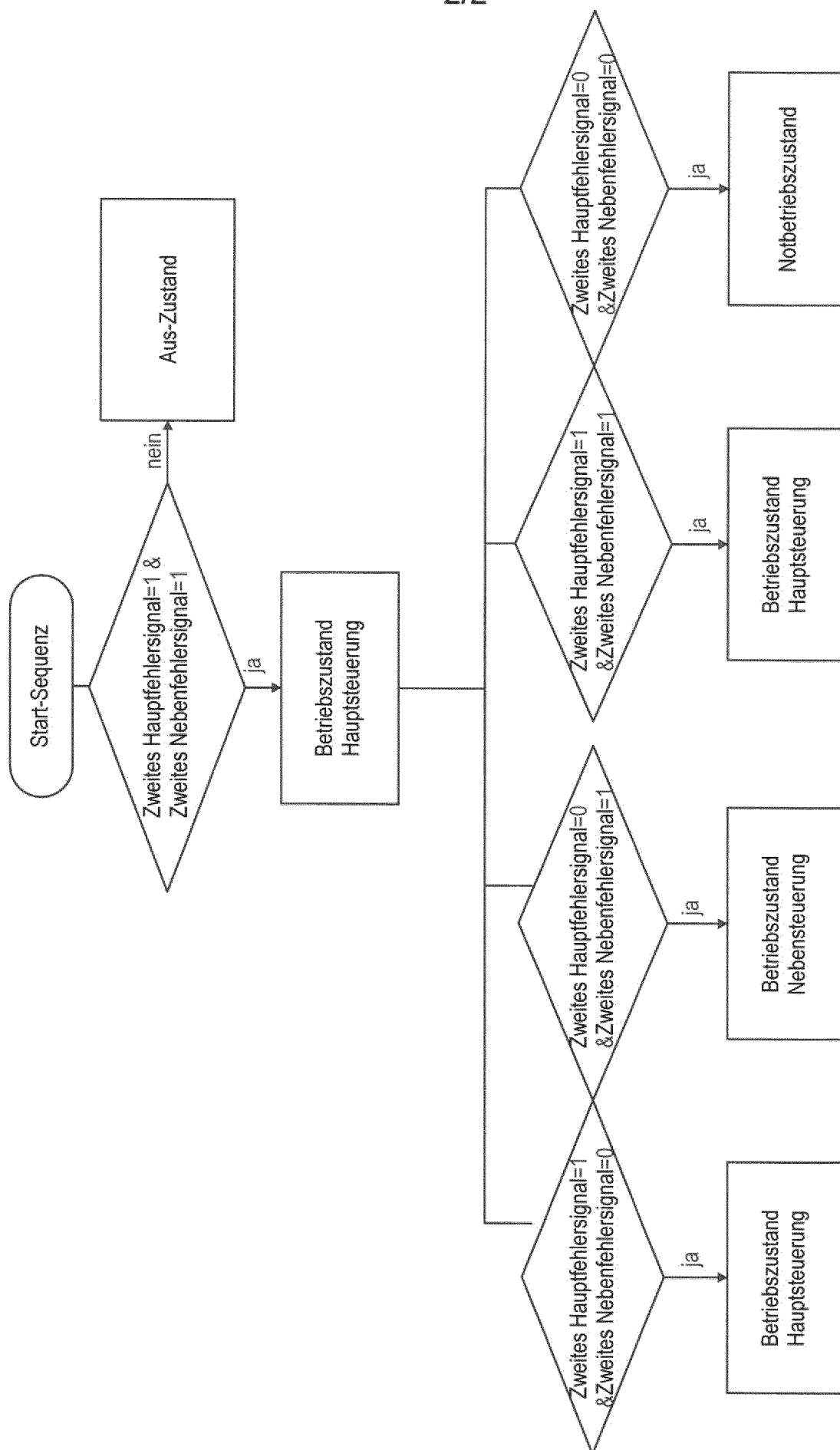


Fig. 2

INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2017/050969

A. CLASSIFICATION OF SUBJECT MATTER
INV. B62D5/04
ADD.

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
B62D G06F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

EPO-Internal, WPI Data

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 4 924 960 A (CRILL RIKK J [US]) 15 May 1990 (1990-05-15) column 3, line 20 - column 7, line 45; figures 1-4 -----	1-11
A	US 2004/243287 A1 (YANAKA AKIHIRO [JP] ET AL) 2 December 2004 (2004-12-02) paragraph [0057] - paragraph [0117]; figures 1-6 -----	1-11
A	US 4 882 586 A (DOLPH DARREL A [US] ET AL) 21 November 1989 (1989-11-21) column 2, line 35 - column 18, line 60 -----	1-11
A	EP 2 559 985 A1 (NSK LTD [JP]) 20 February 2013 (2013-02-20) paragraph [0022] - paragraph [0219]; figures 1-31 -----	1-11



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

20 March 2017

Date of mailing of the international search report

27/03/2017

Name and mailing address of the ISA/

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040,
Fax: (+31-70) 340-3016

Authorized officer

Kamara, Amadou

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/EP2017/050969

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 4924960	A	15-05-1990	NONE

US 2004243287	A1	02-12-2004	DE 102004026594 A1 17-03-2005
		JP 4155112 B2	24-09-2008
		JP 2004358997 A	24-12-2004
		US 2004243287 A1	02-12-2004

US 4882586	A	21-11-1989	NONE

EP 2559985	A1	20-02-2013	CN 102959376 A 06-03-2013
		CN 102959379 A	06-03-2013
		EP 2559985 A1	20-02-2013
		EP 2559986 A1	20-02-2013
		JP 5403163 B2	29-01-2014
		JP 5454691 B2	26-03-2014
		JP W02012176357 A1	23-02-2015
		JP W02012176358 A1	23-02-2015
		KR 20130009946 A	24-01-2013
		KR 20130028706 A	19-03-2013
		US 2014102219 A1	17-04-2014
		US 2014195117 A1	10-07-2014
		WO 2012176357 A1	27-12-2012
		WO 2012176358 A1	27-12-2012

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES
INV. B62D5/04
ADD.

Nach der Internationalen Patentklassifikation (IPC) oder nach der nationalen Klassifikation und der IPC

B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)
B62D G06F

Recherchierte, aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal, WPI Data

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	US 4 924 960 A (CRILL RIKK J [US]) 15. Mai 1990 (1990-05-15) Spalte 3, Zeile 20 - Spalte 7, Zeile 45; Abbildungen 1-4	1-11
A	US 2004/243287 A1 (YANAKA AKIHIRO [JP] ET AL) 2. Dezember 2004 (2004-12-02) Absatz [0057] - Absatz [0117]; Abbildungen 1-6	1-11
A	US 4 882 586 A (DOLPH DARREL A [US] ET AL) 21. November 1989 (1989-11-21) Spalte 2, Zeile 35 - Spalte 18, Zeile 60	1-11
A	EP 2 559 985 A1 (NSK LTD [JP]) 20. Februar 2013 (2013-02-20) Absatz [0022] - Absatz [0219]; Abbildungen 1-31	1-11



Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen



Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :

"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

"E" frühere Anmeldung oder Patent, die bzw. das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

"L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

"O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

"X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

"Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

"&" Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

20. März 2017

Absendedatum des internationalen Recherchenberichts

27/03/2017

Name und Postanschrift der Internationalen Recherchenbehörde

Europäisches Patentamt, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040,
Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

Kamara, Amadou

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/EP2017/050969

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
US 4924960	A	15-05-1990	KEINE
US 2004243287	A1	02-12-2004	DE 102004026594 A1 17-03-2005 JP 4155112 B2 24-09-2008 JP 2004358997 A 24-12-2004 US 2004243287 A1 02-12-2004
US 4882586	A	21-11-1989	KEINE
EP 2559985	A1	20-02-2013	CN 102959376 A 06-03-2013 CN 102959379 A 06-03-2013 EP 2559985 A1 20-02-2013 EP 2559986 A1 20-02-2013 JP 5403163 B2 29-01-2014 JP 5454691 B2 26-03-2014 JP W02012176357 A1 23-02-2015 JP W02012176358 A1 23-02-2015 KR 20130009946 A 24-01-2013 KR 20130028706 A 19-03-2013 US 2014102219 A1 17-04-2014 US 2014195117 A1 10-07-2014 WO 2012176357 A1 27-12-2012 WO 2012176358 A1 27-12-2012