



(19) 대한민국특허청(KR)
 (12) 공개특허공보(A)

(11) 공개번호 10-2015-0135543
 (43) 공개일자 2015년12월02일

- (51) 국제특허분류(Int. C1.)
H01L 25/065 (2006.01) *H01L 23/00* (2006.01)
H01L 23/31 (2006.01) *H01L 23/495* (2006.01)
H01L 23/498 (2006.01) *H01L 25/10* (2006.01)
- (52) CPC특허분류
H01L 25/0657 (2013.01)
H01L 23/3121 (2013.01)
- (21) 출원번호 10-2015-7032865(분할)
- (22) 출원일자(국제) 2013년02월14일
 심사청구일자 없음
- (62) 원출원 특허 10-2014-7025992
 원출원일자(국제) 2013년02월14일
 심사청구일자 2014년10월14일
- (85) 번역문제출일자 2015년11월17일
- (86) 국제출원번호 PCT/US2013/026126
- (87) 국제공개번호 WO 2013/126269
 국제공개일자 2013년08월29일
- (30) 우선권주장
 13/405,125 2012년02월24일 미국(US)
 13/752,485 2013년01월29일 미국(US)
- (71) 출원인
인벤사스 코포레이션
 미국 캘리포니아 산 호세 오처드 파크웨이 3025
 (우편번호 95134)
- (72) 발명자
코 레이날도
 미국 95134 캘리포니아주 샌 호세 오처드 파크웨이 3025
미르카리미 로라
 미국 95134 캘리포니아주 샌 호세 오처드 파크웨이 3025
- (74) 대리인
유미특허법인

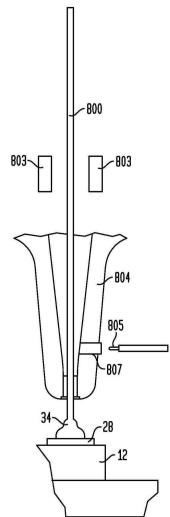
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 **캡슐화 표면으로의 와이어 본드를 가진 패키지-온-패키지 어셈블리를 위한 방법**

(57) 요 약

마이크로전자 어셈블리(10)는 제 1 및 제 2 대항면을 가지는 기판(12)을 포함한다. 마이크로전자 소자(22)는 제 1 면에 상재하고 제 1 전도성 엘리먼트(28)는 제 1 면 또는 제 2 면 중 적어도 하나에 노출될 수 있다. 제 1 도전성 엘리먼트(28) 중 일부는 마이크로전자 소자(22)에 전기적으로 접속된다. 와이어 본드(32)는 도전성 엘리먼트(28)에 결합된 베이스(34) 및 기판 및 베이스로부터 원격인 단부면(38)을 가지고, 각각의 와이어 본드는 베이스 및 단부면 사이에서 연장하는 애지면(37)을 정의한다. 캡슐층(42)은 제 1 면으로부터 연장하고 와이어 본드를 사이의 공간을 충진함으로써, 와이어 본드가 캡슐층에 의하여 분리될 수 있게 할 수 있다. 와이어의 본드(32)의 비캡슐화된 부분들은 캡슐층(42)에 의하여 덮이지 않는 와이어 본드의 단부면(38)의 적어도 일부에 의하여 정의된다.

대 표 도 - 도32a



(52) CPC특허분류

H01L 23/49517 (2013.01)
H01L 23/49811 (2013.01)
H01L 24/03 (2013.01)
H01L 24/16 (2013.01)
H01L 24/48 (2013.01)
H01L 24/49 (2013.01)
H01L 24/81 (2013.01)
H01L 24/85 (2013.01)
H01L 25/105 (2013.01)

명세서

청구범위

청구항 1

마이크로전자 패키지를 제조하는 방법으로서,

- a) 공정중(in-process) 유닛의 기판과 연관된 구조의 표면을 제공하는 단계로서, 상기 기판은 제 1 면 및 그로부터 원격인 제 2 면을 가지고, 복수 개의 도전성 엘리먼트가 상기 제 1 면에서 노출되며, 상기 구조는 상기 도전성 엘리먼트의 적어도 일부에 상재하고(overlying) 노출시키는 복수 개의 개구를 그 안에 가지는, 단계; 및
- b) 와이어 본드를, 본딩 툴의 모세관을 통하여 금속 와이어를 공급하는 것, 상기 와이어의 부분을 상기 도전성 엘리먼트 중 하나와 결합하여 상기 와이어 본드의 베이스를 형성하는 것, 상기 본딩 툴을 상기 와이어 본드의 베이스에 상대적으로 이동시켜 상기 와이어 본드에 대하여 상기 와이어의 선결정된 길이를 제공하는 것, 및 상기 와이어 본드를 상기 구조의 표면에 상대적인 상기 본딩 툴의 이동을 통하여 상기 와이어의 잔여 부분으로부터 분리하여 상기 와이어 본드의 베이스로부터 원격인 상기 와이어 본드의 자유단을 정의하는 것을 포함하는 공정에 의하여, 형성하는 단계

를 포함하는,

마이크로전자 패키지의 제조 방법.

청구항 2

제1항에 있어서,

상기 구조는 착탈식 스텐실인, 마이크로전자 패키지의 제조 방법.

청구항 3

제1항에 있어서,

상기 구조는 상기 기판의 제 1 면 상에 포지셔닝되는, 마이크로전자 패키지의 제조 방법.

청구항 4

제1항에 있어서,

상기 구조의 표면은 상기 개구 중 적어도 하나에 에지를 포함하고, 상기 와이어는 상기 와이어 본드가 상기 와이어로부터 분리될 때까지 상기 에지에 반대인 상기 와이어의 이동에 의하여 전단되는, 마이크로전자 패키지의 제조 방법.

청구항 5

제1항에 있어서,

마이크로전자 소자가 상기 기판의 제 1 면에 탑재되고, 상기 도전성 엘리먼트 중 적어도 일부는 상기 마이크로전자 소자에 전기적으로 접속되는, 마이크로전자 패키지의 제조 방법.

청구항 6

제1항에 있어서,

- c) 단계 (b)를 반복하여 복수 개의 와이어 본드를 복수 개의 도전성 엘리먼트 상에 형성하는 단계를 더 포함하는, 마이크로전자 패키지의 제조 방법.

청구항 7

제6항에 있어서,

유전 캡슐층을 상기 공정중 유닛 상에 형성하는 단계를 더 포함하며,

상기 캡슐층은 상기 제 1 면 및 상기 와이어 본드의 부분을 적어도 부분적으로 커버 하도록 형성됨으로써, 상기 와이어 본드의 비캡슐화된 부분이 상기 캡슐층에 의하여 덮이지 않는, 상기 자유단의 단부면 또는 상기 베이스 및 그것의 단부면 사이에서 연장하는 에지면 중 적어도 하나의 부분에 의하여 정의되게 하는, 마이크로전자 패키지의 제조 방법.

청구항 8

제1항에 있어서,

상기 모세관의 페이스를 넘어 연장하는 상기 와이어의 잔여 부분은 후속 와이어 본드의 적어도 베이스를 형성하기에 충분한 길이인, 마이크로전자 패키지의 제조 방법.

청구항 9

제1항에 있어서,

상기 구조는 상기 개구들 중 하나의 축의 방향에서 두께를 정의하고, 상기 개구들 중 적어도 일부는 상기 구조의 두께에 걸쳐 일관적인 직경인, 마이크로전자 패키지의 제조 방법.

청구항 10

제1항에 있어서,

상기 구조는 상기 개구들 중 하나의 축의 방향에서 두께를 정의하고, 상기 개구들 중 적어도 일부는 상기 기판 위에 제 1 높이에 포지셔닝되는 상기 구조의 표면의 에지에 인접한 더 작은 직경으로부터 상기 에지 및 기판 사이의 위치에서의 더 큰 직경으로 테이퍼링되는, 마이크로전자 패키지의 제조 방법.

청구항 11

제1항에 있어서,

상기 구조는 에지 부재 및 중앙부를 포함하고,

상기 에지 부재는 상기 기판의 하나 이상의 에지를 따라 연장하는 상기 기판의 두께의 방향에서 제 1 두께를 가지고, 상기 제 1 두께는 상기 구조의 표면의 에지가 상기 기판 위에 포지셔닝되는 제 1 높이를 정의하고,

상기 중앙부는, 상기 개구를 포함하고 상기 에지 부재에 의해 경계지어지고 상기 기판으로부터 멀어지게 대향하는 외부면을 가지고, 상기 외부면은 제 1 높이에 배치되며, 상기 중앙부는 상기 제 1 두께보다 작은 두께를 가지는, 마이크로전자 패키지의 제조 방법.

청구항 12

마이크로전자 어셈블리를 제조하는 방법으로서,

- 금속 와이어를 기판의 제 1 면에 노출되는 도전성 엘리먼트에 본딩하는 단계;
- 본딩 툴의 모세관을 통하여 금속 와이어의 길이를 연장하는 단계;
- 상기 와이어 본드의 베이스로부터 선결정된 거리에서 상기 와이어 본드의 단부면을 적어도 부분적으로 정의 하도록, 상기 모세관 내의 상기 금속 와이어를, 상기 본딩 툴 내의 금속 와이어의 클램핑된 부분 및 베이스 사이의 위치에서 절단하는 단계; 및
- 상기 와이어 본드의 단면보다 넓은 단면을 갖는 단부면에서의 단부 부분을 형성하는 단계

를 포함하는,

마이크로전자 어셈블리의 제조 방법.

청구항 13

제12항에 있어서,

상기 단부 부분은 실질적으로 라운드된 구조인 것인, 마이크로전자 어셈블리의 제조 방법.

청구항 14

제12항에 있어서,

상기 단부 부분은 볼(ball) 형상인 것인, 마이크로전자 어셈블리의 제조 방법.

청구항 15

제12항에 있어서,

상기 절단하는 단계는, 상기 단부 부분을 형성하는 단계 전에 수행되는, 마이크로전자 어셈블리의 제조 방법.

청구항 16

제12항에 있어서,

상기 기판의 제 1 면에 상재하는 유전 캡슐층을 형성하는 단계를 더 포함하고, 상기 캡슐층은 상기 기판의 제 1 면 및 상기 와이어 본드의 부분을 적어도 부분적으로 커버 하도록 형성됨으로써, 상기 와이어 본드의 비캡슐화된 부분이 상기 단부 부분의 부분에 의하여 정의되게 하는, 마이크로전자 어셈블리의 제조 방법.

청구항 17

마이크로전자 어셈블리로서,

제 1 면 및 상기 제 1 면에 노출되는 도전성 엘리먼트를 갖는 기판; 및

상기 도전성 엘리먼트에 본딩되는 베이스 및 상기 베이스로부터 선결정된 거리에 있는 단부면을 갖는 와이어 본드

를 포함하고,

상기 단부면은 상기 와이어 본드의 단면보다 넓은 단면을 갖는 단부 부분을 포함하는,

마이크로전자 어셈블리.

청구항 18

제17항에 있어서,

상기 단부 부분은 실질적으로 라운드된 구조인 것인, 마이크로전자 어셈블리.

청구항 19

제17항에 있어서,

상기 단부 부분은 볼 형상인 것인, 마이크로전자 어셈블리.

청구항 20

제17항에 있어서,

상기 기판의 제 1 면에 상재하는 유전 캡슐층을 더 포함하고, 상기 캡슐층은 상기 기판의 제 1 면 및 상기 와이어 본드의 부분을 적어도 부분적으로 커버 하도록 형성됨으로써, 상기 와이어 본드의 비캡슐화된 부분이 상기 단부 부분의 부분에 의하여 정의되게 하는, 마이크로전자 어셈블리.

발명의 설명

기술 분야

관련 출원에 대한 상호 참조

[0002] 본 출원은 2013년 1월 29일에 출원된 미국 특허 출원 번호 제 13/752,485 호의 계속 출원인데, 이것은 2013년 2월 12일에 발행된 현재 미국 특허 번호 제 8,372,741 호인 2012년 2월 24일에 출원된 미국 특허출원 번호 제 13/405,125 호의 계속출원이고, 이들의 개시물은 여기에서 원용에 의해 본 명세서에 포함된다.

[0003] 발명의 배경

[0004] 본 발명의 실시예는 여기에서 패키지-온-패키지 어셈블리에서 사용될 수 있는 마이크로전자 패키지를 제조하는 다양한 구조 및 방법에 관련되며, 특히, 패키지-온-패키지 접속의 일부로서 이를 위하여 와이어 본드를 포함하는 그러한 구조에 관련된다.

배경기술

[0005] 반도체 칩과 같은 마이크로전자 디바이스는 통상적으로 많은 입력 및 다른 전자적 컴포넌트로의 출력 연결을 요구한다. 반도체 칩 또는 다른 비견되는 디바이스의 입력 및 출력 콘택은 일반적으로 디바이스의 표면을 실질적으로 덮는 그리드-유사 패턴으로(공통적으로 "영역 어레이"라고 지칭됨) 또는 인접한 디바이스의 전면의 에지와 평행하고 인접하게 연장할 수도 있는 길다란 행으로, 또는 전면의 중앙에 배치된다. 통상적으로, 칩과 같은 디바이스는 인쇄 회로 보드와 같은 기판 상에 물리적으로 탑재되어야 하고, 디바이스의 콘택은 회로 보드의 전도성 피쳐에 전기적으로 접속되어야 한다.

[0006] 반도체 칩은 제조 도중에 그리고 그 칩의 회로 보드 또는 다른 회로 패널과 같은 외부 기판 상에의 실장 도중에 그 칩의 핸들링을 용이하게 하는 패키지 내에 공통적으로 제공된다. 예를 들어, 많은 반도체 칩이 표면 실장을 위하여 적합한 패키지 내에 제공된다. 이러한 일반적 타입의 다수의 패키지가 다양한 애플리케이션에 대하여 제안되어 왔다. 거의 공통적으로, 이러한 패키지는, 유전체 상에 도금되거나 애칭된 금속성 구조로서 형성된 단자를 가지는 "칩 캐리어"라고 공통적으로 불리는 절연 엘리먼트를 포함한다. 이러한 단자는 칩 캐리어 자체를 따라서 연장하는 박막 트레이스와 같은 피쳐에 의하여 그리고 칩의 콘택과 단자 또는 트레이스 사이에서 연장하는 미세 리드 또는 와이어에 의하여 칩 자체의 콘택에 접속된다. 표면 실장 동작에서, 패키지는, 패키지 상의 각각의 단자가 회로 보드 상의 대응하는 콘택 패드와 정렬되도록 회로 보드 상에 배치된다. 솔더 또는 다른 본딩 물질은 단말과 콘택 패드 사이에 제공된다. 패키지는 솔더를 용해시키거나 "리플로우(reflow)" 시키기 위하여 또는 그렇지 않으면 본딩 물질을 활성화시키기 위하여 어셈블리를 가열함으로써 제자리에 영구적으로 본딩될 수 있다.

[0007] 많은 패키지는, 통상적으로 직경에 있어서 약 0.1 mm 및 약 0.8 mm(5 및 30 mils)이며 패키지의 단자에 부착된 솔더 볼의 형태를 가지는 솔더 매쓰(solder mass)를 포함한다. 자신의 하단 표면으로부터 돌출하는 솔더 볼의 어레이를 가지는 패키지는 공통적으로 볼 그리드 어레이 또는 "BGA" 패키지라고 지칭된다. 랜드 그리드 어레이 또는 "LGA" 패키지라고 지칭되는 다른 패키지는 솔더로부터 형성된 박막층 또는 랜드에 의하여 기판에 고정된다. 이러한 타입의 패키지는 매우 콤팩트할 수 있다. 공통적으로 "칩 스케일 패키지"라고 불리는 어떤 패키지는 그 패키지 내에 내장된 디바이스의 면적과 같거나 또는 다소 큰 회로 보드의 면적을 점유한다. 이것이 어셈블리의 전체 사이즈를 감소시킨다는 점 및 기판 상의 다양한 디바이스들 사이에 짧은 상호접속을 사용하도록 허용한다는 점에 있어서 이것은 유리한데, 이것은 차례대로 디바이스들 사이의 신호 전파 시간을 한정하고 따라서 고속에서의 어셈블리의 동작을 용이하게 한다.

[0008] 패키지된 반도체 칩은 흔히 "적층된" 배치구성으로 제공되는데, 여기에서 하나의 패키지는 예를 들어, 회로 보드 상에 제공되고, 다른 패키지는 제 1 패키지 상단에 탑재된다. 이러한 배치구성은 다수 개의 상이한 칩들이 회로 보드 상의 단일 뜻프린트 내에 탑재되도록 허용할 수 있고 더 나아가 패키지들 사이에 짧은 상호접속을 제공함으로써 고속 동작을 가능하게 할 수도 있다. 흔히, 이러한 상호접속 거리는 칩 자체의 두께보다 겨우 조금만 더 크다. 상호접속이 칩 패키지의 스택에서 획득되기 위해서는, 기계적 및 전기적 접속을 위한 구조를 각각의 패키지(최상층 패키지 제외)의 양측 모두에 제공하는 것이 필요하다. 이것은 예를 들어, 콘택 패드 또는 랜드를 칩이 탑재되는 기판의 양측에 제공함으로써 이루어져 왔는데, 패드는 도전성 비아 또는 기타 등등에 의하여 기판을 통해 연결된다. 솔더 볼 등이 하부 기판의 상단 상의 콘택 및 다음 높은 기판의 하단 상의 콘택 사이의 캡을 브리징(bridge)하기 위하여 사용되어 왔다. 솔더 볼은 콘택들을 연결하기 위하여 칩의 높이보다 더 높아야 한다. 적층된 칩 배치구성 및 상호접속 구조의 예들은 미국 특허 출원 번호 제 2010/0232129 호("129 공개 문서")에 제공되는데, 그 개시물은 그 전체로서 본 명세서에서 원용에 의해 통합된다.

[0009] 길쭉한 포스트 또는 핀의 형태인 마이크로콘택 엘리먼트가 마이크로전자 패키지를 회로 보드로 연결하기 위하여 그리고 마이크로전자 패키징 내의 다른 접속들에 대하여 사용될 수도 있다. 몇 가지 실례들에서, 마이크로콘택

은 하나 이상의 금속성 계층을 포함하는 금속 구조를 예칭하여 마이크로콘택을 형성함으로써 형성되어 왔다. 예칭 공정은 마이크로콘택의 사이즈를 제한한다. 종래의 예칭 공정은 통상적으로 본 명세서에서 "종횡비"라고 지칭되는 높이 대 최대 폭의 큰 비율을 가지는 마이크로콘택을 형성할 수 없다. 감지가능한(appreciable) 높이 및 인접한 마이크로콘택들 사이의 매우 작은 피치 또는 스페이싱을 가진 마이크로콘택의 어레이를 형성하는 것은 어렵거나 불가능한 일이었다. 더욱이, 종래의 예칭 공정에 의하여 형성되는 마이크로콘택의 구조는 제한된다.

발명의 내용

해결하려는 과제

[0010] 당업계에서의 위에서 설명된 모든 발전에도 불구하고, 마이크로전자 패키지를 제조하고 테스팅하는 데 있어서 추가적인 개선이 소망될만할 것이다.

과제의 해결 수단

[0011] 발명의 개요

[0012] 마이크로전자 어셈블리는 제 1 및 제 2 대향면을 가지는 기판을 포함한다. 마이크로전자 소자는 제 1 면에 상재할 수 있고 제 1 전기적으로 도전성 엘리먼트는 제 1 면 또는 제 2 면 중 적어도 하나에 노출될 수 있다. 제 1 도전성 엘리먼트 중 일부는 마이크로전자 소자에 전기적으로 접속될 수도 있다. 와이어 본드는 도전성 엘리먼트에 결합되는 베이스 및 기판 베이스로부터 원격인 단부면을 가진다. 각각의 와이어 본드는 베이스 및 단부면 사이에서 연장하는 에지면을 정의할 수 있다. 캡슐층은 제 1 면으로부터 연장하고 와이어 본드들 사이의 공간을 충전함으로써, 와이어 본드가 캡슐층에 의하여 분리될 수 있게 할 수 있다. 와이어의 본드의 비캡슐화된 부분들은 캡슐층에 의하여 덮이지 않는 와이어 본드의 단부면의 적어도 일부에 의하여 정의될 수도 있다.

[0013] 도전성 엘리먼트, 예를 들어, 기판 상의 도전성 패드로부터 상향으로 연장하는 수직 접속으로서 기능하는 와이어 본드를 포함하는 다양한 패키지 구조들이 본 명세서에서 개시된다. 이러한 와이어 본드는 유전체 캡슐의 표면에 상재하는 마이크로전자 패키지로써 패키지 온 패키지 전기적 접속을 제조하는 데에서 사용될 수 있다. 추가적으로, 마이크로전자 패키지 또는 마이크로전자 어셈블리를 제조하기 위한 방법들의 다양한 실시예가 본 명세서에서 개시된다.

[0014] 따라서, 본 발명의 일 양태에 따르는 마이크로전자 패키지를 제조하는 방법은 a) 선결정된 길이를 가지는 금속 와이어 세그먼트를 본딩 툴의 모세관 밖으로 공급하는 단계; b) 상기 본딩 툴을 사용하여 상기 금속 와이어의 일부를 기판의 제 1 면에서 노출된 도전성 엘리먼트에 본딩시키고, 이를 통하여 상기 도전성 엘리먼트 상에 와이어 본드의 베이스를 형성하는 단계; c) 상기 와이어의 일부를 상기 본딩 툴 내에서 클램핑하는 단계; d) 상기 금속 와이어를 클램핑된 부분 및 베이스 부분 사이의 위치에서 절단하여 상기 와이어 본드의 단부면을 적어도 부분적으로 정의하는 단계로서, 상기 와이어 본드의 에지면은 상기 베이스 및 단부면 사이에서 정의되는, 단계; e) 단계 (a) 내지 단계 (d)를 반복하여 복수 개의 와이어 본드를 상기 기판의 복수 개의 도전성 엘리먼트에 형성하는 단계; 및 e) 그러면 상기 기판의 표면에 상재하는(overlying) 유전 캡슐층을 형성하는 단계로서, 상기 캡슐층은 상기 기판의 표면 및 상기 와이어 본드의 부분을 적어도 부분적으로 커버하도록 형성됨으로써, 상기 와이어 본드의 비캡슐화된 부분이 상기 캡슐층에 의하여 덮이지 않는, 그것의 단부면 또는 에지면 중 적어도 하나의 부분에 의하여 정의되게 하는, 단계를 포함할 수 있다.

[0015] 따라서, 본 발명의 양태에 따르면, 선결정된 길이를 가지는 금속 와이어 세그먼트가 본딩 툴의 모세관 외부로 공급될 수 있다. 본딩 툴은 금속 와이어의 일부를 기판의 제 1 면에서 노출된 도전성 엘리먼트로 본딩하기 위하여 사용될 수 있다. 이러한 본딩은 도전성 엘리먼트 상에 와이어 본드의 베이스를 형성할 수 있다. 와이어의 일부는 도전성 엘리먼트와의 본딩을 형성한 이후에 클램핑될 수 있다. 클램핑된 와이어의 일부는 본딩 툴 내에 있을 수 있다. 금속 와이어는 클램핑된 부분 및 베이스 부분 사이의 위치에서 절단될 수 있고, 와이어를 절단하는 것은 와이어 본드의 단부면(end surface)을 적어도 부분적으로 정의할 수도 있다. 와이어 본드의 에지면은 베이스 및 단부면 사이에서 정의될 수 있다. 앞선 것들이 반복되어 기판의 복수 개의 도전성 엘리먼트에 복수 개의 와이어 본드를 형성할 수 있다. 그러면, 기판의 표면에 상재하여 유전 캡슐층이 형성될 수 있다. 캡슐층은 기판의 표면 및 와이어 본드의 일부를 적어도 부분적으로 커버하기 위하여 형성될 수 있다. 와이어의 본드의 비캡슐화된 부분들은 캡슐층에 의하여 덮이지 않는 그것의 단부면 또는 에지면 중 적어도 하나의 일부에 의하여 정의될 수도 있다.

- [0016] 일 예에서, 금속 와이어는 그것을 통해 오직 부분적으로 절단될 수 있다. 본딩 툴은 와이어의 일부가 클램핑된 상태로 유지되는 동안 기판의 표면으로부터 멀어지게 이동될 수 있다. 이러한 공정에서, 와이어는 절단의 위치에서 부러지도록 될 수 있다. 단부면은 절단 및 부러짐에 의하여 형성될 수 있다.
- [0017] 일 예에서, 절단은 와이어 본드의 에지면에 실질적으로 수직인 방향에서 와이어 세그먼트를 통해서 완전히 이루어질 수 있다. 상기 와이어 본드의 단부면은 절단에 의하여 형성될 수 있다.
- [0018] 일 예에서, 적어도 하나의 마이크로전자 소자는 기판의 제 1 면에 상재할 수 있다. 기판은 제 1 지역 및 제 2 지역을 가질 수 있고, 상기 마이크로전자 소자는 예를 들어 제 1 지역에 상재하는 상태로 상기 제 1 지역 내에 위치될 수 있다. 도전성 엘리먼트는, 예를 들어 그 안에서 제 1 면에 노출된 도전성 엘리먼트로서 제 2 지역 내에 위치될 수 있다. 도전성 엘리먼트는 적어도 하나의 마이크로전자 소자에 전기적으로 접속될 수 있다. 유전 캡슐층은 그것의 적어도 제 2 지역에서 상기 기판의 제 1 면에 상재하며 형성될 수 있는데, 하지만 제 1 지역 및 제 2 지역 내에서 제 1 면의 적어도 일부에 상재할 수도 있다.
- [0019] 일 예에서, 페키지는, 상기 와이어 본드 중 제 1 와이어 본드가 제 1 신호 전위를 운반하기 위하여 적응되고 상기 와이어 본드 중 제 2 와이어 본드가 제 1 신호 전위와는 상이한 제 2 신호 전위를 동시에 운반하기 위하여 적응되도록 구성될 수 있다.
- [0020] 일 예에서, 금속 와이어 세그먼트는 상기 본딩 툴 상에 탑재된 레이저를 사용하여 절단될 수 있다. 이러한 예에서, 본딩 툴의 모세관은 상기 와이어 세그먼트가 이를 통하여 공급되는 그것의 페이스를 정의할 수 있다. 상기 레이저는 상기 본딩 툴 상에 탑재되어 절단 빔이 상기 본딩 툴의 페이스 및 상기 와이어 본드의 베이스 사이에 포지셔닝된 와이어 세그먼트의 위치로 디렉팅될 수 있도록 할 수 있다.
- [0021] 일 예에서, 상기 본딩 툴은 상기 와이어 세그먼트가 이를 통하여 공급되는 그것의 페이스를 정의하는 모세관을 포함할 수 있다. 상기 모세관은 그것의 측벽 내에 형성되는 벽을 포함할 수도 있고, 상기 레이저는 본딩 상에 또는 이와 함께 탑재되어 절단 빔이 상기 개구를 통하여 상기 모세관 내에 포지셔닝된 와이어 세그먼트의 위치로 지나갈 수 있게 할 수 있다.
- [0022] 일 예에서, 상기 레이저는: CO₂, Nd:YAG, 또는 Cu 증기 레이저 중 하나일 수 있다.
- [0023] 일 예에서, 상기 금속 와이어는 상기 모세관 내에서 연장하는 절단 에지를 사용하여 절단될 수 있다. 상기 절단 에지는 상기 와이어 세그먼트에 반대인 상기 모세관의 벽을 향하는 방향에서 연장할 수 있다. 일 예에서, 상기 금속 와이어는, 상기 절단 에지를 제 1 절단 에지로서 사용하고, 상기 모세관 내에서 연장하는 제 2 절단 에지와 조합하여 절단될 수 있다. 제 2 절단 에지는 제 1 절단 에지에 반대로 포지셔닝될 수도 있다.
- [0024] 일 예에서, 상기 모세관은 상기 와이어 세그먼트가 이를 통하여 공급되는 페이스를 정의할 수도 있다. 상기 금속 와이어는 제 1 및 제 2 대향 절단 에지를 가지는 절단 기구를 사용하여 절단될 수 있다. 상기 절단 기구는 상기 본딩 툴 상에 또는 이와 함께 탑재되어 상기 와이어가 상기 본딩 툴의 페이스 및 상기 와이어 본드의 베이스 사이에 포지셔닝된 위치에서 절단될 수 있도록 할 수 있다.
- [0025] 이 방법의 하나의 예는 스텐실을 기판 상에 포지셔닝하는 단계를 포함할 수도 있다. 상기 스텐실은 그 안에 상기 도전성 엘리먼트의 적어도 일부에 상재하고 노출시키는 복수 개의 개구를 가질 수 있다. 상기 개구는 상기 기판 상의 제 1 높이에 포지셔닝된 개별 에지들을 정의할 수 있다. 상기 와이어 세그먼트는 상기 스텐실 개구의 에지에 대향하는 상기 와이어의 측방향 이동에 의하여 절단될 수 있다.
- [0026] 본 발명의 일 양태에 따르는 마이크로전자 페키지를 제조하는 방법은: 스텐실을 제 1 표면 및 그로부터 원격인 제 2 면을 가지는 기판을 포함하는 공정중 유닛(in-process unit) 상부에 포지셔닝하는 단계를 포함할 수 있다. 특정 실시예에서, 마이크로전자 소자는 기판의 제 1 면에 탑재될 수 있다. 복수 개의 도전성 엘리먼트는 제 1 면에 노출될 수 있다. 일 예에서, 도전성 엘리먼트의 적어도 일부는 마이크로전자 소자에 전기적으로 접속될 수 있다. 상기 스텐실은 그 안에 상기 도전성 엘리먼트의 적어도 일부에 상재하고 노출시키는 복수 개의 개구를 가질 수 있다. 상기 개구는 상기 기판 상의 제 1 높이에 포지셔닝되는 개별 에지들을 정의할 수도 있다.
- [0027] 이러한 양태에 따르면, 이 방법은 금속 와이어를 본딩 툴의 모세관 외부로 공급하여 선결정된 길이가 모세관의 페이스를 넘어 연장하고 금속 와이어 세그먼트를 정의하도록 하는 것을 포함하는 공정에 의하여 와이어 본드를 형성하는 단계를 포함할 수 있다. 상기 와이어 세그먼트의 부분은 상기 복수 개의 도전성 엘리먼트 중 하나와 결합되어 상기 와이어 본드의 베이스를 형성할 수 있다. 상기 금속 와이어 세그먼트의 적어도 일부는 상기 스텐실 개구의 에지에 대향하는 상기 와이어의 측방향 이동에 의하여 그것에 연결된 와이어의 다른 부분으로

부터 전단되어 상기 와이어 본드를 상기 와이어의 잔여 부분으로부터 분리할 수 있다. 금속 와이어의 전단은 와이어 본드의 단부면을 정의할 수 있고, 와이어 본드는 베이스 및 단부면 사이에서 연장하는 에지면을 가진다. 위에서 설명된 바와 같은 금속 와이어 외부로의 공급, 본딩, 및 그것의 전단은 스텐실의 하나 이상의 개구를 사용하여 복수 회 반복되어 복수 개의 와이어 본드를 복수 개의 도전성 엘리먼트 상에 형성할 수 있다.

[0028] 이러한 방법의 일 예에서, 유전 캡슐층은 상기 공정중 유닛 상에 형성될 수 있는데, 상기 캡슐층은 상기 제 1 면 및 상기 와이어 본드의 부분을 적어도 부분적으로 커버 하도록 형성된다. 상기 와이어 본드의 비캡슐화된 부분은 상기 캡슐층에 의하여 덮이지 않는, 그것의 단부면 또는 에지면 중 적어도 하나의 부분에 의하여 정의될 수 있다.

[0029] 이러한 방법의 일 예에서, 모세관의 페이스를 넘어 연장하고 금속 와이어의 전단 이후에 남아 있는 금속 와이어의 일부는 적어도 후속 와이어 본드의 베이스를 형성하기에 충분한 길이일 수 있다.

[0030] 이 방법의 일 예에서, 스텐실은 홀들 중 하나의 연장하는 축의 방향에서, 예를 들어, 기판의 표면으로부터 멀어지는 방향에서 두께를 정의할 수 있다. 홀들 중 몇몇 또는 모두는 스텐실의 두께에 걸쳐 일관적이거나 일정한 직경을 가질 수 있다.

[0031] 이 방법의 일 예에서, 스텐실은 홀들 또는 개구 중 하나의 축의 방향에서, 예를 들어, 기판의 표면으로부터 멀어지는 방향에서 두께를 정의할 수 있다. 스텐실 내의 홀 또는 개구 중 일부 또는 전부는 상기 개구 내의 노출된 에지에서의 제 1 너비 또는 더 작은 직경으로부터 상기 홀 또는 개구 내의 그리고 상기 기판에 더 가까운 사이의 위치에서의 제 2의 더 큰 너비 또는 더 큰 직경으로 테이퍼링될 수 있다.

[0032] 일 예에서, 상기 스텐실은 상기 기판의 하나 이상의 에지를 따라 연장하는 상기 기판의 두께의 방향에서 제 1 두께를 가지는 에지 부재를 포함할 수도 있다. 제 1 두께는 제 1 높이를 정의할 수 있다. 중앙부는 홀 또는 개구를 포함할 수도 있고 에지 부재에 의하여 경계지어질 수 있다. 중앙부는 기판으로부터 멀어지게 대향하는 외부면을 가질 수 있다. 외부면은 제 1 높이에 배치될 수 있다. 중앙부는 제 1 두께보다 더 적은 두께를 가질 수 있다.

발명의 효과

[0033] 패키지-온-패키지 어셈블리에서 사용될 수 있는 마이크로전자 패키지를 제조하는 다양한 구조 및 방법에서, 특히, 패키지-온-패키지 접속의 일부로서 이를 위하여 와이어 본드를 포함하는 그러한 구조를 제공한다.

도면의 간단한 설명

[0034] 도 1 은 본 발명의 일 실시예에 따른 마이크로전자 패키지를 도시한다;

도 2 는 도 1 의 마이크로전자 패키지의 상단 정면도(top elevation view)를 도시한다;

도 3 은 본 발명의 다른 실시예에 따른 마이크로전자 패키지를 도시한다;

도 4 는 본 발명의 다른 실시예에 따른 마이크로전자 패키지를 도시한다;

도 5 는 본 발명의 다른 실시예에 따른 마이크로전자 패키지를 도시한다;

도 6 은 본 발명의 일 실시예에 따른 마이크로전자 패키지를 포함하는 적층된 마이크로전자 어셈블리를 도시한다;

도 7 은 본 발명의 다른 실시예에 따른 마이크로전자 패키지를 도시한다;

도 8a 내지 도 8e 는 본 발명의 다양한 실시예에 따른 마이크로전자 패키지의 일부의 상세도를 도시한다;

도 9 는 본 발명의 다른 실시예에 따른 마이크로전자 패키지의 일부의 상세도를 도시한다;

도 10a 내지 도 10d 는 본 발명의 다양한 실시예에 따른 마이크로전자 패키지의 일부의 상세도를 도시한다;

도 11 내지 도 14 는 본 발명의 일 실시예에 따른 그것의 제작의 다양한 단계 도중의 마이크로전자 패키지를 도시한다;

도 15 는 본 발명의 다른 실시예에 따른 제작 단계 도중의 마이크로전자 패키지를 도시한다;

도 16a 내지 도 16c 는 본 발명의 일 실시예에 따른 그것의 제작의 다양한 단계 도중의 마이크로전자 패키지의

일부의 상세도를 도시한다;

도 17a 내지 도 17c 는 본 발명의 다른 실시예에 따른 그것의 제작의 다양한 단계 도중의 마이크로전자 패키지의 일부의 상세도를 도시한다;

도 18 은 본 발명의 다른 실시예에 따른 마이크로전자 패키지의 상단 정면도를 도시한다;

도 19 는 본 발명의 일 실시예에 따른 마이크로전자 패키지의 일부의 상단 정면도를 도시한다;

도 20 은 본 발명의 또 다른 실시예에 따른 마이크로전자 패키지의 상면도를 도시한다;

도 21 은 도 20 의 마이크로전자 패키지의 정면도(front elevation view)를 도시한다;

도 22 는 본 발명의 또 다른 실시예에 따른 마이크로전자 패키지의 정면도를 도시한다;

도 23 은 본 발명의 다른 실시예에 따른 시스템을 도시한다;

도 24 는 본 발명의 또 다른 실시예에 따른 마이크로전자 패키지의 정면도를 도시한다;

도 25 는 본 발명의 또 다른 실시예에 따른 마이크로전자 패키지의 정면도를 도시한다;

도 26 은 도 25 의 실시예의 변형에 따른 마이크로전자 패키지의 상면도를 도시한다;

도 27 은 본 발명의 또 다른 실시예에 따른 마이크로전자 패키지의 정면도를 도시한다;

도 28 은 도 27 의 실시예의 변형에 따른 마이크로전자 패키지의 상면도를 도시한다;

도 29 는 다른 실시예에 따른 마이크로전자 패키지의 단면도이다;

도 30 은 다른 실시예에 따른 마이크로전자 패키지의 단면도를 도시한다;

도 31a 내지 도 31c 는 다른 실시예에 따른 마이크로전자 패키지의 실시예의 예를 도시하는 단면도이다;

도 32a 및 도 32b 는 본 개시물의 다른 실시예에 따르는 방법의 다양한 스테이지에서 다양한 와이어 본드 비아를 형성하는 데에 사용될 수 있는 머신의 일부를 도시한다;

도 33 은 본 개시물의 다른 실시예에 따르는 방법에서 상응하는 다양한 와이어 본드 비아를 형성하는 데에 사용될 수 있는 머신의 일부를 도시한다; 그리고

도 34a 내지 도 34c 는 본 개시물의 일 실시예에 따른 와이어 본드를 제조하기 위한 방법에서 사용될 수 있는 기구의 다양한 형태를 도시한다.

발명을 실시하기 위한 구체적인 내용

[0035] 이제 유사한 참조 번호들이 유사한 피쳐를 표시하기 위하여 사용되는 도면으로 돌아가면, 도 1에서 본 발명의 일 실시예에 따르는 마이크로전자 어셈블리(10)가 도시된다. 도 1의 실시예는 컴퓨터 또는 다른 전자 애플리케이션에서 사용되는 반도체 칩 어셈블리와 같은 패키지된 마이크로전자 소자의 형태인 마이크로전자 어셈블리이다.

[0036] 도 1의 마이크로전자 어셈블리(10)는 제 1 면(14) 및 제 2 면(16)을 가지는 기판(12)을 포함한다. 기판(12)은 통상적으로 실질적으로 평평한 유전체 엘리먼트의 형태이다. 유전체 엘리먼트는 시트-유사 모양일 수도 있고 얇을 수도 있다. 특정 실시예에서, 유전체 엘리먼트는 한정하는 것이 아니라: 폴리이미드, 폴리테트라 플루오로에틸렌("PTFE"), 에폭시, 에폭시-유리, FR-4, BT 수지, 열가소성, 또는 열경화성 플라스틱 재료와 같은 유기 유전체 재료 또는 합성물 유전체 재료의 하나 이상의 층을 포함할 수 있다. 제 1 면(14) 및 제 2 면(16)은 바람직하게는 서로 실질적으로 평행이고 기판(12)의 두께를 정의하는 표면(14, 16)에 수직인 소정 거리에서 이격된다. 기판(12)의 두께는 바람직하게는 본 출원에 대한 일반적으로 수락 가능한 두께의 범위 내에 속한다. 일 실시예에서, 제 1 면(14) 및 제 2 면(16) 간의 거리는 약 25 내지 500 μm 사이이다. 이러한 논의를 하기 위하여, 제 1 면(14)은 제 2 면(16)에 반대이거나 이로부터 원격으로 포지셔닝되는 것으로 설명될 수도 있다. 이러한 설명 및 본 명세서에서 사용되는 엘리먼트의 상대적인 포지션의, 이러한 엘리먼트의 수직 또는 수평 포지션을 지칭하는 임의의 다른 설명은 도면 내의 엘리먼트들의 포지션과 대응하도록 오직 예시를 위한 목적으로 이루어지는 것이며, 한정하는 것이 아니다.

[0037] 바람직한 실시예에서, 기판(12)은 제 1 지역(18) 및 제 2 지역(20)으로 분할되는 것으로 간주된다. 제 1 지역

(18)은 제 2 지역(20) 내에 있으며 기판(12)의 중앙부를 포함하고 그로부터 외부로 연장한다. 제 2 지역(20)은 제 1 지역(18)을 실질적으로 둘러싸고 및 그로부터 기판(12)의 외부 에지까지 외부로 연장한다. 이러한 실시예에서, 기판 자체의 특정한 특징은 물리적으로 두 개의 지역을 분할하지 않는다; 그러나, 지역들은 거기에 적용되거나 그 안에 포함되는 쳐치 또는 피쳐에 대한 본 명세서에서의 논의의 목적을 위하여 디마킹된다(demarked).

[0038] 마이크로전자 소자(22)는 제 1 지역(18) 내에서 기판(12)의 제 1 면(14)에 탑재될 수 있다. 마이크로전자 소자(22)는 반도체 칩 또는 다른 비전되는 디바이스일 수 있다. 도 1 의 실시예에서, 마이크로전자 소자(22)는 통상적 또는 "페이스-업" 방식이라고 알려진 방식으로 제 1 면(14)에 탑재된다. 이러한 실시예에서, 와이어 리드(24)가 마이크로전자 소자(22)를 제 1 면(14)에서 노출되는 복수 개의 도전성 엘리먼트(28) 중 일부로 전기적으로 접속시키기 위하여 사용될 수 있다. 와이어 리드(24)는 또한 트레이스(미도시) 또는 차례대로, 도전성 엘리먼트(28)에 접속되는 기판(12)의 다른 도전성 피쳐에 결합될 수 있다.

[0039] 도전성 엘리먼트(28)는 기판(12)의 제 1 면(14)에 노출되는 개별적인 "콘택" 또는 패드(30)를 포함한다. 본 설명에서 사용될 때, 전도성 엘리먼트가 유전체 구조를 가지는 다른 엘리먼트의 표면에서 "노출된다"고 설명되는 경우, 이것은 전도성 구조가 유전체 구조의 표면에 수직인 방향에서 유전체 구조의 외부로부터 유전체 구조의 표면까지 이동하는 이론적 포인트과의 접촉을 위하여 이용가능하다는 것을 표시한다. 따라서, 유전체 구조의 면에 노출된 단자 또는 다른 도전성 구조는 이러한 면으로부터 돌출될 수도 있고; 이러한 면과 같은 높이일 수도 있으며; 또는 이러한 면에 상대적으로 리세싱되고 그 유전체 내의 흘 또는 오목부를 통하여 노출될 수도 있다. 도전성 엘리먼트(28)는 그 안에서 패드(30)가 기판(12)의 제 1 면(14)에서 노출되는 평평한, 얇은 엘리먼트일 수 있다. 일 실시예에서, 도전성 엘리먼트(28)는 실질적으로 원형일 수 있고 서로 또는 트레이스(미도시)에 의하여 마이크로전자 소자(22)에 상호접속될 수 있다. 도전성 엘리먼트(28)는 적어도 기판(12)의 제 2 지역(20) 내에 형성될 수 있다. 추가적으로, 특정 실시예들에서, 도전성 엘리먼트(28)도 역시 제 1 지역(18) 내에 형성될 수 있다. 이러한 배치구성은 마이크로전자 소자(122)(도 3)를 "플립-칩" 구성이라고 알려진 방식으로 기판(112)에 탑재시킬 때 특히 유용한데, 여기에서 마이크로전자 소자(122) 상의 콘택은 마이크로전자 소자(122) 아래에 포지셔닝되는 솔더 범프(126) 등에 의하여 제 1 지역(118) 내의 도전성 엘리먼트(128)에 연결될 수 있다. 도 22 에 도시된 바와 같은 다른 구성에서, 마이크로전자 소자(622)는 페이스-다운되어 기판(612) 상에 탑재되고 기판(612)의 표면(616)과 같은 외부로 대향하는 표면 상에서 연장하는 와이어 리드(624)에 의하여 칩 상의 도전성 피쳐에 전기적으로 접속된다. 도시된 실시예에서, 와이어 리드(625)는 기판(612) 내의 개구(625)를 통하여 지나가며 오버몰드(699)에 의하여 캡슐화될 수 있다.

[0040] 실시예에서, 도전성 엘리먼트(28)는 구리, 금, 니켈, 또는 구리, 금, 니켈 또는 이들의 조합 중 하나 이상을 포함하는 다양한 합금을 포함하는, 이러한 애플리케이션에 대하여 수락가능한 다른 재료와 같은 고체 금속 재료로 형성된다.

[0041] 도전성 엘리먼트(28)의 적어도 일부는 기판(12)의 제 2 면(16)에서 노출되는 도전성 패드와 같은 대응하는 제 2 도전성 엘리먼트(40)에 상호접속될 수 있다. 이러한 상호접속은, 도전성 엘리먼트(28 및 40)와 동일한 재료일 수 있는 도전성 금속으로써 라이닝되거나 충진될 수 있는 기판(12) 내에 형성된 비아(41)를 사용하여 완료될 수 있다. 선택적으로, 도전성 엘리먼트(40)는 기판(12) 상에 트레이스에 의하여 더 상호접속될 수 있다.

[0042] 마이크로전자 어셈블리(10)는 도전성 엘리먼트(28)의 적어도 일부에, 예컨대 그것의 패드(30) 상에 결합되는 복수 개의 와이어 본드(32)를 더 포함한다. 와이어 본드(32)는 그것의 베이스(34)에서 도전성 소자(28)로 조인되며, 개별적인 베이스(34)로부터 그리고 기판(12)으로부터 떨어져 있는 자유단(36)으로 연장할 수 있다. 와이어 본드(32)의 단부(36)는, 이들이 차례대로 마이크로전자 소자(22)에 접속되는, 마이크로전자 소자(22), 또는 마이크로전자 어셈블리(10) 내의 임의의 다른 도전성 피쳐에 전기적으로 접속되거나 또는 그렇지 않으면 결합되지 않는다는 점에서 자유롭다고 특징지어진다. 다르게 말하면, 자유단(36)은 직접적으로 또는 간접적으로 솔더 볼 또는 본 명세서에서 논의되는 다른 피쳐를 통하는 것처럼 어셈블리(10) 외부의 도전성 피쳐로의 전자적 접속을 위하여 가용이다. 단부(36)가, 예를 들어 봉합재층(42)에 의하여 선결정된 포지션에서 유지되거나 또는 그렇지 않으면 다른 도전성 피쳐에 조인되거나 전기적으로 접속될 수 있다는 사실은, 임의의 이러한 피쳐가 마이크로전자 소자(22)에 전기적으로 접속되지 않는 한, 본 명세서에서 설명된 바와 같이 "자유"가 아니라는 것을 의미하지 않는다. 반대로, 베이스(34)는 본 명세서에서 설명된 바와 같이 이것이 직접적으로 또는 간접적으로 마이크로전자 소자(22)에 전기적으로 접속되기 때문에 자유가 아니다. 도 1 에 도시된 바와 같이, 베이스(34)는 형상에 있어서 실질적으로 라운드될 수 있으며, 베이스(34) 및 단부(36) 사이에서 정의된 와이어 본드(32)의 에지면(37)으로부터 외부로 연장한다. 베이스(34)의 특정 사이즈 및 형상은 와이어 본드(32)를 형성하기 위하여 사용되는 재료의 타입, 와이어 본드(32) 및 도전성 엘리먼트(28) 사이의 접속의 원하는 강도, 또는 와이어 본드(32)

2)를 형성하기 위한 특정 공정에 따라서 변동할 수 있다. 와이어 본드(28)를 제조하기 위한 예시적인 방법은 오트렘바(Otremba)에게 허여된 미국 특허 번호 제 7,391,121 호에서 그리고 미국 특허 출원 공개 번호 제 2005/0095835 호(와이어 본딩의 형태인 것으로 간주될 수 있는 쇄기-본딩 프로시저를 기술함)에서 설명되는데, 이들의 개시물은 모두 그들의 전부가 원용에 의하여 본 명세서에 포함된다. 와이어 본드(32)가 기판(12)의 제 2 면(16)에서 연장되고 그로부터 멀어지게 연장하는 도전성 엘리먼트(40)에 추가적으로 또는 대안적으로는 결합된다.

[0043]

와이어 본드(32)는 구리, 금, 니켈, 솔더, 알루미늄 또는 기타 등등과 같은 도전성 물질로 제작될 수 있다. 추가적으로, 와이어 본드(32)는 구리 또는 알루미늄과 같은 도전성 물질의 코어로부터와 같은 물질의, 예를 들어 코어 상에 적용된 코팅과의 조합으로부터 제조될 수 있다. 코팅은 제 2 도전성 물질, 예컨대 알루미늄, 니켈 또는 기타 등등의 것일 수 있다. 대안적으로는, 코팅은 절연 재킷과 같은 절연 물질의 것일 수 있다. 일 실시 예에서, 와이어 본드(32)를 형성하기 위하여 사용된 와이어는, 즉 와이어의 길이에 대해 횡단하는 방향에서 약 15 μm 및 150 μm 사이의 두께를 가질 수 있다. 쇄기 본딩이 사용되는 것들을 포함하는 다른 실시예들에서, 와이어 본드(32)는 약 500 μm 까지의 두께를 가질 수 있다. 일반적으로, 와이어 본드는 당업계에 공지된 전문화된 장비를 사용하여 도전성 엘리먼트(28), 패드, 트레이스 또는 기타 등등과 같은 도전성 엘리먼트 상에 형성된다. 와이어 세그먼트의 선행단(leading end)은 가열되고 와이어 세그먼트가 결합하는 수납면(receiving surface)에 대해 눌려지고, 통상적으로 도전성 소자(28)의 표면에 결합되는 볼 또는 볼-유사 베이스(34)를 형성한다. 와이어 본드를 형성하기 위한 와이어 세그먼트의 원하는 길이는 본딩 툴 외부로 견인되고, 그러면 이것은 와이어 본드를 원하는 길이에서 절단할 수 있다. 예를 들어 알루미늄의 와이어 본드를 형성하기 위하여 사용될 수 있는 쇄기 본딩은 와이어의 가열된 일부가 수납면을 거쳐 드래깅되어 그 표면에 일반적으로 평행하게 놓인 쇄기를 형성하는 공정이다. 그러면 쇄기-본딩된 와이어 본드는 필요할 경우 상향으로 휘어지고 절단 이전에 원하는 길이 또는 포지션으로 연장될 수 있다. 특정 실시예에서, 와이어 본드를 형성하기 위하여 사용되는 와이어는 단면에 있어서 원통형일 수 있다. 그렇지 않으면, 와이어 본드 또는 쇄기-본딩된 와이어 본드를 형성하기 위하여 툴로부터 공급되는 와이어는 예를 들어 사각형 또는 사다리꼴의 다각형 단면을 가질 수도 있다.

[0044]

와이어 본드(32)의 자유단(36)은 단부면(38)을 가진다. 단부면(38)은 복수 개의 와이어 본드(32)의 개별적인 단부면(38)에 의하여 형성된 어레이 내의 콘택의 적어도 부분을 형성할 수 있다. 도 2 는 단부면(38)에 의하여 형성되는 콘택의 이러한 어레이에 대한 예시적인 패턴을 보여준다. 이러한 어레이는 영역 어레이 구조로 형성될 수 있는데, 이것의 변형이 본 명세서에서 설명되는 구조를 사용하여 구현될 수 있다. 이러한 어레이는 마이크로전자 어셈블리(10)를 다른 마이크로전자 구조로, 예컨대 인쇄 회로 보드("PCB")로, 또는 다른 패키지된 마이크로전자 소자로 전기적으로 및 기계적으로 접속하기 위하여 사용될 수 있으며, 이것의 예가 도 6 에 도시된다. 이러한 적층된 배치구성에서, 와이어 본드(32) 및 도전성 엘리먼트(28 및 40)는 이를 통하여 다중 전자 신호를 운반할 수 있으며, 각각은 상이한 신호 포텐셜을 가짐으로써 상이한 신호들이 단일 적층 내에서 상이한 마이크로전자 소자에 의하여 처리되도록 한다. 솔더 매쓰(52)는 이러한 스택 내의 마이크로전자 어셈블리를, 예컨대 단부면(38)을 도전성 엘리먼트(40)로 전자적으로 및 기계적으로 부착시킴으로써 상호접속하기 위하여 사용될 수 있다.

[0045]

마이크로전자 어셈블리(10)는 유전체 재료로 형성된 캡슐층(42)을 더 포함한다. 도 1 의 실시예에서, 캡슐층(42)은 그렇지 않으면 마이크로전자 소자(22), 또는 도전성 엘리먼트(28)에 의하여 커버되거나 점유되지 않는 기판(12)의 제 1 면(14)의 부분 상에 형성된다. 이와 유사하게, 캡슐층(42)은 그것의 패드(30)를 포함하며 그렇지 않으면 와이어 본드(32)에 의하여 덮이지 않는 도전성 엘리먼트(28)의 부분 상에 형성된다. 또한 캡슐층(42)은 마이크로전자 소자(22), 베이스(34) 및 그것의 에지면(37)의 적어도 일부를 포함하는 와이어 본드(32)를 실질적으로 커버할 수 있다. 와이어 본드(32)의 부분은 캡슐층(42)에 의하여 상태로 유지될 수 있으며, 이것은 미봉합된 것으로도 지칭될 수 있고, 이를 통하여 와이어 본드가 캡슐층(42)의 외부에 위치된 피쳐 또는 소자로의 전기적 접속을 위하여 가용하게 한다. 일 실시예에서, 와이어 본드(32)의 단부면(38)은 캡슐층(42)의 주면(44) 내에서 캡슐층(42)에 의하여 상태를 유지한다. 에지면(37)이 캡슐층(42)에 의하여 상태를 유지하도록 하는 것에 추가적으로 또는 이에 대한 대안으로서, 에지면(38)의 부분이 캡슐층(42)에 의하여 다른 실시예가 가능하다. 다르게 말하면, 캡슐층(42)은 마이크로전자 어셈블리(10)의 전부를, 와이어 본드(36)의 부분, 예컨대 단부면(38), 에지면(37), 또는 이들의 조합을 제외하고 제 1 면(14)으로부터 그 위로 커버할 수 있다. 도면에 도시된 실시예에서, 캡슐층(42)의 주면(major surface; 44)과 같은 표면은 마이크로전자 소자(22)를 커버하기에 충분히 큰 거리에서 기판(12)의 제 1 면(14)으로부터 이격될 수 있다. 이에 상응하여, 와이어 본드(32)의 단부(38)가 표면(44)과 같은 높이인(flush) 마이크로전자 어셈블리(10)의 실시예는 마이크로전자 소자(22) 보다 더 큰 와이어 본드(32) 및 플립 칩 접속을 위한 임의의 하재(下在) 솔더 범프를 포함할 것이다. 그러나, 캡슐

층(42)의 다른 구성이 가능하다. 예를 들어, 캡슐층은 변동하는 높이를 가진 다중 표면을 가질 수 있다. 이러한 구성에서, 그 안에 단부(38)가 포지셔닝되는 표면(44)은 그 아래에 마이크로전자 소자(22)가 위치되는 상향으로 대향하는 표면보다 더 높거나 더 낮을 수 있다.

[0046] 캡슐층(42)은 마이크로전자 어셈블리(10) 내의 다른 엘리먼트, 특히 와이어 본드(32)를 보호하는 역할을 한다. 이것이 그것의 테스트에 의하여 또는 다른 마이크로전자 구조로의 어셈블리의 운송 도중에 손상입을 가능성이 더 적은 더 강건한 구조를 허용한다. 캡슐층(42)은 미국 특허 출원 번호 제 2010/0232129 호에서 설명되는 바와 같은 절연 성질이 있는 유전체 재료로 형성될 수 있는데, 이것은 그 전체로서 원용에 의하여 본 명세서에 통합된다.

[0047] 도 3은 그것의 개별적인 베이스(34) 바로 위에 포지셔닝되지 않는 단부(136)가 있는 와이어 본드(132)를 가지는 마이크로전자 어셈블리(110)의 일 실시예를 도시한다. 즉, 기판(112)의 제 1 면(114)이 평면을 실질적으로 정의하기 위하여 두 개의 측방향에서 연장하고 있는 것으로 간주하면, 단부(136) 또는 와이어 본드(132)의 적어도 하나는 이러한 측방향의 적어도 하나에서 베이스(34)의 대응하는 측방향 포지션으로부터 변위된다. 도 3에 도시된 바와 같이, 와이어 본드(132)는 도 1의 실시예에서와 같이 그것의 수평 축을 따라 실질적으로 직선일 수 있는데, 수평 축은 기판(112)의 제 1 면(114)에 대하여 소정 각도(146)만큼 각을 이룬다(angled). 비록 도 3의 단면도는 제 1 면(114)에 수직인 제 1 평면을 통한 각도(146)만을 도시하지만, 와이어 본드(132)는 제 1 평면에 그리고 제 1 면(114)에 모두 수직인 다른 평면 내의 제 1 면(114)에 대하여 각을 이를 수도 있다. 이러한 각도는 각도(146)와 실질적으로 동일하거나 이것과는 다를 수 있다. 즉 베이스(34)에 상대적인 단부(136)의 변위는 두 개의 측방향에서 이루어질 수 있고, 이러한 방향 각각에서 동일하거나 상이한 거리에 의하여 이루어질 수 있다.

[0048] 일 실시예에서, 와이어 본드(132)의 다양한 것들이 상이한 방향으로 그리고 어셈블리(110)에 걸쳐 상이한 양만큼 변위될 수 있다. 이러한 배치구성을 어셈블리(110)가 기판(12)의 레벨에 비하여 표면(144)의 레벨 상에 상이하게 구성되는 어레이를 가지도록 허용한다. 예를 들어, 어레이는 기판(112)의 제 1 면(114)에 비하여 제 1 면(114) 레벨에서보다 더 작은 전체 영역을 커버하거나 더 작은 피치를 가질 수 있다. 더 나아가, 몇몇 와이어 본드(132)는 마이크로전자 소자(122) 위에 포지셔닝되어 상이한 사이즈의 패키지된 마이크로전자 소자의 적층된 배치구성을 수용하는 단부(136)를 가질 수 있다. 도 19에 도시되는 다른 예에서, 와이어 본드(132)는 하나의 와이어 본드(132A)의 단부면(138A)이 다른 와이어 본드(132B)의 베이스(134B)의 실질적으로 위에 포지셔닝되도록 구성될 수 있는데, 그 와이어 본드(132B)의 단부면(138B)은 다른 곳에서 포지셔닝된다. 이러한 배치구성은 제 2 면(116) 상의 대응하는 콘택 어레이의 포지션에 비하여, 콘택들의 어레이 내의 콘택 단부면(138)의 상대적인 포지션을 변경하는 것으로 지칭될 수 있다. 이러한 어레이 내에서, 콘택 단부면의 상대적인 포지션은 소망되는 바에 따라 마이크로전자 어셈블리의 애플리케이션 또는 다른 요구 사항에 의존하여 변화되거나 변동될 수 있다.

[0049] 도 30에 도시되는 추가적인 예에서, 와이어 본드(132)는 베이스(134)가 그것의 피치를 가지는 제 1 패턴으로 배치되도록 구현될 수 있다. 와이어 본드(132)는, 단부면(138)을 포함하는 그것의 비캡슐화된 부분(139)이 도전성 엘리먼트(128)에 부착된 와이어 본드의 개별 인접 베이스(134) 사이의 최소 피치 보다 더 큰 최소 피치를 가지는 캡슐층(142)의 주면(144)에 있는 포지션에 배치될 수 있도록 구성될 수 있다. 이에 상응하여, 캡슐화 표면(146)에서의 인접한 와이어 본드 사이의 최소 피치는 와이어 본드가 부착되는 기판의 도전성 엘리먼트(128)를 사이의 대응하는 최소 피치 보다 더 클 수 있다.

[0050] 이것을 획득하기 위하여, 와이어 본드는 도 30에 도시된 바와 같이 각지어질 수 있거나, 또는 예를 들어 도 4에서 도시된 바와 같이 만곡될 수 있음으로써, 단부면(138)이 위에서 논의된 바와 같이 베이스(134)로부터 하나 이상의 측방향으로 변위되게 한다. 도 30에 더 도시되는 바와 같이, 도전성 엘리먼트(128) 및 단부면(138)은 개별적인 행 또는 열 내에 배치될 수 있고, 하나의 행 내의 단부면(138)의 측방향 변위는 다른 행에서보다 더 클 수 있다. 이것을 획득하기 위하여, 와이어 본드(132)는 예를 들어, 기판(112)의 표면(116)에 대해 상이한 각도(146A, 146B) 일 수 있다.

[0051] 도 4는 베이스(234)에 대하여 변위된 측방향 포지션에 배치되는 단부(236)가 있는 와이어 본드(232)를 가지는 마이크로전자 서브어셈블리(210)의 다른 실시예를 도시한다. 도 4의 실시예에서, 와이어 본드(132)는 그 안에 만곡된 부분(248)을 포함함으로써 이러한 측방향 이격을 획득한다. 만곡된 부분(248)은 와이어 본드 형성 공정 도중에 추가적 단계에서 형성될 수 있고, 예를 들어, 와이어 부분이 원하는 길이로 견인되고 있는 동안에 발생 할 수 있다. 이러한 단계는 이용가능한 와이어-본딩 장비를 사용하여 수행될 수 있는데, 이것은 단일 머신의

사용을 포함할 수 있다.

[0052] 만곡된 부분(248)은 와이어 본드(232)의 단부(236)의 원하는 포지션을 달성하기 위하여 필요한 바와 같은 다양한 형상을 떨 수 있다. 예를 들어, 만곡된 부분(248)은 다양한 형상의 S-곡선으로서, 예컨대 도 4에 도시되거나 더 부드러운 형태(도 5에 도시되는 것과 같은)를 가지는 것으로서 형성될 수 있다. 추가적으로, 만곡된 부분(248)은 단부(236) 보다 베이스(234)에 더 가까이 포지셔닝될 수 있고, 그 반대로 마찬가지이다. 또한 만곡된 부분(248)은 나선형 또는 루프의 형태일 수 있고, 또는 다중 방향을 가진 또는 상이한 형상 또는 캐릭터의 것인 곡선을 포함하는 화합물일 수 있다.

[0053] 도 5는 베이스(334) 및 단부(336) 사이의 다양한 상대적인 측방향 변위로 유도하는 다양한 형상을 가지는 와이어 본드(332)의 조합을 가지는 마이크로전자 패키지(310)의 다른 예시적인 실시예를 도시한다. 와이어 본드(332A) 중 일부는 단부(336A)가 그들의 개별적인 베이스(334A) 상부에 포지셔닝되며 실질적으로 직선인 반면에, 다른 와이어 본드(332B)는 단부(336B) 및 베이스(334B) 사이의 다소 적은 상대적인 측방향 변위로 유도하는 미세(subtle) 만곡된 부분(348B)을 포함한다. 더 나아가, 몇몇 와이어 본드(332C)는 단부(334B)의 거리보다 더 큰 거리에서 상대적인 베이스(334C)로부터 측방향으로 변위되는 단부(336C)를 초래하는 스위핑(sweeping) 형상을 가지는 만곡된 부분(348C)을 포함한다. 도 5는 또한 기판-레벨 어레이의 동일한 행 내에 포지셔닝된 베이스(334Ci 및 334Cii) 및 대응하는 표면-레벨 어레이의 상이한 행에 포지셔닝된 단부(336Ci 및 336Cii)를 가지는 이러한 와이어 본드(332Ci 및 332Cii)의 예시적인 쌍을 도시한다.

[0054] 그것의 측면(47)상에 캡슐층(342)에 의하여 덮이지 않도록 구성되는 와이어 본드(332D)의 추가적 변동이 도시된다. 도시된 실시예에서 자유단(336D)은 덮여있지 않는데, 하지만 에지면(337D)의 부분은 추가적으로 또는 대안적으로 캡슐층(342)에 의하여 덮이지 않을 수 있다. 이러한 구성은 적합한 피쳐로의 전기적 접속에 의한 마이크로전자 어셈블리(10)의 접지를 위하여 또는 마이크로전자 어셈블리(310)에 측면으로 배치된 다른 피쳐들로의 기계적 또는 전기적 접속을 위하여 사용될 수 있다. 추가적으로, 도 5는 에칭되거나, 몰딩되거나 또는 그렇지 않으면 주면(342)보다 기판(12)에 더 근접하도록 포지셔닝되는 함몰면(345)을 정의하도록 형성되는 캡슐층(342)의 영역을 도시한다. 와이어 본드(332A)와 같은 하나 이상의 와이어 본드는 함몰면(345)을 따르는 영역 내에서는 덮여있지 않을 수 있다. 도 5에 도시되는 예시적인 실시예에서, 단부면(338A) 및 에지면(337A)의 부분은 캡슐층(342)에 의하여 덮이지 않는다. 이러한 구성은, 솔더가 단부면(338)에 조인하는 것에 추가적으로 에지면(337A)을 따라서 위킹하여(wick) 거기에 조인하도록 함으로써, 다른 도전성 소자로의 접속을 예컨대 솔더 볼 또는 기타 등등에 의하여 제공할 수 있다. 단부면이 캡슐층(342)의 임의의 다른 표면에 대하여 함몰면(345) 또는 본 명세서에서 도시된 다른 구성과 실질적으로 동일 높이가 되는 것을 포함하여, 와이어 본드의 일부가 함몰면(345)을 따라 캡슐층(342)에 의하여 덮여있지 않을 수 있게 하는 다른 구성이 가능하다. 이와 유사하게, 와이어 본드의 일부(332D)가 측면(347)을 따라 캡슐층(342)에 의하여 덮여있지 않게 하는 다른 구성은 캡슐층의 주면의 변동에 대하여 본 명세서의 다른 곳에서 논의된 것들과 유사할 수 있다.

[0055] 도 5는 마이크로전자 소자(350)가, 페이스-업으로 마이크로전자 소자(322) 상에 적층되는 예시적인 배치구성에서 두 개의 마이크로전자 소자(322 및 350)를 가지는 마이크로전자 어셈블리(310)를 더 도시한다. 이러한 배치구성에서, 리드(324)는 마이크로전자 소자(322)를 기판(312) 상의 도전성 피쳐에 전기적으로 접속시키도록 사용된다. 다양한 리드가 마이크로전자 소자(350)를 마이크로전자 어셈블리(310)의 다양한 다른 피쳐에 전자적으로 접속시키도록 사용된다. 예를 들어, 리드(380)는 마이크로전자 소자(350)를 기판(312)의 도전성 피쳐에 전기적으로 접속시키고, 리드(382)는 마이크로전자 소자(350)를 마이크로전자 소자(322)로 전기적으로 접속시킨다. 더 나아가, 구조에 있어서 와이어 본드(332)의 다양한 것들과 유사할 수 있는 와이어 본드(384)는 캡슐층(342)의 표면(344) 상에 마이크로전자 소자(350)에 전기적으로 접속된 콘택 표면(386)을 형성하도록 사용된다. 이것은 다른 마이크로전자 어셈블리의 피쳐를 위의 캡슐층(342)으로부터의 마이크로전자 소자(350)로 직접적으로 전기적으로 접속시키도록 사용될 수 있다. 또한 마이크로전자 소자(322)에 접속되는 이러한 리드가, 이러한 마이크로전자 소자가 그 위에 부착되는(affixed) 제 2 마이크로전자 소자(350)가 존재하는 경우를 포함하여 포함될 수 있다. 그것의 표면(344)으로부터 어느 포인트로, 예를 들어 리드(380)를 통하여 연장함으로써 이를 통하여 표면(344) 밖에 위치된 소자에 의하여 거기로의 전기적 접속을 위한 리드(380)로의 액세스를 제공하는 개구(미도시)가 캡슐층(342) 내에 형성될 수 있다. 유사한 개구는 다른 리드 또는 와이어 본드(332) 중 임의의 것 상에, 예컨대 그것의 단부(336C)로부터 멀어지는 포인트에서 와이어 본드(332C) 상에 형성될 수 있다. 이러한 실시예에서, 단부(336C)는 표면(344) 아래에 포지셔닝될 수 있고, 개구는 거기로의 전기적 접속을 위한 액세스만을 제공한다.

[0056] 도 6은 마이크로전자 어셈블리(410 및 488)의 적층된 패키지를 도시한다. 이러한 배치구성에서 솔더 매쓰

(452)는 어셈블리(410)의 단부면(438)을 어셈블리(488)의 도전성 엘리먼트(440)로 전기적으로 그리고 기계적으로 연결한다. 적층된 패키지는 추가적 어셈블리를 포함할 수 있고 궁극적으로 전자 디바이스에서의 사용을 위하여 PCB(490) 등 상의 콘택(492)에 부착될 수 있다. 이러한 적층된 배치구성에서, 와이어 본드(432) 및 도전성 엘리먼트(430)는 이를 통하여 다중 전자 신호를 운반할 수 있으며, 각각은 상이한 신호 포텐셜을 가짐으로써 상이한 신호들이 단일 적층 내에서 상이한 마이크로전자 소자, 예컨대 마이크로전자 소자(422) 또는 마이크로전자 소자(489)에 의하여 처리되도록 한다.

[0057] 도 6 의 예시적인 구성에서, 와이어 본드(432)는 만곡된 부분(448)이 있도록 구성됨으로써, 와이어 본드(432)의 단부(436)의 적어도 일부는 마이크로전자 소자(422)의 주면(424)에 상재하는 영역으로 연장하게 한다. 이러한 영역은 마이크로전자 소자(422)의 외부 주면에 의하여 정의될 수 있으며 그로부터 상향으로 연장한다. 이러한 구성의 일 예는 도 18 에서 기판(412)의 제 1 면(414)을 향해 대향하는 뷰(view)로부터 도시되는데, 여기에서 와이어 본드(432)는 그것의 전면 페이스(425)에서 기판(412)에 플립-칩 본딩된 마이크로전자 소자(422)의 후면 주면에 상재한다. 다른 구성에서(도 5), 마이크로전자 소자(422)는 기판(312)에 페이스-업으로 탑재될 수 있는데, 전면 페이스(325)는 기판(312)으로부터 멀어지게 대향하고 적어도 하나의 와이어 본드(336)는 마이크로전자 소자(322)의 전면 페이스에 상재한다. 일 실시예에서, 이러한 와이어 본드(336)는 마이크로전자 소자(322)와 전기적으로 접속되지 않는다. 기판(312)에 본딩된 와이어 본드(336)는 또한 마이크로전자 소자(350)의 전면 또는 후면 페이스에 상재할 수도 있다. 도 18 에 도시되는 마이크로전자 어셈블리(410)의 실시예는 도전성 엘리먼트(428)가, 그 안에서 도전성 엘리먼트(428)가 마이크로전자 소자(422)를 둘러싸고 감싸는 행 및 열로 배치되는 제 1 어레이를 형성하는 패턴으로 배치되고 개개의 도전성 엘리먼트(428) 사이에 선결정된 피치를 가질 수도 있다. 와이어 본드(432)는 도전성 엘리먼트(428)에 결합됨으로써 그것의 개별적인 베이스(434)가 도전성 엘리먼트(428)에 의하여 외부에 설정되는 바와 같은 제 1 어레이의 패턴을 따르게 한다. 그러나, 와이어 본드(432)는 그것의 개별적인 단부(436)가 제 2 어레이 구성에 따르는 상이한 패턴으로 배치될 수 있게 한다. 도시된 실시예에서 제 2 어레이의 피치는 제 1 어레이의 그것과는 상이하고 몇 가지 경우들에서는 그것보다 더 정밀하다. 그러나, 제 2 어레이의 피치가 제 1 어레이의 그것보다 더 크거나, 또는 도전성 엘리먼트(428)가 선결정된 어레이 내에 포지셔닝되지 않지만 와이어 본드(432)의 단부(436)는 포지셔닝되는 다른 실시예들도 가능하다. 더 나아가, 도전성 엘리먼트(428)는 기판(412) 전체에 걸쳐 포지셔닝된 어레이의 세트 내에 구성될 수 있고, 와이어 본드(432)는 단부(436)가 어레이의 상이한 세트에 또는 단일 어레이에 존재하도록 구성될 수 있다.

[0058] 도 6 은 더 나아가 마이크로전자 소자(422)의 표면을 따라 연장하는 절연층(421)을 도시한다. 절연층(421)은 와이어 본드를 형성하기에 앞서 유전체 또는 다른 전기적 절연 재료로 형성될 수 있다. 절연층(421)은 마이크로전자 소자를 그것 위로 연장하는 와이어 본드(423) 중 임의의 것과 접촉하지 못하게 보호할 수 있다. 특히, 절연층(421)은 와이어 본드들 사이의 전기적 단락 및 와이어 본드 및 마이크로전자 소자(422) 사이의 단락을 회피할 수 있다. 이러한 방식으로, 절연층(421)은 오동작 또는 와이어 본드(432) 및 마이크로전자 소자(422) 사이의 의도하지 않은 전기적 콘택에 기인한 가능한 손상을 회피하는 것을 도울 수 있다.

[0059] 도 6 및 도 18 에 도시되는 와이어 본드 구성은, 예를 들어 마이크로전자 어셈블리(488) 및 마이크로전자 소자(422)의 상대적인 사이즈들이 그렇지 않으면 허용하지 않을 특정 경우에서, 마이크로전자 어셈블리(410)가 마이크로전자 어셈블리(488)와 같은 다른 마이크로전자 어셈블리로 접속하도록 허용할 수 있다. 도 6 의 실시예에서 마이크로전자 어셈블리(488)는 콘택 패드(440) 중 일부가 마이크로전자 소자(422)의 전면 또는 후면 표면(424 또는 426)의 영역보다 더 작은 영역 내에서 어레이 내에 있도록 크기결정된다. 와이어 본드(432) 대신에 실질적으로 수직인 도전성 피쳐, 예컨대 필라를 가지는 마이크로전자 어셈블리에서, 도전성 엘리먼트(428) 및 패드(440) 사이의 직접 접속은 가능하지 않을 것이다. 그러나, 도 6 에 도시된 바와 같이, 적합하게-구성된 만곡된 부분(448)을 가지는 와이어 본드(432)는 적합한 포지션에 단부(436)를 가짐으로써 마이크로전자 어셈블리(410) 및 마이크로전자 어셈블리(488) 사이의 필요한 전자적 접속을 이를 수 있다. 이러한 배치구성은 마이크로전자 어셈블리(410)가 예를 들어 선결정된 패드 어레이를 가지는 DRAM 칩 등인 적층된 패키지를 제조하기 위하여 사용될 수 있는데, 여기에서 마이크로전자 소자(422)는 DRAM 칩을 제어하도록 구성되는 로직 칩이다. 이것은 DRAM 칩의 단일 타입이, DRAM 칩보다 더 큰 것들을 포함하여 변동하는 사이즈의 여러 상이한 로직 칩과 함께 사용되도록 허용할 수 있는데, 이는 와이어 본드(432)가 DRAM 칩과의 원하는 접속을 제조하기 위하여 필요한 모든 곳에 포지셔닝되는 단부(436)를 가질 수 있기 때문이다. 대안적인 실시예에서, 마이크로전자 패키지(410)는 다른 구성에서 인쇄 회로 보드(490) 상에 탑재될 수 있는데, 여기에서 와이어 본드(432)의 비캡슐화된 표면(436)은 회로 보드(490)의 패드(492)로 전기적으로 접속된다. 더 나아가, 이러한 실시예에서, 다른 마이크로전자 패키지, 예컨대 패키지(488)의 수정된 버전은 패드(440)에 결합되는 솔더 볼(452)에 의하여 패키지(410)

상에 탑재될 수 있다.

[0060] 다중 마이크로전자 소자를 가지는 마이크로전자 패키지에 대한 추가적 배치구성이 도 31a 내지 도 31c 에 도시된다. 이러한 배치구성은 아래에서 더욱 논의되는 도 6 의 적층된 패키지 배치구성 내의 예를 들어 도 5 에서 도시되는 와이어 본드 배치구성과 연계하여 사용될 수 있다. 구체적으로 설명하면, 도 31a 는 더 낮은 마이크로전자 소자(1622)가 기판(1612)의 표면(1614) 상의 도전성 엘리먼트(1628)에 플립-칩 본딩되는 배치구성을 도시한다. 제 2 마이크로전자 소자(1650)는 제 1 마이크로전자 소자(1622)의 상단에 페이스-업으로 탑재되고 추가적 도전성 엘리먼트(1628)로 와이어 본드(1688)를 통해 연결된다. 도 31b 는 제 1 마이크로전자 소자(1722) 가 표면(1714) 상에 페이스-업 탑재되고 와이어 본드(1788)를 통하여 도전성 엘리먼트(1728)에 접속되는 배치구성을 도시한다. 제 2 마이크로전자 소자(1750)는 제 1 마이크로전자 소자(1722)의 전면 페이스 상의 대응하는 콘택에 대향하고 거기에 결합되는 제 2 마이크로전자 소자(1750)의 콘택(1726)의 세트를 통하여 제 1 마이크로전자 소자(1722)의 상부에 플립-칩 탑재된다. 제 1 마이크로전자 소자(1722) 상의 이러한 콘택은 이제 제 1 마이크로전자 소자(1722)의 회로 패턴을 통하여 서로 접속될 수 있는데, 이것은 마이크로전자 소자가 전기적으로 접속되는 개별적인 도전성 엘리먼트(1728)에 접속될 수 있다.

[0061] 도 31c 는 제 1(1822) 및 제 2(1850) 마이크로전자 소자가 기판(1812)의 표면(1814) 상에 나란히 탑재되는 배치구성을 도시한다. 마이크로전자 소자(및 추가적 마이크로전자 소자) 중 하나 또는 모두는 본 명세서에서 설명되는 페이스-업 또는 플립-칩 구성에서 탑재될 수 있다. 더 나아가, 이러한 배치구성에서 채용되는 마이크로전자 소자 중 임의의 것은 하나의 또는 양자의 이러한 마이크로전자 소자 상의 또는 기판 상의 또는 이들 모두 위의 회로 패턴을 통하여 서로 접속될 수 있는데, 이것은 마이크로전자 소자가 전기적으로 접속되는 개별적인 도전성 엘리먼트(1828)를 전기적으로 접속시킨다.

[0062] 도 7 은 도 1 에 도시되는 타입이며 캡슐층(42)의 표면(44)을 따라 연장하는 재분포층(redistribution layer; 54)이 있는 마이크로전자 어셈블리(10)를 도시한다. 도 7 에 도시된 바와 같이, 트레이스(58)는 와이어 본드(32)의 단부면(38)에 전기적으로 접속된 내부 콘택 패드(61)로 전기적으로 접속되고 재분포층(54)의 기판(56)을 통하여 기판(56)의 표면(62) 상에 노출된 콘택 패드(60)로 연장한다. 그러면 추가적 마이크로전자 어셈블리는 솔더 매쓰 등에 의하여 콘택 패드(60)에 접속될 수 있다. 재분포층(54)으로의 유사한 구조가 팬-아웃층(fan-out layer)이라고 알려지는 것에서 기판(12)의 제 2 면(16)을 따라 연장할 수 있다. 팬-아웃층은 마이크로전자 어셈블리(10)가 도전성 엘리먼트(40) 어레이가 그렇지 않으면 허용할 것과 상이한 구조의 어레이로 접속되도록 허용할 수 있다.

[0063] 도 8a 내지 도 8e 는 도 1 내지 도 7 의 구조에서 또는 그것에 유사한 구조에서 와이어 본드(32)의 단부(36)에 근접하게 구현될 수 있는 다양한 구조를 도시한다. 도 8a 는 캐비티(64)가 캡슐층(42)의 부분 내에 형성됨으로써, 와이어 본드(32)의 단부(36)가 캐비티(64)에서 캡슐층의 부면(minor surface; 43) 위에 돌출하게 하는 구조를 도시한다. 도시된 실시예에서, 단부면(38)은 캡슐층(42)의 주면(44) 아래에 포지셔닝되고, 캐비티(64)는 단부면(38)을 표면(44)에서 노출시켜 전자적 구조가 거기에 접속하도록 허용하도록 구성된다. 단부면(38)이 실질적으로 표면(44)과 평행하거나(even) 또는 표면(44) 위로 이격되는 다른 실시예도 가능하다. 더 나아가, 캐비티(64)는 그것의 단부(36)에 근접한 와이어 본드(32)의 애지면(37)의 부분이 캐비티(64) 내에서 캡슐층(42)에 의하여 덮이지 않을 수 있게 구성될 수 있다. 이것은 어셈블리(10) 외부로부터의 와이어 본드(32)로의 접속, 예컨대 솔더 접속이 단부면(38) 및 단부(36)에 근접한 애지면(37)의 덮이지 않는 부분 모두로부터 이루어지도록 허용할 수 있다. 이러한 접속은 도 8b 에 도시되고 솔더 매쓰(52)를 사용하여 제 2 기판(94)으로의 더 강건한 접속을 제공할 수 있다. 실시예에서, 캐비티(64)는 약 10 μm 및 50 μm 사이의 표면(44) 아래의 깊이를 가질 수 있고 약 100 μm 및 300 μm 사이의 너비를 가질 수 있다. 도 8b 는 도 8a 의 그것과 유사한 구조를 가지고지만 테이퍼링된 측벽(65)을 가진 캐비티를 도시한다. 더 나아가, 도 8b 는 그것의 기판(98)의 표면에서 노출되는 콘택 패드(96)에서 솔더 매쓰(52)에 의하여 와이어 본드(32)로 전기적으로 및 기계적으로 접속되는 제 2 마이크로전자 어셈블리(94)를 도시한다.

[0064] 캐비티(64)는 캐비티(64)의 원하는 영역 내의 캡슐층(42)의 부분을 제거함으로써 형성될 수 있다. 이것은 레이저 에칭, 습식 에칭, 래핑(lapping) 또는 기타 등등을 포함하는 공지된 공정에 의하여 수행될 수 있다. 대안적으로는, 캡슐층(42)이 사출 성형에 의하여 형성되는 실시예에서, 캐비티(64)는 몰드 내에 대응하는 괴쳐를 포함함으로써 형성될 수 있다. 이러한 공정은 미국 특허 출원 공개 번호 제 2010/0232129 호에서 논의되는데, 이것은 본 명세서에서 그 전체가 원용에 의해 포함된다. 도 8b 에 도시되는 캐비티(64)의 테이퍼링된 형상은 그것의 형성에서 사용되는 특정 에칭 공정의 결과일 수 있다.

[0065]

도 8c 및 도 8e 는 와이어 본드(32) 상에 실질적으로 라운드된 단부 부분(70)을 포함하는 단부 구조를 도시한다. 라운드된 단부 부분(70)은 베이스(34) 및 단부(36) 사이의 와이어 본드의 일부(32)의 부분의 단면 보다 더 넓은 단면을 가지도록 구성된다. 더 나아가 라운드된 단부 부분(70)은 그들 사이의 천이 시에 와이어 본드(32)의 에지면(37)으로부터 외부로 연장하는 에지면(71)을 포함한다. 라운드된 에지 부분(70)을 포함하는 것은 앵커링(anchoring) 피쳐를 제공함으로써 캡슐충(42) 내에 와이어 본드(32)를 단단하게 고정하는 역할을 할 수 있는데, 여기에서 표면(71)의 방향에서의 변화는 캡슐충(42)에게 세 개의 측면 상에서 단부(70)를 둘러쌀 위치를 제공한다. 이것은 와이어 본드(32)가 기판(12) 상의 도전성 엘리먼트(28)로부터 분리되어 결과적으로 고장난 전기적 접속을 초래하는 것을 방지하는 것을 도울 수 있다. 추가적으로, 라운드된 단부 부분(70)은 전자적 접속이 이루어질 수 있는 표면(44) 내에 캡슐충(42)에 의하여 증가된 표면적을 제공할 수 있다. 도 8e 에 도시된 바와 같이, 라운드된 단부 부분(70)은 표면(44) 위로 연장할 수 있다. 대안적으로는, 도 8c 에 도시된 바와 같이, 라운드된 단부 부분(70)은 더 나아가 접지되거나 그렇지 않으면 납작해져서(flattened) 표면(44)과 실질적으로 동일 높이인 표면을 제공할 수 있고, 와이어 본드(32)의 단면 보다 더 큰 면적을 가질 수 있다.

[0066]

라운드된 단부 부분(70)은 국부화된 열을 화염 또는 스팍크의 형태로 와이어 본드(32)를 이루는데 사용되는 와이어의 단부에 인가함으로써 형성될 수 있다. 공지된 와이어 본딩 머신은 이러한 단계를 수행하도록 변경될 수 있는데, 이것은 와이어를 절단한 직후에 수행될 수 있다. 이러한 공정에서, 열은 와이어를 그것의 단부에서 용융시킨다. 액체 금속의 이러한 국부화된 부분은 그것의 표면 장력에 의하여 동글게 되며 금속이 냉각할 때 유지된다.

[0067]

도 8d 는 와이어 본드(32)의 단부(36)가 캡슐충(42)의 주면(44) 위로 이격되는 표면(38)을 포함하는 마이크로전자 어셈블리(10)에 대한 구성을 도시한다. 이러한 구성을 표면(44) 위의 캡슐충(42)에 의하여 에지면(37)의 부분을 따라서 위킹하는(wick), 솔더 매쓰(68)와의 더 강건한 접속을 제공함으로써, 위에서 특히 캐비티(64)에 관련하여 논의되는 것과 유사한 이점을 제공할 수 있다. 실시예에서, 단부면(38)은 약 10 μm 및 50 μm 사이의 거리에서 표면(42) 위로 이격될 수 있다. 추가적으로, 도 8d 의 실시예에서 및 에지면(37)의 부분이 캡슐충(42)의 표면 위에서 캡슐충(42)에 의하여 다른 실시예 중 임의의 것에서, 단부는 그 위에 형성된 보호층을 포함할 수 있다. 이러한 계층은 금, 산화물 코팅 또는 OSP로 제조되는 것을 포함하여 산화 보호층을 포함할 수 있다.

[0068]

도 9 는 와이어 본드(32)의 단부면(38) 상에 형성된 스터드 범프(72)가 있는 마이크로전자 어셈블리(10)의 일 실시예를 도시한다. 스터드 범프(72)는 다른 변경된 와이어 본드를 단부면(44)의 상단에 적용하고 선택적으로 표면(44)의 부분을 따라 연장시킴으로써 마이크로전자 어셈블리(10)를 제조한 이후에 형성될 수 있다. 변경된 와이어 본드는 절단되거나 그렇지 않으면 일정 길이의 와이어를 견인함이 없이 그것의 베이스 근처에서 잘라진다. 특정 금속을 포함하는 스터드 범프(72)는 우선 UBM과 같은 본딩층을 우선 적용함이 없이 단부(38)에 직접적으로 적용될 수도 있고, 따라서 솔더에 의하여 직접적으로 가용성(wettable)이 되지 않은 본드 패드로의 도전성 상호접속을 형성할 방법을 제공한다. 이것은 와이어 본드(32)가 비-가용성 금속으로 제조되는 경우 유용할 수 있다. 일반적으로, 본질적으로 구리, 니켈, 은, 백금 및 금으로 이루어진 스터드 범프가 이러한 방식으로 적용될 수 있다. 도 9 는 추가적 마이크로전자 어셈블리로의 전자적 또는 기계적 접속을 위하여 스터드 범프(72) 상에 형성되는 솔더 매쓰(68)를 도시한다.

[0069]

도 10a 내지 도 10d 는 구부러지거나 또는 만곡된 형상을 포함하는 와이어 본드(32)의 단부(36)에 대한 구성을 도시한다. 각각의 실시예에서, 와이어 본드(32)의 단부(36)는 구부러져서 그것의 부분(74)이 캡슐충(42)의 표면(44)에 실질적으로 평행으로 연장함으로써, 에지면(76)의 적어도 일부가, 예를 들어 주면(44)에 의하여 덮이지 않게 한다. 에지면(37)의 이러한 부분은 표면(44) 외부로 상향으로 연장할 수 있으며 표면(44)과 실질적으로 동일 높이로 연장하도록 접지되거나 그렇지 않으면 납작해질 수 있다. 도 10a 의 실시예는 표면(44)에 평행 하며 표면(44)에 실질적으로 수직인 단부면(38)에서 종결하는 단부(36)의 부분(74)에서 와이어 본드(32)의 갑작스런 구부러짐을 포함한다. 도 10b 는 도 10a 에 도시되는 것 보다 표면(44)에 평행인 단부(36)의 부분(74) 근처의 더 점진적 커브를 가지는 단부(36)를 도시한다. 도 3, 도 4, 또는 도 5 에 도시되는 것들에 따르는 와이어 본드의 일부가 표면(44)에 실질적으로 평행한 이것의 일부 및 표면(44) 내의 위치에서 캡슐충(42)에 의하여 그것의 에지면의 부분을 가지는 단부를 포함하는 것들을 포함하는 다른 구성들이 가능하다. 추가적으로, 도 10b 의 실시예는 그것의 단부 상에 후크형(hooked) 부분(75)을 포함하는데 이것은 단부면(38)을 캡슐충(42) 내의 표면(44) 아래에 포지셔닝한다. 이것은 캡슐충(42) 내에서 분리될 가능성이 더 적은, 단부(36)에 대한 더 강건한 구조를 제공할 수 있다. 도 10c 및 도 10d 는 도 10a 및 도 10b 에 도시되는 것들과 각각 유사하지만 캡슐충(42) 내에 형성된 캐비티(64)에 의하여 표면(44)을 따라 어느 위치에서 캡슐충(42)에 의하여 구조들을

도시한다. 이러한 캐비티는 구조에 있어서 도 8a 및 도 8b에 대하여 위에서 논의된 것들과 유사할 수 있다. 표면(44)에 평행하게 연장하는 그것의 부분(74)을 포함하는 단부(36)의 포함은 길쭉한 에지면(75) 덕분에 그것과의 접속에 대한 증가된 표면적을 제공할 수 있다. 이러한 부분(74)의 길이는 와이어 본드(32)를 형성하기 위하여 사용되는 와이어의 단면의 폭 보다 더 클 수 있다.

[0070] 도 29에 도시되는 추가적인 예에서, 다중 와이어 본드(1432)가 단일 도전성 엘리먼트(1428) 상에 결합될 수 있다. 와이어 본드(1432)의 이러한 그룹은 도전성 엘리먼트(1428)와의 전기적 접속을 위한 캡슐층(1442) 상에서의 추가적 접속 포인트를 만들기 위하여 사용될 수 있다. 공통적으로-결합된 와이어 본드(1432)의 노출된 부분(1439)은 캡슐층(1442)의 표면(1444) 상에서, 예를 들어 도전성 엘리먼트(1428) 자체의 사이즈에 대하여 어느 영역에서, 또는 와이어 본드(1432) 그룹과의 외부 접속을 만들기 위한 본딩 매쓰의 의도된 사이즈를 근사화하는 다른 영역에서 함께 그루핑될 수 있다. 이러한 와이어 본드(1432)는 도시되는 바와 같이 볼-본딩되거나 또는 위에서 설명된 바와 같이 도전성 엘리먼트(1428) 상에 에지 본딩될 수 있다. 와이어 본딩 공정 도중에 금속 와이어를, 예를 들어 레이저 또는 다른 절단 기구로써 자르기 위한, 본 명세서에서 설명되는 다양한 기법들은 다중 와이어 본드를 기판 상의 도전성 엘리먼트로 형성할 때에 채용될 수 있다.

[0071] 도 11 내지 도 15는 그것의 제작 방법의 다양한 단계에서 마이크로전자 어셈블리(10)를 도시한다. 도 11은 마이크로전자 소자(22)가 제 1 면(14) 상에서 그리고 그것의 제 1 지역(18) 안에서 기판(12)에 전기적으로 및 기계적으로 연결된 바 있는 단계에서의 마이크로전자 어셈블리(10')를 도시한다. 마이크로전자 소자(22)는 플립-칩 배치구성으로, 예컨대 기판의 마주보는 표면(14) 상의 대응하는 콘택트를 대향하고 이에 결합되는 마이크로전자 소자(22)에 콘택트를 통하여 기판(12) 상에 탑재되는 것으로 도 11에 도시된다. 예를 들어, 마이크로전자 소자 및 기판 간의 콘택트 사이의 조인트는 매쓰(26), 예를 들어, 도전성 페이스트, 도전성 매트릭스 재료, 솔더 매쓰와 같은 전도성 재료를 통하여 이루어질 수 있고, 콘택트들은 다른 것들 중에서 패드, 포스트, 예를 들어, 마이크로필러, 스타드 범프, 등과 같은 임의의 적합한 구성일 수 있다. "플립-칩 본딩"은 본 명세서에서 마이크로전자 소자 및 기판 사이의 대응하는 콘택트 사이의 또는 마이크로전자 소자 및 다른 마이크로전자 소자 사이의 페이스-투-페이스 전기적 본딩의 이러한 배치구성을 의미하는 것으로 사용된다.

[0072] 대안적으로는 마이크로전자 소자의 콘택트의 기판으로의 페이스-업 와이어 본딩이 예컨대 도 1의 예에서 보이는 것과 같이 대신 사용될 수 있다. 도 11에 도시되는 방법 단계의 실시예에서, 유전체 언더필층(66)은 마이크로전자 소자(22) 및 기판(12) 사이에 제공될 수도 있다.

[0073] 도 12는 기판(12)의 제 1 면(14) 상에 노출된 도전성 엘리먼트(28)의 패드(30)에 적용되는 와이어 본드(32)를 가지는 마이크로전자 어셈블리(10'')를 도시한다. 논의된 바와 같이, 와이어 본드(32)는 와이어 세그먼트의 단부를 가열하여 그 단부를 부드럽게 함으로써 이것이 거기에 눌러지면 도전성 엘리먼트(28)로의 침착 본딩을 형성하도록 하여 적용될 수 있으며 베이스(34)를 형성한다. 그러면 와이어는 도전성 엘리먼트(28)로부터 견인되고, 원하는 경우에는 절단되거나 그렇지 않으면 잘라져서 와이어 본드(32)의 단부(36) 및 단부면(38)을 형성하기 이전에 특정 형상으로 조작된다. 대안적으로는, 와이어 본드(32)는, 예를 들어 쇄기 본딩에 의하여 알루미늄 와이어로부터 형성될 수 있다. 쇄기-본딩은 그것의 단부에 인접한 와이어의 일부를 가열하고 이것을 거기에 인가된 압력으로써 도전성 엘리먼트(28)를 따라 끌어당김으로써 형성된다. 이러한 공정은 미국 특허 번호 제 7,391,121 호에서 설명되는데, 이것은 본 명세서에서 그 전체가 원용에 의해 포함된다.

[0074] 도 13에서 캡슐층(42)은 기판의 제 1 면(14) 위에서 적용됨으로써 마이크로전자 어셈블리(10''')에 추가되었으며, 그로부터 상향으로 그리고 와이어 본드(32)의 에지면(37)을 따라 연장한다. 캡슐층(42)은 언더필층(66)도 커버한다. 캡슐층(42)은 수지를 도 12에 도시되는 마이크로전자 어셈블리(10'') 상에 침착시킴으로써 형성될 수 있다. 이것은 어셈블리(10'')를 어셈블리(10')를 수납할 수 있는, 캡슐층(42)의 원하는 형상에서 캐비티를 가지는 적합하게 구성된 몰드 내에 배치함으로써 수신할 수 있다. 이러한 몰드 및 이를 이용한 캡슐층의 형성의 방법은 미국 특허 출원 공개 번호 제 2010/0232129 호에서 도시되고 설명될 수 있는데, 그 개시물은 전체로서 본 명세서에서 원용에 의해 통합된다. 대안적으로는, 캡슐층(42)은 적어도 부분적으로 유연한 재료로부터 원하는 형상으로 선제작될 수 있다. 이러한 구성에서, 유전체 재료의 유연한 성질은 캡슐층(42)이 와이어 본드(32) 및 마이크로전자 소자(22) 상의 포지션으로 눌러지도록 허용한다. 이러한 단계에서, 와이어 본드(32)는 그 안에 개별적인 홀을 형성하는 유연한 재료 내로 관통하고, 이를 따라 캡슐층(42)이 에지면(37)과 접촉한다. 더 나아가, 마이크로전자 소자(22)는 그 내부에 수납될 수 있도록 유연한 재료를 변형시킬 수도 있다. 유연한 유전체 재료는 압축되어 외부면(44) 상에 단부면(38)을 노출시킬 수 있다. 대안적으로는, 임의의 과잉 유연한 유전체 재료는 캡슐층으로부터 제거되어 그 위에 와이어 본드(32)의 단부면(38)이 표면(44)을 형성할 수 있고,

또는 단부면(38)을 표면(63) 내의 위치에서 언커버(uncover)하는 캐비티(64)가 형성될 수 있다.

[0075] 도 13 에 도시되는 실시예에서, 캡슐층은 처음에, 그것의 표면(44)이 와이어 본드(32)의 단부면(38) 위에 배치된다. 단부면(38)을 노출시키기 위하여, 단부면(38) 위에 있는 캡슐층(42)의 부분이 제거될 수 있고, 도 14 에 도시된 바와 같이 단부면(42)과 실질적으로 동일 높이인 새 표면(44')을 노출시킬 수 있다. 대안적으로는, 단부면(38)이 캡슐층(42)에 의하여, 도 8a 및 도 8b 에 도시되는 것들과 같은 캐비티(64)가 형성될 수 있다. 추가적인 대체예에서, 캡슐층(42)은 표면(44)이 단부면(48)과 이미 실질적으로 동일 높이이도록 또는 표면(44)이 도 8d 에 도시된 바와 같이 단부면(48) 아래에 포지셔닝되도록 형성될 수 있다. 필요한 경우, 캡슐층(42)의 부분의 제거가 그라인딩(grinding), 드라이 에칭, 레이저 에칭, 습식 에칭, 래핑(lapping), 또는 기타 등등에 의하여 획득될 수 있다. 원하는 경우에는, 와이어 본드(32)의 단부(36)의 부분은 또한 동일한, 또는 추가적 단계에서 제거되어 표면(44)과 실질적으로 동일 높이인 실질적으로 평면형인 단부면(38)을 획득할 수 있다. 원하는 경우에는, 캐비티(64)는 또한 이러한 단계 이후에 형성될 수 있고, 또는 도 10 에 도시된 바와 같은 스터드 범프도 역시 적용될 수 있다. 그러면 결과적인 마이크로전자 어셈블리(10)는 PCB 상에 첨부되거나 또는 그렇지 않으면, 도 6 에 도시된 바와 같이 다른 어셈블리 예를 들어 적층된 패키지 내에 통합될 수 있다.

[0076] 도 15 에 도시되는 대안적인 실시예에서, 와이어 본드(32)는 처음에 와이어 루프(86)의 부분(32')과 같이 쌓으로 형성된다. 이러한 실시예에서, 루프(86)는 위에서 논의된 바와 같이 와이어 본드의 형태로 제조된다. 와이어 세그먼트는 위로 견인되고, 그리고 구부려지며 적어도 그것의 컴포넌트를 기판(13)의 제 1 면(14)의 방향에서 가지는 방향으로 그리고 인접한 도전성 엘리먼트(28)에 실질적으로 상재하는 포지션으로 견인된다. 그러면 와이어는 실질적으로 하향하여 절단되거나 그렇지 않으면 잘라지기 이전에 인접한 도전성 엘리먼트(28)에 근접한 포지션까지 견인된다. 그러면 와이어는 가열되고 침착 본딩 등에 의하여 인접한 도전성 엘리먼트(28)로 연결되어 루프(86)를 형성한다. 그러면 루프(86)를 실질적으로 커버하기 위하여 캡슐층(42)이 형성된다. 그러면 캡슐층(42)의 부분이 루프가 잘라지고 두 개의 부분들(32')로 분할되도록 루프(86)의 부분을 역시 제거하는 공정에 의하여 그라인딩, 에칭 등에 의하여 제거되고, 이를 통하여 캡슐층(42) 상에 형성된 표면(44)을 따르는 위치에서 캡슐층(42)에 의하여 단부면(38)을 가진 와이어 본드(32)를 형성한다. 그러면 후속 마감 단계가 위에서 논의된 바와 같이 어셈블리(10)에 적용될 수 있다.

[0077] 도 16a 내지 도 16c 는 위에서 논의된 바와 같이 와이어 본드(32)의 단부(36)를 둘러싸는 캐비티(64)를 제조하기 위한 대안적인 실시예에서의 단계들을 도시한다. 도 16a 는 도 1 내지 도 6 에 대하여 위에서 논의된 일반적 타입의 와이어 본드(32)를 도시한다. 와이어 본드(32)는 그것의 단부(36) 상에 적용된 희생 재료(78)의 매쓰를 가진다. 희생 재료 매쓰(78)는 형상에 있어서 그것의 형성 도중에 재료의 표면 장력으로부터 초래될 수 있는 실질적으로 구형이거나 당업자에 의하여 이해될 수 있을 다른 원하는 형상일 수 있다. 희생 재료 매쓰(78)는 와이어 본드(32)의 단부(36)를 솔더 페이스트 내에 침지시켜 그것의 단부를 코팅함으로써 형성될 수 있다. 솔더 페이스트의 접선은 침지 이전에 조절되어 위킹(wicking) 및 표면 장력이 단부(36)에 부착하도록 야기하는 솔더 매쓰의 양을 제어할 수 있다. 이에 상응하여, 이것은 단부(36)에 적용되는 매쓰(78)의 사이즈에 영향을 준다. 대안적으로는, 매쓰(78)는 수용성 재료를 와이어 본드(32)의 단부(36) 상에 침착시킴으로써 형성될 수 있다. 다른 가능한 매쓰(78)는 단부 상의 개개의 솔더 볼 또는 다른 매쓰일 수 있으며, 마이크로전자 컴포넌트 제작에서 사용되는 구리 또는 금 플래싱과 같은 다른 재료를 사용하는, 추후 제거될 수 있는 수단에 의한 것일 수 있다.

[0078] 도 16b 에서, 유전층(42)은 와이어 본드(32)의 에지면(37)을 따라 상향을 포함하여 어셈블리(10)에 추가된 것으로 도시된다. 유전층은 또한 희생 재료 매쓰(78)의 표면의 부분을 따라서 연장함으로써, 이것이 이를 통하여 와이어 본드(32)의 단부(36)로부터 이격되도록 한다. 후속하여, 희생 재료 매쓰(78)가 예컨대 세척, 용매 안에서의 세정, 용융, 화학적 에칭 또는 다른 기법에 의하여 제거되어 그것의 제거 이전에 매쓰(78)의 실질적으로 음의 형상(negative shape)을 가진 캐비티(64)를 유전층(42) 내에 남겨두며, 와이어 본드(32)의 단부(36)에 근접한 에지면(37)의 부분을 노출시킨다.

[0079] 대안적으로는, 희생 재료 매쓰(78)는 그것의 에지면(37)을 따라 연장함으로써 와이어 본드(32)의 실질적으로 전부를 코팅하도록 형성될 수 있다. 이러한 배치구성이 도 17a 에 도시된다. 이러한 코팅은 위에서 논의된 바와 같이 어셈블리(10) 상의 형성 이후에 와이어 본드(32) 위에 적용될 수 있고, 또는 와이어 본드(32)를 만들기 위하여 사용되는 와이어로의 코팅으로서 적용될 수 있다. 이것은 본질적으로, 예를 들어 구리의 내부 코어 및 솔더 코팅을 가지는, 코팅된 와이어 또는 두-부분 와이어의 형태일 것이다. 도 17b 는 희생 매쓰(78)의 에지면(79)을 따라 연장하기 위하여 와이어 본드(32) 및 희생 매쓰(78) 위에서 적용되며, 이를 통하여 유전층(42)을

실질적으로 그것의 길이를 따라 와이어 본드(32)로부터 이격시키는 유전층(42)을 도시한다.

[0080] 도 17c 는 희생 재료 매쓰(78)의 일부를 제거하여 캐비티(64)를 단부(36) 주위에 형성하고 에지면(37)의 부분을 노출시키는 것으로부터 초래되는 구조를 도시한다. 이러한 실시예에서, 희생 재료 매쓰(78)의 거의 전부 또는 적어도 일부는 유전층(42) 및 와이어 본드(32) 사이의 자리에 남겨질 수 있다. 도 17c 는 더 나아가 와이어 본드(32)를 다른 마이크로전자 구조(10A)의 콘택 패드(40A)에 전기적으로 및 기계적으로 연결하는 솔더 매쓰(52)를 더 도시한다.

[0081] 와이어 세그먼트의 형성 및 특히 위에서 논의된 볼 본딩 타입의 와이어 본드를 형성하기 위한 그것의 도전성 엘리먼트로의 본딩 이후에, 와이어 본드(예를 들어 도 1 의 32)는 이제 모세관(도 32 의 804 와 같음) 내의 와이어의 잔여 부분으로부터 분리된다. 이것은 와이어 본드(32)의 베이스(34)로부터 원격인 임의의 위치에서 수행되고, 바람직하게는 와이어 본드(32)의 원하는 높이를 정의하기에 적어도 충분한 거리에 의하여 베이스(34)로부터 원격인 위치에서 수행된다. 이러한 분리는 모세관(804) 또는 내에 배치되거나 모세관(804) 외부에서 와이어 본드(32)의 페이스(806) 및 베이스(34) 사이에 배치되는 매커니즘에 의하여 수행될 수 있다. 하나의 방법에서, 와이어 세그먼트(800)는 원하는 분리 포인트에서 와이어(800)를 통해 효과적으로 버닝함으로써 분리될 수 있는데, 이것은 거기에 스파크 또는 화염을 인가함으로써 수행될 수 있다. 와이어 본드 높이에서 더 큰 정확도를 획득하기 위하여, 와이어 세그먼트(800)의 절단의 상이한 형태들이 구현될 수 있다. 본 명세서에서 설명된 바와 같이, 절단은 원하는 위치에서 와이어를 약화시킬 수 있는 부분적인 절단 또는 잔여 와이어 세그먼트(800)로부터 와이어 본드(32)의 완전한 분리를 위한 와이어를 통한 완전한 절단을 설명하기 위하여 사용될 수 있다.

[0082] 도 32 에 도시되는 일 예에서, 절단 날(805)은 본드 헤드 어셈블리, 예컨대 모세관(804) 내에 통합될 수 있다. 도시된 바와 같이, 개구(807)는 그를 통해 절단 날(805)이 연장할 수 있는 모세관(804)의 측벽(820) 내에 포함될 수 있다. 절단 날(805)은 모세관(804)의 내부 안에서 그리고 밖에서 이동가능할 수 있음으로써, 와이어(800)가 자유롭게 이것을 통하여 지나가거나 와이어(800)를 구속하도록 교변하여 허용할 수 있다. 이에 상응하여, 와이어(800)는 밖으로 견인될 수 있고 와이어 본드(32)는 모세관 내부 밖의 포지션에서 절단 날(805)로써 도전성 엘리먼트(28)에 형성되고 결합될 수 있다. 본드 형성 이후에, 와이어 세그먼트(800)는 와이어의 포지션을 고정하기 위하여 본드 헤드 어셈블리 내에 통합된 클램프(803)를 사용하여 클램핑될 수 있다. 그러면 절단 날(803)은 와이어 세그먼트로 이동되어 와이어를 완전히 절단하거나 또는 와이어를 부분적으로 절단하거나 약화시킬 수 있다. 완전 절단은 모세관(804)이 와이어 본드(32)로부터 멀어지게, 예를 들어 다른 와이어 본드를 형성하기 위하여 이동될 수 있는 포인트에서 와이어 본드(32)의 단부면(38)을 형성할 수 있다. 이와 유사하게, 와이어 세그먼트(800)가 절단 날(805)에 의하여 약화된다면, 와이어가 여전히 와이어 클램프(803)에 의하여 홀딩되는 동안 본드 헤드 유닛의 이동은 그 와이어(800)를 부분적인 절단에 의하여 약화된 영역에서 부러뜨림으로써 분리를 야기할 수 있다.

[0083] 절단 날(805)의 이동은 기력(pneumatics)에 의하여 또는 오프셋 캡을 사용하여 서보 모터에 의하여 활성화될 수 있다. 다른 예들에서 절단 날(805) 이동은 스프링 또는 격판에 의하여 작동될 수 있다. 절단 날(805) 작동을 위한 트리거 신호는 볼 본드의 형성으로부터 카운트 다운하는 시간 지연에 기초할 수 있거나 또는 와이어 본드 베이스(34) 상의 선결정된 높이로의 모세관(804)의 이동에 의하여 작동될 수 있다. 이러한 신호는 본딩 머신을 작동시켜서 절단 날(805) 포지션이 임의의 후속 본딩 형성에 선행하여 재설정될 수 있게 하는 다른 소프트웨어에 링크될 수 있다. 또한 절단 매커니즘은 와이어를 그것의 반대면들로부터 절단하기 위한 날(805)에 반대로 이격되는 제 2 날(미도시)을 더 포함할 수 있다.

[0084] 다른 예에서, 레이저(809)는 본드 헤드 유닛과 조립되고 와이어 세그먼트를 절단하도록 포지셔닝될 수 있다. 도 33 에 도시된 바와 같이, 레이저 헤드(809)는 예컨대 거기로의 또는 모세관(804)을 포함하는 본드 헤드 유닛 상의 다른 포인트로 탑재에 의하는 것과 같이 모세관(804)의 외부에 포지셔닝될 수 있다. 레이저는 원하는 시간에, 예컨대 도 32 에서 와이어(800)를 절단하여 와이어 본드(32)의 단부면(38)을 베이스(34) 위의 원하는 높이에서 형성하는 절단 날(805)에 대하여 위에서 논의되는 것들과 같이 작동될 수 있다. 다른 구현형태들에서, 레이저(809)는 절단 빔을 모세관(804) 자체를 통하여 또는 그 내부로 디렉팅하도록 포지셔닝될 수 있고 본드 헤드 유닛 내부에 있을 수 있다. 일 예에서, 탄소 이산화물 레이저가 사용될 수 있고, 또는 대체예로서 Nd:YAG 또는 Cu 증기 레이저가 사용될 수 있다.

[0085] 다른 실시예에서 도 34a 내지 도 34c 에 도시된 바와 같은 스텐실(824)이 와이어 본드(32)를 잔여 와이어 세그먼트(800)로부터 분리시키기 위하여 사용될 수 있다. 도 34a 에 도시된 바와 같이, 스텐실(824)은 와이어 본드(32)의 원하는 높이에서 또는 이에 근접한 상면(826)을 정의하는 본체를 가지는 구조일 수 있다. 스텐실(824)

은 도전성 엘리먼트(28) 또는 기판(12)의 임의의 부분을 도전성 엘리먼트들(28) 사이에 접촉시키도록 구성될 수 있다. 스텐실은 와이어 본드(32)에 대한 원하는 위치, 예컨대 도전성 엘리먼트(28) 위에 대응할 수 있는 복수 개의 홀(828)을 포함한다. 홀(828)은 본드 헤드 유닛의 모세관(804)을 그 내부에 수락하도록 크기결정됨으로써, 모세관이 도전성 엘리먼트(28)에 상대적인 포지션까지 홀 내로 연장하여 와이어(800)를 도전성 엘리먼트(28)로 본딩하고 베이스(34)를 예컨대 볼 본딩 또는 기타 등등에 의하여 형성할 수 있게 한다. 그러면 모세관(804)은 와이어 세그먼트를 원하는 길이로 끄집어 내면서 수직으로 홀(828)의 외부로 이동될 수 있다. 홀(828)로부터 자유로워지면, 와이어 세그먼트는 본드 헤드 유닛 내에서, 예컨대 클램프(803)에 의하여 클램핑될 수 있고, 모세관(804)은 측방향(스텐실(824)의 표면(826)에 평행한 것과 같음)으로 이동되어 와이어 세그먼트(800)를 홀(828)의 표면 및 스텐실(824)의 외면(826)의 인터섹션에 의하여 정의되는 스템실(824)의 에지(829)와 접촉하게 이동시킬 수 있다. 이러한 이동은 여전히 모세관(804) 내에 홀딩되는 와이어 세그먼트(800)의 잔여 부분으로부터 와이어 본드(32)의 분리를 야기할 수 있다. 이러한 공정은 반복되어 원하는 개수의 와이어 본드(32)를 원하는 위치에 형성할 수 있다. 일 구현형태에서, 모세관은 와이어 분리 이전에 수직으로 이동됨으로써, 잔여 와이어 세그먼트가 후속 볼 본딩을 형성하기에 충분한 거리(802)에 의하여 모세관(804)의 페이스(806)를 넘어 돌출되도록 할 수 있다. 도 34b 는 홀들이(828) 표면(826)에서의 제 1 직경으로부터 표면(826)으로부터 멀어질수록 더 큰 직경까지 증가하는 직경을 가지도록 테이퍼링되는, 스템실(824)의 변동을 도시한다. 도 34c 에 도시된 바와 같은 다른 변동에서, 기판(12)으로부터 원하는 거리에서 표면(826)을 이격시키기에 충분한 두께를 가진 외부 프레임(821)을 가지는 스템실이 형성될 수 있다. 프레임(821)은, 스템실(824)의 두께가 표면(826) 및 개방된 영역(823)으로부터 연장함으로써 홀(828)을 포함하는 스템실(824)의 부분이 그 위에 포지셔닝될 때 기판(12)으로부터 이격되도록, 기판(12)에 인접하여 포지셔닝되도록 구성되는 캐비티(823)를 적어도 부분적으로 둘러쌀 수 있다.

[0086] 도 20 및 도 21 은 와이어 본드(532)가 리드-프레임 구조 상에서 형성되는 마이크로전자 어셈블리(510)의 다른 실시예를 도시한다. 리드 프레임 구조의 예는 미국 특허 번호 제 7,176,506 호 및 제 6,765,287 호에 도시되고 설명되는데, 이들의 개시물은 여기에서 원용에 의하여 본 명세서에 통합된다. 일반적으로, 리드 프레임은 도전성 금속, 예컨대 복수 개의 리드를 포함하는 세그먼트로 패터닝되는 구리와 같은 도전성 금속의 시트(sheet)로부터 형성되는 구조이며 패들(paddle) 및 프레임을 더 포함할 수 있다. 프레임은 리드 및 패들이 사용될 경우 어셈블리의 제작 도중에 고정시키도록 사용된다. 일 실시예에서, 마이크로전자 소자, 예컨대 다이 또는 칩은 페이스-업으로 패들에 결합되고 와이어 본드를 사용하여 리드에 전기적으로 접속될 수 있다. 대안적으로는, 마이크로전자 소자는 리드 상에 직접적으로 탑재될 수 있고, 이것은 마이크로전자 소자 아래에서 연장할 수 있다. 이러한 실시예에서, 마이크로전자 소자 상의 콘택은 솔더 볼 또는 기타 등등에 의하여 전기적으로 접속될 수 있다. 그러면, 리드는 전자적 신호 포텐셜을 마이크로전자 소자로 그리고 그로부터 운반하기 위한 다양한 다른 도전성 구조로의 전기적 접속을 형성하기 위하여 사용될 수 있다. 캡슐화 층을 그 위에 형성하는 것을 포함할 수 있는, 구조의 어셈블리가 완료되면, 프레임의 일시적 소자는 리드 프레임의 리드 및 패들로부터 제거되어, 개개의 리드를 형성할 수 있다. 본 개시물의 목적을 위하여, 개개의 리드(513) 및 패들(515)은, 총괄하여 그것과 함께 일체로 형성되는 부분들 내에 도전성 엘리먼트(528)를 포함하는 기판(512)을 포함하는 것의 세그멘트화된 부분인 것으로 간주된다. 더 나아가, 이러한 실시예에서, 패들(515)은 기판(512)의 제 1 지역(518) 내에 있는 것으로 간주되고 리드(513)는 제 2 지역(520) 내에 있는 것으로 간주된다. 도 21 의 정면도 에도 역시 도시되는 와이어 본드(524)는 패들(515) 상에서 운반되는 마이크로전자 소자(22)를 리드(515)의 도전성 엘리먼트(528)로 연결한다. 와이어 본드(532)는 더 나아가 그것의 베이스(534)에서 리드(515) 상의 추가적 도전성 엘리먼트(528)로 결합될 수 있다. 캡슐층(542)이 어셈블리(510) 상에 형성되어 와이어 본드(532)의 단부(538)가 표면(544) 내의 위치에서는 덮이지 않게 남겨둔다. 와이어 본드(532)는 그것의 본 명세서에서 다른 실시예에 대하여 설명된 것들에 대응하는 구조에서 캡슐층(542)에 의하여 그것의 추가적 또는 대안적 부분을 가질 수 있다.

[0087] 도 24 내지 도 26 은 페루프 와이어 본드(832)를 가지는 마이크로전자 패키지(810)의 추가적인 대안적인 실시예를 도시한다. 이러한 실시예의 와이어 본드(832)는 도 24 에 도시된 바와 같이 인접한 도전성 엘리먼트(828a 및 828b)에 결합될 수 있는 두 개의 베이스(834a 및 834b)를 포함한다. 대안적으로는, 베이스(834a, 834b)는 도 25 및 도 26 에 도시된 바와 같이 공통 도전성 엘리먼트(828) 상에 모두 결합될 수 있다. 이러한 실시예에서, 와이어 본드(832)는 루프에서 두 개의 베이스(834a, 834b)를 사이에서 연장하는 에지면(837)을 정의함으로써, 에지면(837)이 개별적인 부분(837a 및 837b)에서 베이스로부터 기판(812) 위의 캡슐층(842)의 표면(844)에 있는 정점(839)까지 상향으로 연장하게 한다. 캡슐층(842)은 에지면 부분(837a, 837b)중의 적어도 일부를 따라 연장하여 개별적인 부분들을 서로로부터, 그리고 패키지(810) 내의 다른 와이어 본드(832)로부터 분리시킨다.

정점(839)에서, 에지면(837)의 적어도 일부는 캡슐층(842)에 의하여 덮여있지 않음으로써, 와이어 본드(832)가 다른 컴포넌트와의 전기적 상호접속을 위하여 가용이 되도록 하는데, 이것은, 예를 들어 커패시터 또는 인덕터와 같은 이산 엘리먼트인 다른 마이크로전자 컴포넌트 또는 다른 컴포넌트일 수 있다. 도 24 내지 도 26 에 도시된 바와 같이, 와이어 본드(832)는 정점(839)이 기판(812)의 표면에 걸쳐 적어도 하나의 측방향에서 도전성 엘리먼트(828)로부터 오프셋되도록 형성된다. 일 예에서, 정점(839)은 마이크로전자 소자(820)의 주면에 상재하거나 또는 그렇지 않으면 마이크로전자 소자(820)가 정렬되는 기판(812)의 제 1 지역에 상재할 수 있다. 정점(839)이 다른 실시예에서 논의되는 와이어 본드의 단부면의 위치 중 임의의 것 내에 포지셔닝되는 구성을 포함하여, 와이어 본드(832)에 대한 다른 구성이 가능하다. 더 나아가, 정점(839)은 도 8a 에 도시된 바와 같이 홀 내에서 덮여있지 않을 수 있다. 또 다른 정점(839)은 길쭉할 수 있고 도 10a 내지 도 10d 에서 에지면에 대하여 도시된 바와 같은, 그것의 길이 상에서 연장하는 표면(844) 상에 덮여지지 않을 수 있다. 접속 피쳐를, 하나가 아니라 두 개의 베이스(834a, 834b) 사이에서 연장하는 와이어 본드(832)에 의하여 지지되는 정점(839)을 둘러싸는 에지면(837)의 형태로 제공함으로써, 주면(844)에 의하여 정의되는 방향에서의 접속 피쳐의 더 정확한 배치가 달성될 수 있다.

[0088] 도 27 및 도 28 은 도 24 내지 도 26 의 실시예의 변형을 도시하는데, 여기에서는 본드 리본(934)이 와이어 본드(834) 대신에 사용된다. 본드 리본은 도전성 재료, 예컨대 와이어 본드의 형성을 위하여 이전에 논의된 재료들 중 임의의 것의 일반적으로 평평한 조각일 수 있다. 본드 리본 구조는 단면에 있어서 일반적으로 원형인 와이어 본드에 반하여 이것이 두꺼운 것보다 더 넓을 수 있다. 도 27 에 도시된 바와 같이, 본드 리본(934) 각각은 도전성 엘리먼트(928)의 부분을 따라서 연장하여 본딩될 수 있는 제 1 베이스(934a)를 포함한다. 리본 본드(932)는 제 1 베이스(934a)의 부분에 결합될 수 있다. 에지면(937)은 두 개의 대응하는 부분(937a 및 937b)에서 베이스(934a 및 934b) 사이에서 정점(939)까지 연장한다. 정점(939)의 영역 내의 에지면의 일부는 그것의 주면(944)의 부분을 따라서 봉합재(942)에 의하여 덮이지 않는다. 여기에 개시된 다른 실시예에서 사용되는 와이어 본드에 대하여 설명된 것들과 같은 다른 변형들도 가능하다.

[0089] 위에서 논의된 구조들은 다양한 전자 시스템을 제작하는 데에 이용될 수 있다. 예를 들어, 본 발명의 다른 실시예에 따르는 시스템(711)은 다른 전자 컴포넌트(713 및 715)와 공동으로 위에서 설명된 바와 같은 마이크로전자 어셈블리(710)를 포함한다. 묘사된 예에서, 컴포넌트(713)는 반도체 칩인 반면에 컴포넌트(715)는 디스플레이 스크린인데, 하지만 임의의 다른 컴포넌트도 사용될 수 있다. 물론, 예시의 명확화를 위하여 비록 오직 두 개의 추가적 컴포넌트가 도 23 에서 묘사되지만, 시스템은 임의의 개수의 이러한 컴포넌트를 포함할 수도 있다. 위에서 설명된 바와 같은 마이크로전자 어셈블리(710)는, 예를 들어 도 1 과 연계하여 위에서 설명된 바와 같은 마이크로전자 어셈블리 또는 도 6 을 참조하여 논의된 바와 같은 복수의 마이크로전자 어셈블리를 내장하는 구조일 수 있다. 어셈블리(710)는 도 2 내지 도 22 에서 설명된 실시예들 중 임의의 하나를 더 포함할 수 있다. 다른 변형예에서는 다중 변형들이 제공될 수도 있으며, 임의의 개수의 이러한 구조가 사용될 수도 있다.

[0090] 마이크로전자 어셈블리(710) 및 컴포넌트(713 및 715)는, 개략적으로 과선으로 묘사된 공통 하우징(719) 내에 탑재되고, 필요에 따라 서로 전기적으로 상호접속되어 원하는 회로를 형성한다. 도시된 예시적인 시스템에서, 시스템은 회로 패널 또는 가요성 인쇄 회로 보드와 같은 회로 패널(717)을 포함하는데, 회로 패널은 다수의 도체(721)를 포함하며, 이들 중에서 오직 하나가 도 23 에서 컴포넌트들을 서로 상호접속하는 것으로 묘사된다. 그러나, 이것은 단순히 예시적인 것일 뿐이다; 전기 접속을 이루기 위한 임의의 적합한 구조가 사용될 수 있다.

[0091] 하우징(719)은, 예를 들어 셀룰러 전화기 또는 개인 휴대정보 단자기 내에서 사용가능한 타입의 휴대용 하우징으로서 묘사되며, 스크린(715)은 하우징의 면에서 노출된다. 마이크로전자 어셈블리(710)가 이미징 칩과 같은 광 감응성 소자를 포함하는 경우에는, 렌즈(723) 또는 다른 광학적 디바이스가 광을 그 구조로 라우팅하기 위하여 역시 제공될 수도 있다. 다시 말하건대, 도 23 에 도시된 단순화된 시스템은 단순히 예시적인 것이다; 공통적으로 고정된 구조라고 간주되는 시스템을 포함하는 다른 시스템, 예컨대 데스크탑 컴퓨터, 라우터 등도 위에서 논의된 구조를 사용하여 제작될 수 있다.

[0092] 본 발명의 위에서 설명된 실시예 및 변형예는 위에서 특정하여 설명된 것이 아닌 방식으로 결합될 수 있다. 본 발명의 범위 및 사상에 속하는 모든 이러한 변형예를 커버하는 것이 의도된다.

[0093] 비록 본 명세서에서 본 발명은 특정 실시예를 참조하여 설명되었지만, 이러한 실시예는 본 발명의 원리 및 적용의 단순한 예에 지나지 않는다는 것이 이해되어야 한다. 그러므로 수많은 변경이 예시적인 실시예에 이루어질 수도 있다는 것과 다른 배치구성물이 첨부된 청구범위에 정의되는 바와 같은 본 발명의 사상 및 범위로부터 벗어나지 않으면서 고안될 수도 있다는 것이 이해되어야 한다.

부호의 설명

[0094]

10: 마이크로전자 어셈블리

12: 기판

14: 제 1 면

16: 제 2 면

18: 제 1 지역

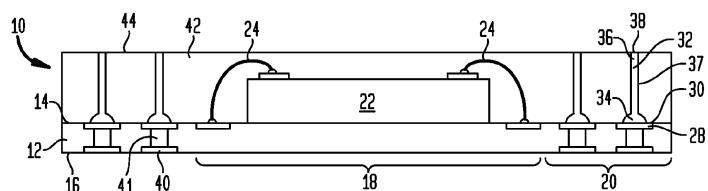
20: 제 2 지역

22: 마이크로전자 소자

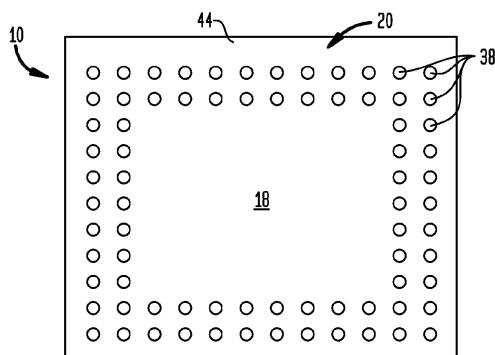
24: 와이어 리드

도면

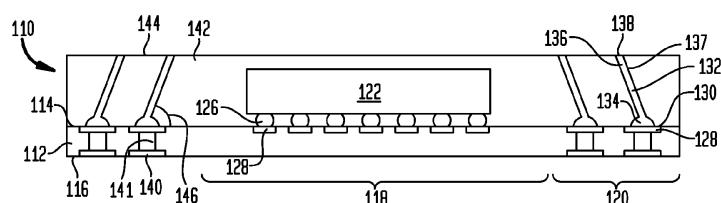
도면1



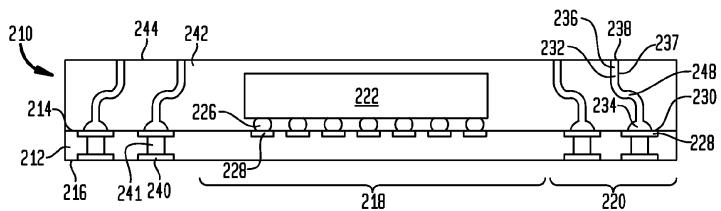
도면2



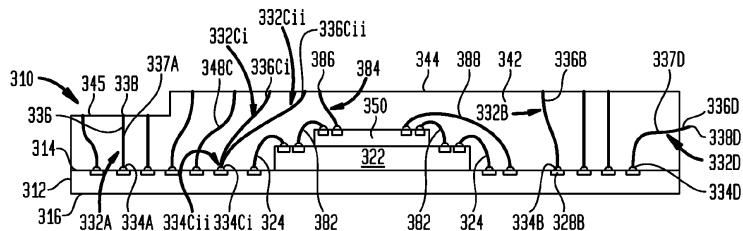
도면3



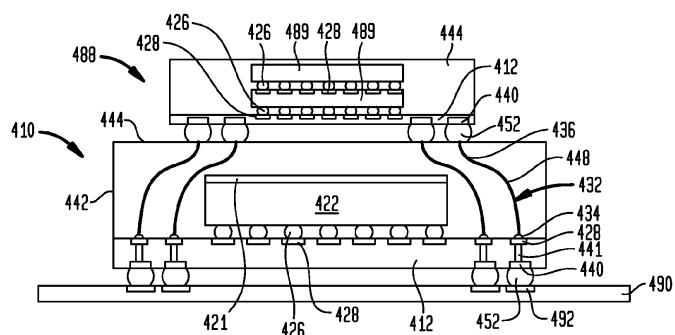
도면4



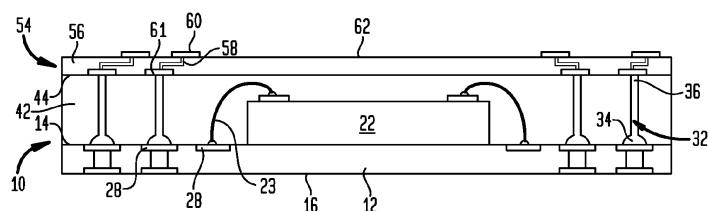
도면5



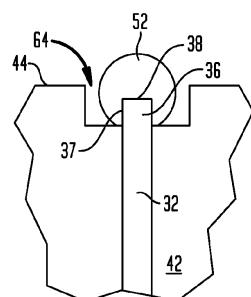
도면6



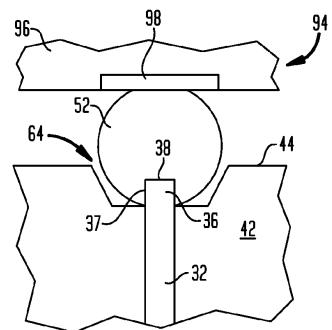
도면7



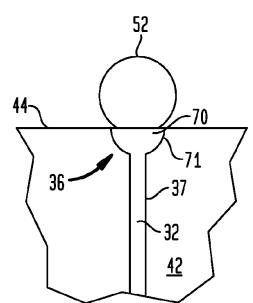
도면8a



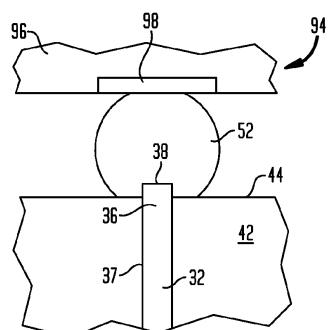
도면8b



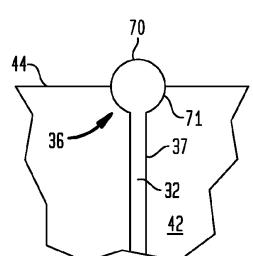
도면8c



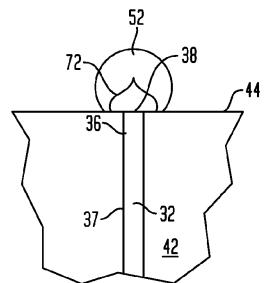
도면8d



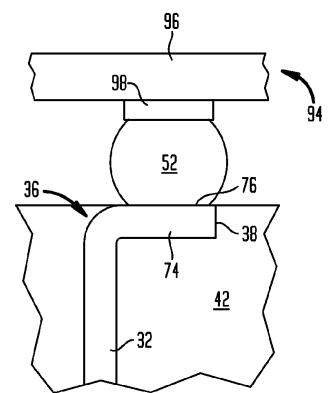
도면8e



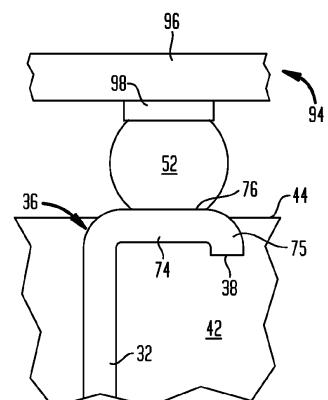
도면9



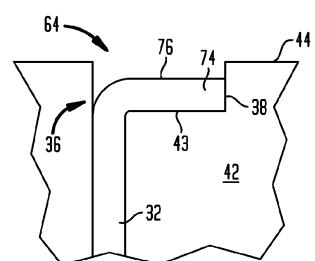
도면10a



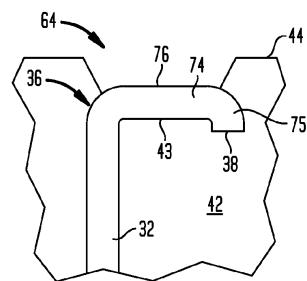
도면10b



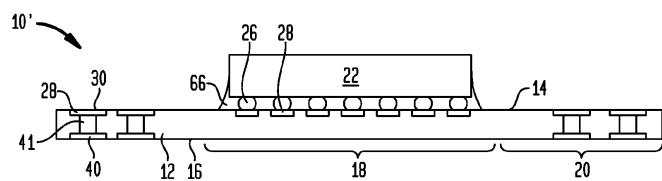
도면10c



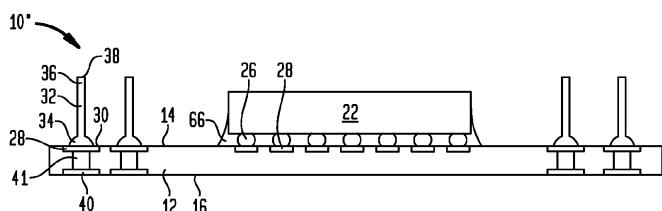
도면10d



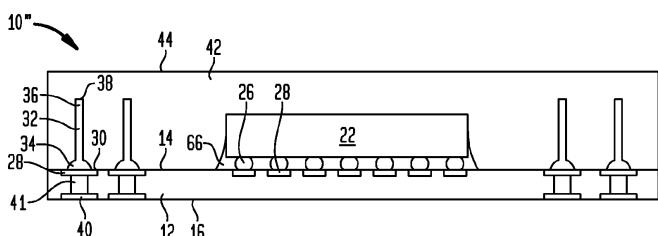
도면11



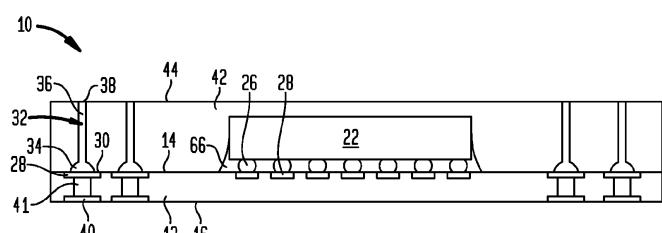
도면12



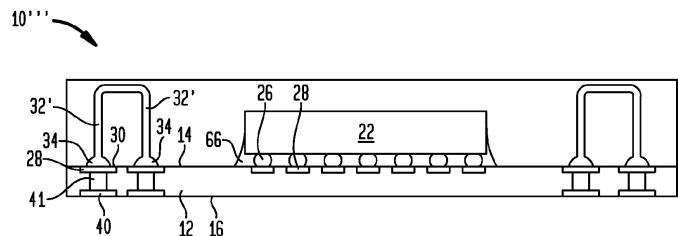
도면13



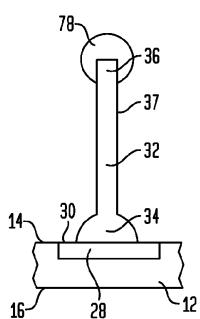
도면14



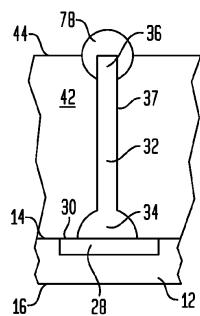
도면15



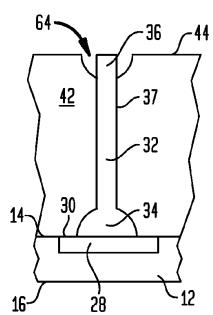
도면16a



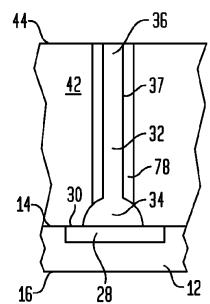
도면16b



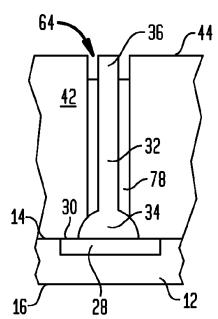
도면16c



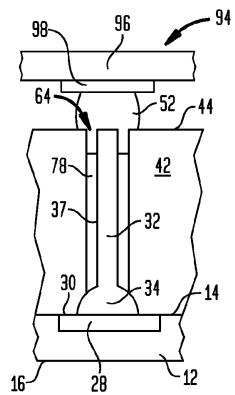
도면17a



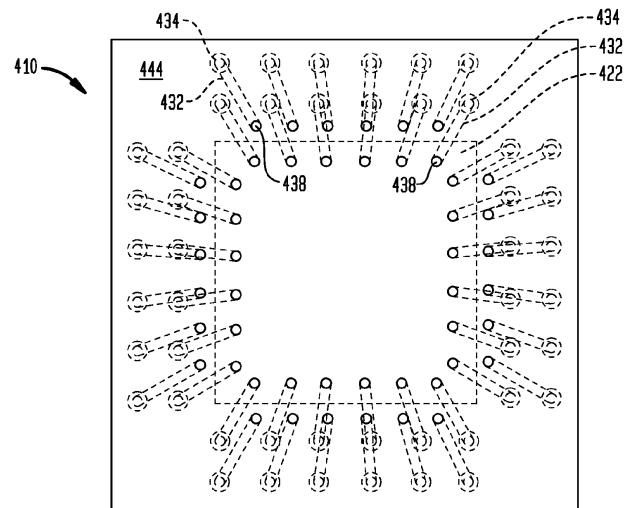
도면17b



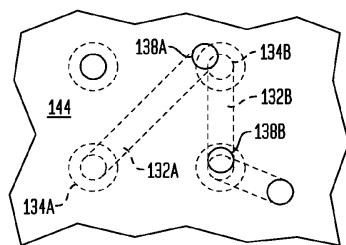
도면17c



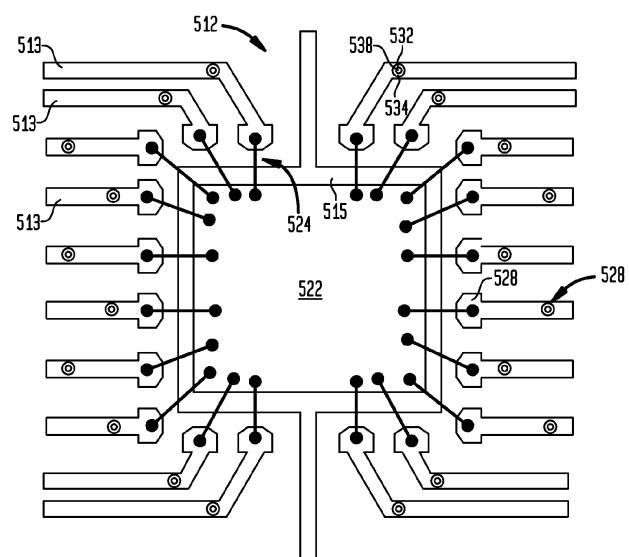
도면18



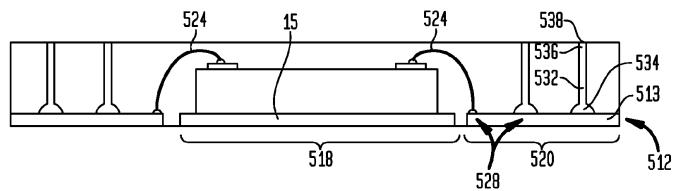
도면19



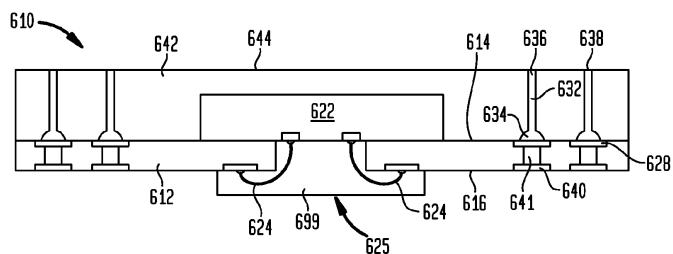
도면20



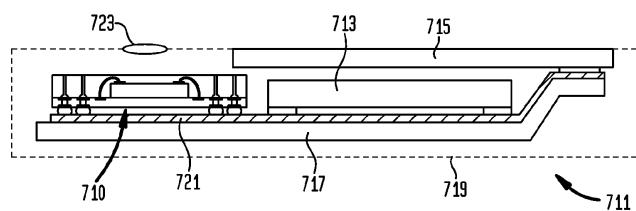
도면21



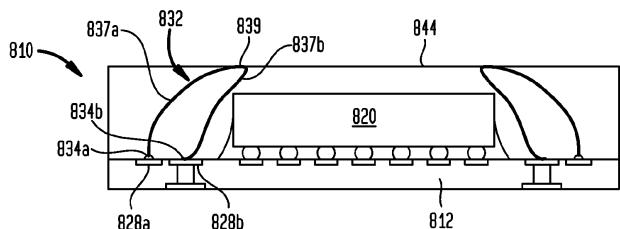
도면22



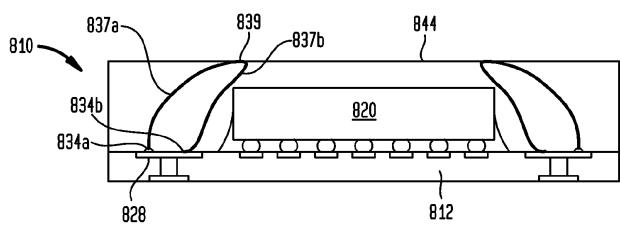
도면23



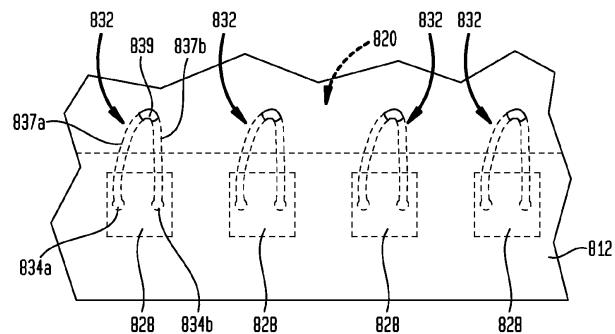
도면24



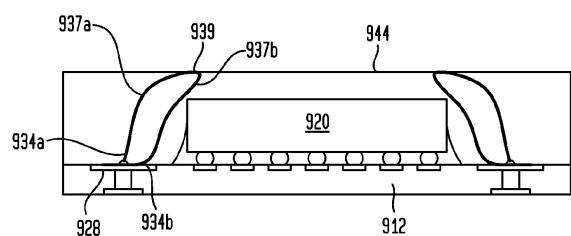
도면25



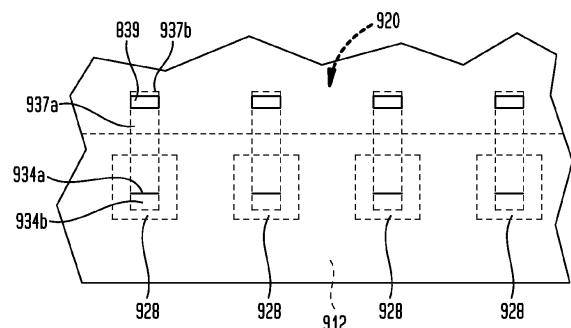
도면26



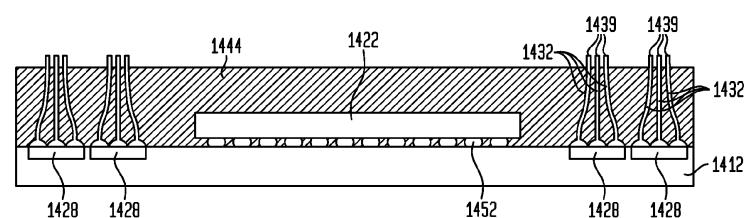
도면27



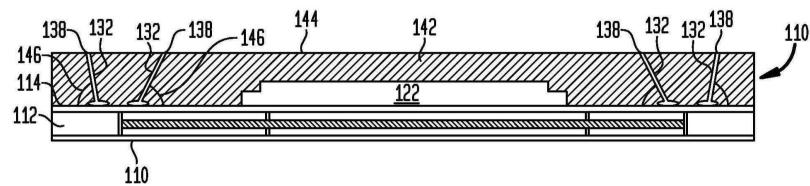
도면28



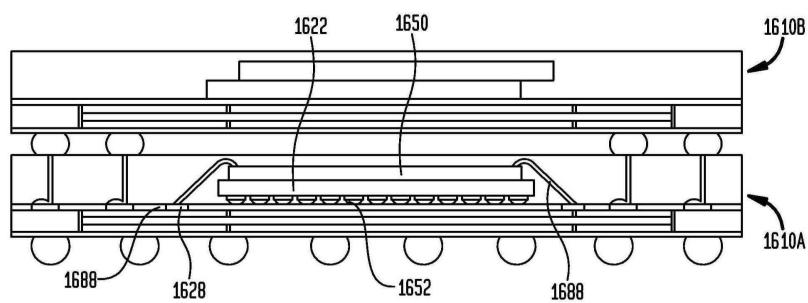
도면29



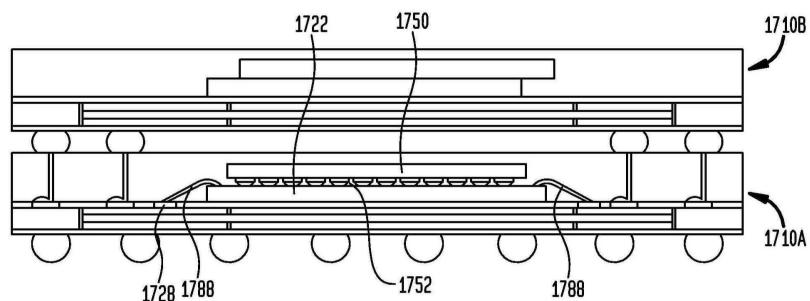
도면30



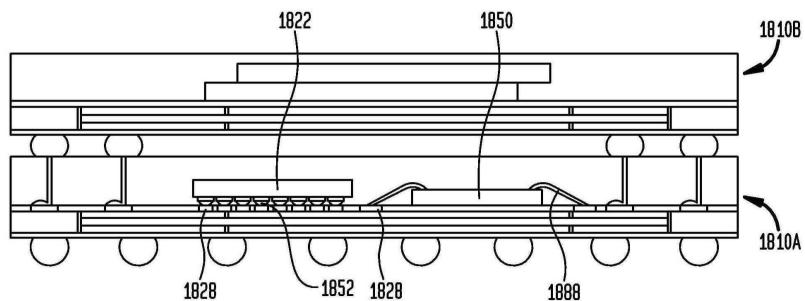
도면31a



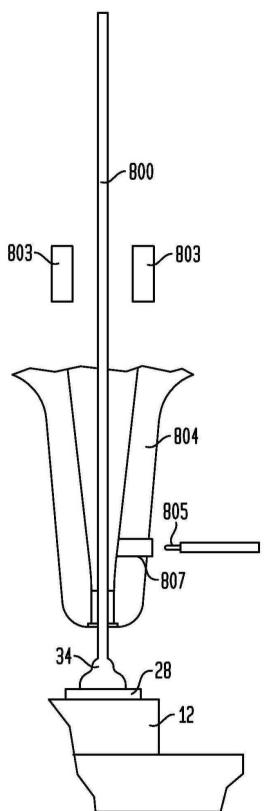
도면31b



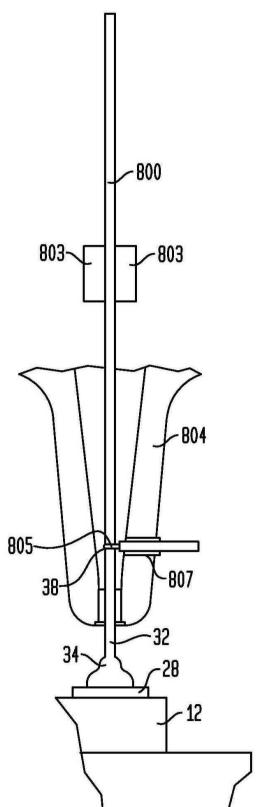
도면31c



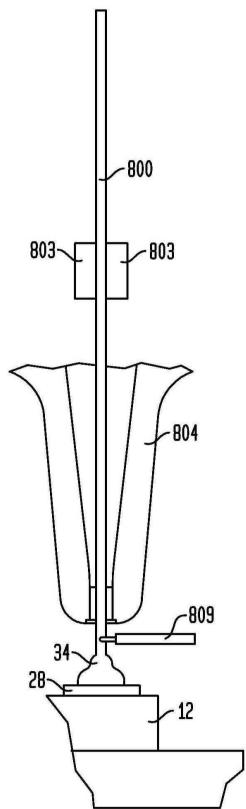
도면32a



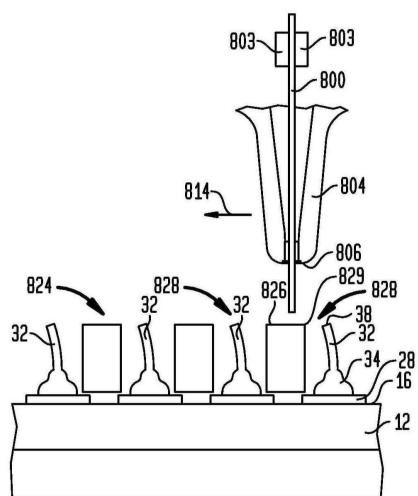
도면32b



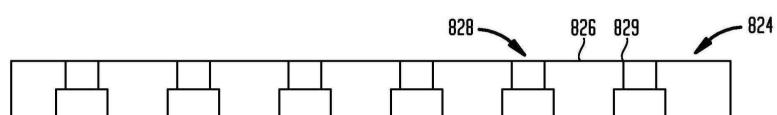
도면33



도면34a



도면34b



도면34c

