



(12) 发明专利

(10) 授权公告号 CN 102576702 B

(45) 授权公告日 2015. 11. 25

(21) 申请号 201080042885. 1

H01L 23/52(2006. 01)

(22) 申请日 2010. 10. 25

(56) 对比文件

(30) 优先权数据

US 5266834 A, 1993. 11. 30, 全文.

12/635, 624 2009. 12. 10 US

US 5767570 A, 1998. 06. 16, 说明书第 6 栏第

(85) PCT国际申请进入国家阶段日

40 行—第 7 栏第 22 行、附图 2.

2012. 03. 27

审查员 李艳红

(86) PCT国际申请的申请数据

PCT/US2010/053974 2010. 10. 25

(87) PCT国际申请的公布数据

W02011/071603 EN 2011. 06. 16

(73) 专利权人 国家半导体公司

地址 美国加利福尼亚州

(72) 发明人 李汉明 @ 尤金 · 李 光 · 义 · 禹

(74) 专利代理机构 北京律盟知识产权代理有限

责任公司 11287

代理人 沈锦华

(51) Int. Cl.

H01L 23/495(2006. 01)

H01L 23/498(2006. 01)

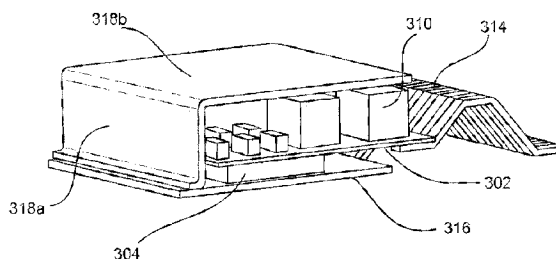
权利要求书2页 说明书5页 附图5页

(54) 发明名称

具有嵌入式衬底及引线框的模块封装

(57) 摘要

本发明涉及一种集成电路封装,它包含基板、引线框架及位于所述基板与所述引线框架之间的一个或一个以上集成电路。多个电组件可附接到该基板的一侧或两侧。该集成电路的作用面电性且物理连接到该基板。该集成电路背侧贴装在该引线框架的芯片焊盘上。该引线框架包含物理附接到该基板且与之电耦合的多个引线。模制材料封装基板、引线框架及集成电路的部分。本发明还涉及用于形成此种封装的方法。



1. 一种集成电路封装,它包括:

具有顶部表面及相对的底部表面基板,所述基板包括电介质材料以及嵌入在所述电介质材料中的互连层;

引线框架,其包含芯片焊垫及多个引线,所述多个引线物理附接到所述基板且与之电耦合,其中,直接连接到所述芯片焊垫的所述多个引线中的第一引线从所述芯片焊垫向上延伸以与上覆基板物理和电性接触且延伸超过所述基板,由此所述第一引线在所述集成电路封装的外部暴露,所述第一引线经布置将所述集成电路封装物理和电性物理耦合到外部设备;

集成电路,其具有作用表面及相对的背部表面,所述集成电路夹在所述基板与所述引线框架之间,所述集成电路的作用表面与所述基板的底部表面物理和电性连接,所述集成电路的背部表面贴装在所述引线框架的芯片焊垫上;

模制材料,其封装所述基板、所述引线框架及所述集成电路的至少部分;

贴装在所述基板的顶部表面上的一个或多个电性组件,所述一个或多个电性组件通过所述基板中的互连层与所述集成电路电耦合。

2. 根据权利要求 1 所述的集成电路封装,其特征在于所述集成电路封装包含:

多个无源电性组件,其贴装于所述基板的顶部表面上且与之电耦合,所述多个无源电性组件包含选自电阻器、电容器及电感组成的群组中的至少一个组件,其中,所述多个无源电性组件是所述一个或多个电性组件的子集;以及

多个集成电路,其贴装于所述基板的底部表面上且与之电耦合,所述多个集成电路中的至少一个是场效晶体管。

3. 根据权利要求 1 所述的集成电路封装,其特征在于所述芯片焊垫的一部分在所述集成电路封装的外表面上暴露。

4. 根据权利要求 1 所述的集成电路封装,还包含金属夹,所述金属夹附接到所述电性组件及所述芯片焊垫且与两者电耦合,所述金属夹的一部分在所述集成电路封装的外表面上暴露,所述金属夹形成布置成耗散来自所述电性组件及所述集成电路的热量的散热器。

5. 根据权利要求 4 所述的集成电路封装,其特征在于:

所述金属夹大致呈 L 形,且包含连接的第一及第二表面;

所述金属夹的第一表面布置成大致垂直于所述基板;

所述金属夹的第二表面布置成大致平行于且上覆所述基板的顶部表面及所述集成电路的作用表面;

所述金属夹整体叠放在所述芯片焊垫及所述集成电路的作用表面上,所述金属夹经布置成帮助屏蔽所述集成电路,以避免电磁干扰影响。

6. 根据权利要求 1 所述的集成电路封装,其特征在于所述引线中的至少一者是接地引线,所述接地引线附接到所述芯片焊垫及所述基板且与两者电耦合。

7. 根据权利要求 6 所述的集成电路封装,其特征在于:

所述接地引线中的每一引线包含附接表面,所述附接表面物理耦合和电耦合到所述基板,且整体连接到所述芯片焊垫;

所述芯片焊垫从所述基板附接表面下沉且布置成与之大致平行;以及

所述附接表面附接到所述基板且与之电耦合。

8. 根据权利要求 1 所述的集成电路封装,其特征在于所述多个引线仅从所述集成电路封装的一侧延伸出来且布置成鸥翼式配置。

9. 根据权利要求 5 所述的集成电路封装,其特征在于所述集成电路封装包含多个电性组件,所述电性组件贴装于所述基板的顶部表面上且具有不同的高度,其中,所述多个电性组件是所述一个或多个电性组件的子集,所述多个电性组件中的至少一个具有比所述多个电性组件中的其它组件大的高度,所述电性组件中的至少一个热连接且物理连接到所述叠放金属夹,所述多个电性组件中的其它组件不直接连接到所述金属夹。

10. 一种集成电路封装,它包括:

基板,所述基板包括电介质材料以及嵌入在所述电介质材料中的互连层,所述基板包括顶部表面及相对的底部表面;

引线框架,其包含芯片焊垫及多个引线,每一引线包括附接表面,所述芯片焊垫相对于所述多个引线下沉,所述多个引线中的至少一些引线在其各自的附接表面附接到所述基板且与之电耦合;

集成电路,所述集成电路包括作用表面及相对的背部表面,所述作用表面与所述基板的底部表面物理连接和电耦合,所述集成电路的背部表面贴装于所述引线框架的芯片焊垫上,所述集成电路具有贴装于所述引线框架的芯片焊垫上的接地垫,所述集成电路物理及电性连接到所述基板,其中,所述多个引线中的至少之一、所述集成电路上的所述接地垫以及所述芯片焊垫经布置电接地且彼此电耦合;

模制材料,其封装所述基板、所述引线框架及所述集成电路的部分;以及

电性组件,所述电性组件贴装于所述基板的顶部表面且经由所述基板中的互连层与所述集成电路电耦合。

11. 根据权利要求 10 所述的集成电路封装,还包括金属夹,所述金属夹附接到所述电性组件及所述芯片焊垫且与两者电耦合,所述金属夹的一部分穿过所述模制材料而暴露,所述金属夹形成帮助耗散来自所述集成电路及所述电性组件的热量的散热器。

12. 根据权利要求 11 中所述的集成电路封装,其特征在于所述金属夹包含大致呈 L 形的区段,所述区段具有连接的第一及第二表面,所述第一表面布置成大致垂直于所述基板,所述第二表面布置成平行于所述基板及所述集成电路的作用表面,所述金属夹整体叠放在所述芯片焊垫及所述集成电路的作用表面上,所述金属夹布置成帮助屏蔽所述集成电路,以避免电磁干扰影响。

13. 根据权利要求 10 所述的集成电路封装,其特征在于所述引线中的至少一个是接地引线,所述接地引线附接到所述芯片焊垫及所述基板且与之电耦合。

具有嵌入式衬底及引线框的模块封装

技术领域

[0001] 本发明大体上涉及集成电路封装。更明确地说,本文中描述含有嵌入式衬底及引线框的模块设计。

背景技术

[0002] 存在许多的用于封装集成电路(IC)裸片的常规工艺。一些封装技术预期形成电子模块,所述电子模块将多个电子装置(例如,集成电路、无源组件(例如感应器、电容器、电阻器或铁磁材料等等))并入到单个封装中。

[0003] 虽然现存的用于封装电子模块的布置及方法运作良好,但仍需继续努力开发改进的封装技术,所述改进的封装技术提供用于满足多种不同封装应用的需要的成本有效途径。

发明内容

[0004] 在本发明的一个方面中,描述一种集成电路封装,其包含衬底、引线框及夹在所述衬底与所述引线框之间的集成电路。各种实施方案包括将电组件(例如,感应器、电阻器、电容器、集成电路、场效晶体管等等)附接到所述衬底的一侧或两侧。所述集成电路的作用面与所述衬底电连接及物理连接。所述集成电路的背侧安装于所述引线框的裸片附接垫上。所述引线框的多个引线与所述衬底物理附接并电耦合。模制材料包封所述衬底、所述引线框及所述集成电路的部分。

[0005] 在一些实施例中,金属夹附接到所述裸片附接垫及所述电装置中的一者或一者以上。可留下金属夹的部分及/或所述裸片附接垫在所述集成电路封装的外部暴露以促进散热。一些实施方案包含具有一个或一个以上接地引线的引线框,所述接地引线物理且电耦合到所述引线框的衬底及裸片附接垫两者。

[0006] 在本发明的另一实施例中,描述一种集成电路封装,其具有引线框,所述引线框带有裸片附接垫及多个引线,其中所述裸片附接垫相对于所述引线下移安置。集成电路安装于所述裸片附接垫上,且还物理连接且电连接到衬底。模制材料包封所述衬底、所述引线框及所述集成电路的部分。

[0007] 在本发明的另一方面中,描述一种形成前述集成电路封装的方法。一些实施方案包括将电组件附接到衬底面板的一侧或两侧,及单一化所述面板以形成多个经填充衬底,每一所述衬底适合适用于单个集成电路封装中。在各种实施例中,多个衬底与一引线框面板附接,其随后包封于模制材料中,且经单一化以形成多个集成电路封装。

附图说明

[0008] 本发明及其优势可通过参考以下结合附图进行的描述而得到最好的理解,其中:

[0009] 图1是根据本发明一个实施例的集成电路模块的概略侧视图。

[0010] 图2是描述根据本发明一个实施例的用于制造集成电路模块的方法的流程图。

[0011] 图 3A 是根据本发明一个实施例的在已将多个集成电路安装于所述衬底上之后的衬底的透视图。

[0012] 图 3B 是在已将多个电组件安装于所述衬底上之后图 3A 中的衬底的概略透视图。

[0013] 图 3C 是在已将引线框与所述衬底附接之后图 3B 中的衬底的概略透视图。

[0014] 图 3D 是在已增加金属夹之后图 3C 中的衬底的概略透视图。

[0015] 图 3E 是在包封之后图 3D 中的衬底的概略透视图。

[0016] 图 3F 是图 3E 中的集成电路封装的概略横截面图。

[0017] 在图式中,相同的参考数字有时用于指代相同结构元件。还应理解,图中的描绘是概略的且不按比例绘制。

具体实施方式

[0018] 本发明大体上涉及电子模块的封装,所述电子模块包含一个或一个以上集成电路及其它电子组件。如所属领域的技术人员将理解,对于模块封装设计的共同挑战是找到封装大小、内部装置密度及散热之间的平衡。本申请案的受让人国家半导体协会已经开发出解决此些问题的不同模块设计,包含描述于 2009 年 2 月 20 日申请的标题为“集成电路微模块”(Integrated Circuit Micro-Module) 的第 12/390,349 号申请案及其相关申请案中的一些设计。

[0019] 本发明涉及带有嵌入式引线框及衬底的集成电路封装。至少一个且可能许多电子装置(例如,集成电路、场效晶体管、感应器、电容器、电阻器等等)被安装于所述衬底的一侧或两侧上。在各种实施例中,多个电子装置紧密地布置于所述衬底上,且通过所述衬底上的迹线电连接。任选地,金属夹可附接到所述衬底及所述电子装置中的至少一些电子装置。可留下所述金属夹及/或所述引线框的若干部分暴露在所述封装外部,以帮助使热量从所述封装内的电子装置耗散。

[0020] 接下来参考图 1,将描述根据本发明一个实施例的集成电路封装 100。集成电路封装 100 包含将集成电路 112 夹入中间的衬底 102 及引线框 108。在所说明的实施例中,一个或一个以上电组件(例如,电容器、电阻器、感应器、集成电路等等)安装于衬底 102 的顶部表面上。集成电路 112 安装于引线框 108 的裸片附接垫 104 上,其相对于引线 106 下移安置。引线框 108 的引线 106 经布置以经由接触垫 101 与衬底 102 电连接。在所说明的实施例中,所述引线中的一些是接地引线 107,接地引线 107 电耦合到衬底 102 及裸片附接垫 104 两者。金属夹 114 附接到裸片附接垫 104 及电组件 110 中的一些的顶部表面。模制材料 116 包封引线框 108、衬底 102、集成电路 112 及电组件 110 的部分。

[0021] 一般来说,集成电路封装 100 经布置以支持多个嵌入式电子装置,且有效地耗散由所述装置产生的热量。更明确地说,多个电组件安装于衬底 102 两侧。在各种实施方案中,在衬底 102 的顶部表面上的电组件是无源组件(例如,感应器、电容器、电阻器等等),且/或在衬底 102 的相对的底部表面上的电组件是集成电路,但这不是必须的。信号通过衬底 102 在附接的电组件之间路由。另外,金属夹 114 及/或裸片附接垫 104 在集成电路封装 110 的外部暴露,且因此帮助耗散由集成电路 113 及电组件 110 产生的热量。金属夹 114 还帮助屏蔽内部电组件以防电磁干扰。

[0022] 接着参考图 2,将描述用于形成图 1 中说明的集成电路封装 100 的方法 200。起初,

如图 3A 所说明,将集成电路 304 附接到衬底 302(图 2 中的步骤 202)。典型地,以倒装芯片布置附接集成电路 304,但可使用此项技术中已知的任何合适方法来将一个或一个以上集成电路 304 电连接到衬底 302(例如,引线接合法等等)。虽然仅展示少数集成电路 304,但可将更少或更多电组件接合到衬底 302 的一侧及 / 或两侧。

[0023] 基板 302 可以任何合适方式布置,只要允许电信号在与基板 302 接合的组件之间路由。举例来说,基板 302 可为薄片状电子板,包含由一个或一个以上导电迹线及通孔组成的内互连层,以及由合适的电介质材料 305(例如,阻焊层)组成的外层。内互连的暴露部分形成组件焊接点(未图示)及基板 302 外表面上的引线接触垫 306。在所说明的实施例中,集成电路 304 的作用表面贴装于底层组件焊接点上,并通过基板 302 的互连层与引线接触垫 306 电耦合。

[0024] 在将集成电路附接到基板 302 的一侧之后(图 2 中的步骤 202),可将一个或一个以上电性组件附接到基板 302 的另一侧(步骤 204),以形成图 3B 中的已填充基板组件 308。(应注意,步骤 204 是选择性的,且可在步骤 202 之前、之后或大体上同时执行。)在所说明的实施例中,电性组件 310 是无源组件(例如,电感、电阻器、电容器等等),但在其它实施方案中,电性组件 310 可包含其它类型的装置(例如,集成电路)。电性组件 310 中的每一个均贴装于基板 302 上的相应组件焊接点上,继而通过基板 302 的互连层与集成电路 304 电耦合。

[0025] 电性装置的附接(图 2 中的步骤 202)可在适用于形成单个集成电路封装的较小基板 302 上或在较大基板面板上执行。在后一情况下,多个电性组件(例如,集成电路、无源组件等等)电附接且物理附接到基板面板的一侧或两侧。之后,使基板面板单一化以形成图 3B 中的多个已填充基板组件 308。

[0026] 如图 3C 中所示,已填充基板组件 308 接着与引线框架 312 连接。一般来说,引线框架 312 及引线框架 312 的引线 314 物理支撑已填充基板组件 308,且将其与外部电性装置电连接。在所说明的实施例中,集成电路 304 的背侧贴装于芯片焊垫 316 上,芯片焊垫 316 是凹进的或相对于引线 314 下沉。引线 314 各包含附接表面 318,所述附接表面 318 电附接且物理附接到基板 302 上的引线接触垫 306。如之前所论述,引线接触垫 306 与基板 302 的互连层电耦合,且对贴装于基板 302 上的各种组件提供电气接入。

[0027] 在一些实施方案中,引线 314 中的一者或一者以上是接地引线 311。在图 3C 中所说明的实施例中,每一接地引线 311 具有多层结构,且连接到下移安置的裸片附接垫 316。接地引线 311 与裸片附接垫 316 之间的电连接及物理连接可以任何适当的方式形成。举例来说,接地引线 311 可为一体式的,且与裸片附接垫 316 连接。接地引线 311 还可与裸片附接垫 316 分离且可使用合适的连接结构(例如,焊料接点、导电粘合剂等等)附接到裸片附接垫 316。在所说明的实施例中,每一集成电路 304 的背侧包含接地垫(未图示),其将集成电路 304 与裸片附接垫 316 电连接,但这不是要求。因此,共用接地连接为集成电路 304 及接地引线 311 可接入的。

[0028] 在各种实施方案中,接地引线 311 包含附接表面 318,其电连接到衬底 302。在所说明的实施例中,附接表面 318 相对于裸片附接垫 316 升高,且大致平行于裸片附接垫 316 及衬底 302。因此,附接表面 318 与位于衬底 302 的边缘处的引线接触垫 306 电接触且物理接触。应了解,衬底 302 与接地引线 311 之间的电连接还可以各种其它方式布置。举例来

说,接地引线 311 可经由衬底 302 的边缘表面或顶部表面 313 而不是通过衬底 302 的底部表面 315 电连接到衬底 302。

[0029] 在将集成电路 304 及衬底 302 附接到引线框 312 之后,可任选地添加导热金属夹 318,如图 3D 中所示。一般来说,金属夹 318 可经布置以帮助耗散来自封装的内部的热量。在所说明的实施例中,金属夹 318 与裸片附接垫 316 及安装于衬底 302 上的电组件 310 中的一些组件物理耦合且热耦合。由集成电路 304 及电组件 310 产生的热量可通过金属夹 318 传递到集成电路封装外部。

[0030] 金属夹 318 可依据特定应用的需要以各种各样的方式布置。举例来说,图 3D 中的金属夹 318 具有 L 形区段,该 L 形区段包含两个连接的、大致垂直的表面。附接到基板 302 的一个表面 318a 垂直于芯片焊垫 316 延伸。另一表面 318b 大致平行于芯片焊垫 316、基板 302 及集成电路 304 的作用表面延伸,且叠放在芯片焊垫 316、基板 302 及集成电路 304 的作用表面上。电性组件 310 的子集从底层基板 302 延伸至足够的高度,以与金属夹 318 热耦合且物理耦合。此 L 形配置帮助金属夹 318 成为用于集成电路 314 及电性组件 310 的附接子集的有效热导管。金属夹 318 还可帮助屏蔽所覆盖的电性组件以避免电磁干扰影响。在各种实施方案中,金属夹 318 可布置成更大程度地封闭基板 302,例如金属夹 318 与芯片焊垫 316 可一起在基板 302、电性组件 310 及集成电路 304 周围形成开放式箱体。一些实施例还使金属夹 318 与接地芯片焊垫 316 及 / 或接地引线 311 电耦合,从而使金属夹 318 接地。

[0031] 接下来参考图 2 及图 3E 的步骤 212,基板 302、引线框 312、集成电路 304 及电性组件 310 的部分封装于模制材料中。执行封装时,最好使芯片焊垫 316 及 / 或金属夹 318 的部分暴露,以便耗散来自封装内部的额外热量,如图 3F 中所示,图 3F 为图 3E 中的集成电路封装 330 的概略侧视图。

[0032] 应了解,以上操作中的一些或全部可在引线框架面板级别上执行。更明确地说,在图 2 的步骤 206 之前,可提供带有装置区域阵列的引线框架面板。该引线框架面板的每一装置区域包含多个引线及类似于图 3C 中所示的下沉芯片焊垫。引线框架面板可已利用本技术中已知的任何适当技术来布置。举例来说,可通过冲压金属薄片来形成前述引线框架面板特征及 / 或每一装置区域的芯片焊垫相对于装置区域引线的下沉。图 3B 的多个已填充基板 308 及 / 或图 3D 的金属夹 318 可附接到每一装置区域,如图 2 的步骤 206 及 208 所述。所述引线框架面板的部分随后可封装于模制材料中,且通过单一化形成图 3E 及 3F 的多个集成电路封装 330。

[0033] 尽管只详细描述了本发明的少数实施例,但应了解,本发明可以许多其它形式实施,而不脱离本发明的精神及范围。举例来说,图 3E 描绘处于鸥翼式配置中且延伸出集成电路封装 330 的仅一侧的引线。本发明还预期完全不从封装延伸出的引线或几乎从封装的任何数目的表面延伸出的引线(例如,无引线引线框封装、双列直插式封装、四方形直插式封装等等)。此外,图 2 中说明的每一方法步骤可被重新排序、修改及 / 或消除以适合特定应用。现在参考图 3A,将集成电路 304 及引线接触垫 306 说明为在衬底 302 的同一表面上。引线接触垫 306 位于衬底 304 的边缘处。如上文所述,此布置适用于各种应用,但本发明还预期其它布置(例如,引线接触垫 306 及 / 或集成电路 304 可位于衬底 304 的任一侧上,等等)。因此,本发明的实施例应被视为说明性的而非限制性的,且本发明不限于本文给出的

细节,而是可在所附权利要求的等效物的范围内修改。

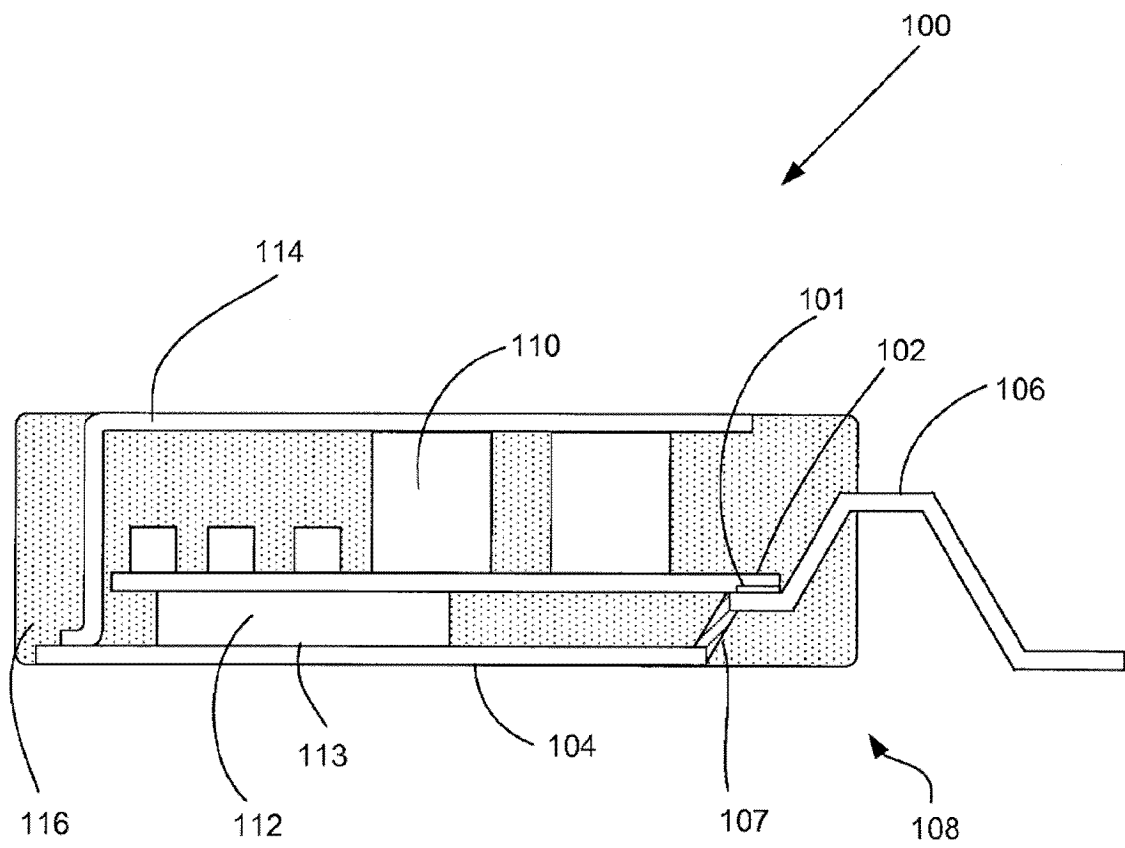


图 1

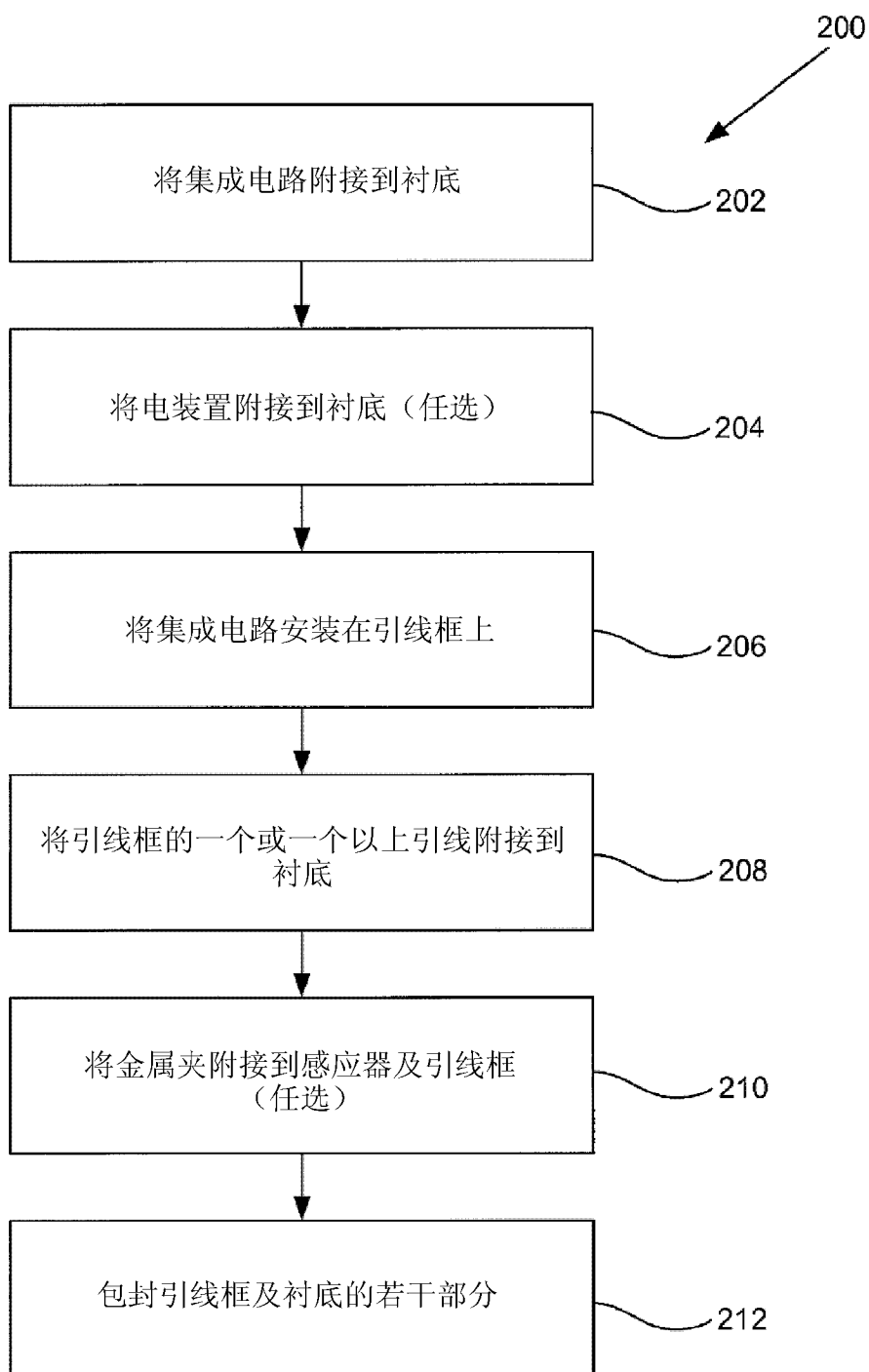


图 2

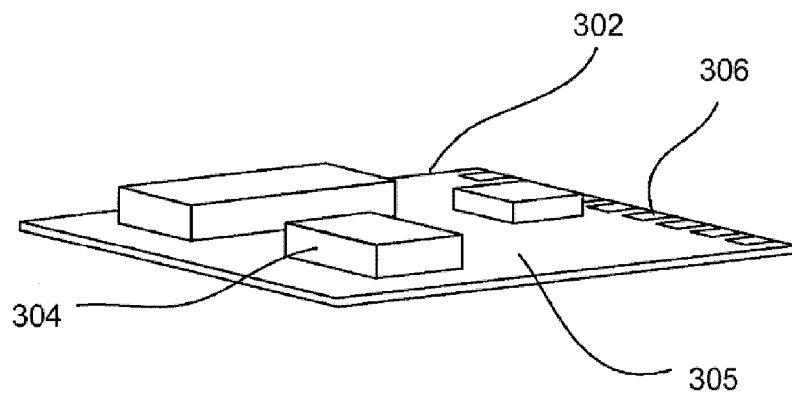


图 3A

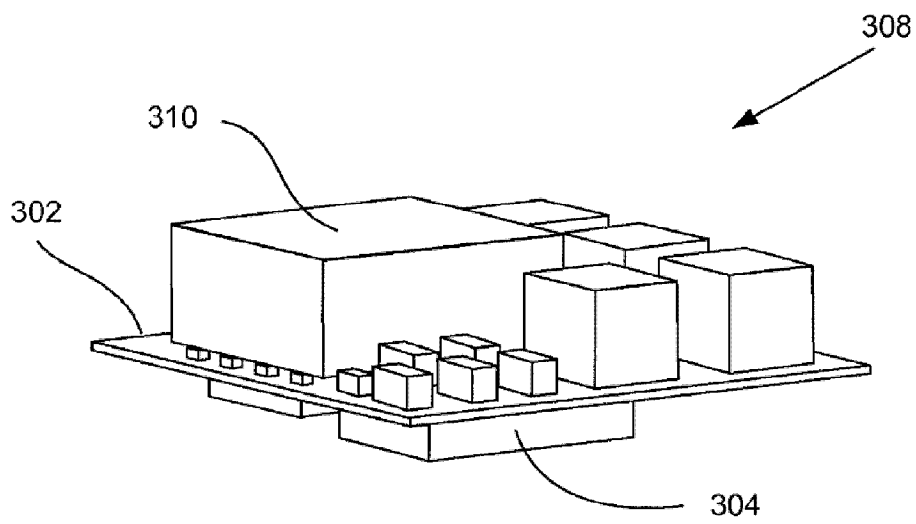


图 3B

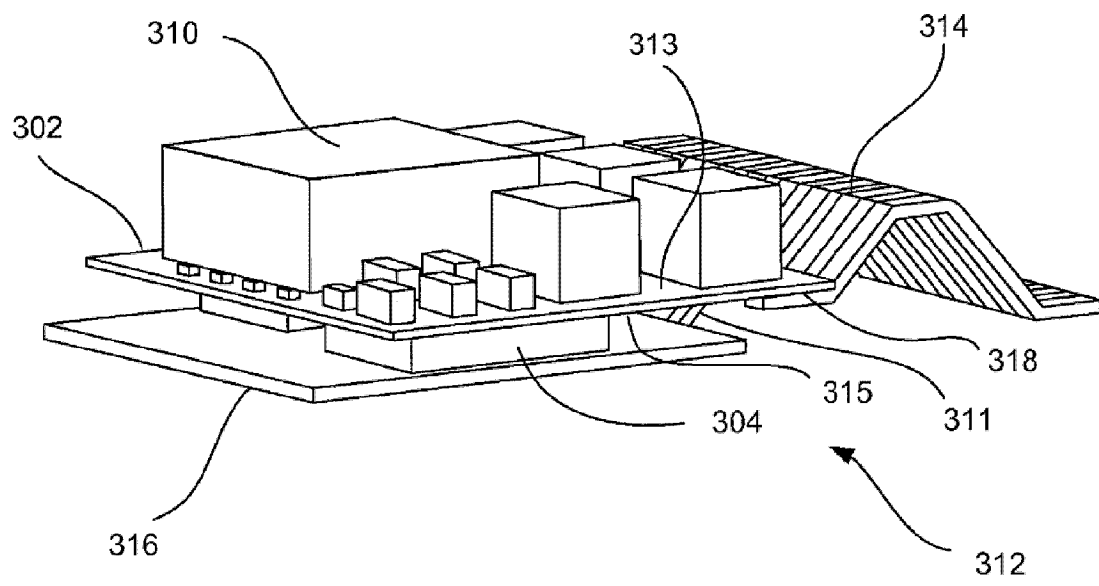


图 3C

