

QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 国際調査報告 (条約第21条(3))

ID is assigned to the control information, and the CPU divides the control information into shared communication system control information and unique communication system control information from the pattern of the control ID and interfaces with the reconfigurable module and/or the static module.

(57) 要約: CPUとリコンフィギュラブルモジュールとのハードウェアリソースのインタフェースが共通化されたソフトウェア無線機を提供することにある。ソフトウェア無線機は、複数のハードウェアモジュールを有し、前記複数のハードウェアモジュールを制御する無線通信ソフトウェアを外部よりダウンロードして無線機機能を実現する。前記リコンフィギュラブルモジュールおよび/または前記スタティックモジュールとのインタフェースは所定パターンに分類して構成される。前記ソフトウェア無線機の上位から制御情報を取得する。前記制御情報は制御IDが割り振られ、前記CPUは前記制御IDのパターンから、通信方式共通の制御情報と通信方式固有の制御情報に振り分け、前記リコンフィギュラブルモジュールおよび/または前記スタティックモジュールのインタフェースとする。

明 細 書

発明の名称： ソフトウェア無線機

技術分野

[0001] 本開示は、ソフトウェア無線機に関する。

背景技術

[0002] ソフトウェア無線機は、ソフトウェアプログラムによって無線機の実行プログラムを切り替えることにより、無線機における同一のハードウェアリソースで複数の無線通信方式に対応できる無線機である。ソフトウェア無線機においては、ネットワークから所望の機能を定義したファイルをダウンロードし、パーシャルリコンフィグ技術を使用して、所望の通信方式を有したモジュールをリコンフィグすることによって、ソフトウェア無線機内のモジュールの構成を変更し、複数の無線通信方式を実現するようになる。無線通信方式が搭載されているリコンフィギュラブルモジュールは、CPUによって制御情報が送られ制御され、CPUと通信方式を搭載したリコンフィギュラブルモジュールのインタフェースは、制御情報を受け渡しするバスで接続される。

先行技術文献

特許文献

[0003] 特許文献1：特開2004-274300号公報

特許文献2：特開2006-309533号公報

発明の概要

発明が解決しようとする課題

[0004] CPUと通信方式を搭載したリコンフィギュラブルモジュールのインタフェースをデータバスのみで接続してしまうと、通信方式固有の制御情報を必要とするリコンフィギュラブルモジュールを追加する際、制御情報を受け渡しするバスが存在しない為、通信方式の追加が出来なくなる。また、開発済みのリコンフィギュラブルモジュールを次期開発のソフトウェア無線機に転

用する際、次期開発のソフトウェア無線機にバスが存在しない場合、開発済みのリコンフィギュラブルモジュールを使用できない。さらに、データバスを多く使用すると使用リソースが増え、配置配線が困難になり大規模なリソースを必要とするリコンフィギュラブルモジュールを使用する事が出来ず、使用できる通信方式に制限が発生する可能性がある。

[0005] 本開示の課題は、CPUとリコンフィギュラブルモジュールとのハードウェアリソースのインタフェースが共通化されたソフトウェア無線機を提供することにある。

[0006] その他の課題と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

課題を解決するための手段

[0007] 本開示のうち代表的なものの概要を簡単に説明すれば下記の通りである。

[0008] すなわち、ソフトウェア無線機は、複数のハードウェアモジュールを有し、前記複数のハードウェアモジュールを制御する無線通信ソフトウェアを外部よりダウンロードして無線機機能を実現する。前記ハードウェアモジュールは、CPU、リコンフィギュラブルモジュールおよびスタティックモジュールの少なくとも一つで構成される。前記リコンフィギュラブルモジュールおよび前記スタティックモジュールとのインタフェースは所定パターンに分類して構成される。前記ソフトウェア無線機の上位から制御情報を取得する。前記制御情報は制御IDが割り振られ、前記CPUは前記制御IDのパターンから、通信方式共通の制御情報と通信方式固有の制御情報に振り分け、前記リコンフィギュラブルモジュールおよび前記スタティックモジュールのインタフェースとする。

発明の効果

[0009] 上記ソフトウェア無線機によれば、CPUとリコンフィギュラブルモジュールとのハードウェアリソースのインタフェースを共通化することが可能である。

図面の簡単な説明

[0010] [図1]図 1 は、ソフトウェア無線機を説明する図である。

[図2]図 2 は、ソフトウェア無線機のソフトウェア構造を示す図である。

[図3]図 3 は、ソフトウェア無線機を構成する半導体装置を説明する図である。

[図4]図 4 は、制御 ID のパターンを説明する図である。

[図5]図 5 は、制御情報の一例を説明する図である。

[図6]図 6 は、メモリ装置に格納された通信方式共通の制御情報のデータ構成を示す図である。

[図7]図 7 は、メモリ装置に格納された通信方式固有の制御情報のデータ構成を示す図である。

[図8]図 8 は、通信方式を新規に開発した場合のリコンフィギュラブルモジュールの構成を説明する図である。

[図9]図 9 は、開発済みのリコンフィギュラブルモジュール 2 を新規開発のソフトウェア無線機に使用する際の構成を説明する図である。

発明を実施するための形態

[0011] 以下、実施態様、実施例について、図面を用いて説明する。ただし、以下の説明において、同一構成要素には同一符号を付し繰り返しの説明を省略することがある。なお、図面は説明をより明確にするため、実際の態様に比べ、模式的に表される場合があるが、あくまで一例であって、本発明の解釈を限定するものではない。

[0012] (実施態様)

ソフトウェア無線機 (100) は、CPU (1)、リコンフィギュラブルモジュール (2) およびスタティックモジュール (3) で構成される。上位から取得する制御情報には制御 ID が割り振られ、CPU (1) は制御 ID のパターンから、通信方式共通で使用する制御情報 (5a) と通信方式固有の制御情報 (5b) に振り分ける。CPU (1) とリコンフィギュラブルモジュール (2) およびスタティックモジュール (3) とのインターフェースは所定のインターフェースに分類して構成される。所定のインターフェースは 2 種

類あり、通信方式共通で使用する制御情報（５ a）を受け渡しする為のインタフェース（３ ６、２ １）と、通信方式固有の制御情報（５ b）を受け渡しする為のインタフェース（３ ７、２ ２）である。両インタフェースはメモリ装置（３ １、３ ２）を用いる。

[0013] 通信方式共通で使用する制御情報（５ a）はメモリ装置（３ １）にテーブルを持たせ、スタティックモジュール（３）とリコンフィギュラブルモジュール（２）のインタフェース（３ ６、２ １）は所定のバス形式（複数の制御ＩＤバス線）で接続する。

[0014] 通信方式固有の制御情報（５ b）は、メモリ装置（３ ２）に、総ＩＤ数、ＩＤ番号、データのデータ長（ＬＥＮＧＴＨ）、データ（ＤＡＴＡ）を書き込み、リコンフィギュラブルモジュール（２）内で、必要なバス形式（複数の制御ＩＤバス線）に変換する。通信方式固有の制御情報（５ b）において、スタティックモジュール（３）とリコンフィギュラブルモジュール（２）のインタフェース（３ ７、２ ２）は所定のバス形式（アドレス、データ、イネーブル）とする。

[0015] 通信方式共通で使用する制御情報（５ a）を受け渡しする為のインタフェース（３ ６、２ １）は、どの通信方式においても同じである為、増減はなく、通信方式が変更されても、インタフェース（３ ６、２ １）の変更は不要である。

[0016] 実施態様によれば、ＣＰＵ１とリコンフィギュラブルモジュール（ＲＭ）２とスタティックモジュール（ＳＭ）３とのインタフェースをパターン化することにより、インタフェースの共通化ができるので、各ハードウェアモジュールの設計が簡素化され、設計効率を向上することができる。

[0017] また、通信方式固有の制御情報（５ b）の変更が必要とされる場合、メモリ装置（３ ２）の内部の値のみが書き変わるだけである為、アドレス、データ、イネーブルの構成は変更する必要はない。したがって、ソフトウェア無線機（１ ０ ０）に新たな通信方式を追加する際、ＣＰＵ（１）と受け渡しする２つのインタフェース（３ ６、２ １と３ ７、２ ２）の変更が不要となり、

新規通信方式の追加が可能となる。2つのインタフェース（36、21と37、22）が共通化されているため、一度開発した通信方式を次期開発のソフトウェア無線機に使用する事が可能となり、開発効率が向上される。さらに膨大なバスを使用する必要が無いため配置配線が容易となることから、多くのリソースを必要とする通信方式を使用する事が容易となる。

実施例

[0018] ソフトウェア無線技術とは、ハードウェアそのものには変更を加えることなく、制御ソフトウェアを変更することによって無線通信方式を切り替えることが可能な無線通信技術である。図1にソフトウェア無線機100の概要を示す。ソフトウェア無線機100のハードウェアモジュールとしては、アンテナ101、高周波部102、A/D・D/A部103、デジタル信号処理部104、制御部105を含む。アンテナ101は無線周波数信号の送受信を行う。高周波部102は、アンテナ101で受信した無線周波数帯の受信信号を低周波数帯の受信信号に変換する、または低周波数帯の送信信号を無線周波数帯の送信信号に変換する。A/D・D/A部103は、受信したアナログ信号をデジタル信号に変換する、または送信するデジタル信号をアナログ信号に変換する。デジタル信号処理部104は、送信信号の符号化、受信信号の復号等の処理を行う。制御部105は、例えばソフトウェアプログラムを格納するメモリとそのメモリに格納されたソフトウェアプログラムを実行するCPUとを備え、ネットワーク106を介して制御端末107からの制御を受けるとともに、ソフトウェア無線機のハードウェアモジュールの制御を行う。

[0019] 図2にソフトウェア無線機100のソフトウェア構造を示す。

[0020] ハードウェアモジュール220～222はそれぞれ図1の高周波部102、A/D・D/A部103、デジタル信号処理部104に相当する。ハードウェアデバイスドライバ210～212はそれぞれ、これらのハードウェアモジュール220～222を駆動する。これらは所定のOS（Operating System）209上で動作するが、CORBA（Common Object Request Broker

Architecture) ミドルウェア 208 により、アプリケーションと OS・ハードウェアとが分離可能とされている。

[0021] ソフトウェア無線機 100 に電源投入されると、まず OS 209、ハードウェアデバイスドライバ 210～212、CORBA ミドルウェア 208 が起動される。続いて、環境ソフトウェア 215 が起動される。環境ソフトウェア 215 はソフトウェア無線機 100 が動作するために、常時起動されている必要のあるソフトウェアプログラムであり、ユーザインタフェースソフトウェア 201、ドメイン管理ソフトウェア 202、ハードウェア管理ソフトウェア 204、ハードウェア制御ソフトウェア 205～207 が含まれている。ハードウェア制御ソフトウェア 205～207 もそれぞれハードウェアデバイスドライバ 210～212 に対応して設けられ、これらを制御する上位のソフトウェアプログラムである。

[0022] ソフトウェア無線機 100 の特徴として、フィルタ、変復調、等化、同期機能などの無線機能をプログラブル化し、ソフトウェアプログラムの書き換えにより無線パラメータである変調方式、送受信周波数、帯域幅、伝送速度などのシステム固有の無線機能を変更可能としている。これら書き換えられるソフトウェアプログラムが、無線通信ソフトウェア 203 である。このため、無線通信ソフトウェア 203 は電源投入時でも起動可能だが、その多くはユーザインタフェースソフトウェア 201 からの指示に基づいて起動する。

[0023] ユーザインタフェースソフトウェア 201 は、ドメイン管理ソフトウェア 202 および無線通信ソフトウェア 203 と接続・通信する。ドメイン管理ソフトウェア 202 はユーザインタフェースソフトウェア 201 の他、ハードウェア管理ソフトウェア 204 と接続し、ハードウェア管理ソフトウェア 204 はハードウェア制御ソフトウェア 205, 206, 207 と接続する。ハードウェア制御ソフトウェア 205, 206, 207 は、無線通信ソフトウェア 203 とハードウェアデバイスドライバ 210, 211, 212 と接続し、無線通信ソフトウェア 203 はユーザインタフェースソフトウェ

ア 201 とハードウェア制御ソフトウェア 205, 206, 207 と接続する。

[0024] 図 3 にソフトウェア無線機 100 を構成する半導体装置 10 を示す。ソフトウェア無線機 100 を構成する半導体装置 10 は、FPGA (Field Programmable Gate Array) の汎用メモリと論理回路でソフトプロセッサとして構成される CPU 1 と、ハードウェア構成や結線などもプログラムによって動的に変更可能 (再構成可能) なリコンフィギュラブルモジュール (RM) 2 と、ハードウェア構成や結線などもプログラムによって設定は可能であるが動的に変更しないスタティックモジュール (SM) 3 と、で構成される。この例では、CPU 1 およびリコンフィギュラブルモジュール 2 が、スタティックモジュール 3 に囲まれているように描かれているが、これに限定されない。CPU 1、リコンフィギュラブルモジュール 2、スタティックモジュール 3 は、半導体装置 10 のチップ上において、別々の領域に配置されてもよい。図 1 の制御部 105 は CPU 1 を含み、デジタル信号処理部 104 はリコンフィギュラブルモジュール 2 で構成される。ハードウェアモジュールは、CPU 1 と、リコンフィギュラブルモジュール 2 および／またはスタティックモジュール 3 の少なくとも一つで構成される。

[0025] CPU 1 は、上位モジュール 4 に格納された制御情報 5 を読み出すことができる。制御情報 5 は、通信方式共通で使用する制御情報 5a と、通信方式固有で使用する制御情報 5b と、含む。各々の制御情報 5a、5b には、所定の制御 ID が割り振られている。CPU 1 は、上位モジュール 4 から制御情報 5 を読み出した時、読み出した制御情報 5 内の制御 ID のパターンを判別して、制御情報 5 を制御情報 5a と制御情報 5b とに振り分けて、CPU 1 の内部に設けられたメモリ部 1a へ格納する。

[0026] 図 4 は、制御 ID のパターンを説明する図である。図 4 には、制御 ID を 16 ビットのサイズで表現した際の一例が示されている。通信方式共通で使用する制御情報 5a の制御 ID のパターンは、16 ビット目が「0 (ゼロ)」である。一方、通信方式固有で使用する制御情報 5b の制御 ID のパター

ンは、16ビット目が「1」である。CPU1は、制御IDのパターンにおいて、16ビット目が「0（ゼロ）」であるか、16ビット目が「1」であるかを判断基準として、制御情報5aと制御情報5bとを振り分ける。制御IDを16ビットのサイズで表現した場合、通信方式共通の制御情報5aの制御IDは、最小の制御IDが0x0000であり、最大の制御IDが0x7FFFである。また、通信方式固有の制御情報5bの制御IDは、最小の制御IDが0x8000であり、最大の制御IDが0xFFFFである。

[0027] 図5は、制御情報の一例を説明する図である。制御IDのパターンにおいて、通信方式共通と示す様に、通信方式共通の制御情報5aの内容は、周波数情報設定、送信許可設定、送信出力設定を含む。周波数情報設定は、周波数の切り替えを行う制御に関する。送信許可設定は、送信の許可を行う制御に関する。送信出力設定は、送信出力のレベルの制御に関する。制御IDのパターンにおいて、通信方式固有と示す様に、通信方式固有の制御情報5bは、モード設定を含む。リコンフィギュラブルモジュール2がAM（振幅）変調を行う回路であれば、モード設定はAM変調モード設定に対応する。リコンフィギュラブルモジュール2がFM（周波数）変調を行う回路であれば、モード設定はFM変調モード設定に対応する。

[0028] 図5には、スタティックモジュール3とリコンフィギュラブルモジュール2との接続インタフェースも記載されている。通信方式共通の制御情報5aについては、制御IDバスが接続インタフェースとされ、通信方式固有の制御情報5bについては、アドレスバス、データバス、イネーブル信号が接続インタフェースとされる。つまり、制御IDのパターンに基づいて、通信方式共通の制御情報5aの接続インタフェースは制御IDバスとされ、通信方式固有の制御情報5bの接続インタフェースはアドレスバス、データバス、イネーブル信号とされている。スタティックモジュール3とリコンフィギュラブルモジュール2との接続インタフェースについては、後述する。

[0029] 図3に戻って、スタティックモジュール3の構成を説明する。スタティックモジュール3は、メモリ装置（RAM1）31と、メモリ装置（RAM2

）３２と、メモリ装置（ＲＡＭ１）３１の読み出し回路３３と、バス３４と、バス３５と、第１インタフェース３６と、第２インタフェース３７と、を具備する。ＣＰＵ１は、バス３４を介して、通信方式共通の制御情報５ａをメモリ装置３１の各アドレスに制御ＩＤごとのデータテーブルとして書き込む。メモリ装置３１の内部情報は図６に示される（図６については、後述する）。

[0030] メモリ装置３１に書かれた制御ＩＤごとのデータテーブルは、読み出し回路３３によって読み出される。読み出し回路３３は、アドレスバスＡＢ１、データバスＤＢ１およびイネーブル信号線ＥＮ１を利用して、メモリ装置３１をアクセスし、メモリ装置３１に書かれた制御ＩＤごとのデータテーブルを読み出す。読み出し回路３３は、メモリ装置３１から読み出した制御ＩＤごとのデータテーブルを、制御ＩＤごとのデータへ変換する。

[0031] 第１インタフェース３６は、複数の制御ＩＤバス線Ｂ１～Ｂｎを含む制御ＩＤバスとして構成される。複数の制御ＩＤバス線Ｂ１～Ｂｎのおのおのは、制御ＩＤ（０×００００～０×７×××）ごとに設けられている。つまり、複数の制御ＩＤバス線Ｂ１～Ｂｎは、制御ＩＤ０×００００（０×００００ＩＤと示す）のために設けられた制御ＩＤバス線Ｂ１～制御ＩＤ０×７×××（０×７×××ＩＤと示す）のために設けられた制御ＩＤバス線Ｂｎによって構成される。読み出し回路３３によって変換された制御ＩＤごとのデータのおのおのは、対応する制御ＩＤバス線Ｂ１（０×００００ＩＤ）～制御ＩＤバス線Ｂｎ（０×７×××ＩＤ）へ供給される。第１インタフェース３６は、リコンフィギュラブルモジュール２に接続されることになる。したがって、第１インタフェース３６に読み出された制御情報５ａは、リコンフィギュラブルモジュール２へ供給されることになる。

[0032] ＣＰＵ１は、バス３５を介して、通信方式固有の制御情報５ｂをメモリ装置３２に、総ＩＤ数、ＩＤ情報、データ（ＤＡＴＡ）の長さ（ＬＥＮＧＴＨ）、データ（ＤＡＴＡ）として書き込む。メモリ装置３２の内部情報は図７に示される（図７については、後述する。）メモリ装置３２は第２インタフ

エース 37 に接続されている。

[0033] 第2インタフェース37は、アドレスバスAB2、データバスDB2、イネーブル信号線EN2を含む。メモリ装置32に書き込まれた制御情報5bは、第2インタフェース37を利用して読み出すことができる。第2インタフェース37は、リコンフィギュラブルモジュール2に接続されることになる。したがって、第2インタフェース37に読み出された制御情報5bは、リコンフィギュラブルモジュール2へ供給されることになる。

[0034] リコンフィギュラブルモジュール2は、第3インタフェース21と、第4インタフェース22と、読み出し回路23と、通信方式回路24と、内部バス25と、を含む。第3インタフェース21は、第1インタフェース36に接続する為に設けられており、通信方式共通の制御情報5aを取得するためのインタフェースとされる。第3インタフェース21は、第1インタフェース36と同様に、複数の制御IDバス線C1～Cnを含む制御IDバスとして構成される。複数の制御IDバス線C1～Cnのおおのは、制御ID(0x0000～0x7XXX)ごとに設けられている。複数の制御IDバス線C1～Cnは、制御ID0x0000(0x0000IDと示す)のために設けられた制御IDバス線C1(0x0000ID)～制御ID0x7XXX(0x7XXXIDと示す)のために設けられた制御IDバス線(0x7XXXID)によって構成される。第3インタフェース21の制御IDバス線C1(0x0000ID)～制御IDバス線C1(0x7XXXID)と第1インタフェース36の制御IDバス線B1(0x0000ID)～制御IDバス線Bn(0x7XXXID)とは、同一の制御IDのために設けられた制御IDバス線が互いに接続されることになる。したがって、第3インタフェース21には、通信方式共通の制御情報5aが供給される。

[0035] 第4インタフェース22は、第2インタフェース37に接続する為に設けられており、制御情報5bを取得するためのインタフェースとされる。第4インタフェース22は、アドレスバスAB3、データバスDB3、イネーブル信号線EN3を含む。アドレスバスAB3、データバスDB3、イネーブル

ル信号線E N 3は、第2インタフェース3 7のアドレスバスA B 2、データバスD B 2、イネーブル信号線E N 2に、それぞれ接続されることになる。

[0036] 読み出し回路2 3は、メモリ装置3 2に格納された通信方式固有の制御情報5 bを読み出すために設けられる。読み出し回路2 3は、アドレスバスA B 1、A B 2、データバスD B 1、D B 2、イネーブル信号線E N 1、E N 2を利用して、メモリ装置3 2をアクセスする。読み出し回路2 3は、メモリ装置3 2の制御情報5 bが格納された先頭アドレスを読み出し、総I D数を確認し、総I D数分のデータ(D A T A)を読み出し、内部バス2 5の形式に変換して、通信方式回路2 4に供給する。

[0037] 内部バス2 5は、複数の制御I Dバス線D 1～D mを含む制御I Dバスとして構成される。複数の制御I Dバス線D 1～D mのおのおのは、制御I D(0 x 8 0 0 0～0 x 8 X X X)ごとに設けられている。つまり、複数の制御I Dバス線D 1～D mは、制御I D 0 x 8 0 0 0(0 x 8 0 0 0 I Dと示す)のために設けられた制御I Dバス線D 1～制御I D 0 x 8 X X X(0 x 8 X X X I Dと示す)のために設けられた制御I Dバス線D mによって構成される。読み出し回路2 3は、メモリ装置3 1から制御情報5 bを、制御I Dごとのデータへ変換し、対応する制御I Dバス線D 1(0 x 8 0 0 0 I D)～制御I Dバス線D m(0 x 8 X X X I D)へ供給する。

[0038] 通信方式回路2 4は、取得された通信方式共通の制御情報5 aと通信方式固有の制御情報5 bとに基づいて、周波数情報設定、送信許可設定、送信出力設定、及び、モード設定が行われ、所望の通信方式に対応するように設定される。

[0039] リコンフィギュラブルモジュール2において、通信方式共通の制御情報5 aの取得で使用する第3インタフェース2 1(複数の制御I Dバス線C 1～C n)はどの通信方式においても同じである為、増減はなく、通信方式が変更されても、第3インタフェース2 1の変更は不要である。また、通信方式固有の制御情報5 bは通信方式毎に異なるが、通信方式が変更されても、メモリ装置3 2に格納する制御情報5 bの内部情報、及び、リコンフィギュラ

ブルモジュール2の内部バス25（複数の制御IDバス線D1～Dm）の制御IDバス線の数に変更されるのみで、スタティックモジュール3とのインタフェースである第4インタフェース22の変更は不要である。

[0040] 次に、メモリ装置31に格納された通信方式共通の制御情報5aの内部情報のデータ構成を説明する。図6は、メモリ装置に格納された通信方式共通の制御情報のデータ構成を示す図である。図6では、縦方向にアドレスが示され、横方向にビット（BIT）数が示される。この例では、ビット（BIT）数は、0～7の8ビットである。

[0041] データ構成11は、各制御IDに割り振られたアドレス12と、各制御IDの制御情報を示すデータ（DATA）を書き込む領域13と、を含む。例えば、制御ID0×0000のデータ（DATA）は、32ビットであり、アドレス0×0000～0×0003に書き込まれる。制御ID0×0001のデータ（DATA）は、16ビットであり、アドレス0×0004～0×0005に書き込まれる。制御ID0×0002～制御ID0×XXXXの各データ（DATA）についても、対応するアドレスに書き込まれる。たとえば、制御ID0×0000のデータ（DATA）が更新されると、アドレス0×0000～0×0003に更新データが書き込まれ、制御ID0×0001のデータ（DATA）が更新されると、アドレス0×0004～0×0005に更新データが書き込まれる。

[0042] 次に、メモリ装置32に格納された通信方式固有の制御情報5bのデータ構成を説明する。図7は、メモリ装置に格納された通信方式固有の制御情報のデータ構成を示す図である。図7では、縦方向にアドレスが示され、横方向にビット（BIT）数が示される。この例では、ビット（BIT）数は、0～7の8ビットである。

[0043] データ構成14は、アドレス15の先頭に総ID数を書き込む領域16があり、その次に、制御IDの番号（ID No）を書き込む領域17、データ（DATA）のデータ長（LENGTH）を書き込む領域18、制御IDの制御情報を示すデータ（DATA）を書き込む領域19とで構成されてい

る。この例では、領域 16 は、アドレス $0 \times 0000 \sim 0 \times 0003$ に割り当てられる。領域 17 は、制御 ID の番号が 16 ビットの場合、アドレス $0 \times 0004 \sim 0 \times 0005$ に割り当てられる。領域 18 は、データ長 (LENGTH) を 16 ビットで表現する場合、アドレス $0 \times 0006 \sim 0 \times 0007$ に割り当てられる。領域 19 は、データ (DATA) が 48 ビットの場合、アドレス $0 \times 0008 \sim 0 \times 000D$ に割り当てられる。領域 16 に書き込まれた総 ID 数の値分、ID 番号 (ID

No)、データ長 (LENGTH)、データ (DATA) の組は、領域 16 に書き込まれた総 ID 数の値分、書き込まれる。例えば、CPU1 から制御情報が 3 つ伝送されれば、総 ID 数を書き込む領域 16 に、総 ID 数として 3 が書き込まれ、その後、ID 番号 (ID No)、データ長 (LENGTH)、データ (DATA) の組が、3 つ書き込まれる。

[0044] 次に、通信方式を新規に開発した場合のリコンフィギュラブルモジュールの構成を説明する。図 8 は、通信方式を新規に開発した場合のリコンフィギュラブルモジュールの構成を説明する図である。図 8 において、リコンフィギュラブルモジュール 2 は開発済みの通信方式回路 24 を含み、新規開発したリコンフィギュラブルモジュール 2A は新規開発した通信方式回路 24A を含む。また、図 8 のソフトウェア無線機 100A が図 3 のソフトウェア無線機 100 と異なる点は、図 8 のソフトウェア無線機 100A において、半導体装置 10 に、リコンフィギュラブルモジュール (RM) 2A が追加されている点である。リコンフィギュラブルモジュール 2A は、第 1 インタフェース 36 および第 2 インタフェース 37 に接続されている。図 8 のソフトウェア無線機 100A の他の構成及び動作は、図 3 のソフトウェア無線機 100 の構成及び動作と同じであるので、説明は省略する。

[0045] リコンフィギュラブルモジュール 2A において、新規開発した通信方式回路 24A の構成は開発済みの通信方式回路 24 と異なるが、リコンフィギュラブルモジュール 2A の他の構成は、内部バス 25A を構成する複数の制御 ID バス線の本数に変更されていることを除き、リコンフィギュラブルモジ

ジュール2と同じとされている。つまり、第3インタフェース21と第4インタフェース22と読み出し回路23と内部バス25の基本的構成は、リコンフィギュラブルモジュール2Aとリコンフィギュラブルモジュール2とで同じ構成にされている。内部バス25Aは、前述の様に、リコンフィギュラブルモジュール2の内部バス25と比較して、複数の制御IDバス線の本数が変更されている。内部バス25Aは、複数の制御IDバス線D1～Dnを含む制御IDバスとして構成される。複数の制御IDバス線D1～Dnのおのおのは、制御ID(0×8000～0×9XXX)ごとに設けられている。

[0046] リコンフィギュラブルモジュール2Aの第3インタフェース21は、リコンフィギュラブルモジュール2の第3インタフェース21と同様に、スタティックモジュール3の第1インタフェース36に接続される。また、リコンフィギュラブルモジュール2Aの第4インタフェース22は、リコンフィギュラブルモジュール2の第4インタフェース22と同様に、スタティックモジュール3の第2インタフェース37に接続される。

[0047] したがって、ソフトウェア無線機100Aの第1インタフェース36および第2インタフェース37の構成を変更することなく、開発済みのリコンフィギュラブルモジュール2による通信方式と、新規開発したリコンフィギュラブルモジュール2Aは新規な通信方式とをソフトウェア無線機100Aにおいて利用することができる。

[0048] 今後、複数のリコンフィギュラブルモジュールを新規に開発した場合、複数の新規開発したリコンフィギュラブルモジュールのおのおのに、第3インタフェース21および第4インタフェース22を採用する。これにより、ソフトウェア無線機(100、100A)の第1インタフェース36および第2インタフェース37の構成を変更することなく、ソフトウェア無線機(100、100A)に新規開発した複数のリコンフィギュラブルモジュール(RM)を追加することができる。これにより、ソフトウェア無線機で、新規な複数の通信方式を使用することが可能となる。

[0049] 次に、開発済みのリコンフィギュラブルモジュール2を、新規開発ないし

次期開発のソフトウェア無線機に使用する際の構成を説明する。図9は、開発済みのリコンフィギュラブルモジュール2を新規開発のソフトウェア無線機に使用する際の構成を説明する図である。図9において、リコンフィギュラブルモジュール2は開発済みの通信方式回路24を含み、ソフトウェア無線機100Bは新規開発ないし次期開発のソフトウェア無線機とする。ソフトウェア無線機100Bのリコンフィギュラブルモジュール(RM)2Bの部分に、リコンフィギュラブルモジュール2が採用される。ソフトウェア無線機100BのCPU1およびスタティックモジュール3の構成及び動作は、図3のソフトウェア無線機100のCPU1およびスタティックモジュール3の構成と同じであるので、説明は省略する。

[0050] 図9に示す様に、ソフトウェア無線機100Bのスタティックモジュール3は、図3のソフトウェア無線機100のスタティックモジュール3と同様に、第1インタフェース36と、第2インタフェース37と、を有するように構成する。一方、リコンフィギュラブルモジュール2は、図3で説明されたように、第1インタフェース36に接続する為に設けられた第3インタフェース21と、第2インタフェース37に接続する為に設けられた第4インタフェース22と、を有する。これにより、開発済みのリコンフィギュラブルモジュール2を、新規開発ないし次期開発のソフトウェア無線機100Bに使用することが可能となる。これにより、新規開発ないし次期開発のソフトウェア無線機100Bにおいて、開発済みのリコンフィギュラブルモジュール2による通信方式を利用することが可能となる。

[0051] 実施例によれば、以下の効果を得ることができる。

[0052] 1) CPU1とリコンフィギュラブルモジュール2とスタティックモジュール3とのインタフェースをパターン化することにより、インタフェースの共通化ができるので、各ハードウェアモジュールの設計が簡素化され、設計効率を向上することができる。

[0053] 2) スタティックモジュール3とリコンフィギュラブルモジュール2との間において、通信方式共通で使用する制御情報(5a)を受け渡しするため

インタフェース（３６、２１）は所定のバス形式（複数の制御ＩＤバス線）で接続する。通信方式共通で使用する制御情報（５ａ）を受け渡しする為のインタフェース（３６、２１）は、どの通信方式においても同じである為、増減はなく、通信方式が変更されても、インタフェース（３６、２１）の変更は不要である。

[0054] また、スタティックモジュール（３）とリコンフィギュラブルモジュール（２）との間において、通信方式固有の制御情報（５ｂ）を受け渡しする為のインタフェース（３７、２２）は所定のバス形式（アドレス、データ、イネーブル）とする。通信方式固有の制御情報（５ｂ）の変更が必要とされる場合、メモリ装置（３２）の内部の値のみが書き変わるだけである為、アドレス、データ、イネーブルの構成は変更する必要はない。したがって、スタティックモジュール（３）とリコンフィギュラブルモジュール（２）との間のインタフェースを共通化できる。

[0055] ３）ソフトウェア無線機１００Ａの第１インタフェース３６および第２インタフェース３７の構成を変更することなく、開発済みのリコンフィギュラブルモジュール２による通信方式と、新規開発したリコンフィギュラブルモジュール２Ａは新規な通信方式とをソフトウェア無線機１００Ａにおいて利用することができる。

[0056] ４）開発済みのリコンフィギュラブルモジュール２を、新規開発ないし次期開発のソフトウェア無線機１００Ｂに使用することが可能となる。これにより、新規開発ないし次期開発のソフトウェア無線機１００Ｂにおいて、開発済みのリコンフィギュラブルモジュール２による通信方式を利用することが可能となる。

[0057] 以上、本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は、上記実施形態および実施例に限定されるものではなく、種々変更可能であることはいうまでもない。

産業上の利用可能性

[0058] 本発明の実施の形態によれば、ＣＰＵとリコンフィギュラブルモジュールとの

ハードウェアリソースのインタフェースが共通化されたソフトウェア無線機に利用可能である。この出願は、2019年3月15日に出願された日本出願特願2019-049151を基礎として優先権の利益を主張するものであり、その開示の全てを引用によってここに取り込む。

符号の説明

- [0059] 1 : CPU
- 2 : リコンフィギュラブルモジュール
- 21 : 第3インタフェース
- 22 : 第4インタフェース
- 23 : 読み出し回路
- 10 : 半導体装置
- 3 : スタティックモジュール
- 31、32 : メモリ装置
- 33 : 読み出し回路
- 36 : 第1インタフェース、
- 37 : 第2インタフェース
- 100、100A、100B : ソフトウェア無線機

請求の範囲

[請求項1] 複数のハードウェアモジュールを有し、前記複数のハードウェアモジュールを制御する無線通信ソフトウェアを外部よりダウンロードして無線機機能を実現するソフトウェア無線機であって、

前記ハードウェアモジュールは、CPUと、リコンフィギュラブルモジュールまたはスタティックモジュールの少なくとも一つで構成され、

前記リコンフィギュラブルモジュールおよび／または前記スタティックモジュールとのインタフェースは所定パターンに分類して構成され、

前記ソフトウェア無線機の上位から制御情報を取得し、前記制御情報は制御IDが割り振られ、前記CPUは前記制御IDのパターンから、通信方式共通の制御情報と通信方式固有の制御情報に振り分け、前記リコンフィギュラブルモジュールおよび／または前記スタティックモジュールのインタフェースとする、ことを特徴とするソフトウェア無線機。

[請求項2] 前記リコンフィギュラブルモジュールおよび前記スタティックモジュールのインタフェースにおいて、

前記通信方式共通で使用する制御情報は、前記制御IDごとに設けられた複数の制御IDバス線を介して、前記スタティックモジュールから前記リコンフィギュラブルモジュールへ供給され、

前記通信方式固有の制御情報は、アドレスバス、データバス、および、イネーブル信号線を利用して、前記データバスを介して、前記スタティックモジュールから前記リコンフィギュラブルモジュールへ供給される、ことを特徴とする請求項1に記載のソフトウェア無線機。

[請求項3] 前記スタティックモジュールは、

前記通信方式共通で使用する制御情報が格納される第1メモリと、

前記通信方式固有の制御情報が格納される第2メモリと、

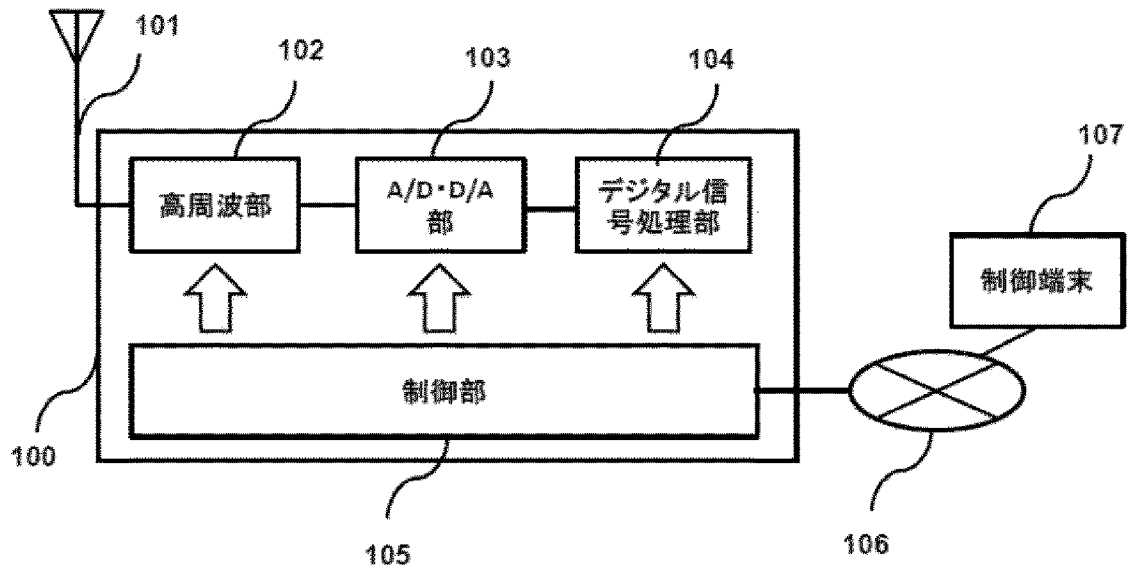
前記第1メモリに格納された前記通信方式共通で使用する制御情報を読み出して、前記制御IDごとのデータへ変換して、前記複数の制御IDバス線へ供給する第1読み出し回路と、を有し、

前記リコンフィギュラブルモジュールは、

前記第2メモリに格納された前記通信方式固有の制御情報を、前記アドレスバス、前記データバス、および、前記イネーブル信号線を利用して、アクセスする第1読み出し回路を有する、ことを特徴とする請求項2に記載のソフトウェア無線機。

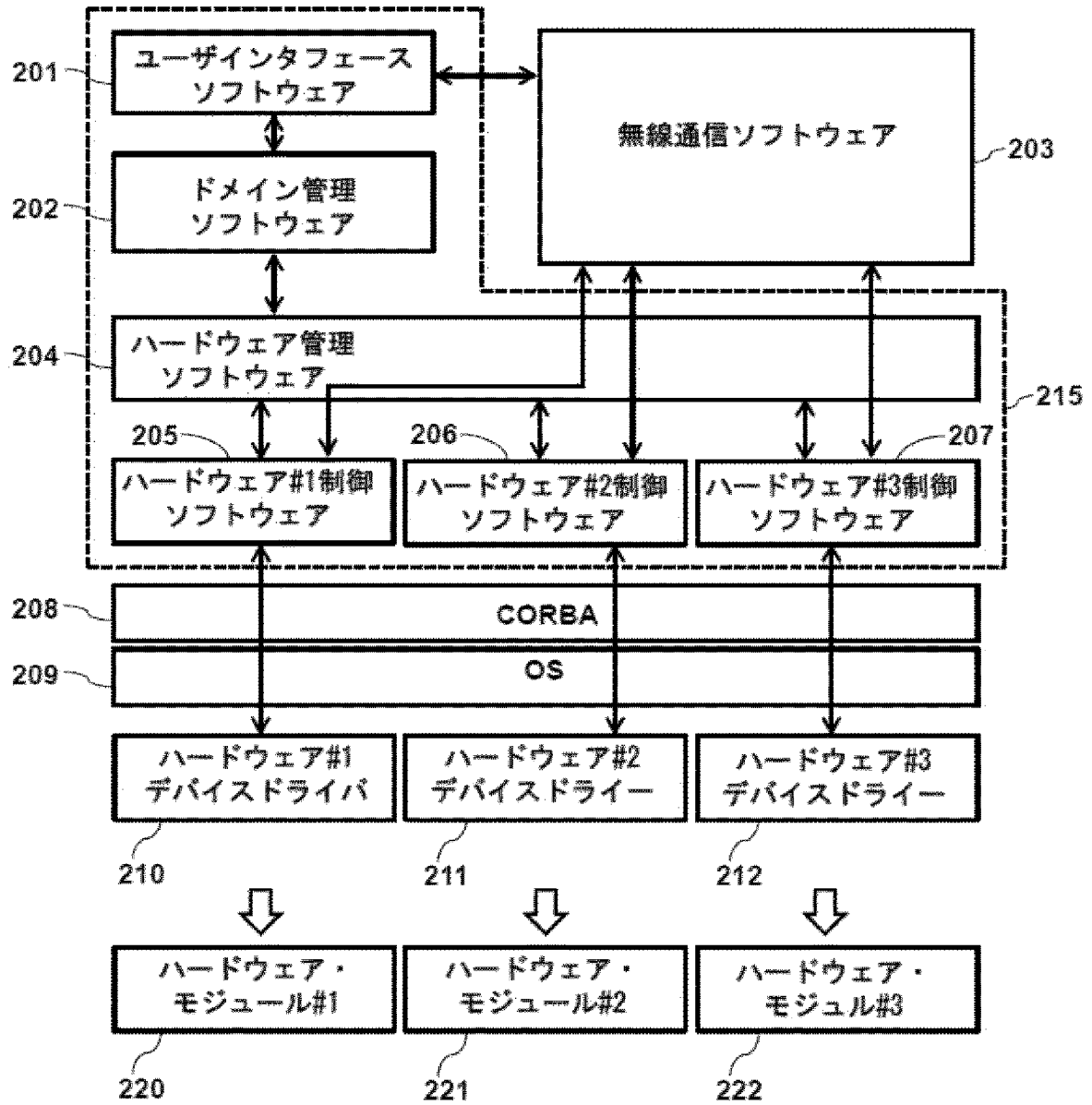
[図1]

図1

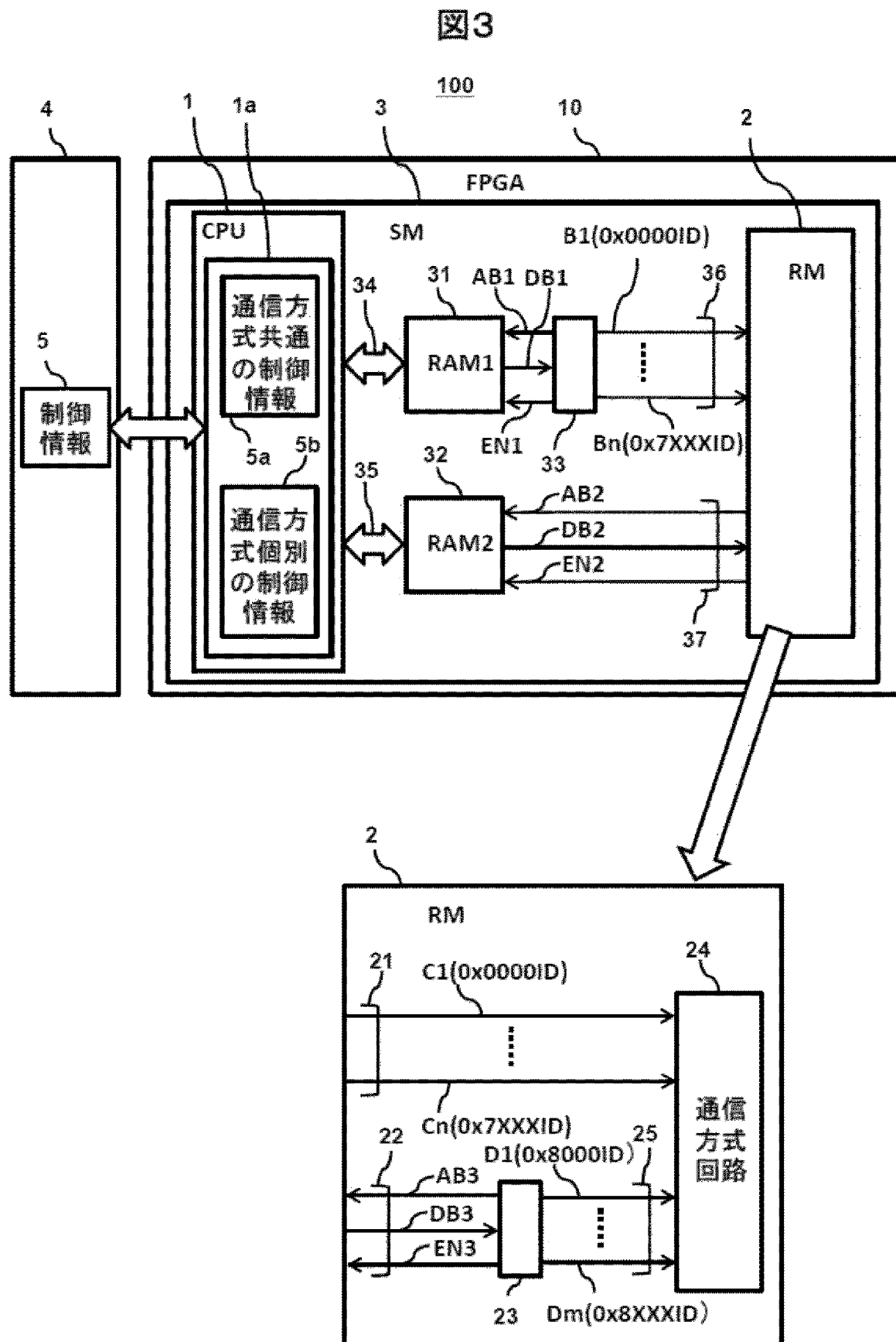


[図2]

図2



[図3]



[図4]

図4

項番	制御IDパターン	IDサイズ	最小ID	最大ID	CPU判断基準
1	通信方式共通	16bit	0x0000	0x7FFF	16bit目が0
2	通信方式固有	16bit	0x8000	0xFFFF	16bit目が1

[図5]

図5

項番	制御情報の内容	内容	制御IDパターン	リコンフィギュラブルモジュール接続インタフェース
1	周波数設定	周波数の切り替えを行う制御	通信方式共通	制御IDバス
2	送信許可設定	送信の許可を行う制御	通信方式共通	制御IDバス
3	送信出力設定	送信出力のレベルを制御	通信方式共通	制御IDバス
4	モード設定	通信方式固有のモードの制御 (例) AM変調のリコンフィギュラブルモジュールであれば、AM変調モードの設定	通信方式固有	・アドレスバス ・データバス ・イネーブル

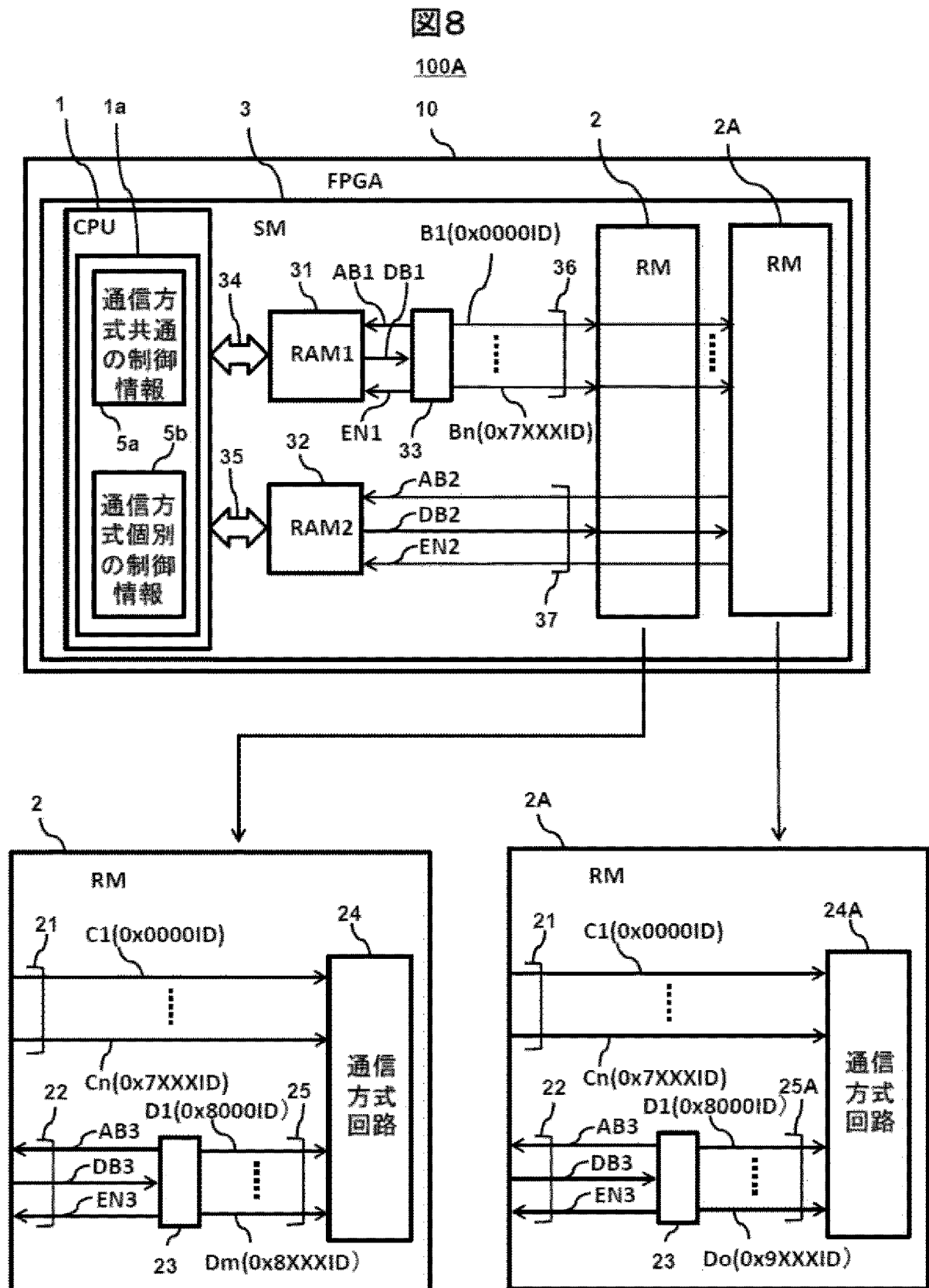
11
 WWW.HOCCOCCO.PSSESS

アドレス／BIT	7	6	5	4	3	2	1	0
0x0000	制御ID0x0000のDATA							
0x0001								
0x0002								
0x0003								
0x0004	制御ID0x0001のDATA							
0x0005								
0x0006	制御ID0x0002のDATA							
0x0007								
0x0008	制御ID0x0003のDATA							
0x0009	制御ID0x0004のDATA							
0x000A	制御ID0x0005のDATA							
0x000B	制御ID0x0006のDATA							
0x000C	制御ID0x0007のDATA							
0x000D	制御ID0x0008のDATA							
0x000E	制御ID0x0009のDATA							
0x000F								
0x0010	制御ID0x000AのDATA							
0x0011								
0x0012	制御ID0x000BのDATA							
0x0013	制御ID0x000CのDATA							
0xXXxE	制御ID0xXXXXのDATA							

14

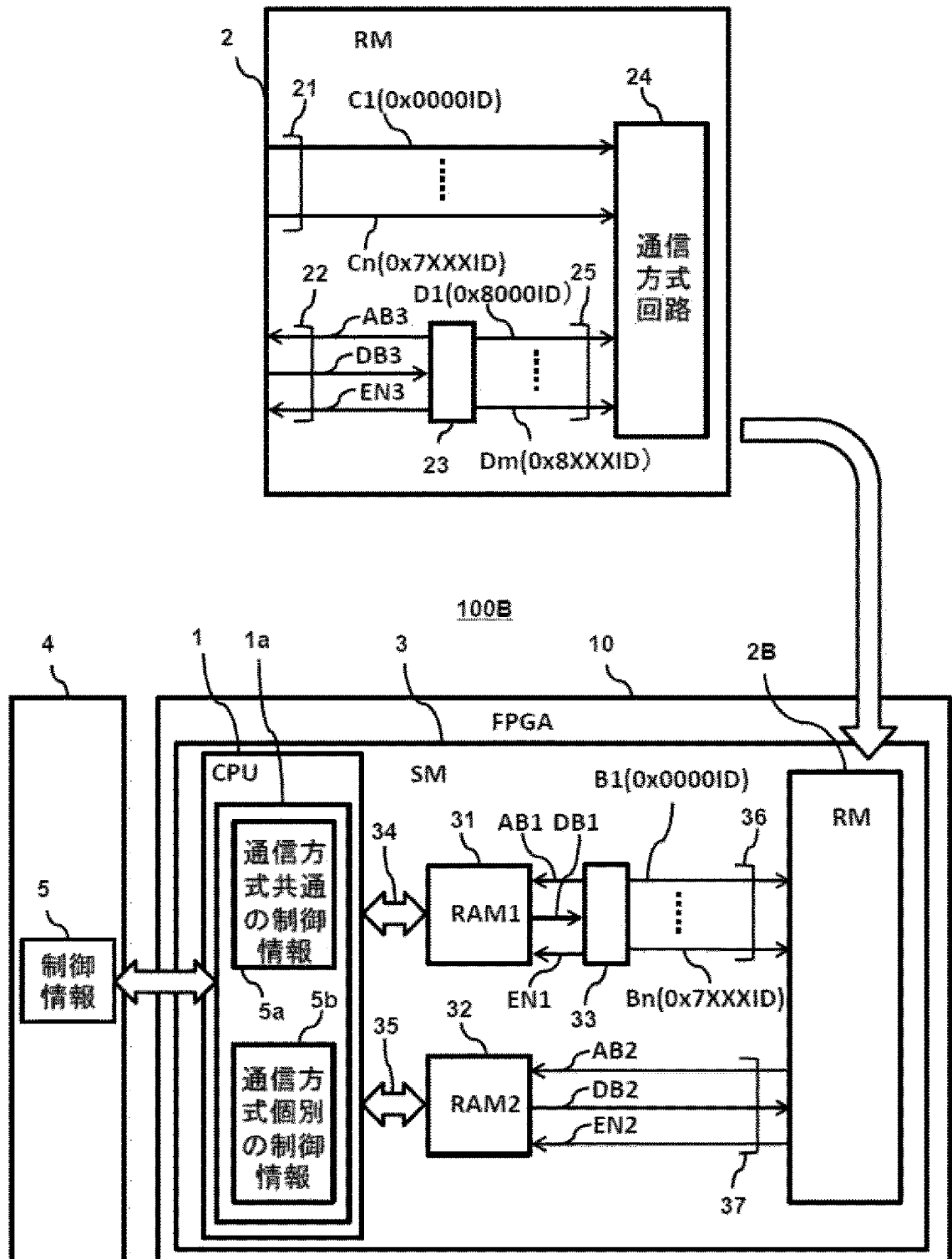
アドレス/BIT	7	6	5	4	3	2	1	0
0x0000	16 総ID数							
0x0001								
0x0002								
0x0003								
0x0004	17 ID No							
0x0005								
0x0006	18 LENGTH							
0x0007								
0x0008	19 DATA							
0x0009								
0x000A								
0x000B								
0x000C								
0x000D	ID No							
0x000E								
0x000F								
0x0010	LENGTH							
0x0011								
0x0012	DATA							
0x0013								
⋮	⋮							
0xFFFFC	DATA							
0xFFFFE								

[図8]



[図9]

図9



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2020/004293

A. CLASSIFICATION OF SUBJECT MATTER

H04B 1/00 (2006.01) i; H04B 1/38 (2015.01) i; G06F 15/78 (2006.01) i
 FI: H04B1/00 103; G06F15/78 560; H04B1/38

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04B1/00; H04B1/38; G06F15/78

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2020
Registered utility model specifications of Japan	1996-2020
Published registered utility model applications of Japan	1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2006-109397 A (HITACHI, LTD.) 20.04.2006 (2006-04-20)	1-3
A	境 裕樹 et al., ソフトウェア無線プラットフォーム評価ボードの開発, 電子情報通信学会 2005 年総合大会講演論文集 通信 1, 2005, entire text, all drawings (SAKAI Yuki et al., "A Platform for The Development of Software Defined Radio", Lecture proceedings of the 2005 IEICE General Conference: Communication 1)	1-3
P, A	WO 2019/181333 A1 (HITACHI KOKUSAI ELECTRIC INC.) 26.09.2019 (2019-09-26)	1-3



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
02 March 2020 (02.03.2020)

Date of mailing of the international search report
07 April 2020 (07.04.2020)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2020/004293

Patent Documents
referred in the
Report

Publication
Date

Patent Family

Publication
Date

JP 2006-109397 A

20 Apr. 2006

US 2006/0052094 A1

CN 1747342 A

WO 2019/181333 A1

26 Sep. 2019

(Family: none)

A. 発明の属する分野の分類（国際特許分類（IPC）） H04B 1/00(2006.01)i; H04B 1/38(2015.01)i; G06F 15/78(2006.01)i FI: H04B1/00 103; G06F15/78 560; H04B1/38														
B. 調査を行った分野														
調査を行った最小限資料（国際特許分類（IPC）） H04B1/00; H04B1/38; G06F15/78														
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922 - 1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971 - 2020年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996 - 2020年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994 - 2020年</td> </tr> </table>			日本国実用新案公報	1922 - 1996年	日本国公開実用新案公報	1971 - 2020年	日本国実用新案登録公報	1996 - 2020年	日本国登録実用新案公報	1994 - 2020年				
日本国実用新案公報	1922 - 1996年													
日本国公開実用新案公報	1971 - 2020年													
日本国実用新案登録公報	1996 - 2020年													
日本国登録実用新案公報	1994 - 2020年													
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）														
C. 関連すると認められる文献														
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号												
A	JP 2006-109397 A（株式会社日立製作所）20.04.2006（2006 - 04 - 20）	1-3												
A	境 裕樹 et al., ソフトウェア無線プラットフォーム評価ボードの開発, 電子情報通信学会 2005 年総合大会講演論文集 通信 1, 2005 全文、全図	1-3												
P, A	WO 2019/181333 A1（株式会社日立国際電気）26.09.2019（2019 - 09 - 26）	1-3												
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。														
<table border="0"> <tr> <td>* 引用文献のカテゴリー</td> <td>“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの</td> </tr> <tr> <td>“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの</td> <td>“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの</td> </tr> <tr> <td>“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの</td> <td>“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの</td> </tr> <tr> <td>“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）</td> <td>“&” 同一パテントファミリー文献</td> </tr> <tr> <td>“O” 口頭による開示、使用、展示等に言及する文献</td> <td></td> </tr> <tr> <td>“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献</td> <td></td> </tr> </table>			* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの	“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの	“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの	“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献	“O” 口頭による開示、使用、展示等に言及する文献		“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	
* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの													
“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの													
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの													
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献													
“O” 口頭による開示、使用、展示等に言及する文献														
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献														
国際調査を完了した日 02.03.2020	国際調査報告の発送日 07.04.2020													
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 大野 友輝 5K 4685 電話番号 03-3581-1101 内線 3556													

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/JP2020/004293

引用文献			公表日	パテントファミリー文献			公表日
JP	2006-109397	A	20.04.2006	US	2006/0052094	A1	
				CN	1747342	A	
WO	2019/181333	A1	26.09.2019	(ファミリーなし)			