

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-62533

(P2010-62533A)

(43) 公開日 平成22年3月18日(2010.3.18)

(51) Int.Cl.
H01L 31/108 (2006.01)F I
H01L 31/10テーマコード (参考)
5F049

審査請求 未請求 請求項の数 11 O L (全 18 頁)

(21) 出願番号 特願2009-154447 (P2009-154447)
 (22) 出願日 平成21年6月30日 (2009.6.30)
 (31) 優先権主張番号 特願2008-203089 (P2008-203089)
 (32) 優先日 平成20年8月6日 (2008.8.6)
 (33) 優先権主張国 日本国 (JP)

(71) 出願人 000001007
 キヤノン株式会社
 東京都大田区下丸子3丁目30番2号
 (74) 代理人 100086483
 弁理士 加藤 一男
 (72) 発明者 関口 亮太
 東京都大田区下丸子3丁目30番2号 キ
 ヤノン株式会社内
 Fターム(参考) 5F049 MA05 MB07 NA03 NA14 NA15
 NB07 RA08 SS03 SS04

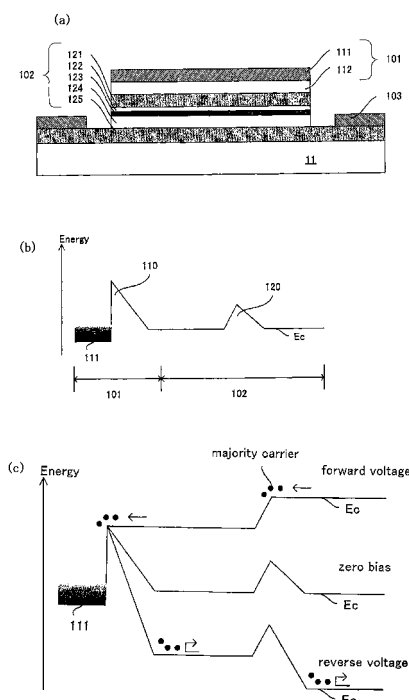
(54) 【発明の名称】 整流素子

(57) 【要約】

【課題】構造の微細化とは別な観点からカットオフ周波数を高めることのできる検出素子などの整流素子を提供する。

【解決手段】整流素子は、ショットキー電極111を含むショットキー障壁部101と、ショットキー障壁部101における多数キャリアに対して整流性を有する障壁部102と、この整流性障壁部102に電氣的に接したオーミック電極103を備える。ショットキー障壁部101と整流性障壁部102は、それぞれ、一方側が他方側よりも大きい勾配の非対称なバンドプロファイルを有するように構成される。ショットキー障壁部101と整流性障壁部102は、それぞれ、バンドプロファイルの大きい勾配の方の側がショットキー電極111の側に位置するように接続される。

【選択図】図1



【特許請求の範囲】**【請求項 1】**

ショットキー電極を含むショットキー障壁部と、前記ショットキー障壁部における多数キャリアに対して整流性を有する障壁部と、前記整流性を有する障壁部に電氣的に接したオーミック電極と、を備え、

被検出電磁波の電界成分が前記ショットキー電極と前記オーミック電極の間に誘起されたとき、前記ショットキー障壁部と前記整流性を有する障壁部において流れる検出電流の方向が一致するように、前記ショットキー障壁部と前記整流性を有する障壁部が接続されていることを特徴とした検出素子。

【請求項 2】

複数の前記整流性を有する障壁部を備え、

被検出電磁波の電界成分が前記ショットキー電極と前記オーミック電極の間に誘起されたとき、個別の前記整流性を有する障壁部において流れる検出電流の方向が一致するように、複数の前記整流性を有する障壁部が接続されていることを特徴とした請求項 1 に記載の検出素子。

【請求項 3】

前記ショットキー障壁部は、前記ショットキー電極をなす金属又は半金属と前記多数キャリアがなくなる様な実質的に真性又は真性な半導体を含んで構成されることを特徴とした請求項 1 又は 2 に記載の検出素子。

【請求項 4】

前記整流性を有する障壁部は、順に、前記多数キャリアを与える様な導電型の半導体、前記多数キャリアがなくなる様な実質的に真性又は真性な半導体、前記導電型の半導体とは反対の導電型の半導体、前記実質的に真性又は真性な半導体よりも厚く前記多数キャリアがなくなる様な実質的に真性又は真性な半導体、前記多数キャリアを与える様な導電型の半導体を備えた多層膜構造によって構成されることを特徴とした請求項 1 から 3 のいずれか 1 項に記載の検出素子。

【請求項 5】

前記整流性を有する障壁部は、順に、前記多数キャリアを与える様な導電型の半導体、半金属、前記多数キャリアがなくなる様な実質的に真性又は真性な半導体、前記多数キャリアを与える様な導電型の半導体を備えた多層膜構造によって構成されることを特徴とした請求項 1 から 3 のいずれか 1 項に記載の検出素子。

【請求項 6】

前記整流性を有する障壁部は、順に、前記多数キャリアを与える様な導電型の半導体、前記導電型の半導体よりバンドギャップが大きく且つ前記多数キャリアがなくなる様な実質的に真性又は真性な半導体、前記多数キャリアを与える様な導電型の半導体を備えた多層膜構造によって構成されることを特徴とした請求項 1 から 3 のいずれか 1 項に記載の検出素子。

【請求項 7】

前記多数キャリアは電子であることを特徴とした請求項 1 から 6 のいずれか 1 項に記載の検出素子。

【請求項 8】

検出信号を出力するためのトランジスタを備え、

前記検出素子と前記トランジスタが同一基板に配置されることを特徴とした請求項 1 から 7 のいずれか 1 項に記載の検出素子。

【請求項 9】

被検出電磁波の電界成分を前記ショットキー電極と前記オーミック電極の間に誘起するためのアンテナを備え、

前記ショットキー電極と前記オーミック電極を前記アンテナの出力ポートとすることを特徴とした請求項 1 から 8 のいずれか 1 項に記載の検出素子。

【請求項 10】

複数の請求項 1 から 9 のいずれか 1 項に記載の検出素子をアレイ状に配し、前記複数の検出素子がそれぞれ検出する被検出電磁波の電界に基づいて電界分布の画像を形成することを特徴とする画像形成装置。

【請求項 1 1】

ショットキー電極を含むショットキー障壁部と、前記ショットキー障壁部における多数キャリアに対して整流性を有する障壁部と、前記整流性を有する障壁部に電氣的に接したオーミック電極と、を備え、

前記ショットキー障壁部と前記整流性を有する障壁部は、それぞれ、一方側が他方側よりも大きい勾配の非対称なバンドプロファイルを有するように構成され、且つ、

前記ショットキー障壁部と前記整流性を有する障壁部は、それぞれ、前記バンドプロファイルの大きい勾配の方の側が前記ショットキー電極の側に位置するように接続されていることを特徴とした整流素子。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電磁波検出素子などの整流素子に関し、特に、ミリ波帯からテラヘルツ帯まで（30GHz以上30THz以下、以下同様な意味で用いる）の周波数領域内の周波数帯における電磁波検出素子、整流素子、こうした素子を用いる装置に関する。

【背景技術】

【0002】

ミリ波帯からテラヘルツ帯までの電磁波検出素子として、熱型検出素子や量子型検出素子がこれまで知られている。熱型検出素子としては、マイクロボロメータ（a-Si、VO_xなど）、焦電素子（LiTaO₃、TGSなど）、ゴーレイセルなどがある。こうした熱型検出素子は、電磁波のエネルギーによる物性変化を熱に変換し、温度変化を熱起電力、抵抗などに変換の上、検出する素子である。冷却を必ずしも必要としない一方、熱交換を利用するため応答が比較的遅い。量子型検出素子としては、真性半導体素子（MCT(HgCdTe)光伝導素子など）や不純物半導体素子などがある。こうした量子型検出素子は、電磁波をフォトンとして捕らえ、バンドギャップの小さい半導体の光起電力或いは抵抗変化を検出する素子である。応答が比較的速い一方、この様な周波数領域における室温の熱エネルギーは無視できないため冷却を必要とする。

【0003】

そこで、最近では、応答が比較的速く冷却の不要な検出素子として、整流素子を利用したミリ波帯からテラヘルツ帯までの電磁波検出素子の開発が行われている。この検出素子は、電磁波を高周波電気信号として捕らえ、アンテナなどによって受信した高周波電気信号を整流素子によって整流して検出する。この様な方式は、一般には、周波数帯が高くなればなるほど検出が難しくなる。というのも、周波数帯が高くなればなるほど、検出素子のあらゆる部分に発生するフィルタ効果が無視できなくなるからである。このため、多くの場合、アンテナは整流素子に直結し、また、整流素子は素子構造の微細化を行うことで、フィルタ効果を抑制する方法が採られている。

【0004】

特許文献 1 はこうした検出素子を開示している。ここで、整流素子はショットキーバリアダイオードであって、ショットキー電極の面積を $0.0007\mu\text{m}^2$ （直径 $0.03\mu\text{m}$ ）に微細加工して、CO₂ レーザによる約 28THz（波長 $10.6\mu\text{m}$ ）の電磁波を検出している。ショットキーバリアダイオードは、ショットキー障壁における接合容量Cjと直列抵抗RsによるRCローパスフィルタを伴うことが知られている。接合容量Cjはショットキー電極の面積に比例するため、カットオフ周波数 $f_c(=(2\pi \times R_s C_j)^{-1})$ を高める最も単純な方法としてはショットキー電極の面積を小さくすればよい。典型的なショットキーバリアダイオードのこれらの関係について単純計算を行えば、ショットキー電極の面積を $1\mu\text{m}^2$ （直径換算で約 $1\mu\text{m}$ ）まで微細加工すると、およそ300GHz前後が f_c となる。ショットキー電極の面積をその十分の一の $0.1\mu\text{m}^2$ （直径換算で約 $0.3\mu\text{m}$ ）まで微細加工すると

10

20

30

40

50

、およそ 3 THz 前後が f_c となる。更に、その十分の一の $0.01 \mu\text{m}^2$ (直径換算で約 $0.1 \mu\text{m}$) まで微細加工すると、およそ 30 THz 前後が f_c となると見積もられる。

【先行技術文献】

【特許文献】

【0005】

【特許文献 1】特開平 09-162424 号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

しかしながら、ショットキーバリアダイオードを利用した従来の検出素子において、構造の微細化によってカットオフ周波数を高める方法には次の様な課題がある。

一つ目は、こうしたサブミクロン及びナノ構造の作製において、高い精度の微細加工技術が必要となる点である。つまり、特性の安定化、歩留まりの向上、コストの低減といった課題が発生するため、単純に微細加工のみに依存する方法は好ましくない。

二つ目は、構造の微細化に伴い、直列抵抗が増加してしまう点である。こうしたサブミクロン及びナノ構造における直列抵抗の原因の一つとして、広がり抵抗 (spreading resistance) と呼ばれる抵抗成分が知られている。ショットキーバリアダイオード構造において、ショットキー電極の直径が小さくなると広がり抵抗は大きくなる傾向にある (Dickens, IEEE Trans. Microwave Theory and Techniques, Vol. MTT-15, 101 (1967))

を参照)。従って、上述の様なショットキー電極の面積とカットオフ周波数の関係は甘い見積もりとなる。実際には、微細化に伴い直列抵抗が増加するためカットオフ周波数が低下して、更に微細化が求められ、構造の微細化によるカットオフ周波数向上には上限がある。

【課題を解決するための手段】

【0007】

上記課題に鑑み、本発明の検出素子は、ショットキー電極を含むショットキー障壁部と、前記ショットキー障壁部における多数キャリアに対して整流性を有する障壁部と、前記整流性を有する障壁部に電氣的に接したオーミック電極と、を備える。前記ショットキー障壁部と前記整流性を有する障壁部は、被検出電磁波の電界成分がショットキー電極とオーミック電極の間に誘起されたとき、これらの障壁部において流れる検出電流の方向が一致するように、接続されている。

【0008】

また、上記課題に鑑み、本発明の画像形成装置は、複数の前記検出素子をアレイ状に配し、前記複数の検出素子がそれぞれ検出する被検出電磁波の電界に基づいて電界分布の画像を形成することを特徴とする。更に、上記課題に鑑み、本発明の整流素子は、ショットキー電極を含むショットキー障壁部と、前記ショットキー障壁部における多数キャリアに対して整流性を有する障壁部と、この整流性障壁部に電氣的に接したオーミック電極と、を備える。前記ショットキー障壁部と前記整流性障壁部は、それぞれ、一方側が他方側よりも大きい勾配の非対称なバンドプロファイルを有するように構成される。更に、前記ショットキー障壁部と前記整流性障壁部は、それぞれ、前記バンドプロファイルの大きい勾配の方の側が前記ショットキー電極の側に位置するように接続されている。

【発明の効果】

【0009】

本発明は、構造の微細化とは別な観点からカットオフ周波数を高めることのできる検出素子、整流素子を提供するものである。すなわち、本発明では、同じ多数キャリアが連続的に通過する整流性障壁とショットキー障壁とを一体の整流素子として機能させている。従って、本発明によれば、カットオフ周波数を高める方法が構造の微細化のみに依存しなくなるため、従来よりも精度の低い微細加工技術での作製が可能となる。また、直列抵抗が発生しにくく、従来よりもカットオフ周波数向上の上限を高めることができる。

【図面の簡単な説明】

10

20

30

40

50

【 0 0 1 0 】

【図 1】本発明を適用できる素子の実施形態 1 の構成、バンドプロファイル、バンドプロファイル上における検出電流を示した図。

【図 2】本発明を適用できる素子の実施形態 2 の構成、バンドプロファイル、カットオフ周波数を高める理由を示した図。

【図 3】本発明を適用できる素子の実施形態 3 と実施形態 4 の構成を示した図。

【図 4】本発明を適用できる素子の実施形態 5 の構成を示した図。

【図 5】本発明を適用できる素子の実施例 1 の構成、バンドプロファイル、多数キャリア濃度分布を示した図。

【図 6】実施例 1 及び実施例 2 の素子のバンドプロファイルにおいて掛けられる電界（電圧）との関係を示した図。

10

【図 7】実施例 1 の素子において検出感度と掛けられる電界（電圧）との関係を示した図。

【図 8】実施例 1 と従来のショットキーダイオードの検出性能における効率及び NEP の周波数依存性を比較したもの、及び実施例 1 の素子の検出性能においてショットキー電極の直径 ϕ との関係を示した図。

【図 9】本発明を適用できる素子の実施例 2 の構成、バンドプロファイル、多数キャリア濃度分布を示した図。

【図 10】実施例 2 と従来のショットキーダイオードの検出性能における効率及び NEP の周波数依存性を比較して示した図。

20

【図 11】本発明を適用できる素子の実施例 3 の構成、バンドプロファイル、多数キャリア濃度分布を示した図。

【発明を実施するための最良の形態】

【 0 0 1 1 】

以下に、本発明の実施の形態について図を用いて説明する。本発明の検出素子などの整流素子において重要なことは、同じ多数キャリアが連続的に通過する整流性障壁とショットキー障壁とを一体の整流素子として機能させることと、ショットキー電極を整流素子の一部分として用いることである。この考え方に基づき、本発明による検出素子の基本的な実施形態は、ショットキー電極を含むショットキー障壁部と、ショットキー障壁部における多数キャリアに対して整流性を有する整流性障壁部と、整流性障壁部に電氣的に接したオーミック電極を備える。そして、ショットキー障壁部と整流性障壁部は、被検出電磁波の電界成分がショットキー電極とオーミック電極の間に誘起されたとき、ショットキー障壁部と整流性障壁部において流れる検出電流の方向が一致するように、接続されている。

30

【 0 0 1 2 】

上記基本構成において、後述の実施形態 2 のように、複数の整流性障壁部を備えることができる。この場合、複数の整流性障壁部は、被検出電磁波の電界成分がショットキー電極とオーミック電極の間に誘起されたとき、個別の整流性障壁部において流れる検出電流の方向が一致するように、接続される。

【 0 0 1 3 】

また、後述の実施形態 3 のように、ショットキー障壁部は、ショットキー電極をなす金属又は半金属と前記多数キャリアがなくなる様な実質的に真性（本明細書において、単に「実質的に真性」ともいう）又は真性な半導体を含んで構成することができる。

40

【 0 0 1 4 】

また、後述の実施形態 1 のように、整流性障壁部は、順に、前記多数キャリアを与える様な導電型の半導体、実質的に真性又は真性な半導体、前記導電型の半導体とは反対の導電型の半導体、前記実質的に真性又は真性な半導体よりも厚く実質的に真性又は真性な半導体、前記多数キャリアを与える様な導電型の半導体を備えた多層膜構造で構成することができる。

【 0 0 1 5 】

また、後述の実施形態 3 のように、整流性障壁部は、順に、前記多数キャリアを与える様

50

な導電型の半導体、半金属、実質的に真性又は真性な半導体、前記多数キャリアを与える様な導電型の半導体を備えた多層膜構造で構成することもできる。

【0016】

また、後述の実施形態4のように、整流性障壁部は、順に、前記多数キャリアを与える様な導電型の半導体、前記導電型の半導体よりバンドギャップが大きく且つ実質的に真性又は真性な半導体、前記多数キャリアを与える様な導電型の半導体を備えた多層膜構造で構成することもできる。更に、検出信号を出力するためのトランジスタを同一基板上に備えることもできる。

【0017】

また、後述の実施形態5のように、被検出電磁波の電界成分を前記ショットキー電極と前記オーミック電極の間に誘起するためのアンテナを備えることもできる。ここで、ショットキー電極とオーミック電極をアンテナの出力ポートとする。

【0018】

複数のこうした検出素子をアレイ状に配し、複数の検出素子がそれぞれ検出する被検出電磁波の電界（すなわち電界の違い）に基づいて電界分布の画像を形成する画像形成装置を構成することができる。

【0019】

また、本発明による整流素子の基本的な実施形態は、ショットキー電極を含むショットキー障壁部と、ショットキー障壁部における多数キャリアに対して整流性を有する整流性障壁部と、整流性障壁部に電氣的に接したオーミック電極を備える。ショットキー障壁部と整流性障壁部は、それぞれ、一方側が他方側よりも大きい勾配の非対称なバンドプロファイルを有するように構成される。そして、ショットキー障壁部と整流性障壁部は、それぞれ、前記バンドプロファイルの大きい勾配の方の側が前記ショットキー電極の側に位置するように接続される。こうした整流素子は、検出素子などとして使用することができる。

【0020】

上記実施形態の検出素子ないし整流素子によれば、上記発明の効果のところで述べた様な効果が奏される。

【0021】

カットオフ周波数を高めた検出素子ないし整流素子は、例えば、ミリ波帯からテラヘルツ帯までの周波数領域内の周波数帯でもフィルタ効果が低減される。そのため、検出感度の低下やNEP（Noise Equivalent Power）の増大が起こりにくい。故に、こうした周波数帯において、検出感度やNEPといった基本的な検出性能が十分で、且つ、応答が比較的速く冷却の不要な素子を提供することが可能になる。更に、素子構造がショットキー障壁のみには依存しなくなるため、典型的なショットキーバリアダイオードにおいて必要なバイアスを低減、好ましくは不要とすることも可能になる。故に、好ましくは検出素子としての検出感度の最適動作点をゼロバイアスとする様に構成し、バイアス電流によって発生する雑音の低減や、バイアス配線を不要とするといった構成の簡易化を行える可能性がある。

【0022】

こうした効果を有する素子は、ミリ波帯からテラヘルツ帯までの周波数領域内の周波数帯におけるセンシング用の高感度検出器、撮像用のアレイ検出器などとして用いることができる。

【0023】

以下、図を参照しつつ本発明の実施形態を説明する。

（実施形態1）

実施形態1による検出素子について、図1を参照して説明する。図1は、本実施形態による素子を示すもので、図1（a）は構造の断面図、図1（b）は構造におけるバンドプロファイルの一部を表している。本実施形態による素子は、ショットキー電極111を含むショットキー障壁部101と、整流性を有する整流性障壁部102とが接続されている。図1（b）のショットキー障壁110は、例えば、実質的に真性又は真性な半導体112と金属111とを接続すると生じるエネルギー障壁である。整流性を有する障壁120は、

10

20

30

40

50

例えば、順に半導体 1 2 1 ~ 1 2 5 を備える多層膜構造によって生じるエネルギー障壁である。半導体 1 2 1 は、同じ多数キャリアを与える様な導電型の半導体である。半導体 1 2 2 は、実質的に真性又は真性な半導体である。半導体 1 2 3 は、半導体 1 2 1 とは反対の導電型の半導体である。半導体 1 2 4 は、半導体 1 2 2 より厚く実質的に真性又は真性な半導体である。半導体 1 2 5 は、半導体 1 2 1 と同じ導電型の半導体である。尚、図 1 (a) において、1 1 は基板である。

【0024】

ここで、障壁部 1 0 2 は、よく知られたプレーナドープバリアダイオード (planar doped barrier-diode) と呼ばれる多層膜構造である。いずれのエネルギー障壁 1 1 0、1 2 0 においても、或る方向の電界が掛けられたときに始めて多数キャリアが通過することのできる構造となっている。つまり、或る方向の電界で、多数キャリアはエネルギー障壁 1 1 0、1 2 0 より熱電界放出 (thermoionic-field-emission) され、これとは逆の方向の電界で、多数キャリアはエネルギー障壁 1 1 0、1 2 0 をトンネリングできない。いずれのエネルギー障壁 1 1 0、1 2 0 の構造でも、こうしたメカニズムとなっている。このメカニズムは、エネルギー障壁を構成する片側の半導体 1 1 2、1 2 4 において多数キャリアが十分に少なくなるときに生じる。本実施形態の素子では、この或る方向の電界が掛けられたとき (順方向電圧と呼ぶ) にのみ、同じ多数キャリアが連続的に整流性障壁 1 2 0 とショットキー障壁 1 1 0 を通過するバンドプロファイルが特徴となっている。従って、ショットキー電極 1 1 1 とオーミック電極 1 0 3 の間に順方向電圧が掛けられたとき、同じ多数キャリアが連続的に障壁部 1 0 2 とショットキー障壁部 1 0 1 を通過する様にショットキー障壁部 1 0 1 と整流性障壁部 1 0 2 が接続されている。言い換えれば、エネルギー障壁 1 1 0、1 2 0 は、それぞれ、一方側が他方側よりも大きい勾配の非対称なバンドプロファイルを持ち、大きい勾配の方の側がショットキー電極 1 1 1 の側に位置する様に構成される。

【0025】

これらの関係を図 1 (c) に示す。図 1 (c) の様に、順方向電圧において一方向に電流が流れ、これとは逆の逆方向電圧において電流が流れない。このとき、オーミック電極 1 0 3 は、整流性障壁部 1 0 2 におけるショットキー電極 1 1 1 と反対の側に位置する導電性の半導体 1 2 5 と電氣的に接している必要がある。こうした本実施形態の素子で、ショットキー電極 1 1 1 とオーミック電極 1 0 3 の間に被検出電磁波の電界成分が誘起されたとき、上述のメカニズムに基づいて一方向に電流が流れる。この電流は被検出電磁波の周波数と等しい振動数の振動成分を含むが、その実効値はゼロでないため、検出電流となる。従って、本実施形態による素子の構成は、いわゆる整流素子に位置付けられ、整流を利用した方式の検出素子として利用できることになる。

【0026】

本発明を適用できる素子がカットオフ周波数を高める効果を有している理由は、同じ多数キャリアが連続的に通過する整流性障壁 1 2 0 とショットキー障壁 1 1 0 とが一体の整流素子として機能する点にある。故に、本実施形態による素子の RC 一次ローパスフィルタは、ショットキー障壁 1 1 0 における接合容量 C_{j110} 、整流性障壁 1 2 0 における接合容量 C_{j120} 、直列抵抗 R_s から構成される。全体の接合容量 C_j は $C_j^{-1} = (C_{j110}^{-1} + C_{j120}^{-1})$ となるので、同じショットキー電極の面積のショットキーバリアダイオード構造と比較すると、本実施形態による素子の全体の接合容量 C_j は、例外なく、小さく抑えることができる。また、ショットキー電極 1 1 1 を整流素子の一部分として用いることで、電極 1 1 1 におけるコンタクト抵抗 (contact resistance) が直列抵抗 R_s の成分とはならない点にも注意すべきである。

【0027】

こうして $R_s C_j$ を低減することができるため、本発明を適用できる素子はカットオフ周波数を高める効果を有しているといえる。別の言い方をすれば、同じ接合容量 C_j を持つショットキーバリアダイオード構造と比較すると、本発明を適用できる素子のショットキー電極 1 1 1 の面積は大きくすることができる。故に、本実施形態による素子は、カットオフ周

波数を高める方法が構造の微細化のみには依存しておらず、従来よりも精度の低い微細加工技術での作製が可能となる。例えば、ショットキー電極 1 1 1 の直径が従来よりも大きいサブミクロン構造において、広がり抵抗を小さく抑えることもできるため、カットオフ周波数を 30 THz 以上とすることができる。こうしてカットオフ周波数を高めた本実施形態による素子は、ミリ波帯からテラヘルツ帯までの周波数領域内の周波数帯における検出素子として好ましいものとなる。例えば、センシング用の高感度検出器、撮像用のアレイ検出器などとして用いることができる。

【0028】

(実施形態 2)

本発明の実施形態 2 による検出素子を説明する。本実施形態による検出素子の構成については、図 2 を参照して説明する。図 2 は、本実施形態による検出素子を示すもので、図 2 (a) は構造の断面図、図 2 (b) は構造におけるバンドプロファイルの一部を表している。本実施形態による検出素子では、順方向電圧が掛けられたとき、同じ多数キャリアが連続的に複数の整流性障壁 2 3 0、2 2 0 とショットキー障壁 2 1 0 を通過するバンドプロファイルが特徴となっている。故に、ショットキー電極 2 1 1 とオーミック電極 2 0 4 の間に順方向電圧が掛けられたとき、同じ多数キャリアが連続的に個別の整流性障壁部 2 0 2、2 0 3 とショットキー障壁部 2 0 1 を通過する様に、障壁部 2 0 1、2 0 2、2 0 3 が接続される。従って、本実施形態による検出素子の構成も、いわゆる整流素子に位置付けられ、整流を利用した方式の検出素子として利用できることになる。

【0029】

尚、図 2 (a) において、2 1 は基板、2 0 4 はオーミック電極、2 1 2 は実質的に真性な半導体、2 2 1 は多数キャリアを与える導電型の半導体、2 2 2 は実質的に真性な半導体、2 2 3 は反対の導電型の半導体、2 2 4 は実質的に真性な半導体である。また、2 3 1 は多数キャリアを与える導電型の半導体、2 3 2 は実質的に真性な半導体、2 3 3 は反対の導電型の半導体、2 3 4 は実質的に真性な半導体、2 3 5 は多数キャリアを与える導電型の半導体である。

【0030】

本実施形態による検出素子の RC 一次ローパスフィルタは、ショットキー障壁 2 1 0 における接合容量 $C_{j_{210}}$ 、個別の整流性障壁 2 2 0、2 3 0 におけるそれぞれの接合容量 $C_{j_{220}}$ 、 $C_{j_{230}}$ と直列抵抗 R_s から構成される。全体の接合容量 C_j は $C_j^{-1} = (C_{j_{210}}^{-1} + C_{j_{220}}^{-1} + C_{j_{230}}^{-1})$ となる。よって、同じショットキー電極の面積のショットキーバリアダイオード構造と比較すれば、本実施形態による検出素子の全体の接合容量 C_j も、例外なく、小さく抑えることができる。整流性障壁部は幾つあってもよい。ショットキー電極 2 1 1 とオーミック電極 2 0 4 の間に順方向電圧が掛けられたとき、同じ多数キャリアが連続的に個別の整流性障壁部を通過する様に、ショットキー障壁部 2 0 1 と複数の障壁部 2 0 2、2 0 3 が接続されていればよい。こうした本実施形態による検出素子の全体の接合容量 C_j は、整流性障壁部が一個の場合と比較しても更に小さく抑えることができる。

【0031】

ただし、整流性障壁部の個数が多くなり過ぎると直列抵抗の原因の一つとしてのエピタキシャル層の抵抗成分が無視できなくなるため、カットオフ周波数を高める効果は飽和する。というのも、エピタキシャル層の抵抗は個別の整流性障壁部を接続する部分で発生するため、典型的には小さな抵抗でも整流性障壁部の個数に比例して増加する。一方で、接合容量は整流性障壁部の個数に反比例するため、整流性障壁部の個数が多くなり過ぎると $R_s C_j$ は一定となる。従って、直列抵抗の成分における広がり抵抗の方がエピタキシャル層の抵抗より大きい様な場合、 $R_s C_j$ の低減効果が効率的に奏されるといえる。例えば、サブミクロン構造において個数が少ないうちは広がり抵抗の方が大きく、これらの関係を示す図 2 (c) の様に整流性障壁部の個数としては、10 個程度までが効果的といえる。こうしてカットオフ周波数を高めた本実施形態による検出素子も、ミリ波帯からテラヘルツ帯までの周波数領域内の周波数帯における検出素子として好ましいものとなる。

【 0 0 3 2 】

(実施形態 3)

本発明の実施形態 3 による検出素子を説明する。本実施形態による検出素子の構成については、図 3 (a) を参照して説明する。

【 0 0 3 3 】

図 3 (a) は、本実施形態による検出素子の構造の断面図を示している。本実施形態による検出素子では、ショットキー電極 3 1 1 とオーミック電極 3 0 3 の間に順方向電圧が掛けられたとき、同じ多数キャリアが連続的に整流性障壁部 3 0 2 とショットキー障壁部 3 0 1 を通過する様に、障壁部 3 0 1、3 0 2 が接続されている。本実施形態による検出素子において、ショットキー障壁は、例えば、半金属 3 1 1 と実質的に真性又は真性な半導体 3 1 2 を接続すると生じるエネルギー障壁である。ショットキー電極としての半金属 3 1 1 は、単独では導電性が低いため、導電性の高い金属 3 1 3 を伴ってもよい。

10

【 0 0 3 4 】

整流性障壁は、例えば、次の様な多層膜構造によって構成してもよい。この多層膜構造は、順に、ショットキー障壁部 3 0 1 の多数キャリアと同じ多数キャリアを与える様な導電型の半導体 3 2 1、半金属 3 2 2、実質的に真性又は真性な半導体 3 2 3、半導体 3 2 1 と同じ導電型の半導体 3 2 4 を備える。ここで、障壁部 3 0 1、3 0 2 は、半金属 / 半導体接合を利用した多層膜構造であって、例えば、Brown et al, IEEE Microwave Magazine Vol. 8, 5 4 (2 0 0 7) に開示されている。半金属 3 1 1、3 2 2 は、例えば、ErAs 薄膜であって、NaCl 構造において GaAs 基板や InP 基板と格子定数が近い。このとき、半導体 3 1 2、3 2 1、3 2 3、3 2 4 としては、GaAs 系や InP 系 (InGaAs 含む) を選べばよい。本実施形態でも、整流性障壁部 3 0 2 におけるエネルギー障壁は、順方向電圧が掛けられたときに始めて多数キャリアが通過することのできる構造となっている。従って、本実施形態による検出素子の構成も、いわゆる整流素子に位置付けられ、整流を利用した方式の検出素子として利用することができる。尚、図 3 (a) において、3 1 は基板である。

20

【 0 0 3 5 】

本実施形態による検出素子の全体の接合容量 C_j も、同じショットキー電極の面積のショットキーバリアダイオード構造と比較すれば、例外なく、小さく抑えることができる。本実施形態による検出素子において、整流性障壁部はこれまでに知られた多層膜構造から選ぶことが可能である。どの多層膜構造を選択しても、同じショットキー電極の面積のショットキーバリアダイオード構造と比較すれば、本実施形態による検出素子の全体の接合容量 C_j を、例外なく、小さく抑えることができる。従って、本発明を適用できる検出素子における整流性障壁部は、付加的な別の目的に応じて選択される。本実施形態の半金属 / 半導体接合を利用した多層膜構造 3 0 2 は、半導体の組成を変化させることによって検出感度の最適動作点を設計できる特徴がある。よって、本実施形態では、ショットキーバリアダイオードでは難しいゼロバイアス動作を可能にし、バイアス電流によって発生する雑音の低減や、バイアス配線を不要とするといった構成の簡易化を行えることになる。

30

【 0 0 3 6 】

(実施形態 4)

本発明の実施形態 4 による検出素子を説明する。本実施形態による検出素子の構成については、図 3 (b) を参照して説明する。

40

【 0 0 3 7 】

図 3 (b) は、本実施形態による検出素子の構造の断面図を示している。本実施形態による検出素子では、ショットキー電極 4 1 1 とオーミック電極 4 0 3 の間に順方向電圧が掛けられたとき、同じ多数キャリアが連続的に整流性障壁部 4 0 2 とショットキー障壁部 4 0 1 を通過する様に、障壁部 4 0 1、4 0 2 が接続されている。本実施形態による検出素子において、整流性障壁は、例えば、次の様な多層膜構造によって構成することができる。この多層膜構造は、順に、ショットキー障壁部 4 0 1 の多数キャリアと同じ多数キャリアを与える様な導電型の半導体 4 2 1、半導体 4 2 1 よりバンドギャップが大きく且つ実質的に真性又は真性な半導体 4 2 2、半導体 4 2 1 と同じ導電型の半導体 4 2 3 を備える

50

。

【0038】

ここで、整流性障壁部402は、いわゆる半導体ヘテロ接合を利用した多層膜構造であって、例えば、Chen et al, Appl. Phys. Lett., Vol. 70, 1551 (1997)に開示されている。バンドギャップが大きい半導体422は、例えば、GaPであって、これよりバンドギャップの小さな半導体421は、例えば、InAs薄膜である。このとき、半導体412、423としては、GaP系を選べばよい。本実施形態でも、整流性障壁部402におけるエネルギー障壁は、順方向電圧が掛けられたときに始めて多数キャリアが通過することのできる構造となっている。従って、本実施形態による検出素子の構成も、いわゆる整流素子に位置付けられ、整流を利用した方式の検出素子として利用することができる。尚、図3(b)において、41は基板である。

10

【0039】

本実施形態による検出素子の全体の接合容量 C_j も、同じショットキー電極の面積のショットキーバリアダイオード構造と比較すれば、例外なく、小さく抑えることができる。本実施形態による検出素子においても、整流性障壁部はこれまでに知られた多層膜構造から選ぶことが可能である。どの多層膜構造を選択しても、同じショットキー電極の面積のショットキーバリアダイオード構造と比較すれば、本実施形態による検出素子の全体の接合容量 C_j を、例外なく、小さく抑えることができる。従って、本発明を適用できる検出素子における整流性障壁部も、付加的な別の目的に応じて選択される。本実施形態の半導体ヘテロ接合を利用した多層膜構造402は、熱電界放出が理想的に行われているかどうかを示す n 値 (ideality factor) が理想に近いという特徴がある。これに伴って、検出感度を理論上における最大の感度に近づけることができる。

20

【0040】

尚、上述の実施形態1、2、3、4による検出素子において、多数キャリアとしては、電子又は正孔を用いることができる。図1(b)などで示すバンドプロファイルは伝導帯のもので多数キャリアは電子であるが、エネルギーを表す縦軸を上下逆にして価電子帯のものと考えれば多数キャリアが正孔であるバンドプロファイルを表すことになる。典型的には、移動度の高い電子を選ぶと、遅延時間を小さくすることができるため好ましい。更に、半導体の選択によっても、こうした遅延時間を十分に小さく抑えることができる。例えば、半導体としてはSi系、GaAs系、InP系 (InGaAs含む)、InAs系、InSb系などを選択することができる。列挙した中の後の側の半導体ほど、多数キャリアの移動度が高く、カットオフ周波数を高めることができるため好ましい。一方で、Si系を選択すれば、CMOSによるMOSFETやBiCMOSによるHBTなどのアンプを同一基板上に集積できるため好ましい。

30

【0041】

(実施形態5)

本発明の実施形態5による検出素子を説明する。本実施形態による検出素子の構成については、図4を参照して説明する。

【0042】

図4は、本実施形態による検出素子を示すもので、図4(a)は構造の一部の断面図、図4(b)は構造の上面図、図4(c)は本実施形態による検出素子のアレイ検出器の鳥瞰図である。図4(a)の断面は、図4(b)におけるA-A'の断面に相当する。本実施形態による検出素子では、ショットキー電極511とオーミック電極503の間に順方向電圧が掛けられたとき同じ多数キャリアが連続的に整流性障壁部502とショットキー障壁部501を通過する様に、障壁部501、502が接続されている。従って、本実施形態による検出素子の構成も、いわゆる整流素子に位置付けられ、整流を利用した方式の検出素子として利用することができる。

40

【0043】

尚、図4(a)において、512は実質的に真性な半導体、521は多数キャリアを与える導電型の半導体、522は実質的に真性な半導体、523は反対の導電型の半導体、524は実質的に真性な半導体、525は多数キャリアを与える導電型の半導体である。

50

【 0 0 4 4 】

本発明を適用できる検出素子において、ショットキー電極 5 1 1 とオーミック電極 5 0 3 の間に被検出電磁波の電界成分を誘起するためには、アンテナ 5 0 4 を用いるのが最も簡単である。アンテナは、受信した電磁波の電界（電圧）及び電流を出力ポートに出力する。周波数帯が低い場合は、こうした出力ポートに伝送線を接続し、整流素子に入力する回路が一般的である。しかし、ミリ波帯からテラヘルツ帯までの周波数領域内の周波数帯では、伝送線はロスの原因となり、また、伝送線の接続箇所などにおける寄生的なりアクションが無視できなくなる。

【 0 0 4 5 】

従って、アンテナ 5 0 4 の出力ポートを、本実施形態による検出素子におけるショットキー電極 5 1 1 とオーミック電極 5 0 3 の二電極間に一致させて構成すると、こうした影響を除去できる。このため、整流素子をメサ状として素子分離を行い、半絶縁性基板 5 1 と誘電体 5 2 などを用いて二電極を構成している。ここで、メサの形状は、順メサでも逆メサでもよい。もちろん、これに限ることはなく、よく知られたイオン注入によって素子分離を行ってもよい。また、こうした二電極にそれぞれ読み出し配線 5 0 5 を接続すると、検出電流を読み出すことができる。もちろん、アレイ検出器において、こうした検出電流の違いに基づいて電界分布の画像を形成する画像形成部を備えた画像形成装置とすることもできる。

【 0 0 4 6 】

本実施形態による検出素子において、アンテナ 5 0 4 としては、例えば、対数周期アンテナを用いている。本発明を適用できる検出素子におけるアンテナは、付加的な別の目的に応じて選択されてもよい。対数周期アンテナ、スパイラルアンテナを含む自己補対アンテナ（self-complementary antennas）は優れた広帯域特性を持ち、極めて広い周波数帯の電磁波検出が可能な検出素子として有効である。また、共鳴的な周波数特性を持つダイポールアンテナやスロットアンテナは、受信したい周波数帯を制限する検出素子として有効である。また、出力ポートにスタブを付加するなど、既存のマイクロ波技術を利用して、特定の周波数帯の効率を高める方法も考えられる。

【 0 0 4 7 】

周波数帯の制御は、例えば、色分解（周波数分解）を行いたい様な応用に使用することができる。また、こうした平面アンテナへの結合効率を高めるための結合部材として、図 4（c）に示す様なシリコン半球レンズ 5 0 6 をアンテナの上面に載せてもよい。MEMS加工によって作製されるホーンアンテナを上面に載せてもよい。こうした本実施形態による検出素子は、ミリ波帯からテラヘルツ帯までの周波数領域内の周波数帯における検出素子として好ましいものである。

【 実施例 】

【 0 0 4 8 】

更に具体的な構成について、以下の実施例において説明する。

（実施例 1）

図 5 は、実施例 1 による検出素子を示すもので、図 5（a）は構造の断面図、図 5（b）は構造におけるバンドプロファイルの一部の設計を表す図、図 5（c）は構造における電子濃度分布の設計を表す図である。

【 0 0 4 9 】

本実施例による検出素子では、Pt/Auショットキー電極 8 1 1 を含むショットキー障壁部 8 0 1 と、電子に対して整流性を有するGaAs系の半導体多層膜による整流性障壁部 8 0 2 とが接続されている。ショットキー障壁 8 1 0 は、Pt/Au 8 1 1 と電子濃度 $2 \times 10^{18} \text{ cm}^{-3}$ の n-GaAs 8 1 2 を接続すると生じる。n-GaAs 8 1 2 が実質的に真性な半導体となっている様子は、図 5（c）における n-GaAs 8 1 2 の部分の電子濃度が十分に低く、空乏していることから理解できる。こうした n-GaAs 8 1 2 の厚さは、空乏層の厚さと同程度となるように 50 nm とする。障壁 8 1 0 の高さは、ショットキー金属 8 1 1 と実質的に真性な半導体 8 1 2 との少ない組み合わせの相性によって決定される。ここでは Pt 8 1 1 と GaAs

8 1 2 の組み合わせを選択し、経験的には 0.8 eV 程度となることが知られている。

【 0 0 5 0 】

整流性障壁 8 2 0 は、次の多層膜構造によって生じる。この多層膜構造は、順に、電子濃度 $3 \times 10^{18} \text{ cm}^{-3}$ の n+GaAs 8 2 1、アンドープの GaAs 8 2 2、 δ ドーピングによって正孔のシート濃度 $1 \times 10^{12} \text{ cm}^{-2}$ とした δ -doped p-GaAs 8 2 3、GaAs 8 2 2 より厚いアンドープの GaAs 8 2 4、電子濃度 $3 \times 10^{18} \text{ cm}^{-3}$ の n+GaAs 8 2 5 を備える。プレーナドープバリアダイオード構造では、 δ -doped p-GaAs 8 2 3 における正孔濃度がエネルギー障壁の高さを決めることが知られている。ここでは約 0.3 eV となるように設計した。

【 0 0 5 1 】

また、GaAs 8 2 2 と GaAs 8 2 4 の厚さの比が n 値を決めることが知られており、GaAs 8 2 4 の厚さは GaAs 8 2 2 の厚さに比べて厚くしておく必要がある。ここでは、20 nm: 40 nm として n 値が 1.05 となるように設計した。n+GaAs 8 2 1、8 2 5 はキャリア供給のため、比較的高い電子濃度で十分に厚くしておく。また、n+GaAs 8 2 5 からオーミック電極 8 0 3 までの間の広がり抵抗を低減するために電子濃度 $1 \times 10^{19} \text{ cm}^{-3}$ の n+GaAs 8 2 6 を付加した。オーミック電極 8 0 3 としては、GaAs 系で典型的な AuGe/Ni/Au 電極を用いてもよい。こうしたショットキー障壁部 8 0 1 と整流性障壁部 8 0 2 の基板材料としては、GaAs 基板 8 1 を用いると格子整合する。こうした半導体の各層の厚さは表 1 の通りである。尚、表において、2E17 などは 2×10^{17} などを表す。

【 0 0 5 2 】

【表 1】

表 1

	GROUP	REP.	MOLE (%)	THICKNESS (nm)	DOPANT	CONC.	UNIT
n-GaAs 812	1	1	..	50	Si	2E17	cm^{-3}
n+GaAs 821			..	100	Si	3E18	cm^{-3}
i-GaAs 822			..	20	..	..	..
δ -doped p-GaAs 823	2	1	..	< 2	Be	1E12	cm^{-2}
i-GaAs 824			..	400	..	..	..
n+GaAs 825			..	100	Si	3E18	cm^{-3}
n+GaAs 826	3	1	..	400	Si	1E19	cm^{-3}
GaAs Sub. 81							

【 0 0 5 3 】

本実施例による検出素子に電界が掛られたときのバンドプロファイルは図 6 (a) に示す通りである。バンド端 E_c は、ショットキー電極 8 1 1 のフェルミエネルギーを基準としてプロットした。電界は、一般には、ショットキー障壁部 8 0 1 と整流性障壁部 8 0 2 でシェアされる。つまり、電圧を V とすると、 $V = V_{801} + V_{802}$ である。このとき、ショットキー障壁部 8 0 1 に短絡負荷を接続した場合の電流検出感度 (short-circuit current responsibility) は $(d^2 I / dV_{801}^2) / (2 \times dI / dV_{801})$ で表される。同じく、整流性障壁部 8 0 2 に短絡負荷を接続した場合の電流検出感度 (short-circuit current responsibility) は $(d^2 I / dV_{802}^2) / (2 \times dI / dV_{802})$ で表される。これらを S_{I801} 、 S_{I802} とおくと、素子全体の電圧検出感度 $S_V(V)$ は、電圧 V における素子全体の微分抵抗 $dR(V)$ を利用して $S_V(V) = dR(V) (S_{I801}(V_{801}) + S_{I802}(V_{802}))$ と見積もられる。これを、 $dR(V) (S_{I801}((1-\alpha)V) + S_{I802}(\alpha V))$ とおく ($0 < \alpha < 1$)。

【 0 0 5 4 】

S_{I801} 、 S_{I802} は、経験的にはそれぞれの障壁の高さに相当する順方向電圧の付近で極大を迎える。本実施例による検出素子では、 S_{I801} は $V = (0.8 / (1-\alpha)) V$ 、 S_{I802} は $V = (0.3 / \alpha) V$ の付近で極大となる。これらの関係を、例として、図 7 (

a) に示す。図 7 (a) において、 $V=0.0\text{V}$ から $(0.3/\alpha)\text{V}$ 付近までは V_{801} と V_{802} がおおよそ同じオーダとなるため、この順方向電圧領域では $\alpha > 0.5$ となる。ここで、 $V=(0.3/\alpha)\text{V}$ は、通常、先にターン・オンされる障壁の低い側のターン・オン電圧である。 $V=(0.3/\alpha)\text{V}$ 付近からは、 V_{801} は V_{802} よりも十分に大きくなるから、この順方向電圧領域では $\alpha < 0.1$ となる。こうして電圧検出感度 $S_V(\text{V})$ は、図 7 (b) に示す様に、ショットキー障壁部 801 と整流性障壁部 802 における検出感度が混合し、 $V=(0.3/\alpha)\text{V}$ の付近に極大を有する素子となる。また、本実施例による検出素子は、整流性障壁部 802 における検出感度のため、ゼロバイアス付近においても検出感度を有する素子となる。

【0055】

10

本実施例による検出素子の RC 一次ローパスフィルタは、ショットキー障壁 810 における接合容量 C_{j810} 、整流性障壁 820 における接合容量 C_{j820} と直列抵抗 R_s から構成される。バンド設計によれば C_{j810} は約 $2\text{fF}/\mu\text{m}^2$ (空乏層約 50nm)、 C_{j820} は約 $0.3\text{fF}/\mu\text{m}^2$ (空乏層約 400nm) である。こうした本実施例による検出素子のショットキー電極の直径 $\phi=4\mu\text{m}$ の場合の効率と NEP をプロットしたものが図 8 である。ここで効率とは、アンテナなどによって被検出電磁波の電界成分がショットキー電極 811 とオーミック電極 803 に誘起されたとき、電磁波の電力が整流素子に入力される割合のことを指す。効率の計算ではアンテナは対数周期アンテナと仮定し、インピーダンス 188Ω としている。本実施例による検出素子の効率は、図 8 (a) に示す様に、比較のためのショットキー障壁 810 のみの構成と比較すると、高い周波数側において優れていることが分かる。こうした効率と室温におけるジョンソン雑音を考慮した NEP も、図 8 (b) に示す様に、比較のためのショットキー障壁 810 のみの構成と比較すると、高い周波数側において優れていることが分かる。これらは、素子全体としての $R_s C_j$ を低減し、カットオフ周波数を高めた効果そのものである。

20

【0056】

本実施例における変形例として、整流性障壁部 802 を 2 個とした場合 (上記の表 1 におけるグループ GROUP 2 の繰り返し数 REP. を 2 回とした場合) も併せてプロットしてある。本実施例ではショットキー電極の直径 $\phi=4\mu\text{m}$ の場合を示しているが、もちろん、従来のショットキーダイオードと同様にショットキー電極の直径を小さくするとカットオフ周波数が高くなる。例えば、 $\phi=12\mu\text{m}$ 、 $\phi=4\mu\text{m}$ 、 $\phi=1.2\mu\text{m}$ とした場合のこれらの関係を図 8 (c) に示す。ここで、直列抵抗に支配的な広がり抵抗としては、 $\phi=12\mu\text{m}$ のときの 0.8Ω 、 $\phi=4\mu\text{m}$ のときの 1.6Ω 、 $\phi=1.2\mu\text{m}$ のときの 3.1Ω を考慮している。本実施例による検出素子のエピタキシャル層の抵抗は、これより一桁小さい。 ϕ は電磁波の周波数帯によって選べばよい。 100GHz までの周波数帯においては $\phi=12\mu\text{m}$ (面積換算で約 $100\mu\text{m}^2$) を選択すればよい。また、 100GHz から 1THz までの周波数帯においては $\phi=4\mu\text{m}$ (面積換算で約 $10\mu\text{m}^2$)、 1THz から 10THz までの周波数帯においては $\phi=1.2\mu\text{m}$ (面積換算で約 $1\mu\text{m}^2$) を選択すればよい。

30

【0057】

本実施例による検出素子は次の作製方法で作製することができる。まず、半絶縁性 GaAs 基板 81 上に、分子ビームエピタキシー (MBE) 法や有機金属気相エピタキシー (MOVPE) 法などによって、次の層をエピタキシャル成長する。すなわち、順に、 $n\text{-GaAs } 826$ 、 $n\text{-GaAs } 825$ 、アンドープ GaAs 824、 $\delta\text{-doped p-GaAs } 823$ 、アンドープ GaAs 822、 $n\text{-GaAs } 821$ 、 $n\text{-GaAs } 812$ をエピタキシャル成長する。その表面にショットキー電極 811 としての Pt/Au を蒸着し、例えば $\phi=4\mu\text{m}$ のメサ状にエッチングを行う。エッチングにはホトリソグラフィと ICP (誘導性結合プラズマ) によるドライエッチングを用いる。

40

【0058】

更に、露出した $n\text{-GaAs}$ 層 826 上において、リフトオフ法によりオーミック電極 803 としての AuGe/Ni/Au を形成し、上記構成を完成する。AuGe/Ni/Au を先に形成してから、AuGe/Ni/Au 及び GaAs を連続してメサ状にエッチングしてもよい。こうしたホトリソグラフィによる作製は大量生産に向いている方法であって、本発明を適用できる検出素子の作製に好

50

ましい。尚、ショットキー電極 8 1 1 の形成において、CVD法、スパッタ法などを選択することもできる。

【 0 0 5 9 】

本実施例により、上記実施形態の説明のところで述べた様な作用・効果を奏することができる。

【 0 0 6 0 】

(実施例 2)

図 9 は、実施例 2 による検出素子を示すもので、図 9 (a) は構造の断面図、図 9 (b) は構造におけるバンドプロファイルの一部の設計を表す図、図 9 (c) は構造における電子濃度分布の設計を表す図である。

【 0 0 6 1 】

本実施例による検出素子は、Alショットキー電極 1 3 1 1 を含むショットキー障壁部 1 3 0 1 と、電子に対して整流性を有するInGaAs系の半導体多層膜による整流性障壁部 1 3 0 2 とが接続されている。障壁 1 3 1 0 の高さは、ショットキー金属 1 3 1 1 と実質的に真性な半導体 1 3 1 2 との少ない組み合わせの相性によって決定される。ここではAl 1 3 1 1 とInGaAs 1 3 1 2 の組み合わせを選択し、0.2 eV程度と比較的低い障壁の高さとなるようにしている。また、整流性障壁 1 3 2 0 は、多層膜構造の構成によって障壁の高さは0.1 eV程度となるようにしている。

【 0 0 6 2 】

こうして障壁の高さを低く設計すると、検出感度の最適動作点をゼロバイアスとすることができる。これは、ショットキーバリアダイオードにおける雑音の成分であるショット雑音 (I)、 $1/f$ 雑音 (I/f)、パースト雑音 ($I/(1+f/f_n)$) が整流素子を通る電流 I に依存していることから明らかである。ここで、 f_n はノイズコーナーと呼ばれる周波数のことで、典型的には10 kHz程度である。つまり、ゼロバイアス動作ではバイアス電流が不要となるため、こうした雑音を低減することができる。また、検出素子としてのバイアス配線を不要とすることができる。故に、必要な配線は、検出電流の読み出し配線のみとすることができる。これは、例えば大規模アレイとしたときに、構成の簡易化のためには都合が良い。

【 0 0 6 3 】

こうしたショットキー障壁部 1 3 0 1 と整流性障壁部 1 3 0 2 の基板材料としては、InP基板 1 3 1 を用いると格子整合する。こうした半導体の各層の厚さ等は表 2 の通りである。オーミック電極 1 3 0 3 としては、電子濃度 $1 \times 10^{19} \text{ cm}^{-3}$ のn+InGaAs 1 3 2 6 を付加したことにより、ノンアロイ電極として典型的なTi/Pt/Au電極を用いてもよい。

【 0 0 6 4 】

【表 2】

表 2

	GROUP	REP.	MOLE (%)	THICKNESS (nm)	DOPANT	CONC.	UNIT
n- InGaAs 1312	1	1	53	30	Si	1E18	cm^{-3}
n+ InGaAs 1321			53	100	Si	2E18	cm^{-3}
n- InGaAs 1322			53	10	Si	1E16	cm^{-3}
δ -doped p- InGaAs 1323	2	1	53	< 2	C	1.2E12	cm^{-2}
n- InGaAs 1324			53	200	Si	1E16	cm^{-3}
n+ InGaAs 1325			53	100	Si	2E18	cm^{-3}
n+ InGaAs 1326	3	1	53	400	Si	1E19	cm^{-3}
InP Sub. 131							

【 0 0 6 5 】

本実施例による検出素子に電界が掛られたときのバンドプロファイルは図 6 (b) に示す通りである。また、ショットキー電極の直径 $\phi = 4 \mu\text{m}$ の場合の本実施例による検出素子の効率、NEPをプロットしたものが図 10 (a)、(b) である。これらは、素子全体とし

てのRsCjを低減し、カットオフ周波数を高めた効果そのものであり、ゼロバイアス動作のための設計においてもその効果が失われることはない。本実施例における変形例として、整流性障壁部 1 3 0 2 を 2 個とした場合（上記の表 2 におけるグループ GROUP 2 の繰り返し数 REP. を 2 回とした場合）も併せてプロットしてある。

【 0 0 6 6 】

本実施例によっても、上記実施形態の説明のところで述べた様な作用・効果を奏することができる。

【 0 0 6 7 】

（実施例 3）

図 1 1 は、実施例 3 による検出素子を示すもので、図 1 1 (a) は構造の断面図、図 1 1 (b) は構造におけるバンドプロファイルの一部の設計を表す図、図 1 1 (c) は構造における正孔濃度分布の設計を表す図である。本実施例による検出素子は、Pd/Auショットキー電極 1 6 1 1 を含むショットキー障壁部 1 6 0 1 と、正孔に対して整流性を有するSi系の半導体ヘテロ接合による整流性障壁部 1 6 0 2 とが接続されている。本実施例において、整流性障壁部 1 6 0 2 は、Siと歪みSiGe薄膜を用いたSi/SiGeを選択している。勿論、これに限られず、歪みSiと緩和SiGeを用いたSi/SiGeでもよい。こうしたショットキー障壁部 1 6 0 1 と整流性障壁部 1 6 0 2 の基板材料としては、Si基板 1 6 1 を用いて、SiGeの組成としては $Si_{0.9}Ge_{0.1}$ として、 δE_v は約 0.07 eVとなるように設計した。こうした半導体の各層の厚さ等は表 3 の通りである。

【 0 0 6 8 】

【表 3】

表 3

	MOLE (%)	THICKNESS (nm)	DOPANT	CONC.	UNIT
p-SiGe 1612	10	20	B	1E18	cm ⁻³
p+ SiGe 1621	10	50	B	1E19	cm ⁻³
p-Si 1622		40	B	1E18	cm ⁻³
p+ Si 1623		100	B	1E19	cm ⁻³
p+ Si 1624		400	B	5E19	cm ⁻³
Si Sub. 161					

【 0 0 6 9 】

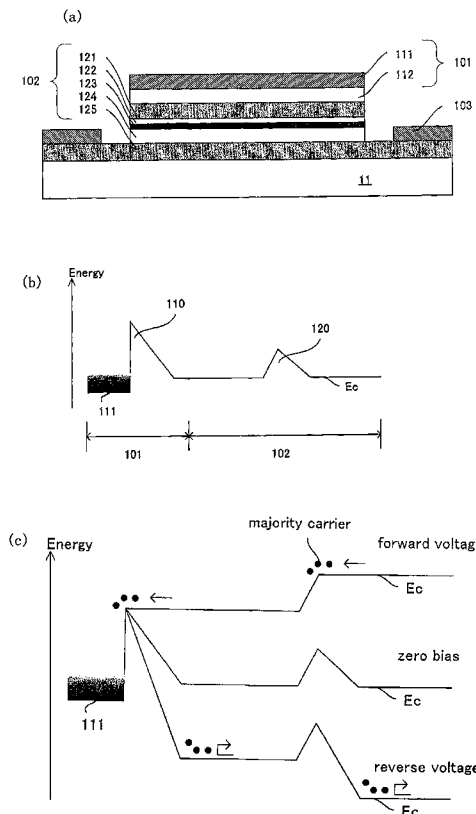
本実施例では、更に、同じSi基板 1 6 1 上に集積したMOSFETによって検出信号をアンプすることが可能である。このため、ショットキー電極 1 6 1 1 はMOSFETのゲート電極 1 6 3 1 に検出信号を入力するように配線 1 6 3 0 を接続する。尚、オーミック電極 1 6 0 3 をソース電極 1 6 3 3 と接続してよく知られたソース接地とするか、ドレイン電極 1 6 3 4 と接続してよく知られたソースフォロアとするかは目的に応じて選択する。この際、検出電流の素子全体の微分抵抗dRによって変換された電圧が、検出信号としてMOSFETに入力される。MOSFETからの検出信号の出力は、ショットキー電極 1 6 1 1 とともにオーミック電極 1 6 0 3 とともに接続されていない残りの電極から出力される。この様に検出素子のアンプとしてMOSFETを同一基板上に配置した構成は、標準的なCMOSプロセスを用いて作製できるため低コストである。また、配線 1 6 3 0 は短いほど検出信号への雑音の混入が少ないので、こうして同一基板上に集積することは低NF (noise figure) 化のためにも都合がよい。勿論、本実施例によっても、上記実施形態の説明のところで述べた様な作用・効果を奏することができる。

【符号の説明】

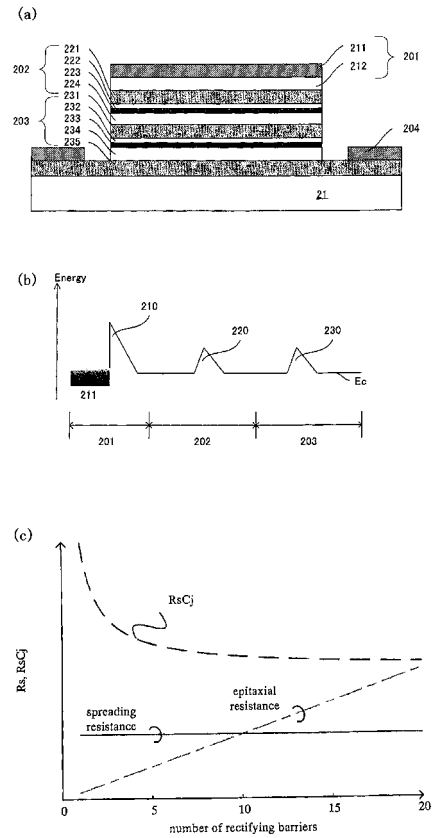
【 0 0 7 0 】

1 1 ... 基板、1 1 0 ... ショットキー障壁、1 2 0 ... 整流性障壁、1 0 1 ... ショットキー障壁部、1 0 2 ... 整流性障壁部、1 0 3 ... オーミック電極

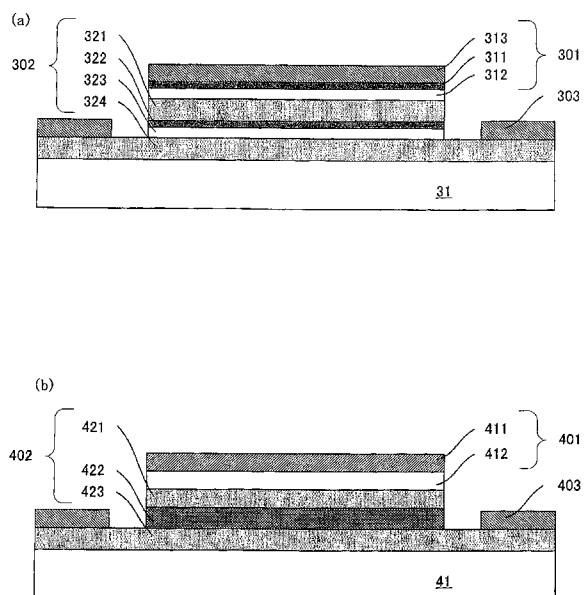
【図 1】



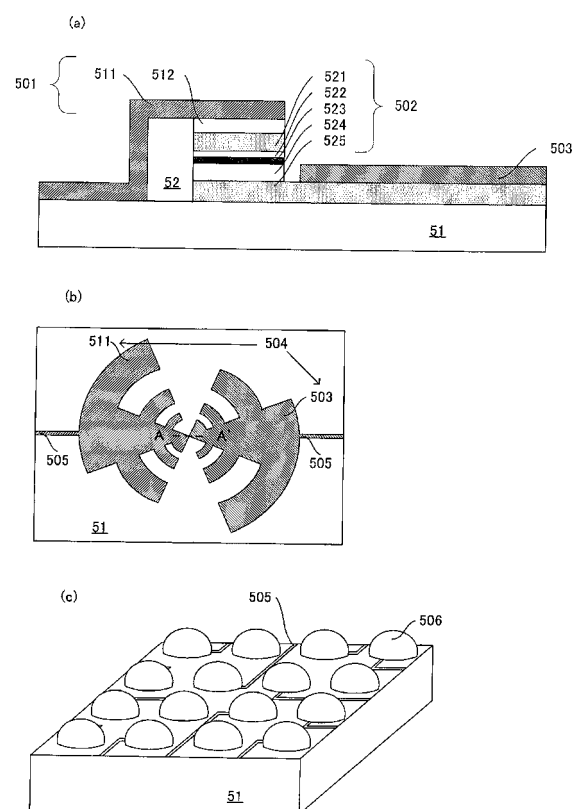
【図 2】



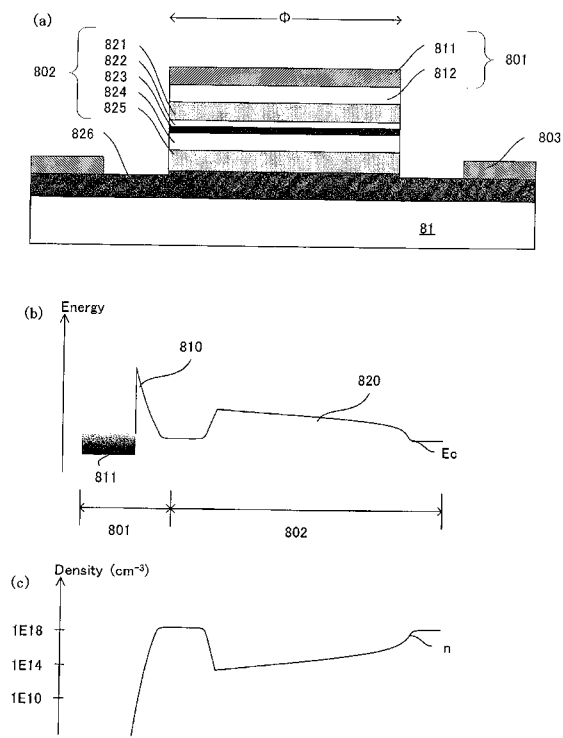
【図 3】



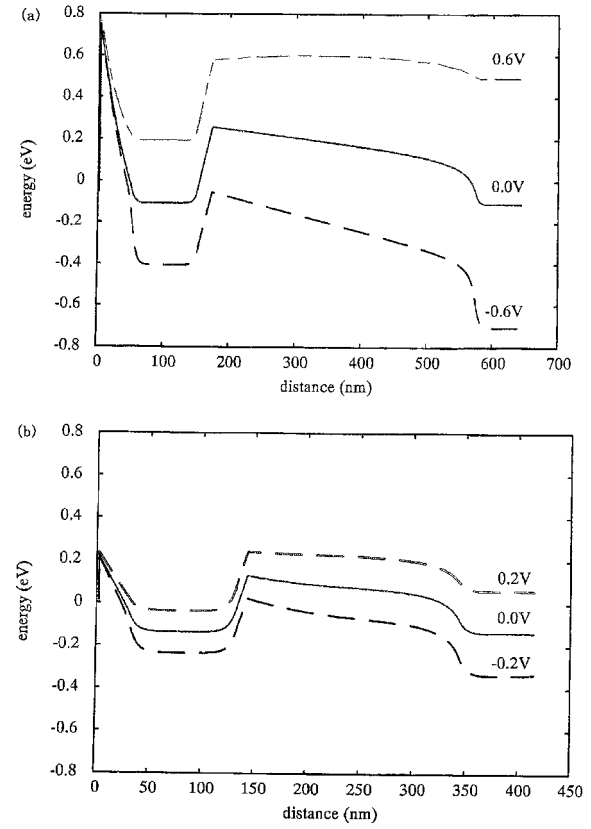
【図 4】



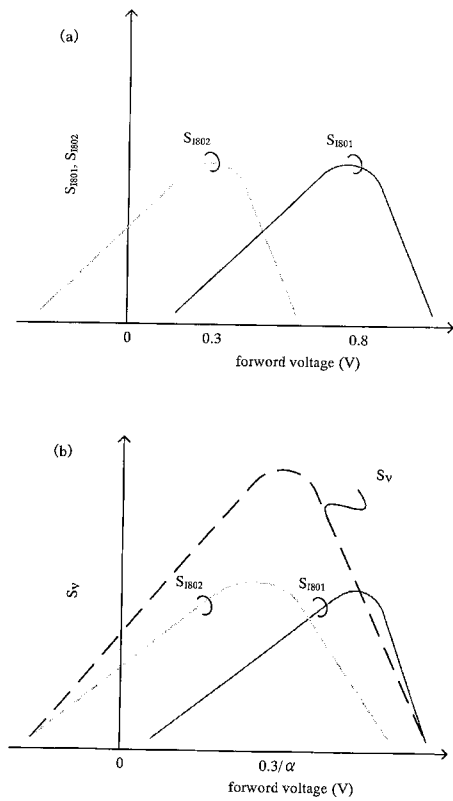
【図 5】



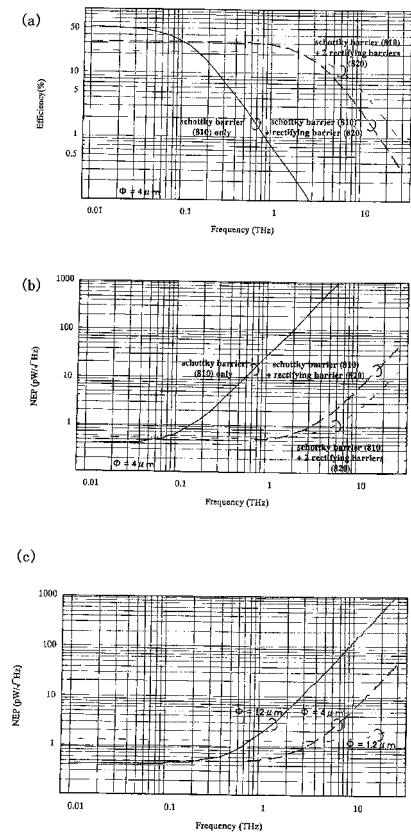
【図 6】



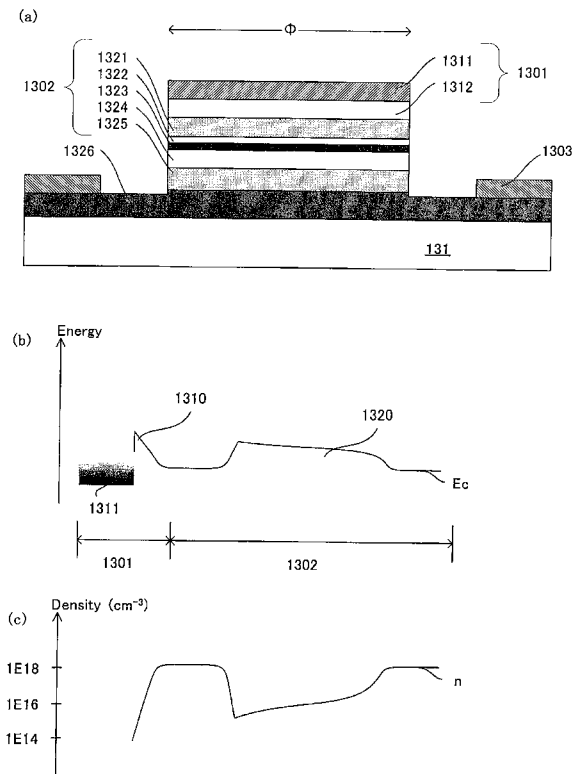
【図 7】



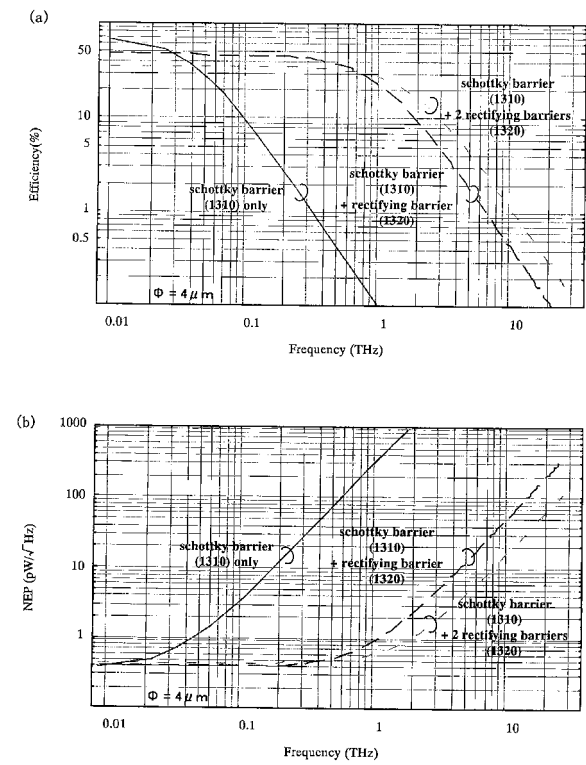
【図 8】



【図 9】



【図 10】



【図 11】

