



(12) 发明专利

(10) 授权公告号 CN 101909029 B

(45) 授权公告日 2015. 01. 28

(21) 申请号 201010234026. 4

(22) 申请日 2010. 07. 14

(73) 专利权人 中兴通讯股份有限公司

地址 518057 广东省深圳市南山区科技南路
55 号

(72) 发明人 吴信斌 易鸿

(74) 专利代理机构 北京康信知识产权代理有限
责任公司 11240

代理人 余刚 吴孟秋

(51) Int. Cl.

H04L 27/20(2006. 01)

(56) 对比文件

CN 101154994 A, 2008. 04. 02,

CN 101729148 A, 2010. 06. 09,

EP 02003486 A2, 2008. 12. 17,

审查员 龚逸伦

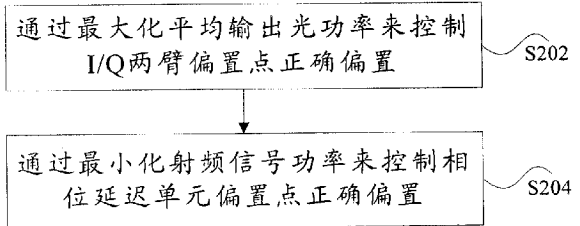
权利要求书2页 说明书7页 附图2页

(54) 发明名称

DQPSK 调制器偏置点的控制方法和系统

(57) 摘要

本发明公开了一种 DQPSK 调制器偏置点的控制方法和系统, 其中, 该 DQPSK 调制器偏置点的控制方法包括: 通过最大化平均输出光功率来控制 I/Q 两臂偏置点正确偏置; 和 / 或通过最小化射频信号功率来控制相位延迟单元偏置点正确偏置。本发明解决了现有技术中的偏置点的控制较为复杂的问题, 使得可以简便的实现 DQPSK 调制器的正确偏置。



1. 一种差分正交相移键控调制 DQPSK 调制器偏置点的控制方法,其特征在于,包括:
通过最大化平均输出光功率来控制 I/Q 两臂偏置点正确偏置;或者,
通过最大化平均输出光功率来控制 I/Q 两臂偏置点正确偏置,和通过最小化射频信号功率来控制相位延迟单元偏置点正确偏置;

其中,通过最大化平均输出光功率来控制 I/Q 两臂偏置点正确偏置包括:步骤 1:初始化当前的 Q 路偏置点的取值和当前的 I 路偏置点的取值;步骤 2:固定所述当前的 Q 路偏置点的取值,调整所述当前的 I 路偏置点的取值直到输出的光功率最大,将所述当前的 I 路偏置点的取值设置为所述调整后的 I 路偏置点的取值;步骤 3:固定所述当前的 I 路偏置点的取值,调整所述当前的 Q 路偏置点的取值直到所述输出的光功率最大,将所述当前的 Q 路偏置点的取值设置为所述调整后的 Q 路偏置点的取值。

2. 根据权利要求 1 所述的方法,其特征在于,通过最大化平均输出光功率来控制 I/Q 两臂偏置点正确偏置还包括:

依次重复执行 n 次所述步骤 2 和所述步骤 3,其中, $n \geq 1$ 。

3. 根据权利要求 1 所述的方法,其特征在于,调整当前的 I 路偏置点的取值直到输出的光功率最大包括:通过以下公式得到所述调整后的 I 路偏置点的取值:

$$\sin \phi_{bI} = \cos 2\phi_{IQ} \cos \phi_{mQ} \frac{\cos \phi_{mI}}{\cos 2\phi_{mI}} \sin \phi_{bQ}$$

其中, ϕ_{bI} 表示 I 路偏置点的取值;

ϕ_{bQ} 表示 Q 路偏置点的取值;

$2\phi_{IQ}$ 表示相位延迟单元偏置点的取值;

$$\phi_{mI} = \frac{\pi V_{d,I}}{2V_{\pi,I}}, \quad \phi_{mQ} = \frac{\pi V_{d,Q}}{2V_{\pi,Q}}, \quad V_{d,I} \text{ 表示 I 路的调制信号, } V_{\pi,I} \text{ 表示 I 路的 } V_{\pi} \text{ 电压, } V_{d,Q} \text{ 表示 Q 路的调制信号, } V_{\pi,Q} \text{ 表示 Q 路的 } V_{\pi} \text{ 电压。}$$

4. 根据权利要求 1 所述的方法,其特征在于,调整所述当前的 Q 路偏置点的取值直到所述输出的光功率最大包括:通过以下公式得到所述调整后的 Q 路偏置点的取值:

$$\sin \phi_{bQ} = \cos 2\phi_{IQ} \cos \phi_{mI} \frac{\cos \phi_{mQ}}{\cos 2\phi_{mQ}} \sin \phi_{bI}$$

其中, ϕ_{bI} 表示 I 路偏置点的取值;

ϕ_{bQ} 表示 Q 路偏置点的取值;

$2\phi_{IQ}$ 表示相位延迟单元偏置点的取值;

$$\phi_{mI} = \frac{\pi V_{d,I}}{2V_{\pi,I}}, \quad \phi_{mQ} = \frac{\pi V_{d,Q}}{2V_{\pi,Q}}, \quad V_{d,I} \text{ 表示 I 路的调制信号, } V_{\pi,I} \text{ 表示 I 路的 } V_{\pi} \text{ 电压, } V_{d,Q} \text{ 表示 Q 路的调制信号, } V_{\pi,Q} \text{ 表示 Q 路的 } V_{\pi} \text{ 电压。}$$

5. 根据权利要求 2 所述的方法,其特征在于,通过以下公式得到重复执行 n 次所述步骤 2 和所述步骤 3 之后的所述调整后的 I 路偏置点的取值和所述调整后的 Q 路偏置点的取值:

$$\sin \phi_{bI}^n = [\cos 2\varphi_{IQ}]^{2n-1} \left[\frac{\cos^2 \phi_{mI}}{\cos 2\phi_{mI}} \right]^n \left[\frac{\cos^2 \phi_{mQ}}{\cos 2\phi_{mQ}} \right]^{n-1} \frac{\cos \phi_{mQ}}{\cos \phi_{mI}} \sin \phi_{bQ}^0$$

$$\sin \phi_{bQ}^n = [\cos 2\varphi_{IQ}]^{2n} \left[\frac{\cos^2 \phi_{mI}}{\cos 2\phi_{mI}} \right]^n \left[\frac{\cos^2 \phi_{mQ}}{\cos 2\phi_{mQ}} \right]^n \sin \phi_{bQ}^0$$

其中, ϕ_{bI} 表示 I 路偏置点的取值;

ϕ_{bQ} 表示 Q 路偏置点的取值;

$2\varphi_{IQ}$ 表示相位延迟单元偏置点的取值;

$\phi_{mI} = \frac{\pi V_{d,I}}{2V_{\pi,I}}$, $\phi_{mQ} = \frac{\pi V_{d,Q}}{2V_{\pi,Q}}$, $V_{d,I}$ 表示 I 路的调制信号, $V_{\pi,I}$ 表示 I 路的 V_{π} 电压, $V_{d,Q}$ 表示 Q 路的调制信号, $V_{\pi,Q}$ 表示 Q 路的 V_{π} 电压。

6. 根据权利要求 1 所述的方法,其特征在于,通过最小化射频信号功率来控制相位延迟单元偏置点正确偏置包括:

调整相位延迟单元偏置点的取值,直到射频信号功率最小。

7. 一种差分正交相移键控调制 DQPSK 调制器偏置点的控制系统,其特征在于,包括:与模数转换器、数模转换器、宽带功率检测器和 PIN 管连接的处理单元,其中,

所述处理单元用于通过最大化平均输出光功率来控制 I/Q 两臂偏置点正确偏置,并通过最小化射频信号功率来控制相位延迟单元偏置点正确偏置,或者,用于通过最大化平均输出光功率来控制 I/Q 两臂偏置点正确偏置;

其中,所述处理单元包括:初始化模块,用于初始化当前的 Q 路偏置点的取值和当前的 I 路偏置点的取值;第一调整模块,用于固定所述当前的 Q 路偏置点的取值,调整所述当前的 I 路偏置点的取值直到输出的光功率最大,将所述当前的 I 路偏置点的取值设置为所述调整后的 I 路偏置点的取值;第二调整模块,用于固定所述当前的 I 路偏置点的取值,调整所述当前的 Q 路偏置点的取值直到所述输出的光功率最大,将所述当前的 Q 路偏置点的取值设置为所述调整后的 Q 路偏置点的取值。

8. 根据权利要求 7 所述的系统,其特征在于,所述处理单元还包括:

调度模块,与所述第一计算模块和所述第二计算模块相连,用于调度所述第一计算模块和所述第二计算模块重复执行调整所述当前的 I 路偏置点的取值的步骤和调整所述当前的 Q 路偏置点的取值的步骤。

9. 根据权利要求 7 所述的系统,其特征在于,所述处理单元还包括:

第三调整模块,用于调整相位延迟单元偏置点的取值,直到射频信号功率最小。

DQPSK 调制器偏置点的控制方法和系统

技术领域

[0001] 本发明涉及光传感领域,具体而言,涉及一种 DQPSK 调制器偏置点的控制方法和系统。

背景技术

[0002] 近几年来,随着光传输系统速度的提高和容量的增大,以 DQPSK 为代表的光相位调制方法越来越受到业界的重视。DQPSK(Differential Quadrature Phase Shift Keying, 差分正交相移键控调制)方法是以光信号前后码元的四个不同相位差来传输信息,因此其码元速度只有传统光幅度调制方法的一半,从而具有优越的色散和偏振模色散性能以及更高的频带利用率,更加适用于大容量、长距离的光传输系统。

[0003] 在 DQPSK 调制系统中,需要通过铌酸锂调制器进行相位调制。而铌酸锂调制器由于自身材料的特性,其传输特性,或者说偏置点会随温度和应力发生变化,因此必须通过一定的方法来使铌酸锂调制器的偏置点相对稳定。

[0004] 目前,常用的调制器的偏置点的控制方法是在 DQPSK 铌酸锂调制器的调制信号中加入多种频率的导频信号,然后从输出的调制信号中分离并分析这些导频信号或其差频信号的信息,从而控制偏置点的稳定。由于需要多个导频信号,使得控制环路复杂,同时导频信号本身意味着偏置点的稳定度有限。

发明内容

[0005] 针对现有技术中的偏置点的控制较为复杂的问题而提出本发明,为此,本发明的主要目的在于提供一种 DQPSK 调制器偏置点的控制方法和系统,以解决上述问题至少之一。

[0006] 为了实现上述目的,根据本发明的一个方面,提供了一种 DQPSK 调制器偏置点的控制方法,其包括:通过最大化平均输出光功率来控制 I/Q 两臂偏置点正确偏置;和/或通过最小化射频信号功率来控制相位延迟单元偏置点正确偏置。

[0007] 进一步地,通过最大化平均输出光功率来控制 I/Q 两臂偏置点正确偏置包括:步骤 1:初始化当前的 Q 路偏置点的取值和当前的 I 路偏置点的取值;步骤 2:固定上述当前的 Q 路偏置点的取值,调整上述当前的 I 路偏置点的取值直到输出的光功率最大,将上述当前的 I 路偏置点的取值设置为上述调整后的 I 路偏置点的取值;步骤 3:固定上述当前的 I 路偏置点的取值,调整上述当前的 Q 路偏置点的取值直到上述输出的光功率最大,将上述当前的 Q 路偏置点的取值设置为上述调整后的 Q 路偏置点的取值。

[0008] 进一步地,通过最大化平均输出光功率来控制 I/Q 两臂偏置点正确偏置还包括:依次重复执行 n 次上述步骤 2 和上述步骤 3,其中, $n \geq 1$ 。

[0009] 进一步地,通过最小化射频信号功率来控制相位延迟单元偏置点正确偏置包括:调整相位延迟单元偏置点的取值,直到射频信号功率最小。

[0010] 为了实现上述目的,根据本发明的另一方面,提供了一种 DQPSK 调制器偏置点的

控制系统,其包括:与模数转换器、数模转换器、宽带功率检测器和 PIN 管连接的处理单元,其中,上述处理单元用于通过最大化平均输出光功率来控制 I/Q 两臂偏置点正确偏置;和/或通过最小化射频信号功率来控制相位延迟单元偏置点正确偏置。

[0011] 进一步地,上述处理单元包括:初始化模块,用于初始化当前的 Q 路偏置点的取值和当前的 I 路偏置点的取值;第一调整模块,用于固定上述当前的 Q 路偏置点的取值,调整上述当前的 I 路偏置点的取值直到输出的光功率最大,将上述当前的 I 路偏置点的取值设置为上述调整后的 I 路偏置点的取值;第二调整模块,用于固定上述当前的 I 路偏置点的取值,调整上述当前的 Q 路偏置点的取值直到上述输出的光功率最大,将上述当前的 Q 路偏置点的取值设置为上述调整后的 Q 路偏置点的取值。

[0012] 进一步地,上述处理单元还包括:调度模块,与上述第一计算模块和上述第二计算模块相连,用于调度上述第一计算模块和上述第二计算模块重复执行调整上述当前的 I 路偏置点的取值的步骤和调整上述当前的 Q 路偏置点的取值的步骤。

[0013] 进一步地,上述处理单元还包括:第三调整模块,用于调整相位延迟单元偏置点的取值,直到射频信号功率最小。

[0014] 通过本发明,采用迭代计算的方式来得到 I 路和 Q 路的偏置点,解决了现有技术中的偏置点的控制较为复杂的问题,使得可以简便的实现 DQPSK 调制器的正确偏置,同时不受限于调制器本身设计。

[0015] 本发明的其它特征和优点将在随后的说明书中阐述,并且,部分地从说明书中变得显而易见,或者通过实施本发明而了解。本发明的目的和其他优点可通过在所写的说明书、权利要求书、以及附图中所特别指出的结构来实现和获得。

附图说明

[0016] 此处所说明的附图用来提供对本发明的进一步理解,构成本申请的一部分,本发明的示意性实施例及其说明用于解释本发明,并不构成对本发明的不当限定。在附图中:

[0017] 图 1 是根据本发明实施例的 DQPSK 铌酸锂调制器的结构示意图;

[0018] 图 2 是根据本发明实施例的 DQPSK 调制器偏置点的控制方法的流程图;

[0019] 图 3 是根据本发明实施例的 DQPSK 调制器偏置点的控制系统的结构示意图;

[0020] 图 4 是根据本发明实施例的 DQPSK 铌酸锂调制器偏置点控制系统的优选结构示意图。

具体实施方式

[0021] 下文中将参考附图并结合实施例来详细说明本发明。需要说明的是,在不冲突的情况下,本申请中的实施例及实施例中的特征可以相互组合。

[0022] 下面以 DQPSK 铌酸锂调制器为例详细描述本发明的实施例,但本领域技术人员可以理解的是:本发明不仅限于此,还可以应用于其他的 QPSK 调制器,例如,MQPSK 等。

[0023] DQPSK 铌酸锂调制器包括两个 DPSK (I/Q) 调制单元和一个 $\pi/2$ 移相单元。这三个偏置点的稳定度直接关系到整个 DQPSK 调制系统的性能。本发明的实施例提出了一种新型的 DQPSK 铌酸锂调制器 I/Q 两臂偏置点以及相位延迟单元偏置点的控制方法和装置。该方法通过采集和分析输出光信号功率实现 I/Q 两臂偏置点的稳定,并通过采集和分析输出光

信号的射频信号功率,实现相位延迟单元偏置点的稳定。

[0024] 首先,结合附图来描述 DQPSK 发射机基本原理。

[0025] DQPSK 发射机基本原理是:驱动器将输入的高速数据信号放大,然后经 DQPSK 调制器进行相位调制得到 DQPSK 光信号,其中 DQPSK 铌酸锂调制器由两个 M-Z 型调制器按照 M-Z 结构组合而成。DQPSK 发射机结构示意图如图 1 所示。

[0026] 经过分析可以得出:

[0027]

$$|E_{out}|^2 = \frac{|E_i|^2}{4} [\sin^2(\frac{\pi v_{d,I}}{2V_{\pi,I}} + \phi_{bI}) + \sin^2(\frac{\pi v_{d,Q}}{2V_{\pi,Q}} + \phi_{bQ}) - 2 \sin(\frac{\pi v_{d,I}}{2V_{\pi,I}} + \phi_{bI}) \sin(\frac{\pi v_{d,Q}}{2V_{\pi,Q}} + \phi_{bQ}) \cos 2\phi_{IQ}] \quad (1)$$

[0028]

$$-2 \sin(\frac{\pi v_{d,I}}{2V_{\pi,I}} + \phi_{bI}) \sin(\frac{\pi v_{d,Q}}{2V_{\pi,Q}} + \phi_{bQ}) \cos 2\phi_{IQ}]$$

[0029] 其中, $v_{d,I}$, $V_{\pi,I}$, ϕ_{bI} 分别表示 I 路的调制信号, V_{π} 电压和偏置点; $v_{d,Q}$, $V_{\pi,Q}$, ϕ_{bQ} 分别表示 Q 路的调制信号, V_{π} 电压和偏置点。 $2\phi_{IQ}$ 表示相位延迟单元偏置点。

[0030] 对于正确的 DQPSK 调制,需要将 ϕ_{bI} 、 ϕ_{bQ} 偏置在零点, ϕ_{IQ} 偏置在 $\phi_{IQ} = \frac{\pi}{4}$ 点,因此为了得到高质量的 DQPSK 光信号,需要对 DQPSK 调制器偏置点进行可靠控制,使得 $\phi_{bI} = 0$, $\phi_{bQ} = 0$, $\phi_{IQ} = \pi/4$ 。

[0031] 由于输入数据是随机信号,则 $v_{d,I} = V_{d,I}$ 和 $v_{d,I} = -V_{d,I}$ 概率相同, $v_{d,Q} = V_{d,Q}$ 和 $v_{d,Q} = -V_{d,Q}$ 概率相同,其中 $V_{d,I}$, $V_{d,Q}$ 分别表示 I 路和 Q 路的调制幅度,令 $\phi_{mI} = \frac{\pi V_{d,I}}{2V_{\pi,I}}$, $\phi_{mQ} = \frac{\pi V_{d,Q}}{2V_{\pi,Q}}$,

根据公式 (1) 可得输出平均光强为,

[0032]

$$|E_{avg}|^2 = \frac{1}{T} \int_0^T |E_{out}|^2 \propto \cos 2\phi_{mI} \sin^2 \phi_{bI} + \cos 2\phi_{mQ} \sin^2 \phi_{bQ} + \sin^2 \phi_{mI} + \sin^2 \phi_{mQ}$$

[0033]

$$-2 \cos 2\phi_{IQ} \sin \phi_{bI} \cos \phi_{mI} \sin \phi_{bQ} \cos \phi_{mQ} \quad (2)$$

[0034] 如果保持 Q 路偏置点不动,调节 I 路偏置点 ϕ_{bI} , 则有 $\cos 2\phi_{mQ} \sin^2 \phi_{bQ} + \sin^2 \phi_{mI} + \sin^2 \phi_{mQ}$ 为常数。根据 DQPSK 信号传输的要求,为了获取最好的传输性能, $V_{d,I}$ 需要等于 $V_{\pi,I}$ 。因此,一般的情况下, $\frac{V_{\pi,I}}{2} < V_{d,I} < \frac{3V_{\pi,I}}{2}$ 。

[0035] 则有 $\frac{\pi}{2} < 2\phi_{mI} < \frac{3\pi}{2}$, 即 $\cos 2\phi_{mI} < 0$, 因此平均光强以 ϕ_{bI} 为变量存在最大值,取得最大值条件为:

[0036]

$$\sin \phi_{bI} = \cos 2\phi_{IQ} \cos \phi_{mQ} \frac{\cos \phi_{mI}}{\cos 2\phi_{mI}} \sin \phi_{bQ} \quad (3)$$

[0037] 同理可以得到,平均光强以 ϕ_{bQ} 为变量取得最大值的条件为:

[0038]

$$\sin \phi_{bQ} = \cos 2\varphi_{IQ} \cos \phi_{mI} \frac{\cos \phi_{mQ}}{\cos 2\phi_{mQ}} \sin \phi_{bI} \quad (4)$$

[0039] 设固定 Q 路偏置点, 调节 I 路偏置点, 使输出平均光功率最大为步骤①。设固定 I 路偏置点, 调节 Q 路偏置点, 使输出平均光功率最大为步骤②。依次重复 n 次 ($n \geq 1$) 步骤①和步骤②, 得到的 I、Q 偏置点相位分别为 ϕ_{bI}^n 、 ϕ_{bQ}^n , 则有,

[0040]

$$\sin \phi_{bI}^n = [\cos 2\varphi_{IQ}]^{2n-1} \left[\frac{\cos^2 \phi_{mI}}{\cos 2\phi_{mI}} \right]^n \left[\frac{\cos^2 \phi_{mQ}}{\cos 2\phi_{mQ}} \right]^{n-1} \frac{\cos \phi_{mQ}}{\cos \phi_{mI}} \sin \phi_{bQ}^0 \quad (5)$$

[0041]

$$\sin \phi_{bQ}^n = [\cos 2\varphi_{IQ}]^{2n} \left[\frac{\cos^2 \phi_{mI}}{\cos 2\phi_{mI}} \right]^n \left[\frac{\cos^2 \phi_{mQ}}{\cos 2\phi_{mQ}} \right]^n \sin \phi_{bQ}^0 \quad (6)$$

[0042] 由式 (5)、(6) 可知, 如果 $\cos 2\phi_{mI} < -\frac{1}{3}$, $\cos 2\phi_{mQ} < -\frac{1}{3}$, 在重复多次步骤①和步骤②

后, ϕ_{bI}^n 、 ϕ_{bQ}^n 趋于偏置到 0 点。该条件等效于需要驱动器输出电压幅度 $V_{d,I}$ 、 $V_{d,Q}$ 满足:

$$[0043] \quad 0.61V_{\pi,I} < V_{d,I} < 1.39V_{\pi,I} \quad (7)$$

$$[0044] \quad 0.61V_{\pi,Q} < V_{d,Q} < 1.39V_{\pi,Q} \quad (8)$$

[0045] 为了获取最好的传输性能, $V_{d,I}$ 、 $V_{d,Q}$ 需要分别等于 $V_{\pi,I}$ 、 $V_{\pi,Q}$, 因而一般情况下式 (7) 和式 (8) 可以满足。因此重复步骤①和步骤②一定次数, 可以将 I、Q 两路偏置点稳定在零点。

[0046] 由式 (1) 可知, 在 I、Q 两路偏置点收敛到最低点且调制信号为 $\pm V_{\pi}$ 时, 有

[0047]

$$|E_{out}|^2 \propto 2 \pm 2 \cos 2\varphi_{IQ} \quad (9)$$

[0048] 因此通过功率检测器检测到的射频信号功率正比于 $\cos 2\varphi_{IQ}$, 可见如果相位延迟单元正确偏置, 则式 (9) 等于 0。因此, 本发明通过反馈控制 φ_{IQ} , 使得式 (9) 最小, 即可实现 DQPSK 相位延迟单元的正确偏置。

[0049] 基于上述分析, 下面将结合附图来详细描述根据本发明实施例的 DQPSK 调制器偏置点的控制方法。

[0050] 图 2 是根据本发明实施例的 DQPSK 调制器偏置点的控制方法的流程图, 其包括:

[0051] S202, 通过最大化平均输出光功率来控制 I/Q 两臂偏置点正确偏置; 和 / 或

[0052] S204, 通过最小化射频信号功率来控制相位延迟单元偏置点正确偏置。

[0053] 具体的, 通过最大化平均输出光功率来控制 I/Q 两臂偏置点正确偏置包括以下步骤:

[0054] 步骤 1: 初始化当前的 Q 路偏置点的取值和当前的 I 路偏置点的取值;

[0055] 步骤 2: 固定上述当前的 Q 路偏置点的取值, 调整上述当前的 I 路偏置点的取值直到输出的光功率最大, 将上述当前的 I 路偏置点的取值设置为上述调整后的 I 路偏置点的取值;

[0056] 步骤 3: 固定上述当前的 I 路偏置点的取值, 调整上述当前的 Q 路偏置点的取值直到上述输出的光功率最大, 将上述当前的 Q 路偏置点的取值设置为上述调整后的 Q 路偏置

点的取值。

[0057] 通过上述实施例,能够稳定、准确、快速的实现 DQPSK 调制器偏置点的稳定,同时不受限于调制器内置 PD 带宽,尤其对 40G 密集波分系统具有重要的意义。

[0058] 优选的,根据本发明实施例的 DQPSK 调制器偏置点的控制方法还包括:重复执行 n 次所述步骤 2 和所述步骤 3,其中, $n \geq 1$ 。

[0059] 上述实施例采用迭代计算的方式来得到 I 路和 Q 路的偏置点,而不需要引入附加的导频信号,从而解决了现有技术中的偏置点的控制较为复杂的问题,使得可以快速的获取稳定的偏置点,简便的实现 DQPSK 调制器的正确偏置,同时不受限于调制器本身设计。

[0060] 优选的,调整当前的 I 路偏置点的取值直到输出的光功率最大包括:通过以下公式得到所述调整后的 I 路偏置点的取值:

[0061]

$$\sin \phi_{bI} = \cos 2\varphi_{IQ} \cos \phi_{mQ} \frac{\cos \phi_{mI}}{\cos 2\phi_{mI}} \sin \phi_{bQ}$$

[0062] 其中, ϕ_{bI} 表示 I 路偏置点的取值; ϕ_{bQ} 表示 Q 路偏置点的取值; $2\varphi_{IQ}$ 表示相位延迟单元偏置点的取值; $\phi_{mI} = \frac{\pi V_{d,I}}{2V_{\pi,I}}$, $\phi_{mQ} = \frac{\pi V_{d,Q}}{2V_{\pi,Q}}$, $V_{d,I}$ 表示 I 路的调制信号, $V_{\pi,I}$ 表示 I 路的 V_{π} 电压, $V_{d,Q}$ 表示 Q 路的调制信号, $V_{\pi,Q}$ 表示 Q 路的 V_{π} 电压。

[0063] 优选的,调整所述当前的 Q 路偏置点的取值直到所述输出的光功率最大包括:通过以下公式得到所述调整后的 Q 路偏置点的取值:

[0064]

$$\sin \phi_{bQ} = \cos 2\varphi_{IQ} \cos \phi_{mI} \frac{\cos \phi_{mQ}}{\cos 2\phi_{mQ}} \sin \phi_{bI}$$

[0065] 其中, ϕ_{bI} 表示 I 路偏置点的取值; ϕ_{bQ} 表示 Q 路偏置点的取值; $2\varphi_{IQ}$ 表示相位延迟单元偏置点的取值; $\phi_{mI} = \frac{\pi V_{d,I}}{2V_{\pi,I}}$, $\phi_{mQ} = \frac{\pi V_{d,Q}}{2V_{\pi,Q}}$, $V_{d,I}$ 表示 I 路的调制信号, $V_{\pi,I}$ 表示 I 路的 V_{π} 电压, $V_{d,Q}$ 表示 Q 路的调制信号, $V_{\pi,Q}$ 表示 Q 路的 V_{π} 电压。

[0066] 优选的,通过以下公式得到重复执行 n 次所述步骤 2 和所述步骤 3 之后的所述调整后的 I 路偏置点的取值和所述调整后的 Q 路偏置点的取值:

[0067]

$$\sin \phi_{bI}^n = [\cos 2\varphi_{IQ}]^{2n-1} \left[\frac{\cos^2 \phi_{mI}}{\cos 2\phi_{mI}} \right]^n \left[\frac{\cos^2 \phi_{mQ}}{\cos 2\phi_{mQ}} \right]^{n-1} \frac{\cos \phi_{mQ}}{\cos \phi_{mI}} \sin \phi_{bQ}^0$$

[0068]

$$\sin \phi_{bQ}^n = [\cos 2\varphi_{IQ}]^{2n} \left[\frac{\cos^2 \phi_{mI}}{\cos 2\phi_{mI}} \right]^n \left[\frac{\cos^2 \phi_{mQ}}{\cos 2\phi_{mQ}} \right]^{n-1} \sin \phi_{bQ}^0$$

[0069] 其中, ϕ_{bI} 表示 I 路偏置点的取值; ϕ_{bQ} 表示 Q 路偏置点的取值; $2\varphi_{IQ}$ 表示相位延迟单元偏置点的取值; $\phi_{mI} = \frac{\pi V_{d,I}}{2V_{\pi,I}}$, $\phi_{mQ} = \frac{\pi V_{d,Q}}{2V_{\pi,Q}}$, $V_{d,I}$ 表示 I 路的调制信号, $V_{\pi,I}$ 表示 I 路的 V_{π} 电压, $V_{d,Q}$ 表示 Q 路的调制信号, $V_{\pi,Q}$ 表示 Q 路的 V_{π} 电压, $\sin \phi_{bI}^n$ 用于表示重复执行 n 次

之后的 ϕ_{bI} 的 \sin 取值, $\sin \phi_{bQ}^0$ 用于表示原始的 ϕ_{bQ} 的 \sin 取值, $\sin \phi_{bQ}^n$ 用于表示重复执行 n 次之后的 ϕ_{bQ} 的 \sin 取值。

[0070] 优选的, 通过最小化射频信号功率来控制相位延迟单元偏置点正确偏置包括: 调整相位延迟单元偏置点的取值, 直到射频信号功率最小。通过这种方式, 实现了相位延迟单元偏置点的快速稳定。

[0071] 本发明还提供了一种 DQPSK 调制器偏置点的控制系统的实施例, 如图 3 所示, 其包括: 与模数转换器 302、数模转换器 304、宽带功率检测器 306 和 PIN 管 310 连接的处理单元 308, 其中, 所述处理单元 308 用于通过最大化平均输出光功率来控制 I/Q 两臂偏置点正确偏置; 和 / 或通过最小化射频信号功率来控制相位延迟单元偏置点正确偏置。优选的, 上述模数转换器 302、数模转换器 304、宽带功率检测器 306、PIN 管 310 与处理单元 308 的连接关系可以参照图 4 中的 DSP (处理单元) 与模数转换器、数模转换器、宽带功率检测器和 PIN 管的连接关系。

[0072] 通过上述实施例, 能够稳定、准确、快速的实现 DQPSK 调制器偏置点的稳定, 同时不受限于调制器内置 PD 带宽, 尤其对 40G 密集波分系统具有重要的意义。

[0073] 优选的, 所述处理单元 308 包括: 初始化模块 3081, 用于初始化当前的 Q 路偏置点的取值和当前的 I 路偏置点的取值; 第一调整模块 3082, 用于固定所述当前的 Q 路偏置点的取值, 调整所述当前的 I 路偏置点的取值直到输出的光功率最大, 将所述当前的 I 路偏置点的取值设置为所述调整后的 I 路偏置点的取值; 第二调整模块 3083, 用于固定所述当前的 I 路偏置点的取值, 调整所述当前的 Q 路偏置点的取值直到所述输出的光功率最大, 将所述当前的 Q 路偏置点的取值设置为所述调整后的 Q 路偏置点的取值。

[0074] 优选的, 第一调整模块 3082 可以通过图 2 所示的方法实施例中的步骤和公式来调整所述当前的 I 路偏置点的取值直到输出的光功率最大; 第二调整模块 3083 可以通过图 2 所示的方法实施例中的步骤和公式来调整所述当前的 Q 路偏置点的取值直到输出的光功率最大, 在此不再赘述。

[0075] 优选的, 所述处理单元 308 还包括: 调度模块 3084, 与所述第一计算模块和所述第二计算模块相连, 用于调度所述第一计算模块和所述第二计算模块重复执行调整所述当前的 I 路偏置点的取值的步骤和调整所述当前的 Q 路偏置点的取值的步骤。

[0076] 上述实施例采用迭代计算的方式来得到 I 路和 Q 路的偏置点, 而不需要引入附加的导频信号, 从而解决了现有技术中的偏置点的控制较为复杂的问题, 使得可以简便的实现 DQPSK 调制器的正确偏置, 同时不受限于调制器本身设计。

[0077] 优选的, 所述处理单元 308 还包括: 第三调整模块 3085, 用于调整相位延迟单元偏置点的取值, 直到射频信号功率最小。

[0078] 下面结合附图来描述一种优选的 DQPSK 调制器偏置点的控制系统。

[0079] 如图 4 所示, 从激光器 400 发出的光信号经过一个 3dB 耦合器 1 (401) 后分为 I 和 Q 两路光。然后, I 路光经过 MZ 调制器 1 (402A) 后输出 E_{Iout} , Q 路光经过 MZ 调制器 2 (402B) 后输出 E_{Qout} , E_{Iout} 和 E_{Qout} 分别经过 φ_{IQ} 和 $-\varphi_{IQ}$ 相位延迟单元 (403A、403B) 延时相位后, 再经 3dB 耦合器 2 (404) 合成 E_{out}^x 。利用高精度 AD (406) 将内置 PD (405) 探测的光功率信号采集进数字信号处理芯片 DSP (411), DSP 依次调整 I 路和 Q 路偏置点反馈控制信号经 DA (414B、414C) 转换为模拟电压信号控制 MZ 调制器 1 (402A) 和 MZ 调制器 2 (402B) 的偏置点, 使得输出平

均光功率最大,经多次重复上述过程后,本发明最终可实现 I 和 Q 路偏置点稳定在 DQPSK 调制器特征曲线的最低点。 E_{out} 经 5/95 耦合器 (407) 输出 E_{out}^1 和 E_{out}^2 , 其中 95% 输出光 E_{out}^1 用于最终 DQPSK 调制输出。而 5% 输出光 E_{out}^2 经高速 PIN 管 (408) 进行光电转换,再经宽带功率检测器 (409) 检测输出调制信号一定带宽内的 RF 信号功率,然后利用高精度 AD (410) 将该功率采集进数字信号处理芯片 DSP (411), DSP 调整相位延迟单元偏置点反馈控制信号经 DA (412A) 转换为模拟电压信号控制相位延迟单元 (403A、403B) 的偏置点,使得最终检测到得 RF 射频信号功率最小,即可实现 DQPSK 调制器的相位延迟单元的正确偏置。

[0080] 需要说明的是,在附图的流程图示出的步骤可以在诸如一组计算机可执行指令的计算机系统中执行,并且,虽然在流程图中示出了逻辑顺序,但是在某些情况下,可以以不同于此处的顺序执行所示出或描述的步骤。

[0081] 显然,本领域的技术人员应该明白,上述的本发明的各模块或各步骤可以用通用的计算装置来实现,它们可以集中在单个的计算装置上,或者分布在多个计算装置所组成的网络上,可选地,它们可以用计算装置可执行的程序代码来实现,从而,可以将它们存储在存储装置中由计算装置来执行,或者将它们分别制作成各个集成电路模块,或者将它们中的多个模块或步骤制作成单个集成电路模块来实现。这样,本发明不限制于任何特定的硬件和软件结合。

[0082] 以上所述仅为本发明的优选实施例而已,并不用于限制本发明,对于本领域的技术人员来说,本发明可以有各种更改和变化。凡在本发明的精神和原则之内,所作的任何修改、等同替换、改进等,均应包含在本发明的保护范围之内。

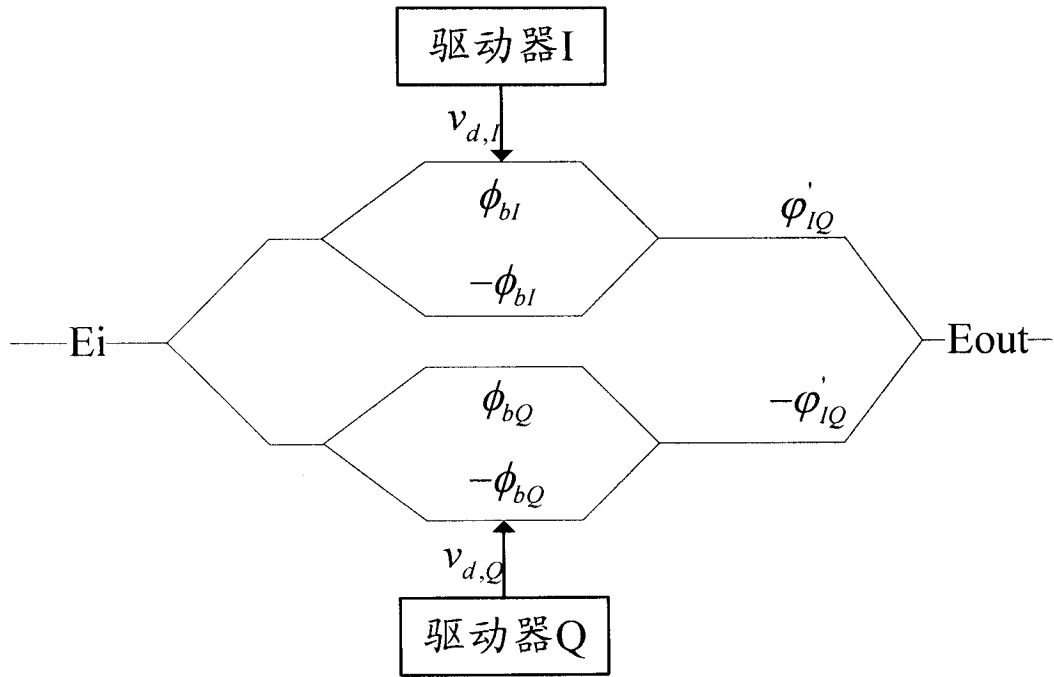


图 1

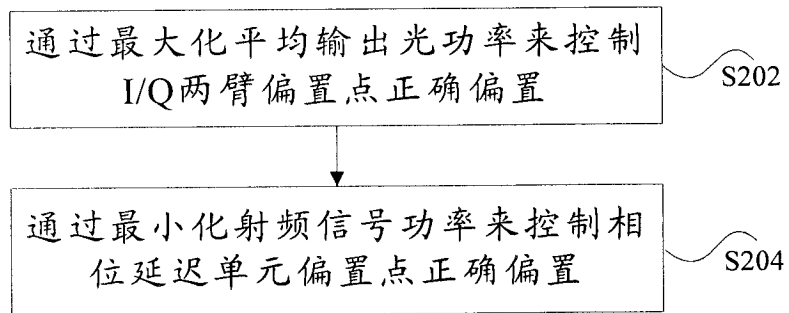


图 2

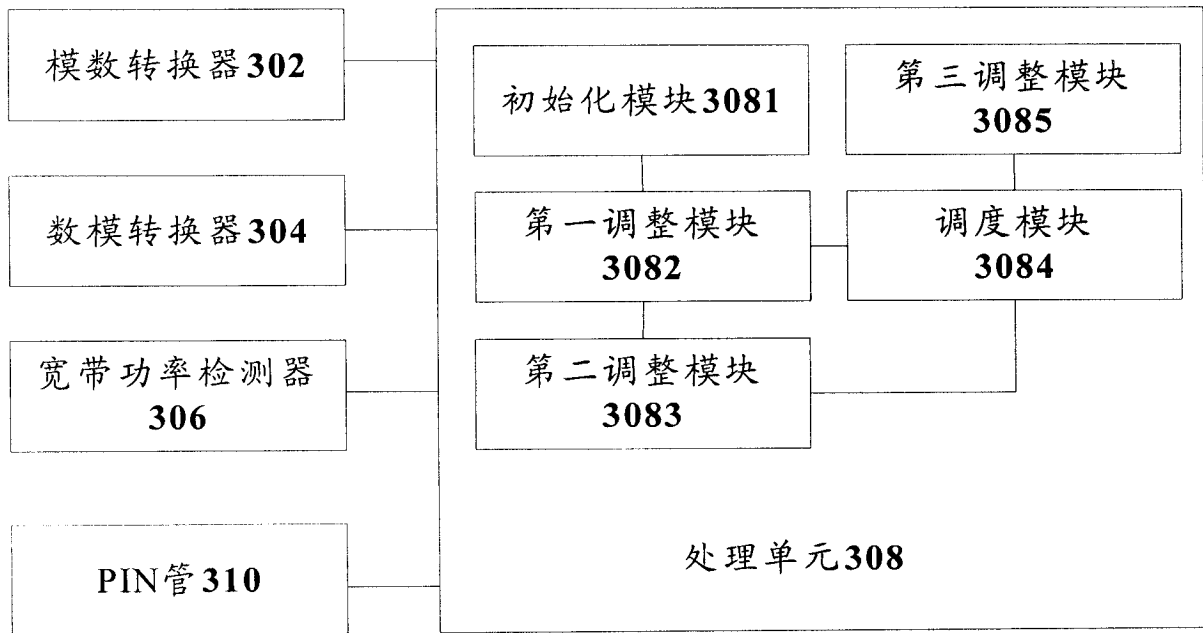


图 3

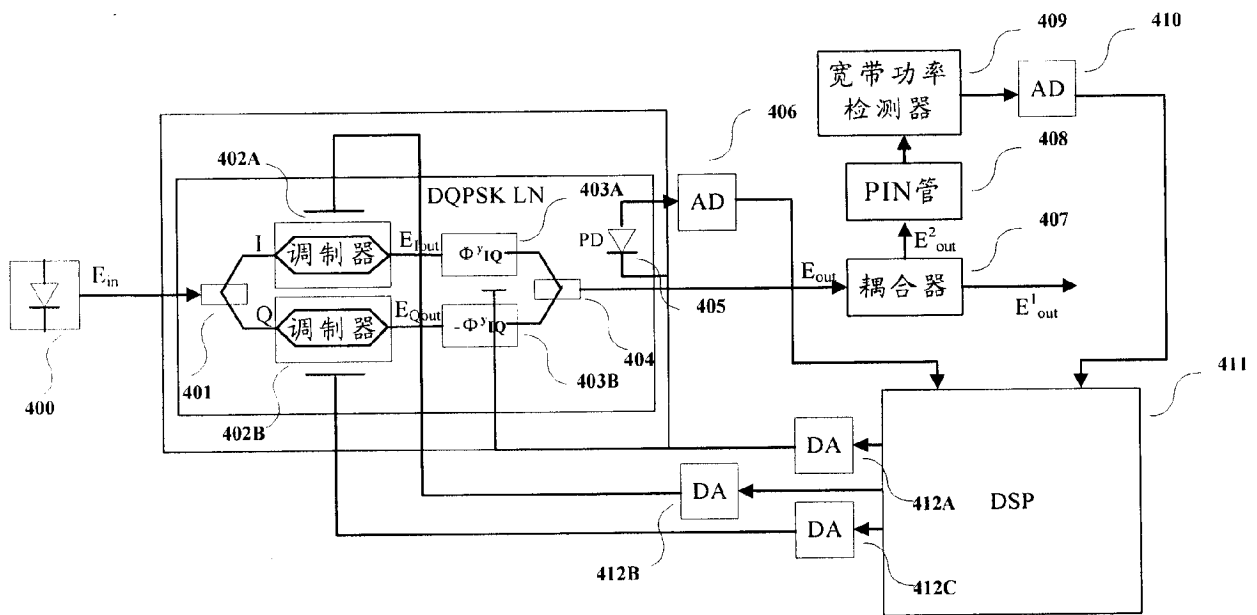


图 4