[19] 中华人民共和国国家知识产权局

[51] Int. Cl[7]
H01L 23/48
H01L 23/04 H01L 21/60

[12] 发明专利说明书

[21] ZL 专利号 97122607.5

[45] 授权公告日 2004 年 5 月 19 日

[11] 授权公告号 CN 1150616C

[22] 申请日 1997.11.28 [21] 申请号 97122607.5

[30] 优先权

[32] 1996.12. 3 [33] JP [31] 322847/1996

[32] 1997. 5.20 [33] JP [31] 129931/1997

[71] 专利权人 冲电气工业株式会社

地址 日本东京

[72] 发明人 高桥义和 铃木正美 木村胜

审查员 白 燕

[74] 专利代理机构 上海专利商标事务所

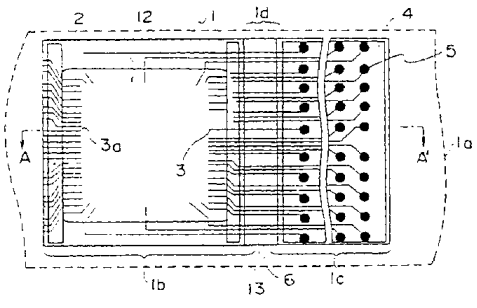
代理人 李 湘

权利要求书 8 页 说明书 25 页 附图 20 页

[54] 发明名称 半导体器件及其制造和装配方法

[57] 摘要

本发明提供一种包括封装薄膜的半导体器件，它包含：其上装配有半导体芯片的器件装配薄膜部分；位于器件装配薄膜部分上并形成有外部电极焊盘的外部连接薄膜部分；提供于器件装配薄膜部分端部与外部连接薄膜部分端部之间的弯曲部分；以及经弯曲部分将半导体芯片的电极焊盘与外部电极焊盘电连接起来的内部引线。



ISSN1008-4274

1.一种包括封装薄膜的半导体器件，所述半导体器件的封装尺寸与半导体芯片基本相同，其特征在于，包含：

其上装配有半导体芯片的器件装配薄膜部分；

位于器件装配薄膜部分上并形成有外部电极焊盘的外部连接薄膜部分；

提供于器件装配薄膜部分端部与外部连接薄膜部分端部之间的弯曲部分；以及

经弯曲部分将半导体芯片的电极焊盘与外部电极焊盘电学连接起来的内部引线。

2.如权利要求1所述的半导体器件，其特征在于进一步包括提供于所述器件装配部分与所述外部连接薄膜部分之间的平板。

3.如权利要求2所述的半导体器件，其特征在于所述外部连接薄膜部分包含过孔，所述平板是导电的，在所述封装薄膜上经所述弯曲部分形成有从所述半导体芯片的基准电源的电极焊盘引出的用于基准电源的内部引线，并且导电材料嵌入过孔以将用于基准电源的所述内部引线与所述导电平板电连接起来。

4.如权利要求1所述的半导体器件，其特征在于进一步包括：

包括底部平板部分和顶部平板部分的基本呈U形的平板；

其中所述器件装配薄膜部分附着在所述基本呈U形的平板的所述底部平板部分的内表面，而所述外部连接薄膜部分附着在所述顶部平板部分的外表面。

5.一种包括封装薄膜的半导体器件，所述半导体器件的封装尺寸与半导体芯片基本相同，其特征在于包含：

其上装配有半导体芯片的器件装配薄膜部分，器件装配薄膜部分面对半导体芯片的正面；

位于半导体芯片反面并形成有外部电极焊盘的外部连接薄膜部分；

提供于器件装配薄膜部分端部与外部连接薄膜部分端部之间的弯曲部分；以及

经弯曲部分将半导体芯片的电极焊盘与外部电极焊盘电连接起来的内部引线。

6.一种包括装配有半导体芯片的封装薄膜的半导体器件，所述半导体器件的

封装尺寸与半导体芯片基本相同，半导体芯片的电极焊盘位于沿着芯片中央部分或者芯片中心线的区域内，其特征在于所述封装薄膜包含：

在沿着对应于半导体芯片电极焊盘形成部分的中央部分或中心线区域内形成的器件过孔；

在形成器件过孔以外区域内形成的外部电极焊盘；

以及将半导体芯片的电极焊盘与外部电极焊盘连接起来的内部引线。

7.一种包括装配有半导体芯片的封装薄膜的半导体器件，所述半导体器件的封装尺寸与半导体芯片基本相同，半导体芯片的电极焊盘位于芯片的周边部分，其特征在于所述封装薄膜包含：

在对应于半导体芯片电极焊盘形成部分的周边区域内形成的器件过孔；

在形成器件过孔以外区域内形成的外部电极焊盘；以及

将半导体芯片的电极焊盘与外部电极焊盘连接起来的内部引线，其中封装薄膜与半导体芯片之间的间隔用密封树脂固定。

8.如权利要求1、6或7中任意一项所述的半导体器件，其特征在于提供保护框架覆盖所述半导体芯片的侧面或者侧面与反面。

9.一种包括封装薄膜的半导体器件，所述半导体器件的封装尺寸与半导体芯片基本相同，其特征在于包含：

其上装配有半导体芯片的器件装配薄膜部分，器件装配薄膜部分面对半导体芯片的正面；

位于半导体芯片反面并形成有外部电极焊盘的外部连接薄膜部分；

提供于器件装配薄膜部分端部与外部连接薄膜部分端部之间的弯曲部分；以及

内部引线，

其中器件装配薄膜部分包含在对应于半导体芯片电极焊盘形成部分的预定区域内形成的器件过孔和在形成器件过孔以外区域内形成的外部电极焊盘，并且内部引线将半导体芯片的电极焊盘与器件装配薄膜部分的外部电极焊盘电学连接，并经弯曲部分将半导体芯片的电极焊盘与外部连接薄膜部分连接起来。

10.如权利要求9所述的半导体器件，其特征在于所述外部连接薄膜部分包括在对应于所述器件装配薄膜部分上外部电极焊盘形成位置的位置上形成的所述外部电极焊盘。

11. 一种将如权利要求 10 所述的多个半导体器件层叠起来的半导体器件，其特征在于叠放所述半导体器件从而使第一半导体器件的一些别部分的所述外部电极焊盘叠加在第二半导体器件一些薄膜部分的所述外部电极焊盘上，由此使所述叠放的外部焊盘电极电连接起来。

12. 如权利要求 10 所述的半导体器件，其特征在于焊球淀积在形成于所述外部连接薄膜部分的其中一个所述外部电极焊盘和形成于所述器件装配薄膜部分上的所述外部电极焊盘上。

13. 如权利要求 6、7 或 9 任意一项所述的半导体器件，其特征在于所述封装薄膜包含在装配有所述半导体芯片的表面上形成的绝缘树脂凸起。

14. 如权利要求 1、5 或 9 所述的半导体器件，其特征在于所述封装薄膜包含多个弯曲部分，并且包含多个所述外部连接薄膜部分，它们分别对应于所述多个弯曲部分。

15. 如权利要求 14 所述的半导体器件，其特征在于所述封装薄膜包含两个弯曲部分和两个外部连接薄膜部分，它们分别对应于所述半导体芯片的两个相对面。

16. 如权利要求 14 所述的半导体器件，其特征在于所述封装薄膜包含四个弯曲部分和四个外部连接薄膜部分，它们分别对应于所述半导体芯片的四个侧面。

17. 如权利要求 1、5、6、7 或 9 所述的半导体器件，其特征在于所述弯曲部分具有所述内部引线上被涂覆弹性树脂的结构。

18. 如权利要求 1、5、6、7 或 9 所述的半导体器件，其特征在于所述内部引线直接与所述半导体芯片的所述电极粘结在一起。

19. 如权利要求 18 所述的半导体器件，其特征在于所述内部引线通过退火镀金铜箔而形成。

20. 如权利要求 1、5、6、7 或 9 所述的半导体器件，其特征在于焊球淀积在所述外部电极焊盘上。

21. 一种制造半导体器件的方法，所述半导体器件的封装尺寸与半导体芯片基本相同，其特征在于包含以下步骤：

制备具有平面型结构的封装薄膜，其部分被分为形成有器件过孔的器件装配薄膜部分、外部连接薄膜部分以及位于器件装配薄膜部分与外部连接薄膜部分之间的弯曲部分，外部电极焊盘形成于封装薄膜第一表面侧的外部连接薄膜部分，

从器件过孔经弯曲部分到达外部电极焊盘的内部引线；

通过将内部引线粘结到位于过孔形成部分的半导体芯片电极焊盘将半导体芯片装配到第一表面侧的器件装配薄膜部分上；以及

将外部连接薄膜部分朝封装薄膜的第二表面侧弯曲 180°并将其固定。

22. 如权利要求 21 所述的半导体器件制造方法，其特征在于在所述内部引线粘结至所述半导体芯片的所述电极焊盘之后才进行装配所述半导体芯片的步骤，使得密封树脂流入所述器件装配薄膜部分与所述半导体芯片正面之间的间隔从而将所述半导体芯片固定在所述器件装配薄膜部分。

23. 如权利要求 21 所述的半导体器件制造方法，其特征在于所述封装薄膜具有多个所述弯曲部分和多个所述外部连接薄膜部分，它们分别对应于所述多个弯曲部分，并且通过分别将位于相应的所述弯曲部分的所述多个外部连接薄膜部分朝所述第二表面侧弯曲 180°并将其固定从而完成固定所述多个外部连接薄膜部分的步骤。

24. 如权利要求 23 所述的半导体器件制造方法，其特征在于通过使密封树脂从位于每个所述外部连接薄膜部分流入每个所述外部连接薄膜部分与所述器件装配薄膜部分之间的间隔和所述器件装配薄膜部分与所述半导体芯片正面之间的间隔完成固定所述外部连接薄膜部分的步骤，从而将所述半导体芯片固定在所述器件装配薄膜部分并将所述外部连接薄膜部分固定在所述器件装配薄膜部分。

25. 如权利要求 23 所述的半导体器件制造方法，其特征在于所述封装薄膜包括两个弯曲部分和两个外部连接薄膜部分，它们分别与所述半导体芯片的两个相对侧面对应，并且通过分别将位于对应的所述弯曲部分的所述两个外部连接薄膜部分朝所述第二表面侧弯曲 180°并将其固定而完成固定所述外部连接薄膜部分的步骤。

26. 如权利要求 23 所述的半导体器件制造方法，其特征在于所述封装薄膜包括四个弯曲部分和四个外部连接薄膜部分，它们分别与所述半导体芯片的四个侧面对应，并且通过分别将位于对应的所述弯曲部分的所述四个外部连接薄膜部分朝所述第二表面侧弯曲 180°并将其固定而完成固定所述外部连接薄膜部分的步骤。

27. 一种制造半导体器件的方法，所述半导体器件的封装尺寸与半导体芯片

基本相同，其特征在于包含以下步骤：

制备具有平面型结构的封装薄膜，其部分被分为形成有器件过孔的器件装配薄膜部分、外部连接薄膜部分以及位于器件装配薄膜部分与外部连接薄膜部分之间的弯曲部分，外部电极焊盘形成于封装薄膜第一表面侧的外部连接薄膜部分，从器件过孔经弯曲部分到达外部电极焊盘的内部引线；

通过将内部引线粘结到位于过孔形成部分的半导体芯片正面上的电极焊盘将半导体芯片装配到封装薄膜第二表面侧的器件装配薄膜部分上；以及

将外部连接薄膜部分朝封装半导体芯片反面侧弯曲 180°并将其固定在反面。

28. 一种制造半导体器件的方法，所述半导体器件的封装尺寸与半导体芯片基本相同，其特征在于包含以下步骤：

制备包含沿其中央部分或中心线部分放置的电极焊盘的半导体芯片以及封装薄膜，包含沿着对应于半导体芯片电极焊盘形成部分的中央部分或中心线区域内形成的器件过孔的封装薄膜，形成于器件过孔以外区域内的封装薄膜外部连接表面侧的外部电极焊盘，从器件过孔引出到达外部电极的内部引线；以及

通过将内部引线粘结到器件过孔形成区域内的半导体芯片电极焊盘将半导体芯片装配到封装薄膜的器件装配表面侧。

29. 一种制造半导体器件的方法，所述半导体器件的封装尺寸与半导体芯片基本相同，其特征在于包含以下步骤：

制备包含在芯片的外围区域放置的电极焊盘的半导体芯片以及封装薄膜，包含在对应于半导体芯片电极焊盘形成部分的外围区域内形成的器件过孔的封装薄膜，形成于器件过孔以外区域内的封装薄膜外部连接表面侧的外部电极焊盘，从器件过孔引出到达外部电极的内部引线；以及

通过将内部引线粘结到器件过孔形成区域内的半导体芯片电极焊盘，并使密封树脂流入封装薄膜与半导体芯片正面之间的间隔将半导体芯片装配到封装薄膜的器件装配表面侧。

30. 如权利要求 28 或 29 所述的半导体器件制造方法，其特征在于所述封装薄膜包含形成于装配有所述半导体芯片的表面上的绝缘树脂凸起，并且在粘结所述内部引线，密封树脂流入所述封装薄膜与所述半导体芯片之间的间隔之后完成所述半导体芯片的装配步骤从而将半导体芯片固定在所述封装薄膜上。

31.一种制造半导体器件的方法，所述半导体器件的封装尺寸与半导体芯片基本相同，其特征在于包含以下步骤：

制备电极焊盘位于预定部分的半导体芯片以及封装薄膜，该封装薄膜具有平面型结构，其部分被分带有在确定区域内形成的器件过孔的器件装配薄膜部分、外部连接薄膜部分以及位于器件装配薄膜部分与外部连接薄膜部分之间的弯曲部分，外部电极焊盘形成于封装薄膜第一表面侧除形成器件过孔以外的外部连接薄膜部分，内部引线从器件过孔引出到达各个外部电极焊盘；

通过将内部引线粘结到位于过孔形成部分的半导体芯片正面上的电极焊盘将半导体芯片装配到封装薄膜第二表面侧的器件装配薄膜部分上；以及

将外部连接薄膜部分朝半导体芯片反面侧弯曲 180°并将其固定在反面。

32.如权利要求 31 所述的半导体器件制造方法，其特征在于所述封装薄膜包含形成于装配有所述半导体芯片的表面上的绝缘树脂凸起，并且在粘结所述内部引线，密封树脂流入所述封装薄膜与所述半导体芯片之间的间隔之后完成所述半导体芯片的装配步骤从而将半导体芯片固定在所述封装薄膜上。

33.如权利要求 31 所述的半导体器件制造方法，其特征在于所述外部连接薄膜部分包含在对应于所述器件装配薄膜部分的外部电极焊盘形成位置上形成的所述外部电极焊盘，所述制造半导体器件的方法进一步包括：

对于每个半导体器件完成固定所述外部连接薄膜部分的步骤而制备多个半导体器件；以及

通过将第一半导体器件的一些薄膜部分的所述外部电极焊盘叠加在第二半导体器件一些薄膜部分的所述外部连接电极焊盘上以使所述叠加的外部电极焊盘互相电连接起来。

34.如权利要求 33 所述的半导体器件制造方法，其特征在于在叠加所述多个半导体器件的步骤中，焊球被选择性地淀积在所述半导体器件的所述外部电极焊盘上从而使所选择的所述叠加外部电极焊盘包含所述焊球，并且熔融所述焊球从而使所述叠加的外部电极焊盘电连接起来。

35.如权利要求 27 或 31 所述的半导体器件制造方法，其特征在于所述封装薄膜包括多个弯曲部分和多个外部连接薄膜部分，它们分别与所述弯曲部分对应，并且通过分别将位于对应的所述弯曲部分的所述多个外部连接薄膜部分朝所述半导体芯片的所述反表面侧弯曲 180°并将其固定在所述反表面以完成固定所

述外部连接薄膜部分的步骤。

36. 如权利要求 35 所述的半导体器件制造方法，其特征在于所述封装薄膜包括两个弯曲部分和两个外部连接薄膜部分，它们分别与所述弯曲部分对应，并且通过分别将位于对应的所述弯曲部分的所述两个外部连接薄膜部分朝所述半导体芯片的所述反表面侧弯曲 180°并将其固定在所述反表面完成固定所述外部连接薄膜部分的步骤。

37. 如权利要求 35 所述的半导体器件制造方法，其特征在于所述封装薄膜包括四个弯曲部分和四个外部连接薄膜部分，它们分别与所述弯曲部分对应，并且通过分别将位于对应的所述弯曲部分的所述四个外部连接薄膜部分朝所述半导体芯片的所述反表面侧弯曲 180°并将其固定在所述反表面完成固定所述外部连接薄膜部分的步骤。

38. 如权利要求 21、27 或 31 中任意一项所述的半导体器件制造方法，其特征在于进一步包括以下步骤：

制备具有平面型结构的基体树脂，这个树脂区被划分为用于器件装配薄膜部分的预先确定区域、用于弯曲部分的预先确定区域用于和外部连接薄膜部分的预先确定区域；以及

通过在所述基体树脂的所述器件装配薄膜部分的所述预先确定区域内形成所述器件过孔，通过在所述弯曲部分的所述预先确定区域内形成所述弯曲过孔，通过在所述基体树脂上印制从所述器件过孔经所述弯曲过孔到达所述外部连接薄膜部分的所述预先确定区域的所述内部引线，以及通过在所述外部连接薄膜部分的所述预先确定区域内形成所述外部电极焊盘完成所述封装薄膜的制造。

39. 如权利要求 38 所述的半导体器件制造方法，其特征在于在所述封装薄膜制造步骤中，通过用绝缘树脂对基体树脂进行覆盖，所述基体树脂具有印制其上的内部引线，并通过在所述绝缘树脂内形成过孔，从而形成所述外部电极焊盘。

40. 如权利要求 38 所述的半导体器件制造方法，其特征在于在所述封装薄膜制造步骤中，通过在形成所述外部电极焊盘过孔的所述基体树脂上印制到达所述外部电极焊盘的过孔的所述内部引线而形成所述外部电极焊盘。

41. 如权利要求 21、27、28、29 或 31 所述的半导体器件制造方法，其特征在于在所述半导体芯片装配步骤中，将所述内部引线一起粘结在所述半导体芯片的所述电极焊盘上。

42.如权利要求21、27、28、29或31所述的半导体器件制造方法，其特征在于在所述半导体芯片装配步骤中，将所述内部引线直接粘结在所述半导体芯片的所述电极焊盘上。

43.一种将如权利要求1-19中任意一项所述的半导体器件紧密装配到母板上的方法，其特征在于包括以下步骤：

在母板电极焊盘上淀积焊球；以及

将半导体器件放置在母板上并熔融焊球以将母板电极焊盘与半导体器件外部电极焊盘连接起来。

44.一种将多个叠加的如权利要求9所述的半导体器件装配到母板上的方法，其特征在于包括以下步骤：

使形成于其中一个外部连接薄膜部分上的外部电极焊盘与第一半导体器件的器件装配薄膜部分叠加在母板的电极焊盘上，并使形成于其中一个外部连接薄膜部分上的外部电极焊盘与第二半导体器件的器件装配薄膜部分叠加在第一半导体器件另一薄膜部分的外部电极焊盘上，从而电连接叠加的电极。

45.如权利要求45所述的半导体器件装配方法，其特征在于所述焊球淀积在所述叠加电极之间，并且熔融所述焊球从而电连接所述叠加电极。

半导体器件及其制造和装配方法

本发明涉及封装(package)尺寸基本上与半导体芯片相同的半导体器件，它特别适用于多输出半导体芯片，本发明还涉及它的制造和装配方法.

通常将尺寸与半导体芯片基本相同的封装称为芯片尺寸封装、μ-BGA 、芯片规模封装(CSP)等，各种类型的这类封装已经有了一定的发展. 图 24 为具有普通模制型封装的半导体器件的分解透视图. 这种半导体器件的制造步骤是: 在 LSI 芯片 241 的电极焊盘上形成凸起 242，随后利用尺寸与 LSI 基本相同的注模树脂 243，通过转移模具将 LSI 芯片 241 密封起来，最后在外部电极上淀积焊球 244.

图 25 示出了普通薄膜(薄膜载带)型半导体器件的剖面图. 该半导体器件的制造步骤如下. LSI 芯片 251 表面涂上弹性粘合剂(合成橡胶)252，表面形成内部引线 253 和外部连接焊盘 254 的聚酰亚胺 255 与 LSI 芯片 251 表面借助弹性粘合剂 252 紧固在一起，内部引线 253 粘结在 LSI 芯片 251 的芯片电极焊盘上，而焊球 256 淀积在外部连接焊盘 254 上.

另外，图 26 为普通倒装法粘结型封装的半导体器件的剖面图. 该半导体器件的制造步骤为: 在 LSI 芯片 261 表面形成凸起 262，随后在陶瓷或有机材料构成的衬底 263 上面朝下粘结 LSI 芯片 261，接着利用密封树脂 264 密封芯片. 焊球 265 淀积在衬底 263 的反面. 如果采用图 24-26 所示任一种封装，则可以制造出封装尺寸基本上与 LSI 相同的半导体器件.

但是对于图 24 所示的半导体器件而言，需要专用的转移模具，采用该模具不利于降低半导体器件的成本.

此外，对于图 25 所示的半导体器件而言，由于在 LSI 芯片与带子之间使用了弹性粘结剂，所以可能会沾污或损坏 LSI 芯片表面，导致可靠性下降. 另外，当把 LSI 芯片与内部引线连接起来时，采用的是一次粘结一根引线的单粘结方法. 因此在多输出封装中，延长了粘结时间，并且不利于降低半导体器件的成本.

此外，对于图 26 所示的半导体器件而言，多输出封装中的衬底是多层衬底并且价格昂贵，因此如果 LSI 芯片的尺寸较大，则在某些情况下，衬底与 LSI 芯片之间热膨胀系数的差异可能会降低可靠性.

针对上述情况，本发明的一个目标是提供一种成本低廉、可靠性高的适用于多输出 LSI 芯片的半导体器件及其制造和装配方法，从而克服上述现有技术存在的缺陷。

为此，根据本发明的第一方面，提供了一种包括封装薄膜的半导体器件，其特征在于它包含了：其上装配有半导体芯片的器件装配薄膜部分；位于器件装配薄膜部分上并形成有外部电极焊盘的外部连接薄膜部分；提供于器件装配薄膜部分端部与外部连接薄膜部分端部之间的弯曲部分；以及经弯曲部分将半导体芯片的电极焊盘与外部电极焊盘电学连接起来的内部引线.

按照本发明的第二方面，提供了一种包括封装薄膜的半导体器件，其特征在于它包含了：其上装配有半导体芯片的器件装配薄膜部分，器件装配薄膜部分面对半导体芯片的正面；位于半导体芯片反面并形成有外部电极焊盘的外部连接薄膜部分；提供于器件装配薄膜部分端部与外部连接薄膜部分端部之间的弯曲部分；以及经弯曲部分将半导体芯片的电极焊盘与外部电极焊盘电学连接起来的内部引线.

按照本发明的第三方面，提供了一种包括装配有半导体芯片的封装薄膜的半导体器件，半导体芯片的电极焊盘位于沿着芯片中央部分或者芯片中心线的区域内，其特征在于所述封装薄膜包含：在沿着与形成半导体芯片电极焊盘的区域相对应的中央部分或中心线的区域内形成的器件过孔；在形成器件过孔以外区域内形成的外部电极焊盘；以及将半导体芯片的电极焊盘与外部电极焊盘连接起来的内部引线。

按照本发明的第四方面，提供了一种包括装配有半导体芯片的封装薄膜的半导体器件，半导体芯片的电极焊盘位于芯片的周边部分，其特征在于所述封装薄膜包含了：在对应半导体芯片电极焊盘形成部分的周边区域内形成的器件过孔；在形成器件过孔以外区域内形成的外部电极焊盘；以及将半导体芯片的电极焊盘与外部电极焊盘连接起来的内部引线，其中封装薄膜与半导体芯片之间的空间用密封树脂固定。

按照本发明的第五方面，提供了一种包括封装薄膜的半导体器件，其特征在于它包含了：其上装配有半导体芯片的器件装配薄膜部分，芯片带有一个位于预定区域内的电极焊盘，器件装配薄膜部分面对半导体芯片的正面；位于半导体芯片反面并形成有外部电极焊盘的外部连接薄膜部分；提供于器件装配薄膜部分端

部与外部连接薄膜部分端部之间的弯曲部分；以及内部引线，其中器件装配薄膜部分有一个在与形成半导体芯片电极焊盘形成部分的预定区域内形成的器件过孔和在形成器件过孔以外区域内形成的外部电极焊盘，内部引线将半导体芯片的电极焊盘与器件装配薄膜部分的外部电极焊盘电连接起来，并经弯曲部分将半导体芯片的电极焊盘与外部连接薄膜部分连接起来。

按照本发明的第六方面，提供了一种制造半导体器件的方法，其特征在于包含以下步骤：制备具有平面型结构的封装薄膜，其部分被分为形成有器件过孔的器件装配薄膜部分、外部连接薄膜部分以及位于器件装配薄膜部分与外部连接薄膜部分之间的弯曲部分，外部电极焊盘形成于封装薄膜第一表面侧的外部连接薄膜部分，内部引线从器件过孔经弯曲部分到达外部电极焊盘；通过将内部引线粘结到位于过孔形成部分的半导体芯片电极焊盘将半导体芯片装配到第一表面侧的器件装配薄膜部分上；以及将外部连接薄膜部分朝封装薄膜的第二表面侧弯曲180°并将其固定。

按照本发明的第七方面，提供了一种制造半导体器件的方法，其特征在于包含以下步骤：制备具有平面型结构的封装薄膜，其部分被分为形成有器件过孔的器件装配薄膜部分、外部连接薄膜部分以及位于器件装配薄膜部分与外部连接薄膜部分之间的弯曲部分，外部电极焊盘形成于封装薄膜第一表面侧的外部连接薄膜部分，内部引线从器件过孔经弯曲部分到达外部电极焊盘；通过将内部引线粘结到位于过孔形成部分的半导体芯片正面上的电极焊盘将半导体芯片装配到封装薄膜第二表面侧的器件装配薄膜部分上；以及将外部连接薄膜部分朝封装半导体芯片反面侧弯曲 180°并将其固定在反面。

根据本发明的第八方面，提供了一种制造半导体器件的方法，其特征在于包含以下步骤：制备带有沿其中央部分或中心线部分放置的电极焊盘的半导体芯片以及封装薄膜，封装薄膜带有沿着与形成半导体芯片电极焊盘的区域相对应的中央部分或中心线的区域内形成的器件过孔，外部电极焊盘形成于器件过孔以外区域内的封装薄膜外部连接表面侧，内部引线从器件过孔引出到达外部电极；以及通过将内部引线粘结到器件过孔形成区域内的半导体芯片电极焊盘将半导体芯片装配到封装薄膜的器件装配表面侧。

根据本发明的第九方面，提供了一种制造半导体器件的方法，其特征在于包含以下步骤：制备带有沿其中央部分或中心线的部分放置的电极焊盘的半导体芯

片以及封装薄膜，封装薄膜包带有沿着与形成半导体芯片电极焊盘的区域的中央部分或中心线的区域内形成的器件过孔，外部电极焊盘形成于器件过孔以外区域内的封装薄膜的外部连接表面侧，内部引线从器件过孔引出到达外部电极；以及通过将内部引线粘结到器件过孔形成区域内的半导体芯片电极焊盘，并使密封树脂流入封装薄膜与半导体芯片正面之间的间隔将半导体芯片装配到封装薄膜的器件装配表面侧。

根据本发明的第十方面，提供了一种制造半导体器件的方法，其特征在于包含以下步骤：制备电极焊盘位于预定部分的半导体芯片以及封装薄膜，封装薄膜具有平面型结构，其部分被分为在确定区域内形成有器件过孔的器件装配薄膜部分、外部连接薄膜部分以及位于器件装配薄膜部分与外部连接薄膜部分之间的弯曲部分，外部电极焊盘形成于封装薄膜第一表面侧和除在第一表面侧上的器件装配薄膜部分形成器件过孔以外的部分，内部引线从器件过孔引出到达各个外部电极焊盘；通过将内部引线粘结到位于过孔形成部分的半导体芯片正面上的电极焊盘将半导体芯片装配到封装薄膜第二表面侧的器件装配薄膜部分上；以及将外部连接薄膜部分朝半导体芯片反面侧弯曲 180° 并将其固定在反面。

按照本发明的第十一方面，提供了一种将半导体器件紧密装配到母板上的方法，其特征在于包括以下步骤：在母板电极焊盘上淀积焊球；以及将半导体器件放置在母板上并熔融焊球以将母板电极焊盘与半导体器件外部电极焊盘连接起来。

按照本发明的第十二方面，提供了一种将多个叠加的半导体器件装配到母板上的方法，其特征在于包括以下步骤：使形成于其中一个外部连接薄膜部分上的外部电极焊盘与第一个半导体器件的器件装配薄膜部分叠加在母板的电极焊盘上，并使形成于其中一个外部连接薄膜部分上的外部电极焊盘与第二个半导体器件的器件装配薄膜部分叠加在第一个半导体器件的另一薄膜部分的外部电极焊盘上，从而电连接叠加的电极。

通过以下结合附图对本发明的描述，可以进一步理解本发明的各种目标、特征和优点。

图 1A 为取自按照本发明第一实施例的半导体器件所用封装薄膜内部引线形成表面(第一表面)侧的顶视图；

图 1B 为沿图 1A 中直线 A-A 剖取的剖面图；

图 1C 为按照本发明第一实施例的半导体器件制造过程的剖面结构示意图;

图 1D 为按照本发明第一实施例的半导体器件制造过程的剖面结构示意图;

图 1E 为按照本发明第一实施例的半导体器件的剖面结构示意图;

图 2A 为按照本发明第二实施例的半导体器件所用封装薄膜的剖面示意图;

图 2B 为按照本发明第二实施例的半导体器件的剖面结构示意图;

图 3A 为按照本发明第三实施例的半导体器件的整体剖面示意图;

图 3B 为图 3A 所示部分 E 的局部放大剖面示意图;

图 4A 为按照本发明第四实施例的半导体器件剖面结构示意图，在第四实施例中为本发明第一实施例的半导体器件提供有盒状保护框架;

图 4B 为按照本发明第四实施例的半导体器件剖面结构示意图，在第四实施例中为本发明第一实施例的半导体器件提供有无底保护框架;

图 5 为按照本发明第五实施例的半导体器件剖面结构的示意图;

图 6 为按照本发明第六实施例的半导体器件剖面结构的示意图;

图 7A 为按照本发明第七实施例的半导体器件的剖面结构示意图;

图 7B 为按照本发明第七实施例的半导体器件制造过程的示意图;

图 8A 为按照本发明第八实施例的半导体器件的剖面结构示意图;

图 8B 为按照本发明第八实施例的半导体器件制造过程的示意图;

图 9A 为取自按照本发明第九实施例的半导体器件所用封装薄膜的内部引线形成表面(第一表面)侧的前视图;

图 9B 为沿图 9A 直线 A-A'剖取的剖面示意图;

图 10 为按照本发明第十实施例的半导体器件的剖面结构示意图;

图 11 为按照本发明第十一实施例的半导体器件的剖面结构示意图;

图 12A 为按照本发明第十二实施例的半导体器件剖面结构示意图，在第十二实施例中为本发明第九实施例的半导体器件提供有盒状保护框架;

图 12B 为按照本发明第十二实施例的半导体器件剖面结构示意图，在第十二实施例中为本发明第九实施例的半导体器件提供有无底保护框架;

图 13 为按照本发明第十三实施例的半导体器件的剖面结构示意图;

图 14 为按照本发明第十四实施例的半导体器件的剖面结构示意图;

图 15A 为取自按照本发明第十五实施例的半导体器件所用封装薄膜的内部引线形成表面(第一表面)侧的前视图;

图 15B 为沿图 15A 直线 A-A'剖取的剖面示意图;

图 16A 为按照本发明第十六实施例的半导体器件剖面结构示意图，在第十六实施例中为本发明第十五实施例的半导体器件提供有盒状保护框架;

图 16B 为按照本发明第十六实施例的半导体器件剖面结构示意图，在第十六实施例中为本发明第十五实施例的半导体器件提供有无底保护框架;

图 17 为按照本发明第十七实施例的半导体器件的剖面结构示意图;

图 18A 为取自本发明第十八实施例半导体器件所用封装薄膜外部连接表面侧的顶视图;

图 18B 为沿图 18A 中直线 A-A 剖取的剖面图;

图 18C 为按照本发明第十八实施例的半导体器件的剖面结构示意图;

图 19A 为取自本发明第十九实施例半导体器件所用封装薄膜外部连接表面侧的顶视图;

图 19B 为沿图 19A 中直线 A-A 剖取的剖面图;

图 20 为按照本发明第二十实施例的半导体器件的剖面结构示意图;

图 21A 为按照本发明第二十一实施例的半导体器件剖面结构示意图，在第二十一实施例中为本发明第十九实施例的半导体器件提供有盒状保护框架;

图 21B 为按照本发明第二十一实施例的半导体器件剖面结构示意图，在第二十一实施例中为本发明第十九实施例的半导体器件提供有无底保护框架;

图 22 为按照本发明第二十二实施例的半导体器件的剖面结构示意图;

图 23 为按照本发明第二十三实施例的半导体器件的剖面结构示意图;

图 24 为包含普通模制型封装的半导体器件的分解透视图;

图 25 为具有普通薄膜型封装的半导体器件剖面结构的示意图;

图 26 为具有普通倒装粘结型封装的半导体器件剖面结构的示意图;

图 27A 为按照本发明的半导体器件装配过程中所用母板基本部分的剖面示意图;

图 27B 为表示按照本发明的半导体器件装配的剖面结构示意图;

图 28 为剖面结构示意图，其中多个按照本发明的半导体器件层叠和装配在母板上.

图 1A-1E 为按照本发明的第一实施例的半导体器件结构及其制造过程的示意图.图 1A 为取自半导体器件所用封装薄膜 1 的内部引线形成表面(第一表面)1A

侧面的顶视图. 图 1B 为沿图 1A 中直线 A-A'剖取的剖面图. 图 1C 和 1D 为按照本发明第一实施例的半导体器件制造过程中的剖面结构图. 图 1E 为按照本发明第一实施例的半导体器件的剖面结构示意图.

首先如图 1A 和 1B 所示制造封装薄膜 1 . 即内部引线 3 形成于聚酰亚胺基体树脂 2 上, 其中通过压力打孔在器件装配薄膜部分的预定部分形成器件过孔并在弯曲部分的预定部分形成弯曲过孔 13 . 例如, 这里内部引线的形成步骤是: 将铜箔附着在基体树脂 2 的表面, 通过光刻方法在铜箔上印制图案, 随后焊接或在刻蚀的铜箔上镀锡. 图中标号 3a 表示虚设内部引线. 接着绝缘树脂 4 涂覆在这样制备的基体上, 电极焊盘过孔 4a 通过光刻方法形成于绝缘树脂 4 上从而露出内部引线 3 , 由此形成外部电极焊盘 5 . 通过印刷方法选择涂覆(印制)绝缘树脂 4 可以形成外部电极焊盘 5 . 此外比较好的是在弯曲部分 1d 内的一个或两个表面上涂覆聚酰亚胺弹性树脂 6 以防止内部引线 3 强度降低或断开. 由此制造出了封装薄膜 1 . 值得注意的是在带式自动键合(TAB)制造技术中, 制造出了多个封装薄膜并且用于薄膜载带上.

接着如图 1C 所示, 封装薄膜 1 的内部引线表面 1A(第一表面)与 LSI 芯片 8 的表面相对, 而 LSI 芯片的表面 8 装配在封装薄膜 1 的器件装配薄膜部分 1b . 即在封装薄膜 1 的器件装配薄膜部分 1b 中, 利用热压将内部引线 3 和虚设内部引线 3a 一起粘结在形成有镀金凸起 7 的 LSI 芯片 8 的芯片电极焊盘 8a 上. 随后使诸如环氧树脂之类的密封树脂 9 流入器件装配薄膜部分 1b 与 LSI 芯片 8 表面形成的间隔内, 由此将 LSI 芯片 8 相对器件装配薄膜部分 1b 固定并完成装配. 这里虚设内部引线 3a 的作用是在直到 LSI 芯片 8 固定为止的这段期间内防止内部引线 3 断开或者粘部分脱落. 在采用 TAB 技术的情况下, 通过在完成 LSI 芯片装配之后钻孔将封装薄膜 1 与薄膜载带 1a 分离. 由于内部引线以上述方式一起粘结到半导体芯片的电极焊盘上, 因此可以减少处理步骤数, 并且降低了制造成本, 从而有可能降低封装成本.

如图 1D 所示, 封装薄膜 1 的外部连接薄膜部分 1c 在弯曲部分 1d 处向基体树脂表面 1B(第二表面)弯曲 180 度, 并且借助粘结剂 10 固定在器件装配薄膜部分 1b 的密封薄膜 9 的表面. 例如, 这里将弯曲点设定为距 LSI 芯片 8 的外表面侧 1 毫米. 最后, 如图 1E 所示, 焊球 11 淀积在外部电极焊盘 5 上.

因此根据第一实施例, 伸向器件装配薄膜部分 1b 的器件过孔 12 的内部引线

3(以及虚设内部引线 3a)一起粘结到 LSI 芯片 8 的芯片电极焊盘 8a 上以将 LSI 芯片 8 装配在器件装配薄膜部分 1b 上，外部连接薄膜部分 1c 在弯曲部分 1d(距 LSI 芯片 8 外表面 1 毫米)处弯曲 180°并且固定在器件装配薄膜部分 1b 上．因此，由于未采用专用的弹性粘结剂，可以提高可靠性．此外，由于内部引线一起粘结到 LSI 芯片上而不用专用的转移模具，所以降低了制造成本，从而降低了封装成本．

应该注意的是可以采用这样一种结构，在这种结构中，如图 1D 所示的那样，没有执行图 1E 所示的步骤，焊球 11 没有淀积在外部电极焊盘 5 上．当将芯片尺寸的封装装配在母板上时，通过向母板侧面提供焊球可以获得令人满意的连接．例如采用印刷技术向母板提供焊球．由于为母板侧面提供了焊球，所以可以同时装配多个封装．因此可以减少将封装装配到母板上的步骤数．此外，在制造封装的过程中，不需要将焊球淀积在外部电极焊盘上的步骤，并且可以减少处理步骤数，从而进一步降低半导体器件的成本．

图 2A-2B 为按照本发明的第二实施例的半导体器件结构及其制造过程的示意图．图 2A 为半导体器件所用封装薄膜 21 的剖面示意图，而图 2B 为按照本发明第二实施例的半导体器件的剖面结构示意图．

首先如图 2A 所示制造了封装薄膜 1．即基体树脂 2 经过压力钻孔，形成了器件过孔 12、弯曲过孔 13 和形成外部电极焊盘 22 用的电极焊盘过孔 2a．随后与第一实施例的程序相同，在该基体树脂 2 上形成内部引线 3 和虚设内部引线 3a，并在上面涂覆绝缘树脂 4．此外比较好的是用弹性树脂 6 涂覆弯曲部分 21d．由此制造出包含开孔面对基体树脂表面 21B(第一表面)的外部电极焊盘 22 的封装薄膜 21．

接着如图 2B 所示，LSI 芯片 8 装配在封装薄膜 21 的器件装配薄膜部分 21b 上，基体树脂表面 21B 位于 LSI 芯片 8 上．即按照与第一实施例相同的方式，内部引线 3 和虚设内部引线 3a 被粘结到形成凸起 7 的 LSI 芯片 8 的芯片电极焊盘 8a 上．随后利用密封树脂将 LSI 芯片 8 固定并装配在器件装配薄膜部分 21b 上，而外部连接薄膜部分 21c 在弯曲部分 21d 处向内部引线形成表面 21A(第二表面)弯曲 180°，并利用粘结剂 10 固定在器件装配薄膜部分 21b 的密封薄膜 9 的表面．最后焊球 11 淀积在外部电极焊盘 22 上．

如上所述，根据第二实施例，在封装薄膜制造过程中，在压力钻器件过孔 12 等期间预先形成电极焊盘过孔 2a，并且通过印制内部引线 3 在电极焊盘过孔 2a

内形成外部电极焊盘 22 . 因此可以减少封装薄膜制造步骤数(绝缘树脂光刻处理步骤数)并降低材料(绝缘树脂)成本，从而可以进一步降低半导体器件的成本.

在图 2B 中，可以采用其中焊球 11 没有淀积在外部电极焊盘 22 上的结构.

本发明第三实施例的特征在于内部引线直接粘结在 LSI 芯片的电极焊盘上而不用形成凸起. 图 3A 和 3B 为根据本发明第三实施例的半导体器件剖面结构的示意图，其中图 3A 为总体剖面图，而图 3B 为图 3A 中部分 E 的局部剖面图. 应该指出的是除了以下阐述的结构和制造过程以外，其它部分与上述第一实施例的相同.

在图 3A 和 3B 中，通过在铜箔 31a 上镀金层 31b 并在 150 ℃下退火 30 分钟形成内部引线 31(对于虚设内部引线也是同样处理). 通过没有凸起的热压缩粘结，内部引线 31 和虚设内部引线被一起直接粘结到 LSI 芯片 8 的芯片电极焊盘 8a 上.

一般情况下，如果没有提供凸起，则 LSI 芯片的电极焊盘受损严重，并且在焊盘下面会发生开裂等. 但是对于通过铜箔 31a 上镀金层 31b 形成的内部引线 31 来说，由于退火其硬度降低. 因此利用软化的内部引线 31 ，制成定向粘结从而减轻芯片电极焊盘的受损情况，并防止焊盘下面的开裂等.

因此根据第三实施例，由于无需在 LSI 芯片上形成凸起，所以可以降低制造成本，从而降低半导体器件的成本.

毫无疑问，第三实施例也可以用于上述第二实施例. 此外，可以采用焊球 11 没有淀积在外部电极焊盘 5 上的结构.

本发明第四实施例的特征在于提供保护框架来保护 LSI 芯片的侧面和反面. 图 4A 和 4B 为按照本发明第四实施例的半导体器件的剖面结构示意图. 该半导体器件按排得可向根据上述第一实施例的半导体器件提供图 4A 所示盒状保护框架 41 或者图 4B 所示无底保护框架 42 . 提供的保护框架 41 覆盖 LSI 芯片 8 的侧面和反面，而提供的保护框架 42 覆盖 LSI 芯片 8 的侧面. 这些保护框架 41 和 42 通过形成绝缘材料或者导电材料获得，例如树脂或金属，并且借助粘结剂 10b 固定在封装薄膜 1 的器件装配薄膜部分 1b 上.

因此根据第四实施例，由于提供了保护框架 41 或 42 ，所以可以保护 LSI 芯片 8 的侧面和反面，从而防止 LSI 芯片 8 在处理期间发生侧面和反面的断裂，并预期可以提高装配成品率.

毫无疑问，第四实施例也可以用于上述第二或第三实施例．此外，可以采用焊球 11 没有淀积在外部电极焊盘 5 上的结构．

第五实施例的特征在于提供了平板以改善外部连接薄膜部分的平坦度．图 5 为根据本发明第五实施例的半导体器件的剖面结构示意图．图 5 所示半导体器件的安排为在根据本发明第一实施例的半导体器件中，在器件装配薄膜部分 1b 与封装薄膜 1 的外部连接薄膜部分 1c 之间提供由绝缘材料或者导电材料(例如金属)构成的平板 51 。这种平板 51 利用粘结剂 10a 和 10b 固定在器件装配薄膜部分 1b 的密封树脂 9 表面与外部连接薄膜部分 1c 之间．作为粘附平板 51 的步骤，在完成图 1B 所示步骤之后，平板 51 利用粘结剂 10a 固定在器件装配薄膜部分 1b 的密封树脂形成部分，而外部连接薄膜部分 1c 随后弯曲 180° 并借助粘结剂 10b 固定在平板 51 上。

因此按照第五实施例，由于在器件装配薄膜部分 1b 与外部连接薄膜部分 1c 之间提供了平板 51，所以可以提高外部连接薄膜部分 1c 与焊球 11 的平坦度．因此可以改善半导体器件造母板上的装配性能．此外，当采用金属板等作为平板时，可以改善半导体器件的热辐射性能．

毫无疑问，第五实施例也可以用于上述第二、第三或第四实施例．此外，可以采用焊球 11 没有淀积在外部电极焊盘 5 上的结构．

本发明第六实施例的特征在于提供基本上呈 U 形的平板来改善外部连接薄膜部分的平坦度并保护 LSI 芯片的反面。图 6 为按照本发明第六实施例的半导体器件的剖面结构示意图．图 6 所示半导体器件的安排为在根据本发明第一实施例的半导体器件中，提供由绝缘材料或者导电材料(例如金属)构成的基本上呈 U 形的平板 61 。 LSI 芯片 8 附着在基本呈 U 形的平板 61 的底部平板部分 61a 的内表面(因此器件装配薄膜部分 1b 与 LSI 芯片 8 位于底部平板 61a 与顶部平板 61b 之间)，并且外部连接薄膜部分 1c 附着在顶部平板部分 61b 的外表面．作为粘附基本上呈 U 形的平板 61 的步骤，在完成图 1B 所示步骤之后， LSI 芯片 8 的底面利用粘结剂 10a 固定在底部平板部分 61a ，而外部连接薄膜部分 1c 随后弯曲 180° 并借助粘结剂 10b 固定在顶部平板部分 61b 上．如果采用金属平板等作为基本上呈 U 形的平板 61 ，则 LSI 芯片 8 固定在平板上，平板余下的部分弯曲 180° 并固定在顶部平板 61b 上．虽然在图 6 中，从平面图上看封装薄膜 1 的弯曲部分 1d 的内表面的方向(从右到左)与基本呈 U 形的平板的弯曲部分 61c 的内表面的方向

(从左到右)互相相差 180°，但是也可以相差 90°。

因此根据第六实施例，由于利用基本上呈 U 形的平板 61，LSI 芯片 8 附着在底部平板部分 61a 的内表面，并且外部连接薄膜部分 1c 附着在顶部平板部分 61b 的外表面，所以可以提高外部连接薄膜部分 1c 与焊球 11 的平坦度并保护 LSI 芯片．此外如果采用金属平板作为基本上呈 U 形的平板，可以进一步改善封装的热辐射。

毫无疑问，第六实施例也可以用于上述第二或第三实施例．此外，可以采用焊球 11 没有淀积在外部电极焊盘 5 上的结构。

本发明第七实施例的特征在于外部连接薄膜部分形成为每层都是导电的两层结构。图 7A 和 7B 示出了本发明第七实施例的半导体器件结构和制造过程的示意图。

首先如图 7A 所示，在外部连接薄膜部分 71c 内形成包含基准电源(接地)的过孔 2b 的封装薄膜 71．即当器件过孔与弯曲过孔形成于基体树脂 2 内时，通过压力钻孔还同时形成了过孔 2b，并且形成了通向过孔 2b 的基准(接地)电源内部引线 3b．接着按照与第一实施例相同的方式制造封装薄膜 71．随后按照与上述第一实施例相同的方式将 LSI 芯片 8 装配到封装薄膜 71 上．然后按照与第五实施例相同的方式弯曲外部连接薄膜部分 71c，借助粘结剂 10a 和 10b 在器件装配薄膜部分 71b 与外部连接薄膜部分 71c 之间提供导电平板 72，并且去除过孔 2b 底部的粘结剂 10b。

接着，如图 7B 所示，在过孔 2 淀积焊球 11a(导电材料)，此时焊球 11 淀积在外部电极焊盘 5 上．随后该芯片尺寸的封装经过热处理将焊球 11a 熔融，从而使基准电源内部引线 3b 和平板 72(用作基准电源)电互连接起来．过孔 2b 与焊球 11a 的体积最好基本相等。

因此按照第七实施例，由于一方面在器件装配薄膜部分 71b 与外部连接薄膜部分 71c 之间提供了导电平板 72，另一方面基准电源内部引线 3b 电连接从而提供了每个表面都导电的两层结构，所以改善了外部连接薄膜部分的平坦度，改善了 LSI 芯片的热辐射特性，并且抑制了串音噪声．因此可以提高 LSI 运行速度。

与第二实施例一样，外部电极焊盘可以形成于封装薄膜的基体树脂侧面。而且与第三实施例一样，内部引线可以直接粘结到芯片电极焊盘上而无需采用凸起。此外可以采用与第六实施例一样的导电的接近 U 形的平板而无需采用导电平

板．而且可以采用焊球 11 没有淀积在外部电极焊盘 5 的结构．

本发明第八实施例的特征在于外部连接薄膜部分朝 LSI 芯片反面弯曲并固定在其上．图 8A 和 8B 为按照本发明第八实施例的半导体器件结构和制造过程的示意图．在图 8A 和 8B 中，与图 1-7 中相同的部分用相同的标号表示．

首先，如图 8A 所示，利用第一实施例的封装薄膜 1(参见图 1A 和 1B)，LSI 芯片 8 被装配在器件装配薄膜部分 1b 的基体树脂表面 1B 上，此时封装薄膜 1 的基体树脂 1B(第二表面)被视为 LSI 芯片 8 侧面．即，在封装薄膜部分 1 的器件装配薄膜部分 1b 中，通过热压粘结，内部引线 3 和虚设内部引线 3a 被一起粘结到形成凸起 7 的 LSI 芯片 8 的芯片电极焊盘 8a 上．随后使密封树脂 9 流入器件装配薄膜部分 1b 与 LSI 芯片 8 表面形成的间隔内，从而将 LSI 芯片 8 相对器件装配薄膜部分 1b 固定和装配．

随后，如图 8B 所示，外部连接薄膜部分 1c 在弯曲部分 1d 处弯曲 180° 从而叠加在 LSI 芯片 8 的反面面 8b 并借助粘结剂 10 固定在芯片的反面 8b．最后焊球 11 淀积在外部电极焊盘 5 上。

因此根据本发明，由于外部连接薄膜部分 1c 向 LSI 芯片 8 的反面 8b 弯曲并固定在其上，所以可以不用框架等就能保护 LSI 芯片 8 的反面 8b 和侧面。此外，可以不用平板就能使外部连接薄膜部分 1c 平坦．而且可以降低半导体器件的成本并提高其可靠性。

与上述第二实施例一样，外部电极焊盘可以形成于封装薄膜的基体树脂侧面。在这种情况下，外部连接薄膜部分的内部引线形成表面粘结到 LSI 芯片 8 的反面。而且与第三实施例一样，内部引线可以直接粘结到芯片焊盘 8a 上而无需采用凸起。而且可以采用焊球 11 没有淀积在外部电极焊盘 5 上的结构．

本发明第九实施例的特征在于采用了在器件装配薄膜部分两侧包含外部连接薄膜部分的封装薄膜，并且这些外部连接薄膜部分是分别弯曲的．图 9A 和 9B 为按照本发明第九实施例的半导体器件结构和制造方法的示意图。图 9A 为前视图，这是从内部引线形成面观察该半导体器件所用的封装薄膜 91．图 9B 为沿按照第九实施例的半导体器件的图 9A 中直线 A-A'剖取的剖面结构示意图．在图 9A 和 9B 中，与图 1-8 中相同的部分用相同的标号表示．

首先图 9A 所示的封装薄膜 91 的制造方式与上述第一实施例的相同．即通过在形成器件过孔 12 和两个粘结过孔 31a 和 13b 的基体树脂 2 上印制图案形成内部

引线 3．随后通过印制图案形成绝缘树脂，从而形成电极焊盘 5．值得注意的是，虚设内部引线是不需要的．此外最好涂覆弹性树脂以避免弯曲部分 91d 和 91f(形成弯曲过孔 13a 和 13b 的部分)的内部引线 3 强度变差．封装薄膜 1 的制造与前述方式相同．

接着，如图 9B 所示，LSI 芯片 8 装配在器件装配薄膜部分 91b 上，此时封装薄膜 91 的器件装配薄膜部分 91b 的内部引线形成面 91A(第一表面)面向 LSI 芯片 8 的表面．即在封装薄膜 91 的器件装配薄膜部分 91b，通过热压将内部引线 3 一起粘结到形成凸起 7 的 LSI 芯片 8 的芯片电极焊盘 8a 上．随后使密封树脂 9 流入器件装配薄膜部分 91b 与 LSI 芯片 8 表面形成的间隔，从而将 LSI 芯片 8 相对器件装配薄膜部分 91b 固定和装配．接着外部连接薄膜部分 91c 和 91e 分别在弯曲部分 91d 和 91f 处弯曲 180°从而叠加在器件装配薄膜部分 91b 的基体树脂表面 91B(第二表面)上，并且借助粘结剂 10a 和 10b 固定在密封树脂 9 的表面．最后焊球 11 淀积在外部电极焊盘 5 上。

因此根据第九实施例，由于在器件装配薄膜部分 91b 的两侧上提供了外部连接薄膜部分 91c 和 91e，所以从每个芯片电极焊盘到相应的外部电极焊盘的引线(内部引线)长度与上述第一实施例相比可以缩短，从而可以更有效地进行布线。因此可以提高 LSI 芯片的运行速度。

与上述第二实施例一样，外部电极焊盘可以形成于封装薄膜的基体树脂侧面．在这种情况下，在 LSI 芯片 8 固定在器件装配薄膜部分的基体树脂侧面面向 LSI 芯片 8 的表面的状态．而且可以采用焊球 11 没有淀积在外部电极焊盘 5 的结构。

本发明第十实施例的特征在于在把形成于封装薄膜两侧的外部连接薄膜部分弯曲之后，使密封树脂流入，并且把 LSI 芯片装配在封装薄膜上。图 10 为按照本发明第十实施例的半导体器件的剖面结构示意图．在图 10 中，与图 1-9 中相同的部件采用相同的标号。

首先利用按照上述第九实施例的封装薄膜 91(参见图 9A)，封装薄膜 91 的内部引线形成表面 91A(第一表面)被设定为 LSI 芯片侧面．在封装薄膜 91 的器件装配薄膜部分 91b 中，通过热压将内部引线 3 和虚设内部引线 3a 一起粘结到形成凸起 7 的 LSI 芯片 8 的芯片电极焊盘 8a 上．随后外部连接薄膜部分 91c 和 91e 分别在弯曲部分 91d 和 91f 处弯曲 180°从而叠加在基体树脂 91 侧面。

接着密封树脂 9 被注入外部连接薄膜部分 91c 与 91e 之间的间隔 91g 内从而将 LSI 芯片 8 固定并装配在器件装配薄膜部分 91b 上，并且将弯曲的外部连接薄膜部分 91c 和 91e 固定在器件装配薄膜部分 91b 上. 最后焊球 11 淀积在外部电极焊盘 5 上.

因此按照第十实施例，由于弯曲了外部连接薄膜部分 91c 和 91e，并且将密封树脂 9 注入这些外部连接薄膜部分之间的间隔 91g 内以固定和装配 LSI 芯片 8 并固定外部连接薄膜部分 91c 和 91e，所以不需要固定外部连接薄膜部分的粘结剂和固定外部连接薄膜部分的步骤. 因此可以进一步降低制造成本.

外部电极焊盘可以与按照第二实施例一样形成于封装薄膜的基体树脂侧面. 而且可以采用焊球 11 没有淀积在电极焊盘 5 上的结构.

本发明第十一实施例的特征在于无需凸起就可将在器件装配薄膜部分两侧包含外部连接薄膜的封装薄膜上形成的内部引线直接粘结在 LSI 芯片的电极焊盘上. 图 11 为按照本发明第十一实施例的半导体器件的剖面结构示意图. 在图 11 中，与图 1-10 中相同的部件采用相同的标号.

首先制造封装薄膜 111 . 该封装薄膜 111 安排得使，在按照上述第九实施例的封装薄膜 91(参见图 9A)中，通过印制图案形成了内部引线 31 而非内部引线 30，在内部引线 31 中，对第三实施例所用的铜箔进行镀金. 为了降低内部引线 31 的硬度，与上述第三实施例一样在 150 ℃ 下退火 30 分钟左右. 利用热压将 LSI 芯片 8 的内部引线 31 直接粘结到芯片电极焊盘 8a 上而无需凸起. 其它的制造步骤与第九实施例的相同.

因此，按照第十一实施例，由于无需在 LSI 芯片的电极焊盘上形成凸起的步骤，所以可以比第九实施例降低更多的成本，从而进一步降低半导体器件的成本.

毫无疑问，第十一实施例也可以用于上述第十实施例. 此外，可以采用焊球 11 没有淀积在外部电极焊盘 5 上的结构.

本发明第十二实施例的特征在于在具有于封装薄膜两侧形成的两个外部连接薄膜部分是弯曲的结构的半导体器件上提供了保护 LSI 芯片侧面和反面的保护框架. 图 12A 和 12B 为按照本发明第十二实施例的半导体器件的结构剖面图. 在图 12A 和 12B 中，与图 1-11 中相同的部分采用相同的标号.

根据第十二实施例的半导体器件安排得使，在按照上述第九实施例的半导体

器件中，提供了如图 12A 所示的盒状保护框架 41 或者如图 12B 所示的无底保护框架 42 。保护框架 41 和 42 与上述第四实施例中的相同，并且利用粘结剂 10c 固定在封装薄膜 91 的器件装配薄膜部分 91b 上。

因此按照第十二实施例，由于在具有两个外部连接薄膜部分是弯曲的结构的半导体器件上提供了保护框架 41 或 42，所以可以保护 LSI 芯片 8 的侧面和反面，从而防止 LSI 芯片 8 在处理期间侧面和反面的断裂，预计可以提高装配成品率。

毫无疑问，第十二实施例也可以用于上述第十或第十一实施例。此外，可以采用焊球 11 没有淀积在外部电极焊盘 5 上的结构。

本发明第十三实施例的特征在于提供了平板来改善形成于封装薄膜两侧并且在装配 LSI 芯片时分别弯曲的外部连接薄膜部分的平坦度。图 13 为按照本发明第十三实施例的半导体器件的结构剖面图。在图 13 中，与图 1-12 中相同的部分采用相同的标号。

图 13 所示半导体器件安排得使，在按照上述第九实施例的半导体器件中，在封装薄膜 91 的器件与外部连接薄膜部分 91c 和 91e 之间提供由绝缘材料或者导电材料(例如金属)构成的平板 51 。这种平板 51 利用粘结剂 10a 、 10b 和 10c 固定在器件装配薄膜部分 91b 的密封树脂 9 表面与外部连接薄膜部分 91c 和 91e 之间。

因此按照第十三实施例，由于在器件装配薄膜部分 91b 与外部连接薄膜部分 91c 和 91e 之间提供了平板 51 ，所以可以提高外部连接薄膜部分 91c 和 91e ，即焊球 11 的平坦度，从而可以改善半导体器件造母板上的装配性能。此外，当采用金属板等作为平板时，可以改善半导体器件的热辐射性能。

毫无疑问，第十三实施例也可以用于上述第十一或第十二实施例。此外，可以采用焊球 11 没有淀积在外部电极焊盘 5 上的结构。而且可以用第六实施例中所用的接近 L 形的平板代替这里所用的平板。

而且利用导电平板或者接近 U 形的平板，按照与上述第七实施例相同的方式，外部连接薄膜部分可以形成为两面导电的两层结构，其中基准电源内部引线形成于封装 91上，于外部连接薄膜部分 91c 和 91e 内分别提供过孔，并且基准电源内部引线和导电的平板或者接近 U 形的平板经过过孔电连接起来。因此由于可以降低串音噪声，所以可以提高 LSI 芯片的运行速度。

本发明第十四实施例的特征在于形成于封装薄膜两侧的外部连接薄膜部分

分别向 LSI 芯片的反面弯曲并且固定在上面。。图 14 为按照本发明第十四实施例的半导体器件的结构剖面图。在图 14 中，与图 1-13 中相同的部分采用相同的标号。

首先如图 14 所示，利用上述第九实施例中的封装薄膜(参见图 9A)，LSI 芯片 8 装配在器件装配薄膜部分 91b 上，此时封装薄膜 91 的器件装配薄膜部分 91b 的基体树脂表面 91B(第二表面)面向 LSI 芯片 8 的表面。即，在封装薄膜 91 的器件装配薄膜部分 91b 中，利用热压将内部引线 3 一起粘结在形成有凸起 7 的 LSI 芯片 8 的芯片电极焊盘 8a 上。随后使密封树脂 9 流入器件装配薄膜部分 91b 与 LSI 芯片 8 表面形成的间隔内，由此将 LSI 芯片 8 相对器件装配薄膜部分 91b 固定并完成装配。

随后，外部连接薄膜部分 91c 和 91e 在弯曲部分 91d 处弯曲 180°从而叠加在 LSI 芯片 8 的反面侧面 8b 并借助粘结剂 10a 和 10b 固定在芯片的反面 8b。最后焊球 11 淀积在外部电极焊盘 5 上。

因此根据第十四实施例，由于外部淀积薄膜部分 91c 和 91e 向 LSI 芯片 8 的反面 8b 弯曲并固定在其上，所以可以不用保护框架等就能保护 LSI 芯片 8 的反面 8b 和侧面。此外，可以不用平板就能使外部连接薄膜部分 91c 和 91e 平坦。

与上述第二实施例一样，外部电极焊盘可以形成于封装薄膜的基体树脂侧面。在这种情况下，外部连接薄膜部分的内部引线形成表面粘结到 LSI 芯片 8 的反面。而且与上述第三和第十一实施例一样，内部引线可以直接粘结到芯片焊盘 8a 上而无需采用凸起。而且可以采用焊球 11 没有淀积在外部电极焊盘 5 上的结构。

本发明第十五实施例的特征在于采用了在器件装配薄膜部分四个侧面上包含外部连接薄膜部分的封装薄膜，并且这些外部连接薄膜部分是分别弯曲的。图 15A 和 15B 为按照本发明第十五实施例的半导体器件结构和制造方法的示意图。图 15A 为前视图，这是从内部引线形成面观察该半导体器件所用的封装薄膜 151。图 15B 为沿按照第十五实施例的半导体器件的图 15A 中直线 A-A'剖取的剖面结构示意图。在图 15A 和 15B 中，与图 1-14 中相同的部分用相同的标号表示。

首先图 15A 所示的封装薄膜 151 的制造方式与上述第一实施例的相同。即通过在形成器件过孔 12 和呈框状并包围器件过孔 12 的弯曲过孔 13c 的基体树脂 2 上印制图案形成内部引线 3。随后通过印制图案形成绝缘树脂，从而形成电极焊

盘 5．值得注意的是虚设内部引线是不需要的．此外，最好涂覆弹性树脂以避免弯曲部分 151d、151e、151f、151j 和 151k(分别对应呈方框状的弯曲过孔 13c 的四个侧面的部分)的内部引线 3 强度变差．封装薄膜 151 的制造与前述方式相同．

接着，如图 15B 所示，LSI 芯片 8 装配在器件装配薄膜部分 151b 上，此时封装薄膜 151 的器件装配薄膜部分 151b 的内部引线形成面 151A(第一表面)面向 LSI 芯片 8 的表面．即在封装薄膜 151 的器件装配薄膜部分 151b，通过热压将内部引线 3 一起粘结到形成凸起 7 的 LSI 芯片 8 的芯片电极焊盘 8a 上．随后使密封树脂 9 流入器件装配薄膜部分 151b 与 LSI 芯片 8 表面形成的间隔，从而将 LSI 芯片 8 相对器件装配薄膜部分 151b 固定和装配．接着外部连接薄膜部分 151c、151e、151h 和 91i 分别在弯曲部分 151d、151f、151j 和 151k 处弯曲 180°从而叠加在器件装配薄膜部分 1511b 的基体树脂表面 1511B(第二表面)上，并且借助粘结剂 10a 和 10b 固定在密封树脂 9 的表面．最后焊球 11 淀积在外部电极焊盘 5 上．

因此根据第十五实施例，由于在器件装配薄膜部分 151b 的四个侧面上分别提供了外部连接薄膜部分，所以从每个芯片电极焊盘到相应的外部电极焊盘的引线(内部引线)长度与上述第一实施例相比可以缩短，从而可以更有效地进行布线．因此可以提高 LSI 芯片的运行速度。

值得注意的是所提供的布局与上述第十实施例的相同，四个外部连接薄膜部分是弯曲的，并且密封树脂 9 流入弯曲部分的间隔。而且与上述第三和第十以实施例一样，内部引线无需凸起就可直接连接到芯片电极焊盘 8a 上．而且可以采用焊球 11 没有淀积在外部电极焊盘 5 上的结构。

本发明第十六实施例的特征在于具有四个弯曲的外部连接薄膜部分的结构的半导体器件提供了保护 LSI 芯片侧面和反面的保护框架或者为改善弯曲的外部连接薄膜部分平坦度的平板。图 16A 和 16B 为按照本发明第十六实施例的半导体器件的结构剖面图．在图 16A 和 16B 中，与图 1-15 中相同的部分采用相同的标号．

根据第十六实施例的半导体器件安排得使，在按照上述第十五实施例的半导体器件中，提供了如图 16A 所示的盒状保护框架 41 或者如图 16B 所示的无底保护框架 42．保护框架 41 和 42 与上述第四实施例中的相同，并且利用粘结剂 10c

固定在封装薄膜 151 的器件装配薄膜部分 151b 上。

因此按照第十六实施例，由于具有四个弯曲的外部连接薄膜部分的结构的半导体器件提供了保护框架 41 或 42，所以可以保护 LSI 芯片 8 的侧面和反面，从而防止 LSI 芯片 8 在处理期间侧面和反面的断裂，并且预计可以提高装配成品率。

值得注意的是，可以不用保护框架 41 或 42 而采用在四个外部连接薄膜部分与密封树脂 9 之间提供在上述第五实施例中所用的平板的安排，或者采用同时提供保护框架 41 或 42 以及上述平板的安排。而且与上述第七实施例一样，利用导电平板，外部连接薄膜部分可以形成为两面导电的两层结构，其中基准电源内部引线形成于封装薄膜 151 上，并且基准电源内部引线与导电平板通过这些过孔电连接起来．而且可以采用焊球 11 没有淀积在外部电极焊盘 5 上的结构。

本发明第十七实施例的特征在于外部连接薄膜部分朝 LSI 芯片反面弯曲并固定在其上．图 17 为按照本发明第十七实施例的半导体器件结构的示意图．在图 17 中，与图 1-16 中相同的部分用相同的标号表示。

首先，如图 17 所示，利用上述第十五实施例的封装薄膜 151(参见图 15A)，按照与第十四实施例相同的方法，LSI 芯片 8 被装配在器件装配薄膜部分 151b 上，此时封装薄膜 151 的基体树脂 151B(第二表面)面向 LSI 芯片 8．接着包括外部连接薄膜部分 151c 和 151e 的四个外部连接薄膜部分分别在包含弯曲部分 151d 和 151f 的四个弯曲部分弯曲 180°从而叠加在 LSI 芯片 8 的反面 8b，并借助粘结剂 10a 和 10b 固定在芯片的反面 8b 上．最后焊球 11 淀积在外部电极焊盘 5 上。

因此根据第十七实施例，由于四个外部电极薄膜部分向 LSI 芯片 8 的反面 8b 弯曲并固定在其上，所以可以不用框架等就能保护 LSI 芯片 8 的反面 8b 和侧面．此外，可以不用平板就能使外部连接薄膜部分 1c 平坦。

与上述第二实施例一样，外部电极焊盘可以形成于封装薄膜的基体树脂侧面．在这种情况下，外部连接薄膜部分的内部引线形成表面粘结到 LSI 芯片 8 的反面．而且与第三实施例一样，内部引线可以直接粘结到芯片焊盘 8a 上而无需采用凸起．而且可以采用焊球 11 没有淀积在外部电极焊盘 5 上的结构。

本发明第十八实施例的特征在于采用了在芯片表面中心线附近形成芯片电极焊盘的 LSI 芯片．图 18A-18C 为按照本发明第十八实施例的半导体器件结构和制造方法的示意图．图 18A 为该半导体器件中所用封装薄膜 181 的外部连接表面

181A 的平面图．图 18B 为沿图 18A 中直线 A-A'剖取的剖面结构示意图．图 18C 为该半导体器件的剖面结构示意图．在图 18A-18C 中，与图 1-17 中相同的部分用相同的标号表示。

如图 18A 和 18B 所示，对于在芯片中心线 F 部分形成芯片电极焊盘 182a 的 LSI 芯片 182 来说，按照与上述第二实施例相同的方法，相应于形成芯片电极焊盘的 LSI 182 部分，在沿中心线 F 的区域内包含器件过孔 183 的封装薄膜 181，此时，没有形成弯曲过孔，并且封装薄膜 181 的尺寸设定得与 LSI 芯片的基本相同。

接着，如图 18C 所示，按照与第二实施例相同的方式，内部引线 3 粘结在 LSI 芯片 182 的芯片电极焊盘 182a 上，LSI 芯片 182 装配在封装薄膜 181 上(但是没有弯曲封装薄膜的步骤)，并且焊球 11 淀积在外部电极焊盘 22 上。

因此根据第十八实施例，由于沿芯片中心线形成芯片电极焊盘 182a 的 LSI 芯片 182 装配在封装薄膜 181 上(该封装薄膜包含位于对应芯片电极焊盘形成部分位置的器件过孔 183 并且具有接近 LSI 芯片 182 的尺寸)，没有采用热膨胀系数与 LSI 芯片不同的特殊弹性粘结剂和衬底，所以提供了半导体器件的可靠性。此外，可以减少处理步骤数(封装薄膜弯曲步骤数)并降低材料成本，从而进一步降低半导体器件的成本．而且与上述第一实施例相比，半导体器件的体积更小，重量更轻。

值得注意的是与上述第三实施例一样，内部引线可以直接粘结到芯片电极焊盘上．而且可以采用焊球 11 没有淀积在外部电极焊盘 5 上的结构。

本发明第十九实施例的特征在于采用了在芯片表面中心线附近形成芯片电极焊盘的 LSI 芯片。图 19A 和 19B 为按照本发明第十九实施例的半导体器件结构和制造方法的示意图。图 19A 为该半导体器件中所用封装薄膜 191 的外部连接表面 191A 的平面图；图 19B 为沿图 19A 中直线 A-A'剖取的剖面结构示意图．在图 19A 和 19B 中，与图 1-18 中相同的部分用相同的标号表示。

如图 19A 所示，对于在芯片中心线 F 部分形成芯片电极焊盘 192a 的 LSI 芯片 192 来说，按照与上述第一实施例相同的方法，相应于形成芯片电极焊盘的 LSI 192 部分在沿中心线 F 的区域内制造包含器件过孔 193 的封装薄膜 191．封装薄膜 191 的尺寸设定得与 LSI 芯片 192 的基本相同．此外器件过孔 193 的位置和形状设定得与 LSI 芯片 192 的芯片电极焊盘形成区域相对应．在封装薄膜 191 中，

外部电极焊盘 5 形成于内部引线形成表面，并且内部引线形成表面被用作外部连接表面 191．与此同时，封装薄膜 191 的树脂表面被用作侧面装配有 LSI 芯片 191 的器件装配表面 191B。

接着，如图 19C 所示，按照与第一实施例相同的方式，内部引线 3 一起粘结在 LSI 芯片 192 的芯片电极行焊盘 192a 上，LSI 芯片 192 装配在封装薄膜 191 的器件产装(但是没有弯曲封装薄膜的步骤)，并且焊球 11 淀积在外部电极焊盘 5 上。

因此根据第十九实施例，由于形成芯片电极焊盘 192a 的 LSI 芯片 192 装配在封装薄膜 191 上(该封装薄膜包含位于对应芯片电极焊盘形成部分位置的器件过孔 193 并具有接近 LSI 芯片 192 的尺寸)，没有采用热膨胀系数与 LSI 芯片不同的特殊弹性粘结剂和衬底，所以提高半导体器件的可靠性．此外，可以减少处理步骤数(封装薄膜弯曲步骤数)并降低材料成本，从而进一步降低半导体器件的成本．而且与上述第一实施例相比，半导体器件的体积更小，重量更轻。

值得注意的是与上述第三实施例一样，内部引线可以直接粘结到芯片电极焊盘上．而且可以采用焊球 11 没有淀积在外部电极焊盘 5 上的结构．

本发明第二十实施例的特征在于在第十八和第十九实施例中采用了在器件装配薄膜表面具有绝缘树脂凸起的封装薄膜．图 20 为按照本发明第二十实施例的半导体器件剖面结构的示意图．在图 20 中，与图 1-19 中相同的部分采用相同的标号。

图 20 所示半导体器件的安排是为在按照第十八实施例的半导体器件中采用在器件装配表面形成绝缘树脂凸起的封装薄膜 201 而非封装薄膜 181．绝缘树脂凸起 202 提供于封装薄膜 202 的器件装配表面 201B 上．这些绝缘树脂凸起 202 可以通过在印制绝缘树脂的内部引线 3 上涂覆基体树脂并对绝缘树脂进行光刻形成。

接着按照与第十八实施例相同的方法，内部引线 3 粘结到 LSI 芯片 182 的芯片电极焊盘 182a 上，并且使密封树脂流入 LSI 芯片 182 与封装薄膜 201 之间的间隔，从而固定并装配 LSI 芯片 182．此时，通过将封装薄膜 201 和 LSI 芯片 182 安排得使绝缘树脂凸起 202 的顶部 202a 靠近 LSI 芯片 182 的表面使密封树脂 9 流入．此外绝缘树脂凸起 202 的作用是使密封树脂 9 流动并且改善封装薄膜 201 的平坦度。

因此根据第二十实施例，由于在封装薄膜 201 的器件装配表面 201B 上提供了绝缘树脂凸起 202，所以便于密封树脂 9 的流动，并且可以改善密封薄膜 201 的平坦度，从而提供封装的质量。

毫无疑问，第二十实施例也可以用于上述第十九实施例。此外，可以采用焊球 11 没有淀积在外部电极焊盘 5 上的结构。

本发明第二十一实施例的特征在于采用包含器件过孔(该孔形成于沿中心线部分或中心线上)的半导体器件提供了保护框架来保护 LSI 芯片的侧面和反面。图 21A 和 21B 为按照本发明第二十一实施例的半导体器件的剖面结构示意图。在图 21A 和 21B 中，与图 1-20 相同的部分用相同的标号表示。

第二十一实施例中的半导体器件的安排是为向根据上述第十九实施例的半导体器件提供图 21A 所示盒状保护框架 211 或者图 21B 所示无底保护框架 212。这些保护框架 211 和 212 借助粘结剂 10 固定在封装薄膜 191 的器件装配薄膜部分 191b 上。

因此根据第二十一实施例，由于提供了保护框架 211 或 212，所以可以保护 LSI 芯片 192 的侧面和反面，从而防止 LSI 芯片 192 在处理期间发生侧面和反面的断裂，并预期可以提高装配成品率。

毫无疑问，第二十一实施例也可以用于上述第十八或第十九实施例。此外，可以采用焊球 11 没有淀积在外部电极焊盘 5 上的结构。

图 22 为按照本发明第二十二实施例的半导体器件剖面结构示意图。在图 22 中，与图 1-21 中相同的部分采用相同的标号。

图 22 所示的半导体器件由上述第十九实施例的封装薄膜 221 和 LSI 芯片 192 组成。封装薄膜 221 的安排是为与上述第十五实施例中的封装薄膜 151(参见图 15A)一样，经包括弯曲部分 221d 和 221i 的弯曲部分，在器件装配薄膜部分 221b 的四个侧面提供包括外部连接薄膜部分 221c 和 221h 的四个外部连接薄膜部分。

首先制造了封装薄膜 221。即按照与第一实施例相同的方法，内部引线 3 通过在沿中央部分形成器件过孔 193 的基体树脂 2 上印制图案而形成，该中央部分对应于 LSI 芯片 192 的芯片电极焊盘形成部分，并且在框状区域内形成弯曲过孔从而包围器件过孔 193。随后通过完成印制图案形成绝缘树脂 4，由此形成外部电极焊盘 5。外部电极焊盘 5 还形成于器件装配薄膜部分 221b 的内部引线形成表面(第一表面)。器件装配薄膜部分 221b 的结构与第十九实施例封装薄膜 191 的

相似(参见图 19A)，并且封装薄膜 221 具有在上述第十九实施例的封装薄膜 191 内提供四个外部连接薄膜部分的结构(但是器件装配薄膜部分 221b 中的器件过孔 193 表示为旋转 45° 后封装薄膜 191 中的器件过孔 193)．最好涂覆弹性树脂以防止四个弯曲部分的内部引线 3 的强度变差．封装薄膜 221 按照上述方式制造。

接着，按照与上述第十九实施例相同的方式将 LSI 芯片 192 装配到器件装配薄膜部分 221b 上，此时器件装配薄膜部分 221b 的基体树脂表面(第二表面)面向 LSI 芯片 192 的表面．即通过热压将内部引线 3 一起粘结到形成凸起 7 的 LSI 芯片 192 的芯片电极焊盘 192a．随后使密封树脂 9 流入器件装配薄膜部分 221b 与 LSI 芯片 192 表面形成的间隔内，由此将 LSI 芯片 192 固定和装配在器件装配薄膜部分 221b 上。

接着在四个弯曲部分(弯曲部分 221d,221j 等)处分别将四个外部电极连接薄膜部分(外部电极连接薄膜部分 221c,221h 等)弯曲 180° 从而叠加在 LSI 芯片 192 的反面 192b 上，并借助粘结剂 10a,10b 等固定在 LSI 芯片 192 的反面 192b．最后，焊球 11 分别淀积在四个外部连接薄膜部分的外部电极焊盘 5 上．这里焊球 11 不淀积在器件装配薄膜部分 221b 的外部电极焊盘 5 上。

对于图 22 所示的半导体器件，可以叠加多个半导体器件．假定叠加的半导体器件数为 N(N 为等于或大于 2 的整数)．第一半导体器件的外部连接薄膜部分与第二半导体器件的器件装配薄膜部分 221b 互相面对，并且两个半导体器件层叠在一起，从而使各自的外部电极焊盘 5 相互叠加．接着淀积在第一半导体器件的外部电极焊盘 5 上的焊球 11 熔融以电连接叠加的外部电极．因此第二半导体器件层叠起来并固定在第一半导体器件上．同样第三到第 N 层半导体器件也这样层叠．可以在 N 个半导体器件逐个叠加完毕之后熔融焊球 11．但是如果第一半导体器件的外部连接薄膜部分与第二半导体器件的器件装配薄膜部分 221b 互相面对，则需要在形成器件装配薄膜部分 221b 的外部电极焊盘 5 的位置上形成外部连接薄膜部分的外部电极焊盘．半导体器件可以层叠起来，使得各自半导体器件的器件装配薄膜部分 221b 或外部连接薄膜部分互相面对．毫无疑问，多个图 22 所示的半导体器件可以层叠在一起并且按照上述方式装配在母板上。

因此根据第二十二实施例，由于在器件装配薄膜部分 221b 上也提供了外部电极焊盘 5，并且外部连接薄膜部分固定在 LSI 芯片的反面，所以可以减少引线长度，保护 LSI 芯片反面，并使外部连接薄膜部分平坦，而在母板上层叠装配(三

维装配)也成为可能。因此可以减少母板的装配空间。而且可以降低半导体器件的成本并提高可靠性。

值得注意的是与上述第九实施例一样，可以在器件装配薄膜部分 221b 的两侧提供两个外部连接薄膜部分。此外，焊球 11 可以只淀积在器件装配薄膜部分上。而且焊球 11 可以淀积和不淀积在外部连接薄膜部分和器件装配薄膜部分上。而且内部引线可以与第三实施例一样，直接粘结到芯片电极焊盘上。此外，可以在器件装配薄膜部分 221b 的第二表面上提供诸如上述第二十实施例的绝缘树脂凸起。

图 23 示出了根据本发明第二十三实施例的半导体器件剖面结构的示意图。在图 23 中，与图 1-22 中相同的部分用相同的标号表示。

图 23 所示的半导体器件由封装薄膜 231 和在芯片表面周围部分形成芯片电极焊盘 232a 的 LSI 芯片 232 构成。封装薄膜 231 由器件装配薄膜部分 231b 、外部连接薄膜部分 231c 和居于其间的弯曲部分 231d 构成。

首先制造了封装薄膜 231 。即按照与第一实施例相同的方法，内部引线 3 通过在周边部分形成器件过孔 233 的基体树脂 2 上印制图案形成，（周边部分对应于 LSI 芯片 232 的芯片电极焊盘形成部分），并且形成弯曲过孔。随后通过完成印制图案形成绝缘树脂 4，由此形成外部电极焊盘 5 。外部电极焊盘 5 还形成于器件装配薄膜部分 231b 的内部引线形成表面。虽然其间过孔 233 不是一般意义的孔，而在周围部分提供了凹坑。但是由于它的作用与第十八实施例中其间过孔 183 相同，所以被称为“过孔”。最好涂覆弹性树脂 6 以防止内部引线 3 的强度变差。封装薄膜 231 按照上述方式制造。

接着，按照与上述第十九实施例相同的方式将 LSI 芯片 232 装配到器件装配薄膜部分 231b 上，此时器件装配薄膜部分 231b 的基体树脂表面(第二表面)面向 LSI 芯片 232 的表面。即通过热压将内部引线 3 一起粘结到形成凸起 7 的 LSI 芯片 232 的芯片电极焊盘 232a 上。随后使密封树脂 9 流入器件装配薄膜部分 231b 与 LSI 芯片 232 表面形成的间隔内，由此将 LSI 芯片 232 固定和装配在器件装配薄膜部分 231b 上。

接着在弯曲部分 221d 处将外部电极连接薄膜部分 221c 弯曲 180°从而叠加在 LSI 芯片 232 的反面 232b 上，并借助粘结剂 10 固定在 LSI 芯片 232 的反面 232b 。最后，焊球 11 淀积在外部连接薄膜部分 231c 的外部电极焊盘 5 上。这里焊球 11

没有淀积在器件装配薄膜部分 231b 的外部电极焊盘 5 上。

对于图 23 所示的半导体器件，可以按照与上述第二十二实施例的方式叠加多个半导体器件。多个图 22 所示的半导体器件可以层叠在一起并且装配在母板上。

因此根据第二十三实施例，由于在器件装配薄膜部分 231b 上也提供了外部电极焊盘 5，并且外部连接薄膜部分 231c 固定在 LSI 芯片的反面，所以可以减少引线长度，保护 LSI 芯片反面，并使外部连接薄膜部分平坦，而在母板上层叠装配(三维装配)也成为可能。因此可以减少母板的装配空间。而且由于采用外部连接薄膜部分，所以与上面描述的第二十二实施例相比，可以提高外部电极焊盘 5 的位置精度。

值得注意的是焊球 11 可以只淀积在器件装配薄膜部分上。而且焊球 11 可以淀积和不淀积在外部连接薄膜部分和器件装配薄膜部分上。而且内部引线可以与第三实施例一样，直接粘结到芯片电极焊盘上。此外，可以提供多个外部连接薄膜部分。而且可以在器件装配薄膜部分 231b 的第二表面上提供诸如上述第二十实施例的绝缘树脂凸起。而且可以采用与第十八和第十九实施例一样的结构，不提供外部连接薄膜部分和弯曲部分。

值得注意以下描述的半导体器件在母板上的装配。参见图 27A 和 27B，借助第一实施例的半导体器件作为实例来描述。

图 27A 示出了装配有按照第一实施例的半导体器件的母板的剖面示意图。首先，在装配半导体器件之前，焊球 11 淀积在母板 300 的电极焊盘 302 上。接着半导体器件被放置在母板 300 上。此时，半导体器件放置成使母板 300 的电极焊盘 302 与半导体器件的外部电极焊盘 5 对应。最后使焊球 11 熔融以将母板 300 与半导体器件电流连接起来。

由于焊球 11 淀积在母板 300 上，所以可以同时装配多个封装。因此有利于减少半导体器件装配到母板 300 上的步骤数。此外在半导体器件制造过程中无需在外部电极焊盘 302 上淀积焊球 11 的步骤，所以可以减少制造步骤数，并进一步降低封装的成本。

而且在第二十二和第二十三实施例中，如果有多个半导体器件层叠并装配到母板 300 上，则采用以下的程序。参见图 28，以下借助第二十三的实施例的半导体器件作为实例来描述。

图 28 示出了半导体器件以叠加方式放置在母板 300 上并电连接起来的状态。为了使多个半导体器件层叠起来，首先在母板 300 的电极焊盘 302 上叠加形成于外部连接薄膜部分或者形成于第一半导体器件的器件装配薄膜部分上的外部电极焊盘，并且在形成于第一半导体器件的另一薄膜部分上的外部电极焊盘处叠加形成于外部连接薄膜部分或者形成于第二半导体器件的器件装配薄膜部分上的外部电极焊盘，从而使叠加的电极电连接起来。值得注意的是当焊球 11 预先淀积在母板 300 和叠加电极之间的半导体器件上并熔融后即建立起了电连接。

根据上述方法，可以发现本发明的优点在于，由于有多个半导体器件层叠并装配在一起，所以可以节约母板上的装配空间。

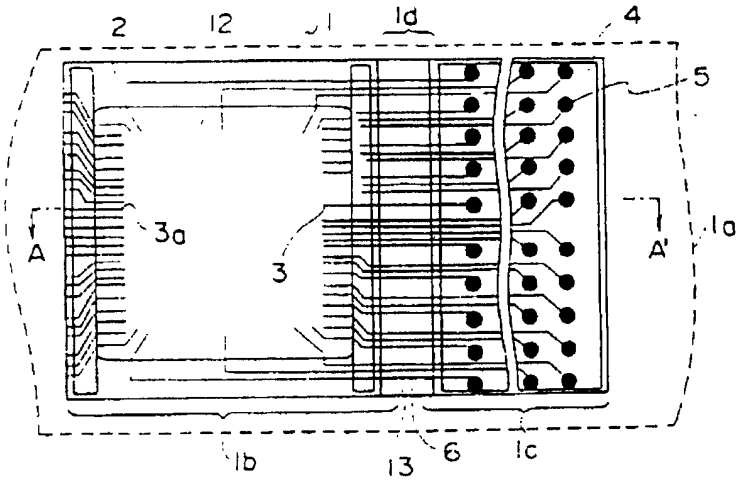


图 1A

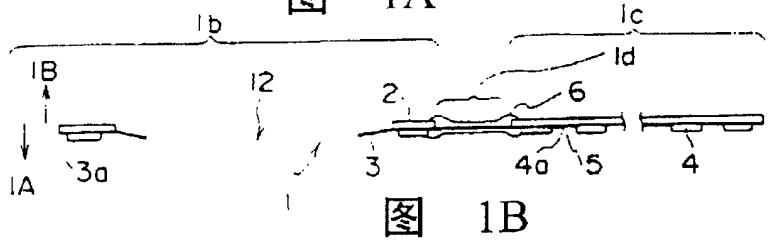


图 1B

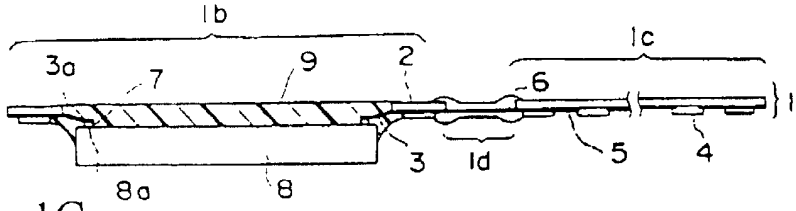


图 1C

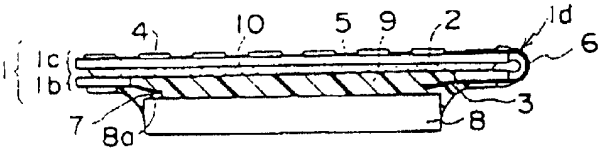


图 1D

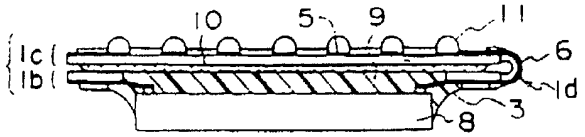


图 1E

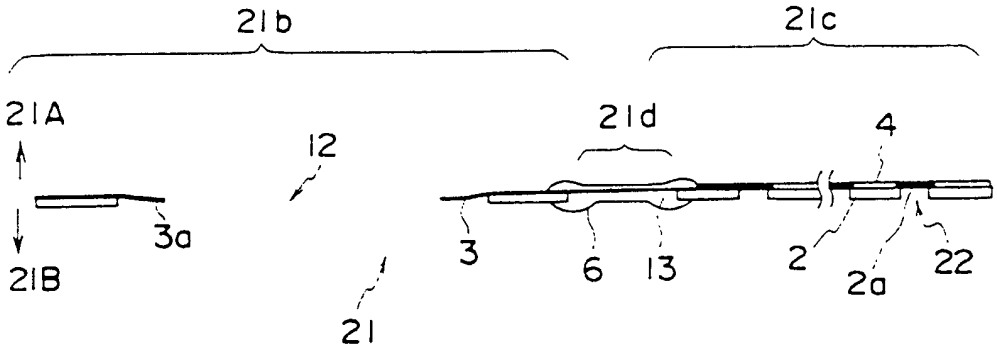

21b
21c
21A
21B
12
21d
4
3a
3
6
13
2
2a
22
21

图 2A

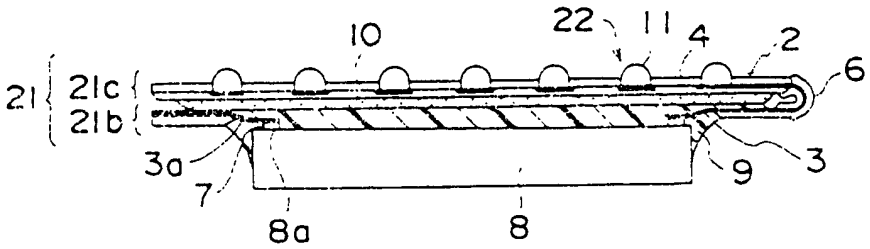

22
11
10
4
2
6
21
21c
21b
3a
7
8a
8
9
3

图 2B

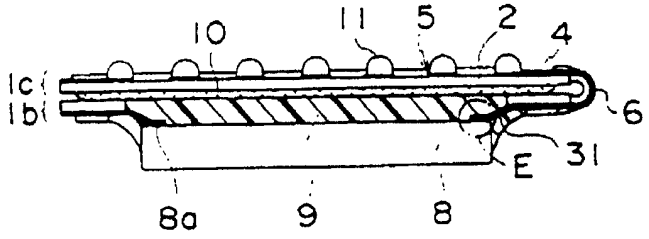


图 3A

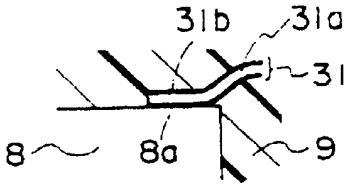


图 3B

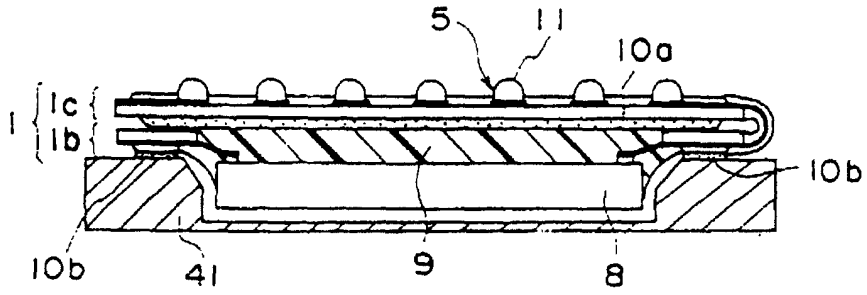


图 4A

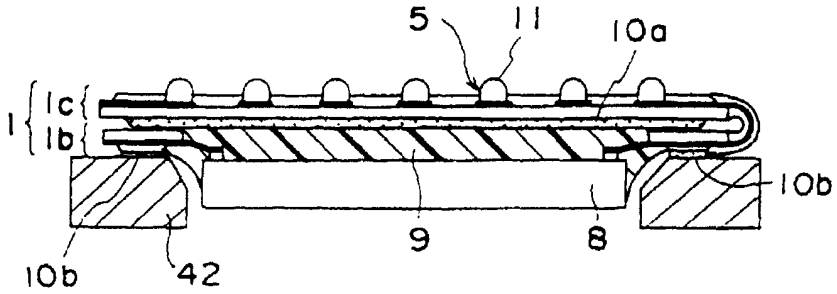


图 4B

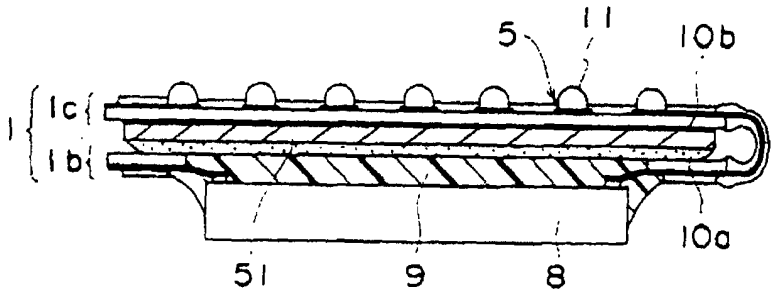


图 5

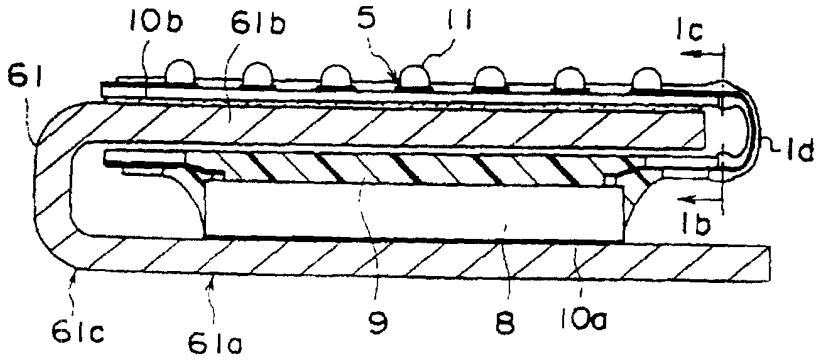


图 6

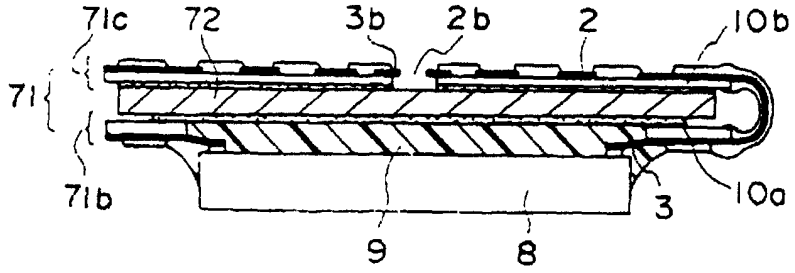


图 7A

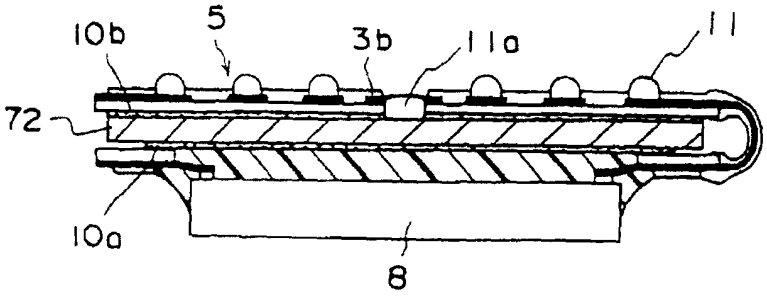


图 7B

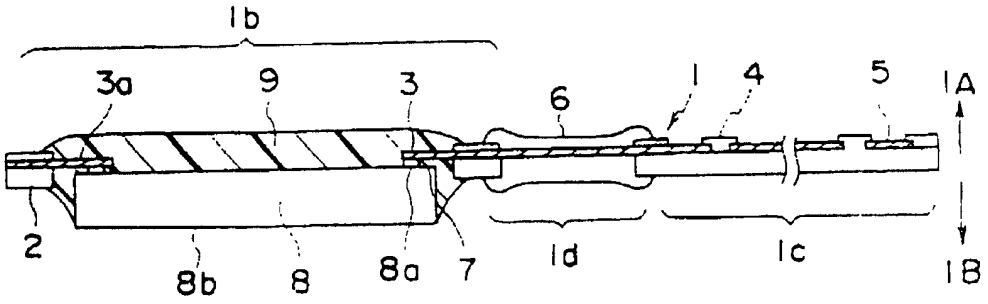


图 8A

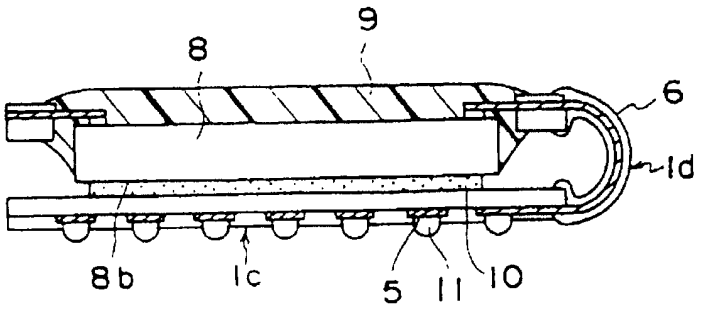


图 8B

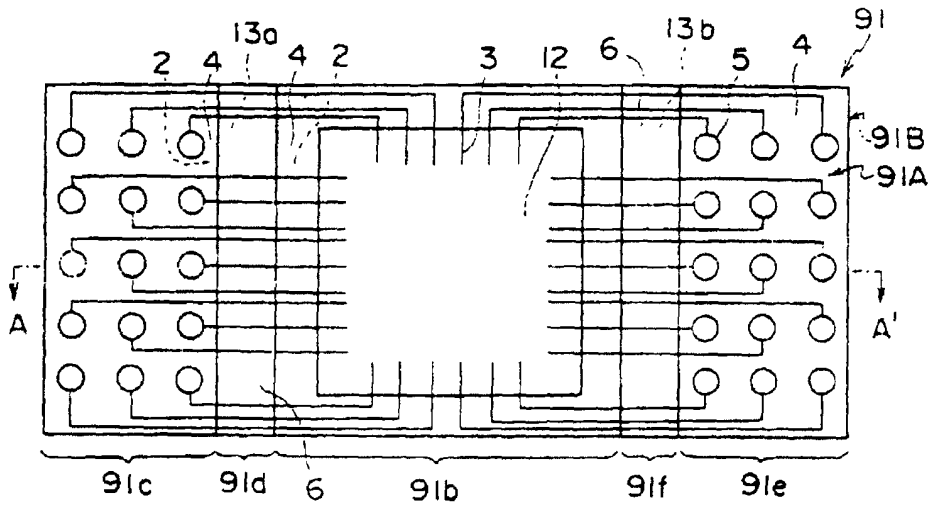

13a
13b
91
2
4
4
2
3
12
6
5
4
91B
91A
A
A'
91c
91d
6
91b
91f
91e

图 9A

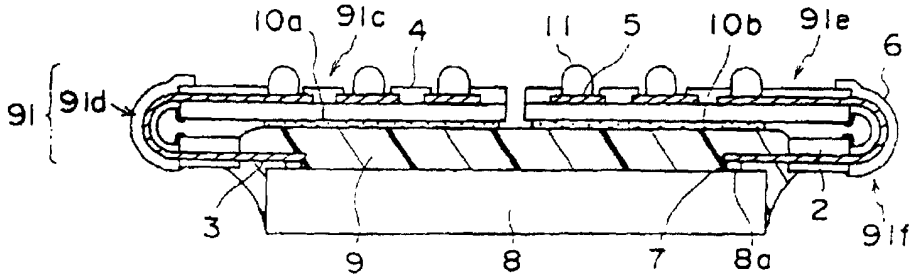

10a
91c
4
11
5
10b
91e
6
91
91d
3
9
8
7
8a
2
91f

图 9B

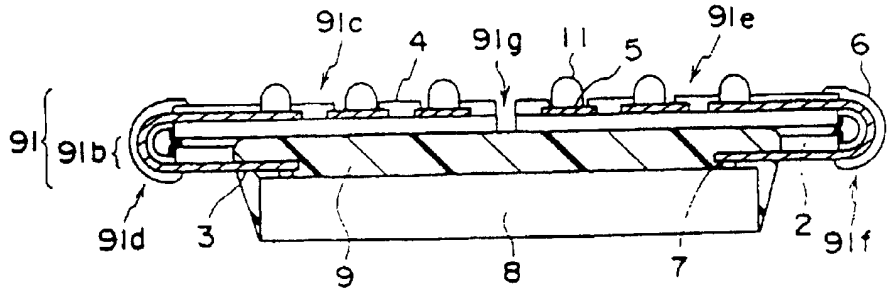

91c
4
91g
11
5
91e
6
91
91b
91d
3
9
8
7
2
91f

图 10

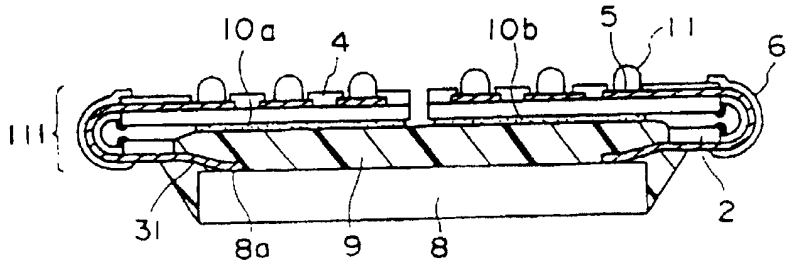

10a
4
10b
5
11
6
111
31
8a
9
8
2

图 11

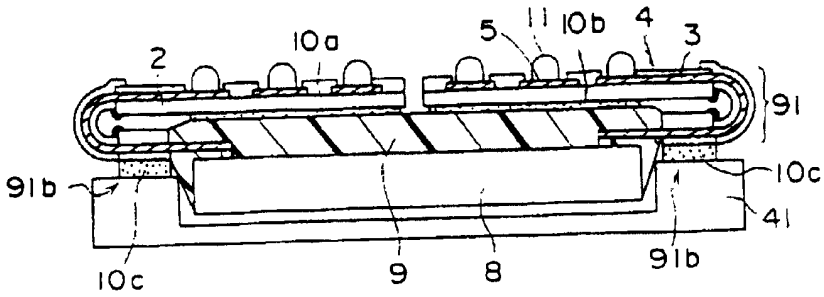

2
10a
5
11
10b
4
3
91
91b
10c
41
10c
9
8
91b

图 12A

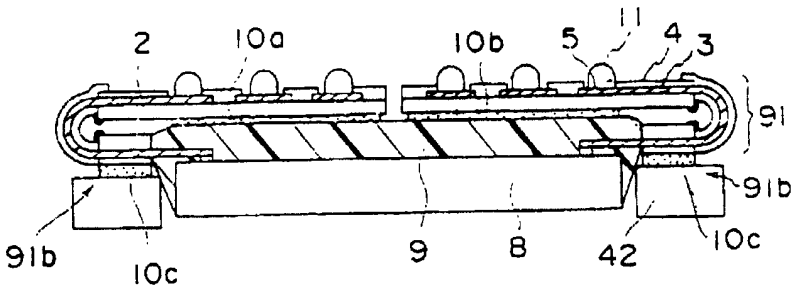

2
10a
10b
5
11
4
3
91
91b
91b
10c
9
8
42
10c

图 12B

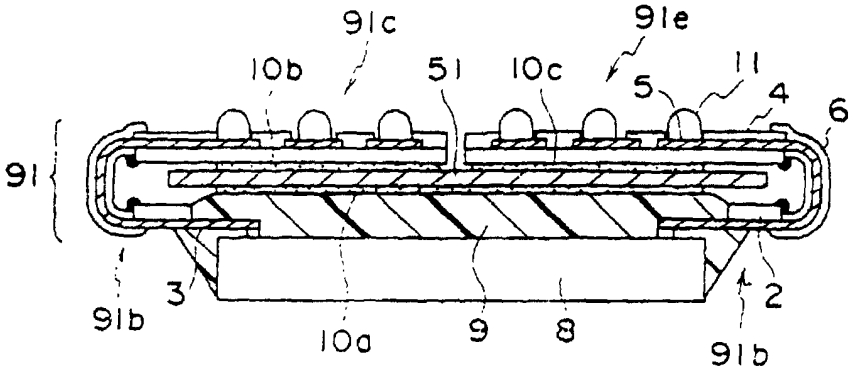

91c
91e
10b
51
10c
11
5
4
6
91
3
2
91b
10a
9
8
91b

图 13

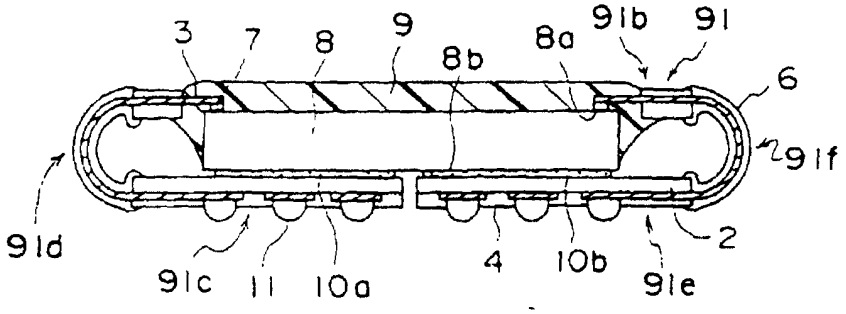

3
7
8
9
8b
8a
91b
91
6
91f
91d
91c
11
10a
4
10b
91e
2

图 14

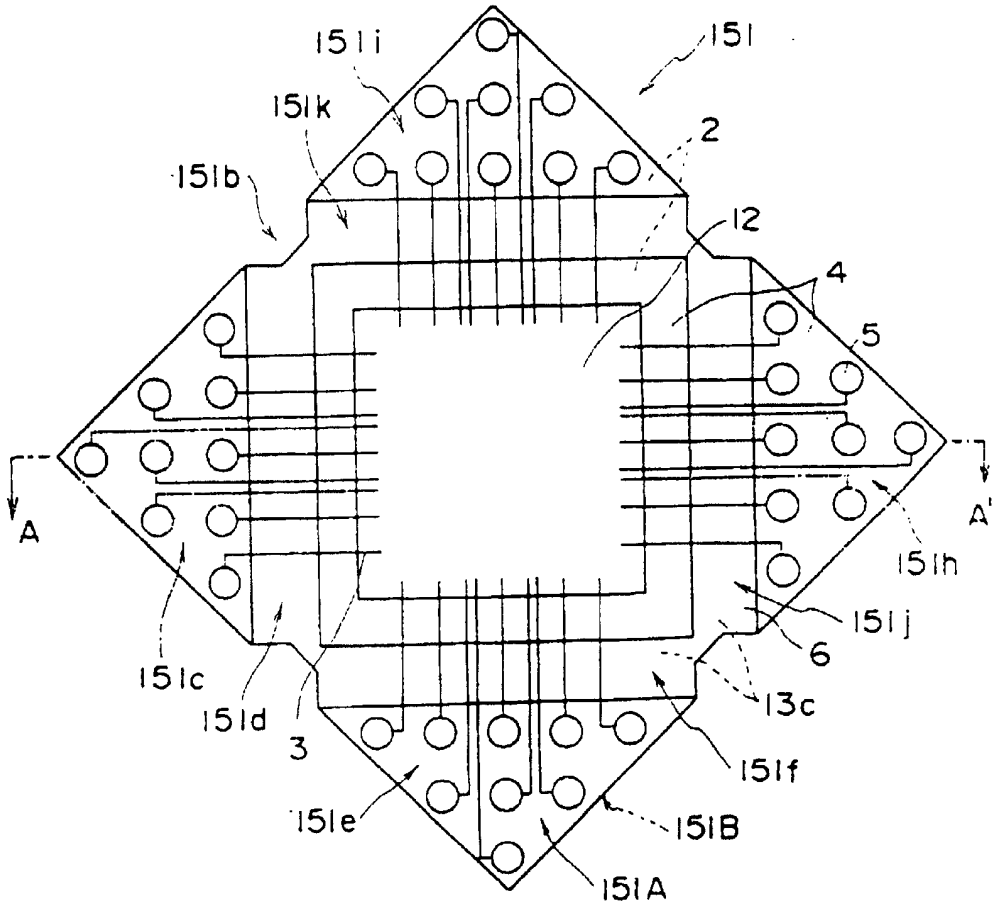

151i
151
151k
2
151b
12
4
5
A
A'
151h
151j
6
151c
13c
151d
3
151f
151e
151B
151A

图 15A

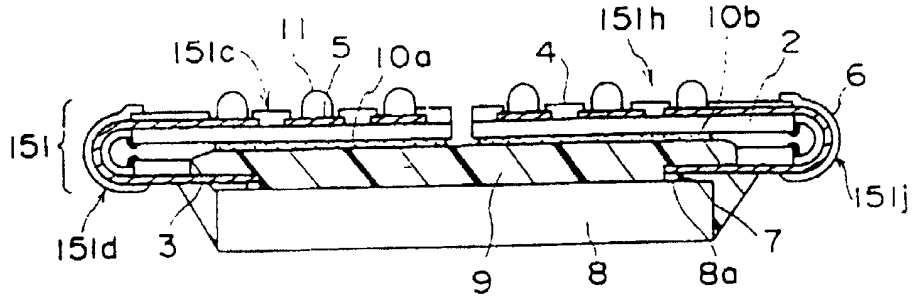

151h
10b
11
151c
5
10a
4
2
6
151
151j
151d
3
7
9
8
8a

图 15B

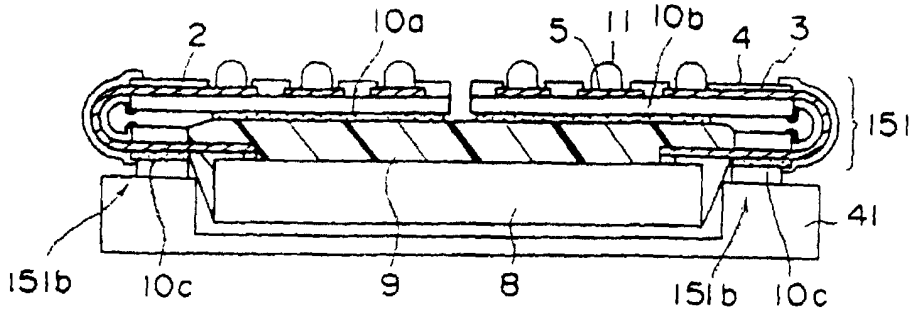

2
10a
5
11
10b
4
3
151
41
151b
10c
9
8
151b
10c

图 16A

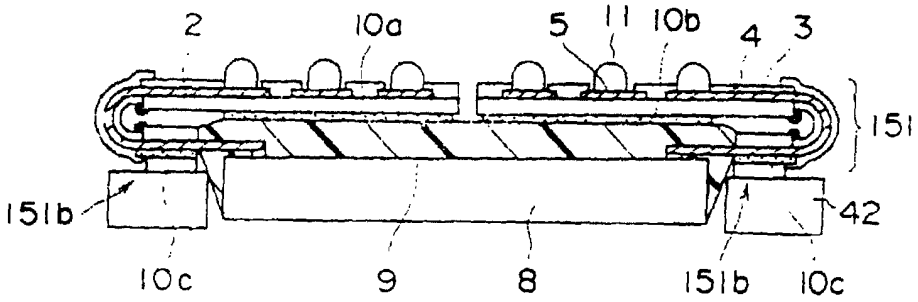

2
10a
5
11
10b
4
3
151
151b
42
10c
9
8
151b
10c

图 16B

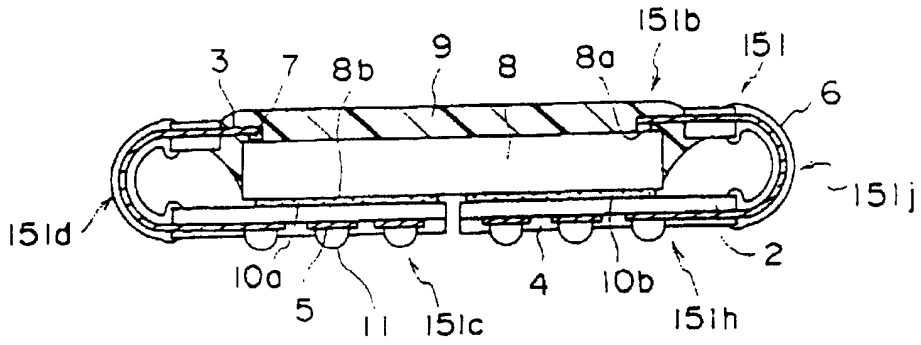


图 17

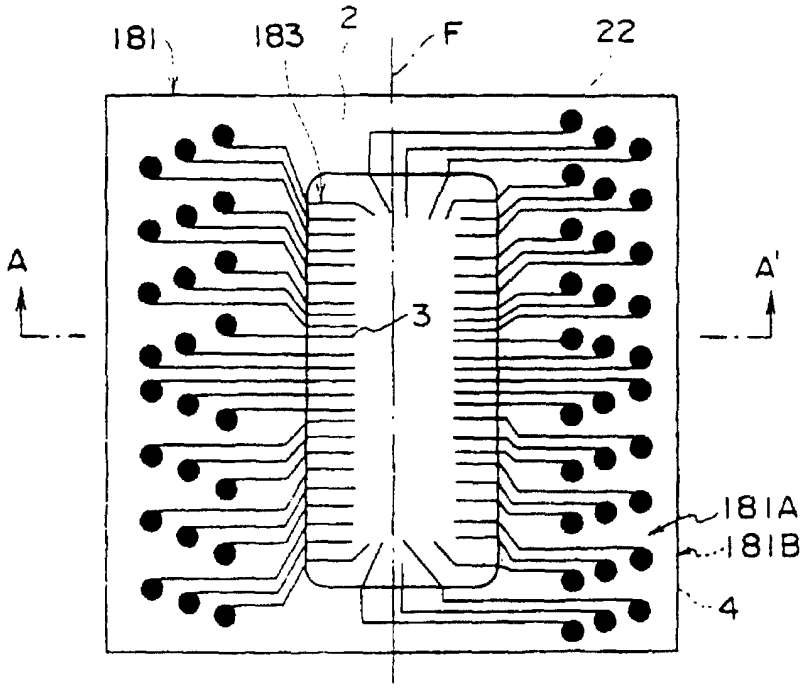


图 18A

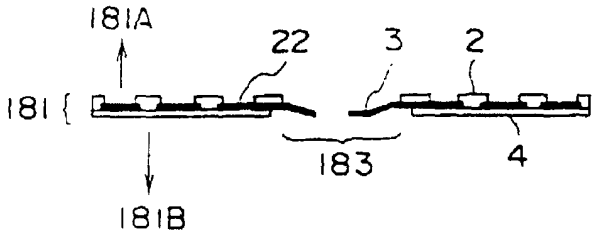


图 18B

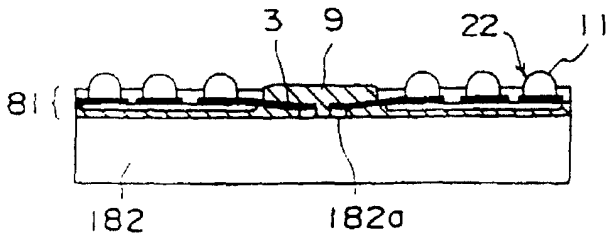


图 18C

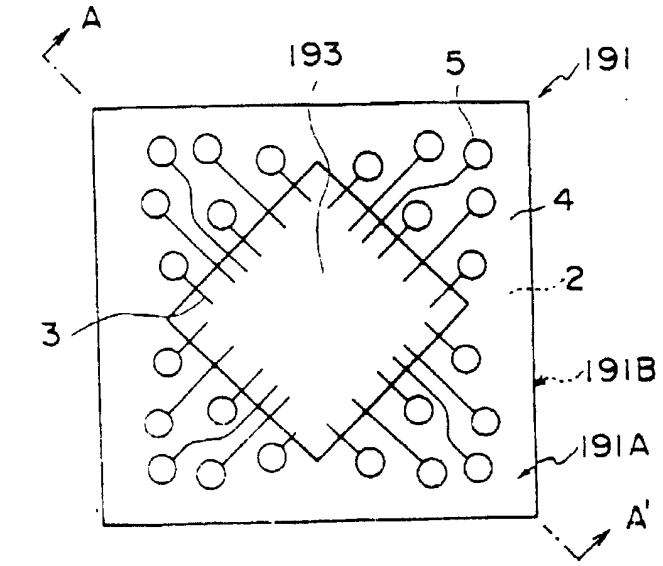


图 19A

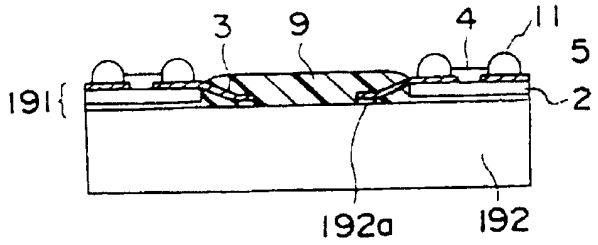


图 19B

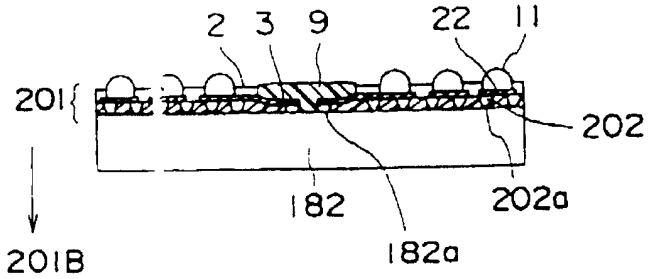


图 20

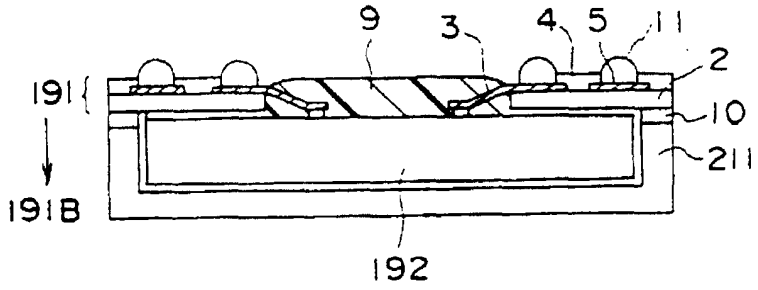


图 21A

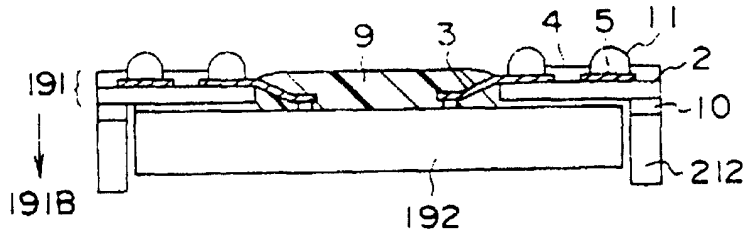


图 21B

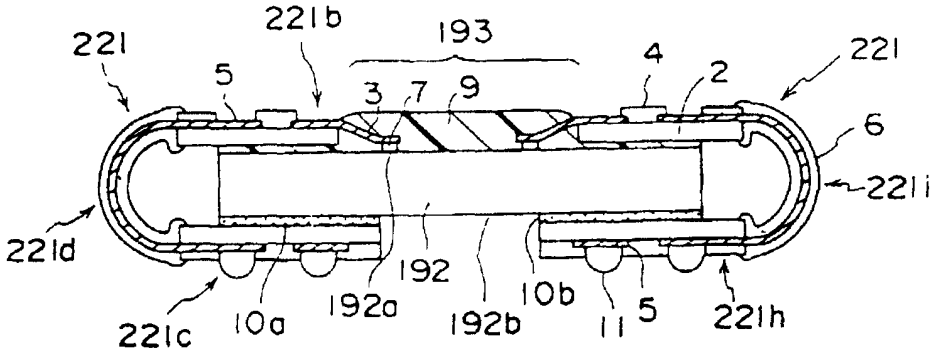


图 22

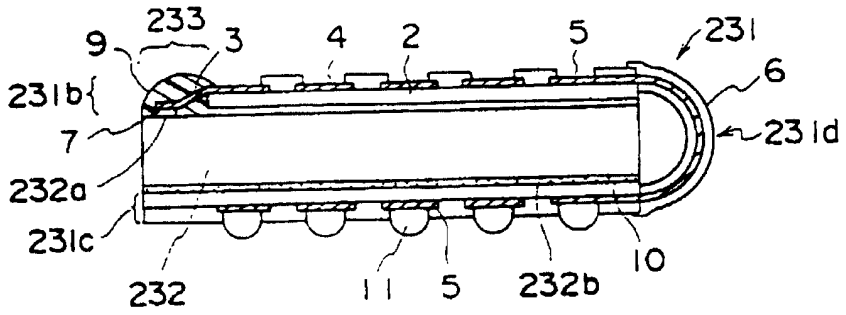

233
9
3
4
2
5
231
6
231b
7
231d
232a
231c
232
11
5
232b
10

图 23

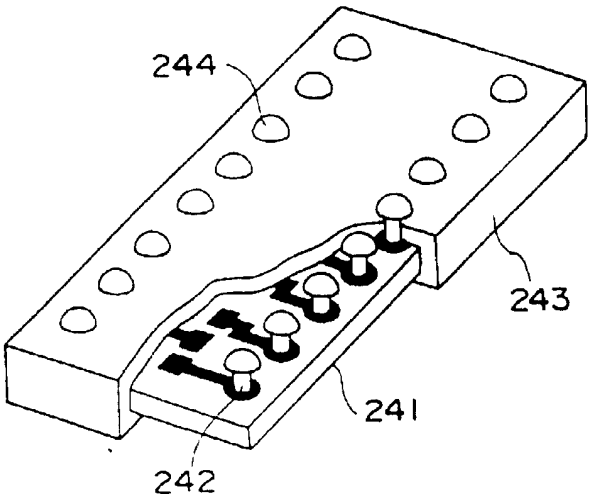

244
243
241
242

图 24

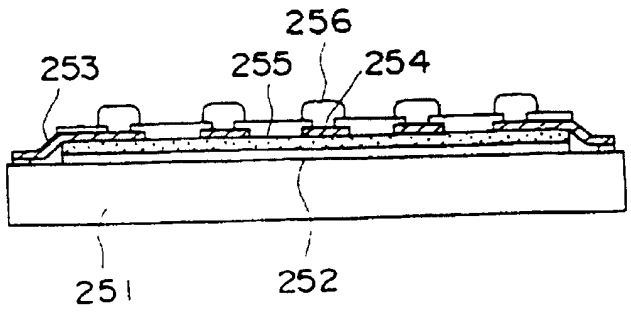


图 25

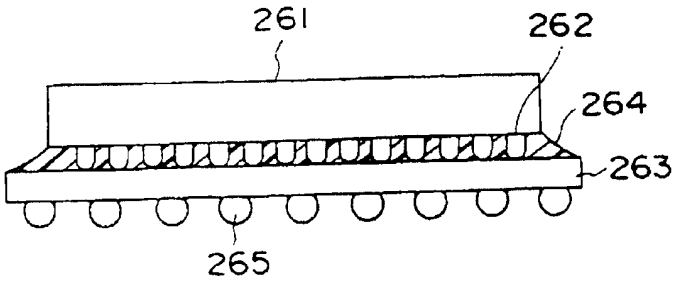


图 26

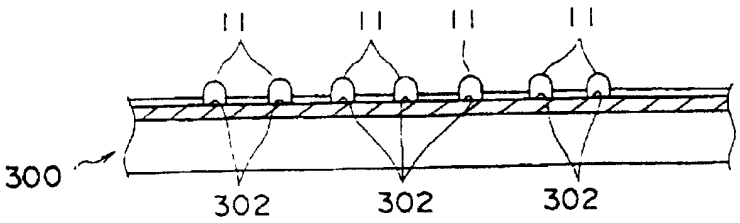


图 27A

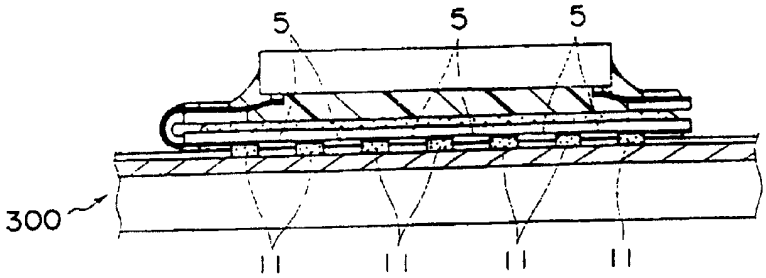


图 27B

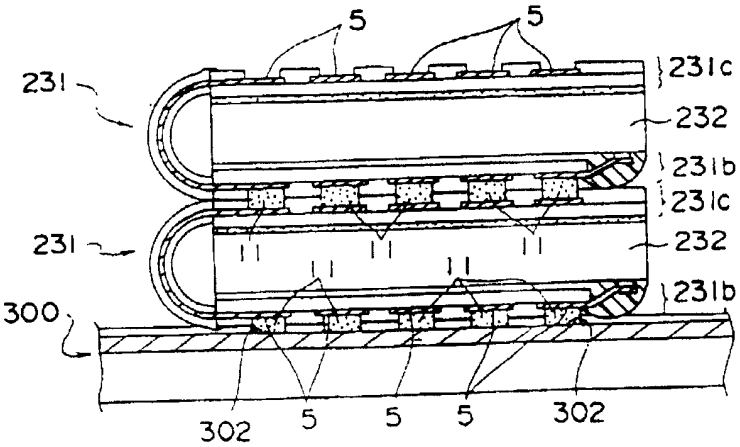


图 28