



(12) 发明专利

(10) 授权公告号 CN 103034003 B

(45) 授权公告日 2015. 08. 05

(21) 申请号 201210385230. 5

(22) 申请日 2012. 09. 29

(30) 优先权数据

2011-221544 2011. 10. 06 JP

(73) 专利权人 株式会社日本显示器

地址 日本东京都港区西新桥三丁目7番1号

(72) 发明人 阿部裕行 榎正博 西野知范

(74) 专利代理机构 北京市金杜律师事务所

11256

代理人 杨宏军

(51) Int. Cl.

G02F 1/1362(2006. 01)

G02F 1/1368(2006. 01)

G02F 1/1337(2006. 01)

G02F 1/133(2006. 01)

(56) 对比文件

CN 1501125 A, 2004. 06. 02, 全文.

CN 101726895 A, 2010. 06. 09, 全文.

US 5673127 A, 1997. 09. 30, 全文.

JP 平 9-5780 A, 1997. 01. 10, 全文.

US 5969782 A, 1999. 10. 19, 全文.

US 2005/0078232 A1, 2005. 04. 14, 全文.

审查员 薛晓琳

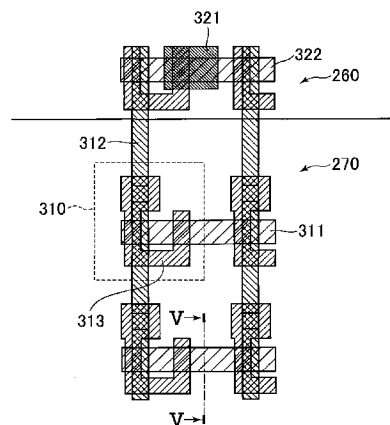
权利要求书1页 说明书5页 附图13页

(54) 发明名称

显示装置

(57) 摘要

本发明提供一种具有抑制边框区域的大小,同时防止由于制造时产生的静电引起的静电破坏的虚拟像素的显示装置。该显示装置包括:具有多个包含薄膜晶体管的像素,并作为用于显示图像的区域的显示区域(260);以及形成在显示区域的外侧,并具有多个虚拟像素的虚拟像素区域(270),虚拟像素(310)包括:与薄膜晶体管的栅极信号线平行的虚拟栅极信号线(311)、以及隔着绝缘层与虚拟栅极信号线交叉的半导体层(313),在半导体层只连接一个导体层(312)。



1. 一种显示装置,其特征在于,
该显示装置包括:
具有多个包含薄膜晶体管的像素,并作为用于显示图像的区域 of 的显示区域;以及
形成在所述显示区域的外侧,并具有多个虚拟像素的虚拟像素区域,
所述虚拟像素包括:
与所述薄膜晶体管的栅极信号线平行的虚拟栅极信号线、以及
隔着绝缘层与所述虚拟栅极信号线交叉的半导体层,
所述半导体层只连接一个导体层,
所述一个导体层是施加用于在所述显示区域中进行显示的图像数据的图像数据信号线。
2. 根据权利要求 1 所述的显示装置,其特征在于,
所述虚拟栅极信号线与所述显示区域的所述薄膜晶体管的栅极信号线在同一层以相同的宽度形成,
所述虚拟像素的半导体层在与所述虚拟栅极信号线交叉的部分与所述显示区域的所述薄膜晶体管的半导体层在同一层以相同的宽度形成。
3. 根据权利要求 1 所述的显示装置,其特征在于,
在与所述显示区域的显示面垂直的视场中,形成所述虚拟像素的面积小于所述显示区域中形成所述薄膜晶体管的面积。
4. 根据权利要求 1 所述的显示装置,其特征在于,
所述虚拟像素区域还包括与所述显示区域的像素中经由所述薄膜晶体管而施加图像数据信号的像素电极同层地形成的虚拟像素电极,
所述虚拟像素电极与公共电极电连接,该公共电极与所述像素电极成对并控制液晶的取向。
5. 根据权利要求 1 所述的显示装置,其特征在于,
所述薄膜晶体管及所述虚拟像素的半导体层由低温多晶硅形成。
6. 根据权利要求 1 所述的显示装置,其特征在于,
以 IPS 方式控制液晶的取向。

显示装置

技术领域

[0001] 本发明涉及显示装置,更详细而言涉及使用薄膜晶体管基板的显示装置。

背景技术

[0002] 液晶显示装置被广泛用作计算机等信息通信终端或电视接收机的显示器件。此外,作为薄型的显示装置众所周知的还有有机 EL 显示装置 (OLED)、场发射显示装置 (FED) 等。液晶显示装置是通过借助电场的变化而改变被封入两个基板之间的液晶组合物的取向,从而控制通过两个基板和液晶组合物的光的透过程度来显示图像的装置。

[0003] 在包含这样的液晶显示装置,并对画面的各像素施加与规定的灰度值相对应的电压的显示装置中,配置有用于对各像素施加与灰度值相对应的电压的薄膜晶体管。通常,画面的一行像素的薄膜晶体管的栅极与一个信号线(以下称为“栅极信号线”)连接,驱动电路被控制成按顺序向栅极信号线输出使薄膜晶体管导通的电压。此外,在显示区域的边缘,为使由于是边缘而引起的结构变化及电磁变化不会对显示产生影响而在显示区域的外侧配置虚拟像素 (Dummy pixel)。

[0004] 专利文献 1 公开了以下内容:在显示区域的外侧配置开关元件,在产生了静电时开关元件也被破坏,由此保护像素区域内的元件。

[0005] 专利文献 2 公开了以下内容:为了不降低液晶显示装置中的显示的亮度不均及液晶的密封性能,使非像素电极配置在显示区域外,并省略一列或两列以上的像素电极。

[0006] 专利文献 1:日本特开 2010-097024 号公报

[0007] 专利文献 2:日本特开平 09-005780 号公报

发明内容

[0008] 根据近年来对电子设备的小型化的要求,希望减小显示区域外侧的区域(以下称为“边框区域”)。图 11 是基于从液晶显示面板 800 正面观察的视场的图。液晶显示面板 800 是在滤色器基板 810 和薄膜晶体管 (TFT:Thin Film Transistor) 基板 820 之间密封有液晶的结构,并安装有用于使 TFT 基板 820 的电路工作的驱动 IC(Integrated Circuit)830 及用于将待显示的图像的信息等发送到驱动 IC830 的 FPC(Flexible Printed Circuits,挠性印制线路板)840。

[0009] 图 12 是示意地表示图 11 的 D 部分的概略图,表示显示区域内的像素电极 821 和显示区域外的虚拟像素的虚拟像素电极 822 的配置情况。图 13 是大致表示图 12 的 F 部分的虚拟像素电极 822 及其周边的布线的情况的图。如该图 13 所示,在虚拟像素中也与显示区域内的像素电极相同,由栅极信号线 824 及图像数据信号线 825 形成像素,图像数据信号线 825 经由薄膜晶体管 827 与虚拟像素电极 822 连接。图 14 是图 12 的 XIV-XIV 线的剖视图。在该图所示的例子中,虚拟像素电极 822 与像素区域内的像素电极 821 大小相同,且通过使栅极信号线 824 为高电位而与图像数据信号线 825 导通,进行与像素区域 860 内相同的工作。此时的等价电路如图 15 所示。借助图像数据信号线 825 传递的信号电压被施加

给虚拟像素电极 822, 并与公共电极 829 之间产生电位差。

[0010] 但是, 在需要这样的虚拟像素的显示装置中, 也寻求边框更小的显示装置, 此外, 考虑栅极信号驱动电路 (未图示) 的工作的情况, 需要在显示区域的外侧上下配置多个栅极信号线 824。

[0011] 本发明就是鉴于上述情况而提出的, 目的在于提供一种具有抑制边框区域的大小, 同时防止由于制造时等产生的静电引起的静电破坏的虚拟像素的显示装置。

[0012] 本发明的显示装置的特征在于: 该显示装置包括: 具有多个包含薄膜晶体管的像素, 并作为用于显示图像的区域的显示区域; 以及形成在所述显示区域的外侧, 并具有多个虚拟像素的虚拟像素区域, 所述虚拟像素包括: 与所述薄膜晶体管的栅极信号线平行的虚拟栅极信号线、以及隔着绝缘层与所述虚拟栅极信号线交叉的半导体层, 所述半导体层只连接一个导体层。

[0013] 这里, 术语“显示区域”及“虚拟像素区域”定义在垂直于显示面的视场中。此外, “半导体层只连接一个导体层”是指在考虑晶体管的情况下只电连接源极及漏极中的一个, 不连接另一个的意思。

[0014] 此外, 在本发明的显示装置中, 所述一个导体层可以是施加用于在所述显示区域中进行显示的图像数据的图像数据信号线。

[0015] 此外, 在本发明的显示装置中, 所述虚拟栅极信号线与所述显示区域的所述薄膜晶体管的栅极信号线在同一层以相同的宽度形成, 所述虚拟像素的半导体层在与所述虚拟栅极信号线交叉的部分与所述显示区域的所述薄膜晶体管的半导体层在同一层以相同的宽度形成。

[0016] 此外, 在本发明的显示装置中, 在与所述显示区域的显示面垂直的视场中, 形成所述虚拟像素的面积小于所述显示区域中形成所述薄膜晶体管的面积。

[0017] 此外, 在本发明的显示装置中, 所述虚拟像素区域还具有与所述显示区域的像素中经由所述薄膜晶体管而施加图像数据信号的像素电极同层地形成的虚拟像素电极, 所述虚拟像素电极可以与公共电极电连接, 该公共电极与所述像素电极成对并控制液晶的取向。

[0018] 此外, 在本发明的显示装置中, 所述薄膜晶体管及所述虚拟像素的半导体层可以由低温多晶硅形成。

[0019] 此外, 本发明的显示装置可以以 IPS (In Plane Switching, 平面转换) 方式控制所述液晶的取向。

附图说明

[0020] 图 1 是概略表示本发明第一实施方式的显示装置的图。

[0021] 图 2 是基于从图 1 的显示面板正面观察的视场的图。

[0022] 图 3 是示意地表示图 2 的 A 部分的概略图。

[0023] 图 4 是概略表示图 3 的 B 部分中的布线的情况的图。

[0024] 图 5 是表示图 4 的 V-V 线的截面的图。

[0025] 图 6 是虚拟像素电路的等价电路图。

[0026] 图 7 是示意地表示第二实施方式中的图 2 的 A 部分的概略图。

- [0027] 图 8 是概略表示图 7 的 C 部分中的布线的情况的图。
- [0028] 图 9 是表示图 8 的 IX-IX 线的截面的图。
- [0029] 图 10 是表示本发明第二实施方式的变形例的图。
- [0030] 图 11 是基于从液晶显示面板正面观察的视场的图。
- [0031] 图 12 是示意地表示图 11 的 D 部分的概略图。
- [0032] 图 13 是概略表示图 12 的 F 部分中的布线的情况的图。
- [0033] 图 14 是表示图 12 的 XIV-XIV 线的剖视图。
- [0034] 图 15 是虚拟像素电路的等价电路图。
- [0035] 图 16 是表示图 2 的 E 部分中的图像数据信号线（漏极线）的布线的情况的图。
- [0036] 图 17 是图 16 的 XVII-XVII 线的剖视图。
- [0037] 图 18 是用于说明栅极信号线驱动电路的图。
- [0038] 附图标记说明

[0039] 100 显示装置、110 上框架、120 下框架、200 显示面板、210 滤色器基板、220TFT 基板、230 驱动 IC、240FPC、260 显示区域、261 像素电极、270 虚拟像素区域、271 虚拟像素电极、272 虚拟像素电极、310 虚拟像素、311 栅极信号线、312 图像数据信号线、313 半导体层、321 金属布线、322 栅极信号线、325 公共电极、331 栅极绝缘膜、332 层间绝缘膜、333 保护膜、334 有机保护膜、335 保护膜、336 取向膜、800 液晶显示面板、810 滤色器基板、820TFT 基板、821 像素电极、822 虚拟像素电极、824 栅极信号线、825 图像数据信号线、826 金属布线、827 薄膜晶体管、828 半导体层、829 公共电极、830 驱动 IC、831 栅极绝缘膜、832 层间绝缘膜、833 保护膜、834 有机保护膜、835 栅极信号线、836 保护膜、837 图像数据信号线、840FPC、860 显示区域。

具体实施方式

[0040] 以下，参照附图来说明本发明第一及第二实施方式。此外，在附图中，对同一或同等的要素标注同一附图标记，省略重复的说明。

[0041] [第一实施方式]

[0042] 在图 1 中大致表示本发明第一实施方式的显示装置 100。如该图所示，显示装置 100 由被上框架 110 及下框架 120 夹持而固定的显示面板 200 等构成。此外，显示面板 200 如果是液晶显示面板、有机 EL 显示面板等利用薄膜晶体管基板的显示面板，则可以是任意的显示面板，但在本实施方式中，显示面板 200 是液晶显示面板。

[0043] 图 2 是基于从显示面板 200 正面观察的视场的图。显示面板 200 是在滤色器基板 210 和薄膜晶体管（以下称为“TFT(Thin Film Transistor)”）基板 220 之间密封液晶的结构，并安装有用于使 TFT 基板 220 的电路工作的驱动 IC(Integrated Circuit, 集成电路) 230 及用于将待显示的图像的信息等从外部发送到驱动 IC230 的 FPC(Flexible Printed Circuits)240。

[0044] 图 16 是表示图 2 的 E 部分中的从驱动 IC230 朝向显示区域 260 的图像数据信号线（漏极线）倾斜地延伸的引出布线 835 和 837 的情况的图。图 17 是表示沿图 16 的 XVII-XVII 线的截面的图，各层按栅极绝缘膜 831、层间绝缘膜 832、保护膜 833、有机保护膜 834 及保护膜 836 的顺序形成。如这些图所示，由于近年来的高精细化因而需要布线较多的

线,因此,从驱动 IC 向显示区域延伸的引出布线 835 及 837 形成多层结构。

[0045] 在图 17 中,引出布线 835 由以与后述的栅极信号线 311 相同的工序形成的导电膜形成,引出布线 837 由以与图像数据信号线 312 相同的工序形成的导电膜形成。因此,产生引出布线 835 和引出布线 837 由不同的导电膜形成的情况。若引出布线 835 和引出布线 837 由不同的导电膜形成,则相邻的引出布线的电阻或电容不同。另外,显示区域外的虚拟像素中的栅极信号线形成得比显示区域内的栅极信号线更接近引出布线,因此易受由于引出布线的电容或电阻的差异产生的影响。因此,在引出布线的电容或电阻中产生差异的情况下,存在例如由于制造工序中的瞬间电位差而在虚拟像素的栅极信号线周边产生静电破坏的隐患。

[0046] 图 3 是示意地表示图 2 的 A 部分的概略图。如该图所示,在显示区域 260 内配置有像素电极 261,但在显示区域外的虚拟像素区域 270 没有配置与该像素电极 261 相对应的电极。

[0047] 使用图 18 来说明栅极信号线驱动电路。本发明的液晶显示装置在显示区域 260 左侧具有栅极信号线驱动电路 VDL,在显示区域 260 右侧具有栅极信号线驱动电路 VDR。栅极信号线驱动电路 VDL 和 VDR 是能够一起双向扫描的移位寄存器电路,能够在图中从下向上扫描栅极信号线,也能够从上向下扫描。

[0048] 此外,在图 18 中,为了说明栅极信号线驱动电路的工作,对各栅极信号线和虚拟栅极信号线标注附图标记,该附图标记与在其他的图中使用的栅极信号线的附图标记不同。

[0049] 栅极信号线驱动电路 VDL 和 VDR 由 n 个基本电路 VSR1 ~ VSR(n) 和虚拟电路 DSR1、DSR2、DSR3、DSR4 构成。在图 18 的电路中从下向上地扫描的情况下,首先扫描信号从虚拟电路 DSR1 经由虚拟栅极信号线 GD(-2) 传递到虚拟电路 DSR2,接着扫描信号从虚拟电路 DSR2 经由虚拟栅极信号线 GD(-1) 传递到基本电路 VSR1。之后,扫描信号按顺序从基本电路 VSR1 经由栅极信号线 G(1) ~ G($n-1$) 传递到基本电路 VSR(n),扫描信号再从基本电路 VSR(n) 经由栅极信号线 G(n) 传递到虚拟电路 DSR3。

[0050] 基本电路 VSR1 接收前一级的虚拟电路 DSR2 的输出并开始工作,但为了整合虚拟电路 DSR2 输出的信号波形,基本电路 VSR1 从前两级的虚拟电路 DSR1 开始进行扫描信号输出。因此,在初级的栅极信号线之前需要两根虚拟信号线。

[0051] 图 4 是概略表示图 3 的 B 部分中的布线的情况的图。如图 4 所示,虚拟像素区域 270 的虚拟像素 310 包括:栅极信号线 311,其与显示区域 260 的栅极信号线 322 在同一层且具有同一宽度地形成;图像数据信号线 312,其从显示区域 260 开始延长地延伸;以及半导体层 313,其与图像数据信号线 312 连接,并以两次横穿过栅极信号线 311 下方的方式布线,半导体层 313 只与图像数据信号线 312 电连接,不与其他导体层连接。与显示区域 260 内的像素相比,在虚拟像素 310 中没有与半导体层的源极侧连接的导体即金属布线 321 及像素电极 261,形成为更加小的面积。即如图 4 所示,成为在显示区域 260 的一个像素的面积上配置两根栅极信号线 311,包含两个虚拟像素 310 的结构。此外,在本实施方式中,在显示区域 260 的一个像素的面积上虚拟像素 310 有两个,但可以只有一个像素,也可以有三个以上像素。这里,希望半导体层 313 由低温多晶硅形成,但也可以由其他的半导体材料形成。

[0052] 在图 5 中表示图 4 的 V-V 线的截面。如该图所示,各层按栅极绝缘膜 331、层间绝缘膜 332、保护膜 333、有机保护膜 334、公共电极 325、保护膜 335 及取向膜 226 的顺序形成。与图 14 相比,成为在晶体管的源极侧未连接任何导体层,且不存在像素电极 261 的结构。

[0053] 图 6 中表示上述虚拟像素 310 的电路的等价电路图。如该图所示,半导体层 313 两次跨过栅极信号线 311,因此成为形成两个晶体管的结构,但在源极侧未连接任何导体。

[0054] 因此,根据本实施方式的显示装置,与显示区域 260 的像素相同,虚拟像素区域 270 的栅极信号线 311 与半导体层 313 交叉,因此能够成为与显示区域 260 的栅极信号线 322 相同程度的负载电容,能够防止在制造工厂内的静电破坏。此外,根据本实施方式的显示装置,虚拟像素 310 形成得比显示区域 260 内的像素小,因此能够较小地形成虚拟像素区域 270,即能够较小地形成边框区域。

[0055] [第二实施方式]

[0056] 说明本发明第二实施方式。第二实施方式的显示装置的结构与第一实施方式的图 1 及图 2 所示的结构相同,因此省略重复的说明。图 7 是示意地表示第二实施方式中的图 2 的 A 部分的概略图,在显示区域外的虚拟像素区域 270 也配置有与显示区域 260 的像素电极 261 相同的虚拟像素电极 271。

[0057] 图 8 是概略表示图 7 的 C 部分中的布线的情况的图。与图 4 相同,图 8 中,在虚拟像素区域 270 具有虚拟像素 310,虚拟像素 310 包括:栅极信号线 311,其与显示区域 260 的栅极信号线在同一层且具有同一宽度地形成;图像数据信号线 312,其从显示区域 260 开始延长地延伸;以及半导体层 313,其与图像数据信号线 312 连接,并以两次横穿过栅极信号线 311 下方的方式布线,半导体层 313 只与图像数据信号线 312 电连接,不与其他的导体层连接。此外,与图 4 相同,在图 8 中,也成为在显示区域 260 的一个像素的面积上配置两根栅极信号线 311,包含两个虚拟像素 310 的结构。

[0058] 这里,在第二实施方式的虚拟像素区域 270 中形成有虚拟像素电极 271,但其未与半导体层 313 电结合,而是与后述的公共电极 325 电连接。

[0059] 在图 9 中表示图 8 的 IX-IX 线的截面。图 9 与图 5 的不同之处为形成有虚拟像素电极 271,其他方面相同。如该图所示,虚拟像素电极 271 与公共电极 325 电连接,不会产生电浮动。

[0060] 因此,根据本实施方式的显示装置,与第一实施方式相同,虚拟像素区域 270 的栅极信号线 311 与半导体层 313 交叉,因此能够成为与显示区域 260 的栅极信号线 311 相同程度的负载电容,能够防止在制造工厂内的静电破坏。此外,虚拟像素 310 形成得比显示区域 260 内的像素小,因此能够较小地形成虚拟像素区域 270,即能够较小地形成边框区域。另外,由于形成有虚拟像素电极 271,因此能够谋求显示区域 260 的边缘部分的 TFT 图案形状的均一化及寄生电容的均一化。

[0061] 在图 10 中表示本发明第二实施方式的变形例。在该变形例中,具有形成得比图 7 所示的虚拟像素电极 271 小的虚拟像素电极 272。在该情况下,在显示区域 260 的外侧只形成一行虚拟像素 310,由此能够进一步减小边框区域。

[0062] 此外,上述各实施方式的液晶显示装置并不限于液晶显示装置,能够使用在有机 EL 显示装置、场发射显示装置 (FED) 等的各像素中形成薄膜晶体管的显示装置。

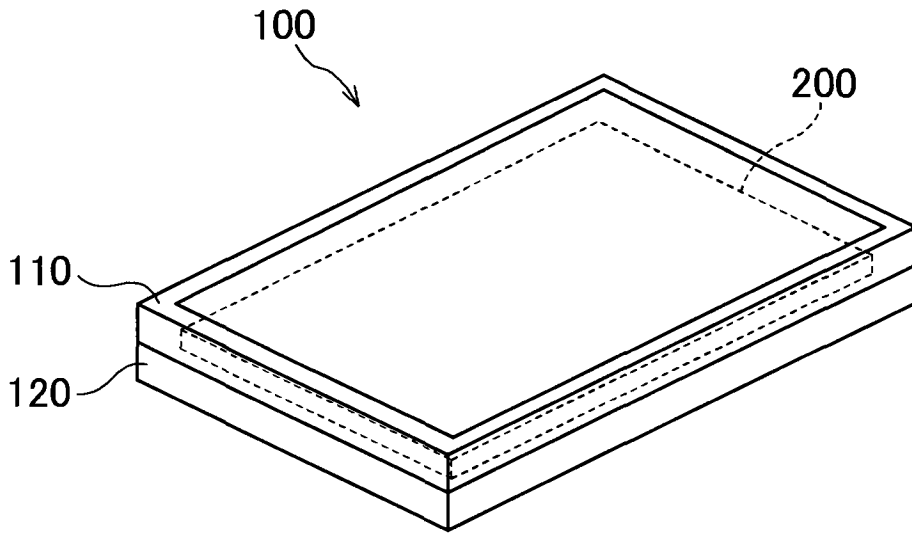


图 1

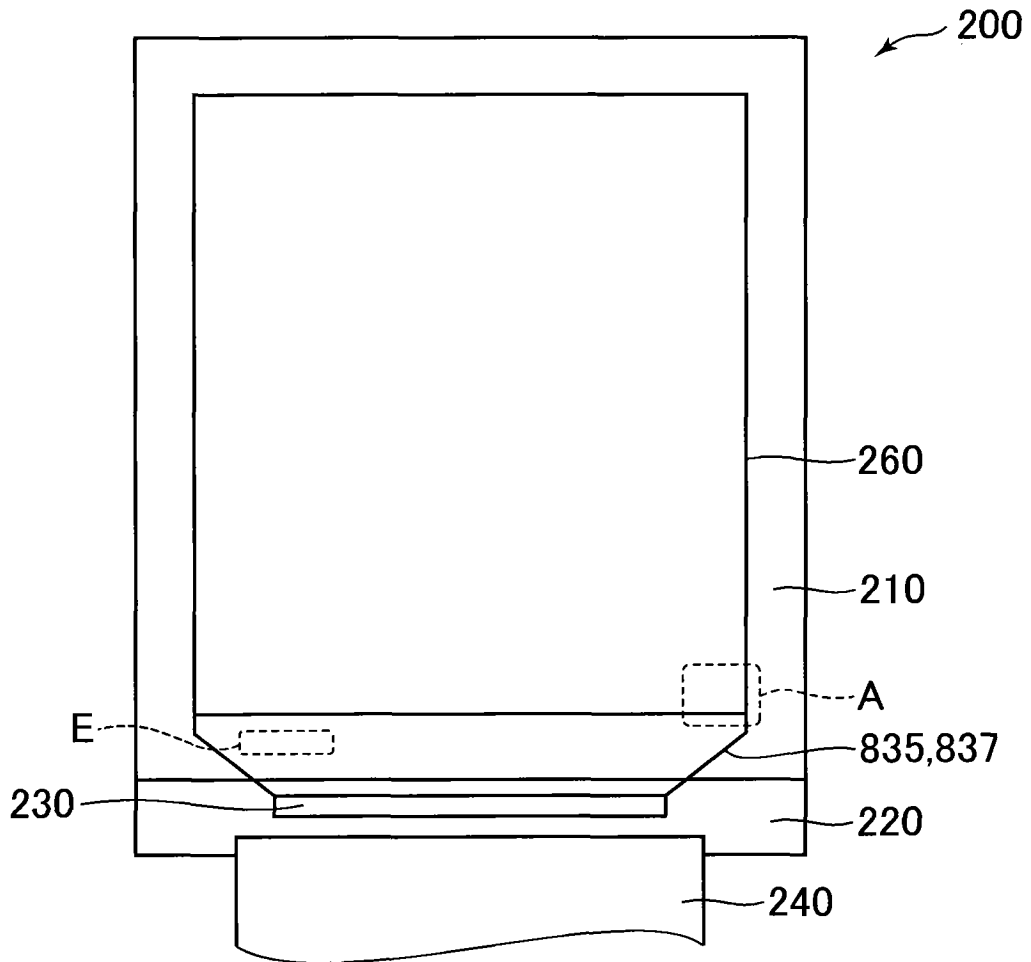


图 2

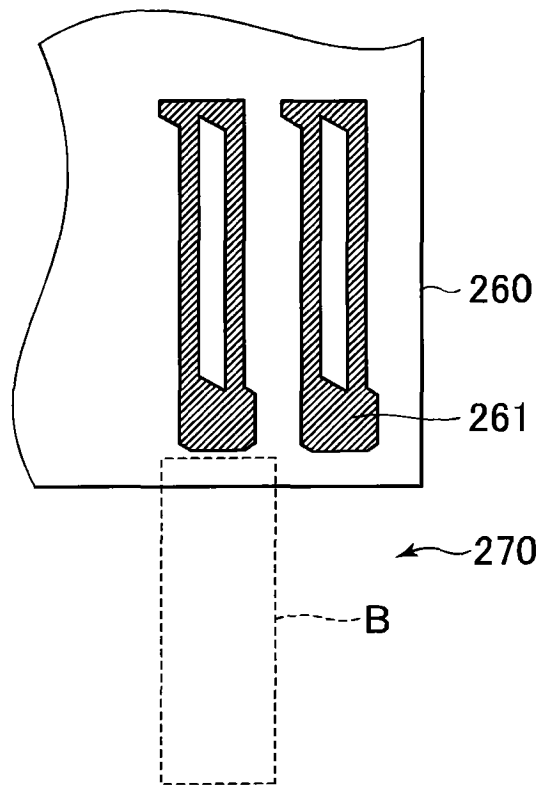


图 3

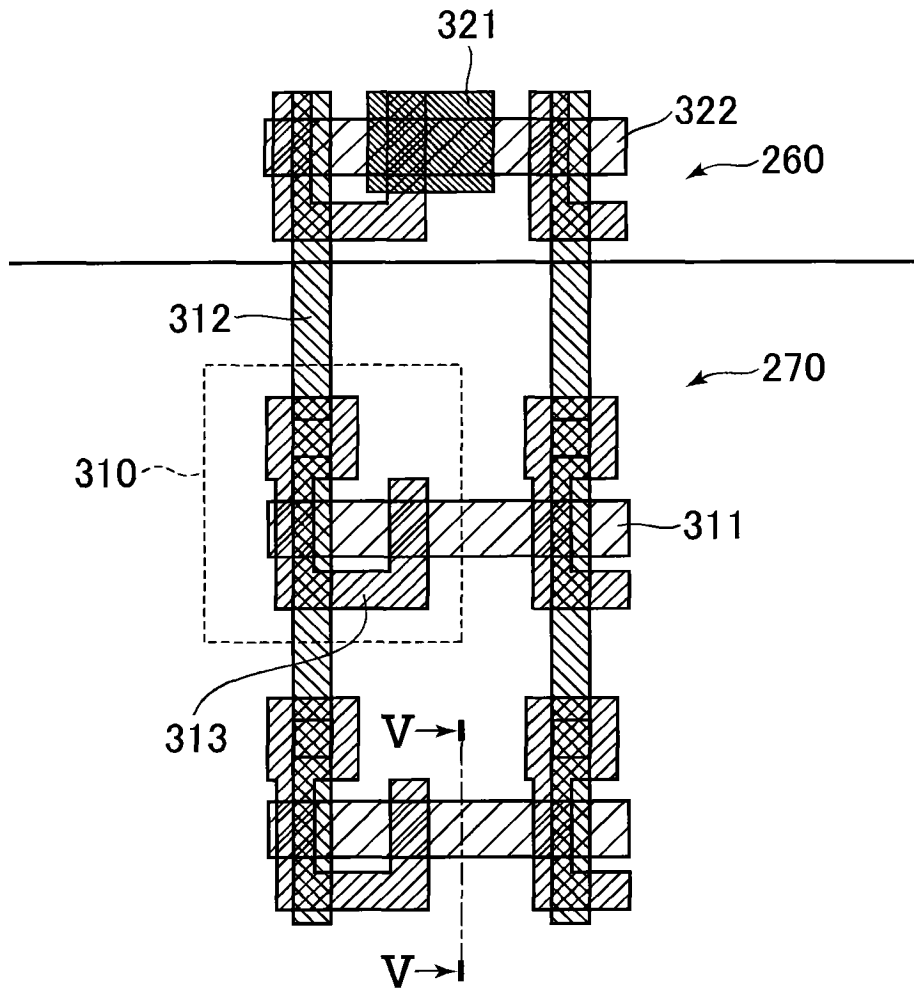


图 4

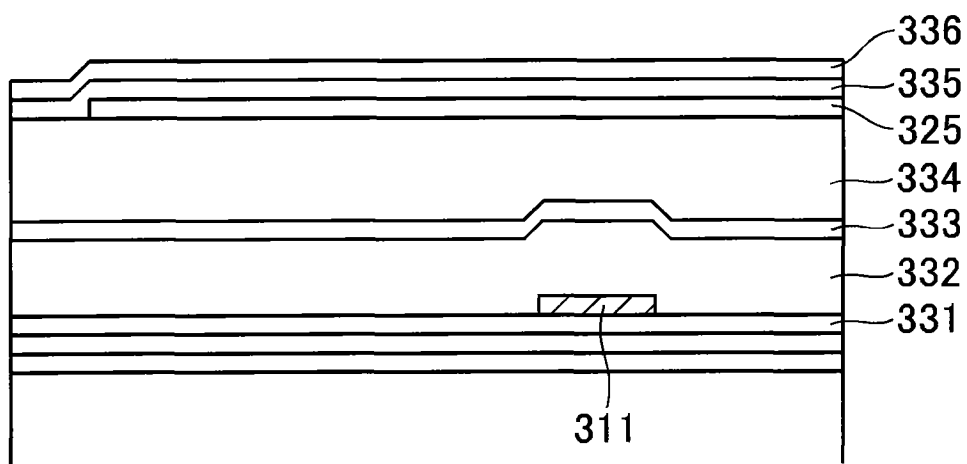


图 5

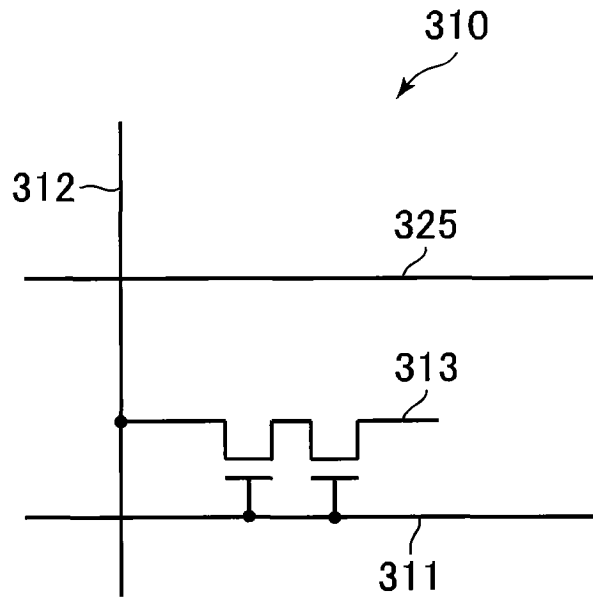


图 6

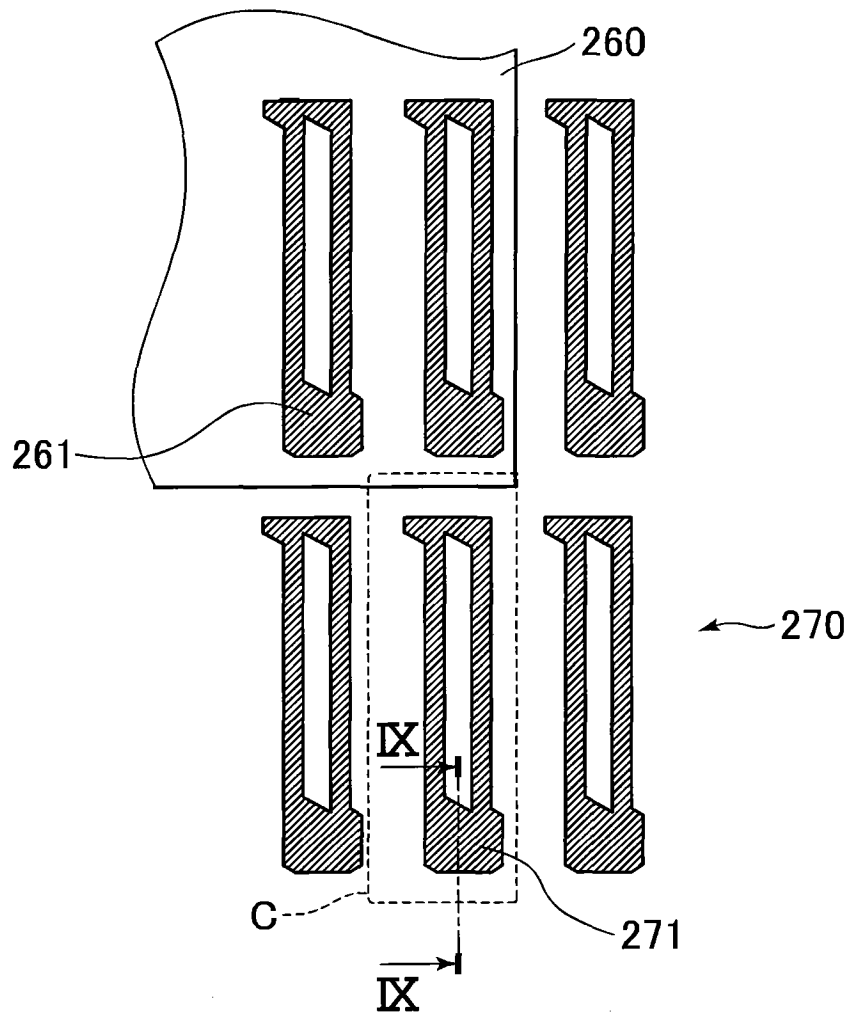


图 7

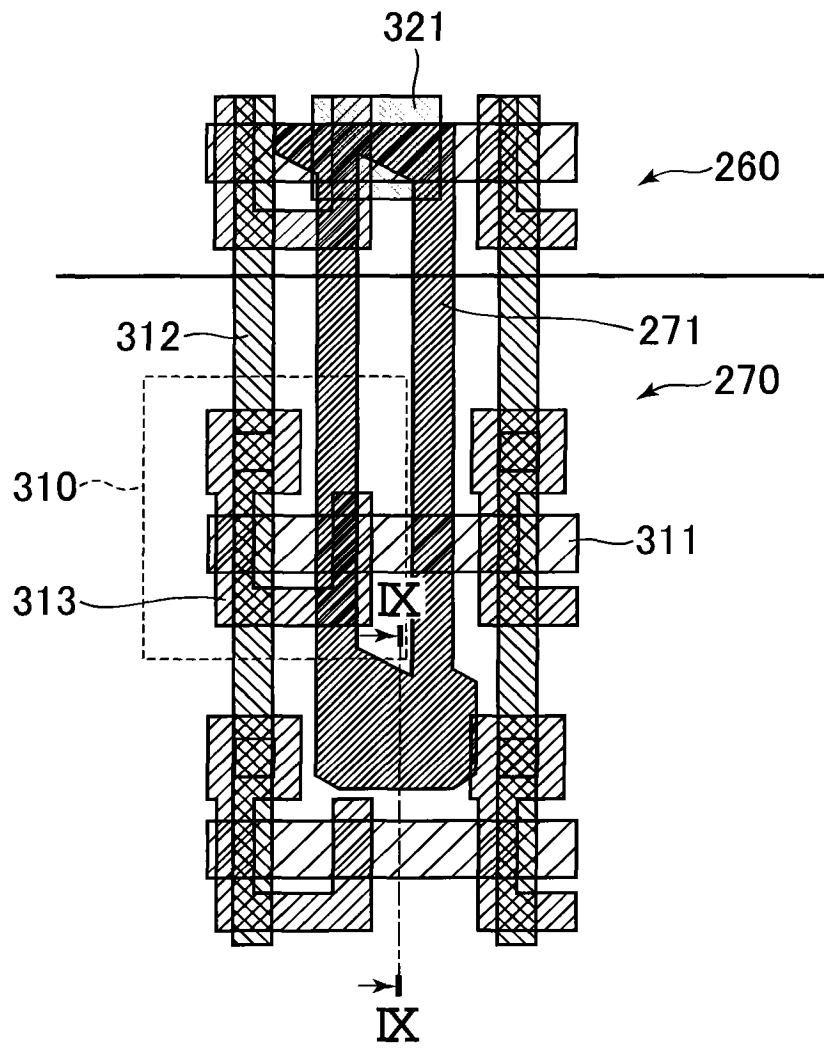


图 8

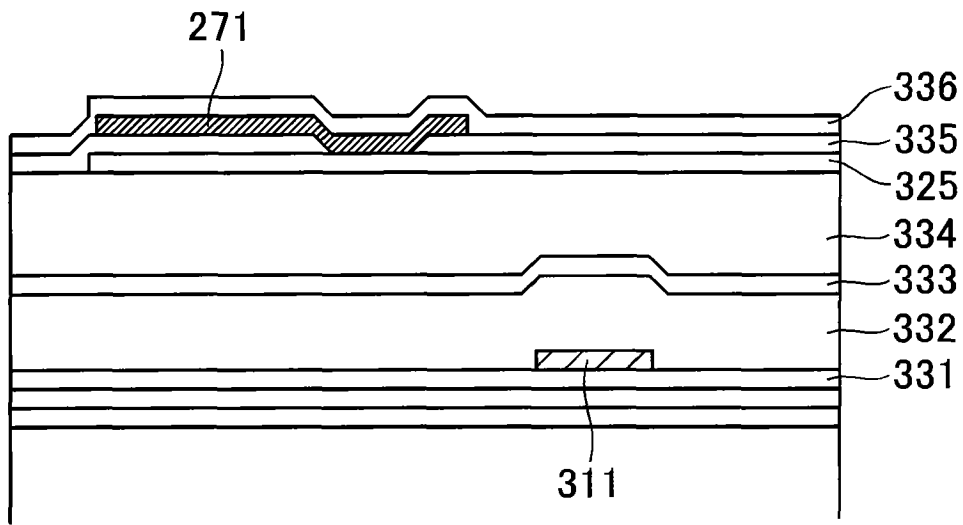


图 9

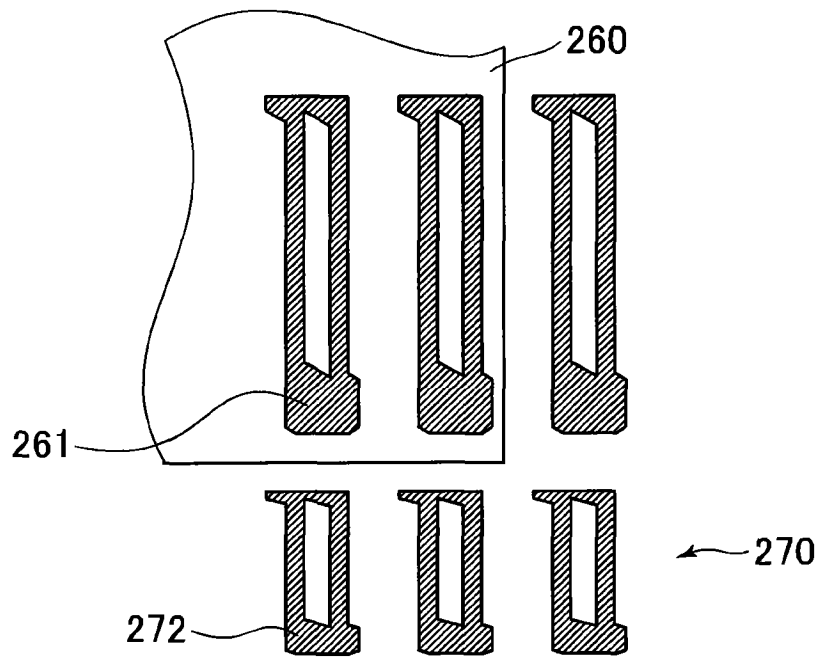
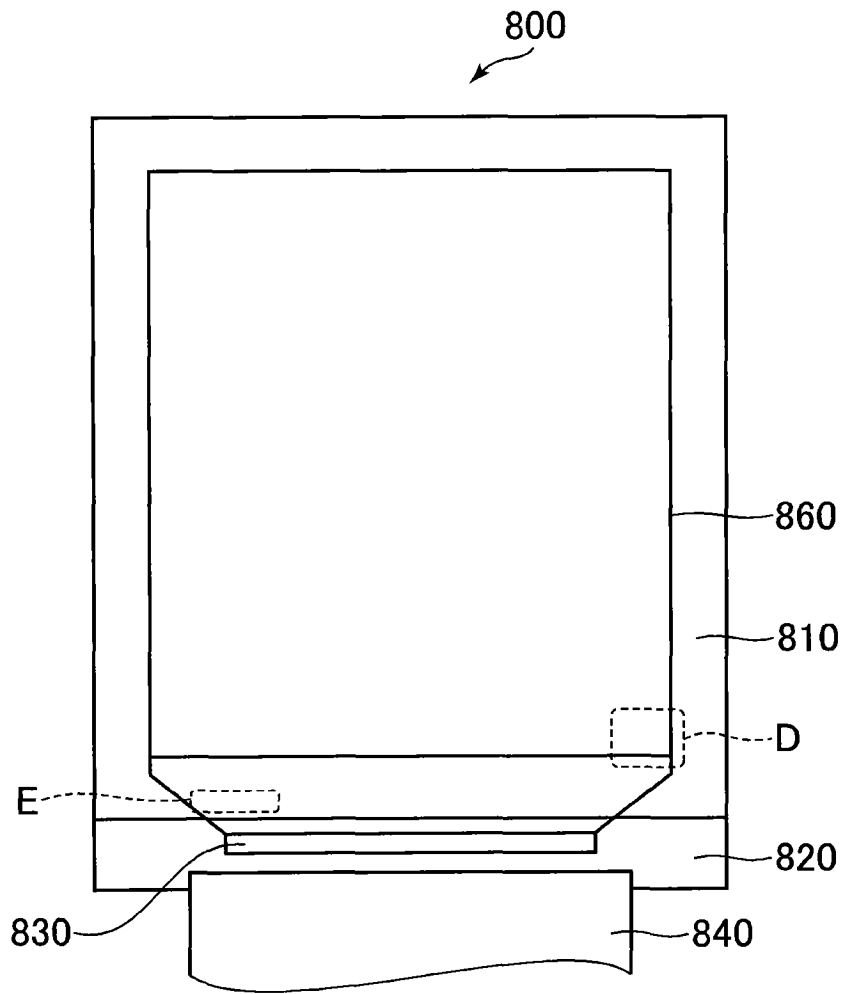
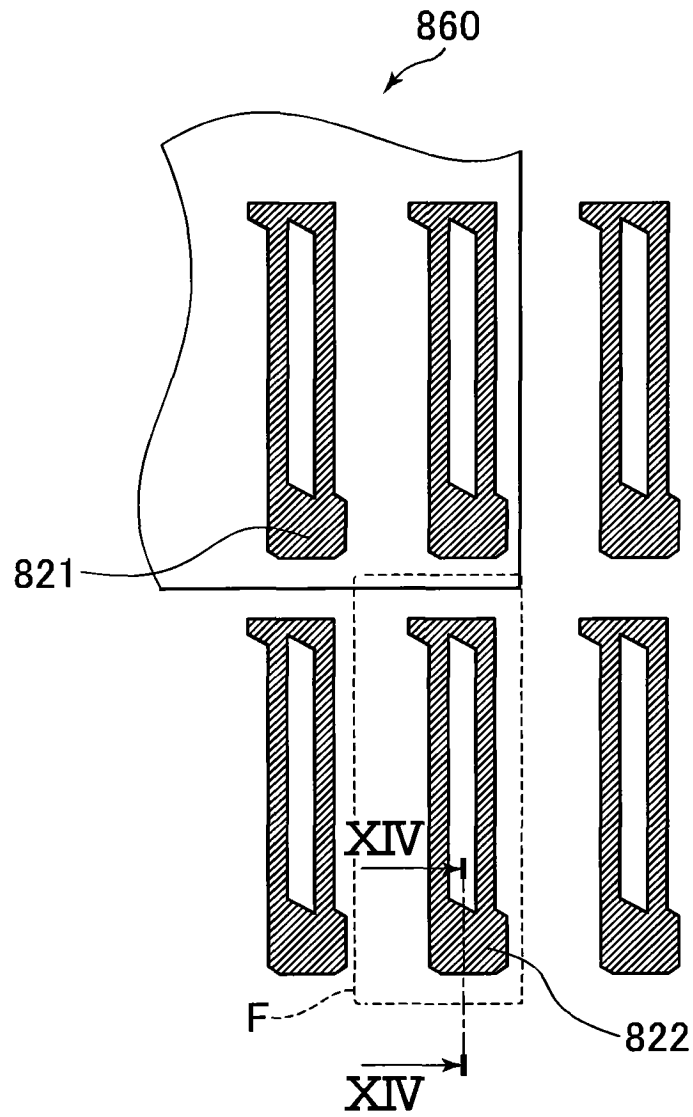


图 10



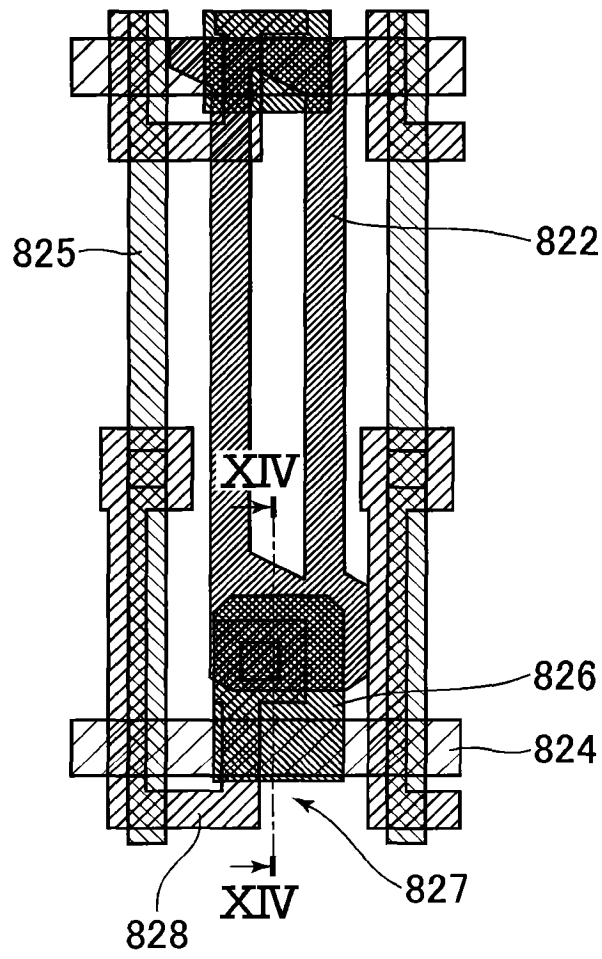
相关技术

图 11



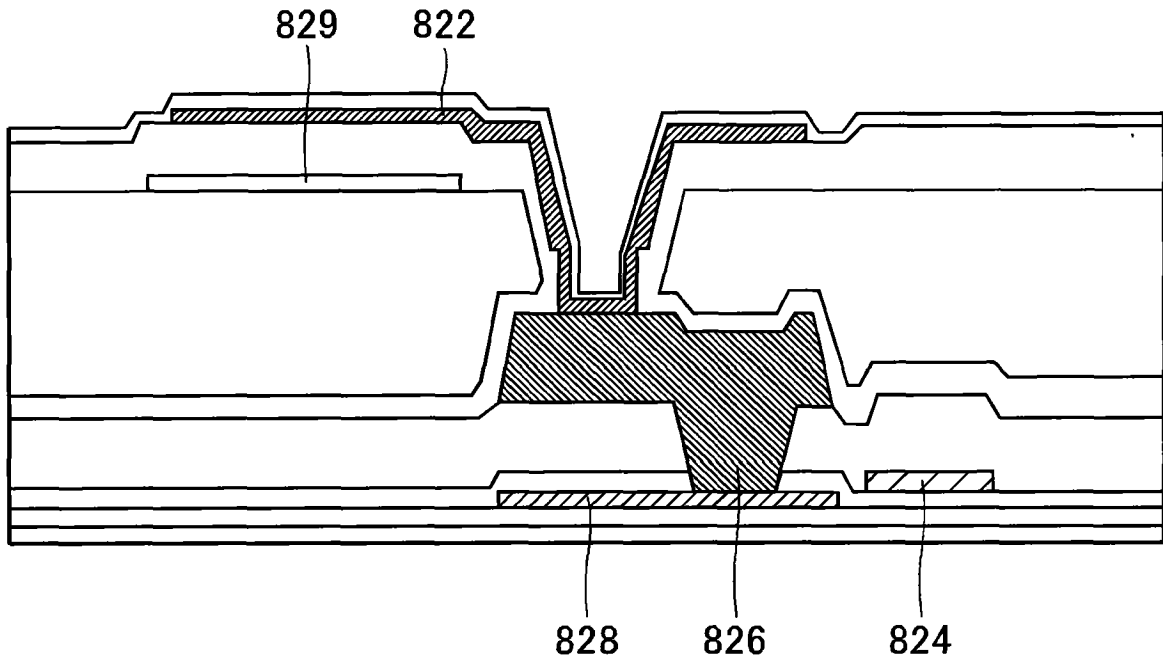
相关技术

图 12



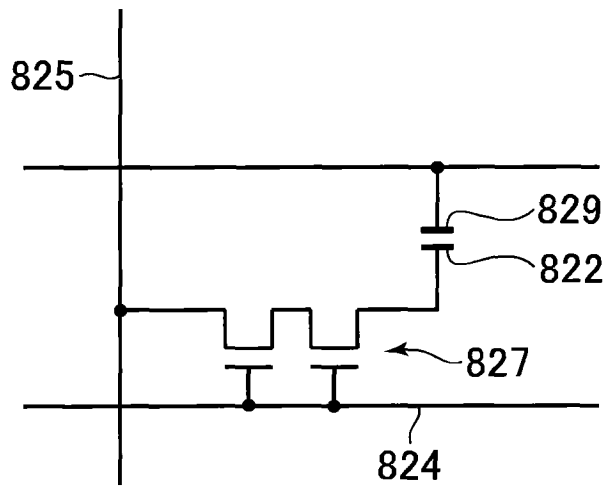
相关技术

图 13



相关技术

图 14



相关技术

图 15

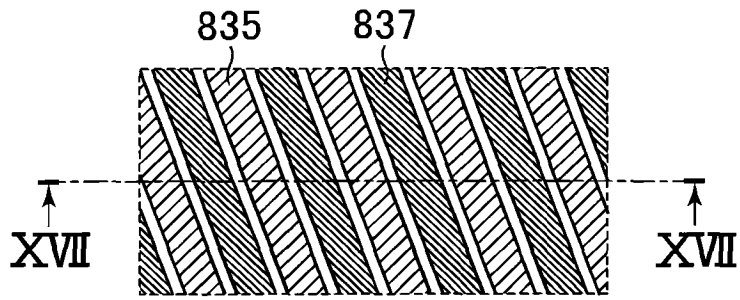


图 16

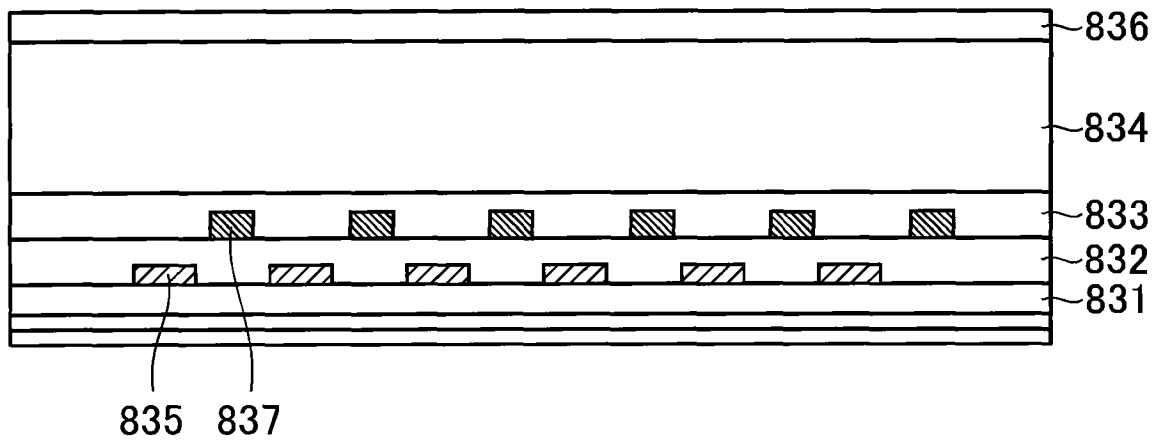


图 17

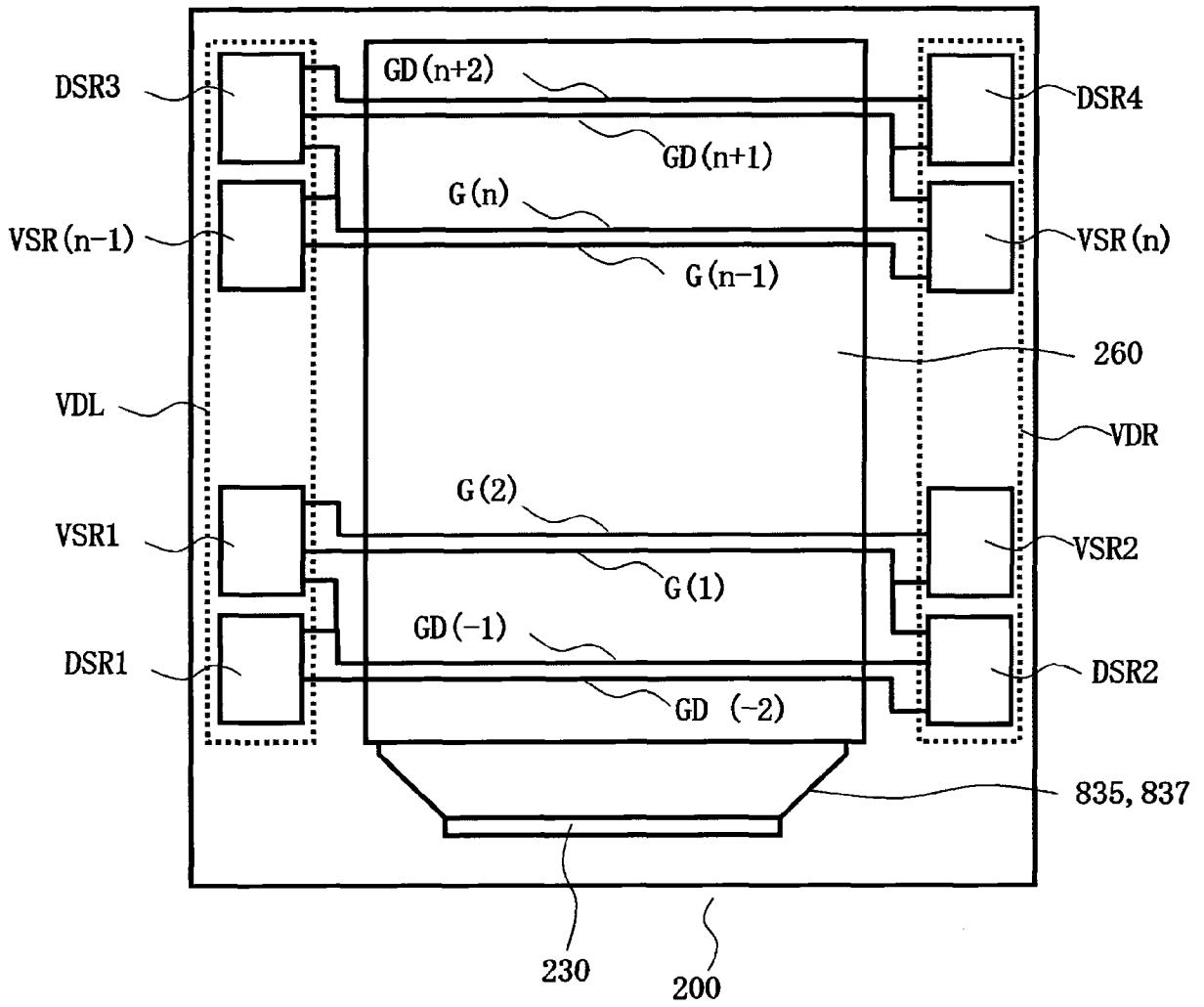


图 18