(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro

(43) Internationales Veröffentlichungsdatum
20. August 2009 (20.08.2009)

PCT

(10) Internationale Veröffentlichungsnummer
WO 2009/100472 A1

(51) Internationale Patentklassifikation:
*G06F 11/20* (2006.01) *G06F 11/16* (2006.01)

(21) Internationales Aktenzeichen: PCT/AT2009/000049

(22) Internationales Anmeldedatum:
11. Februar 2009 (11.02.2009)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
A 220/2008 11. Februar 2008 (11.02.2008) AT

(71) Anmelder *(für alle Bestimmungsstaaten mit Ausnahme von US)*: **TTTECH COMPUTERTECHNIK AKTIENGESELLSCHAFT** [AT/AT]; Schönbrunner Strasse 7, A-1040 Wien (AT). **IPGATE AG** [—/CH]; Toblerstrasse 76a, CH-8044 Zürich (CH).

(72) Erfinder; und

(75) Erfinder/Anmelder *(nur für US)*: **POLEDNA, Stefan** [AT/AT]; Dr. Teichmann-Gasse 29, A-3400 Klosterneuburg (AT).

(74) Anwalt: **MATSCHNIG & FORSTHUBER**; Siebensterngasse 54, A-1070 Wien (AT).

(81) Bestimmungsstaaten *(soweit nicht anders angegeben, für jede verfügbare nationale Schutzrechtsart)*: AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) Bestimmungsstaaten *(soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart)*: ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), europäisches (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

*[Fortsetzung auf der nächsten Seite]*

(54) **Title**: REDUNDANT BUS SYSTEM

(54) **Bezeichnung**: REDUNDANTES BUSSYSTEM

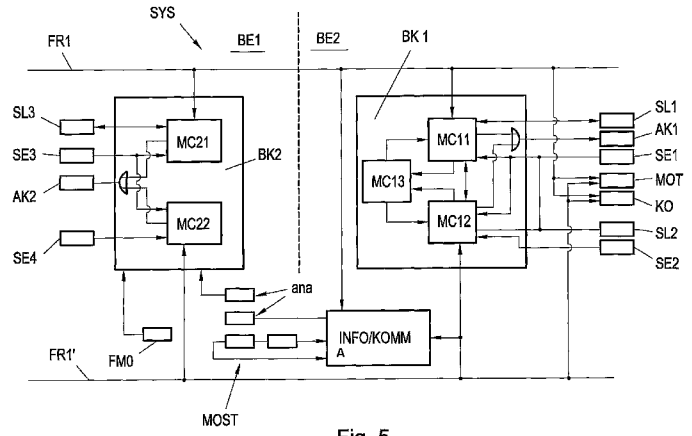



Fig. 5

(57) **Abstract**: The invention relates to a bus system (SYS) for motor vehicles, comprising at least two bus nodes (BK1, BK2) disposed in regions (BE1, BE2) of the motor vehicle that are arranged spatially at a distance from each other, wherein the bus nodes (BK1, BK2) are connected to each other for communication, each of the bus nodes (BK1, BK2) having two redundant microprocessors (MC11, MC12; MC21, MC22), wherein signals can be read in and/or emitted via said microprocessors (MC11, MC12; MC21, MC22). The mutually connected bus nodes (BK1, BK2) are connected to each other in each case via two redundant high-speed cables (FR1, FR1'), wherein each microprocessor (MC11, MC12) of one bus node (BK1) is connected via such a high-speed cable (FR1, FR1) to one microprocessor (MC21, MC22) of a bus node (BK2) connected thereto. According to the invention, at least one of the bus nodes (BK1) furthermore comprises at least one third microprocessor (MC13), wherein the third microprocessor (MC13) is connected to the two other microprocessors (MC11, MC12) of the bus node (BK1) thereof, and the third microprocessor (MC13) is equipped to monitor the other two microprocessors (MC11, MC12) with respect to the functionalities thereof.

(57) **Zusammenfassung**:

*[Fortsetzung auf der nächsten Seite]*

WO 2009/100472 A1

WO 2009/100472 A1

**Veröffentlicht**:

— *mit internationalem Recherchenbericht (Artikel 21 Absatz 3)*

— *vor Ablauf der für Änderungen der Ansprüche geltenden Frist; Veröffentlichung wird wiederholt, falls Änderungen eingehen (Regel 48 Absatz 2 Buchstabe h)*

Die Erfindung betrifft ein Bussystem (SYS) für Kraftfahrzeuge, umfassend zumindest zwei in räumlich voneinander distanzierten Bereichen (BE1, BE2) des Kraftfahrzeuges angeordnete Busknoten (BK1, BK2), wobei die Busknoten (BK1, BK2) zur Kommunikation miteinander verbunden sind, wobei jeder der Busknoten (BK1, BK2) zwei redundante Mikroprozessoren (MC11, MC12; MC21, MC22) aufweist, über welche Mikroprozessoren (MC11, MC12; MC21, MC22) Signale eingelesen und/ oder ausgegeben werden können. Die miteinander verbundene Busknoten (BK1, BK2) sind über jeweils zwei redundante Hochgeschwindigkeitsleitungen (FR1, FR1') miteinander verbunden, wobei je ein Mikroprozessor (MC11, MC12) eines Busknotens (BK1) mit einem Mikroprozessor (MC21, MC22) eines mit ihm verbundenen Busknotens (BK2) über eine solche Hochgeschwindigkeitsleitung (FR1, FR1') verbunden ist. Erfindungsgemäß umfasst zumindest einer der Busknoten (BK1) weiters zumindest einen dritten Mikroprozessor (MC13), wobei der dritte Mikroprozessor (MC13) mit den beiden anderen Mikroprozessoren (MC11, MC12) seines Busknotens (BK1) verbunden ist und der dritte Mikroprozessor (MC13) dazu eingerichtet ist, die beiden anderen Mikroprozessoren (MC11, MC12) hinsichtlich ihrer Funktionsfähigkeit zu überwachen.

# REDUNDANTES BUSSYSTEM

Die Erfindung betrifft ein Bussystem für Kraftfahrzeuge, umfassend zumindest zwei in räumlich voneinander distanzierten Bereichen des Kraftfahrzeuges angeordnete Busknoten, wobei die Busknoten zur Kommunikation miteinander verbunden sind, wobei jeder der Busknoten zwei redundante Mikroprozessoren aufweist, über welche Mikroprozessoren Signale eingelesen und ausgegeben werden können, miteinander verbundene Busknoten über jeweils zwei redundante Hochgeschwindigkeitsleitungen miteinander verbunden sind, und wobei je ein Mikroprozessor eines Busknotens mit einem Mikroprozessor eines mit ihm verbundenen Busknotens über eine solche Hochgeschwindigkeitsleitung verbunden ist.

Redundante Bussysteme zur Verwendung in Kraftfahrzeugen basierend auf CAN („Controller Area Network"), LIN („Local Interconnect Network"), MOST („Media Oriented Systems Transport", Lichtleiter) und neuerdings auch FlexRay und Ethernet sind bekannt. Allerdings werden auch hier nach wie vor für viele Informationsübertragungen, wie Signale von Sensoren oder Signale im Infotainment getrennte Leitungen verwendet, sodass trotz Bündelung von Informationen und Übertragungen der Umfang der Leitungen in einem Kraftfahrzeug im Innenraum auch bei solchen Systemen mit ca. 300 - 500 Leitungen noch beträchtlich ist.

Ein eingangs genanntes Bussystem, bei welchem Busknoten mehreren Mikroprozessoren aufweisen, welche mittels Hochgeschwindigkeitsleitungen verbunden sind, sind aus der EP 0 851 614 A1 und aus der JP 5-3483 bekannt. Mit solchen Systemen kann eine erhebliche Reduzierung der Anzahl der verwendeten Leitungen zur Signalübertragung in einem Kraftfahrzeug erreicht werden, da der Leitungssatz zwischen zwei Bereichen in einem Kraftfahrzeug, besonders von vorne nach hinten, deutlich vereinfacht und die Anzahl der Leitungen deutlich verringert werden, wodurch auch eine Gewichtseinsparung mit einher geht.

In diesem Dokument sind dabei unter dem Begriff „Kraftfahrzeuge" neben den Personenkraftwagen (PKW) auch PKWs mit Anhänger, aber auch Nutzkraftwagen (NKW) und NKWs bestehend aus Zugfahrzeug und Anhänger zu verstehen. Außerdem werden auch Flugzeuge unter dem Begriff Kraftfahrzeug subsumiert.

Durch das Einlesen von Signalen in einen Busknoten bzw. durch die Ausgabe der Signale über einen Busknoten und gegebenenfalls die Weiterleitung der Signale in einen anderen Busknoten können Leitungen kurz gehalten werden. Ein etwa in einem hinteren Bereich befindlicher Sensor leitet seine Signale über eine kurze Leitung an den hinteren Busknoten

weiter, von welchem dann das Signal über die Hochgeschwindigkeitsverbindung(en) in den vorderen Bereich geleitet werden kann. Bisher war es für jeden Sensor notwendig, eine eigene Leitung von vorne nach hinten zu legen.

Insbesondere bei Sensorverkabelung wird normalerweise nach der bekannten herkömmlichen Technik ein Sensor mit Kabelschwanz im hinteren Bereich des Fahrzeuges mit ein bis zwei Zwischensteckern mit einem Steuergerät (vorderer Busknoten) im vorderen Bereich des Fahrzeuges verbunden. Entsprechend dem eingangs genannten System dieser direkt an das hintere Modul (hinterer Busknoten) gesteckt werden.

Es ist eine Aufgabe der Erfindung, bei eingangs genannten Systemen die Sicherheit und Zuverlässigkeit der Signalübertragung nach wie vor zu gewährleisten bzw. gegenüber bestehenden Systemen noch zu erhöhen.

Diese Aufgabe wird mit einem eingangs erwähnten System dadurch gelöst, dass erfindungsgemäß zumindest einer der Busknoten weiters zumindest einen dritten Mikroprozessor umfasst, wobei der dritte Mikroprozessor mit den beiden anderen Mikroprozessoren seines Busknotens verbunden ist und der dritte Mikroprozessor dazu eingerichtet ist, die beiden anderen Mikroprozessoren hinsichtlich ihrer Funktionsfähigkeit zu überwachen.

Durch die Überwachung der Mikroprozessoren durch einen Überwacher, nämlich den dritten Mikrokontroller in dem zumindest einen ausgezeichneten Busknoten kann auch bei Ausfall eines Mikroprozessors die volle Funktionalität dieses Busknotens gewährleistet werden und ein Notbetrieb ist nach wie vor möglich. Dazu kann der dritte Mikroprozessor zumindest für die Notfunktion(en) die Rechenaufgaben von einem der beiden anderen Mikroprozessoren übernehmen.

Gleichzeitig kann der Beobachter selbst auf seine Funktionstüchtigkeit mittels der beiden anderen Mikrokontroller dieses Busknotens hin überwacht werden.

Die Funktionsfähigkeit des gesamten Systems kann im Falle eines Ausfalles eines Mikroprozessors in einem Busknoten weiterhin gewährleistet werden, wenn der dritte Mikroprozessor bzw. der drei Mikroprozessoren enthaltende Busknoten dazu eingerichtet ist, die Mikroprozessoren des einen oder der mehreren mit ihm verbundenen Busknoten hinsichtlich ihrer Funktionsfähigkeit zu überwachen.

Bei herkömmlichen Systemen wie ABS (Antiblockiersystem) oder bei der Airbagsteuerung wird bei Nichtidentität z.B. der Ausgangssignale hingegen das gesamte System abgeschaltet,

sodass ein Notbetrieb nicht möglich ist.

Von besonderem Vorteil ist es, wenn der dritte Mikroprozessor bzw. der drei Mikroprozessoren enthaltende Busknoten dazu eingerichtet ist, im Falle einer Fehlerfunktion einen überwachten Mikroprozessor abzuschalten. Dadurch kann eine Fehlfunktion des Busknotens verhindert werden, gleichzeitig ist durch die redundante Auslegung des Systems weiterhin zumindest ein Notfallbetrieb möglich, in dem die relevanten Funktionen des Busknotens nach wie vor verfügbar sind.

In diesem Zusammenhang ist es weiters zweckmäßig, wenn der dritte Mikroprozessor bzw. der drei Mikroprozessoren enthaltende Busknoten dazu eingerichtet ist, im Falle einer Fehlerfunktion eines überwachten Mikroprozessors ein Warnsignal abzusenden. Auf diese Weise kann der Betreiber des Kraftfahrzeuges gewarnt und dazu veranlasst werden, eine Reparatur an dem Fahrzeug vornehmen zu lassen.

Vorzugsweise wird das Warnsignal über zumindest eine, vorzugsweise über beide Hochgeschwindigkeitsleitungen an einen anderen Busknoten übermittelt, welcher dazu eingerichtet ist, eine Warnung, etwa in optischer oder akustischer Form abzugeben bzw. die Abgabe einer solchen zu veranlassen.

Bei einer bevorzugten Variante der Erfindung werden alle Signale, welche die Sicherheit und/oder den Betrieb des Fahrzeuges betreffen, redundant über jeweils beide Busknoten verbindende Hochgeschwindigkeitsleitungen übermittelt werden. Auf diese Weise kann eine besonders zuverlässige Übermittlung der relevanten Signale zwischen den Busknoten gewährleistet werden.

Um die Busbelastung, also die Belastung der Hochgeschwindigkeitsverbindungen reduzieren zu können, ist weiters vorgesehen, dass High-Speed Signale auf beide zwei Busknoten verbindende Hochgeschwindigkeitsleitungen aufgeteilt übertragen werden.

Bei Automobilen kann vorgesehen sein, dass die beiden Mikrokontroller eines Fahrdynamik-Steuergerätes in einem Kraftfahrzeug, welcher z.B. ABS und ESP (Elektronisches Stabilitätsprogramm) steuert, als Mikrokontroller für einen der Busknoten verwendet werden, wodurch die Erfindung sich günstiger und einfacher realisieren lässt, da bereits auf bestehende Einrichtungen in dem Fahrzeug zurückgegriffen werden kann.

Bei einer konkreten Variante der Erfindung ist vorgesehen, dass zwei oder mehrere Busknoten in Serie zueinander angeordnet sind.

Weiters kann es günstig sein, wenn ein oder mehrere Busknoten, welche jeweils zumindest einen Mikrokontroller umfassen, parallel zu einem Busknoten mit drei Mikrokontrollern geschaltet sind, wobei parallel geschaltete Busknoten mit dem dritten Mikrokontroller des mit drei Mikrokontrollern versehenen Busknotens verbunden sind.

Im Folgenden ist die Erfindung an Hand der Zeichnung näher erläutert

In dieser zeigt

Fig. 1 ein erfindungsgemäßes Bussystem in einer schematischen Blockbilddarstellung mit zwei Busknoten,

Fig. 2 in einer grob schematischen Darstellung ein Bussystem mit vier Busknoten in einer Reihenschaltung,

Fig. 3 in einer grob schematischen Darstellung ein Bussystem mit zusätzlich drei parallel zu dem ausgezeichneten Busknoten geschalteten weiteren Busknoten,

Fig. 4 im Detail das Zusammenwirken der drei Mikroprozessoren in dem ausgezeichneten Busknoten, und

Fig. 5 das Bussystem aus Figur 1 in einer detaillierteren Darstellung.

Figur 1 zeigt ein erfindungsgemäßes Bussystem SYS für ein Kraftfahrzeuge. Das Bussystem SYS umfasst zwei in räumlich voneinander distanzierten Bereichen BE1, BE2 des Kraftfahrzeuges angeordnete Busknoten BK1, BK2, wobei die Busknoten BK1, BK2 zur Kommunikation miteinander verbunden sind. Jeder der Busknoten BK1, BK2 weist zwei redundante Mikroprozessoren MC11, MC12; MC21, MC22 auf, über welche Mikroprozessoren MC11, MC12; MC21, MC22 Signale eingelesen und/oder ausgegeben werden können.

Sensoren, Aktuatoren, Steuergeräte, wie etwa Slaves, etc. sind über Einfachbussysteme, z.B. über je einen LIN-Bus mit einem Busknoten verbunden, wie dies in Figur 5 noch einmal im Detail gezeigt ist.

Die Busknoten BK1, BK2 sind über zwei redundante Hochgeschwindigkeitsleitungen FR1, FR1' miteinander verbunden, wobei je ein Mikroprozessor MC11, MC12 des ersten Busknotens BK1 mit einem Mikroprozessor MC21, MC22 des zweiten Busknotens BK2 über eine solche Hochgeschwindigkeitsleitung FR1, FR1' verbunden ist.

Mit einer solchen Anordnung kann der Leitungssatz zwischen zwei Bereichen BE1, BE2 in einem Kraftfahrzeug, besonders von vorne (Bereich BE1) nach hinten (Bereich BE2), deutlich vereinfacht und die Anzahl der Leitungen deutlich verringert werden, wodurch auch eine Gewichtseinsparung mit einher geht.

Durch das Einlesen von Signalen in einen Busknoten bzw. durch die Ausgabe der Signale über einen Busknoten und gegebenenfalls die Weiterleitung der Signale in einen anderen Busknoten und somit in einen anderen Bereich des Fahrzeuges können Leitungen kurz gehalten werden. Ein etwa in einem hinteren Bereich befindlicher Sensor leitet seine Signale über eine kurze Leitung an den hinteren Busknoten weiter, von welchem dann das Signal über die Hochgeschwindigkeitsverbindung(en) in den vorderen Bereich geleitet werden kann. Bisher war eine wie eingangs schon erwähnt aufwändigere Lösung, die zudem weniger sicher ist, notwendig.

Einer der beiden Busknoten BK1, im Folgenden auch als „ausgezeichneter" Busknoten bezeichnet, umfasst neben den beiden Mikroprozessoren MC11, MC12 einen dritten Mikroprozessor MC13, wobei dieser dritte Mikroprozessor MC13 mit den beiden anderen Mikroprozessoren MC11, MC12 seines Busknotens BK1 verbunden ist und der dritte Mikroprozessor MC13 dazu eingerichtet ist, die beiden anderen Mikroprozessoren MC11, MC12 hinsichtlich ihrer Funktionsfähigkeit zu überwachen.

Durch die Überwachung der Mikroprozessoren MC11, MC12 durch einen Überwacher, nämlich den dritten Mikrokontroller MC13 in dem ausgezeichneten Busknoten BK1 kann auch bei Ausfall eines Mikroprozessors MC11, MC12 die volle Funktionalität dieses Busknotens BK1 gewährleistet werden und ein Notbetrieb ist nach wie vor möglich.

Gleichzeitig kann der Beobachter MC13 selbst auf seine Funktionstüchtigkeit mittels der beiden anderen Mikrokontroller dieses Busknotens BK1 hin überwacht werden.

Außerdem ist vorgesehen, dass der dritte Mikroprozessor MC13 des ausgezeichneten Busknotens BK1 weiters dazu eingerichtet ist, die Mikroprozessoren MC21, MC22 des mit ihm verbundenen Busknotens BK2 hinsichtlich ihrer Funktionsfähigkeit zu überwachen. Damit kann die Funktionsfähigkeit des gesamten Systems im Falle eines Ausfalles eines Mikroprozessors in einem Busknoten BK1, BK2 weiterhin gewährleistet werden.

Außerdem kann der dritte Busknoten MC13 für Notfunktionen die Rechenaufgaben von einem ausgefallenen Mikroprozessor übernehmen.

Figur 2 zeigt ein erweitertes System SYS bestehend aus vier Busknoten BK1, BK2, BK3, BK4, welche in Serie zueinander angeordnet sind. Der ausgezeichnete Busknoten BK1 umfasst wiederum drei Mikroprozessoren MC11, MC12, MC13, während die anderen Busknoten BK2 - BK4 jeweils zwei Mikroprozessoren MC21, MC22; MC31, MC32; MC41, MC42 umfassen. Die Busknoten sind jeweils redundant mittels zweier Hochgeschwindigkeitsübertragungsleitungen FR1, FR1'; FR2, FR2'; FR3, FR3' miteinander verbunden.

Figur 3 zeigt eine weitere denkbare Anordnung eines erfindungsgemäßen Bussystems. Bei dieser prinzipiell ähnlichen Anordnung wie in Figur 1 ist ein ausgezeichneter Busknoten BK1 mit drei Mikroprozessoren MC11, MC12, MC13 mit einem dazu in Serie angeordneten Busknoten BK2 mit zwei Mikroprozessoren MC21, MC22 verbunden. Parallel zu dieser Anordnung sind noch drei weitere Busknoten BK5, BK6, BK7 mit dem ausgezeichneten Busknoten BK1 verbunden. Einer der drei parallelen Busknoten, Busknoten BK5, umfasst zwei Mikroprozessoren MC51, M52, wobei jeder der beiden Mikroprozessoren MC51, MC52 über je eine Hochgeschwindigkeitsleitung FR4, FR4' mit dem dritten Mikroprozessore MC13 des ausgezeichneten Busknoten BK1 verbunden ist.

Die beiden anderen Busknoten BK6, BK7 weisen je einen Mikroprozessor MC6, MC7 auf, wobei der eine Mikroprozessor MC6 redundant über die beiden Busleitungen FR5, FR5' mit dem Busknoten BK1 verbunden ist, während der Mikroprozessor MC7 des weiteren Busknotens BK7 lediglich über eine Leitung FR6 mit dem Busknoten BK1 verbunden ist.

Der Busknoten BK5 ist typisch für ein sicherheitsrelevantes System, bei welchem 2 Prozessoren verwendet werden, die bei Nichtidentität der Ausgangssignale X oder durch Parallelvergleich X' abschalten.

Der Busknoten BK6 kann z.B. zur Entlastung der Bussysteme FR1, FR1' dienen, wenn Signale (etwa Antennensignale oder von einer Kamera stammende Signale bzw. entsprechende Funktionen) aus dem hinteren Fahrzeugbereich auf die Bussysteme FR1, FR1' aufgeteilt werden und dann in dem Busknoten BK6 verarbeitet werden. Ein solcher Busknoten bietet sich insbesondere für Infotainment an.

Bei dem Busknoten BK7 handelt es sich um einen Busknoten, welcher keine sicherheitsrelevanten Funktionen beinhaltet.

Figur 4 zeigt den Aufbau eines ausgezeichneten Busknotens BK1 mit den 3 Mikroprozessoren MC11, MC12, MC13 und deren Funktionsweise im Detail.

Vorausgeschickt sei noch, dass es von besonderem Vorteil ist, wenn der dritte Mikroprozessor MC13 bzw. der drei Mikroprozessoren enthaltende Busknoten BK1 dazu eingerichtet ist, im Falle einer Fehlerfunktion einen überwachten Mikroprozessor MC11, MC12 in seinem Busknoten BK1 abzuschalten. Dadurch kann eine Fehlfunktion des Busknotens BK1 verhindert werden, gleichzeitig ist durch die redundante Auslegung des Systems weiterhin zumindest ein Notfallbetrieb möglich, in dem die relevanten Funktionen des Busknotens BK1 nach wie vor verfügbar sind.

Von besonderem Vorteil ist es, wenn der Mikroprozessor MC13 weiters auch noch dazu eingerichtet ist, die Mikroprozessoren der anderen Busknoten BK2; BK1 – BK4; BK1, BK2, BK5 – BK7 zu überwachen und gegebenenfalls abzuschalten.

In diesem Zusammenhang ist es weiters zweckmäßig, wenn der dritte Mikroprozessor MC13 bzw. der drei Mikroprozessoren enthaltende Busknoten BK1 dazu eingerichtet ist, im Falle einer Fehlerfunktion eines überwachten Mikroprozessors ein Warnsignal abzusenden. Auf diese Weise kann der Betreiber des Kraftfahrzeuges gewarnt und dazu veranlasst werden, eine Reparatur an dem Fahrzeug vornehmen zu lassen. Dieses Signal wird an beide Bussysteme FR1, FR1' eingespeist und z.B. von einem Kombiinstrument, welches später noch angesprochen wird, ausgewertet und angezeigt.

Wie nun Figur 4 zu entnehmen ist, werden die wichtigsten Ausgangssignale während des Betriebes auf Parität P überwacht, indem z.B. verschiedene Rechenoperationen, Interrupts usw. verglichen werden.

Bei einem Reset wird ein umfassender Prüfzyklus bei jedem Mikroprozessor gestartet und ebenfalls verglichen.

Im Rahmen der Überprüfung empfängt der dritte Mikroprozessor MC13 die (über die Busse FR1, FR1' eingehenden) Eingangssignale E1, E2 der beiden anderen Mikroprozessoren MC11, MC12 und deren Ausgangssignale A1, A2. Stimmen diese im direkten Vergleich nicht überein, so wird in dem Mikrokontroller MC13 verglichen, welches der Ausgangssignale A1, A2 mit dem eigenen Ausgangssignalen A1', A2' – welche der Mikrokontroller MC13 zur Entscheidung, welcher der beiden anderen Mikrokontroller MC11, MC12 falsch arbeitet, generiert – nicht übereinstimmt. Jener Mikrokontroller, bei welchem eine Nichtübereinstimmung auftritt, wird dann abgeschaltet.

Die obige Darstellung ist natürlich insofern vereinfacht, da sich diese lediglich auf ein Signal bezieht. In der Realität werden alle sicherheitsrelevanten Signale verglichen.

Gleiches gilt, wenn zusätzliche, nicht in Bussystemen implementierte, z.B. von Sensoren stammende Eingangssignale S1, S2 von den Mikroprozessoren MC11, MC12 und MC13 verarbeitet werden. Das weiterverarbeitete Signal wird ebenfalls in einem Vergleichstest der Ausgangssignale B1, B2 oder der entsprechenden Nachricht im Bus FR1, FR1' durchgeführt.

Weiterhin sind Ausgangssignale B1, B2 wie in der Figur dargestellt denkbar, die zwar vom dritten Mikroprozessor MC13 überwacht werden, jedoch nicht über einen Oderschalter wie die Signale A1, A2 ausgegeben werden.

Figur 5 zeigt schließlich noch als Beispiel ein Bussystem mit vorzugsweise einer FlexRay-Architektur für ein gesamtes Kraftfahrzeug mit einem erfindungsgemäßen Bussystem SYS. Das System besteht wie oben bereits beschrieben aus 2 Busknoten BK1, BK2. Die Busknoten werden auch als Domänenrechner oder Master-Grundmodule bezeichnet. Der erste Busknoten BK1, der über die drei Mikroprozessoren MC11 - MC13 verfügt, befindet sich in einem vorderen Bereich BE1 des Fahrzeuges. Beispielsweise lässt sich ein entsprechend adaptiertes zentrales Fahrdynamik-Steuergerät eines Personenkraftwagens als Ausgangsbasis für den vorderen Busknoten BK1 verwenden.

Im hinteren Teil des Fahrzeuges befindet sich ein zweiter Busknoten BK2 mit zwei Mikroprozessoren MC21, MC22, welcher in oben schon beschriebener Art und Weise mit dem vorderen Busknoten BK1 über die redundanten Busleitungen FR1, FR1' verbunden ist.

Der Busknoten BK1 gemäß Figur 5 ist wiederum vereinfacht dargestellt, kann aber die Überwachungsstruktur entsprechend Figur 4 aufweisen.

Der Busknoten BK1 kommuniziert nach Außen mit einem Slave-Steuergerät SL1, beispielsweise über einen LIN-Bus. Ein Aktuator AK1 wird über eine Oder-Schaltung redundant von den Mikrokontrollern MC11 und MC12 angesteuert. Sensorsignale von einem Sensor SE1 werden redundant in den Mikrokontroller MC11, MC12 und entsprechend Figur 4 auch in den Mikrokontroller MC13 eingelesen. Ähnliches gilt für das Slave-Steuergeräte SL2 bzw. den Sensor SE2, wobei das Sensorsignal dieses Sensors SE2 gemäß der Darstellung in Figur 5 nicht redundant verarbeitet wird.

Die Busse FR1, FR1' kommunizieren mit weiteren Steuergeräten, etwa der Domäne MOT (z.B. Motor) und mit einem Kombinationsanzeigeinstrument KO. Gleiches gilt für die Außenverbindungen von BK2 (Slave SL3, Sensoren SE3, SE4, Aktuator AK2). Weiterhin ist ein Domänenrechner für Information/Kommunikation INFO/KOMM an den Busknoten an den Bus FR1' angeschlossen. Dieser Domänenrechner INFO/KOMM ist zusätzlich mit einem

bekannten digitalen MOST-Ringbus MOST, welcher zumeist in Form von Lichtleitern ausgebildet ist, verbunden.

Zur Kosteneinsparung können z.B. ein oder mehrere Busknoten mit diesen teuren MOST-Ringes über eine entsprechende IIO mit dem Busknoten BK2 verbunden sein, die weitere Signalüberragung erfolgt dann über den Bus FR1' oder auch FR1.

Ähnliches gilt für Steuergeräte/Sensoren ana, welche analoge Signale habe. Auch hier können diese teilweise an die Info/Kommunikations-Domäne INFO/KOMM direkt angeschlossen werden oder mit kürzeren Leitungslänge an den Busknoten BK2.

Weiters ist ein Steuergerät FMO des MOST-Ringes, z.B. ein CD-Player dargestellt.

Abschließend ist sind noch kurz beispielhaft die Zuständigkeiten des vorderen Busknotens (Domänenrechners) BK1 und des hinteren Busknotens BK2 erwähnt. Der vordere Domänenrechner BK1 ist bspw. Zuständig für EPS, Licht, Scheibenwischer, Scheibenheizung Dämpfung, Sensoren für ABS und Niveauregelung, Türfunktionen, Schließsysteme, Fahrberechtigungen, Reifendruckkontrolle und bildet ein zentrales Gateway. Der hintere Domänenrechner BK2 ist ebenfalls für Licht, Schließsysteme, Sensoren für ABS, Niveauregelung und Tank, Kamera (Rückfahr-), Scheibenwischer, Sitzheizung, Dämpfung, Motoren für Tank, Luftpumpe, Heckrollo, für Magnetventile für eine Luftfederung und für eine Parkbremse des Kraftfahrzeuges zuständig. Diese Aufzählung ist in keiner Weise vollständig und dient lediglich als Beispiel für ein besseres Verständnis.

Neben bzw. an Stelle von FlexRay können auch noch andere Hochgeschwindigkeitsbussysteme zum Einsatz kommen, etwas TTP- oder Ethernet-Bussysteme.

## ANSPRÜCHE

1. Bussystem (SYS) für Kraftfahrzeuge, umfassend zumindest zwei in räumlich voneinander distanzierten Bereichen (BE1, BE2) des Kraftfahrzeuges angeordnete Busknoten (BK1, BK2), wobei die Busknoten (BK1, BK2) zur Kommunikation miteinander verbunden sind, wobei jeder der Busknoten (BK1, BK2) zwei redundante Mikroprozessoren (MC11, MC12; MC21, MC22) aufweist, über welche Mikroprozessoren (MC11, MC12; MC21, MC22) Signale eingelesen und/oder ausgegeben werden können, wobei miteinander verbundene Busknoten (BK1, BK2) über jeweils zwei redundante Hochgeschwindigkeitsleitungen (FR1, FR1') miteinander verbunden sind, und wobei je ein Mikroprozessor (MC11, MC12) eines Busknotens (BK1) mit einem Mikroprozessor (MC21, MC22) eines mit ihm verbundenen Busknotens (BK2) über eine solche Hochgeschwindigkeitsleitung (FR1, FR1') verbunden ist,

dadurch gekennzeichnet, dass

zumindest einer der Busknoten (BK1) weiters zumindest einen dritten Mikroprozessor (MC13) umfasst, wobei der dritte Mikroprozessor (MC13) mit den beiden anderen Mikroprozessoren (MC11, MC12) seines Busknotens (BK1) verbunden ist und der dritte Mikroprozessor (MC13) dazu eingerichtet ist, die beiden anderen Mikroprozessoren (MC11, MC12) hinsichtlich ihrer Funktionsfähigkeit zu überwachen.

2. System nach Anspruch 1, dadurch gekennzeichnet, dass der dritte Mikroprozessor (MC13) bzw. der drei Mikroprozessoren enthaltende Busknoten (BK1) dazu eingerichtet ist, die Mikroprozessoren (MC21, MC22) des einen oder der mehreren mit ihm verbundenen Busknoten (BK2) hinsichtlich ihrer Funktionsfähigkeit zu überwachen.

3. System nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass der dritte Mikroprozessor (MC13) bzw. der drei Mikroprozessoren enthaltende Busknoten (BK1) dazu eingerichtet ist, im Falle einer Fehlerfunktion einen überwachten Mikroprozessor (MC11, MC12, MC21, MC22) abzuschalten.

4. System nach einem der Ansprüche 1 bis 3, dadurch gekennzeichnet, dass der dritte Mikroprozessor (MC13) bzw. der drei Mikroprozessoren enthaltende Busknoten (BK1) dazu eingerichtet ist, im Falle einer Fehlerfunktion eines überwachten Mikroprozessors (MC11, MC12, MC21, MC22) ein Warnsignal abzusenden.

5. System nach Anspruch 4, dadurch gekennzeichnet, dass das Warnsignal über zumindest

eine, vorzugsweise über beide Hochgeschwindigkeitsleitungen (FR1, FR1') an einen anderen Busknoten (BK2) übermittelt wird, welcher dazu eingerichtet ist, eine Warnung, etwa in optischer oder akustischer Form abzugeben bzw. die Abgabe einer solchen zu veranlassen.

6. System nach einem der Ansprüche 1 bis 5, dadurch gekennzeichnet, dass alle Signale, welche die Sicherheit und/oder den Betrieb des Fahrzeuges betreffen, redundant über jeweils beide zwei Busknoten (BK1, BK2) verbindende Hochgeschwindigkeitsleitungen (FR1, FR1') übermittelt werden.

7. System nach einem der Ansprüche 1 bis 6, dadurch gekennzeichnet, dass High-Speed Signale auf beide zwei Busknoten (BK1, BK2) verbindende Hochgeschwindigkeitsleitungen (FR1, FR1') aufgeteilt übertragen werden.

8. System nach einem der Ansprüche 1 bis 7, dadurch gekennzeichnet, dass die beiden Mikrokontroller eines Fahrdynamik-Steuergerätes in einem Kraftfahrzeug, welcher z.B. ABS und ESP steuert, als Mikrokontroller für einen der Busknoten verwendet werden.

9. System nach einem der Ansprüche 1 bis 8, dadurch gekennzeichnet, dass zwei oder mehrere Busknoten (BK1, BK2) in Serie zueinander angeordnet sind.

10. System nach einem der Ansprüche 1 bis 9, dadurch gekennzeichnet, dass ein oder mehrere Busknoten (BK5, BK6, BK7), welche jeweils zumindest einen Mikrokontroller (MC51, MC52, MC6, MC7) umfassen, parallel zu einem Busknoten (BK1) mit drei Mikrokontrollern (MC11, MC12, MC13) geschaltet sind.

11. System nach Anspruch 10, dadurch gekennzeichnet, dass parallel geschaltete Busknoten (MC51, MC52, MC6, MC7) mit dem dritten Mikrokontroller (MC13) des mit drei Mikrokontrollern (MC11, MC12, MC13) versehenen Busknotens (BK1) verbunden sind.

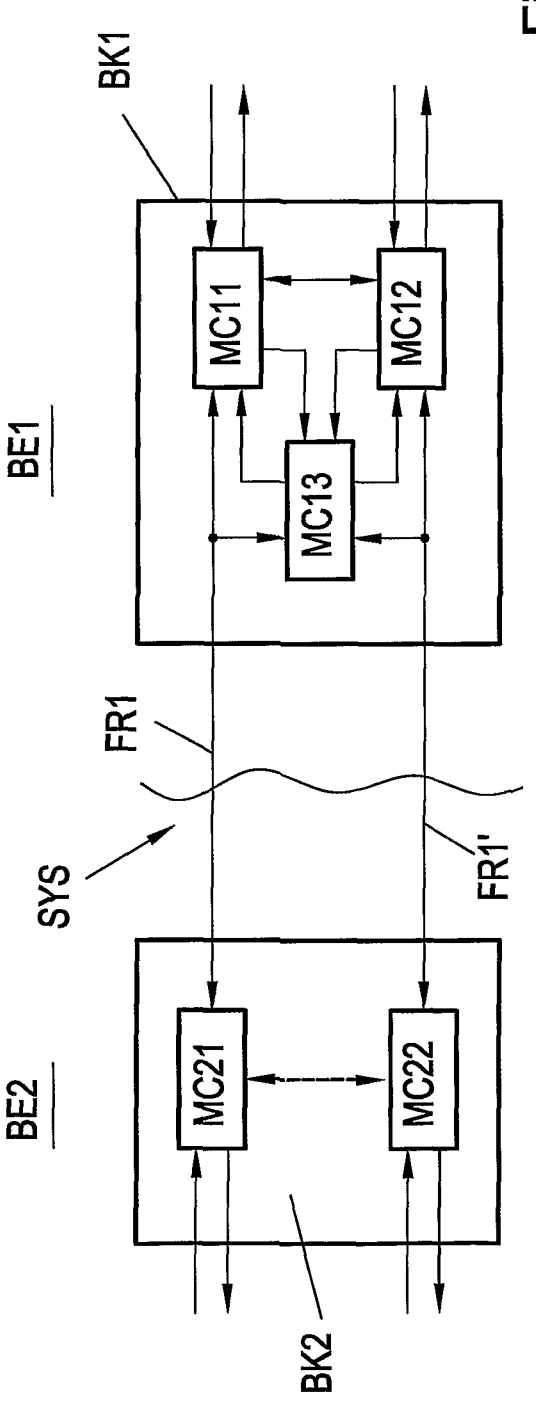

BK1
MC11
MC12
MC13
BE1
FR1
SYS
FR1'
BE2
MC21
MC22
BK2

Fig. 1

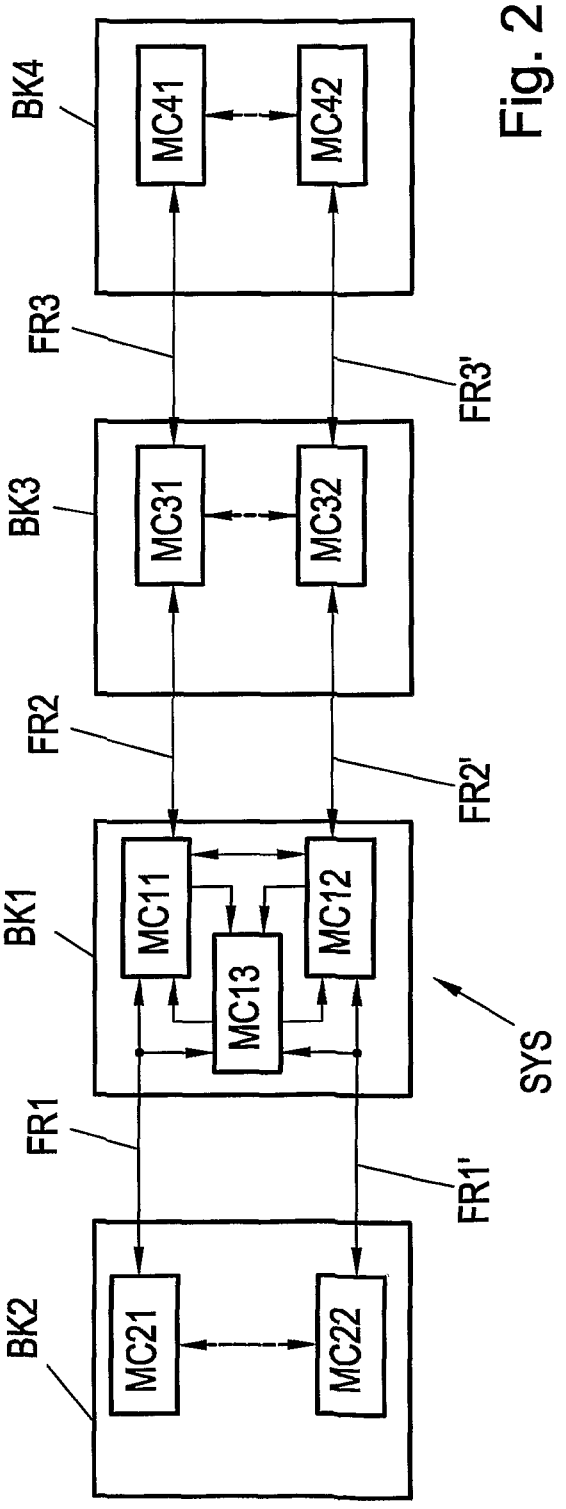

BK4
MC41
MC42
FR3
FR3'
BK3
MC31
MC32
FR2
FR2'
BK1
MC11
MC12
MC13
SYS
FR1
FR1'
BK2
MC21
MC22

Fig. 2

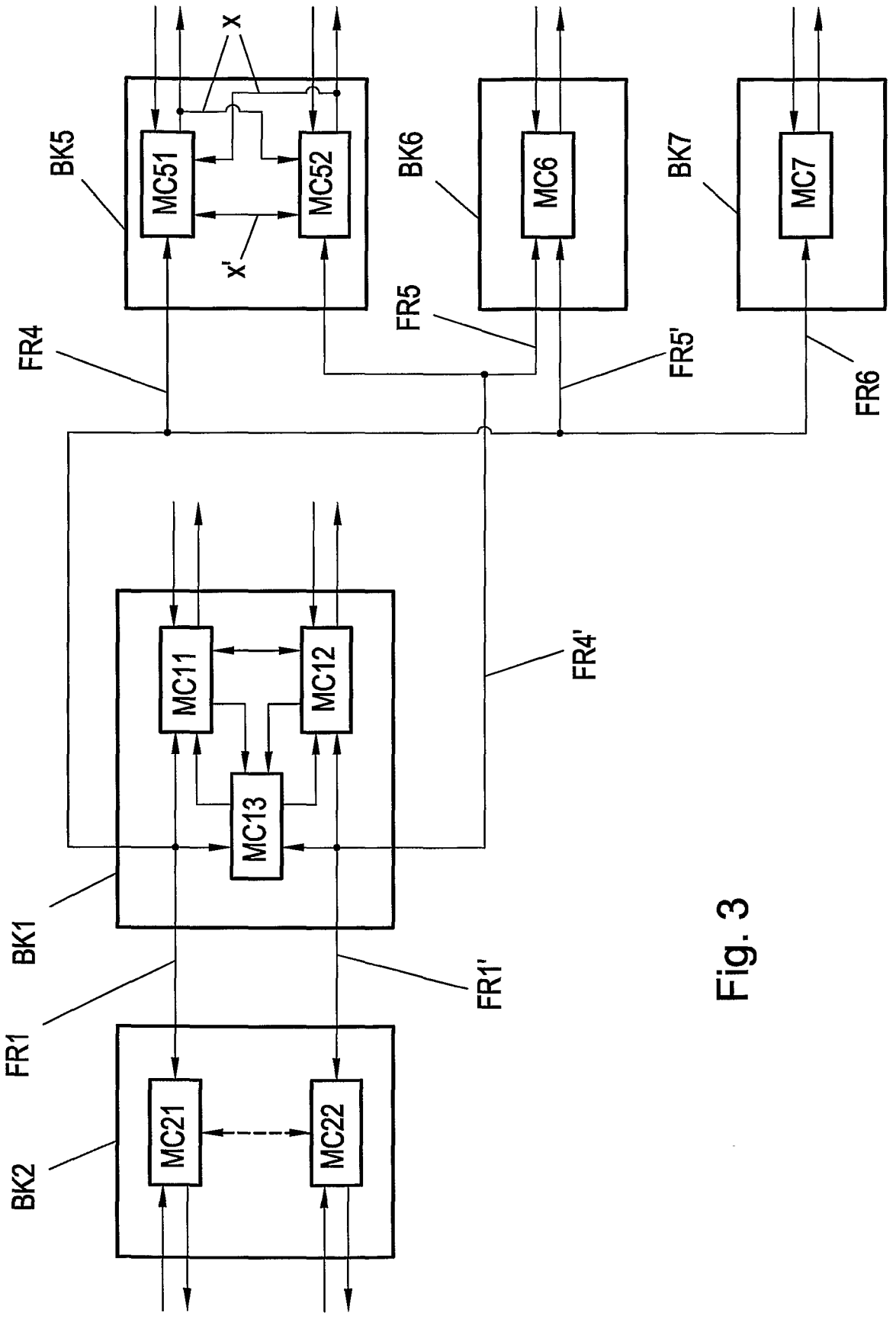

BK5
MC51
MC52
x
x'
BK6
MC6
BK7
MC7
FR4
FR5
FR5'
FR6
MC11
MC12
MC13
FR4'
BK1
FR1'
FR1
BK2
MC21
MC22

Fig. 3

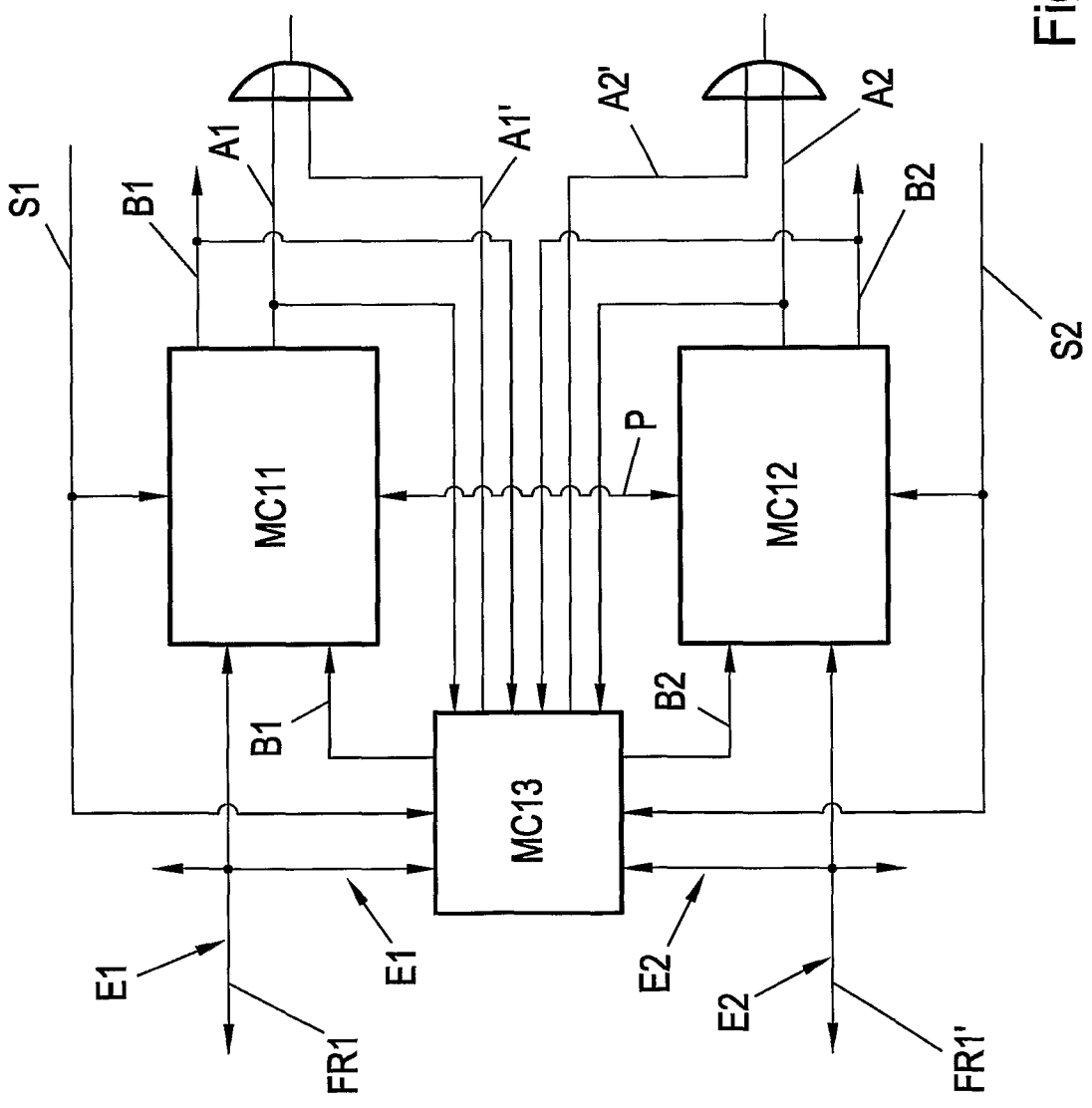



Fig. 4

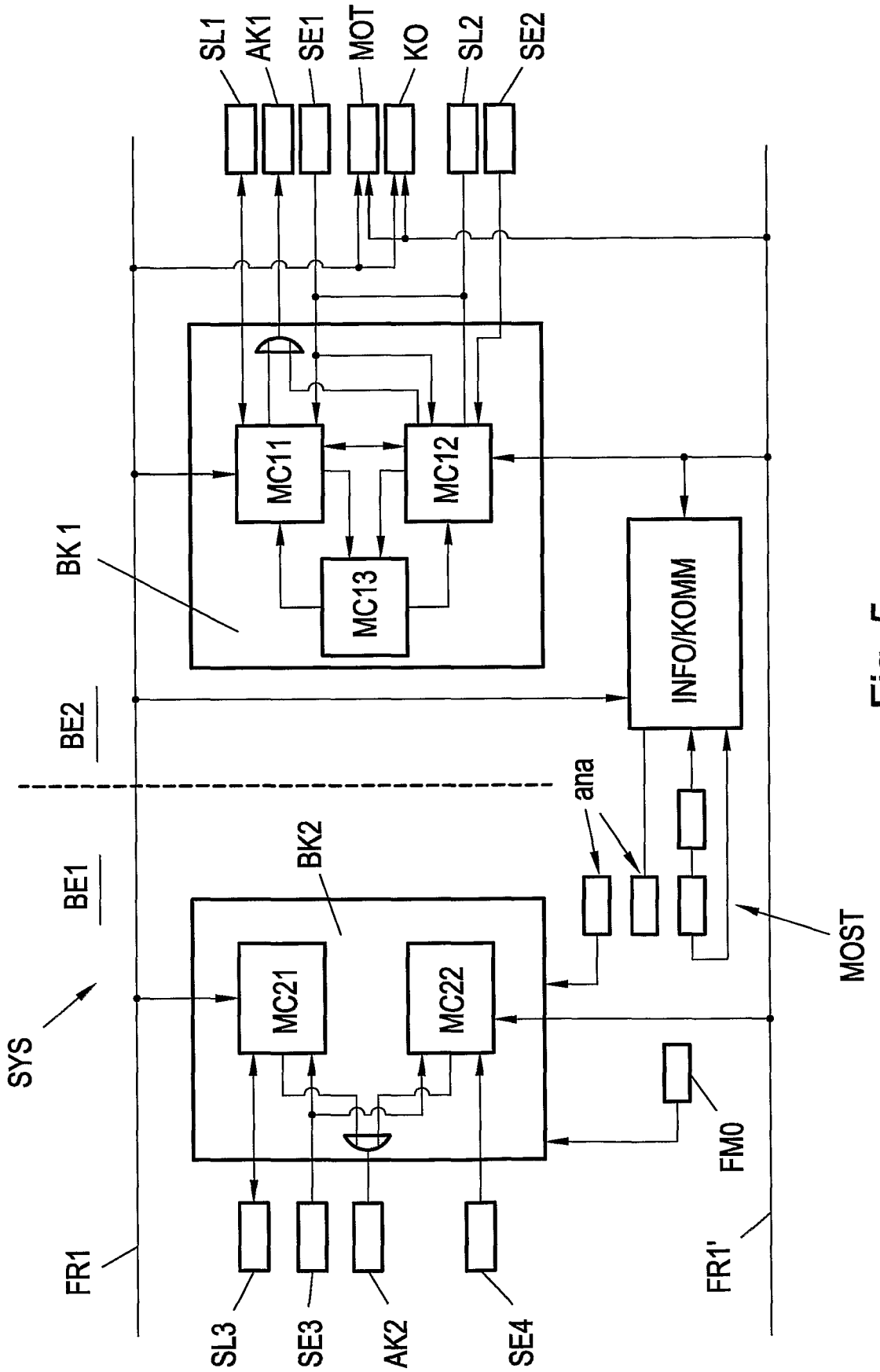

SL1
AK1
SE1
MOT
KO
SL2
SE2
MC11
MC12
MC13
BK 1
BE2
INFO/KOMM
ana
BE1
BK2
MC21
MC22
SYS
MOST
FM0
FR1
FR1'
SL3
SE3
AK2
SE4

Fig. 5

# INTERNATIONAL SEARCH REPORT

International application No
PCT/AT2009/000049

A. CLASSIFICATION OF SUBJECT MATTER
INV. G06F11/20 G06F11/16

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
G06F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)
EPO-Internal, WPI Data

C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
|---|---|---|
| Y | US 2006/253726 A1 (KUKSHYA VIKAS [US] ET AL) 9 November 2006 (2006-11-09) paragraphs [0005], [0006], [0029], [0037] figure 4 | 1-11 |
| Y | US 5 901 281 A (MIYAO TAKESHI [JP] ET AL) 4 May 1999 (1999-05-04) column 9, line 39 - column 16, line 22 | 1-11 |
| Y | JP 05 003483 A (MAZDA MOTOR) 8 January 1993 (1993-01-08) cited in the application paragraphs [0011] - [0019] figure 1 | 4,5 |

-/--

[X] Further documents are listed in the continuation of Box C.

[X] See patent family annex.

* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.

"&" document member of the same patent family

| Date of the actual completion of the international search | Date of mailing of the international search report |
|---|---|
| 12 Juni 2009 | 24/06/2009 |

| Name and mailing address of the ISA/ | Authorized officer |
|---|---|
| European Patent Office, P.B. 5818 Patentlaan 2<br>NL – 2280 HV Rijswijk<br>Tel. (+31–70) 340–2040,<br>Fax: (+31–70) 340–3016 | Lanchès, Philippe |

# INTERNATIONAL SEARCH REPORT

International application No
PCT/AT2009/000049

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
|---|---|---|
| Y | SHRIVASTAVA S K ET AL: "PRINCIPAL FEATURES OF THE VOLTAN FAMILY OF RELIABLE NODE ARCHITECTURES FOR DISTRIBUTED SYSTEMS" IEEE TRANSACTIONS ON COMPUTERS, IEEE SERVICE CENTER, LOS ALAMITOS, CA, US, vol. 41, no. 5, 1 May 1992 (1992-05-01), pages 542-549, XP000278184 ISSN: 0018-9340 page 542, right-hand column, line 5 - page 544, left-hand column, line 22 page 546, right-hand column, line 36 - page 547, right-hand column, line 20 figures 3,4 | 9 |
| A | FR 2 591 777 A (CIMSA SINTRA [FR]) 19 June 1987 (1987-06-19) page 1, line 18 - page 2, line 34 page 3, line 20 - page 6, line 8 page 7, line 16 - page 10, line 8 figure 1 | 1,4,5 |
| A | RITER R ED - INSTITUTE OF ELECTRICAL AND ELECTRONICS ENGINEERS: "MODELING AND TESTING A CRITICAL FAULT-TOLERANT MULTI-PROCESS SYSTEM" 25TH. INTERNATIONAL SYMPOSIUM ON FAULT TOLERANT COMPUTING. DIGEST OF PAPERS. PASADENA, JUNE 27 - 30, 1995; [INTERNATIONAL SYMPOSIUM ON FAULT TOLERANT COMPUTING], LOS ALAMITOS, IEEE COMP. SOC. PRESS, US, vol. SYMP. 25, 27 June 1995 (1995-06-27), pages 516-521, XP000597823 ISBN: 978-0-7803-2965-2 page 516, left-hand column, line 1 - page 518, left-hand column, line 18 | 1 |

# INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No
PCT/AT2009/000049

| Patent document cited in search report | Publication date | Patent family member(s) | Publication date |
|---|---|---|---|
| US 2006253726 A1 | 09-11-2006 | NONE | |
| US 5901281 A | 04-05-1999 | US 6216236 B1 | 10-04-2001 |
| JP 5003483 A | 08-01-1993 | JP 2922004 B2 | 19-07-1999 |
| FR 2591777 A | 19-06-1987 | EP 0229559 A1 | 22-07-1987 |

# INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen
PCT/AT2009/000049

**A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES**
INV. G06F11/20 G06F11/16

Nach der Internationalen Patentklassifikation (IPC) oder nach der nationalen Klassifikation und der IPC

**B. RECHERCHIERTE GEBIETE**

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole )
G06F

Recherchierte, aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)
EPO-Internal, WPI Data

**C. ALS WESENTLICH ANGESEHENE UNTERLAGEN**

| Kategorie* | Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile | Betr. Anspruch Nr. |
|---|---|---|
| Y | US 2006/253726 A1 (KUKSHYA VIKAS [US] ET AL) 9. November 2006 (2006-11-09)<br>Absätze [0005], [0006], [0029], [0037]<br>Abbildung 4 | 1-11 |
| Y | US 5 901 281 A (MIYAO TAKESHI [JP] ET AL)<br>4. Mai 1999 (1999-05-04)<br>Spalte 9, Zeile 39 - Spalte 16, Zeile 22 | 1-11 |
| Y | JP 05 003483 A (MAZDA MOTOR)<br>8. Januar 1993 (1993-01-08)<br>in der Anmeldung erwähnt<br>Absätze [0011] - [0019]<br>Abbildung 1 | 4,5 |

-/--

[X] Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen [X] Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :
"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist
"E" älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist
"L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)
"O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht
"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist
"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist
"X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden
"Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist
"&" Veröffentlichung, die Mitglied derselben Patentfamilie ist

| Datum des Abschlusses der internationalen Recherche | Absendedatum des internationalen Recherchenberichts |
|---|---|
| 12. Juni 2009 | 24/06/2009 |

| Name und Postanschrift der Internationalen Recherchenbehörde | Bevollmächtigter Bediensteter |
|---|---|
| Europäisches Patentamt, P.B. 5818 Patentlaan 2<br>NL – 2280 HV Rijswijk<br>Tel. (+31–70) 340–2040,<br>Fax: (+31–70) 340–3016 | Lanchès, Philippe |

# INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen
PCT/AT2009/000049

C. (Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN

| Kategorie* | Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile | Betr. Anspruch Nr. |
|---|---|---|
| Y | SHRIVASTAVA S K ET AL: "PRINCIPAL FEATURES OF THE VOLTAN FAMILY OF RELIABLE NODE ARCHITECTURES FOR DISTRIBUTED SYSTEMS" IEEE TRANSACTIONS ON COMPUTERS, IEEE SERVICE CENTER, LOS ALAMITOS, CA, US, Bd. 41, Nr. 5, 1. Mai 1992 (1992-05-01), Seiten 542-549, XP000278184 ISSN: 0018-9340 Seite 542, rechte Spalte, Zeile 5 - Seite 544, linke Spalte, Zeile 22 Seite 546, rechte Spalte, Zeile 36 - Seite 547, rechte Spalte, Zeile 20 Abbildungen 3,4 | 9 |
| A | FR 2 591 777 A (CIMSA SINTRA [FR]) 19. Juni 1987 (1987-06-19) Seite 1, Zeile 18 - Seite 2, Zeile 34 Seite 3, Zeile 20 - Seite 6, Zeile 8 Seite 7, Zeile 16 - Seite 10, Zeile 8 Abbildung 1 | 1,4,5 |
| A | RITER R ED - INSTITUTE OF ELECTRICAL AND ELECTRONICS ENGINEERS: "MODELING AND TESTING A CRITICAL FAULT-TOLERANT MULTI-PROCESS SYSTEM" 25TH. INTERNATIONAL SYMPOSIUM ON FAULT TOLERANT COMPUTING. DIGEST OF PAPERS. PASADENA, JUNE 27 - 30, 1995; [INTERNATIONAL SYMPOSIUM ON FAULT TOLERANT COMPUTING], LOS ALAMITOS, IEEE COMP. SOC. PRESS, US, Bd. SYMP. 25, 27. Juni 1995 (1995-06-27), Seiten 516-521, XP000597823 ISBN: 978-0-7803-2965-2 Seite 516, linke Spalte, Zeile 1 - Seite 518, linke Spalte, Zeile 18 | 1 |

## INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen
PCT/AT2009/000049

| Im Recherchenbericht angeführtes Patentdokument | Datum der Veröffentlichung | Mitglied(er) der Patentfamilie | Datum der Veröffentlichung |
|---|---|---|---|
| US 2006253726 A1 | 09-11-2006 | KEINE | |
| US 5901281 A | 04-05-1999 | US 6216236 B1 | 10-04-2001 |
| JP 5003483 A | 08-01-1993 | JP 2922004 B2 | 19-07-1999 |
| FR 2591777 A | 19-06-1987 | EP 0229559 A1 | 22-07-1987 |