

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3565732号

(P3565732)

(45) 発行日 平成16年9月15日(2004.9.15)

(24) 登録日 平成16年6月18日(2004.6.18)

(51) Int.Cl.⁷

H04L 12/02

H04M 11/00

F I

H04L 12/02

B

H04M 11/00

303

請求項の数 3 (全 15 頁)

(21) 出願番号	特願平11-10343	(73) 特許権者	000000295
(22) 出願日	平成11年1月19日(1999.1.19)		沖電気工業株式会社
(65) 公開番号	特開2000-209199(P2000-209199A)		東京都港区虎ノ門1丁目7番12号
(43) 公開日	平成12年7月28日(2000.7.28)	(74) 代理人	100089093
審査請求日	平成13年2月16日(2001.2.16)		弁理士 大西 健治
		(72) 発明者	神山 隆則
			東京都港区虎ノ門1丁目7番12号 沖電
			気工業株式会社内
		(72) 発明者	▲高▼橋 明宏
			東京都港区虎ノ門1丁目7番12号 沖電
			気工業株式会社内
		審査官	田中 庸介
		(56) 参考文献	特開平10-065828(JP, A)
			最終頁に続く

(54) 【発明の名称】 網終端装置

(57) 【特許請求の範囲】

【請求項1】

デジタル通信網を終端する網終端装置において、
 信号処理手段を有する第1の送受信手段と、
 入力信号に対して前記信号処理手段を信号が通過する通過時間と等しい時間だけ遅延させる固定遅延手段を有する第2の送受信手段と、
 前記第1の送受信手段または前記第2の送受信手段への入力信号あるいは前記第1の送受信手段または前記第2の送受信手段からの出力信号に対して遅延設定手段により遅延時間が65ns刻みで設定された遅延を与える遅延手段と、
 前記遅延手段が前記信号に対して与える遅延時間を設定する前記遅延設定手段とを備えたことを特徴とする網終端装置。

10

【請求項2】

前記請求項1記載の網終端装置において、
 前記第1の送受信手段または前記第2の送受信手段への入力信号に対しては遅延時間が130nsに設定された遅延を与え前記第1の送受信手段または前記第2の送受信手段からの出力信号に対しては前記遅延設定手段により設定された遅延を与える前記遅延手段を備えたことを特徴とする網終端装置。

【請求項3】

前記請求項1記載の網終端装置において、
 前記第1の送受信手段または前記第2の送受信手段への入力信号に対しては前記遅延設定

20

手段により設定された遅延を与え前記第1の送受信手段または前記第2の送受信手段からの出力信号に対しては遅延時間が130nsに設定された遅延を与える前記遅延手段を備えたことを特徴とする網終端装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、ISDN(Integrated Services Digital Network; 総合サービスデジタル網)において適用される網終端装置に関し、特に、複数のインターフェースを有する網終端装置に関する。

【0002】

10

【従来の技術】

ISDNインターフェース網のユーザ構内における配線形態は、ITU-T(International Telecommunication Union-Telecommunication Standardization Sector、国際電気通信連合-電気通信標準化部門)勧告I.430に規定されており、端末装置(TE:Terminal Equipment、以下TEともいう)と、網終端装置(NT:Network Terminal、以下NTともいう)とが、バスケーブルを介して、図5(a)~(c)に示す形態で接続されている。

【0003】

図5(a)に示す配線形態はポイント-ポイントと呼ばれる配線形態で、NT101とTE102とがバスケーブル103を介して1対1の関係で接続されている。図5(b)に示す配線形態は、短距離受動バス(Short Passive Bus)と呼ばれる配線形態で、NT101には、バスケーブル103を介して任意の地点に複数のTE102a~102cが接続されている。図5(c)に示す配線形態は、延長受動バス(Extend Passive Bus)と呼ばれる配線形態で、NT101には、バスケーブル103を介して複数のTE102a, 102bが接続されている。延長受動バスの場合、TE102a, 102bの接続点はNT101からの線路遠端での集合的な配置に限られており、各TE間の距離に制約が設けられている。図5(a)~(c)において、バスケーブル103の両端には終端抵抗(TR)104が設けられている。NT101とTR104との間には接続点IBが設けられている。

20

30

【0004】

次に、図6に、図5(a)~(c)に示すNT101の内部構成を示す。図6において、従来のNT101は加入者線111に接続されたUインターフェース部112と、Tインターフェース部113と、送信遅延手段114a, 114bとを有している。送信遅延手段114a, 114bには、送信遅延設定端子116a, 116bが接続されている。送信遅延手段114a, 114bには、I430送信回路117が接続されている。

【0005】

I430送信回路117には送信端子118a, 118bを有するトランス118が接続されている。各送信端子118a, 118bは前記終端抵抗104に接続されている。

【0006】

40

NT101は、受信端子119a, 119bを有するトランス119を有している。前記トランス118, 119により、ITU-T勧告I.430に準拠したインターフェース(以下、I430インターフェースという)121が構成されている。トランス119には、I430受信回路122が接続されている。I430受信回路122には、論理和回路123a, 123bを介して受信遅延手段124a, 124bが接続されている。受信遅延手段124a, 124bには、受信遅延設定端子126a, 126bが接続されている。受信遅延手段124a, 124bには前記Tインターフェース部113が接続されている。

【0007】

一方、NT101は、TTL(トランジスタ・トランジスタ論理)レベルの内部信号を送

50

信、受信するインタフェース（以下、ＴＴＬインタフェースという）１２７を有している。ＴＴＬインタフェース１２７は、前記送信遅延手段１１４ａ，１１４ｂに接続された送信端子１２８ａ，１２８ｂと、受信端子１２９ａ，１２９ｂにより構成されている。受信端子１２９ａ，１２９ｂには前記論理和回路１２３ａ，１２３ｂを介して前記受信遅延手段１２４ａ，１２４ｂが接続されている。

【０００８】

上述のような構成をもつ網終端装置（ＮＴ）では、加入者線１１１からＵインタフェース部１１２に入力された信号は、Ｔインタフェース部１１３へ入力される。Ｔインタフェース部１１３では、入力された信号を前記Ｉ４３０インタフェース１２１或いはＴＴＬインタフェース１２７のいずれか一方に伝送するかを切り替えて、選択されたイン 10
タフェースに信号を送信するように制御している。

【０００９】

信号をＩ４３０インタフェース１２１へ伝送する場合は、Ｔインタフェース部１１３→送信遅延手段１１４ａ，１１４ｂ→Ｉ４３０送信回路１１７の順に信号が伝送され、送信側トランス１１８の送信端子１１８ａ，１１８ｂから出力される。

【００１０】

一方、トランス１１９の入力端子１１９ａ，１１９ｂに入力された信号は、Ｉ４３０受信回路１２２へ入力され、Ｉ４３０受信回路１２２→受信遅延手段１２４ａ，１２４ｂ→Ｔ 20
インタフェース部１１３→Ｕインタフェース部１１２の順に伝送され、前記加入者線１１１から出力される。

【００１１】

また、信号をＴＴＬインタフェース１２７へ伝送する場合は、Ｔインタフェース部１１３から送信端子１２８ａ，１２８ｂへ伝送され、送信端子１２８ａ，１２８ｂから出力される。入力端子１２９ａ，１２９ｂに入力された信号は、論理和回路１２３ａ，１２３ 30
ｂを経由してＴインタフェース部１１３へ伝送され、前記加入者線１１１から出力される。

【００１２】

ところで、前記した図５（ａ）～（ｃ）の各配線形態に対して、ＮＴ１０１のＴインタフェース部１１３における受信部入力遅延特性が前述のＩＴＵ－Ｔ勧告Ｉ．４３０で規定 30
されている。この受信部入力遅延特性は、図５（ａ）に示すポイント－ポイントの配線形態の場合、一巡遅延時間が１０～４２μＳに規定されており、図５（ｂ）に示す短距離受動バスの配線形態の場合、一巡遅延時間が１０～１４μＳで、且つ、相互一巡遅延時間が４μＳに規定されている。また、図５（ｃ）に示す延長受動バスの配線形態の場合、一巡遅延時間が１０～４２μＳで、且つ、相互一巡遅延時間が２μＳに規定されている。

【００１３】

ここで、一巡遅延時間は、ＮＴ１０１から出力された信号の位相と受信信号の位相との時間差を意味する。すなわち、前記図５（ａ）～（ｃ）および図６において、接続点ＩＢにおけるＮＴ１０１の出力信号と、その出力信号に対する各ＴＥ１０２或いはＴＥ１０２ 40
ａ～１０２ｃからの受信信号との位相時間差を意味する。また、相互一巡遅延時間とは、複数のＴＥが同一バス線上に配置された場合のＮＴ入力点での最近ＴＥと最遠ＴＥのフレーム位相時間差を意味する。

【００１４】

上述のＴインタフェース部１１３における受信部入力遅延特性に対して、Ｔインタフェース部１１３では入力される信号の識別方式として、例えば、次の文献に記載される方法を行なっている。

【００１５】

文献；小宮他著「デジタルアクセス方式」１版（平成５年１０月１日）オーム社、第７章、実際のデジタルアクセス装置（第１３３頁～第１６０頁）に詳細が記載されている。

【００１６】

10

20

30

40

50

上記文献においては、図7(a)に示すように、固定タイミング識別方式の場合は、前記接続点IBにおけるNT101の送信信号のフレーミングパルス(F)の立ち下がり点から $14.6\mu s$ 後に信号識別を開始する方式が記載されている。その後は、 $5.2\mu s$ の周期で信号識別が行なわれる。

【0017】

更に上記文献においては、信号識別方式を固定タイミング識別方式から適応タイミング識別方式へ切り替える方法が記載されている。すなわち、固定タイミング識別方式による信号識別を開始した後、Tインターフェース部113において、最近或いは最遠のTEから返信されTインターフェース部113へ入力される信号のフレーミングパルス(F)の立ち下がり点として、図7(b)において*で示す時点(以下、*点)あるいは**で示す時点(以下、**点)のいずれか一方が検出される。この場合、検出された*点或いは**点を基準として、 $2.6\mu s$ 後に信号識別方式を適応タイミング識別方式に切り替えて、信号識別を開始する。その後は $5.2\mu s$ の周期で信号識別が行なわれる。

10

【0018】

Tインターフェース部113では、図5(a)~(c)に示す各配線形態において各TEとNT101との接続距離のNT101からの送信信号に対する各TEから返送される信号のタイミングを取るために上述の固定タイミング方式と適応タイミング方式とを切り替えて動作させ、TEからの受信信号を識別している。

【0019】

このとき、固定タイミング識別方式は、信号識別を開始するタイミングをとるために、前記接続点IBにおけるフレーミングパルス(F)の立ち下がり点を基準としているため、Tインターフェース部113において信号の識別を行なうためには、前記接続点IBとTインターフェース部113との間を信号が通過する時間を考慮に入れてTインターフェース部113の設計を行なう必要がある。すなわち、I430インタフェースにおける送信側トランス、送信回路での通過時間 $\tau_1(\mu s)$ 、および受信側トランス、受信回路の通過時間 $\tau_2(\mu s)$ を考慮に入れ、Tインタフェース部113から信号が出力され再び戻ってくるまでの時間は、(一巡遅延時間+ $\tau_1+\tau_2$)としている。

20

【0020】

したがって、Tインターフェース部113で固定タイミング識別方式により信号識別タイミングを行なう場合は、Tインターフェース部113から信号が出力された時点から($14.6\mu s+\tau_1+\tau_2$)後としている。なお、適応タイミング識別方式については、上述したようにTインタフェース部113で検出したフレーミングパルス(F)の立ち下がり点を検出し、その検出時点を基準として識別を行なっているため、Tインタフェース部113から接続点IB点までの通過時間(τ_1, τ_2)を考慮する必要はない。

30

【0021】

しかしながら、前記I430インタフェース121を使用して信号の送受信を行なう場合、例えば、網終端装置(NT)101においてI430送受信回路117, 122をLSI外付けにしてTインターフェース部113の設計を行なったが、実際はI430送受信回路117, 122をLSI内蔵に変更して使用した場合等、Tインタフェース部113の設計時に想定した回路構成と異なる送信回路、受信回路を接続した時や、I430送信回路117或いは受信回路122の通過時間(τ_1, τ_2)に生じた誤差が大きかったために、接続したI430送信回路の通過時間 τ_1' 、I430受信回路の通過時間 τ_2' が設計時の遅延時間 τ_1, τ_2 と等しくならない場合がある。

40

【0022】

このような場合、前記送信側遅延手段114a, 114bおよび受信側遅延手段124a, 124bにおいて、 τ_1, τ_2 と τ_1', τ_2' との誤差を調整している。

【0023】

また、前記TTLインタフェース127を使用して信号の送受信を行なう場合、Tインターフェース部113にて決定されている固定タイミング識別方式の開始時点($14.6\mu s+\tau_1+\tau_2$)に合わせるために、送信遅延手段114a, 114bでの遅延時間を

50

$\tau 1$ 、受信遅延手段 1 2 4 a , 1 2 4 b での遅延時間を $\tau 2$ に調整している。

【 0 0 2 4 】

次に、上述の送信遅延手段 1 1 4 a , 1 1 4 b および受信遅延手段 1 2 4 a , 1 2 4 b での遅延時間の設定方法について説明する。

【 0 0 2 5 】

送信遅延手段 1 1 4 a , 1 1 4 b および受信遅延手段 1 2 4 a , 1 2 4 b では、それぞれに接続されている前記送信遅延端子 1 1 6 a , 1 1 6 b および受信遅延端子 1 2 6 a , 1 2 6 b の状態を “ H (H i g h) ” 或いは “ L (L o w) ” に切り替えて遅延時間値の設定を行なっている。信号送信時におよび受信時にそれぞれ設定 1 ~ 設定 4 の 4 つずつの設定で合計 8 つの設定が可能となっている。送信遅延手段 1 1 4 a , 1 1 4 b での設定は、
設定 1 と設定 2 は I 4 3 0 インタフェース使用時を想定し、設定 3 と設定 4 は T T L インタフェース使用時を想定している。送信時の設定 1 が $D (S) (\mu s)$ 、設定 2 が $(D (S) + \sigma) (\mu s)$ 、設定 3 が $d (S) (\mu s)$ 、設定 4 が $(d (S) + \sigma) (\mu s)$ と設定されている。

10

【 0 0 2 6 】

また、信号受信時の設定は、受信遅延手段 1 2 4 a , 1 2 4 b での設定は、設定 1 と設定 2 は I 4 3 0 インタフェース使用時を想定し、設定 3 と設定 4 は T T L インタフェース使用時を想定している。受信時の設定 1 が $D (R) (\mu s)$ 、設定 2 が $(D (R) + \sigma) (\mu s)$ 、設定 3 が $d (R) (\mu s)$ 、設定 4 が $(d (R) + \sigma) (\mu s)$ と設定されている。なお、設定 1 と設定 2 の遅延時間の差 σ 、および設定 3 と設定 4 の遅延時間の差 σ は遅延時間の微調整を考慮したものである。

20

【 0 0 2 7 】

I 4 3 0 インタフェース使用時には、送信側および受信側遅延手段 1 1 4 a , 1 1 4 b , 1 2 4 a , 1 2 4 b での設定 1 或いは設定 2 を組み合わせることにより 4 通りの遅延時間の微調整が可能となる。T T L インタフェース使用時には、送信側および受信側遅延手段 1 1 4 a , 1 1 4 b , 1 2 4 a , 1 2 4 b での設定 3 或いは設定 4 を組み合わせることにより 4 通りの遅延時間の微調整が可能となる。

【 0 0 2 8 】

【 発明が解決しようとする課題 】

しかしながら、従来の網終端装置 1 0 1 では、I 4 3 0 インタフェース 1 2 1 或いは T T L インタフェース 1 2 7 のいずれか一方を使用する場合には、受信側遅延手段 1 1 4 a , 1 1 4 b , 1 2 4 a , 1 2 4 b を設定 1 , 2 の組み合わせによる遅延時間の設定と設定 3 , 4 の組み合わせによる遅延時間の設定とを切り替えて使用しなくてはならなかった。

30

【 0 0 2 9 】

また、I 4 3 0 インタフェース 1 2 1 使用時と T T L インタフェース 1 2 7 使用時に対して 4 つずつの設定しか割り当てられないため、遅延時間を設定できる範囲が狭く微調整が困難であった。

【 0 0 3 0 】

【 課題を解決するための手段 】

そこで本発明は、デジタル通信網を終端する網終端装置において、以下の特徴的な構成で上述の課題を解決する。

40

【 0 0 3 1 】

即ち、本発明は、デジタル通信網を終端する網終端装置において、信号処理手段を有する第 1 の送受信手段と、入力信号に対して前記信号処理手段を信号が通過する通過時間と等しい時間だけ遅延させる遅延を与える固定遅延手段を有する第 2 の送受信手段と、第 1 の送受信手段または第 2 の送受信手段への入力信号あるいは第 1 の送受信手段または第 2 の送受信手段からの出力信号に対して遅延設定手段により遅延時間が 65 ns 刻みで設定された遅延を与える遅延手段と、遅延手段が信号に対して与える遅延時間を設定する遅延設定手段とを備える。

【 0 0 3 3 】

50

また、更に好ましくは、第1の送受信手段または第2の送受信手段への入力信号に対しては遅延時間が130nsに設定された遅延を与え第1の送受信手段または第2の送受信手段からの出力信号に対しては遅延設定手段により設定された遅延を与える遅延手段を備える。

【0034】

また、更に好ましくは、第1の送受信手段または第2の送受信手段への入力信号に対しては遅延設定手段により設定された遅延を与え第1の送受信手段または第2の送受信手段からの出力信号に対しては遅延時間が130nsに設定された遅延を与える前記遅延手段を備える。

【0035】

10

【発明の実施の形態】

次に、図面を参照しながら、本発明の実施の形態を説明するが、本発明は以下の実施の形態に限定されるものではない。

【0036】

(実施の形態1)

まず、本発明の実施の形態1を図面を用いて説明する。図1は、本発明の実施の形態1における網終端装置の構成図である。図2は、同実施の形態1の遅延設定手段で行われる遅延設定に関する説明図で、図2(a)は送信遅延手段における遅延時間の設定例を示す図で、図2(b)は受信遅延手段における遅延時間の設定例を示す図で、図2(c)は図2(a)、(b)での各設定例の組み合わせを示す図である。

20

【0037】

図1において、本発明の実施の形態1の網終端装置(以下、NTともいう)1は、図示しないISDN回線に接続された加入者線2に接続されたUインターフェース部3と、このUインターフェース部3に接続されたTインターフェース部4を有している。本実施の形態1においては、Uインターフェース部3は、図示しないTCM制御回路を有しており、本実施の形態1はTCM伝送方式に適用可能であるが、Uインターフェース部3の構成を変更することにより、エコーキャンセラ方式にも適用することが可能である。TCM伝送方式或いはエコーキャンセラ方式に適用可能なUインターフェース部は従来公知のものを使用することが可能である。

【0038】

30

Tインターフェース部4には送信遅延手段6a、6bが接続されている。送信遅延手段6aにはTインターフェース部4からの送信信号の正極側が入力され、送信遅延手段6bにはTインターフェース部4からの送信信号の負極側が入力される。

【0039】

前記送信遅延手段6a、6bには送信遅延設定端子7a、7bが接続されている。送信遅延設定端子7a、7bは、手動スイッチ或いは上位装置からの制御による“H(High)”又は“L(Low)”の切替が可能な構成となっている。送信遅延設定端子7a、7bに対して手動スイッチ或いは上位装置からの制御による“H(High)”又は“L(Low)”の切替を行なうことで、送信遅延手段6a、6bでの遅延時間に対して4通りの設定を行なうことができる。

40

【0040】

本実施の形態1においては、送信遅延手段6a、6bでの遅延時間の設定は、図2(a)に示す通り、設定1の遅延時間をD(S)(μs)とし、設定2の遅延時間を(D(S)+ σ)(μs)、設定3の遅延時間を(D(S)+2 σ)(μs)、設定4の遅延時間を(D(S)+3 σ)(μs)と設定し、D(S)にはNT1のマスタクロックである15.36MHzの1クロック分(65ns)を割り当て、また、 σ にも同様に65nsを割り当てている。

【0041】

送信遅延手段6a、6bには、信号処理手段としてのI430送信回路8が接続されている。I430送信回路8は、入力されるNZR信号をAMI(Alternation

50

Mark Inversion ; 疑似3値伝送路符号) 信号に変換する機能を有している。
I 4 3 0 送信回路 8 には送信端子 9 a , 9 b を有するトランス 9 が接続されている。送信端子 9 a , 9 b には終端抵抗 1 0 4 が接続されている。

【0042】

また、NT 1 は、受信端子 1 1 a , 1 1 b を有するトランス 1 1 を有している。トランス 1 1 には、信号処理手段としての I 4 3 0 受信回路 1 3 が接続されている。I 4 3 0 受信回路 1 3 は、入力される AMI 信号を NRZ 信号に変換する機能を有している。前記 I 4 3 0 送信回路 8、トランス 9、1 1、および I 4 3 0 受信回路 1 3 から、本発明の実施の形態 1 の第 1 の送受信手段としての ITU - T 勧告 I . 4 3 0 に準拠したインターフェース (以下、I 4 3 0 インターフェースという) 1 2 が構成されている。

10

【0043】

I 4 3 0 受信回路 1 3 には、論理和回路 1 4 a , 1 4 b が接続されている。論理和回路 1 4 a , 1 4 b の出力側は受信遅延手段 1 6 a , 1 6 b に接続されている。

【0044】

受信遅延手段 1 6 a , 1 6 b には受信遅延設定端子 1 7 a , 1 7 b が接続されている。受信遅延設定端子 1 7 a , 1 7 b は、前記送信遅延設定端子 7 a , 7 b と同様に、手動スイッチ或いは上位装置からの制御による “ H (High) ” 又は “ L (Low) ” の切替が可能な構成となっている。受信遅延設定端子 1 7 a , 1 7 b に対して手動スイッチ或いは上位装置からの制御による “ H (High) ” 又は “ L (Low) ” の切替を行なうことで、受信遅延手段 1 6 a , 1 6 b での遅延時間に対して 4 通りの設定を行なうことができる。

20

【0045】

本実施の形態 1 においては、受信遅延手段 1 6 a , 1 6 b での遅延時間の設定は、図 2 (b) に示す通り、設定 1 の遅延時間を $D(R) (\mu s)$ とし、設定 2 の遅延時間を $(D(R) + \sigma) (\mu s)$ 、設定 3 の遅延時間を $(D(R) + 2\sigma) (\mu s)$ 、設定 4 の遅延時間を $(D(R) + 3\sigma) (\mu s)$ と設定し、 $D(R)$ には NT 1 のマスタクロックである 15.36 MHz の 1 クロック分 (65 ns) を割り当て、また、 σ にも同様に 65 ns を割り当てている。

【0046】

したがって、前記送信遅延手段 6 a , 6 b および受信遅延手段 1 6 a , 1 6 b での遅延時間の各設定値を組み合わせることにより、図 2 (c) に示すように 7 通りの設定を行なうことが出来る。

30

【0047】

前記送信遅延手段 6 a , 6 b および受信遅延手段 1 6 a , 1 6 b から本発明の実施の形態 1 の遅延手段が構成されている。また、前記送信遅延設定端子 7 a , 7 b および受信遅延設定端子 1 7 a , 1 7 b から同実施の形態 1 の遅延設定手段が構成されている。

【0048】

前記受信遅延手段 1 6 a , 1 6 b の出力側には前記 T インターフェース部 4 が接続されている。

【0049】

前記送信遅延手段 6 a , 6 b の出力側には、送信固定遅延手段 2 1 a , 2 1 b が接続されている。送信固定遅延手段 2 1 a , 2 1 b は、入力される信号に対して固定された遅延時間を与える機能を有している。本実施の形態 1 においては、送信固定遅延手段 2 1 a , 2 1 b に入力される信号に対して与える遅延時間は、前記 I 4 3 0 送信回路 8 を信号が通過する通過時間 τ_1 と等しい時間に設定されている。

40

【0050】

送信固定遅延手段 2 1 a , 2 1 b には、送信端子 2 2 a , 2 2 b が接続されている。また、NT 1 は受信端子 2 3 a , 2 3 b を有している。前記送信端子 2 2 a , 2 2 b および受信端子 2 3 a , 2 3 b により、本発明の実施の形態 1 の第 2 の送受信手段としての TTL (トランジスタ・トランジスタ論理) レベルの内部信号を送受信するインタフェース (以

50

下、TTLインターフェースという)24が構成されている。前記受信端子23a, 23bには、それぞれ受信固定遅延手段26a, 26bが接続されている。受信固定遅延手段26a, 26bは、入力される信号に対して固定された遅延時間を与える機能を有している。本実施の形態1においては、受信固定遅延手段26a, 26bに輸入される信号に対して与える遅延時間は、前記I430受信回路13を信号が通過する通過時間 τ_2 と等しい時間に設定されている。受信固定遅延手段26a, 26bには、前記論理和回路14a, 14bが接続されている。

【0051】

前記送信固定遅延手段21a, 21bおよび受信固定遅延手段26a, 26bから本発明の実施の形態1の固定遅延手段が構成されている。

10

【0052】

(実施の形態1の動作)

次に、上述の実施の形態1における網終端装置の動作を説明する。図1において、加入者線2から伝送された信号は、Uインターフェース部3を経由して、Tインターフェース部4へ出力される。Tインターフェース部4では、Uインターフェース部3から入力された信号をNRZ信号に変換して送信遅延手段6a, 6bへ出力する。

【0053】

送信遅延手段6a, 6bでは、入力される信号に対して、前記通過時間 τ_1 と前記通過時間 τ_1' との誤差を調整するために、図2(a)に示す設定1～設定4の中から予め適当に選択された設定に応じた遅延時間を与えて出力する。送信遅延手段6a, 6bで入力信号に対して与えられる遅延時間は、送信遅延設定端子7a, 7bの状態を手動スイッチ或いは上位装置からの制御によって“H”或いは“L”に切り替えることによって行われる。

20

【0054】

送信遅延手段6a, 6bにおいて、選択された設定に応じた遅延時間を与えられた出力信号は、I430インターフェース送信回路8に輸入される。I430インターフェース送信回路8では、入力された信号をAIM信号に変換する。AIM信号は、トランス9の送信端子9a, 9bから出力される。

【0055】

一方、受信端子11a, 11bに輸入された信号は、I430受信回路13に輸入される。I430受信回路13では、入力されたAIM信号をNRZ信号に変換する。I430受信回路13の出力信号は、論理和回路14a, 14bを経由して受信遅延手段16a, 16bに輸入される。

30

【0056】

受信遅延手段16a, 16bでは、入力される信号に対して、前記通過時間 τ_2 と前記通過時間 τ_2' との誤差を調整するために、図2(b)に示す設定1～設定4の中から予め適当に選択された設定に応じた遅延時間を与えて出力する。受信遅延手段16a, 16bで入力信号に対して与えられる遅延時間は、受信遅延設定端子17a, 17bの状態を手動スイッチ或いは上位装置からの制御によって“H”或いは“L”に切り替えることによって行われる。

40

【0057】

受信遅延手段16a, 16bにおいて、選択された設定に応じた遅延時間を与えられた出力信号は、前記Tインターフェース部4に輸入される。Tインターフェース部4では、入力された信号を固定タイミング識別方式或いは適応タイミング識別方式により定められたタイミングによりタイミング取りを行ない、Uインターフェース部3へ出力する。Uインターフェース部3では、入力されたNRZ信号をITU-T勧告G.961に規定されたフレームフォーマットに変換して加入者線2へ出力する。

【0058】

次にTTLインターフェース24から信号を送受信する場合の動作について説明する。前記加入者線2から伝送された信号は、Uインターフェース部3およびTインターフェース

50

部 4 において前述と同様の処理が行なわれ、送信遅延手段 6 a , 6 b へ出力される。

【 0 0 5 9 】

送信遅延手段 6 a , 6 b では、入力される信号に対して、I 4 3 0 インターフェース 1 2 を用いて信号を送受信するために設定されている遅延時間を与えて出力する。

【 0 0 6 0 】

送信遅延手段 6 a , 6 b において、選択された設定に応じた遅延時間を与えられた出力信号は、送信固定遅延手段 2 1 a , 2 1 b に入力される。送信固定遅延手段 2 1 a , 2 1 b では、入力される信号に対して、前記 I 4 3 0 送信回路 8 を信号が通過する通過時間 $\tau 1$ と等しい遅延時間を与えられて出力される。送信固定遅延手段 6 a , 6 b の出力信号は、T T L インターフェース 2 4 の出力端子 2 2 a , 2 2 b から出力される。

10

【 0 0 6 1 】

一方、受信端子 2 3 a , 2 3 b に入力された信号は、受信固定遅延手段 2 6 a , 2 6 b に入力される。受信固定遅延手段 2 6 a , 2 6 b では、入力される信号に対して、前記 I 4 3 0 受信回路 1 3 を信号が通過する通過時間 $\tau 2$ と等しい遅延時間を与えられて出力される。受信固定遅延手段 2 6 a , 2 6 b の出力信号は、前記論理和回路 1 4 a , 1 4 b を経て前記受信遅延手段 1 6 a , 1 6 b へ入力される。

【 0 0 6 2 】

受信遅延手段 1 6 a , 1 6 b では、入力される信号に対して、I 4 3 0 インターフェース 1 2 を用いて信号を送受信するために設定されている遅延時間を与えて出力する。受信遅延手段 1 6 a , 1 6 b の出力信号は前記 T インターフェース部 4 へ入力される。

20

【 0 0 6 3 】

T インターフェース部 4 では、入力された信号を固定タイミング識別方式或いは適応タイミング識別方式により定められたタイミングによりタイミング取りを行ない、U インターフェース部 3 へ出力する。U インターフェース部 3 では、入力された N R Z 信号を I T U - T 勧告 G . 9 6 1 に規定されたフレームフォーマットに変換して加入者線 2 へ出力する。

【 0 0 6 4 】

上述のように、本実施の形態 1 においては、送信遅延設定回路 6 a , 6 b および受信遅延設定回路 1 6 a , 1 6 b においてそれぞれ設定される遅延時間を組み合わせることにより、図 2 (c) に示すように 7 通りの設定を用いることができ、遅延時間の設定可能範囲を広げることが可能となる。

30

【 0 0 6 5 】

また、I 4 3 0 インターフェース 1 2 を用いて信号を送受信するために選択した設定を T T L インターフェース 2 4 を用いて信号を送受信する場合でも、送信遅延設定回路 6 a , 6 b および受信遅延設定回路 1 6 a , 1 6 b での設定を切り替える必要がない。

【 0 0 6 6 】

(実施の形態 2)

次に本発明の好適な実施の形態 2 を図面を用いて説明する。

【 0 0 6 7 】

図 3 は、本発明の実施の形態 2 における網終端装置の構成図である。図 4 は、同実施の形態 2 の遅延設定手段で行われる遅延設定に関する説明図で、図 4 (a) は送信遅延手段における遅延時間の設定例を示す図で、図 4 (b) は受信遅延手段における遅延時間の設定例を示す図で、図 4 (c) は図 4 (a) , (b) での各設定例の組み合わせを示す図である。

40

【 0 0 6 8 】

なお、本実施の形態 2 の説明において、前記実施の形態 1 の構成要素に対応する構成要素には同一の符号を付して、その詳細な説明を省略する。本実施の形態 2 は、下記の点で前記実施の形態 1 と相違しているが、他の点では前記実施の形態 1 と同様に構成されている。

【 0 0 6 9 】

50

図 3 おいて、本実施の形態 2 における網終端装置 1 は、前記実施の形態 1 の送信遅延手段 6 a , 6 b の代わりに送信固定遅延手段 3 1 が配置され、前記実施の形態 1 の送信遅延設定端子 7 a , 7 b が省略されている。また、受信遅延手段 1 6 a , 1 6 b の代わりに受信遅延手段 3 2 a , 3 2 b が配置されている。

【 0 0 7 0 】

受信遅延手段 3 2 a , 3 2 b には、遅延設定手段としての受信遅延設定端子 3 3 a , 3 3 b , 3 3 c がそれぞれ接続されている。受信遅延設定端子 3 3 a , 3 3 b , 3 3 c は、手動スイッチ或いは上位装置からの制御による “ H (H i g h) ” 又は “ L (L o w) ” の切替が可能な構成となっている。

【 0 0 7 1 】

前記送信固定遅延手段 3 1 および受信遅延手段 3 2 a , 3 2 b から本発明の実施の形態 2 の遅延手段が構成される。

【 0 0 7 2 】

前記送信固定遅延手段 3 1 での遅延時間は、前記実施の形態 1 の送信遅延手段 6 a , 6 b および受信遅延手段 1 6 a , 1 6 b での遅延時間の最小値の和 ($D(R) + D(S)$) (μs) に設定されている (図 4 (a) 参照) 。受信遅延手段 3 2 a , 3 2 b での遅延時間の設定は、受信遅延設定端子 3 3 a , 3 3 b , 3 3 c の状態を手動スイッチ或いは上位装置からの制御によって “ H ” 或いは “ L ” に切り替えることによって行われる。

【 0 0 7 3 】

本実施の形態 2 においては、受信遅延手段 3 2 a , 3 2 b での遅延時間の設定は、図 4 (b) に示す通り、設定 1 の遅延時間を 0 (μs) とし、設定 2 の遅延時間を σ (μs) とし、設定 3 ~ 設定 8 の遅延時間においては、 σ を増加させて設定している。前記実施の形態 1 と同様に、 $D(R)$ には NT 1 のマスタクロックである 1 5 . 3 6 M H z の 1 クロック分 (6 5 n s) を割り当て、また、 σ にも同様に 6 5 n s を割り当てている。

【 0 0 7 4 】

したがって、前記送信固定遅延手段 3 1 および受信遅延手段 3 2 a , 3 2 b での遅延時間の各設定値を組み合わせることにより、図 4 (c) に示すように 8 通りの設定を行なうことが出来る。

【 0 0 7 5 】

本実施の形態 2 の場合は、受信遅延設定端子が 3 本であるため、図 4 (b) に示す通り設定 1 ~ 設定 8 までの 8 通りの設定を行なうことが可能である。したがって、前記送信固定遅延手段 3 1 での遅延時間の設定値と受信遅延手段 3 2 a , 3 2 b での遅延時間の設定値とを組み合わせることにより、図 4 (c) に示すような 8 通りの設定を行なうことが出来る。

【 0 0 7 6 】

上述のように、本実施の形態 2 においては、遅延時間の設定可能範囲を更に広げ、且つ、遅延時間を設定するための端子の数を減らし回路構成のコストを低減することができる。

【 0 0 7 7 】

また、前記実施の形態 1 と同様に、I 4 3 0 インターフェース 1 2 を用いて信号を送受信するために選択した設定を T T L インターフェース 2 4 を用いて信号を送受信する場合でも、送信遅延設定回路 6 a , 6 b および受信遅延設定回路 1 6 a , 1 6 b での設定を切り替える必要がない。

【 0 0 7 8 】

(他の実施の形態)

以上、本発明の実施の形態を詳述したが、本発明は、前記各実施の形態に限定されるものではなく、特許請求の範囲に記載された本発明の要旨の範囲内で、種々の変更を行うことが可能である。本発明の他の実施の形態を下記に例示する。

【 0 0 7 9 】

(1) 前記各実施の形態 1 , 2 においては、I 4 3 0 インターフェース 1 2 および T T L インターフェース 2 4 を例に説明したが、本発明は、2 つ以上の異なるインターフェース

10

20

30

40

50

を有し、信号を送受信する他の装置に適用することが可能である。

【0080】

(2) 前記各実施の形態1, 2において、符号D(S), D(R), d(S), d(R)、 σ によって示される各時間は、網終端装置の回路構成に応じて種々の値に変更することが可能である。

【0081】

(3) 前記各実施の形態1, 2において、I430送信回路8およびI430受信回路13の代わりに、信号を処理する他の回路を配置することが可能である。

【0082】

(4) 前記実施の形態2において、送信固定遅延手段31と、受信遅延手段32a, 32bとこれらに接続された受信遅延設定端子33a, 33b, 33cとの配置を入れ替えることが可能である。

【0083】

【発明の効果】

以上述べた様に請求項1記載の本発明によれば、デジタル通信網を終端する網終端装置において、信号処理手段を有する第1の送受信手段と、入力信号に対して前記信号処理手段を信号が通過する通過時間と等しい時間だけ遅延させる遅延を与える固定遅延手段を有する第2の送受信手段と、第1の送受信手段または第2の送受信手段への出力信号あるいは第1の送受信手段または第2の送受信手段からの出力信号に対して遅延設定手段により遅延時間が65ns刻みで設定された遅延を与える遅延手段と、この遅延手段が前記信号に対して与える遅延時間を設定する遅延設定手段とを備えているため、第1の送受信手段あるいは第2の送受信手段のいずれかを使用して信号の送受信を行なう際に、遅延設定手段において遅延手段が与える遅延時間の設定を切り替えることなく使用することができる。また、遅延設定手段により設定される遅延手段の遅延時間の設定可能範囲を拡大することができる。

【0084】

さらに、請求項2記載の本発明によれば、請求項1記載の網終端装置において、遅延手段は前記第1の送受信手段または前記第2の送受信手段への入力信号に対しては遅延時間が130nsに設定された遅延を与え前記第1の送受信手段または前記第2の送受信手段からの出力信号に対しては前記遅延設定手段により設定された遅延を与える。このため、第1の送受信手段あるいは第2の送受信手段のいずれかを使用して信号の送受信を行う際に、遅延設定手段において遅延手段が与える遅延時間の設定を切り替えることなく使用することができる。また、遅延設定手段により設定される遅延手段の遅延時間の設定可能範囲を拡大することができる。さらにまた、遅延設定手段において遅延時間を設定するための部品数を減らし回路構成のコストを低減することができる。

【0085】

さらに、請求項3記載の本発明によれば、請求項1記載の網終端装置において、遅延手段は前記第1の送受信手段または前記第2の送受信手段への入力信号に対しては前記遅延設定手段により設定された遅延を与え前記第1の送受信手段または前記第2の送受信手段からの出力信号に対しては遅延時間が130nsに設定された遅延を与える。このため、第1の送受信手段あるいは第2の送受信手段のいずれかを使用して信号の送受信を行う際に、遅延設定手段において遅延手段が与える遅延時間の設定を切り替えることなく使用することができる。また、遅延設定手段により設定される遅延手段の遅延時間の設定可能範囲を拡大することができる。さらにまた、遅延設定手段において遅延時間を設定するための部品数を減らし回路構成のコストを低減することができる。

【図面の簡単な説明】

【図1】本発明の実施の形態1における網終端装置の構成図である。

【図2】同実施の形態1の遅延設定手段で行われる遅延設定に関する説明図で、図2(a)は送信遅延手段における遅延時間の設定例を示す図で、図2(b)は受信遅延手段における遅延時間の設定例を示す図で、図2(c)は図2(a), (b)での各設定例の組み

合わせを示す図である。

【図 3】本発明の実施の形態 2 における網終端装置の構成図である。

【図 4】同実施の形態 2 の遅延設定手段で行われる遅延設定に関する説明図で、図 4 (a) は送信遅延手段における遅延時間の設定例を示す図で、図 4 (b) は受信遅延手段における遅延時間の設定例を示す図で、図 4 (c) は図 4 (a) , (b) での各設定例の組み合わせを示す図である。

【図 5】 I S D N インターフェース網のユーザ構内における配線形態を示す構成図であり、図 5 (a) は 1 対 1 の配線形態を示す構成図で、図 5 (b) は短距離受動バス配線形態を示す構成図で、図 5 (c) は延長受動バス配線形態を示す構成図である。

【図 6】従来の網終端装置の構成図である。

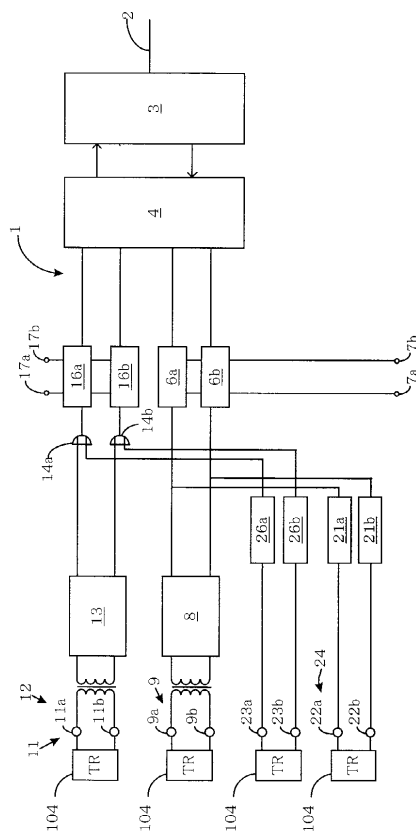
10

【図 7】網終端装置による信号識別タイミングを示す図である。

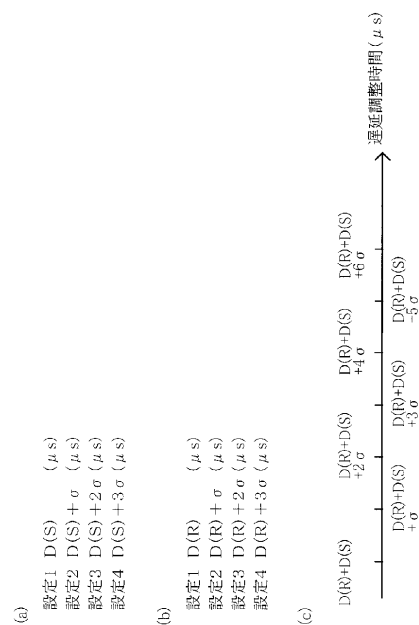
【符号の説明】

1 ... 網終端装置、(6 a , 6 b) ... 送信遅延手段、(1 6 a , 1 6 b , 3 2 a , 3 2 b) ... 受信遅延手段、3 1 ... 送信固定遅延手段、(7 a , 7 b) ... 送信遅延設定端子、(1 7 a , 1 7 b , 3 3 a , 3 3 b , 3 3 c) ... 受信遅延設定端子、8 ... I 4 3 0 送信回路、1 2 ... I 4 3 0 インターフェース、1 3 ... I 4 3 0 受信回路、(2 1 a , 2 1 b) ... 送信固定遅延手段、2 4 ... T T L インターフェース、(2 6 a , 2 6 b) ... 受信固定遅延手段。

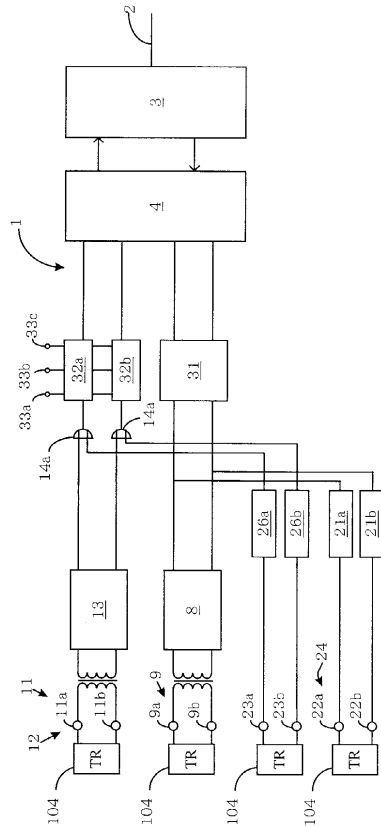
【図 1】



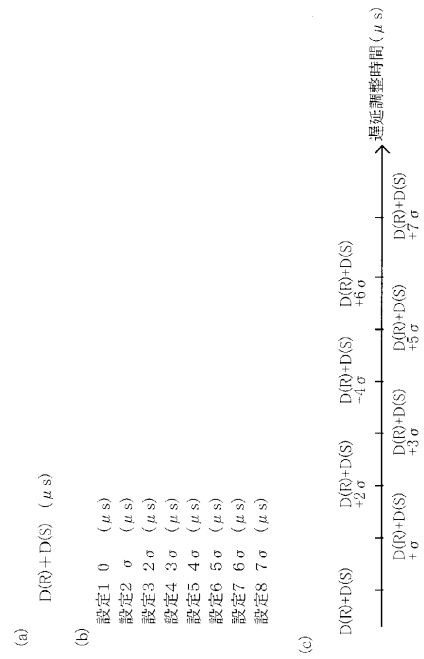
【図 2】



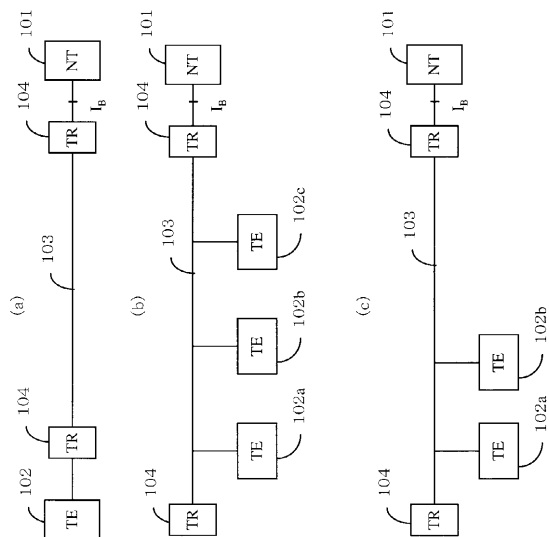
【 図 3 】



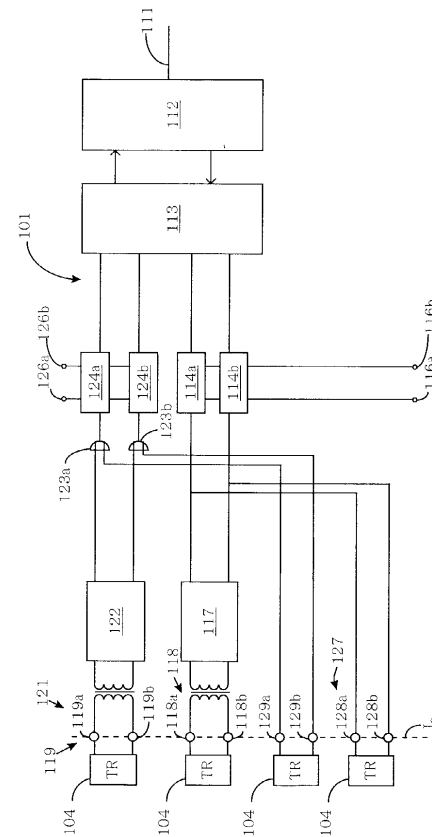
【 図 4 】



【 図 5 】

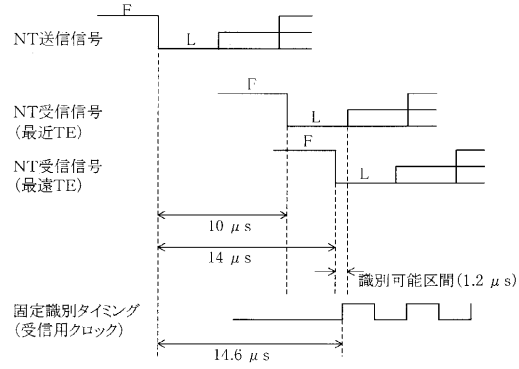


【 図 6 】

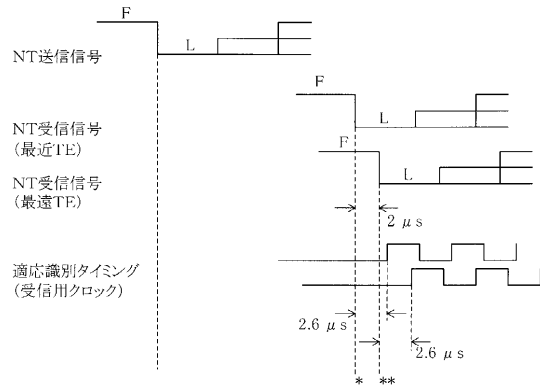


【図 7】

(a) 固定タイミング識別方式



(b) 適応タイミング識別方式



フロントページの続き

(58)調査した分野(Int.Cl.⁷, D B 名)

H04L 12/00-12/26, 12/50-12/66

H04M 11/00-11/10