



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2010-0108510  
(43) 공개일자 2010년10월07일

(51) Int. Cl.

H01L 51/52 (2006.01) H01L 51/56 (2006.01)  
H01L 27/32 (2006.01)

(21) 출원번호 10-2010-7010641

(22) 출원일자(국제출원일자) 2008년10월14일  
심사청구일자 없음

(85) 번역문제출일자 2010년05월14일

(86) 국제출원번호 PCT/US2008/079799

(87) 국제공개번호 WO 2009/052089  
국제공개일자 2009년04월23일

(30) 우선권주장

60/980,019 2007년10월15일 미국(US)

(71) 출원인

이 아이 듀폰 디 네모아 앤드 캄파니

미합중국 테라웨아주 (우편번호 19898) 월밍تون시  
마아켓트 스트리이트 1007

(72) 별명자

차이, 야오밍, 에이.

홍콩 엔.티. 팍 셔 콕 홍콩 사이언스 파크 웨스트  
애버뉴 레이크사이드 1 빌딩 넘버 8 사이언스 파  
트 웨스트 윙유닛 501-509

스테이너, 매튜

미국 93117-5306 캘리포니아 골레타 베레다 멜 시  
에르보 386

(74) 대리인

양영준, 양영환, 김영

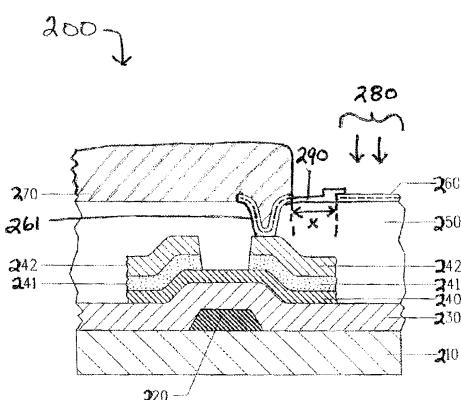
전체 청구항 수 : 총 17 항

(54) 용액 처리된 전자 소자용 백플레인 구조물

### (57) 요 약

유기 전자 소자용 백플레인이 제공된다. 백플레인은 다수의 전극 구조물이 위에 있는 TFT 기판과, 전극 구조물 위에 픽셀 영역을 형성하는 뱅크 구조물과, 전극 구조물과 뱅크 구조물 사이의 절연 무기 재료의 얇은 층을 포함한다. 뱅크 구조물은 적어도 0.1 마이크로미터 거리만큼 전극 구조물로부터 떨어져 그와 접촉하지 않는다.

**대 표 도** - 도4



## 특허청구의 범위

### 청구항 1

다수의 전극 구조물이 위에 있는 TFT 기판과;

전극 구조물 위에 픽셀 영역을 형성하고, 적어도 0.1 마이크로미터 거리만큼 전극 구조물로부터 떨어져 그와 접촉하지 않는 뱅크(bank) 구조물과;

전극 구조물과 뱅크 구조물 사이의 절연 무기 재료의 얇은 층을 포함하는 유기 전자 소자용 백플레인.

### 청구항 2

제1항에 있어서, 뱅크 구조물은 0.5 내지 3 마이크로미터의 두께를 갖는 유기 구조물인 백플레인.

### 청구항 3

제2항에 있어서, 유기 뱅크와 전극 사이의 거리는 0.5 내지 5 마이크로미터인 백플레인.

### 청구항 4

제3항에 있어서, 거리는 1 내지 3 마이크로미터인 백플레인.

### 청구항 5

제2항에 있어서, 뱅크 구조물은 에폭시 수지, 아크릴 수지 및 폴리이미드 수지로 이루어진 군으로부터 선택된 유기 재료를 포함하는 백플레인.

### 청구항 6

제1항에 있어서, 뱅크 구조물은 1000 내지 4000 Å의 두께를 갖는 무기 구조물인 백플레인.

### 청구항 7

제6항에 있어서, 무기 뱅크와 전극 사이의 거리는 0.1 내지 3 마이크로미터인 백플레인.

### 청구항 8

제7항에 있어서, 거리는 0.5 내지 2 마이크로미터인 백플레인.

### 청구항 9

제6항에 있어서, 뱅크 구조물은 산화규소, 질화규소 및 이들의 조합으로 이루어진 군으로부터 선택된 무기 재료를 포함하는 백플레인.

### 청구항 10

제1항에 있어서, 절연 무기 재료의 얇은 층은 5 내지 100 nm 범위의 두께를 갖는 백플레인.

### 청구항 11

제10항에 있어서, 절연 무기 재료의 얇은 층은 10 내지 50 nm 범위의 두께를 갖는 백플레인.

### 청구항 12

제1항에 있어서, 절연 무기 재료의 얇은 층은 산화규소, 질화규소 및 이들의 조합으로 이루어진 군으로부터 선택된 재료를 포함하는 백플레인.

### 청구항 13

제1항에 있어서, 절연 무기 재료의 얇은 층은 부분적으로 전극 구조물의 에지 위에 놓이는 백플레인.

## 청구항 14

다수의 전극 구조물이 위에 있는 TFT 기판과, 전극 구조물 위에 픽셀 영역을 형성하고 적어도 0.1 마이크로미터 거리만큼 전극 구조물로부터 떨어져 그와 접촉하지 않는 뱅크 구조물과, 전극 구조물과 뱅크 구조물 사이의 절연 무기 재료의 얇은 층을 포함하는 백플레인을 형성하는 단계와;

액체 매질 내에 제1 활성 재료를 포함하는 제1 액체 조성물을 픽셀 개구의 적어도 일부에 침착시키는 단계를 포함하는 유기 전자 소자의 형성 방법.

## 청구항 15

(i) 다수의 전극 구조물이 위에 있는 TFT 기판과, 전극 구조물 위에 픽셀 영역을 형성하고 적어도 0.1 마이크로미터 거리만큼 전극 구조물로부터 떨어져 그와 접촉하지 않는 뱅크 구조물과, 전극 구조물과 뱅크 구조물 사이의 절연 무기 재료의 얇은 층을 포함하는 백플레인과;

(ii) 적어도 픽셀 개구 내의 정공 수송 층과;

(iii) 적어도 픽셀 개구 내의 광활성 층과;

(iv) 적어도 픽셀 개구 내의 전자 수송 층과;

(v) 캐소드를 포함하는 전자 소자.

## 청구항 16

제15항에 있어서, 애노드와 정공 수송 층 사이에 유기 완충 층을 추가로 포함하는 전자 소자.

## 청구항 17

제15항에 있어서, 전자 수송 층과 캐소드 사이에 전자 주입 층을 추가로 포함하는 전자 소자.

## 명세서

### 기술 분야

[0001]

본 발명은 대체로 전자 소자 및 이의 형성 방법에 관한 것이다. 보다 상세하게는, 백플레인 구조물과 이 백플레인 구조물을 사용하여 용액 처리에 의해 형성된 소자에 관한 것이다.

### 배경 기술

[0002]

유기 전자 소자를 포함하는 전자 소자는 계속해서 일상 생활에 더욱 널리 사용되고 있다. 유기 전자 소자의 예로는 유기 발광 다이오드("OLED")를 포함한다. 다양한 침착 기술이 OLED에 사용되는 층을 형성하는데 사용될 수 있다. 액체 침착 기술은 잉크젯 인쇄 및 연속 노즐 인쇄와 같은 인쇄 기술을 포함한다.

[0003]

소자가 점점 더 복잡해지고 더 높은 분해능을 달성함에 따라, 박막 트랜지스터("TFT")를 갖는 능동 매트릭스 회로의 사용이 더욱 더 필요해지고 있다. 그러나, 대부분의 TFT 기판의 표면은 평면이 아니다. 이러한 비평면 표면 상의 액체 침착은 불균일한 필름을 생성할 수 있다. 불균일성은 코팅 형성을 위한 용매의 선택에 의해 그리고/또는 건조 조건을 제어함으로써 완화될 수 있다. 그러나, 개선된 필름 균일성을 이끌어낼 TFT 기판 설계에 대한 필요성이 여전히 존재한다.

### 발명의 내용

#### 과제의 해결 수단

[0004]

일 실시예에서,

[0005]

다수의 전극 구조물이 위에 있는 TFT 기판과;

[0006]

전극 구조물 위에 픽셀 영역을 형성하고, 적어도 0.1 마이크로미터 거리만큼 전극 구조물로부터 떨어져 그와 접촉하지 않는 뱅크(bank) 구조물과;

[0007]

전극 구조물과 뱅크 구조물 사이의 절연 무기 재료의 얇은 층을 포함하는 유기 전자 소자용 백플레인이 제공된

다.

[0008] 또한,

[0009] 다수의 전극 구조물이 위에 있는 TFT 기판과, 전극 구조물 위에 픽셀 영역을 형성하고 적어도 0.1 마이크로미터 거리만큼 전극 구조물로부터 떨어져 그와 접촉하지 않는 뱅크 구조물과, 전극 구조물과 뱅크 구조물 사이의 절연 무기 재료의 얇은 층을 포함하는 유기 전자 소자용 백플레인을 형성하는 단계와;

[0010] 액체 매질 내에 제1 활성 재료를 포함하는 제1 액체 조성물을 픽셀 개구의 적어도 일부에 침착시키는 단계를 포함하는 유기 전자 소자의 형성 방법이 제공된다.

[0011] 전술한 일반적인 설명과 다음의 상세한 설명은 단지 예시적이고 설명을 위한 것이며, 첨부된 특허청구범위에서 한정되는 본 발명을 한정하는 것이 아니다.

### 도면의 간단한 설명

[0012] 본 명세서에서 제시되는 개념의 이해를 향상시키도록 실시예가 첨부 도면에 도시되어 있다.

<도 1>

도 1은 본 명세서에 기재된 바와 같이 뱅크를 갖는 픽셀 영역의 예시로서의 개략 평면도.

<도 2>

도 2는 본 명세서에 기재된 바와 같이 백플레인의 예시로서의 개략 단면도.

<도 3>

도 3은 활성 유기 재료의 층을 포함하는 본 명세서에 기재된 바와 같은 새로운 백플레인의 일 실시예의 예시로서의 개략 단면도.

<도 4>

도 4는 본 명세서에 기재된 바와 같이 다른 백플레인의 예시로서의 개략 단면도.

숙련자는 도면 내의 대상이 간단하고 명확하게 도시되었으며 반드시 일정한 축척으로 도시되지는 않았음을 이해할 것이다. 예를 들어, 도면 내의 대상들 중 일부의 치수는 실시예의 이해를 증진시키는 것을 돋기 위해 다른 대상에 비해 과장될 수도 있다.

### 발명을 실시하기 위한 구체적인 내용

[0013] 많은 태양 및 실시예가 본 명세서에 기재되어 있으며, 단지 예시적이고 비한정적이다. 본 명세서를 읽은 후에, 숙련자는 다른 태양 및 실시예가 본 발명의 범주로부터 벗어남이 없이 가능함을 이해할 것이다.

[0014] 실시예들 중 임의의 하나 이상의 실시예의 다른 특징 및 효과가 하기의 상세한 설명 및 특허청구범위로부터 명백해질 것이다. 상세한 설명은 먼저 용어의 정의와 해설을 다루고, 이어서 백플레인과, 전자 소자를 형성하는 방법을 다룬다.

#### 1. 용어의 정의 및 해설

[0016] 이하에서 설명되는 실시예의 상세 사항을 다루기 전에, 몇몇 용어를 정의하거나 또는 명확히 하기로 한다. 정의된 용어는 그의 변형 형태를 포함한다.

[0017] 본 명세서에서 사용되는 바와 같이, 용어 "활성"은 층이나 재료를 언급할 때 소자의 작동을 전자적으로 용이하게 하는 층이나 재료를 칭한다. 활성 재료의 예는 전하를 전도, 주입, 수송, 또는 차단하는 재료를 포함하지만, 이에 한정되지 않으며, 여기에서 전하는 전자나 정공일 수 있다. 예로는 또한 전자 또는 전자방사 특성을 갖는 층이나 재료를 포함한다. 활성 층 재료는 방사선을 수용하면 전자-정공 쌍의 농도 변화를 나타내거나 방사선을 방출할 수 있다.

[0018] 용어 "능동 매트릭스"는 전자 구성요소의 어레이 및 어레이 내의 대응하는 구동 회로를 의미하려는 것이다.

[0019] 용어 "백플레인"은 전자 소자를 형성하도록 유기 층이 위에 침착될 수 있는 작업편을 의미하려는 것이다.

[0020] 용어 "회로"는 적절하게 접속되고 적절한 전위(들)로 공급되면 기능을 집합적으로 수행하는 전자 구성요소들의

모임을 의미하려는 것이다. 회로는 디스플레이의 어레이 내의 능동 매트릭스 픽셀, 열 또는 행 디코더, 열 또는 행 어레이 스트로브, 감지 증폭기, 신호 또는 데이터 구동기 등을 포함할 수 있다.

[0021] 용어 "접속됨"은, 전자 구성요소, 회로, 또는 이의 일부와 관련하여, 둘 이상의 전자 구성요소, 회로, 또는 적어도 하나의 전자 구성요소와 적어도 하나의 회로의 임의의 조합이 그들 사이에 어떠한 중재 전자 구성요소도 놓여 있지 않음을 의미하려는 것이다. 기생 저항, 기생 커패시턴스, 또는 둘 모두는 이러한 정의의 목적을 위해 전자 구성요소에 고려되지 않는다. 일 실시예에서, 전자 구성요소들은 서로에 대해 전기적으로 단락되어 있고 실질적으로 동일한 전압에 놓인 경우 접속되어 있다. 전자 구성요소들은 광학 신호가 이러한 전자 구성요소들 사이에 전송될 수 있게 하는 광섬유 라인을 사용하여 서로 접속될 수 있다는 것에 유의하라.

[0022] 용어 "커플링됨(coupled)"은, 신호(예를 들어, 전류, 전압, 또는 광학 신호)가 하나에서 다른 하나로 전송될 수 있는 방식으로, 둘 이상의 전자 구성요소, 회로, 시스템, 또는 (1) 적어도 하나의 전자 구성요소, (2) 적어도 하나의 회로, 또는 (3) 적어도 하나의 시스템 중 적어도 둘의 임의의 조합의 접속, 연결 또는 결합을 의미하려는 것이다. "커플링됨"의 비한정적인 예로는, 전자 구성요소들 간의 직접 접속, 회로들, 또는 스위치(예를 들어, 트랜지스터(들))가 사이에 접속되어 있는 전자 구성요소들 등을 포함할 수 있다.

[0023] "커플링됨"의 비한정적인 예로는, 전자 구성요소들 사이의 직접적인 접속, 회로들, 또는 스위치(들)(예를 들어, 트랜지스터(들))가 사이에 접속되어 있는 전자 구성요소들 등을 포함할 수 있다.

[0024] 용어 "구동 회로"는 유기 전자 구성요소와 같은 전자 구성요소의 작동을 제어하도록 구성되는 회로를 의미하려는 것이다.

[0025] 용어 "전기적으로 연속적"은 전기적으로 개방된 회로 없이 전기적 전도 경로를 형성하는 층, 부재, 또는 구조물을 의미하려는 것이다.

[0026] 용어 "전극"은 캐리어를 수송하도록 구성되는 구조물을 의미하려는 것이다. 예를 들어, 전극은 애노드, 캐소드 일 수 있다. 전극은 트랜지스터, 커패시터, 저항, 인덕터, 다이오드, 유기 전자 구성요소 및 전원 장치의 일부를 포함할 수 있다.

[0027] 용어 "전자 구성요소"는 전기적 기능을 수행하는 회로의 최저 레벨 단위를 의미하려는 것이다. 전자 구성요소는 트랜지스터, 다이오드, 저항, 커패시터, 인덕터 등을 포함할 수 있다. 전자 구성요소는 기생 저항(예를 들어, 와이어의 저항) 또는 기생 커패시턴스(예를 들어, 상이한 전자 구성요소들에 접속된 2개 전도체들 사이의 용량성 커플링으로, 여기에서 전도체들 사이의 커패시터는 의도치 않은 것이거나 부수적인 것임)를 포함하지 않는다.

[0028] 용어 "전자 소자"는 적절하게 접속되고 적절한 전위(들)로 공급될 때 기능을 집합적으로 수행하는 회로, 전자 구성요소, 또는 이들의 조합의 모임을 의미하려는 것이다. 전자 소자는 시스템을 포함하거나, 시스템의 일부일 수 있다. 전자 소자의 예로는, 디스플레이, 센서 어레이, 컴퓨터 시스템, 항공전자기기, 자동차, 휴대 전화기 및 많은 기타 소비자용 및 공업용 전자 제품을 포함한다.

[0029] 용어 "절연"은 "전기적 절연"과 상호 교환가능하게 사용된다. 이들 용어 및 이의 변형은 재료, 층, 부재 또는 구조물을 통하여 임의의 상당한 전류가 흐르는 것을 실질적으로 방지하는 전기적 특성을 갖는 이러한 재료, 층, 부재, 또는 구조물을 칭하려는 것이다. "층"이라는 용어는 "필름"이라는 용어와 상호 교환가능하게 사용되고, 원하는 영역을 덮는 코팅을 말한다. 상기 영역은 전체 소자만큼 크거나, 실제 시각 디스플레이와 같은 특정 기능 영역만큼 작거나, 또는 단일 서브픽셀만큼 작을 수 있다. 필름은 중착, 액체 침착 및 열 전사를 포함하는 임의의 종래 침착 기술에 의해 형성될 수 있다.

[0030] 전형적인 액체 침착 기술은 스판 코팅, 그라비어 코팅, 커튼 코팅, 딥 코팅, 슬롯다이 코팅, 스프레이 코팅 및 연속 노즐 코팅과 같은 연속 침착 기술과, 그리고 잉크젯 인쇄, 그라비어 인쇄 및 스크린 인쇄와 같은 불연속 침착 기술을 포함하지만, 이에 한정되는 것은 아니다.

[0031] 용어 "투광성"은 "투명"과 상호 교환가능하게 사용되고, 주어진 파장의 입사광의 적어도 50%가 투과됨을 의미하려는 것이다. 일부 실시예에서는, 광의 70% 이상이 투과된다.

[0032] 용어 "액체 조성물"은 용액을 형성하도록 액체 매질이나 매체에 용해되거나,

[0033] 분산액을 형성하도록 액체 매질이나 매체에 분산되거나, 또는 혼탁액이나 에멀젼을 형성하도록 액체 매질이나 매체에 혼탁되어 있는 유기 활성 재료를 의미하려는 것이다.

- [0034] 용어 "개구"는, 평면도의 사시도에서 볼 때, 그를 둘러싸는 특정 구조물이 없는 것에 의해 특징지워지는 영역을 의미하려는 것이다.
- [0035] 용어 "유기 전자 소자"는 하나 이상의 반도체 층 또는 재료를 포함하는 소자를 의미하려는 것이다. 유기 전자 소자는, (1) 전기 에너지를 방사선으로 변환하는 소자(예를 들어, 발광 다이오드, 발광 다이오드 디스플레이, 또는 다이오드 레이저), (2) 전자공학적 공정을 통하여 신호를 검출하는 소자(예를 들어, 광검출기(예를 들어,
- [0036] 광전도성 전지, 포토레지스터, 광스위치, 광트랜지스터, 또는 광튜브), IR 검출기, 또는 바이오센서), (3) 방사선을 전기 에너지로 변환하는 소자(예를 들어, 광전 소자 또는 태양 전지), 및 (4) 하나 이상의 유기 반도체 층을 포함하는 하나 이상의 전자 구성요소를 포함하는 소자(예를 들어, 트랜지스터 또는 다이오드)를 포함한다.
- [0037] 용어 "위에 있음"은, 소자 내의 층, 부재 또는 구조물을 언급하는데 사용될 때, 하나의 층, 부재 또는 구조물이 반드시 다른 층, 부재, 또는 구조물 바로 다음에 있거나 이들과 접촉하는 것을 의미하는 것은 아니다.
- [0038] 용어 "주연부"는, 평면도에서, 닫힌 평면 형상을 형성하는 층, 부재, 또는 구조물의 경계를 의미하려는 것이다. 용어 "포토레지스트"는 층으로 형성될 수 있는 감광 재료를 의미하려는 것이다. 활성 방사선에 노광될 때, 노광되고 노광되지 않은 영역이 물리적으로 구별될 수 있도록 포토레지스트의 적어도 하나의 물리적 특성 및/또는 화학적 특성이 변경된다.
- [0039] 용어 "구조물"은, 자체적으로 또는 다른 패터닝된 층(들) 또는 부재(들)와 함께, 의도한 목적을 둡는 단위를 형성하는 하나 이상의 패터닝된 층 또는 부재를 의미하려는 것이다. 구조물의 예는 전극, 웰(well) 구조물, 캐소드 분리기 등을 포함한다.
- [0040] 용어 "TFT 기판"은 패널 기능을 행하도록 하는 기초 지지부 상의 구동 회로 및/또는 TFT의 어레이를 의미하려는 것이다.
- [0041] 용어 "지지부" 또는 "기초 지지부는, 강성이거나 가요성이 될 수 있으며, 유리, 중합체, 금속 또는 세라믹 재료, 또는 이의 조합을 포함할 수 있지만 이에 한정되는 것은 아닌 하나 이상의 재료의 하나 이상의 층을 포함할 수 있는 기본 재료를 의미하려는 것이다.
- [0042] 본 명세서에 사용되는 바와 같이, 용어 "포함하다", "포함하는", "함유하다", "함유하는", "갖는다", "갖는" 또는 이들의 임의의 다른 변형은 비배타적인 포함을 망라하고자 한다. 예를 들어, 요소들의 목록을 포함하는 공정, 방법, 용품, 또는 장치는 반드시 그러한 요소만으로 제한되지는 않고, 명확하게 열거되지 않거나 그러한 공정, 방법, 용품, 또는 장치에 내재적인 다른 요소를 포함할 수도 있다. 또한, 명백히 반대로 기술되지 않는다면, "또는"은 포괄적인 '또는'을 말하며 배타적인 '또는'을 말하는 것은 아니다. 예를 들어, 조건 A 또는 B는 하기 중 어느 하나에 의해 만족된다: A는 참(또는 존재함)이고 B는 거짓(또는 존재하지 않음), A는 거짓(또는 존재하지 않음)이고 B는 참(또는 존재함), A 및 B 둘 모두가 참(또는 존재함).
- [0043] 또한, 부정관사("a" 또는 "an")의 사용은 본 명세서에서 설명되는 요소 및 구성요소를 설명하기 위해 이용된다. 이는 단지 편의상 그리고 본 발명의 범주의 전반적인 의미를 제공하기 위해 행해진다. 이러한 기재는 하나 또는 적어도 하나를 포함하는 것으로 이해되어야 하고, 단수형은 그가 달리 의미하는 것이 명백하지 않으면 복수를 또한 포함한다.
- [0044] 원소의 주기율표 내의 칼럼(column)에 대응하는 족(group) 번호는 문헌[CRC Handbook of Chemistry and Physics, 81<sup>st</sup> Edition (2000-2001)]에 나타난 바와 같은 "새로운 표기"(New Notation) 규정을 사용한다.
- [0045] 달리 정의되지 않으면, 본 명세서에서 사용되는 모든 기술적 및 과학적 용어는 본 발명이 속하는 기술 분야의 숙련자에 의해 통상적으로 이해되는 바와 동일한 의미를 갖는다. 명세서에서 설명되는 것과 유사하거나 등가인 방법 및 재료가 본 발명의 실시예의 실시 또는 시험에서 사용될 수 있지만, 적합한 방법 및 재료가 후술된다. 본 명세서에서 언급되는 모든 간행물, 특히 출원, 특히 및 다른 참고 문헌은 전체적으로 참고로 포함되며, 상충되는 경우 특정 어구(passage)가 언급되지 않으면, 정의를 비롯한 본 명세서가 우선할 것이다. 추가적으로, 재료, 방법, 및 실시예는 단지 예시적인 것이며 제한하고자 하는 것은 아니다.
- [0046] 본 명세서에서 설명되지 않는 범위에서, 특정 재료, 가공 행위, 및 회로에 관한 많은 상세 사항은 통상적이며, 유기 발광 다이오드 디스플레이, 광검출기, 광기전, 및 반전도성 부재 기술 분야 내의 교재 및 기타 출처에서 발견할 수 있다.
- [0047] 2. 백플레이인

- [0048] 본 명세서에서는 새로운 전자 소자용 백플레인이 제공된다. 백플레인은,
- [0049] 다수의 전극 구조물이 위에 있는 TFT 기판과;
- [0050] 전극 구조물 위에 픽셀 영역을 형성하고, 적어도 0.1 마이크로미터 거리만큼 전극 구조물로부터 떨어져 그와 접촉하지 않는 뱅크 구조물과;
- [0051] 전극 구조물과 뱅크 구조물 사이의 절연 무기 재료의 얇은 층을 포함한다.
- [0052] 여기에 사용되는 바와 같이, 용어 "얇은"은, 절연 무기 뱅크 구조물과 관련되는 경우, 기판의 평면에 직각인 방향으로 100 nm 이하의 두께를 의미하려는 것이다.
- [0053] TFT 기판은 전자 분야에서 잘 알려져 있다. 기초 지지부는 유기 전자 소자 분야에서 사용되는 바와 같이 통상의 지지부일 수 있다. 기초 지지부는 가요성 또는 강성일 수 있고, 유기물 또는 무기물일 수 있다. 일부 실시예에서, 기초 지지부는 투명하다. 일부 실시예에서, 기초 지지부는 유리이거나 가요성 유기 필름이다. TFT 어레이에는 알려져 있는 바와 같이 지지부 위에 또는 지지부 내에 위치될 수 있다. 지지부는 약 12 내지 2500 마이크로미터 범위의 두께를 가질 수 있다.
- [0054] 용어 "박막 트랜지스터" 또는 "TFT"는 전계 효과 트랜지스터의 적어도 채널 영역이 주로 기판의 기본 재료의 일부가 아닌 전계 효과 트랜지스터를 의미하려는 것이다. 일부 실시예에서, TFT의 채널 영역은 a-Si, 다결정 규소, 또는 이들의 조합을 포함한다. 용어 "전계 효과 트랜지스터"는 게이트 전극 상의 전압에 의해 그의 전류 반송 특성이 영향 받는 트랜지스터를 의미하려는 것이다. 전계 효과 트랜지스터는 접합 전계 효과 트랜지스터(JFET), 또는 금속 산화물 반도체 전계 효과 트랜지스터(MOSFET), 금속 질화물 산화물 반도체(MNOS) 전계 효과 트랜지스터 등을 포함하는 금속 절연체 반도체 전계 효과 트랜지스터(MISFET)를 포함한다. 전계 효과 트랜지스터는 n-채널(n-형 캐리어가 채널 영역 내에서 흐름) 또는 p-채널(p-형 캐리어가 채널 영역 내에서 흐름)일 수 있다. 전계 효과 트랜지스터는 증가형 트랜지스터(채널 영역이 트랜지스터의 S/D 영역에 비해 상이한 전도성 유형을 가짐) 또는 공핍형 트랜지스터(트랜지스터의 채널 및 S/D 영역이 동일한 전도성 유형을 가짐)일 수 있다.
- [0055] TFT 구조 및 설계는 잘 알려져 있다. TFT 구조물을 통상 게이트, 소스 및 드레인 전극과, 통상 완충 층과 게이트 절연체와 중간층이라고 하는 일련의 무기 절연 층을 포함한다.
- [0056] 일반적으로 TFT 기판의 TFT 및 구동기 구조물 상에 평탄화 층이 존재한다. 평탄화 층은 TFT 기판의 거친 특징부 및 임의의 입자 재료를 평탄하게 하여 기생 커패시턴스를 최소화한다.
- [0057] 평탄화 층 상에는 다수의 전극 구조물이 존재한다. 전극은 애노드 또는 캐소드일 수 있다. 일부 실시예에서, 전극은 픽셀화된다. 이는 정사각형, 직사각형, 원형, 삼각형, 타원형 등과 같은 평면 형상을 갖는 구조물의 패터닝된 어레이로 형성될 수 있다. 일반적으로, 전극은 종래의 공정(예를 들어, 침착, 패터닝, 또는 이들의 조합)을 사용하여 형성될 수 있다.
- [0058] 일부 실시예에서, 전극은 투명하다. 일부 실시예에서, 전극은 산화인듐주석(ITO)과 같은 투명 전도성 재료를 포함한다. 기타 투명 전도성 재료로는, 예를 들어, 산화인듐아연(IZO), 산화아연, 산화주석, 산화아연주석(ZTO), 원소 금속, 금속 합금, 및 이들의 조합을 포함한다. 일부 실시예에서, 전극은 전자 소자용 애노드이다. 전극은, 스텐실 마스크를 사용한 선택적 침착, 또는 패턴을 형성하기 위해 일부분을 제거하는 종래의 리소그래피 기술 및 블랭킷 침착(blanket deposition)과 같은 종래의 기술을 사용하여 형성될 수 있다. 전극의 두께는 일반적으로 대략 50 내지 150 nm 범위에 있다.
- [0059] 뱅크 구조물은 유기 활성 재료(들)가 침착될 픽셀 영역 내에 개구가 있는 전극 상에 패턴으로 존재한다. 각각의 픽셀 개구를 둘러싼 것이 뱅크이다. 뱅크 구조물은 뱅크가 전극 구조물과 접촉하지 않도록 형성된다. 뱅크는 적어도 0.1 마이크로미터만큼 전극으로부터 떨어져 있다. 이는 도 1에 개략적으로 도시되어 있다. 픽셀(1)은 방출 영역(10)을 갖는다. 픽셀에서 전극의 에지가 20으로 나타나 있다. 픽셀 개구를 둘러싸는 뱅크 구조물은 40으로 나타나 있다. 뱅크(40)는 30으로 나타낸 간격만큼 전극의 에지로부터 떨어져 있다. 전극 에지(20)와 뱅크(40)의 시작 간의 거리는 적어도 0.1 마이크로미터이다.
- [0060] 뱅크 구조물은 유기물 또는 무기물일 수 있다. 뱅크 구조물은 스텐실 마스크를 사용한 선택적 침착, 또는 패턴을 형성하기 위해 일부분을 제거하는 종래의 리소그래피 기술 및 블랭킷 침착과 같은 종래의 기술을 사용하여 형성될 수 있다.

- [0061] 임의의 유기 유전체 재료가 뱅크 구조물을 형성하는데 사용될 수 있다. 일부 실시예에서, 유기 재료는 에폭시 수지, 아크릴 수지 및 폴리이미드 수지로 이루어진 군으로부터 선택된다. 이러한 수지는 잘 알려져 있으며, 많은 경우 구매가능하다.
- [0062] 유기 뱅크 구조물을 형성하는 패터닝은 표준 포토리소그래픽 기술을 이용하여 달성될 수 있다. 일부 실시예에서, 뱅크 구조물은 포토레지스트로 알려진 감광 재료로 제조된다. 이 경우, 층은 뱅크 구조물을 형성하도록 이미지 형성되고 현상될 수 있다. 포토레지스트는 포토레지스트 층이 활성 방사선에 노광된 영역에서 더 제거 가능하게 되는 것을 의미하는 포지티브 작용(positive-working)일 수 있거나 포토레지스트 층이 노광되지 않은 영역에서 더 용이하게 제거되는 것을 의미하는 네거티브 작용(negative-working)일 수 있다. 일부 실시예에서, 뱅크 구조물을 형성하는 재료는 감광성이 아니다. 이 경우, 전체 층이 형성될 수 있고, 포토레지스트 층이 층 위에 적용되고, 이미지형성되고, 현상되어 뱅크 구조물을 형성할 수 있다. 일부 실시예에서, 그 다음, 포토레지스트는 박리된다. 이미지형성, 현상 및 박리에 대한 기술은 포토레지스트 기술 영역에서 잘 알려져 있다. 유기 뱅크 구조물은 일반적으로 약 0.5 내지 3 마이크로미터의 두께를 갖는다. 두께는 TFT 기판의 평면에 수직인 방향으로 측정된다. 일부 실시예에서, 두께는 약 2 내지 3 마이크로미터이다.
- [0063] 일부 실시예에서, 유기 뱅크와 전극 간의 거리는 약 0.5 내지 5 마이크로미터이고, 일부 실시예에서는 1 내지 3 마이크로미터이다.
- [0064] 임의의 절연 무기 재료가 무기 뱅크 구조물을 위해 사용될 수 있다. 일부 실시예에서, 무기 재료는 금속 산화물 또는 질화물이다. 일부 실시예에서, 무기 재료는 산화규소, 질화규소 및 이들의 조합으로 구성된 군으로부터 선택된다.
- [0065] 무기 뱅크 구조물은 일반적으로 중착 공정에 의해 형성된다. 재료는 패턴을 형성하도록 스텐실 마스크를 통하여 침착될 수 있다. 대안적으로, 상기 기재한 바와 같이, 재료는 층 전체로서 형성될 수 있고 포토레지스트를 사용하여 패터닝될 수 있다.
- [0066] 무기 뱅크 구조물은 일반적으로 약 1000 내지 4000 Å의 두께를 갖는다. 일부 실시예에서, 두께는 약 2000 내지 3000 Å이다. 일부 실시예에서, 무기 뱅크와 전극 간의 거리는 약 0.1 내지 3 마이크로미터, 일부 실시예에서는 0.5 내지 2 마이크로미터이다.
- [0067] 뱅크 구조물과 전극 구조물 사이에는 절연 무기 재료의 얇은 층이 제공된다. 일부 실시예에서, 이 층은 약 5 내지 100 nm, 일부 실시예에서는 약 10 내지 50 nm의 두께를 갖는다.
- [0068] 일부 실시예에서, 얇은 무기 층은 전극 구조물과 뱅크 구조물 사이의 캡에만 존재한다. 일부 실시예에서, 얇은 무기 층은 전극 구조물의 에지와 중첩한다. 중첩 양은 절연 재료가 전극 기능에 악영향을 미치지 않도록 최소한으로 유지되어야 한다.
- [0069] 임의의 절연 무기 재료가 얇은 무기 층에 사용될 수 있다. 일부 실시예에서, 무기 재료는 금속 산화물 또는 질화물이다. 일부 실시예에서, 무기 재료는 산화규소, 질화규소 및 이들의 조합으로 구성된 군으로부터 선택된다. 얇은 무기 층은 일반적으로 중착 공정에 의해 형성된다. 재료는 패턴을 형성하도록 스템실 마스크를 통하여 침착될 수 있다. 대안적으로, 상기 기재한 바와 같이, 재료는 층 전체로서 형성될 수 있고 포토레지스트를 사용하여 패터닝될 수 있다.
- [0070] 일부 실시예에서, 얇은 무기 층은 뱅크 구조물의 형성 이전에 형성된다. 이 경우에, 얇은 무기 층은 뱅크 구조물이 형성되기 전에 뱅크 구조물의 에지 아래에 있을 수 있다. 일부 실시예에서, 얇은 무기 층은 뱅크 구조물의 형성 이후에 형성된다.
- [0071] 하나의 예시적인 백플레인(100)이 도 2에 개략적으로 도시되어 있다. TFT 기판은, 유리 기판(110)과, 무기 절연층(120)과, 게이트 전극 또는 게이트 라인 및 소스/드레인 전극 또는 데이터 라인을 위한 다양한 전도성 라인(130)을 포함한다. 유기 평탄화 층(140)이 존재한다. 픽셀화된 전극은 150으로 나타나 있다. 전극층 상에는 뱅크 구조물(160)이 형성된다. 뱅크는 활성 유기 재료가 소자를 형성하기 위하여 침착될 픽셀 개구(170)를 형성한다. 전극(150)과 뱅크(160) 사이의 캡 "x"를 나타낸 확대도가 삽입되어 있다. 전극과 뱅크 사이의 캡에 절연 무기 재료의 얇은 층(180)이 존재한다. 여기에 도시되어 있는 바와 같이, 얇은 무기 층(180)은 전극(150)의 에지 약간 위에 놓인다. 적색(R), 녹색(G) 및 청색(B) 스펙트럼의 광과 방출 방향이 나타나 있다.
- [0072] 유기 활성 재료의 침착 후의 백플레인의 개략도가 도 3에 도시되어 있다. 백플레인에는 임의의 유형의 TFT를 가질 수 있는 TFT 기판(105)이 있다. TFT 기판 상에는 뱅크(160)로 둘러싸인 전극(150)이 있다. 뱅크와 전극

사이에는 캡 x가 존재한다. 얇은 무기 층(180)은 캡 내에 존재한다. 유기 활성 재료는 액체 매질로 픽셀 개구(170) 안으로 침착되어 활성층(190)을 형성한다. 195로 나타낸 층(190) 두께의 불균일부가 "y"로 나타낸 유효 방출 영역 밖에 있는 것을 볼 수 있다. 활성 층은 유효 방출 영역 내에서 실질적으로 균일하다. OLED에 대하여 방출 영역 내의 균일한 활성 재료를 형성하는 것의 이점으로는, 보다 우수한 색 안정성 및 보다 우수한 패널 수명에 기여할 균일한 방출을 제공한다는 것이다.

[0073] a-Si TFT를 갖는 다른 예시적인 백플레인은 4에 200으로서 개략적으로 도시되어 있다. TFT 기판은 유리 기판(210), 게이트 전극 또는 게이트 라인(220), 게이트 절연체층(230), a-Si 채널(140),  $n^+$  a-Si 접점(241), 및 소스/드레인 금속(242)을 포함한다. 절연층(230)은 당업계에 알려진 바와 같은 임의의 무기 절연 재료로 제조될 수 있다. 전도성층(220, 242)은 당업계에 알려진 바와 같이 임의의 무기 전도성 재료로 제조될 수 있다. a-Si 채널 및 도핑된  $n^+$  a-Si 층도 또한 당업계에 잘 알려져 있다.

[0074] TFT 기판 위에 유기 평탄화 층(250)이 있다. 평탄화 층을 위한 재료는 위에서 논의되었다. 패터닝된 전극(260)은 평탄화 층(250) 위에 형성된다. 비아를 위한 금속화 부분(261)이 존재한다. 전극을 위한 재료는 위에서 논의되었다. 뱅크 구조물(270)이 전극 층 위에 형성된다. 뱅크는 활성 유기 재료가 소자를 형성하기 위하여 침착될 픽셀 개구(280)를 형성한다. 뱅크 구조물(270)과 전극(260) 사이에 캡 "x"가 존재한다. 전극과 뱅크 사이의 캡에는 절연 무기 재료의 얇은 층(290)이 존재한다. 여기에 도시되어 있는 바와 같이, 얇은 무기 층(290)은 전극(260)의 애지 약간 위에 놓인다.

### 3. 전자 소자를 형성하기 위한 방법

[0076] 본 명세서에 기재된 백플레인은 유기 활성 재료에 대한 액체 침착 기술에 특히 적합하다. 유기 전자 소자를 형성하는 방법은

[0077] 다수의 전극 구조물이 위에 있는 TFT 기판과, 전극 구조물 위에 픽셀 영역을 형성하고 적어도 0.1 마이크로미터 거리만큼 전극 구조물로부터 떨어져 그와 접촉하지 않는 뱅크 구조물과, 전극 구조물과 뱅크 구조물 사이의 절연 무기 재료의 얇은 층을 포함하는 백플레인을 형성하는 단계와;

[0078] 액체 매질 내에 제1 활성 재료를 포함하는 제1 액체 조성물을 픽셀 개구의 적어도 일부에 침착시키는 단계를 포함한다.

[0079] 전자 소자를 형성하기 위한 예시적인 방법은 액체 침착 기술을 사용하여 본 명세서에 기재된 백플레인의 픽셀 웨이에 하나 이상의 유기 활성 층을 형성하는 단계를 포함한다. 일부 실시예에서, 하나 이상의 광활성 층 및 하나 이상의 전하 수송 층이 있다. 그 다음, 제2 전극이 통상 증착 기술에 의해 유기 층 위에 형성된다. 전하 수송 층(들) 및 광활성 층의 각각은 하나 이상의 층을 포함할 수 있다. 다른 실시예에서, 경사지거나 연속적으로 변하는 조성을 갖는 단일 층이 개별 전하 수송 층 및 광활성 층 대신에 사용될 수 있다.

[0080] 일부 실시예에서,

[0081] (i) 다수의 전극 구조물이 위에 있는 TFT 기판과, 전극 구조물 위에 픽셀 영역을 형성하고 적어도 0.1 마이크로미터 거리만큼 전극 구조물로부터 떨어져 그와 접촉하지 않는 뱅크 구조물과, 전극 구조물과 뱅크 구조물 사이의 절연 무기 재료의 얇은 층을 포함하는 백플레인과;

[0082] (ii) 적어도 픽셀 개구 내의 정공 수송 층과;

[0083] (iii) 적어도 픽셀 개구 내의 광활성 층과;

[0084] (iv) 적어도 픽셀 개구 내의 전자 수송 층과;

[0085] (v) 캐소드를 포함하는 전자 소자가 제공된다.

[0086] 일부 실시예에서, 소자는 애노드와 정공 수송 층 사이에 유기 완충 층을 추가로 포함한다. 일부 실시예에서, 소자는 전자 수송 층과 캐소드 사이에 전자 주입 층을 추가로 포함한다. 일부 실시예에서, 하나 이상의 완충 층, 정공 수송 층, 전자 수송 층 및 전자 주입 층은 전체에 걸쳐 형성된다.

[0087] 예시적인 실시예에서, 백플레인에서의 전극은 애노드이다. 일부 실시예에서, 유기 완충 재료를 포함하는 제1 유기 층이 액체 침착에 의해 도포된다. 일부 실시예에서, 정공 수송 재료를 포함하는 제1 유기 층이 액체 침착에 의해 도포된다. 일부 실시예에서, 유기 완충 재료를 포함하는 제1 층 및 정공 수송 재료를 포함하는 제2 층이 순차적으로 형성된다. 유기 완충 층 및/또는 정공 수송 층이 형성된 후에, 광활성 층이 액체 침착에 의해

형성된다. 적색, 녹색, 또는 청색 방출 재료를 포함하는 상이한 광활성 조성물이 풀 컬러 디스플레이를 형성하도록 상이한 괵셀 영역에 도포될 수 있다. 광활성 층의 형성 후에, 전자 수송 층이 중착에 의해 형성된다. 전자 수송 층의 형성 후에, 선택적인 전자 주입 층과 그 다음의 캐소드가 중착에 의해 형성된다.

[0088] 용어 "유기 완충 층" 또는 "유기 완충 재료"는 전기적 전도성 또는 반전도성 유기 재료를 의미하려는 것이며, 유기 전자 소자에서, 하부 층의 평탄화, 전하 수송 및/또는 전하 주입 특성, 산소 또는 금속 이온과 같은 불순물의 제거, 및 유기 전자 소자의 성능을 증진하거나 개선하는 다른 측면을 포함하지만 이로 한정되지 않는 하나 이상의 기능을 가질 수 있다. 유기 완충 재료는 중합체, 올리고머, 또는 소분자일 수 있으며 용액, 분산액, 혼탁액, 에멀젼, 콜로이드 혼합물, 또는 다른 조성물의 형태일 수 있다.

[0089] 유기 완충 층은 양성자성 산(protonic acid)으로 종종 도핑되는, 폴리아닐린(PANI) 또는 폴리에틸렌다이옥시티오펜(PEDOT)과 같은 중합체 재료로 형성될 수 있다. 양성자성 산은 예를 들어 폴리(스티렌설폰산), 폴리(2-아크릴아미도-2-메틸-1-프로판설폰산) 등일 수 있다. 유기 완충 층은 구리 프탈로사이아닌 및 테트라티아풀발렌-테트라사이아노퀴노다이메탄 시스템(TTF-TCNQ)과 같은, 전하 전달 화합물을 포함할 수 있다. 일 실시예에서, 유기 완충 층은 전도성 중합체 및 콜로이드-형성 중합체성 산의 분산액으로 제조된다. 이러한 재료는, 예를 들어 공개된 미국 특허 출원 제2004-0102577호, 제2004-0127637호 및 제2005/205860호에 기재되어 있다. 유기 완충 층은 전형적으로 대략 20 내지 200 nm 범위의 두께를 갖는다.

[0090] 용어 "정공 수송"은, 층, 재료, 부재, 또는 구조물을 언급할 때, 그러한 층, 재료, 부재, 또는 구조물이 그러한 층, 재료, 부재, 또는 구조물의 두께를 통한 양전하의 이동을 상대 효율 및 적은 전하 손실로 촉진함을 의미하고자 하는 것이다. 발광 재료가 또한 일부 전하 수송 특성을 가질 수 있지만, 용어 "전하 수송 층, 재료, 부재, 또는 구조"는 주된 기능이 발광인 층, 재료, 부재, 또는 구조를 포함하고자 하는 것은 아니다.

[0091] 층(120)을 위한 정공 수송 재료의 예로는, 예를 들어 문헌[Kirk-Othmer Encyclopedia of Chemical Technology, Fourth Edition, Vol. 18, p. 837-860, 1996, by Y. Wang]에 요약되어 있다. 정공 수송 분자 및 중합체 들 모두가 사용될 수 있다. 통상 사용되는 정공 수송 분자는, 4,4',4"-트리스(N,N-다이페닐-아미노)-트라이페닐아민(TDATA); 4,4',4"-트리스(N-3-메틸페닐-N-페닐-아미노)-트라이페닐아민(MTDATA); N,N'-다이페닐-N,N'-비스(3-메틸페닐)-[1,1'-바이페닐]-4,4'-다이아민(TPD); 1,1-비스[(다이-4-톨릴아미노)페닐]사이클로헥산(TAPC); N,N'-비스(4-메틸페닐)-N,N'-비스(4-에틸페닐)-[1,1'-(3,3'-다이메틸)바이페닐]-4,4'-다이아민(ETPD); 테트라키스-(3-메틸페닐)-N,N,N',N'-2,5-페닐렌다이아민(PDA);  $\alpha$ -페닐-4-N,N-다이페닐아미노스티렌(TPS); p-(다이에틸아미노)벤즈알데히드 디아페닐하이드라존(DEH); 트라이페닐아민(TPA); 비스[4-(N,N-다이에틸아미노)-2-메틸페닐](4-메틸페닐)메탄(MPMP); 1-페닐-3-[p-(다이에틸아미노)스티릴]-5-[p-(다이에틸아미노)페닐]피라졸린(PPR 또는 DEASP); 1,2-트랜스-비스(9H-카르바졸-9-일)사이클로부탄(DCZB); N,N,N',N'-테트라키스(4-메틸페닐)-(1,1'-바이페닐)-4,4'-다이아민(TTB); N,N'-비스(나프탈렌-1-일)-N,N'-비스-(페닐)벤지딘( $\alpha$ -NPB); 및 구리 프탈로사이아닌과 같은 포르피린 화합물을 포함하지만, 이에 한정되는 것은 아니다. 통상적으로 사용되는 정공 수송 중합체는 폴리비닐카르바졸, (페닐메틸)폴리실란, 폴리(다이옥시티오펜), 폴리아닐린, 및 폴리피롤을 포함하지만 이로 한정되지 않는다. 전술된 것과 같은 정공 수송 분자를 폴리스티렌 및 폴리카르보네이트와 같은 중합체 내로 도핑함으로써 정공 수송 중합체를 또한 얻을 수 있다. 정공 수송 층은 전형적으로 대략 40 내지 100 nm 범위의 두께를 갖는다.

[0092] "광활성"은 (발광 다이오드 또는 화학 전지 내에서와 같이) 인가된 전압에 의해 활성화될 때 광을 방출하거나, 또는 방사선 에너지에 응답하여 (광검출기 내에서와 같이) 인가된 바이어스 전압에 의해 또는 바이어스 전압 없이 신호를 발생시키는 재료를 말한다. 임의의 유기 전계발광("EL") 재료가 광활성 층에 사용될 수 있으며, 이러한 재료는 당업계에 잘 알려져 있다. 재료는 소분자 유기 형광 화합물, 형광 및 인광 금속 착물, 공액 중합체, 및 이의 혼합물을 포함하지만, 이에 한정되는 것은 아니다. 광활성 재료는 단독으로 또는 하나 이상의 호스트 재료와 혼합하여 존재할 수 있다. 형광 화합물의 예로는, 나프탈렌, 안트라센, 크라이센, 피렌, 테트라센, 잔렌, 페릴렌, 쿠마린, 로다민, 퀴나크리돈, 루브렌, 그의 유도체, 및 그의 혼합물을 포함하지만, 이에 한정되는 것은 아니다. 금속 착물의 예에는 트리스(8-하이드록시퀴놀라토)알루미늄(Alq3)과 같은 금속 칼레이트(metal chelated) 옥시노이드 화합물과, 페트로브(Petrov) 등의 미국 특허 제6,670,645호와 국제특허 공개 WO 03/063555호 및 WO 2004/016710호에 개시된 바와 같은 페닐피리딘, 페닐퀴놀린, 또는 페닐피리미딘 리간드와의 이리듐의 착물과 같은 고리금속(cyclometalated) 이리듐 및 백금 전계발광 화합물과, 예를 들어 국제특허 공개 WO 03/008424호, WO 03/091688호 및 WO 03/040257호에 설명된 유기금속 착물과, 이들의 혼합물이 포함되지만 이로 한정되지 않는다. 공액 중합체의 예에는 폴리(페닐렌비닐렌), 폴리플루오렌, 폴리(스피로바이플루오렌), 폴리티오펜, 폴리(p-페닐렌), 그 공중합체, 및 그 혼합물이 포함되지만 이로 한정되지 않는다. 광활성 층

(1912)은 전형적으로 대략 50 내지 500 nm 범위의 두께를 갖는다.

[0093] "전자 수송"은, 층, 재료, 부재 또는 구조물을 언급할 때, 그러한 층, 재료, 부재, 또는 구조물이 그러한 층, 재료, 부재 또는 구조물을 통한 다른 층, 재료, 부재, 또는 구조물로의 음전하의 이동을 증진 또는 촉진함을 의미한다.

[0094] 선택적인 전자 수송 층(140)에 사용될 수 있는 전자 수송 재료의 예는 금속 킬레이트화 옥시노이드 화합물, 예를 들어 트리스(8-하이드록시퀴놀라토)알루미늄(AlQ), 비스(2-메틸-8-퀴놀리놀라토)(p-페닐페놀라토) 알루미늄(BAlq), 테트라카이스-(8-하이드록시퀴놀라토)하프늄(HfQ) 및 테트라카이스-(8-하이드록시퀴놀라토)지르코늄(ZrQ); 아졸 화합물, 예를 들어 2-(4-바이페닐일)-5-(4-t-부틸페닐)-1,3,4-옥사다이아졸(PBD), 3-(4-바이페닐일)-4-페닐-5-(4-t-부틸페닐)-1,2,4-트라이아졸(TAZ), 및 1,3,5-트라이(페닐-2-벤지이미다졸)벤젠(TPBI); 퀴녹살린 유도체, 예를 들어 2,3-비스(4-플루오로페닐)퀴녹살린; 폐난트롤린, 예를 들어 4,7-다이페닐-1,10-폐난트롤린(DPA) 및 2,9-다이메틸-4,7-다이페닐-1,10-폐난트롤린(DDPA); 및 이들의 혼합물을 포함한다. 전자 수송 층은 전형적으로 대략 30 내지 500 nm 범위의 두께를 갖는다.

[0095] 본 명세서에서 사용되는 바와 같이, 용어 "전자 주입"은, 층, 재료, 부재, 또는 구조물을 언급할 때, 이러한 층, 재료, 부재, 또는 구조물이 상대 효율 및 적은 전하 손실로 이러한 층, 재료, 부재, 또는 구조물의 두께를 통하여 음의 전하의 주입 및 이동을 용이하게 하는 것을 의미하려는 것이다. 선택적인 전자 수송 층은 무기물일 수 있으며, BaO, LiF, 또는 Li<sub>2</sub>O를 포함할 수 있다. 전자 주입 층은 전형적으로 대략 20 내지 100 Å 범위의 두께를 갖는다.

[0096] 캐소드는 1족 금속(예를 들어, Li, Cs), 2족 (알칼리토) 금속, 란탄족 및 악티늄족을 포함하는 희토류 금속으로부터 선택될 수 있다. 캐소드는 대략 300 내지 1000 nm 범위의 두께를 갖는다.

[0097] 실질적으로 완성된 전기 소자를 형성하도록 어레이와 주연 및 원격 회로 상에 봉지 층이 형성될 수 있다.

[0098] 전반적인 설명 또는 실시예에서 전술된 모든 작용이 요구되지는 않으며, 특정 작용의 일부가 요구되지 않을 수 있고, 설명된 것에 더하여 하나 이상의 추가의 작용이 수행될 수 있음을 알아야 한다. 또한, 작용들이 나열된 순서는 반드시 그들이 수행되는 순서는 아니다.

[0099] 상기 명세서에서, 개념들이 특정 실시예를 참조하여 설명되었다. 그러나, 당업자는 아래의 특허청구범위에서 설명되는 바와 같은 본 발명의 범주로부터 벗어남이 없이 다양한 변형 및 변경이 이루어질 수 있음을 이해한다.

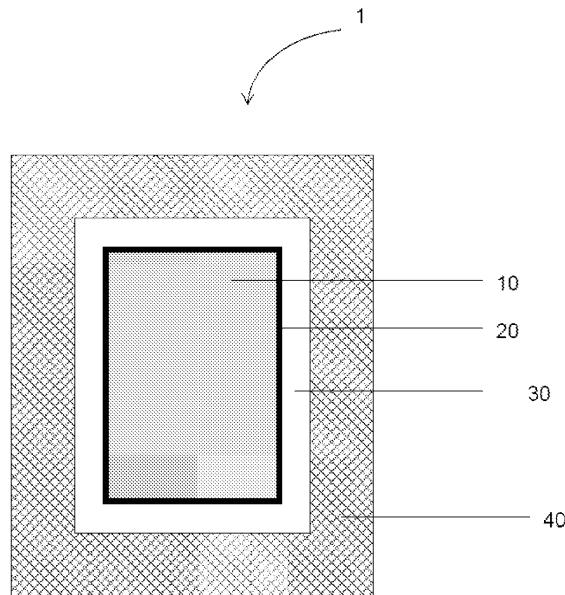
[0100] 따라서, 명세서 및 도면은 제한적인 의미보다는 예시적인 의미로 간주되어야 하고, 모든 그러한 변형이 본 발명의 범주 내에 포함되게 하고자 한다.

[0101] 이득, 다른 이점, 및 문제에 대한 해결책이 특정 실시예에 관해서 전술되었다. 그러나, 이득, 이점, 문제에 대한 해결책, 그리고 임의의 이득, 이점, 또는 해결책을 발생시키거나 더 명확해지게 할 수 있는 임의의 특징부(들)는 임의의 또는 모든 특허청구범위의 매우 중요하거나, 요구되거나, 필수적인 특징부로서 해석되어서는 안 된다.

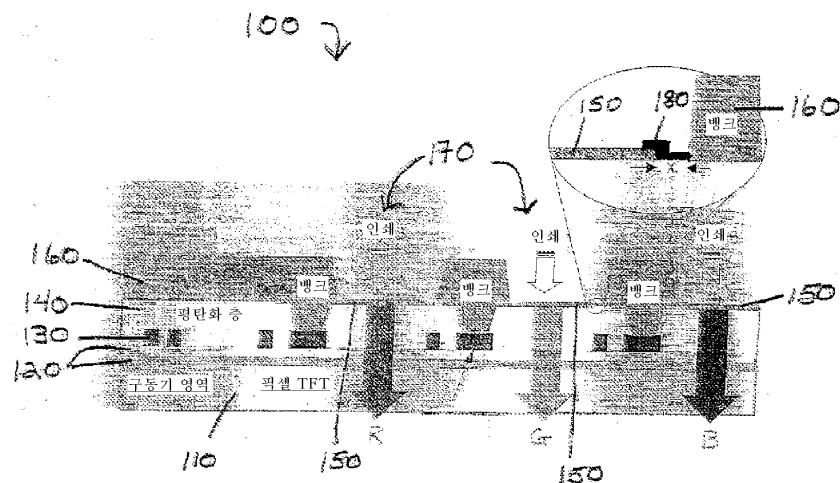
[0102] 명확함을 위해 별개의 실시예들과 관련하여 본 명세서에서 설명된 소정 특징부가 조합되어 단일 실시예로 또한 제공될 수 있다는 것을 이해하여야 한다. 역으로, 간략함을 위해 단일 실시예와 관련하여 설명된 여러 특징부들은 별개로 또는 임의의 하위 조합으로 또한 제공될 수 있다. 게다가, 범위로 언급된 수치에 관한 참조는 그러한 값 및 언급된 범위 위아래의 약간의 변동을 포함하며, 이는 그 범위 이내의 값과 사실상 동일한 결과를 달성하는 데 사용될 수 있다. 또한, 이러한 범위의 개시 사항은 하나의 값의 일부 구성요소가 상이한 값의 구성요소와 혼합될 때 생성될 수 있는 분수 값을 포함하는, 최소 평균값과 최대 평균값 사이의 모든 값을 포함하는 연속적인 범위로서 의도된다. 더욱이, 더 넓은 범위 및 더 좁은 범위가 개시될 때, 하나의 범위로부터의 최소값을 다른 범위로부터의 최대값과 일치시키는 것 및 그 반대의 경우는 본 발명의 고려 이내이다.

## 도면

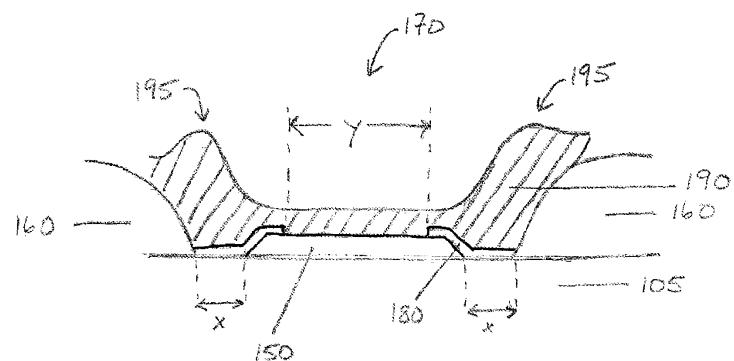
## 도면1



## 도면2



## 도면3



도면4

