

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

G09G 3/28

G09G 3/34



[12] 发明专利说明书

[21] ZL 专利号 00816793.1

[45] 授权公告日 2004 年 11 月 3 日

[11] 授权公告号 CN 1174354C

[22] 申请日 2000.11.23 [21] 申请号 00816793.1

[30] 优先权

[32] 1999.12.6 [33] FR [31] 99/15331

[86] 国际申请 PCT/FR2000/003258 2000.11.23

[87] 国际公布 WO2001/043112 法 2001.6.14

[85] 进入国家阶段日期 2002.6.6

[71] 专利权人 汤姆森许可贸易公司

地址 法国布洛里

[72] 发明人 卡洛斯·科雷亚 迪迪埃·杜瓦扬

审查员 王琦琳

[74] 专利代理机构 中科专利商标代理有限责任公
司

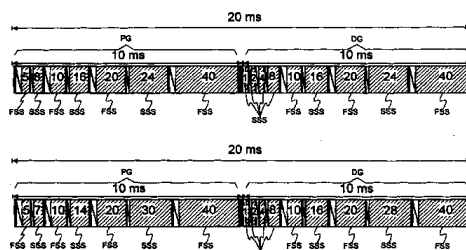
代理人 朱进桂

权利要求书 1 页 说明书 19 页 附图 6 页

[54] 发明名称 一种等离子显示屏的寻址方法

[57] 摘要

本发明提供一种将两排显示单元共用子扫描的技术和分配成两组子扫描的技术相结合的方法。该方法使两种似乎不兼容的技术的有益效果地结合起来。本发明通过两个单元共用子扫描 SSS 的方法提供对专用于每个单元的子扫描 FSS 的静态和/或动态补偿。



I S S N 1 0 0 8 - 4 2 7 4

1. 一种在由多个放电单元组成的等离子显示屏 (800) 上显示视频图
5 象 (801) 的方法, 其中, 通过各具有特定持续时间的多个子扫描
(FSS, SSS) 使每个单元发光一段发光时间, 子扫描被分成两个连续的
时间组, 其中每个单元的发光时间在两个组之间分配, 其特征在于每组
包括第一和第二子扫描 (FSS, SSS), 第一子扫描 (FSS) 专用于每个单
元, 第二子扫描 (SSS) 由至少两个单元共用, 第一组的所有第一子扫描
10 (FSS) 的总持续时间比第二组的所有第一子扫描 (FSS) 的总持续时间
长, 第一组的所有第二子扫描 (SSS) 的总持续时间比第二组的所有第二
子扫描 (SSS) 的总持续时间短。

2. 根据权利要求 1 所述的方法, 其特征在于对于每个单元, 在第一
和第二子扫描 (FSS, SSS) 之间补偿第一和第二组之间在发光时间上的差
15 异, 以使第一和第二组的发光时间之间的总差值低于一个阈值。

3. 根据权利要求 2 所述的方法, 其特征在于该阈值低于一个等于 10
的发光权值。

4. 根据权利要求 1 至 3 中的一项所述的方法, 其特征在于第一组的
第一子扫描 (FSS) 的权值为 5, 10, 20 和 40, 第一组的第二子扫描 (SSS)
20 的权值为 7, 14 和 30, 第二组的第一子扫描 (FSS) 的权值为 10, 20 和
40, 第二组的第二子扫描 (SSS) 的权值为 1, 2, 4, 8, 16 和 28。

5. 根据权利要求 1 至 2 中的一项所述的方法, 其特征在于第一组的
第一子扫描 (FSS) 的权值为 5, 10, 20 和 40, 第一组的第二子扫描 (SSS)
的权值为 8, 16 和 24, 第二组的第一子扫描 (FSS) 的权值为 10, 20 和
25 40, 第二组的第二子扫描 (SSS) 的权值为 1, 2, 4, 8, 16 和 24。

6. 一种由发光单元组成的等离子显示屏, 其特征在于这些单元根据权
利要求 1 至 5 中的任何一项所述的方法发光。

一种等离子显示屏的寻址方法

5

技术领域

本发明涉及一种等离子显示屏的寻址方法。特别是，本发明涉及一种具有分开寻址和保持类型的显示屏的灰阶编码。

10 背景技术

等离子显示屏，以下称 PDP，是平面显示屏。有两大系列的 PDP，即其操作为 DC 型的 PDP 和其操作为 AC 型的 PDP。通常，PDP 包括两种绝缘基片（或基层），每一基片带有一个或多个电极阵列，并在他们之间限定充满气体的空间。该绝缘基片连接在一起，以便在所述阵列电极之间限定交叉部分。每个电极交叉部分形成一个与气体空间对应的基本单元，该气体空间部分由屏障部分地定界，当激活单元时，气体空间中出、
15 现放电。放电引起基本单元内 UV 线放射，同时单元壁上沉积的荧光粉使 UV 线转换成可见光。

对于 AC 型 PDP，有两种单元结构，一种是矩阵结构，另一种是共面
20 结构。尽管这些结构各异，基本单元的操作基本相同。各单元处于点亮或“开”的状态或者处于熄灭或“关”的状态。一个单元可以通过发送一系列脉冲，也称为保持脉冲来保持其中一种状态，在整个期间希望保持在该状态。通过发送一个更大的脉冲，通常称做寻址脉冲，来打开或寻址单元。通过使用阻尼放电使单元内的电荷为零来关闭或擦除该单
25 元。在一个图象的整个显示周期中，通过使用子扫描或子帧来调制开和关状态的周期，利用视觉集成现象获得各种灰阶。

为了能完成各基本单元的短时点亮调制，主要使用两种所谓的“寻址模式”。第一种寻址模式叫做“显示寻址”，包括对单元的每一行进行寻址，同时保持单元的其它行，该寻址以移位方式逐行进行。第二种

寻址方式叫做“寻址和显示分离”，包括在三个不同周期内寻址，保持和擦除屏幕是所有单元。有关这两种寻址模式的详细介绍，本领域技术人员可参考例如美国专利 No. 5, 420, 602 和 5, 446, 344。

图 1 说明显示一个图象的“寻址和显示分离”模式的基本时间分配。该图象的总显示时间 T_{tot} 为 16.6 或 20 ms，根据国家而定。在该显示期间，完成 8 个子扫描 SB1 到 SB8，以允许每个单元 256 个灰阶，每个子扫描可以使一个基本单元在一个发光时间 T_{ec} 内处于“开”或“关”的状态， T_{ec} 是值 T_o 的倍数。接着参照发光权值 p ，其中 p 对应一个整数，以使 $T_{ec} = p \cdot T_o$ 。一个子扫描的总持续时间包括各子扫描的擦除时间 T_{ef} ，寻址时间 T_a 和发光时间。寻址时间 T_a 可分解成对应于一行寻址的基本时间 T_{ae} 的 n 倍。因为最大灰阶所需的发光时间的总和等于最大发光时间 T_{max} ，我们得出以下等式： $T_{tot} = m \cdot (T_{ef} + n \cdot T_{ae}) + T_{max}$ ，其中 m 表示子扫描的数量。图 1 对应发光时间的二进制分解。该二进制分配已明确存在以下几个问题。

问题之一是轮廓问题，源于其灰阶极为接近，而发光时间去相关的两个区域的近似性。如图 1 所示，最差的情况对应于灰阶 127 和 128 之间的跃迁。这是由于灰阶 127 与前 7 个子扫描 SB1 至 SB7 的发光相对应，而 128 则与第 8 个子扫描 SB8 的发光相对应。荧屏中两个相邻的，具有灰阶 127 和 128 的两个区域不同时发光。当图象是静态并且观看者的视线不在荧屏上移动时，暂时累积进行得相对较好（如果忽略闪烁效应），并且看到具有相对接近灰阶的两个区域。另一方面，当这两个区域在荧屏上移动（或观看者的视线移动）时，累积时隙改变荧屏区域，并且从某个单元号的一个区域向另一区域转移。这种视觉累积时隙从灰阶 127 的一个区域向灰阶 128 的一个区域的转移具有累积效果，使单元在一帧周期内关闭，使得该区域呈现暗淡的轮廓。相反，视觉累积时隙从灰阶 128 的一个区域向灰阶 127 的一个区域转移视线的累积时隙具有累积的效果，使单元在一帧周期内发光到最大限度，使得该区域呈现明亮的轮廓（不如暗淡的轮廓容易察觉）。当显示器以包括三个（红、绿、蓝）基本单元的像素工作时，该现象增强，因为其轮廓可以是彩色的。

绘制轮廓的现象在切换的发光权值与完全不同的时间分配组对应的所有灰阶过渡区域出现。高权值的切换由于其幅度而比低权值切换更令人烦恼。依据切换权值和其位置可在或大或小的范围感觉到产生的影响。因此，对于相距很远（如 63-128）的灰阶也可能产生轮廓影响，但
5 对于眼睛的冲击很小，用于它对应于明显可见的灰阶（或彩色）过渡。

当该帧的总显示时间为 20m 时会出现图象闪烁的问题（即常说的大面积闪烁）。图象闪烁在其发光保持恒定的适度亮度的图象区中特别明显。这一问题源于以约为 55 Hz 出现的眼睛的短时滤除功能。

另外，更为常见的问题在于使用该寻址模式的等离子显示屏的亮度。为了使附图简化起见，图示 1 中没有按比例，并且没有给出寻址时间的准确比例。实际上，对于一个子扫描，由 480 行组成的显示屏的完全寻址可需要 1.2ms，即约为以 60Hz 的频率显示的完整图象的显示时间的 7%。对于以 50Hz 工作并且由 525 行组成的显示屏，对于一个完整的子扫描的寻址时间约为 1.3 ms，即约为图象显示时间的 6.5%。因此，图
10 象的实际显示时间由寻址时间明显地缩短了。

对于这三个问题，为使这些缺陷最小所做的各种改进是已知。

为了校正轮廓问题，已经采取了几种解决方案。主要思想是分解高发光权值以便减少高权值过渡的视觉影响。图示 2 显示了一种解决方案，其中使用 10 个子扫描，因此使显示屏的整体亮度降低。最大发光时间
20 T_{max} 约为图象总显示时间的 30%，擦除和寻址时间约为 70%。

为了增加子扫描的数量而不减少屏幕的整体亮度，已知是采用对显示屏的两行共用子扫描，从而允许增加子扫描的总数而无须减少实际的图象显示时间。欧洲申请 EP-A-0 945 846 公开了一种借助多表示码使几
25 对行的同时扫描造成的误差最小的相同。图 3 示出对 14 个子扫描进行编码实例，其显示时间与大约 10 个子扫描相对应。在图 3 所示的实例中，权值 1, 2, 4, 7, 13, 17, 25 和 36 的子扫描每次由两行共用，而权值 5, 10, 20, 30, 40 和 45 的子扫描专用于每行。

另外一个增加子扫描数的方案包括使用将其中部的列电极去掉的显示屏，从而定义行数减少的两个半屏。这样就缩短了寻址时间，两个半
30 屏相互独立地寻址。这个方案能增加显示屏的整体亮度。

为了消除屏幕闪烁的问题，一种改进是使用分成两组权值大约相等的子扫描。图 4 示出将一个图象的时间分配成两组，每组具有 10 ms 的持续时间。该时间分配也使轮廓现象减至最小。然而，这种时间分配需要很多子扫描（图 4 的情况下需要 14 个子扫描），降低了利用两个半屏产生的整个亮度中的增益。

很明显，将分成为两组的时间与两行的同时寻址组合以增加屏幕的亮度。然而，该组合必须同时符合各种参数：

每个单元的发光时间也必须分配在两组子扫描上；

与两个单元共用的子扫描（与指定子扫描相对）相对应的发光时间也必需平均分配。

这两个参数不能被严格考虑。然而，尽可能地接近是有利的。目前，还没有一项与可接受的折中方案对应的解决方案。

发明内容

本发明提供一种解决方案，该方案将两行共用子扫描的技术与将子扫描分成两组的技术结合起来。

本发明的目的是提供一种在由多个放电单元组成的等离子显示屏上显示视频图象的方法，其中利用各具有指定持续时间的多个子扫描使每个单元在一段发光时间内发光，子扫描被分成两个连续的时间组，其中每个单元的发光时间在两组间进行分配。每个组由第一和第二子扫描组成，第一子扫描专用于每个单元特定，第二子扫描由至少两个单元共用。

根据第一实施例，第一组的所有第一子扫描的持续时间的总和大于第二组的所有第一子扫描的持续时间的总和，第一组的所有第二子扫描的持续时间的总和小于第二组的所有第二子扫描的持续时间的总和。这种子扫描的分配使其能够由于子扫描的分配在两组之间得到补偿。

根据第二实施例，对于每个单元，在第一和第二子扫描之间补偿第一和第二组之间的发光时间的差值，以使第一和第二组的发光时间之间的整体差值低于一个阈值。这涉及到在第一和第二子扫描上动态分隔持

续时间，以便借助第二子扫描补偿第一子扫描中的任何不均衡。第二实施例独立于第一实施例，但可以有利地与之结合起来。

本发明还涉及一个等离子显示屏，该显示屏包括发光单元，其中根据本发明的方法使各单元发光。

5

附图说明

参考附图并阅读说明书将使本发明的特征和优点更加显而易见，其中：

图 1 至 4 表示根据现有技术显示图象期间的子扫描时间分配；

10 图 5 至 6 表示根据本发明显示图象期间的子扫描时间分配；

图 7 至 9 说明根据本发明的灰阶编码算法；

图 10 表示根据本发明使用该编码算法的处理电路；

图 11 至 15 表示图 10 中的电路的详细说明；

图 16 表示实施本发明的等离子显示屏。

15

具体实施方式

由于某些具体原因，子扫描的时间分配不使用与精确的线性比率对应的有效比例。

20 图 5 说明实施本发明的第一优选时间分配。该时间分配包括专用于每一行的第一子扫描 FSS，该子扫描允许对屏幕的每个单元分别寻址。在该优选实施例中，有 7 个第一子扫描 FSS，相应的发光权值 5, 10, 10, 20, 20, 40 和 40 与这七个第一子扫描相关联。该选择在 255 个灰阶上产生最大差值为 145。对视频图象的统计研究使其能够确定由于最大差值引起的误差概率低于 5%。

25 第二子扫描 SSS 同时对两个邻接的行寻址。在优选实施例中，有 8 个第二子扫描 SSS，相应的权值 1, 2, 4, 8, 8, 16, 16, 24, 24 与这 8 个第二子扫描 SSS 相关联。本领域技术人员可以注意到，高亮度值的范围存在着分辨率损失，编码后的最大灰阶值为 244 而不是 255。然而，如果在高灰阶范围进行适当的压缩，看不到高亮度灰阶范围的这种差

异。也可以在预先进行的灰阶系数校正期间对 245 个灰阶而不是 256 个灰阶进行转换。

第一子扫描 FSS 和第二子扫描 SSS 分成第一组 FG 和第二组 SG。每个组的整个周期（发光时间和寻址时间）在该实施例中大体相等，差异为 1% 的等级。此外，它们的发光权值被等分，第一组 FG 发光权值为 5, 8, 10, 16, 20, 24 和 40，第二组的发光权值为 1, 2, 4, 8, 10, 16, 20, 24 和 40。第一子扫描 FSS 和第二子扫描 SSS 之间的分配稍有差别，但形成了第一组中的第一子扫描 FSS 大和第二组 SG 中的第二子扫描 SSS 大的不平衡。本发明的方法利用第一和第二子扫描 FSS 和 SSS 之间的这种不平衡，使他们相互补偿，以使对应于第一和第二组 FG 和 SG 的编码的最终结果几乎平衡。

根据第一种实施方法，使用图 5 中的代码。根据已有技术把共享公共寻址的灰阶分成一个公共部分和多个专用部分。然后如下进行各组之间的分配：

15 把对应于第一子扫描的专用部分分成两部分，如果分配结果不均衡，则形成第一组大的不平衡。

把对应于第二子扫描的公共部分分成两部分，如果分配结果不均衡，则形成第二组大的不平衡，权值等于 24 时总处于被同时激活或停止状态。

20 需要注意的是，第一子扫描的分配结果可能导致第一组大 15 的不均衡，第二子扫描的分配结果可能导致第二组大 15 的不均衡。然而，由于分配，实际的不均衡仅在 15% 的可能情况下大于 10，在 53% 的情况下小于或等于 5。

25 为了进行说明，例如我们使用从欧洲申请 EP-A-0 945 846 第 5 页 39 行到第 6 页 34 行中公开编码方法，利用系数 $\alpha = 5/16$ 同时对具有公共部分 CL 和专用于每个灰阶的专用部分 SL1 和 SL2 的两个灰阶 GL1 和 GL2 进行编码。

例 1: $GL1 = 100$ 和 $GL2 = 128$

$GL2 - GL1 = 28$

30 舍位的最小误差差值: $D = 30$

待编码的校正值: $GL1 = 99$ 和 $GL2 = 129$

$$SL2 = D + \alpha GL1 = 60$$

$$SL1 = \alpha GL1 = 30$$

$$CL = 69.$$

5 所以, 下列专用和公共编码值为:

$$SL2 = 10+10+20+20$$

$$SL1 = 10+20$$

$$CL = 1+4+8+8+24+24.$$

这相当于编码 $GL1$ 和 $GL2$ 值如下:

10 $GL1: 8+20+24 = 52 / 1+4+8+10+24 = 47$

$$GL2: 8+10+20+24 = 62 / 1+4+8+10+20+24 = 67.$$

例 2: $GL1 = 62$ 和 $GL2 = 136$

$$GL2 - GL1 = 74$$

15 舍位的最小误差差值: $D = 75$

待编码的校正值: $GL1 = 61$ 和 $GL2 = 136$

$$SL1 = \alpha GL1 = 15$$

$$SL2 = D + \alpha GL1 = 90$$

$$CL = 46.$$

20 所以, 下列专用和公共编码值为:

$$SL2 = 10+40+40$$

$$SL1 = 5+10$$

$$CL = 2+4+8+16+16.$$

这相当于编码 $GL1$ 和 $GL2$ 值如下:

25 $GL1: 5+10+16 = 31 / 2+4+8+16 = 30$

$$GL2: 10+16+40 = 66 / 2+4+8+16+40 = 70.$$

上述的两个例子所具有的第一和第二组间的差值都小于 5。但是, 如前面指出的, 该例子一方面在分辨率方面受到限制, 另一方面, 最大不平衡可能性的权值为 15。

30

图 6 表示另一种优选的时间分配，现在详细说明其实施方法。该时间分配包括专用于每一行的第一子扫描 FSS，该子扫描允许屏幕的每个单元被单独寻址。在该优选实例中，有 7 个第一子扫描 FSS，相应的发光权值 5, 10, 10, 20, 20, 40 和 40 与这 7 个第一子扫描 FSS 相关联。该选择在 256 个灰阶范围产生的最大差值为 145。对视频图象的统计研究使其确定由于最大差值引起的误差概率小于 5%。

第二子扫描 SSS 对两个邻接行同时寻址。在优选实例中，有 8 个第二子扫描 SSS，相应的权值 1, 2, 4, 7, 8, 14, 16, 28, 30 与这 9 个第二子扫描 SSS 相关联。

将第一和第二子扫描 FSS 和 SSS 分成第一组 FG 和第二组 SG。每一组整个周期（发光时间和寻址时间）在我们的例子中大体相等，差别为 0.5% 的数量级。此外，将发光权值等分，第一组 FG 的发光权值为 5, 7, 10, 14, 20, 30 和 40，第二组的发光权值为 1, 2, 4, 8, 10, 16, 20, 28 和 40。第一子扫描 FSS 和第二子扫描 SSS 之间的分配稍有差别，但形成第一组 FG 中的第一子扫描 FSS 大和第二组 SG 中的第二子扫描 SSS 大的不平衡。本发明的方法利用第一和第二子扫描 FSS 和 SSS 之间的这种不平衡，使他们相互补偿，以使对应于第一和第二组 FG 和 SG 的编码的最终结果几乎平衡。

现参照图 7 所示的算法对每对单元的灰阶编码的方法进行详细说明。该算法以分别与第一单元和第二单元相关联的两个已知灰阶 GL1 和 GL2 开始，所述单元具有共用子扫描。

在第一步骤 101 中，计算 GL1 和 GL2 之间的差值的绝对值。然后将该差值 $|GL1 - GL2|$ 舍位，以使误差最小，在下文将该舍位的差值称为 D。

在第二步骤 102 中，计算分别与灰阶 GL1 和 GL2 对应的值 V1 和 V2。一方面，根据对该差值 $|GL1 - GL2|$ 进行的舍位确定这些值 V1 和 V2，另一方面，根据 GL1 和 GL2 的最大和最小值确定 V1 和 V2 的值。在所述的实例中，根据下表进行差值的舍位以及 V1 和 V2 的修正。

$ GL1-GL2 $ 的最后位	D	V1	V2
0	0	$\text{Max}(GL1, GL2)$	$\text{Min}(GL1, GL2)$
1	0	$\text{Max}(GL1, GL2)-1$	$\text{Min}(GL1, GL2)$
2	0	$\text{Max}(GL1, GL2)-1$	$\text{Min}(GL1, GL2)+1$
3	5	$\text{Max}(GL1, GL2)+1$	$\text{Min}(GL1, GL2)-1$
4	5	$\text{Max}(GL1, GL2)$	$\text{Min}(GL1, GL2)-1$
5	5	$\text{Max}(GL1, GL2)$	$\text{Min}(GL1, GL2)$
6	5	$\text{Max}(GL1, GL2)-1$	$\text{Min}(GL1, GL2)$
7	5	$\text{Max}(GL1, GL2)-1$	$\text{Min}(GL1, GL2)+1$
8	0 (up. ten.)	$\text{Max}(GL1, GL2)+1$	$\text{Min}(GL1, GL2)-1$
9	0 (up. ten.)	$\text{Max}(GL1, GL2)$	$\text{Min}(GL1, GL2)-1$

在计算 V1 和 V2 后，执行第一测试步骤 103。第一测试步骤 103 检验舍位的差值 D 是否大于在我们的优选实例中等于 145 的最大差值 D_{MAX} 。

5 如果 D 大于 D_{MAX} 那么执行第三步骤 104，否则执行第二测试 105。

第二测试 105 检验舍位的差值 D 是否为 20 的倍数。为简化实施步骤，可以只检验 D 是否为 4 的倍数。如果 D 是 20 的倍数，那么执行第四步骤 106，否则执行第三测试 107。

10 第三测试 107 检验舍位的差值 D 是否为 10 的倍数。为简化实施步骤，可以只检验 D 是否为 2 的倍数。如果 D 是 2 的倍数则执行第五步骤 108，否则执行第四测试 109。

第四测试 109 检验舍位的差值加 5 是否为 20 的倍数。为简化实施步骤，可以只检验 D 的两个低速率比特是否都等于 1。如果该舍位的差值加 5 是 20 的倍数，则执行第 6 步骤 110，否则执行第七步骤 111。

15 实际上，第一到第四测试 103，105，107 和 109 可以依次或同时执行，这取决于本技术技术人员所进行的技术选择。同样，第三到第七步骤 104，106，108，110 和 111 可根据第一到第四测试 103，105，107 和

109 的结果在一定条件下执行，或根据测试结果同时执行，以便在执行之后仅选择步骤之一的结果。

使用第三到第七步骤 104, 106, 108, 110 和 111 分配第一和第二组 FG 和 SG 范围中的舍位差值 D 。在该实例中，分配舍位的差值，以便具有可能的最小不平衡。下文中，符号 D_1 对应于放置在第一组 FG 中的舍位的差值 D 的那部分，符号 D_2 对应于放置在第二组 SG 中的舍位的差值 D 的那部分。

第三步骤 104 将最大值 $D_{1\max}$ 和 $D_{2\max}$ 赋予 D_1 和 D_2 ，在我们的实例中， $D_1 = D_{1\max} = 75$ 而 $D_2 = D_{2\max} = 70$ 。在该第三步骤 104 之后，在第八步骤 112 重新计算 V_1 的值，以使它等于 $V_2 + D_{\max}$ 。本领域中的技术人员很容易理解第三步骤 104 和第八步骤 112 可以以任何顺序执行。

第四步骤 106 在第一和第二组 FG 和 SG 之间等分差值 D ，使得 $D_1 = D_2 = D / 2$ 。

第五步骤 108 以第一组 FG 大 10 的不均衡性在第一和第二组 FG 和 SG 之间分配差值 D 。第五步骤 108 之后得到 $D_1 = (D / 2) + 5$ 和 $D_2 = (D / 2) - 5$ 。

第六步骤 110 以第二组 SG 大 5 的不均衡性在第一和第二组 FG 和 SG 之间分配差值 D 。在第六步骤 110 之后得到 $D_1 = (D-5)/2$ 和 $D_2 = D_1 + 5$ 。

第七步骤 111 以第一组 FG 大 5 的不均衡性在第一和第二组 FG 和 SG 之间分配差值 D 。在第七步骤 111 之后得到 $D_1 = (D + 5)/2$ 和 $D_2 = D_1 - 5$ 。

根据第一至第四测试 103, 105, 107 和 109 的结果，在第四至第八步骤 106, 108, 110, 111 和 112 中的一个步骤完成后执行第九步骤 113。第九步骤 113 确定必须确定哪一个公用值 C_1 ，以便最好地补偿由于在 D_1 和 D_2 范围分配舍位的差值 D 引起的不平衡，公用值 C_1 对应于第一组 FG。因为第一组不能使所有值被编码，有必要计算 C_1 的最佳值，在实际编码期间校正 C_1 。最佳值 C_1 与 $((V_1 + V_2) / 2 - D_1) / 2$ 的运算结果相对应，在优选实例中，该数值被舍位较小的整数。

第九步骤 113 执行后，第十步骤 114 在第一组 FG 的子扫描范围对 C_1 和 $C_1 + D_1$ 值进行编码。在第十步骤 114 期间，还改进 C_1 的值。一种

方法包括对最佳值 $C1$ 确定所有可能的 $C1$ 和 $C1+D1$ 值的编码。如果不能以最佳值 $C1$ 进行编码，则尽量以与 $C1 \pm 1$ ，然后是 $C1 \pm 2$ 对应的值进行编码，直到获得至少一个有效的编码。在比较了各种可能的编码后，将 $C1$ 的最终值确定为与例如一个子扫描的最大值范围内的编码对应的值。然后通过减法： $C2 = V1 - (C1 + D)$ 非常简单地计算 $C2$ 的计算。本领域的技术人员可以注意到，在 $C2$ 的计算过程中补偿公共部分和差值之间的不均衡性。第十步骤 114 还产生三个字 $SM1$ ， $Sm1$ 和 $COM1$ ，对于第一组 FG，这三个字分别对应专用于最高灰阶的第一子扫描 FSS 的编码，专用于最低灰阶的第一子扫描 FSS 的编码和这两个灰阶共用的第二子扫描 SSS 的编码。这三个字 $SM1$ ， $Sm1$ 和 $COM1$ 与所选的 $C1$ 值对应。

第十一步骤 115 执行在第二组 SG 的子扫描范围内对 $C2$ 和 $C2 + D2$ 值进行编码。本领域技术人员可运用已有技术进行该编码操作或下面参考图 8 描述的算法。

最后，第十二步骤 116 对已编码的值进行格式化操作。该格式化根据最高灰阶使编码的值与灰阶一致。

现在参照图 8 描述编码算法。所描述的算法应用到第十一步骤 115。第十三步骤 201 对 $D2 + C2$ 值编码。所执行的编码包括在第二组 SG 的所有子扫描 FSS 和 SSS 范围内对 $D2+C2$ 值编码，对与低发光权值对应的子扫描给予优先。编码完成后，得到一个 9 位字，该字能分成与第二组 SG 的第一子扫描 FSS 的激活对应的第一字 $SPEMAX$ 和与第二组 SG 的第二子扫描 SSS 的激活对应的第二字 $COMMAX$ 。

第十四步骤 202 分别对 $D2$ 和 $C2$ 值进行编码。 $D2$ 被编码为与第二组 SG 的第一子扫描 FSS 的激活对应的第三码字 $SPEMIN$ 。 $C2$ 被编码为与第二组 SG 的第二子扫描 SSS 的激活对应的第四字 $COMMIN$ 。

第十四步骤 202 完成后，执行测试 203。该测试 203 检验第二组的 $D2$ 部分是否大于对应于第一字 $SPEMAX$ 的值。如果 $D2$ 大于 $SPEMAX$ 的值，则执行第十五步骤 204，否则执行第十六步骤 205。

第十五和十六步骤 204 和 205 分配确定三个字 $SM2$ ， $Sm2$ 和 $COM2$ 的不象话，对于第二组 SG，这三个字分别对应于专用于最高灰阶的第一子

扫描 FSS 的编码，专用于最低灰阶的第一子扫描 FSS 的编码和这两个灰阶共用的第二子扫描 SSS 的编码。

第十五步骤 204 将字 SPEMIN 分配给字 SM2，将零字分配给字 SM2，将 COMMINS 分配给字 COM2。

- 5 第十六步骤 205 将字 SPEMAX 分配给字 SM2，一个等于 SPEMAX 的值与 D2 值之间的差值的字分配给 Sm2，将字 COMMAX 分配给字 COM2。

图 9 表示执行第十二步骤 116 的示意图。根据最高灰阶测试，将字 SMi 和 Smi 分配给灰阶 GL1 或灰阶 GL2。

- 10 对其第二子扫描 SSS 是公用的每对单元重复由图 7 至 9 的算法组成的算法。

为了更清楚地理解构成本发明主旨的运算方法，现介绍几个实施例。为了更清楚，以数值总和的形式表示对应于子扫描编码的各种字，每个字与和所述值相关联子扫描的激活对应。

- 15 例 1: $GL1 = 130, GL2 = 124$

$$|GL1 - GL2| = 6 \Rightarrow D = 5, V1 = 130 \text{ 和 } V2 = 125$$

$$D1 = 5 \text{ 和 } D2 = 0$$

$$\text{最佳值 } C1 = 61$$

第一组范围内 C1 和 $D1 + C1$ 的可能的编码

20 $61 = 7+10+14+30 / 66 = 5+7+10+14+30$

$$61 = 7+14+40 / 66 = 5+7+14+40.$$

维持第一种情况并得到以下结果：

$$SM1 = 5+10; Sm1 = 10; COM1 = 7+14+30; \text{ 和 } C2 = 64.$$

在第二组范围内 C2 和 $D2 + C2$ 的编码：

25 $D2 + C2 = 61 = 1+2+4+8+10+16+20$

$$SPEMAX = 10+20 > D2$$

$$COMMAX = 1+2+4+8+16$$

COMMINS 不能编码

$$SM2 = Sm2 = 10+20$$

30 $COM2 = 1+2+4+8+16.$

因为 GL1 大于 GL2, 则:

$$S11 = SM1; S12 = SM2; S21 = Sm1; S22 = Sm2$$

$$\text{码}(GL1) = 5+7+10+14+30 = 66 / 1+2+4+8+10+16+20 = 64$$

$$\text{码}(GL2) = 7+10+14+30 = 61 / 1+2+4+8+10+16+20 = 64.$$

5

例 2: GL1 = 62, GL2 = 130

$$|GL1 - GL2| = 68 \Rightarrow D = 70; V1 = 131; V2 = 61$$

$$D1 = 40 \text{ 和 } D2 = 30.$$

最佳值 $C1 = 28.$

10 第一组范围内 C1 和 D1 + C1 可能的编码:

28 和 68 不能编码

$$29 = 5+10+14 / 69 = 5+10+14+40$$

$$27 = 7+20 / 67 = 7+20+40.$$

维持 $C1 = 27$ 的情况, 则有:

15 $SM1 = 5+10+40; Sm1 = 5+10; COM1 = 14;$ 和 $C2 = 32.$

第二组范围内 C2 和 D2 + C2 的编码:

$$D2+C2 = 62 = 8+10+16+28$$

$$SPEMAX = 10 < D2$$

$$COMMAX = 8+16+28$$

20 $SPEMIN = 10+20$

$$COMMIN = 4+28$$

$$SM2 = SPEMIN = 10+20; Sm2 = 0$$

$$COM2 = COMMIN = 4+28.$$

因为 GL1 小于 GL2, 则:

25 $S11 = Sm1; S12 = Sm2; S21 = SM1; S22 = SM2$

$$\text{码}(GL1) = 5+10+14 = 29 / 4+28 = 32$$

$$\text{码}(GL2) = 5+10+14+40 = 69 / 4+10+20+28 = 62.$$

在这两个实例中, 本领域的技术人员可以看出每对灰阶 GL1 和 GL2
30 总是以整体均匀的方式分布。然而, 第一子扫描之间 (和第二子扫描之

间)的不平衡在编码期间比前一个实例的编码期间的大,并且不依赖于各组之间的最终的不平衡。一个统计研究表明在85%的情况下(共65536例),两组之间的权值差值不超过5。另外,无论如何两组间的权值差值不会超过10。

- 5 当然,本领域的技术人员会注意到,灰阶差值过大的情况下存在着分辨率损失。该缺陷是由于共用同一行对两个单元寻址引起的,并且本发明中未对其进行校正。

现在参照图10到15描述本发明的有效实施例。图10表示根据本发明的编码器300,根据与图7至9对应的算法对灰阶GL1和GL2编码。
10 等离子显示屏可以有一个或多个这种装置,这取决于所述显示屏所需的计算方式和出现的单元数。

该编码器300包括第一和第二输入总线,如8bit总线,用于接收与共用同一个第二子扫描SSS的两个单元相对应的灰阶GL1和GL2。灰阶GL1和GL2可以来自包含所有图象的图象存储器,或来自对视频信号解码并将其转换成每个单元的灰阶的解码设备。编码设备300有6条输出总线,这些总线传送字COM1,COM2,S11,S12,S21和S22对应的第一和第二组FG和SG的第二子扫描SSS的开或关代码,与第一灰阶GL1相关联的第一和第二组FG和SG的第一子扫描FSS的代码,以及与第二灰阶GL2相关联的第一和第二组FG和SG的第一子扫描FSS的开或关代码
15 20 相对应。

该编码器300包括一个差分电路301,用于接收要编码的两个灰阶GL1和GL2并把GL1和GL2之间差值的绝对值传送到第一输出端上。另外,在所述差分电路的第二输出端,信息比特SelC表示GL1或GL2中被作为较大值的灰阶。

25 例如如图11所示构成差分电路301。第一和第二子扫描电路401和402在反向输入端接收灰阶GL1和GL2,以使第一子扫描电路401在一个结果输出端上传送差值GL1-GL2,第二子扫描电路402在一个结果输出端传送GL2-GL1。第二减法电路还有一个溢流输出(也称作保持输出),以使其能够了解相减的结果是正还是负,从而传送信息比特
30 SelC。多路复用器403在选择输入端接收信息比特SelC,其第一和第二

输入端分别连接到第一和第二减法电路 401 和 402 的结果输出端。该多路复用器根据信息比特 SelC 选择为正的结果，以使该多路复用器 403 的输出与差分电路 301 的输出一致。

编码器 300 还包括一个比较电路 302，用于将差值 $|GL1 - GL2|$ 的绝对值与由使用的子扫描固定的最大差值 D_{MAX} 相比较。该比较电路 302 发送与第一测试 103 的结果对应的选择信号 SelA。本领域技术人员可以注意到，为了使该作为最终结果的比较在舍位之前和之后保持相等，不必将其入到 5。

舍入电路 303 接收差值 $|GL1 - GL2|$ 的绝对值，使其入到 5。第一输出端传送该舍入差值 D，第二输出端发送舍入控制总线。该舍入控制总线表明必须如何对 V1 和 V2 值进行修正。该舍入电路 303 可以通过一个查阅表构成，舍入电路 303 的一部分输出比特对由于舍入差值 D，另一部分输出比特对应于控制码。本领域的技术人员可以注意到，差分电路 301 和舍入电路 303 之间协作执行第一步骤 101 的功能。

第一计算电路 304 接收灰阶 GL1 和 GL2 并传送要用于编码的值 V1 和 V2。为此，第一计算电路 304 接收信息比特 SelC，以使最高灰阶 GL1 或 GL2 对应于值 V1，最低灰阶 GL1 对应于值 V2。如果需要，第一计算电路 304 还接收来自舍入电路 303 的控制总线，以便对 V1 和/或 V2 进行加或减运算。

第二计算电路 305 接收来自舍入电路 303 的舍入差值 D 和选择信号 SelA，用于传送差值部分 D1 和 D2。第二计算电路 305 有效地执行步骤 104, 106, 108, 110 和 111。为此，参照图 12 更详细地对第二计算电路 305 进行说明。

第二计算电路 305 包括第一和第二多路复用器 501 和 502。第一和第二多路复用器 501 和 502 中的每一个都有一个输出总线 and 5 个输入总线，这些输入总线一方面根据选择信号 SelA 切换，另一方面根据舍入差值 D 的两个低权值比特 $D[1:0]$ 切换。第一和第二多路复用器 501 和 502 分别根据第一至第四测试 103, 105, 107 和 109 的结果选择第一和第二差值部分 D1 和 D2。本领域的技术人员可能注意到，根据舍入差值 D 的两个低权值比特 $D[1:0]$ 同时执行第二至第四测试 105, 107 和 109。

当选择信号 SelA 表示差值 D 大于最大差值 D_{MAX} 时，那么第一和第二多路复用器 501 和 502 将它们的输出总线分别连接到它们的接收 $D1_{MAX}$ 和 $D2_{MAX}$ 的第一输入端，以使 $D1 = D1_{MAX}$ ， $D2 = D2_{MAX}$ 。当选择信号 SelA 表示差值 D 小于或等于最大差值 D_{MAX} 时，则第一和第二多路复用器 501 和 502 根据舍入差值 D 的两个低权值比特 $D[1:0]$ 将它们的输出总线连接到第二至第五输入端。

第一除法电路 503 接收来自一个输入端的值 D ，并将值 $D/2$ 传送至一个输出端。第一除法电路 503 的输出端连接到第一和第二多路复用器 501 和 502 的第二输入端，以便当舍入差值 D 的两个低权值比特 $D[1:0]$ 等于值 00 (D 为 4 的倍数) 时，则 $D1 = D2 = D / 2$ 。

第一加法电路 504 包括第一和第二输入端和一个输出端，第一输入端连接到第一除法电路 503 的输出端，第二输入端接收数值 5 以使输出端传送数值 $(D / 2) + 5$ 。第一加法电路 504 的输出端连接到第一多路复用器 501 的第三输入端，以便当舍入差值 D 的两个低权值比特 $D[1:0]$ 等于值 10 (D 为 2 的倍数) 时，则 $D1 = (D / 2) + 5$ 。第一减法电路 505 包括第一和第二输入端和一个输出端，第一输入端连接到第一除法电路 503 的输出端，第二输入端接收数值 5 以使输出端传送数值 $(D / 2) - 5$ 。第一减法电路 505 的输出端连接到第二多路复用器 502 的第三输入端，以便当舍入差值 D 的两个低权值比特 $D[1:0]$ 等于值 10 (D 为 2 的倍数) 时，则 $D2 = (D / 2) - 5$ 。

第二计算电路 305 也包括具有一个输入端和一个输出端的第二和第三除法电路 506 和 507，输出端传送的值是将输入端给出的值被 2 除。具有两个输入端和一个输出端的第二减法电路 508 在一个输入端接收数值 D 并在另一个输入端接收数值 5，以使该输出端传送的值等于 $D-5$ 。第二减法电路 508 的输出端连接到第二除法电路 506 的输入端，以使第二除法电路 506 的输出端传送数值 $(D-5)/2$ 。第二除法电路 506 的输出端一方面连接到第一多路复用器 501 的第四输入端，另一方面连接到第二多路复用器 502 的第五输入端，以便一方面当舍入差值 D 的两个低权值比特 $D[1:0]$ 等于值 11 ($D+5$ 为 20 的倍数) 时，则 $D1 = (D-5)/2$ ，另一方

面，当舍入差值 D 的两个低权值比特 $D[1:0]$ 等于值 01 ($D+5$ 不是 20 的倍数) 时，则 $D_2 = (D-5)/2$ 。

具有两个输入端和一个输出端的第二加法电路 509 在一个输入端接收数值 D ，在另一个输入端接收数值 5，以使输出端传送等于 $D+5$ 的数值。第二加法电路 509 的输出端连接到第三除法电路 507 的输入端，以使第三除法电路 507 的输出端传送数值 $(D+5)/2$ 。第三除法电路 507 的输出端一方面连接到第一多路复用器 501 的第五输入端，另一方面连接到第二多路复用器 502 的第四输入端，以便一方面当舍入差值 D 的两个低权值比特 $D[1:0]$ 等于值 01 ($D+5$ 不是 20 的倍数) 时，则 $D_1 = (D+5)/2$ ，另一方面，当舍入差值 D 的两个低权值比特 $D[1:0]$ 等于数值 11 ($D+5$ 是 20 的倍数) 时，则 $D_2 = (D+5)/2$ 。

本领域的技术人员可能注意到，除法电路 503，506 和 507 是虚拟电路，对其的所有要求是将输入值移位一位，也就是说进行移位的总线连接。该运算限定在数值 5，本领域的技术人员可以有效地生成简单的加法电路 504 和 509 以及减法电路 505 和 508。

编码器 300 还包括一个校正电路 306，用于接收来自第一计算电路 304 的数值 V_1 和 V_2 以及来自比较电路 302 的选择信号 $Se1A$ ，并传送如第八步骤 112 所示的可能校正过的数值 V_1 。如图 13 所示，该校正电路 306 包括多路复用器 601 和加法电路 602。加法电路 602 使数值 D_{max} 与数值 V_2 相加。多路复用器 601 根据选择信号 $Se1A$ 选择新的数值 V_1 是否等于在第一计算电路 304 中计算的值 V_1 ，或者等于 $V_2 + D_{max}$ 的校正值。

第三计算电路 307 计算第九步骤所描述的值 C_1 。第三计算电路 307 接收 D_1 ， V_1 和 V_2 并传送值 $C_1 = (((V_1 + V_2)/2) - D_1)/2$ 。本领域的技术人员可以使用例如图 14 所示的电路类型。

编码器 300 包括第一编码电路 308，用于接收数值 C_1 和 D_1 ，并且一方面传送三个编码字 SM_1 ， Sm_1 和 COM_1 ，另一方面传送校正信息 $Se1B$ 。所使用的编码方法对应于第 10 步骤 114 所描述的。在实际应用中，使用一个预先计算好结果的查阅表。该查阅表包括，例如构成 14 比特字的存储器，其中 4 个比特对应于 SM_1 ，4 个比特对应于 Sm_1 ，3 个比特对应于 COM_1 ，3 个比特对应于 $Se1B$ 。该存储器由 12 个地址线组成，7 个比特用

于值 C1，5 个比特用于值 D1。注意不要使用 D1 值的两个低权值，这两个低权值为执行的编码传送不必要的冗余。该存储器装载根据值 C1 和 D1 的各种配置在由值 C1 和 D1 定义的地址获得的字。如果有区别地编码，本领域的技术人员可以只使用 4 个比特对 D1 编码。校正信息 SelB 5 包括一个符号位和两个有效位，表示 C2 值是否需要校正到 ± 3 以内。

第四计算电路 309 计算 C2 的值。与该算法中的描述相反，由于计算速度的原因，得到校正的是 C2 而不是 C1。图 15 中更详尽地描述了第四计算电路 309。

第四计算电路 309 包括第一加法电路 701，第一加法电路 701 接收 10 C1 和 D 的值并传送 C1+D 的和。第一减法电路 702 从 V1 的值减去 C1+D 的和，并传送该中间结果 $V1-(C1+D)$ 。第二加法电路 703 和第二减法电路 704 分别在一个输入端接收该中间结果，在另一输入端接收校正信息 SelB 的两个有效的比特 SelB[1:0]，并发送通过加或减校正的中间结果。多路复用器 705 根据校正信息的符号 SelB[2]从校正结果中选择 C2 15 的值。

该编码器 300 包括接收 C2 和 D2 值并传送三个编码字 SM2，Sm2 和 COM2 的第二编码电路 310。所使用的编码方法对应于第十一步骤 115 的描述。在实际应用中，使用一个预先计算好结果的查阅表。该查阅表包括例如构成 12 比特字的存储器，3 个比特对应于 SM2，3 个比特对应于 20 Sm2，6 个比特对应于 COM2。该存储器由 13 个地址线组成，8 个比特用于 C2 的值，5 个比特用于 D2 的值。注意，不要使用为执行的编码传送不必要冗余的 D2 值的两个低权值比特。在该存储器中装载根据 C2 和 D2 值的各种配置在由 C2 和 D2 值定义的地址获得的字。作为选项，如果以不同方式编码，本领域的技术人员可只使用 4 比特对 D2 值编码。

25 根据信息比特 SelC，多路复用电路 311 使字 SM1，Sm1，SM2 和 Sm2 与字 S12，S22，S21 与 S11 对应。

因此，如图 16 所示，为了允许显示图象 801，将编码器 300 加入到显示屏 800 中。

30 该编码器 300 可以以不同实施例形成。作为一个实例，如果本领域技术人员估计计算时间太短，例如，可采用流水线型结构。为此，可将

存储寄存器加入到图 10 中的电路之间的各种链路中，以便缩短使用现有技术
的计算时间。

5 有些电路，例如第一和第二计算电路 304 和 305，可以用查阅表代替。值得注意的是，根据所使用的技术，按照组成所述电路的电路规模，查阅表的用途可大可小。

另一个实施例包括使用一个单一的构成 23 比特字并有 16 个地址线用于直接接收灰阶 GL1 和 GL2 的查阅表。目前，该实施例存在的问题是这种规模的必须以足够高的速度操作以便能够实时工作的存储器的成本很高。

10 在优选实施例中，为了使处理简单可靠，也使用查阅表执行编码和解码操作。毋庸置疑，这些可以用计算电路代替这些查阅表，特别是如果选择通过微控制器型的电路实施该设备。

更常见的是，本领域的技术人员也可以仅借助于主要由处理器和存储器构成的编程电路执行本发明的方法。所生成的装置与所显示的结构
15 具有完全不同的构成。

在本发明的描述中，也涉及了使用 7 个第一子扫描和 9 个第二子扫描的编码方法。该描述中选择这些编码是由于它们能获得良好的结果。为了简洁起见其它类型的编码在描述中未提及，很显然，其它类型的编码也可供类似方法使用，而与第一和第二子扫描数和与所述子扫描相关的
20 的发光权值无关。

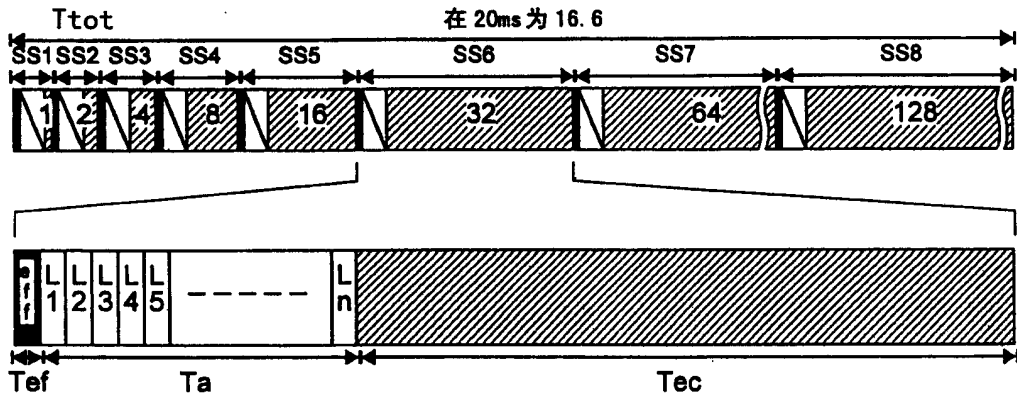


图 1



图 2



图 3

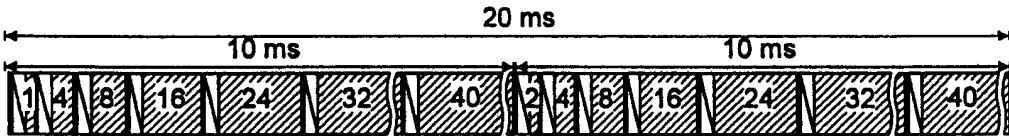


图 4

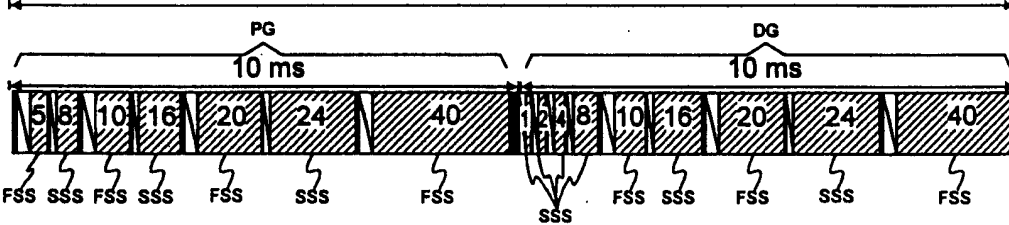


图 5

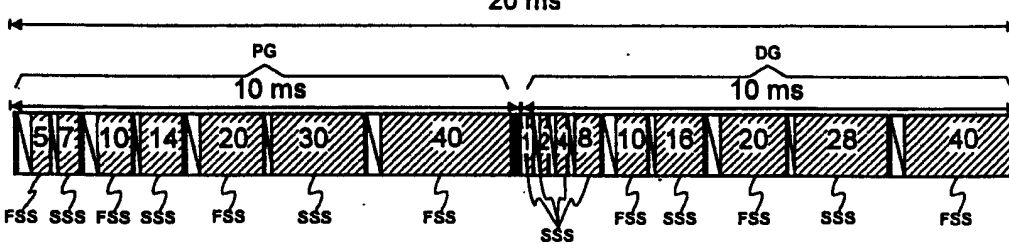


图 6

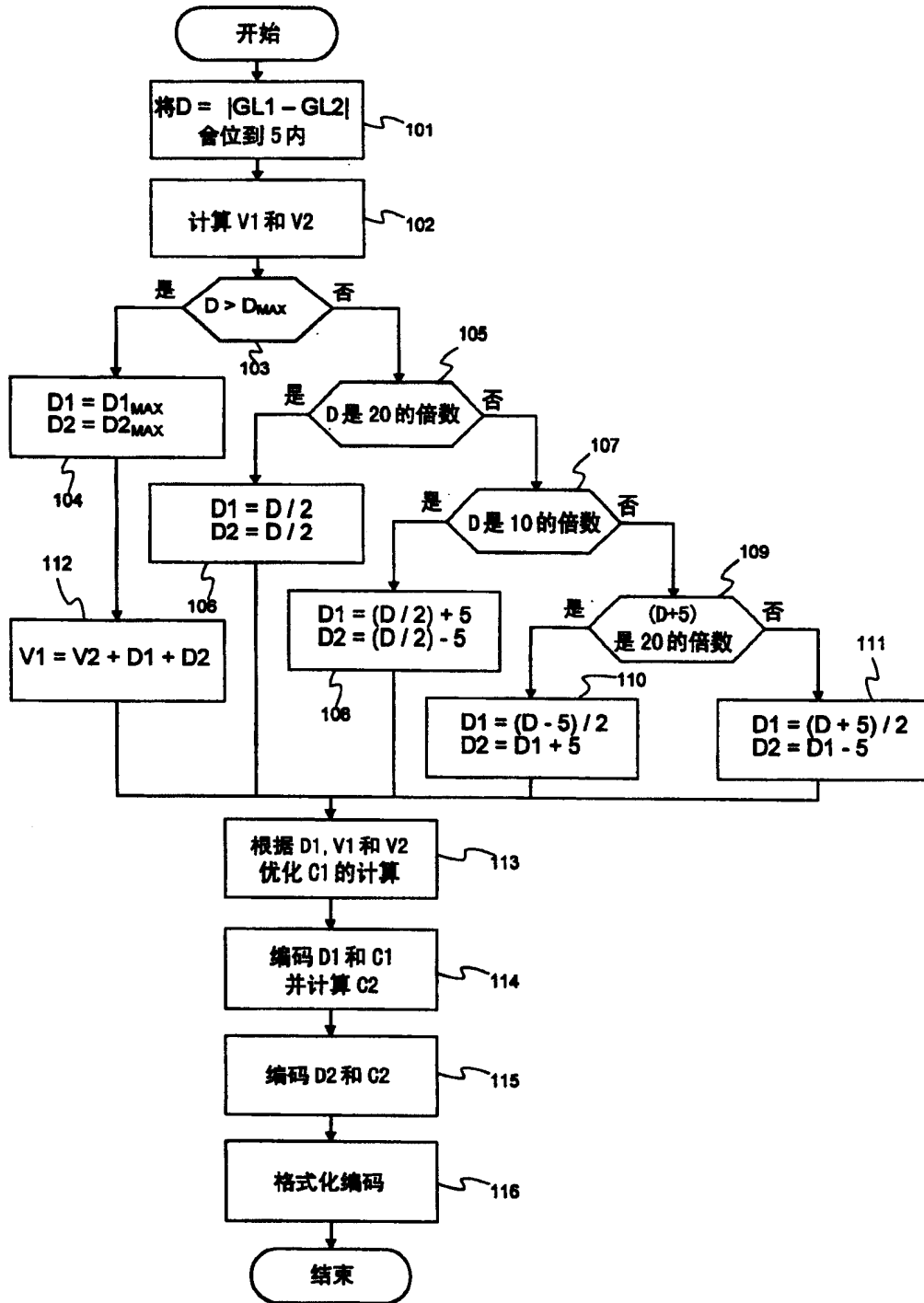


图 7

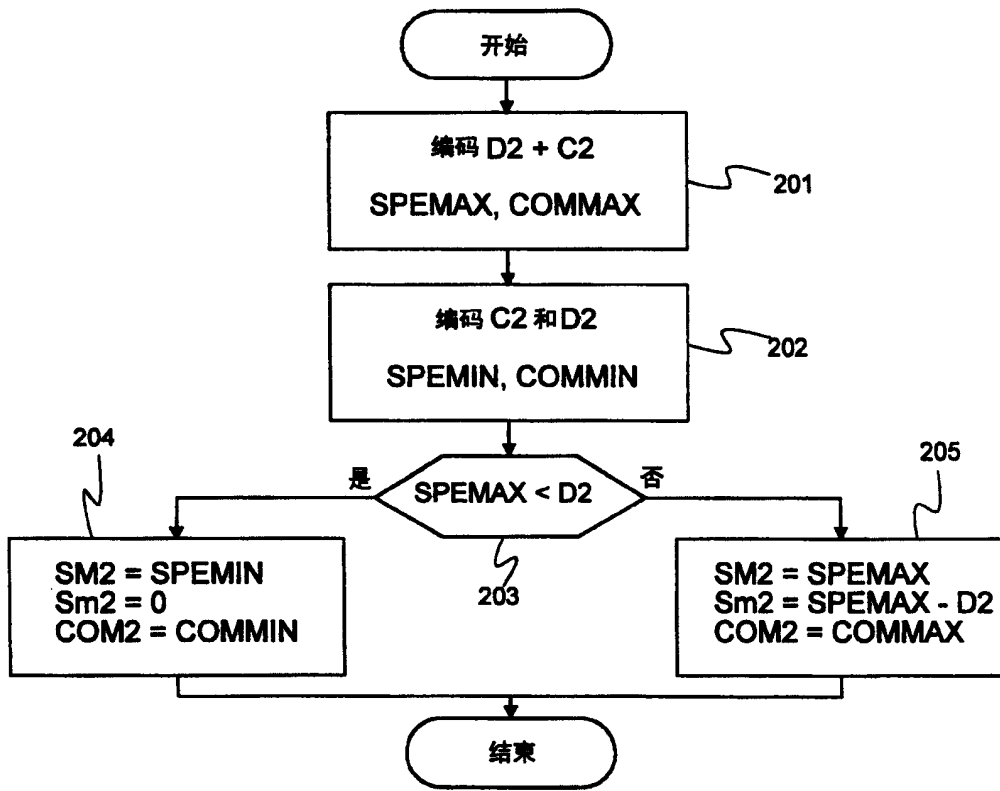


图 8

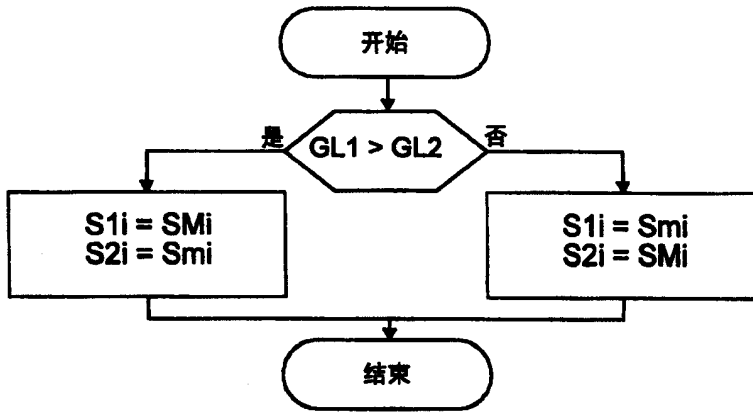


图 9

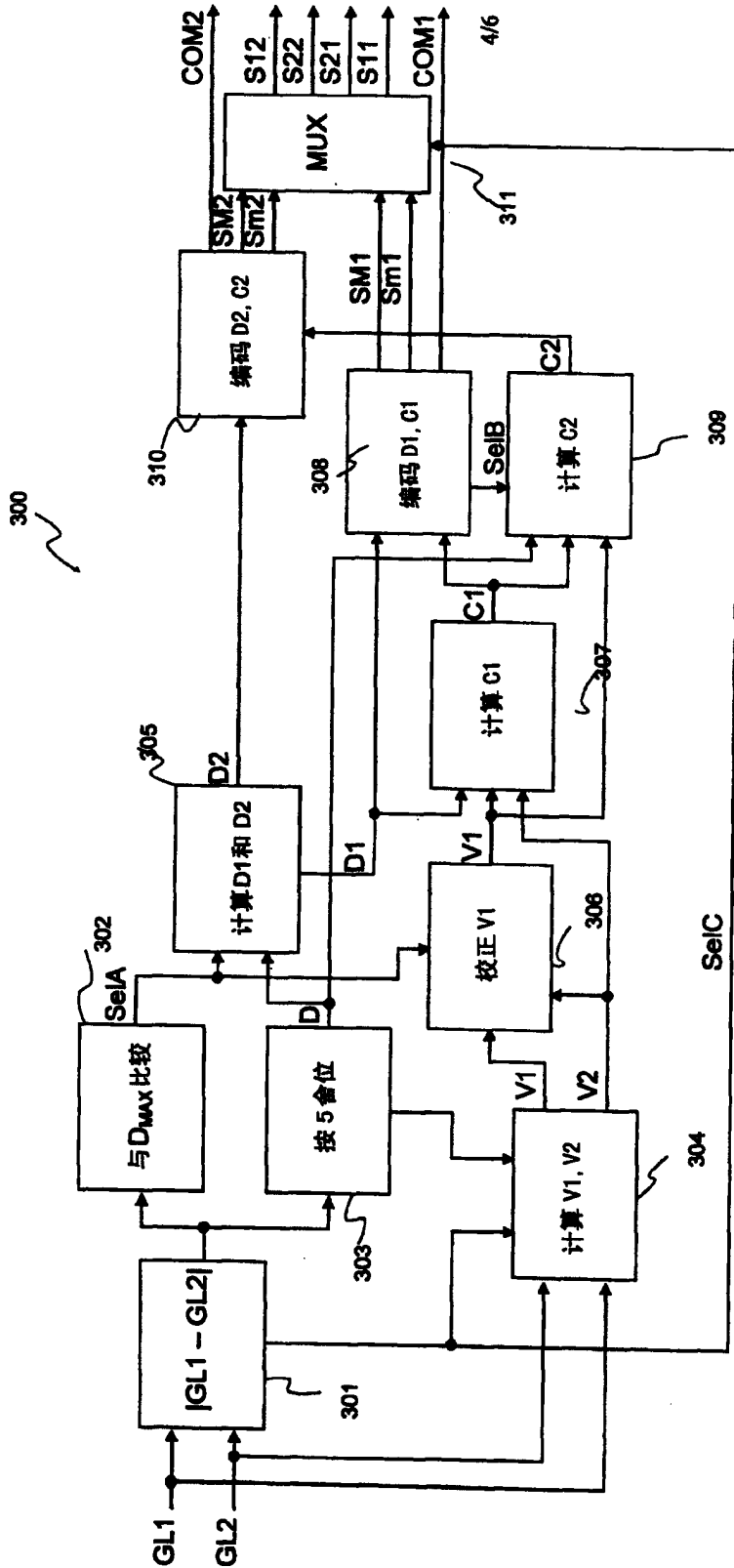


图 10

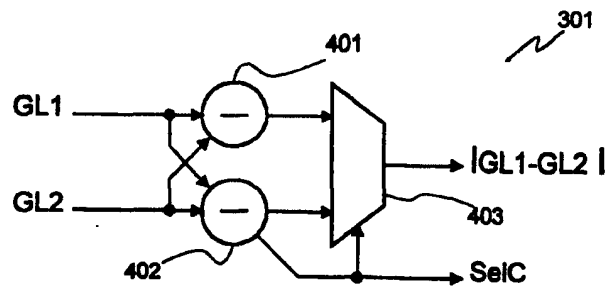


图 11

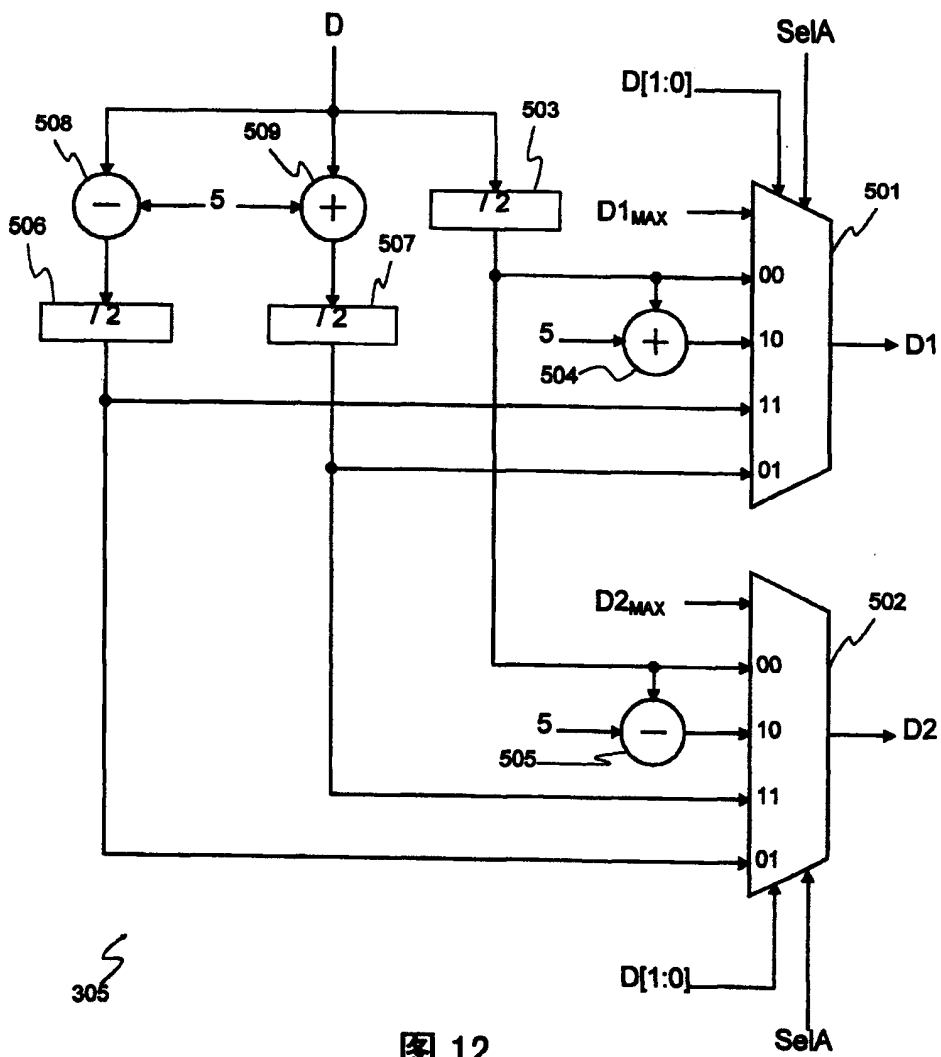


图 12

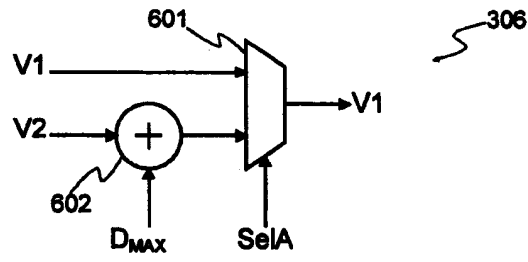


图 13

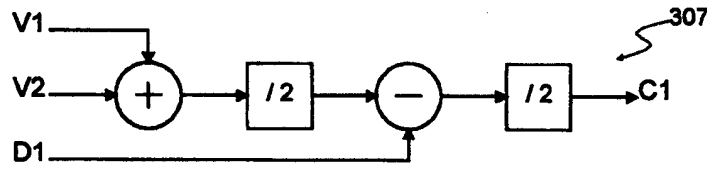


图 14

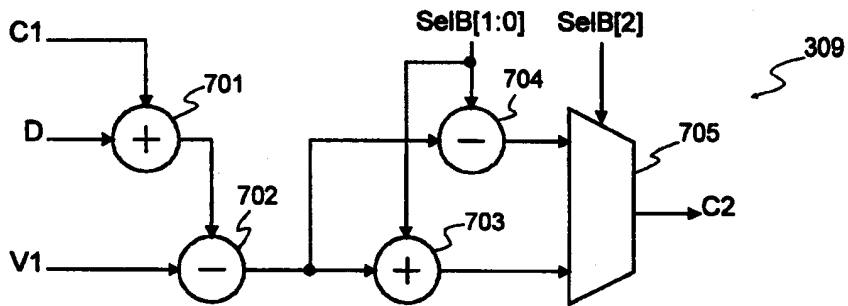


图 15

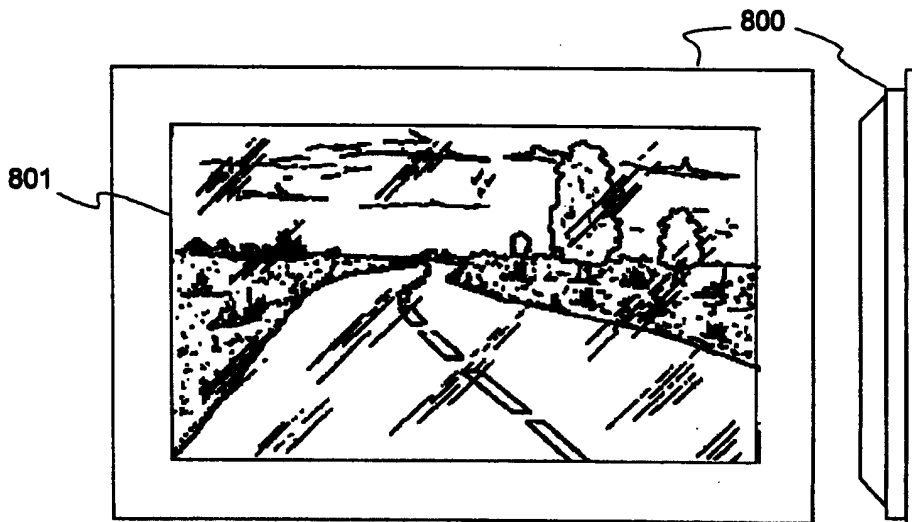


图 16